

# デルタシグマTDCを用いた位相ノイズ測定

◎大澤 優介      平林 大樹      針谷 尚裕  
小林 春夫      新津 葵一      小林 修

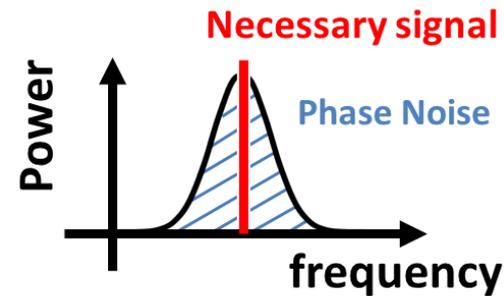
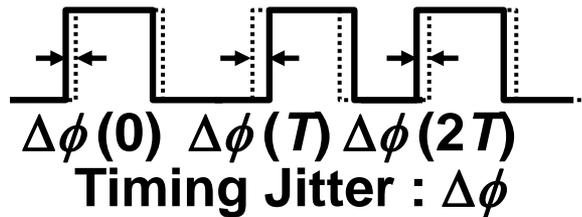
群馬大学   名古屋大学   半導体理工学センター(STARC)

- 研究背景、研究目的
- デルタシグマTDC
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- シミュレーション I
- 自己参照技術による位相ノイズ測定
- シミュレーション II
- 結論

- 研究背景、研究目的
- デルタシグマTDC
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- シミュレーション I
- 自己参照技術による位相ノイズ測定
- シミュレーション II
- 結論

位相ノイズを持つクロックはシステムの誤動作の原因となる

## 発振回路の位相ノイズ



## 電子システムへの悪影響

- 高周波システムのエラー
- ADC 性能の低下

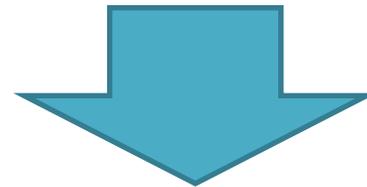
位相ノイズ、ジッタの測定・テストが必須！

## 従来の位相ノイズ測定



- **高価** : スペクトラムアナライザ
- **長時間** : 測定時間  
(~10秒間)

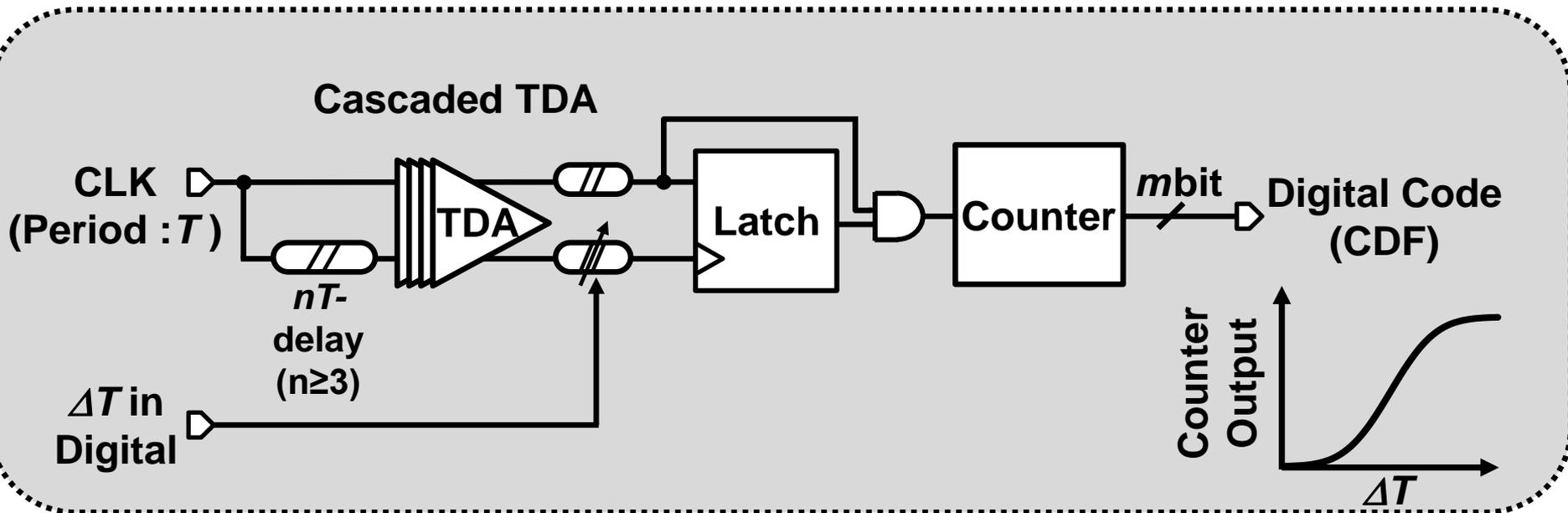
LSI 量産時テスト



テストコスト 大



## オンチップジッタ測定回路



ジッタの周波数特性測定は困難



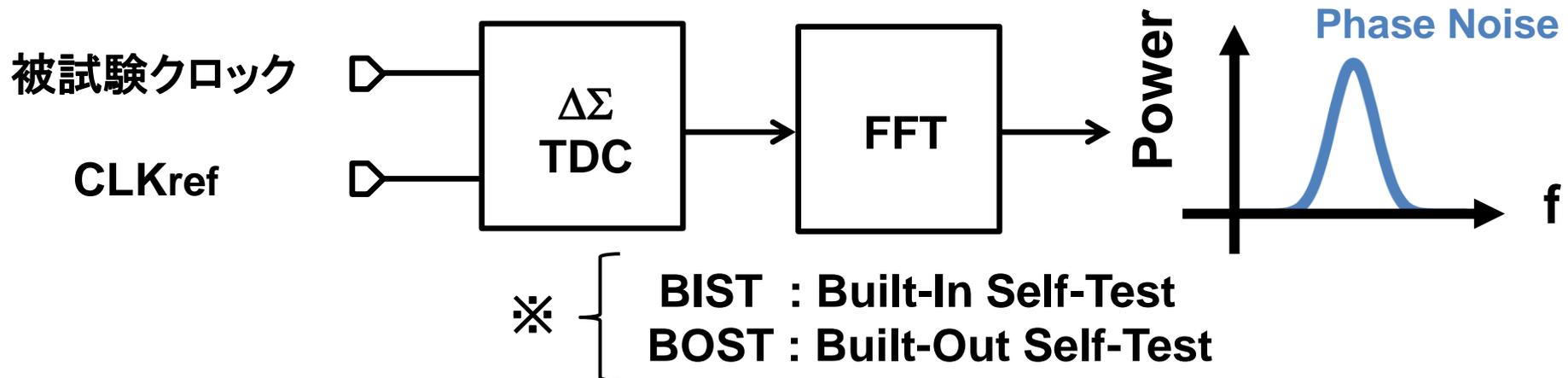
- [1] K. Niitsu, et al., "CMOS Circuits to Measure Timing Jitter Using a Self-Referenced Clock and a Cascaded Time Difference Amplifier with Duty-Cycle Compensation," IEEE Journal of Solid-State Circuits, Nov. 2012.

## 低コスト、高品質の位相ノイズ測定

- w/o スペクトラムアナライザ

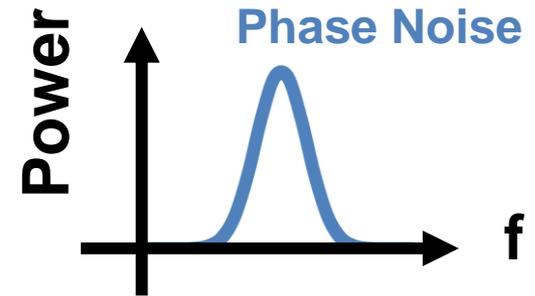


- w/ BIST or BOST のシンプル回路



- 研究背景、研究目的
- **デルタシグマTDC**
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- シミュレーション I
- 自己参照技術による位相ノイズ測定
- シミュレーション II
- 結論

位相ノイズ : 周波数特性



時間領域

周波数領域

クロック  
[位相ノイズ有]



位相ノイズ測定



パワー  
スペクトラム

FFT : Fast Fourier Transform

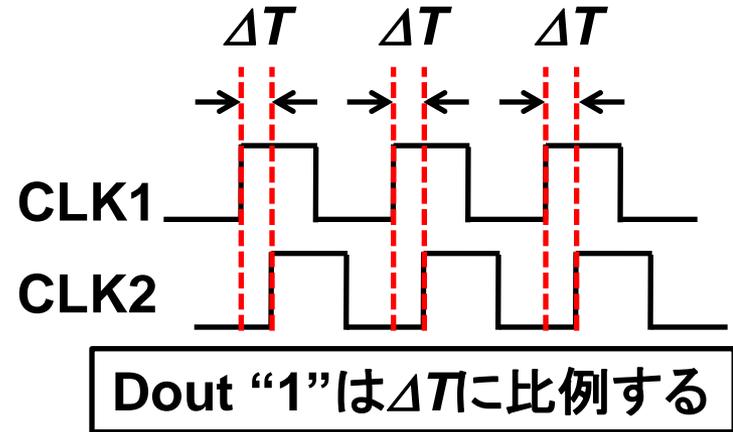


TDC : Time-to-Digital Converter

## メリット

時間分解能をいくらでも細かくできる  
(フラッシュ、バーニア型TDCは有限)

$$T_{resolution} = \frac{2\tau}{time}$$



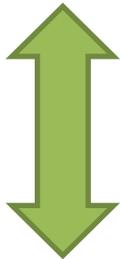
$\Delta T$

"1"の数

Dout

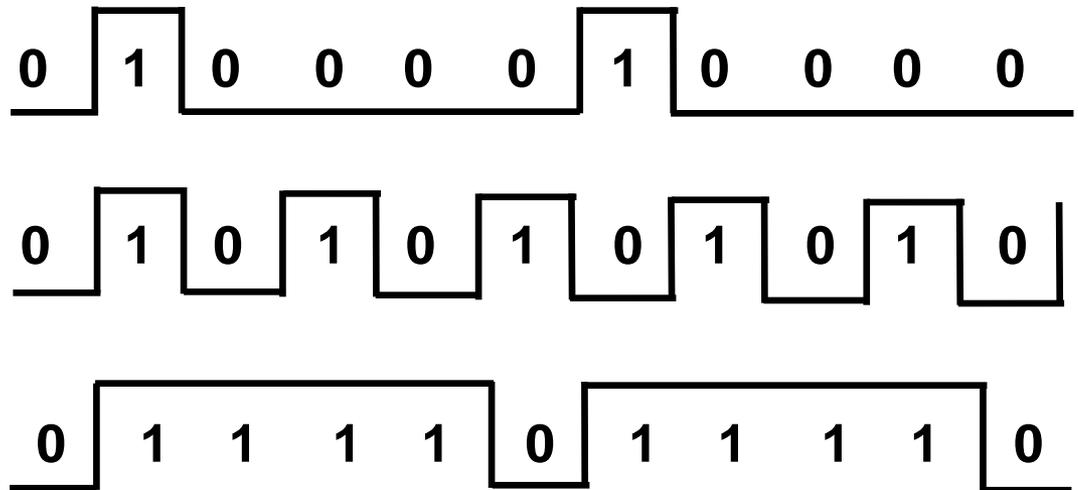
短

少

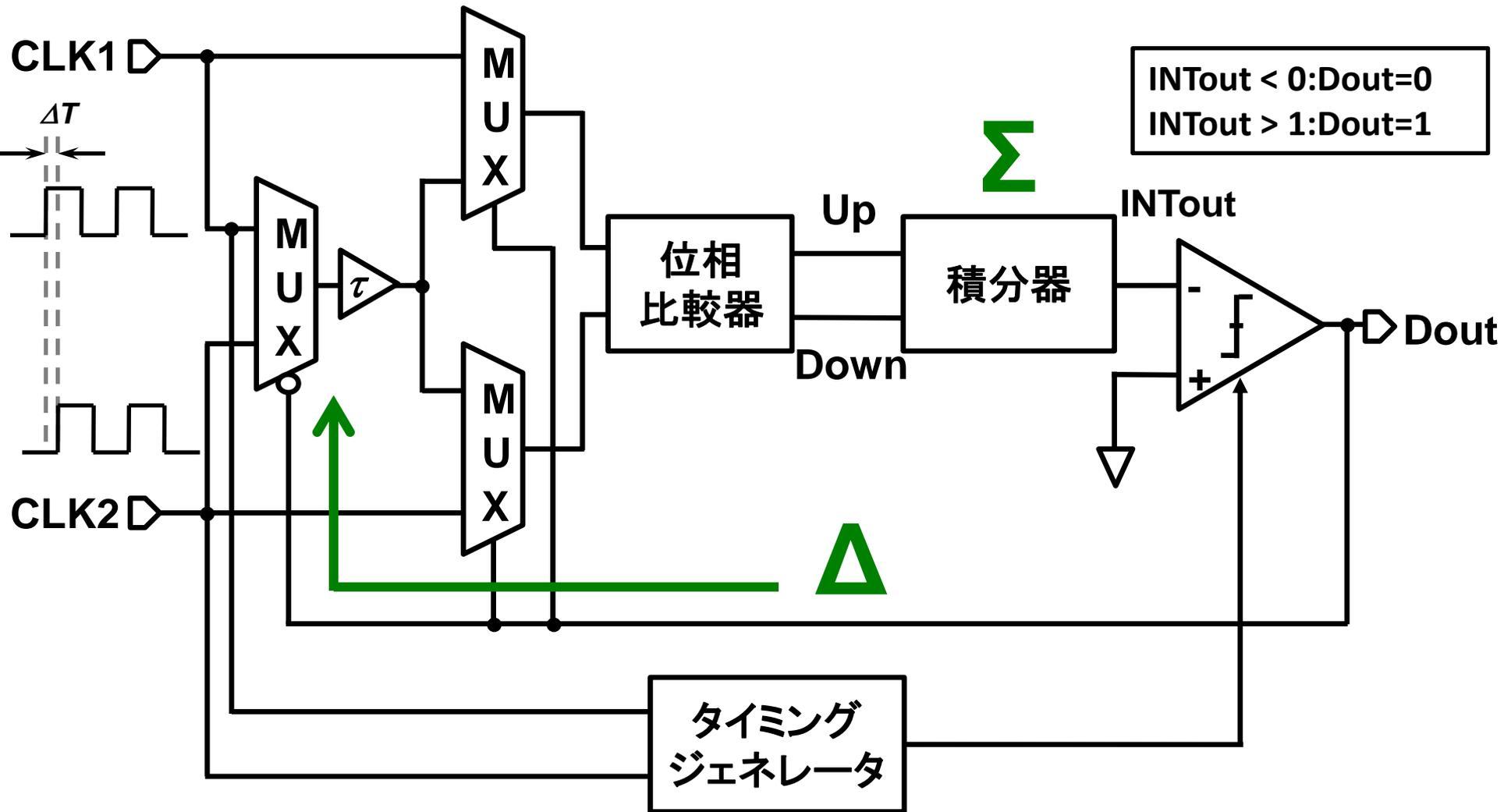


長

多



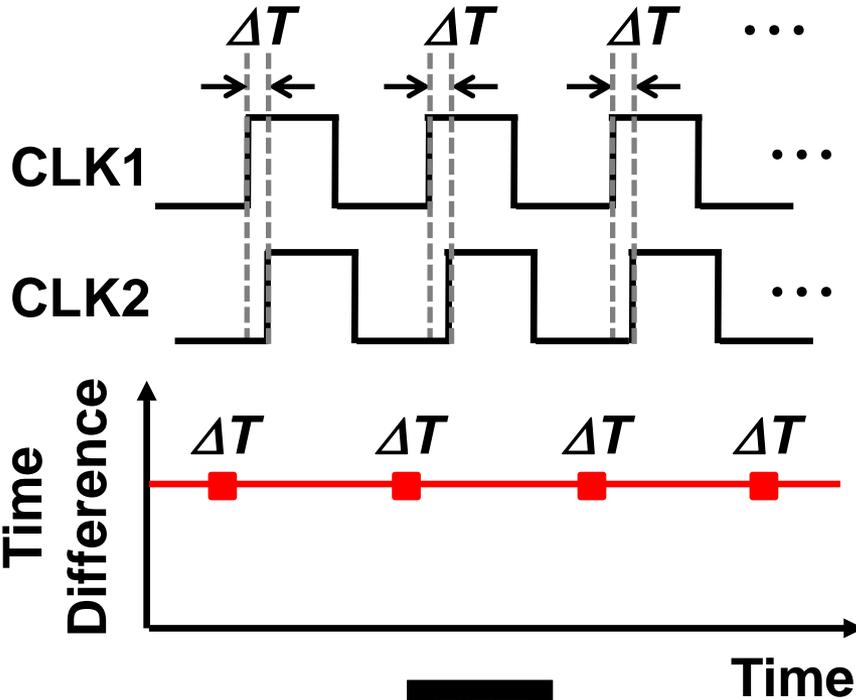
# ΔΣTDC構成図



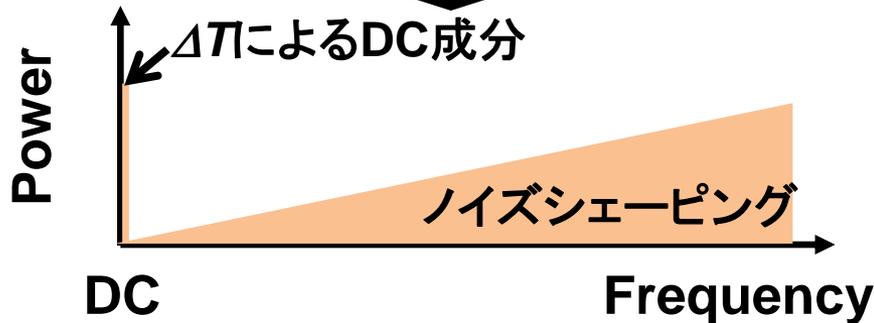
- 研究背景、研究目的
- デルタシグマTDC
- **$\Delta\Sigma$ TDCを用いた位相ノイズ測定**
- シミュレーション I
- 自己参照技術による位相ノイズ測定
- シミュレーション II
- 結論

# 位相ノイズ測定の実理

## 位相ノイズのない信号

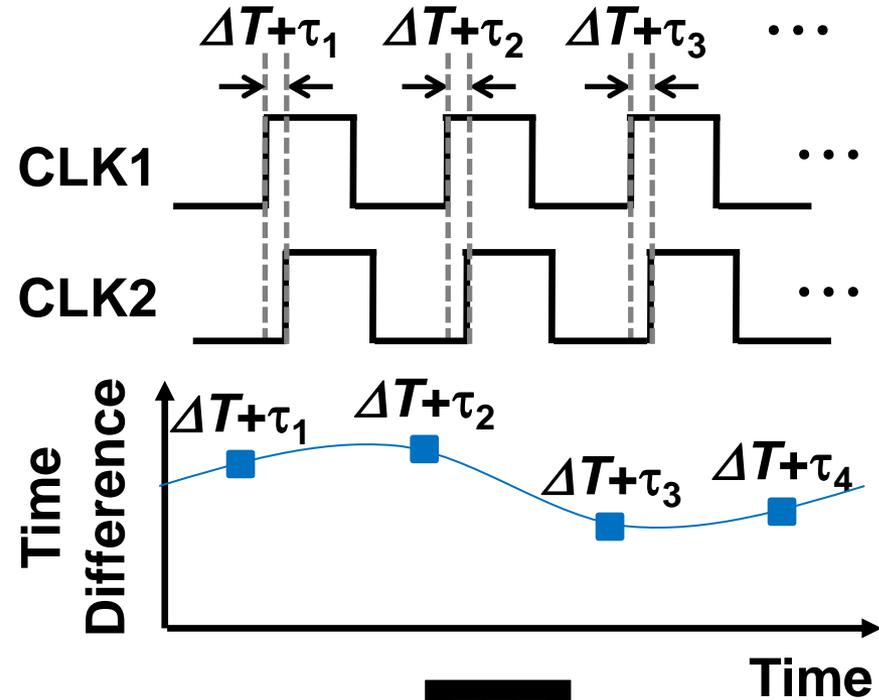


FFT



DC成分のみスペクトルが出る

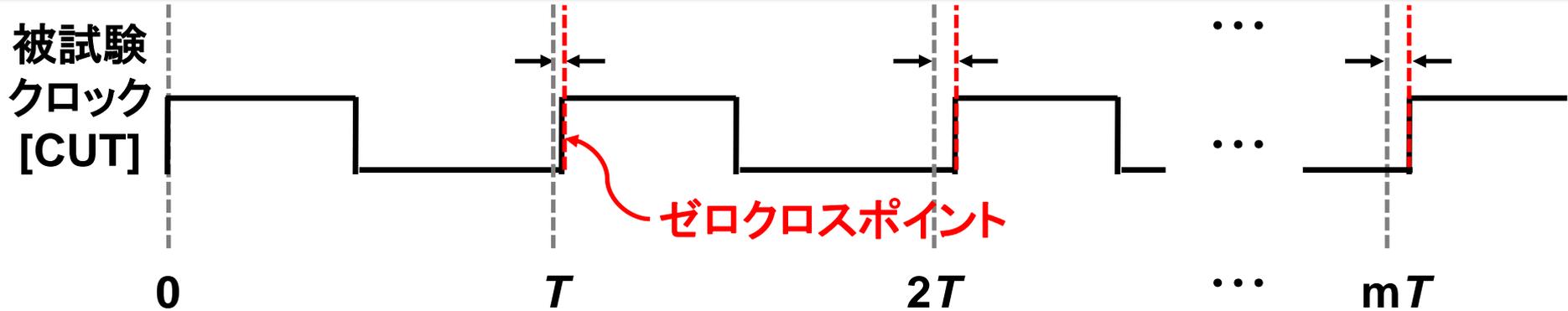
## 位相ノイズありの信号



FFT



位相ノイズ測定が可能



$$CUT(t) \approx \sin(2\pi f_{in}t + \phi(t))$$

$\tau(m)$  :  $m$ 番目ゼロクロス点変動関数(ノイズ成分)

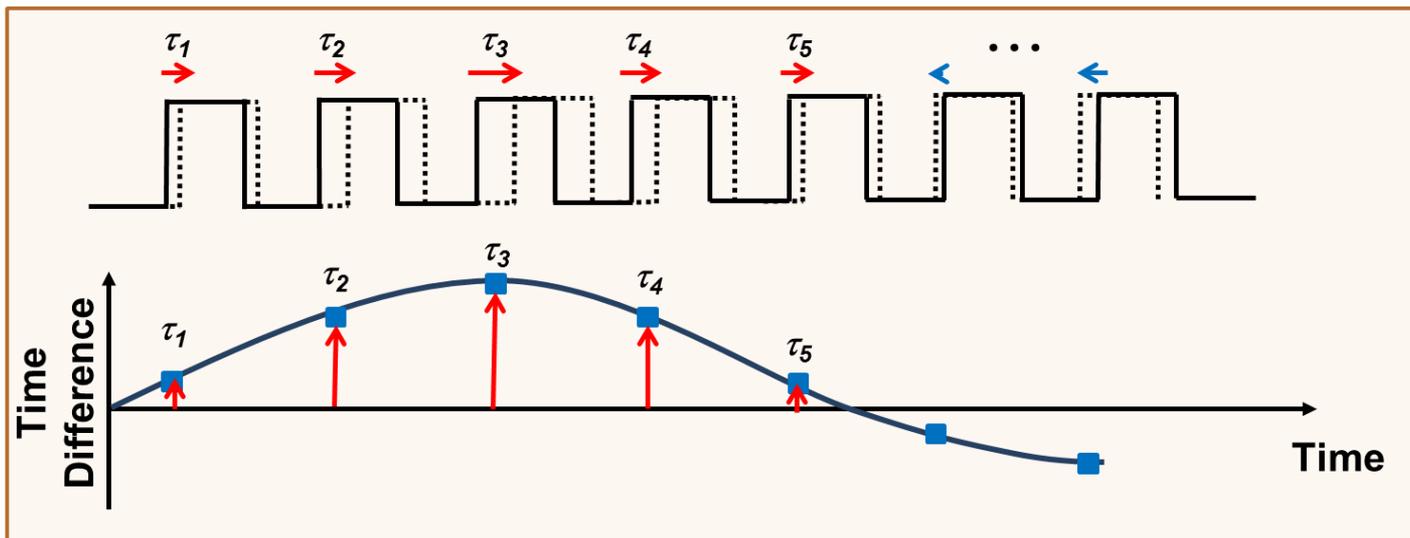
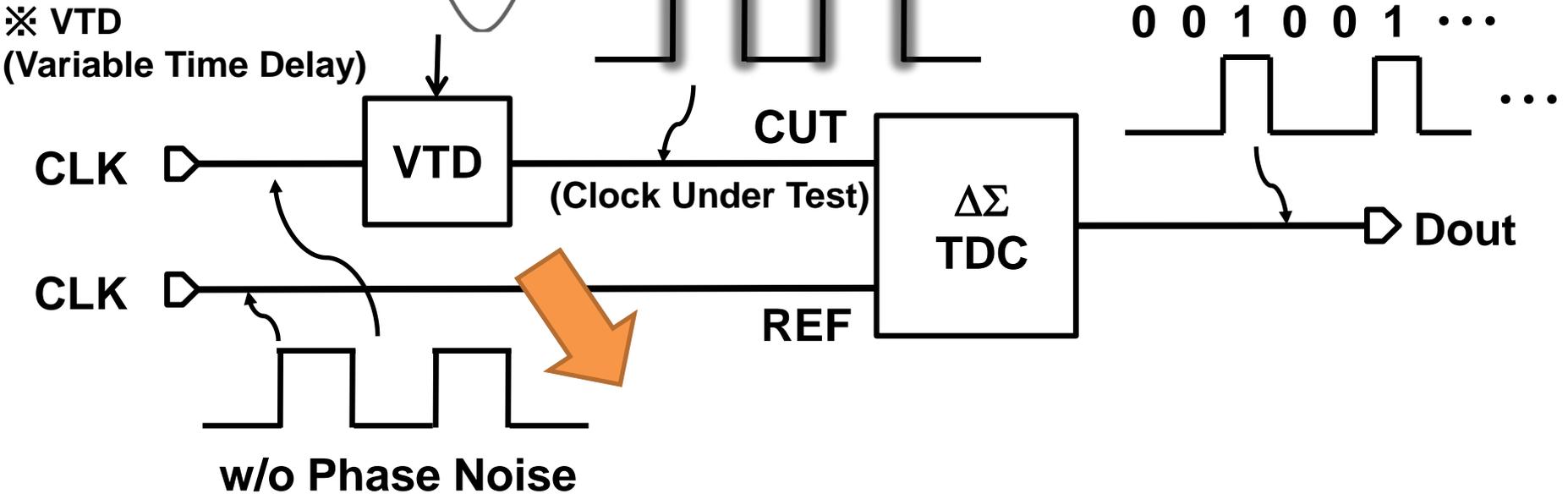
$\therefore \phi(mT) = -2\pi f_{in}\tau(m)$  : 位相ノイズ(時間領域)

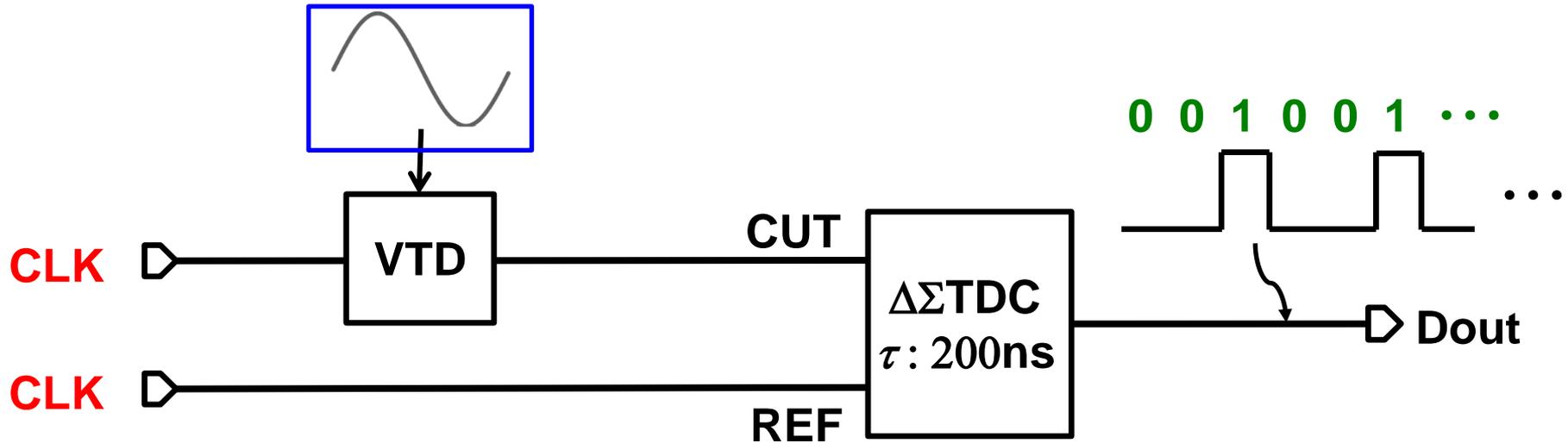
①  $\tau(m) = T \cdot \alpha_j \cdot \sin(\omega_j mT)$  の場合 (単一正弦波の位相変動)  $0 \leq \alpha_j \leq 1$

$\phi(mT) = -2\pi\alpha_1 \cdot \sin(\omega_1 mT)$  : 位相ノイズ(時間領域)

$\Phi(\omega_1) = \frac{1}{2} (2\pi\alpha_1)^2$  : 位相ノイズ(周波数領域)

- 研究背景、研究目的
- デルタシグマTDC
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- **シミュレーション I**
- 自己参照技術による位相ノイズ測定
- シミュレーション II
- 結論

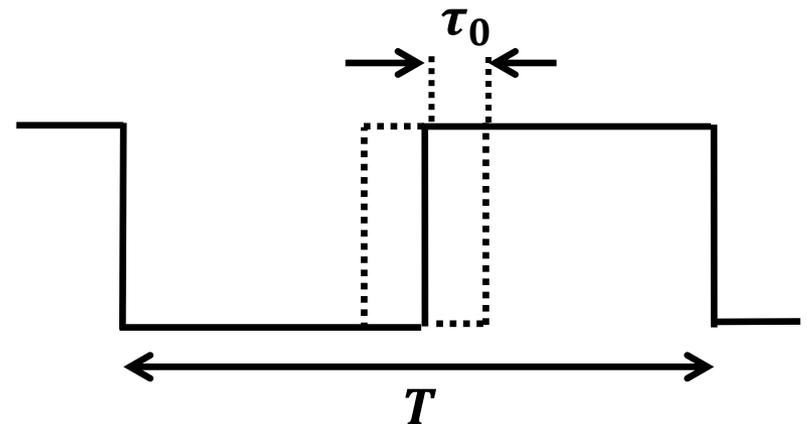




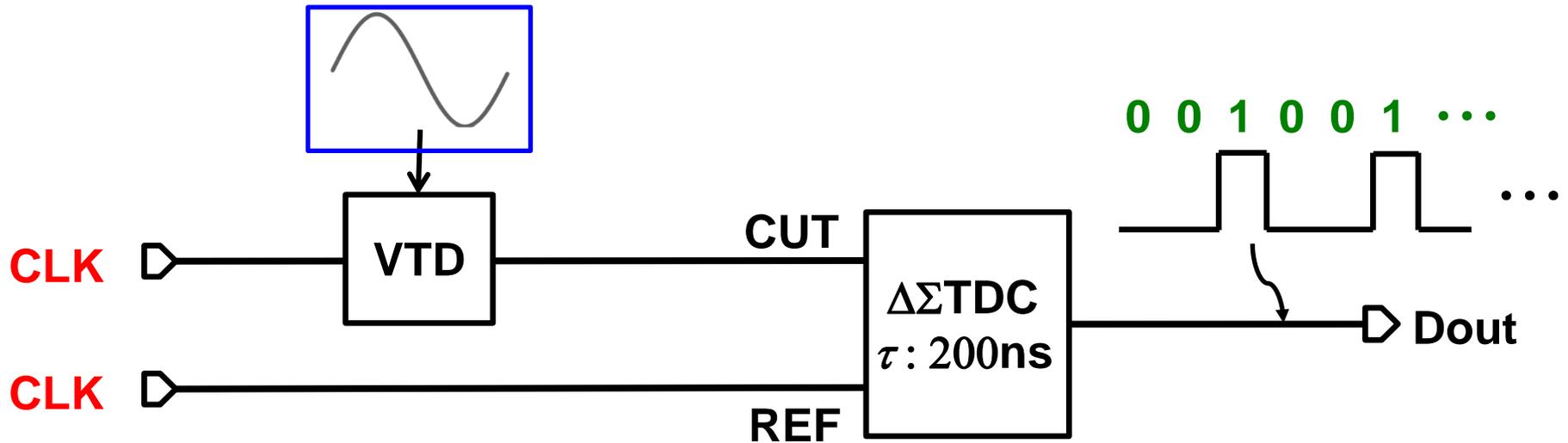
- **CLK:**  
入力周波数 = 1 MHz ( $T = 1 \mu\text{s}$ )

## 位相変動(正弦波)

- 位相ノイズ周波数:  
 $f_j \rightarrow$  変動
- 位相変動幅:  
 $-0.1 \mu\text{s} \leq \tau_0 \leq 0.1 \mu\text{s} (= \frac{T}{10})$



- **データ点数:**  
4096 点



- **CLK:**

入力周波数 = 1 MHz ( $T = 1 \mu\text{s}$ )

位相変動(正弦波)

- 位相ノイズ周波数:

$$f_j = \text{変動}$$

- 位相変動幅:

$$-0.1 \mu\text{s} \leq \tau_0 \leq 0.1 \mu\text{s} \left( = \frac{T}{10} \right)$$

- **データ点数:**

4096 点

- 単一正弦波

①  $f_1 = 10 \text{ kHz}$

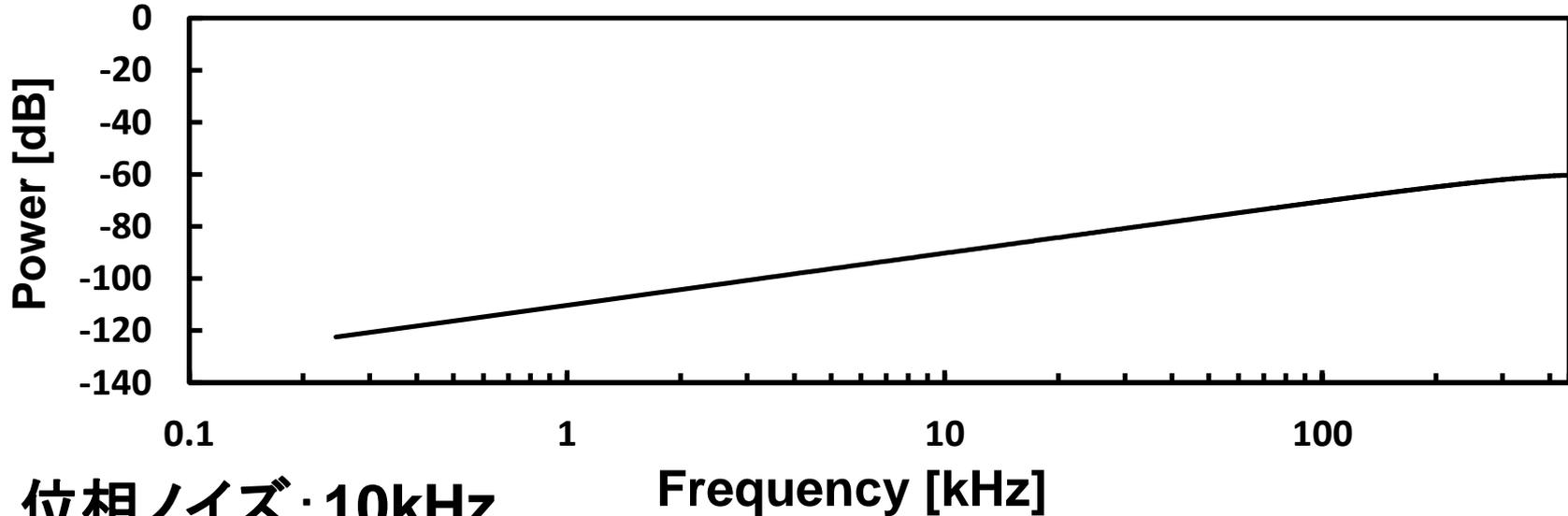
②  $f_1 = 50 \text{ kHz}$

- 正弦波合成

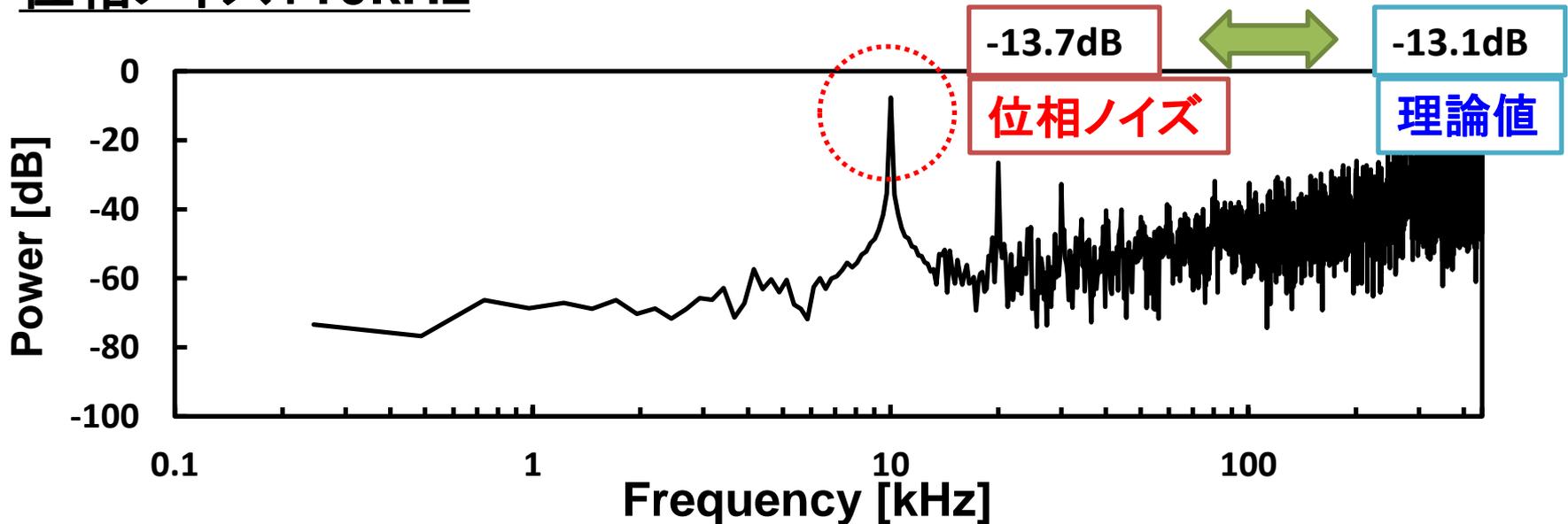
③  $f_1 = 10 \text{ kHz}$

$f_2 = 50 \text{ kHz}$

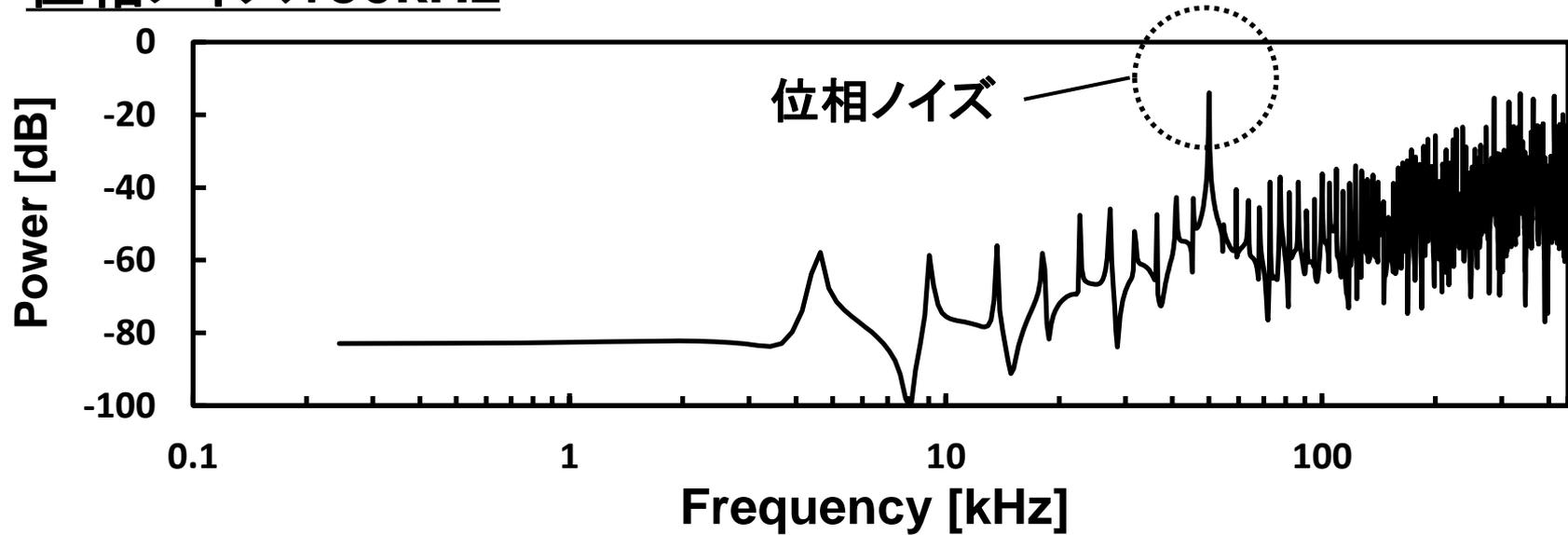
## 位相ノイズなし



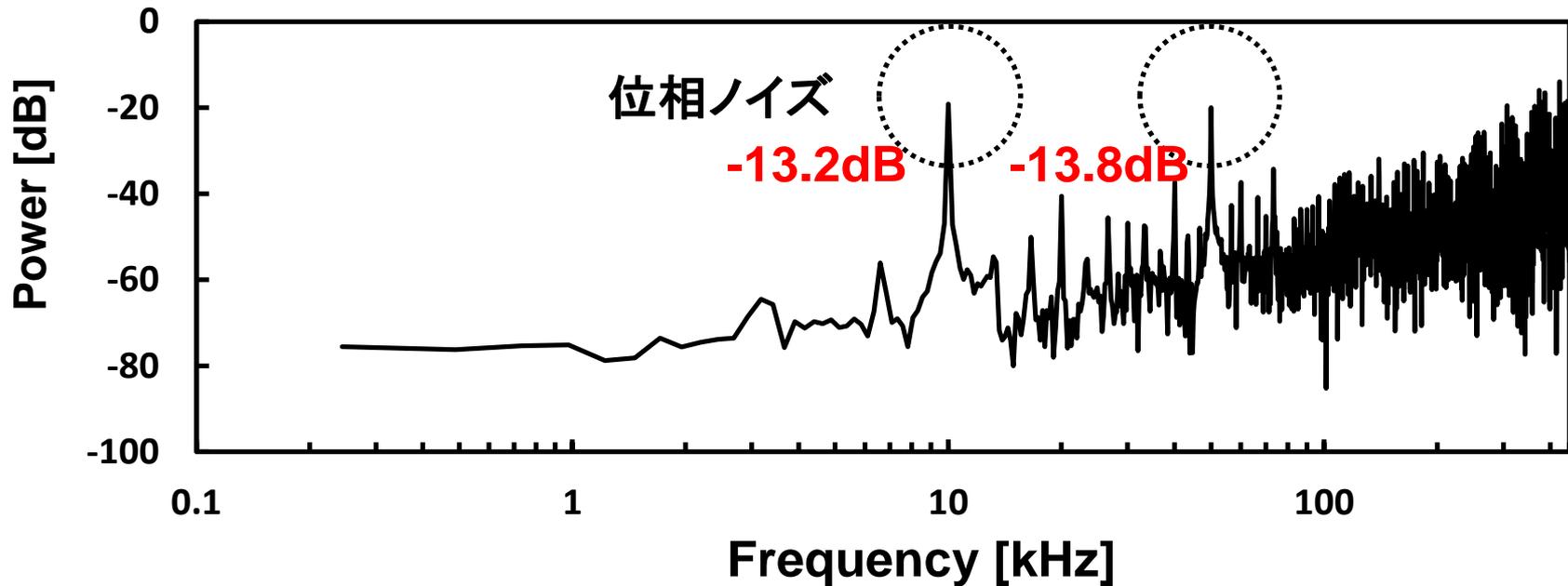
## 位相ノイズ: 10kHz



## 位相ノイズ: 50kHz



## 位相ノイズ: 10kHz & 50kHz

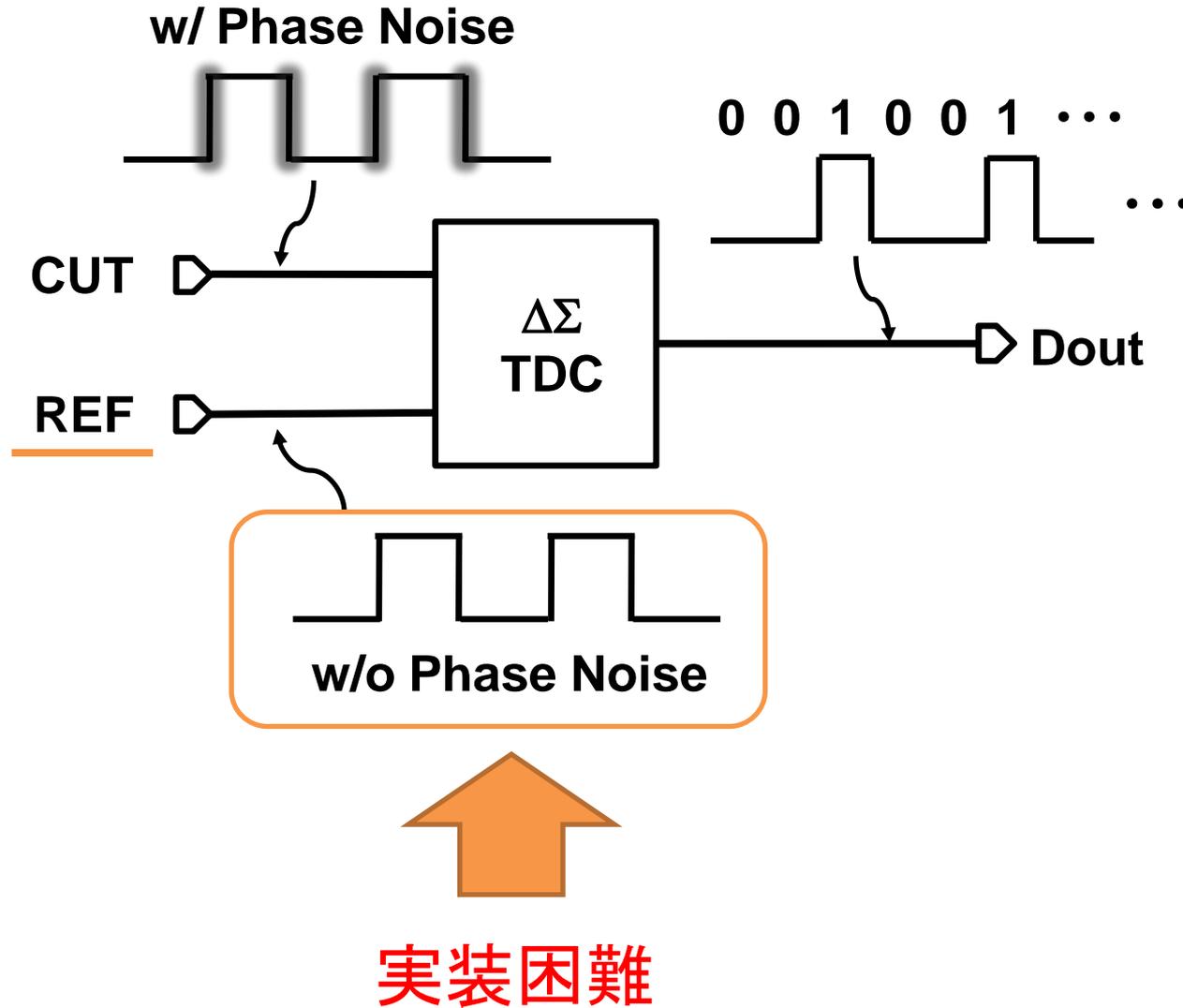


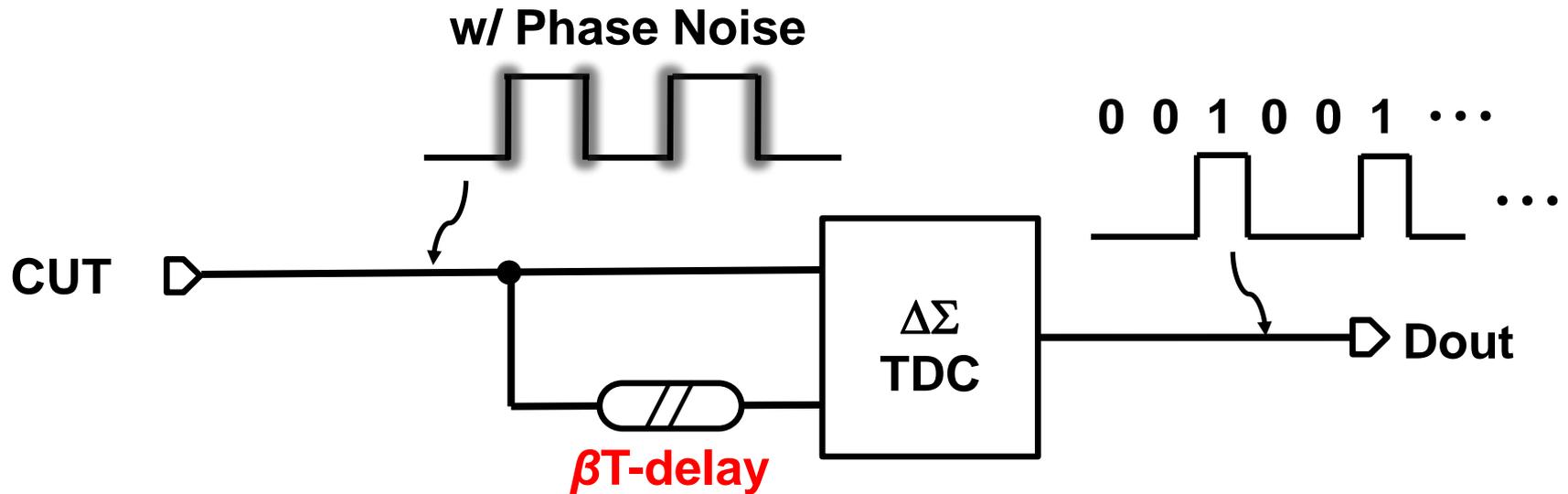
理論値

Power = -13.1[dB]

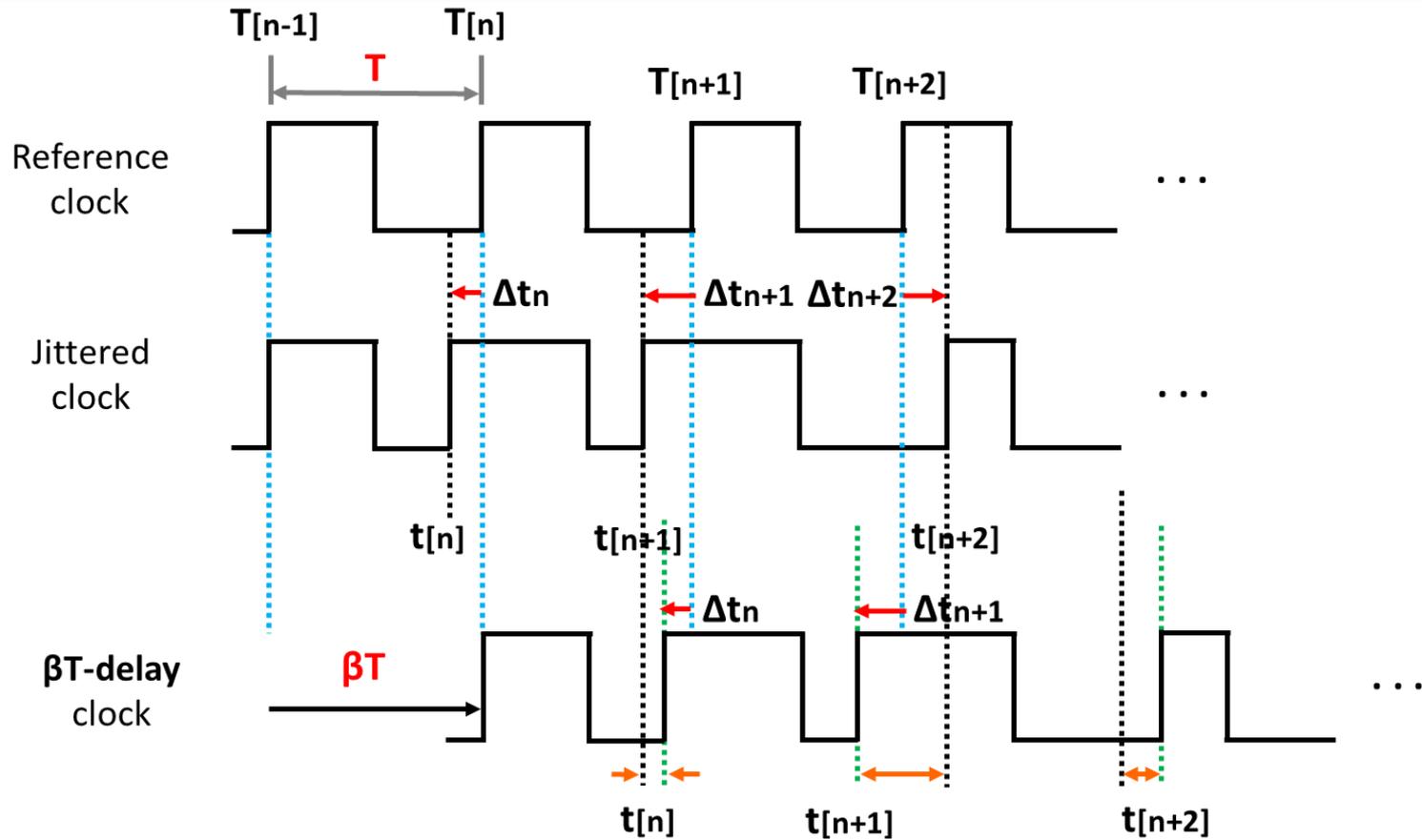
- 研究背景、研究目的
- デルタシグマTDC
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- シミュレーション I
- **自己参照技術による位相ノイズ測定**
- シミュレーション II
- 結論

# 提案手法 I の問題点





- 理想クロックなしで実装可能
- 自己参照において用意が難しい $\beta T$ -delayは $\beta$ が整数でなくても問題ない



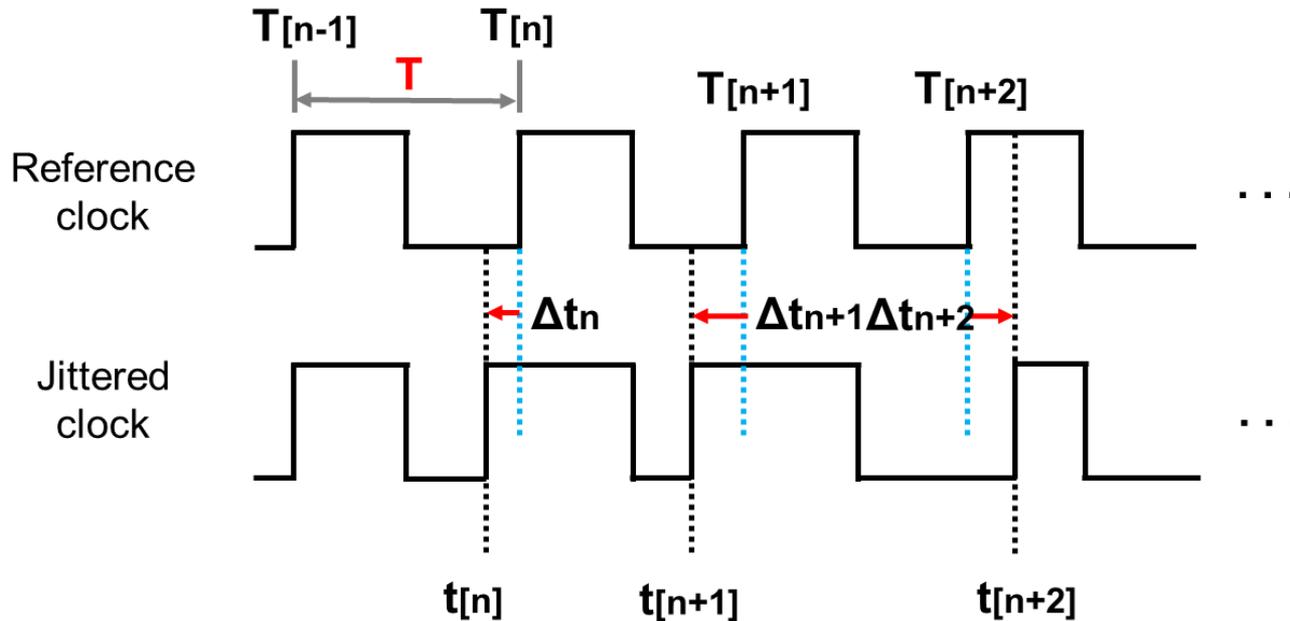
提案法 I

提案法 II

タイミングジッタの測定  $\Rightarrow$  ピリオドジッタの測定

$$J_{PER}(n) = [\Delta t(n) - \Delta t(n - 1)] - T_0$$

$$\therefore J_{PER}(n) = J(n) - J(n - 1)$$



$\phi(mT) = -2\pi f_{in} \tau(m)$  : 位相ノイズ(時間領域)

- ①  $\tau(m) = T \cdot \alpha_j \cdot \sin(\omega_j mT)$  の場合(単一正弦波の位相変動)  $0 \leq \alpha_j \leq 1$

次のピリオド間を測定してる

$$\begin{aligned}
 & \tau(m+1) - \tau(m) + (\beta - 1)T \\
 &= T \cdot \alpha_1 [\sin(\omega_1 (m+1)T) - \sin(\omega_1 \cdot mT)] + (\beta - 1)T \\
 &= 2T \cdot \alpha_1 \sin(\omega_1 T/2) \cos(\omega_1 (m + 1/2)T) + (\beta - 1)T
 \end{aligned}$$

①  $\tau(m) = T \cdot \alpha_j \cdot \sin(\omega_j m T)$  の場合(単一正弦波の位相変動)  $0 \leq \alpha_j \leq 1$

## 位相ノイズ (時間領域)

$$\therefore \phi'(mT) = 2T \cdot \alpha_1 \sin(\omega_1 T/2) \cos(\omega_1 (m + 1/2)T)$$

## 位相ノイズ (周波数領域)

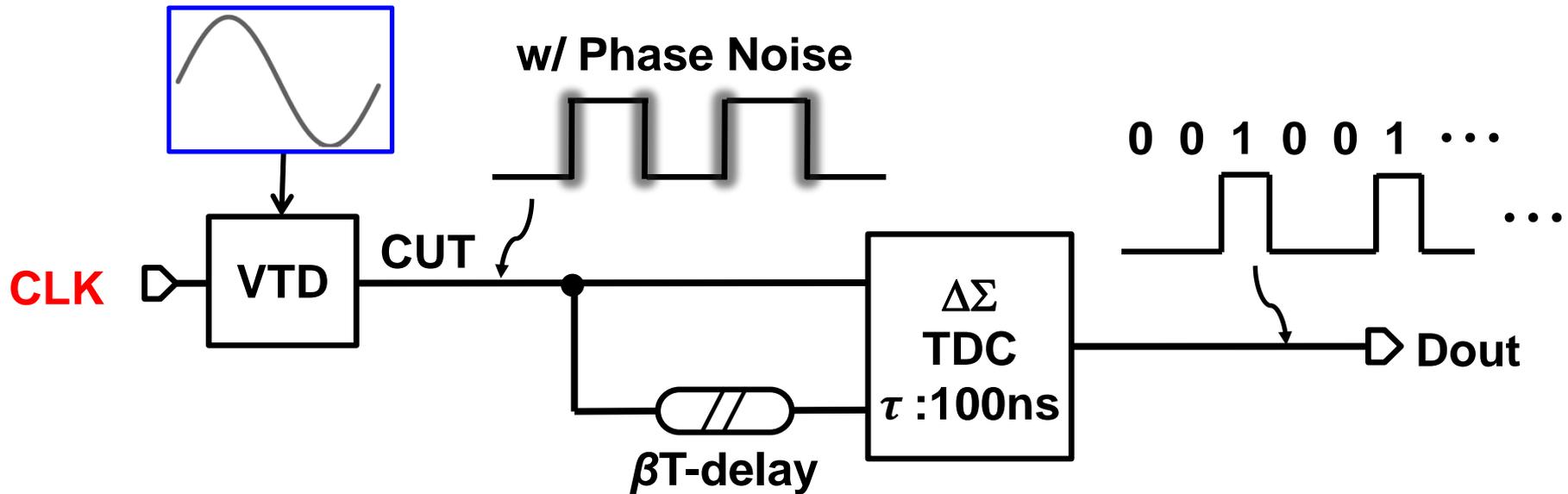
$$\begin{aligned} \therefore \Phi'(\omega_1) &= \frac{1}{2} (2\pi\alpha_1)^2 [2 \sin 2(\omega_1 T/2)]^2 \\ &\cong \frac{1}{2} (2\pi\alpha_1)^2 \omega_1^2 T^2 \quad (\because \omega_1 T/2 \ll 1) \end{aligned}$$

$\omega_1$  : 位相ノイズ周波数 [低周波]  
 $T$  : 入力CLK周期 (=1/f)

## 基準クロックでの位相ノイズ

$$\Phi(\omega_1) = \frac{1}{2} (2\pi\alpha_1)^2$$

- 研究背景、研究目的
- デルタシグマTDC
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- シミュレーション I
- 自己参照技術による位相ノイズ測定
- **シミュレーション II**
- 結論



- **CLK:**  
入力周波数 = 1 MHz ( $T = 1 \mu\text{s}$ )

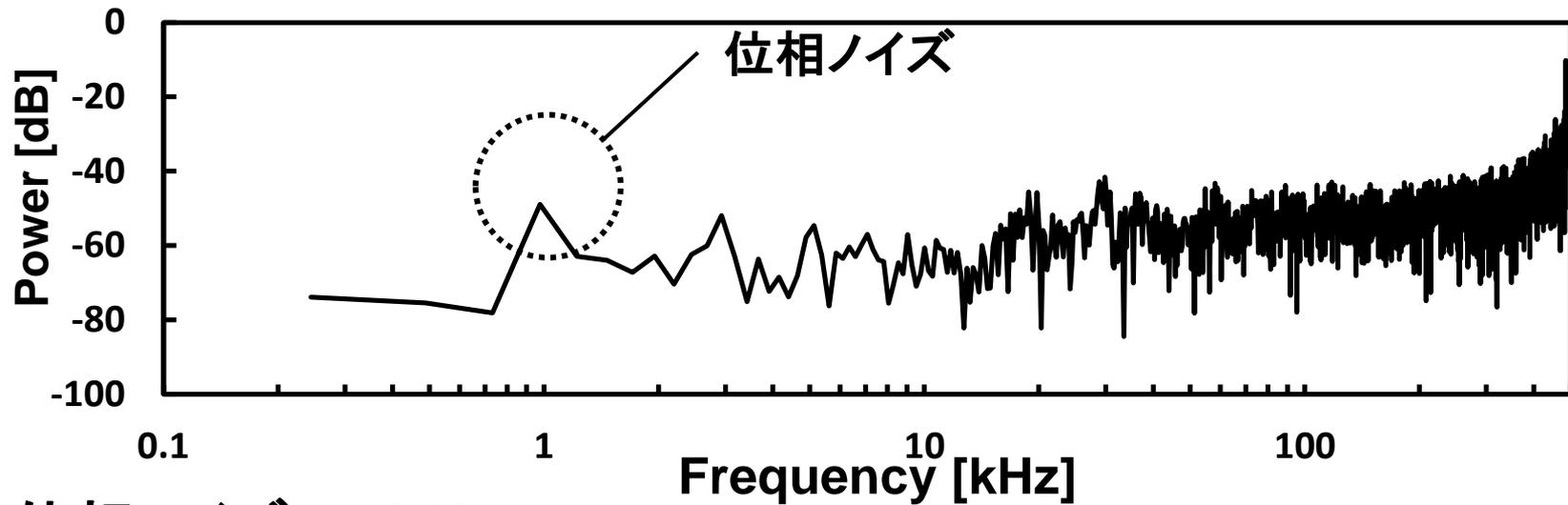
## 位相変動(正弦波)

- 位相ノイズ周波数:  
 $f_j = \text{変動}$
- 位相変動幅:  
 $-0.1 \mu\text{s} \leq \tau_0 \leq 0.1 \mu\text{s} (= \frac{T}{10})$

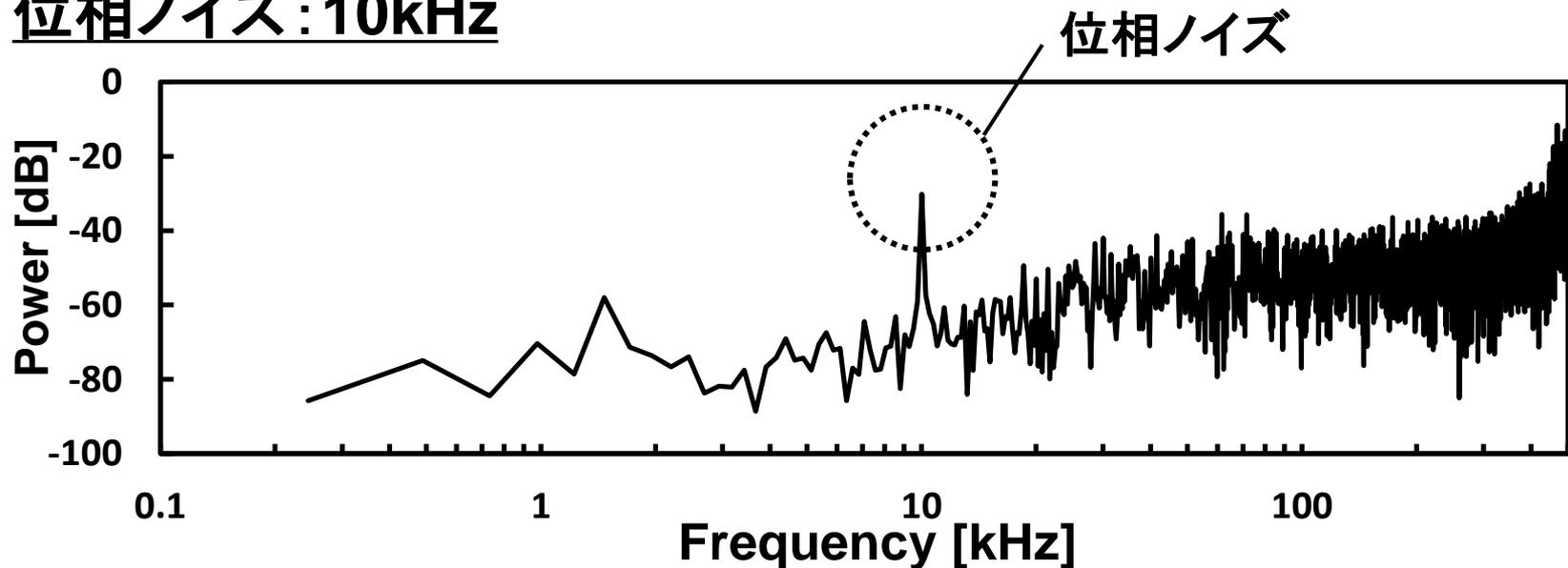
- **データ点数:**  
4096 点

- 単一正弦波
  - ①  $f_1 = 1 \text{ kHz}$
  - ②  $f_1 = 10 \text{ kHz}$
  - ③  $f_1 = 100 \text{ kHz}$
- 正弦波合成
  - ④  $f_1 = 10 \text{ kHz}$   
 $f_2 = 50 \text{ kHz}$

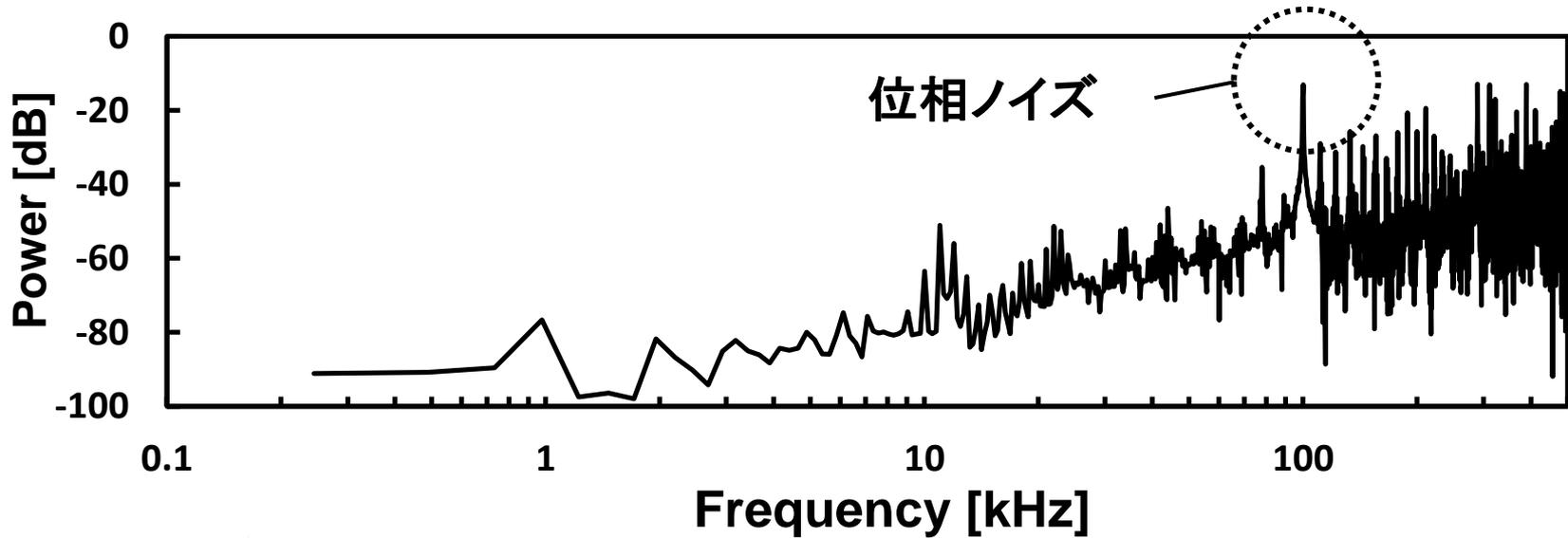
## 位相ノイズ: 1kHz



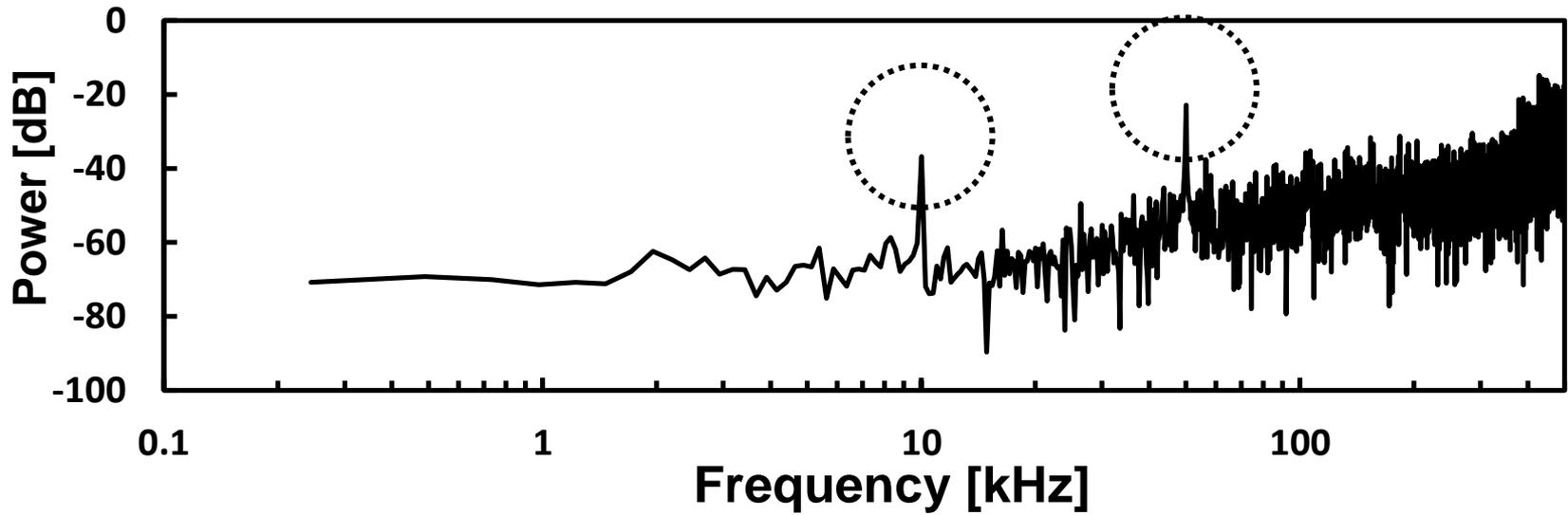
## 位相ノイズ: 10kHz

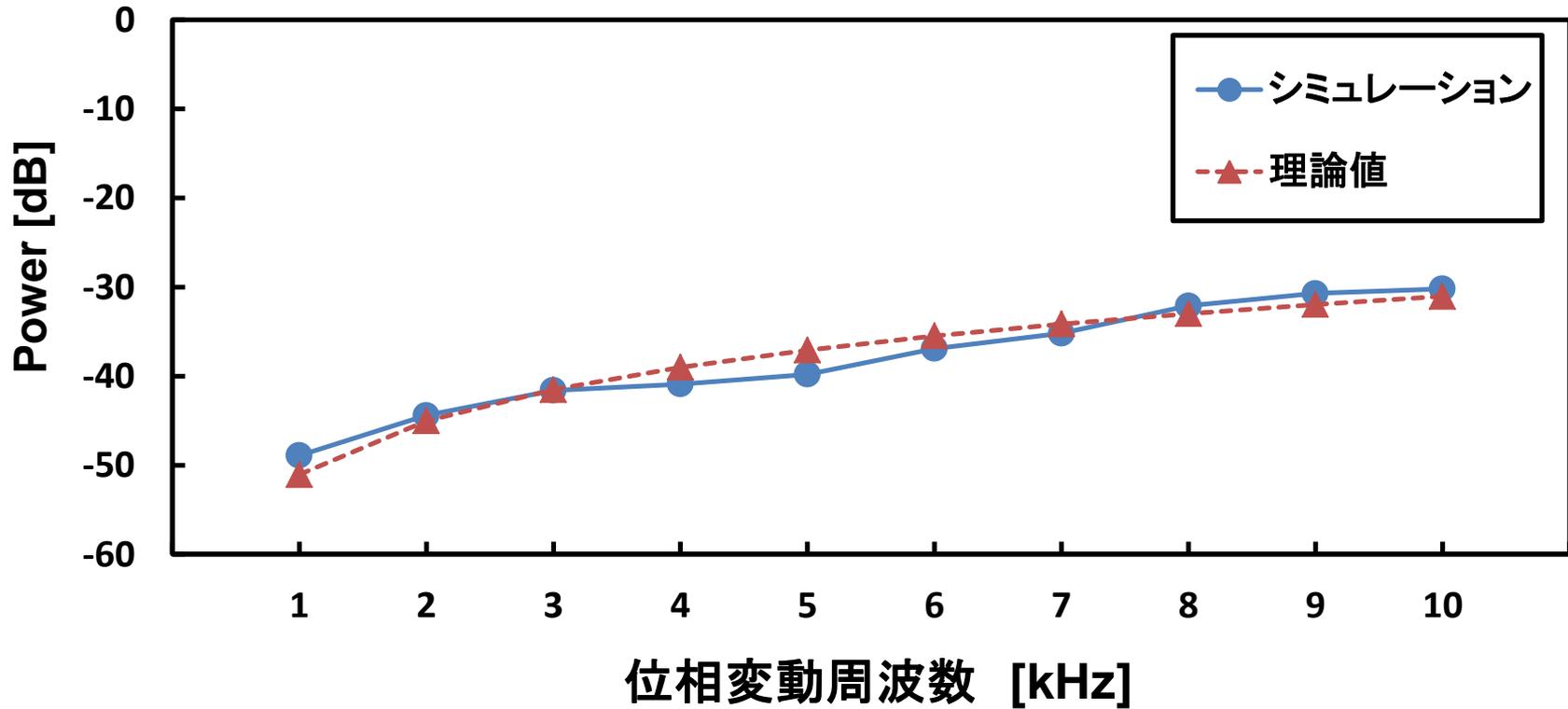


## 位相ノイズ: 100kHz

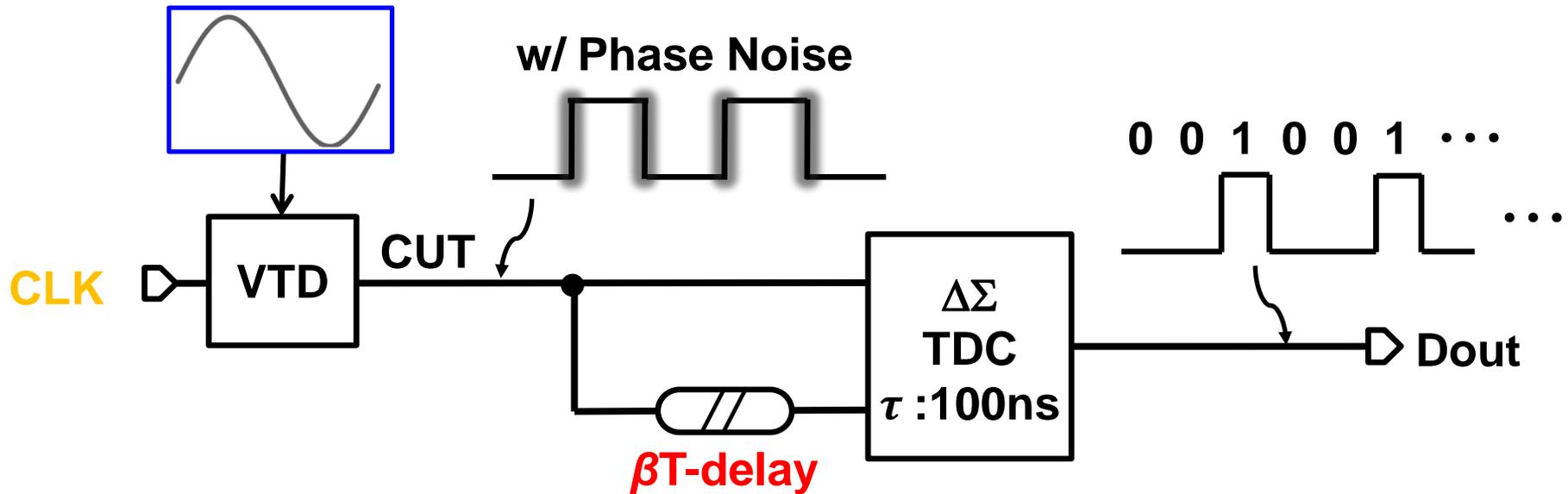


## 位相ノイズ: 10kHz & 50kHz





理論式: 
$$\Phi'(\omega_1) = \frac{1}{2} (2\pi\alpha_1)^2 \omega_1^2 T^2$$



- **CLK:**  
入力周波数 = 1 MHz ( $T = 1 \mu\text{s}$ )

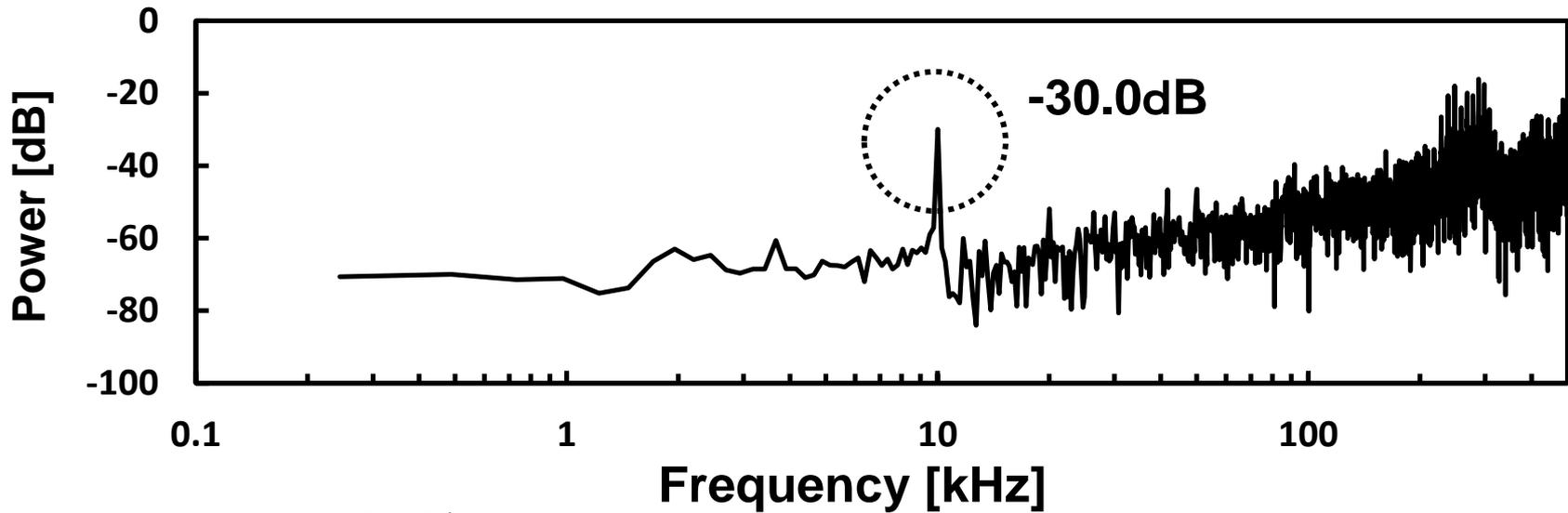
## 位相変動(正弦波)

- 位相ノイズ周波数:  
 $f_j = 10\text{kHz}$
- 位相変動幅:  
 $-0.1\mu\text{s} \leq \tau_0 \leq 0.1\mu\text{s} (= \frac{T}{10})$
- **データ点数:**  
4096 点

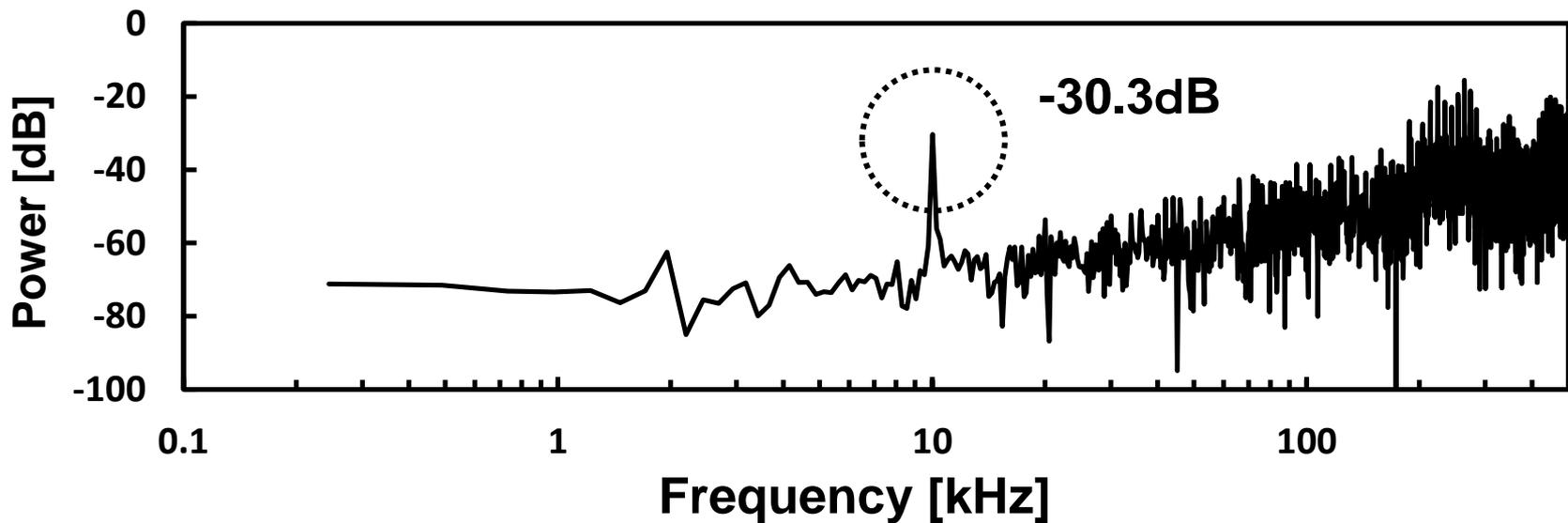
- 遅延 $\beta$ 部分は実装で整数を作るのは困難
- ばらつき $\pm 5\%$ を仮定
  - $\beta = 0.95$
  - $\beta = 1.05$

# シミュレーション結果(遅延量変化)

$\beta = 0.95$  (誤差 -5%)

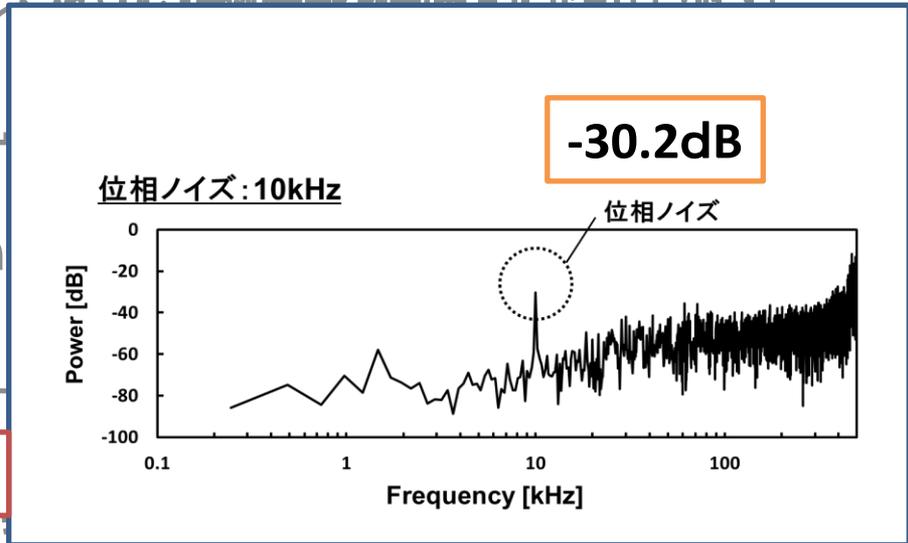
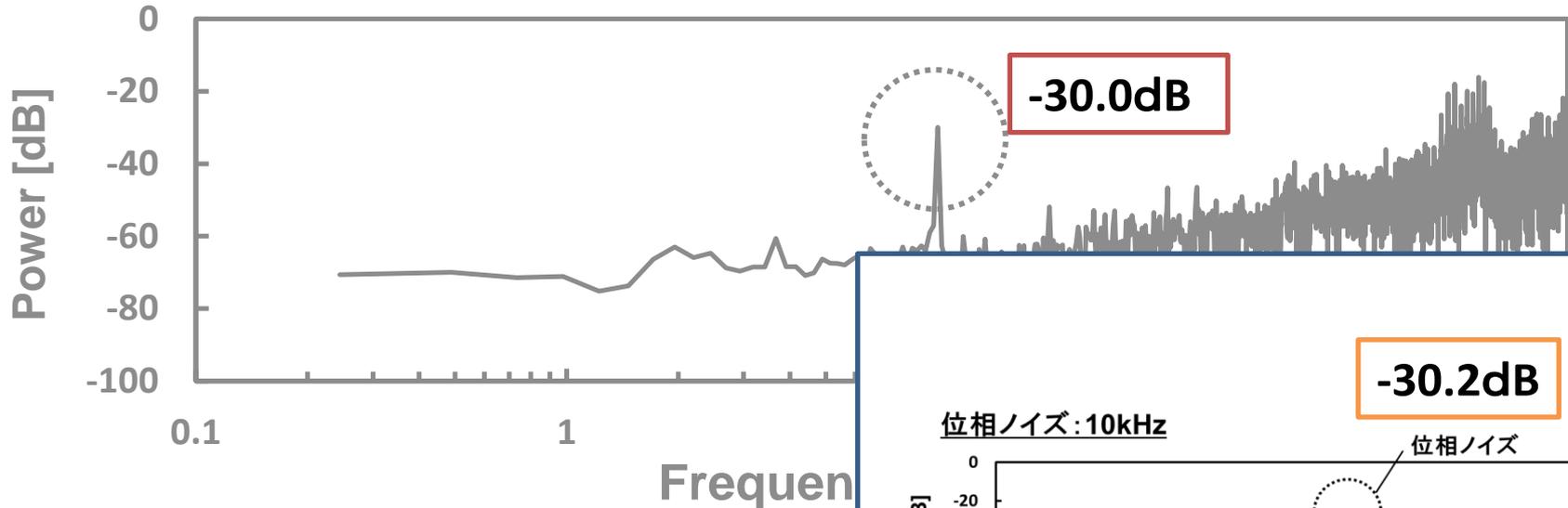


$\beta = 1.05$  (誤差 +5%)

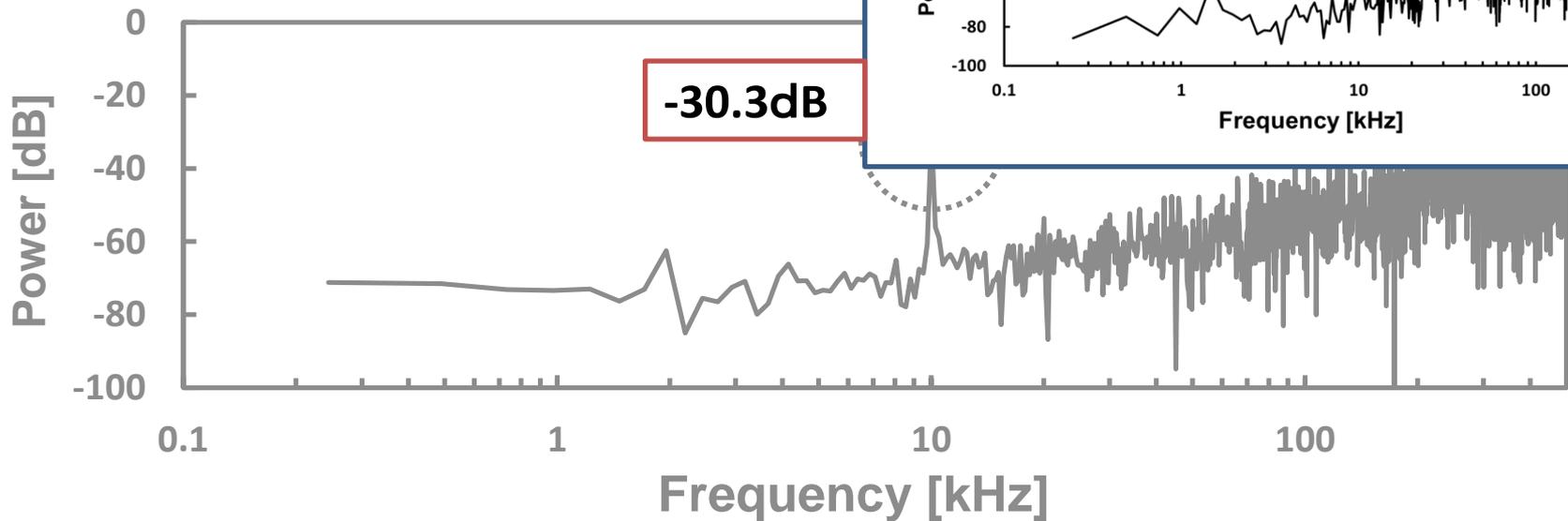


# シミュレーション結果(遅延量変化)

$\beta = 0.95$  (誤差 -5%)



$\beta = 1.05$  (誤差 +5%)



- 研究背景、研究目的
- デルタシグマTDC
- $\Delta\Sigma$ TDCを用いた位相ノイズ測定
- シミュレーション I
- 自己参照技術による位相ノイズ測定
- シミュレーション II
- **結論**

## ■ $\Delta\Sigma$ TDCを用いた位相ノイズ測定を2つの手法で提案

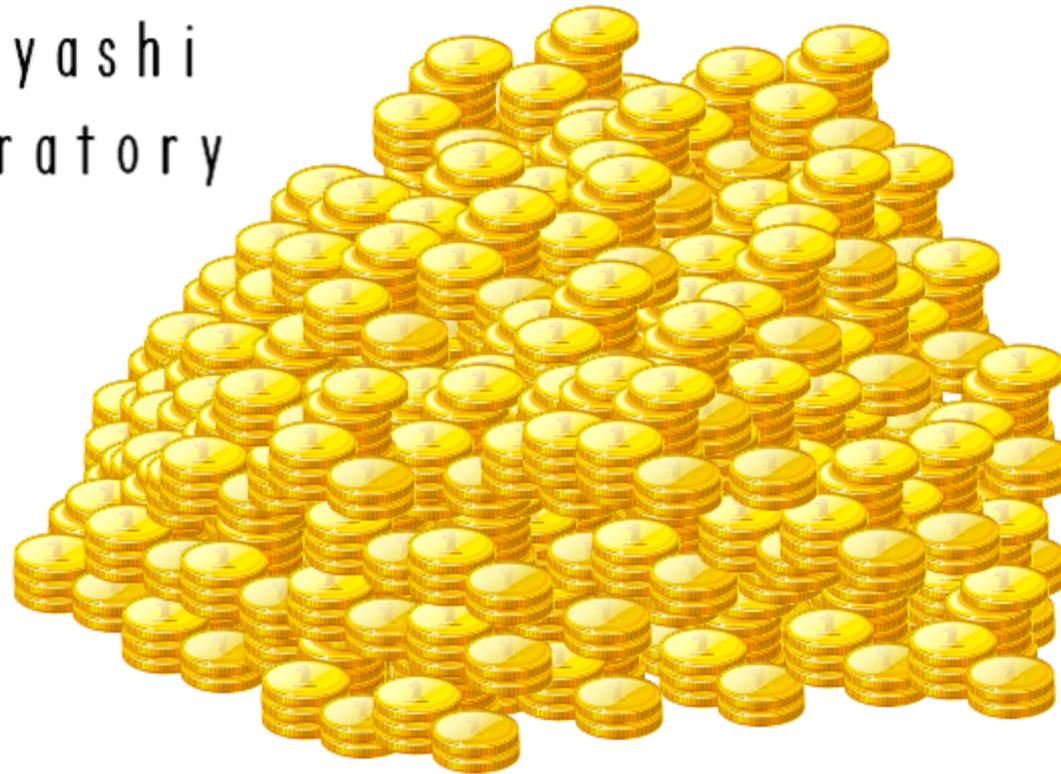
- これら手法によりスペクトルアナライザを用いない安価な測定が可能
- オンチップで測定できるので高性能な測定が可能
- $\Delta\Sigma$ TDCの分解能をより細かくできる特長により高性能な測定が可能
- デジタル出力をFFTすることで位相ノイズの周波数特性が得られる

## ■ 提案手法の正当性をMATLABを用いたシミュレーションで確認

- 正弦波合成の位相変動で、その周波数成分にスプリアスがでていることを確認
- 出力信号の位相ノイズのスペクトルと理論値との一致を確認
- 自己参照技術により、理想クロック無し、ばらつきのある遅延回路でも実装可能



Kobayashi  
Laboratory



Time is *GOLD* !!

$\Delta\Sigma$ TDC is a key.

この研究をご支援いただいています  
半導体理工学研究センター (STARC) に  
感謝いたします。

- 通常、スペアナではキャリアと比較したPowerを測定するが、この方式ではどのように想定できるのか？
  - A. スペアナと同じです
- 高周波の位相ノイズ(ex.1MHz)は測定できるのか？
  - A. 入力信号の周波数に比例して位相ノイズの周波数も高くなるので測定可能である

- 今後、実装は？

A. できれば行う

- テスト時間はどのくらい短くなるのか？

A. データ点数に依存するので、今回の場合だと5ms  
ぐらいになります

- 基準クロックを用いた手法において、基準クロックに用いる理想的なクロックは低周波部分にノイズが乗っていないければよいので、そこをキャンセルさせればよいのではないか？