

BSIM4による90nm n-channel MOSFETの Hot Electronの劣化特性モデル化に関する研究

○戸塚拓也

青木均 安部文隆 KhatamiRamin 新井 薫子
轟俊一郎 香積 正基 王太峰 小林 春夫(群馬大学)

群馬大学大学院 理工学府 電子情報・数理教育プログラム専攻
小林研究室

Supported by STARC

Outline

- 研究背景・目的
- 劣化式の検討
- モデルパラメータ抽出とシミュレーション結果
- まとめ

Outline

- **研究背景・目的**
- 劣化式の検討
- モデルパラメータ抽出とシミュレーション結果
- まとめ

研究背景(1)

アナログ回路設計

近年の集積回路は微細化が進んでいる

回路設計においてデバイスにおける

- ・製造ばらつき
- ・経時劣化による回路性能の劣化

以上のことを仕様に対して対応させる必要がある

研究背景(2)

- **製造ばらつき**問題点

信号線や遷移時間

デバイスのパラメータが変わる

- **経年劣化**の問題点

テスト時には検出されないが

過酷な環境で使用していると問題が現れる

研究目的

アナログ回路設計

発振回路の位相ノイズ特性劣化において
MOSFETの $1/f$ ノイズによる影響が大きい



量産のため経時劣化や製造ばらつきを考慮し
 $1/f$ ノイズ特性を考える必要がある

研究目的

アナログ回路設計

発振回路の位相ノイズ特性劣化において
MOSFETの $1/f$ ノイズによる影響が大きい



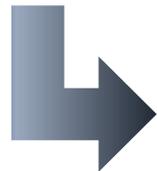
量産のため経時劣化や製造ばらつきを考慮し
 $1/f$ ノイズ特性を考える必要がある

本研究では経時劣化に着目し

nチャネルMOSFETの $1/f$ ノイズの
経時劣化シミュレーションモデル開発

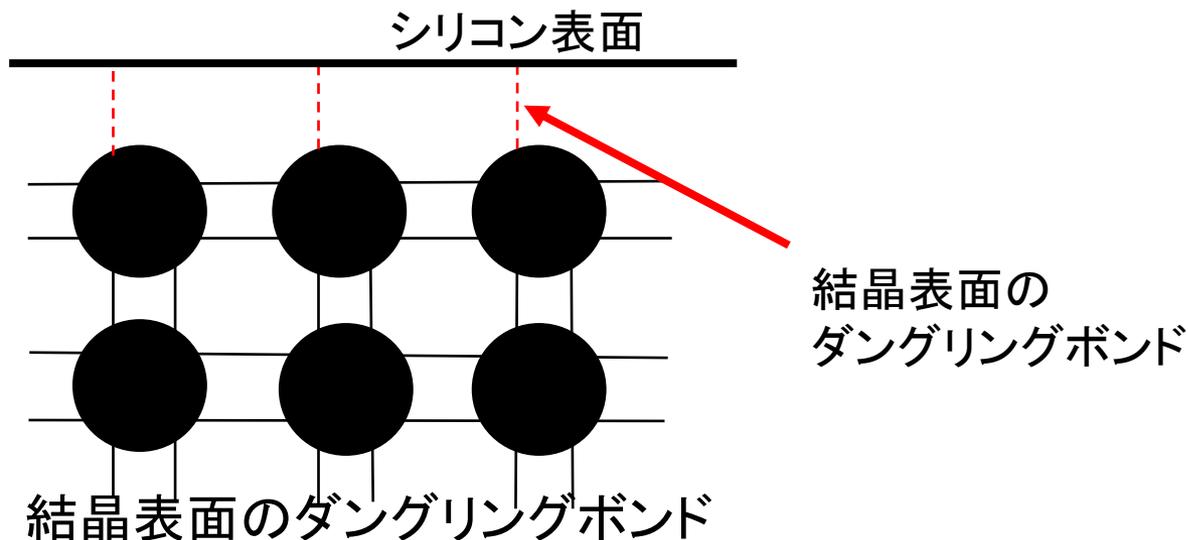
1/fノイズ発生原理

1/fノイズ:トランジスタなど全ての能動素子で発生
低周波数帯で支配的



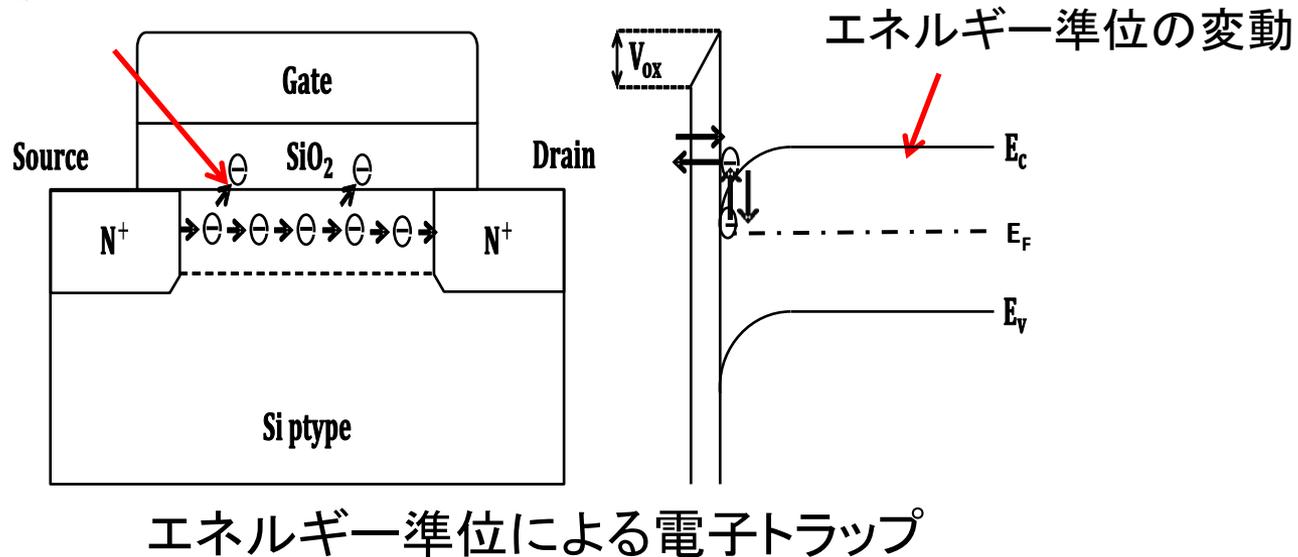
エネルギー準位の変動によって
トラップされる電子の数の変動が要因

シリコン結晶の表面のダングリングボンドにより
電子が捕獲, 放出されドレイン電流量の変動が起きる



1/fノイズの発生原理(2)

チャネル中の電子が
トラップされる



1/fノイズの経時, 温度劣化を
モデル化するには I_{ds} のモデル化が必要

モデリングとは

回路シミュレーションを行うとき

実際の回路動作にどれだけ近づけるかが重要となる

- モデル: 動作を方程式や等価回路により動作を表現すること
- モデリング: 方程式の中には多くの変数がありデバイスに応じて違ってくる。
変数を短時間かつ高精度で求めること

Outline

- 研究背景・目的
- **劣化式の検討**
- モデルパラメータ抽出とシミュレーション結果
- まとめ

N-MOSFETの劣化現象

- **HCI現象**

(Hot Carrier Injection)

高電界領域で電界加速により

チャネルが大きなエネルギーを得ることで

移動度劣化、しきい値電圧の上昇が起こる現象

- **PBTI現象**

(Positive Bias Temperature Instability)

正の電圧ストレスを長時間かけて

しきい値電圧が上昇する現象

N-MOSFETの劣化現象

- HCl現象

(Hot Carrier Injection)

高電界領域で電界加速により

チャンネルが大きなエネルギーを得ることで

移動度劣化、しきい値電圧の上昇が起こる現象

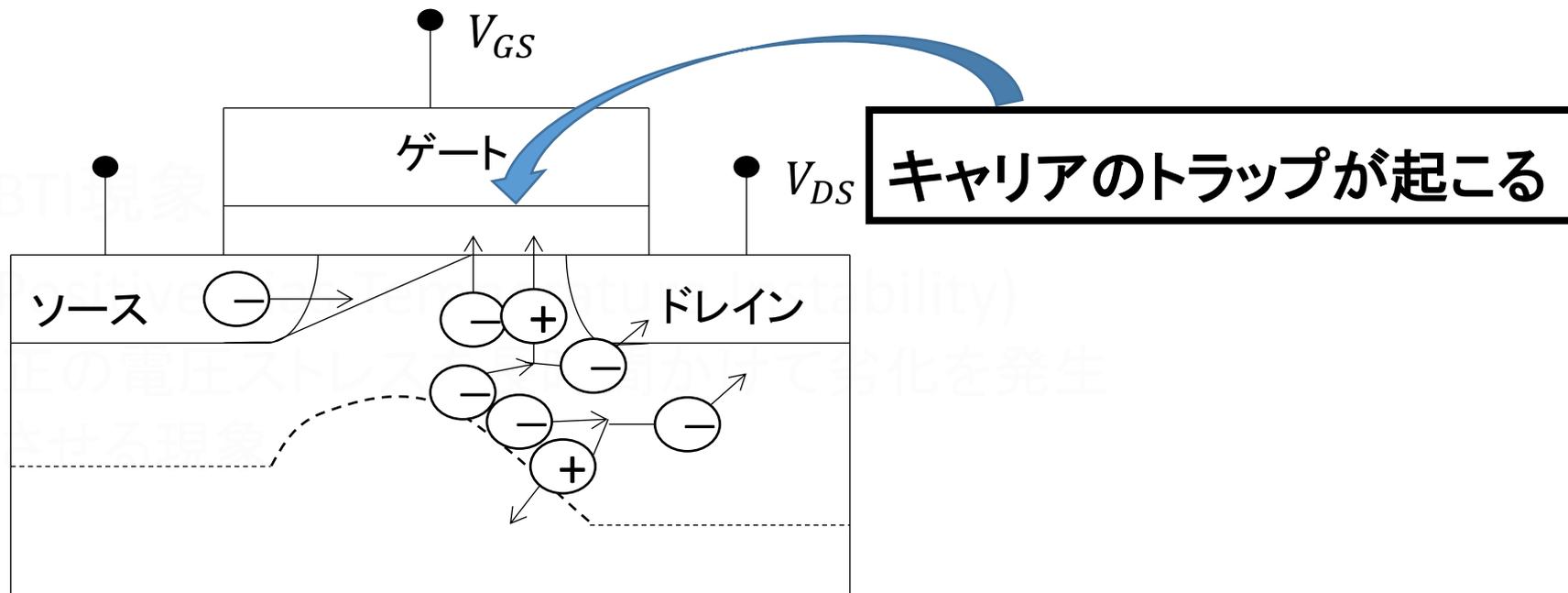


図1:ホットキャリア

N-MOSFETの劣化現象

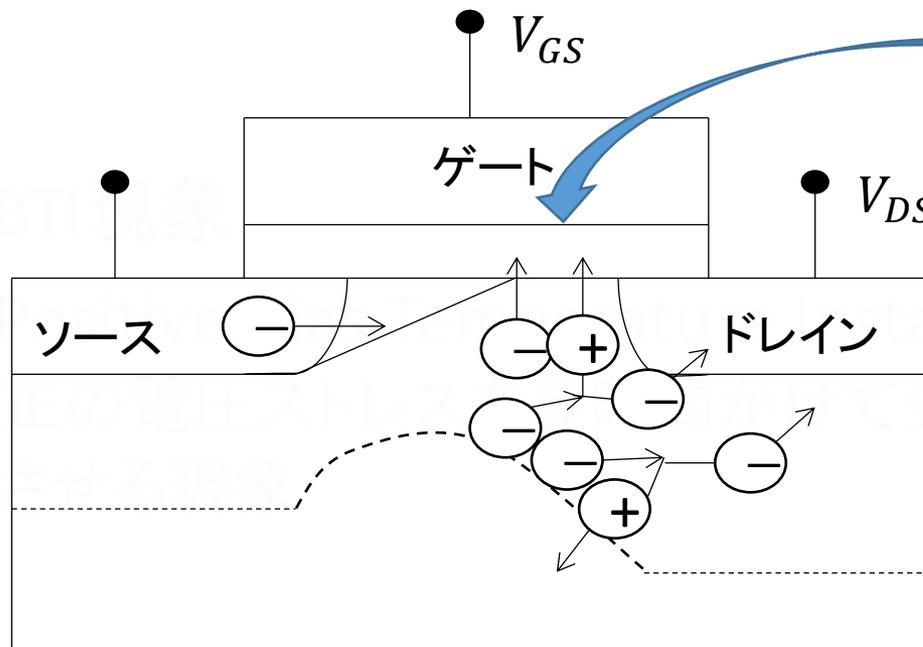
- HCI現象

(Hot Carrier Injection)

高電界領域で電界加速により

チャンネルが大きなエネルギーを得ることで

移動度劣化、しきい値電圧の上昇が起こる現象



キャリアのトラップが起こる

1/fノイズが増大

図1:ホットキャリア

N-MOSFETの劣化現象

- HCI現象

(Hot Carrier Injection)

高電界領域で電界加速により

チャネルが大きなエネルギーを得ることで

移動度劣化、しきい値電圧の上昇が起こる現象

- PBTI現象

より支配的であるHCI現象に着目し
特性解析を行う。

(Positive Bias Temperature Instability)

正の電圧ストレスを長時間かけて

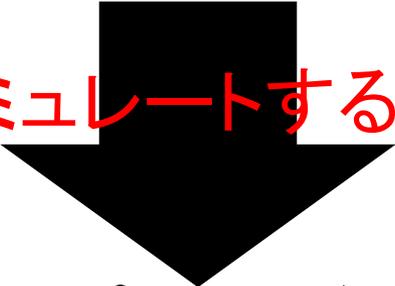
しきい値電圧が上昇する現象

HCI現象のモデル

カルフォルニア大学バークレー校の
Hu教授により導入された
BErkeley Reliability **T**ools (**BERT**)のモデル

Interface Trap Number を 算出
キャリアの移動度についても導出している

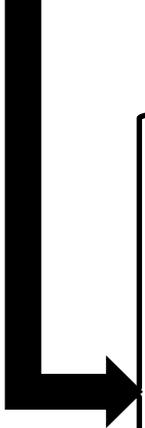
SPICE上でシミュレートするのに適している



劣化前のDCパラメータを取り込み
シミュレーション上で劣化DC特性を予想する

使用するモデル

BERTのモデルを**BSIM4**に使えるように
2004年にKufluogluとAlamによって開発された
RDモデル(Reaction-Diffusion model)を使用する



ドレイン近傍で発生する

ホットキャリア効果のモデル化が可能

水素拡散粒子の生成を方程式で

表しているので**劣化を単純化**できる

RDモデル

界面トラップ数

$$N_{H(0)} N_{it} \approx \frac{k_F}{k_R} N_0 \quad (1)$$

$N_{H(0)}$	界面における水素濃度の初期値
N_{it}	界面トラップ数
k_F	酸化物電界依存フォワード解離速度定数
k_R	アニーリング速度定数
N_0	Si-H結合の初期値

チャネル/酸化膜界面での水素反応式

$$N_{H_x} = k_H N_H^{n_x} \quad (2)$$

N_H	体積あたりの水素粒子の濃度
k_H	反応定数
n_x	水素粒子あたりの水素原子数

Si-H結合の数より界面トラップ数を算出可能

$$\begin{aligned} N_{it} &= \frac{\pi W}{2A_{tot}} n_x \int_0^{\sqrt{D_{Hxt}}} \left(N_{H_x(0)} \left[r - \frac{r^2}{\sqrt{D_{Hxt}}} \right] \right) dr \\ &= N_{H_x(0)} \frac{\pi n_x}{12L} D_{Hxt} \quad (3) \end{aligned}$$

D_{Hxt}	N_H の密度
A_{tot}	ゲート下の総面積
L	MOSFETの長さ
W	MOSFETの幅

RDモデル

(1),(2),(3)式を組み合わせると(4)式になる

$$N_{it} = \left(\frac{k_F N_0}{k_R} \right)^{\frac{n_x}{1+n_x}} \left(\frac{n_x \pi k_H}{12L} D_H \right)^{\frac{1}{1+n_x}} * t^{\frac{1}{1+n_x}} \quad (4)$$

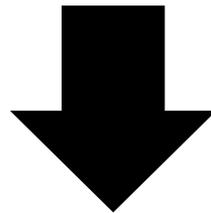
界面トラップによる電圧依存特性は
しきい値特性カーブのずれで表す

$$\Delta V_{th_{DEGRADATION}} = C_{HCl} \left(\frac{k_F N_0}{k_R} \right)^{\frac{n_x}{1+n_x}} \left(\frac{n_x \pi k_H}{12L} D_H \right)^{\frac{1}{1+n_x}} * t^{\frac{1}{1+n_x}} \quad (5)$$

D_H	水素原子の密度
t	時間
C_{HCl}	技術依存なパラメータ

開発したモデル

しきい値電圧のHCIによる
ずれを移動度モデル式に代入



移動度劣化現象のモデル化

移動度モデル

MOBMOD=1

$$\mu_{eff} = \frac{U0 * f(L_{eff})}{1 + (UA + UC * V_{bseff}) \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right) + UB \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right)^2 + UD \left(\frac{V_{th} * TOXE}{V_{gsteff} + 2V_{th}} \right)^2} \quad (6)$$

MOBMOD=2

$$\mu_{eff} = \frac{U0}{1 + (UA + UC * V_{bseff}) \left[\frac{V_{gsteff} + C_0 (V_{TH0} - V_{FB} - \phi_s)}{TOXE} \right]^{EU}} \quad (7)$$

MOBMOD=3

$$\mu_{eff} = \frac{U0 * f(L_{eff})}{1 + UD \left(\frac{V_{th} * TOXE}{V_{gsteff} + 2V_{th}} \right)^2 + (1 + UC * V_{bseff}) \left[UA \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right) + UB \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right)^2 \right]} \quad (8)$$

$f(L_{eff})$ は以下のように示す

$$f(L_{eff}) = 1 - UP * \exp \left(- \frac{L_{eff}}{LP} \right) \quad (9)$$

移動度モデル

MOBMOD=1

$$\mu_{eff} = \frac{U0 * f(L_{eff})}{1 + (UA + UC * V_{bseff}) \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right) + UB \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right)^2 + UD \left(\frac{V_{th} * TOXE}{V_{gsteff} + 2V_{th}} \right)^2} \quad (6)$$

MOBMOD=2

$$\mu_{eff} = \frac{U0}{1 + (UA + UC * V_{bseff}) \left[\frac{V_{gsteff} + C_0 (V_{TH0} - V_{FB} - \phi_s)}{TOXE} \right]^{EU}} \quad (7)$$

MOBMOD=3

$$\mu_{eff} = \frac{U0 * f(L_{eff})}{1 + UD \left(\frac{V_{th} * TOXE}{V_{gsteff} + 2V_{th}} \right)^2 + (1 + UC * V_{bseff}) \left[UA \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right) + UB \left(\frac{V_{gsteff} + 2V_{th}}{TOXE} \right)^2 \right]} \quad (8)$$

$f(L_{eff})$ は以下のように示す

$$f(L_{eff}) = 1 - UP * \exp\left(-\frac{L_{eff}}{LP}\right) \quad (9)$$

移動度モデル

しきい値パラメータを使用しているのは(1-7)式のみ



MOBMOD=2でモデルパラメータの抽出,最適化
劣化のシミュレートを行う

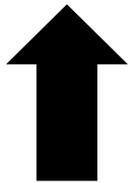
$$\mu_{\text{eff}} = \frac{U_0}{1 + (UA + UC * V_{bseff}) \left[\frac{V_{gsteff} + C_0 (V_{\text{TH0}} - V_{\text{FB}} - \phi_s)}{\text{TOXE}} \right]^{EU}} \quad (7)$$

U0	キャリア移動度	VFB	フラットバンド電圧
UA	移動度劣化の一次係数	V_{gsteff}	$V_{gs} - V_{th}$ の実効値
UC	移動度劣化の基板効果係数	V_{bseff}	実効基板・ソース電圧
TOXE	電気ゲート酸化膜厚	ϕ_s	表面電位
VTH0	ドレイン電圧がゼロにおけるしきい値電圧	C_0	定数でnMOSの場合2.0

しきい値劣化のモデル式

BSIM4モデルのしきい値式に(5)式を加え
直接しきい値が可変できる

$$\begin{aligned} V_{th} = & V_{TH0} + \Delta V_{th, body_effect} - \Delta V_{th, charge_sharing} - \Delta V_{th, DIBL} \\ & + \Delta V_{th, reverse_short_cannel} + \Delta V_{th, narrowwidth} \\ & + \Delta V_{th, small_size} - \Delta V_{th, pocket_implant} \\ & + \Delta V_{th_DEGRADATION} \end{aligned} \quad (10)$$



$$\Delta V_{th_DEGRADATION} = C_{HCI} \left(\frac{k_F N_0}{k_R} \right)^{\frac{n_x}{1+n_x}} \left(\frac{n_x \pi k_H}{12L} D_H \right)^{\frac{1}{1+n_x}} * t^{\frac{1}{1+n_x}} \quad (5)$$

Outline

- 研究背景・目的
- 劣化式の検討
- **モデルパラメータ抽出とシミュレーション結果**
- まとめ

シミュレーション条件

製作したTEG

- 90nmプロセスを用いたnチャネルMOSFET

シミュレーションに用いるデバイス

- Large チャネル幅 10.0 μm
チャネル長 10.0 μm
- Short チャネル幅 10.0 μm
チャネル長 0.3 μm

シミュレーション条件

劣化させる環境

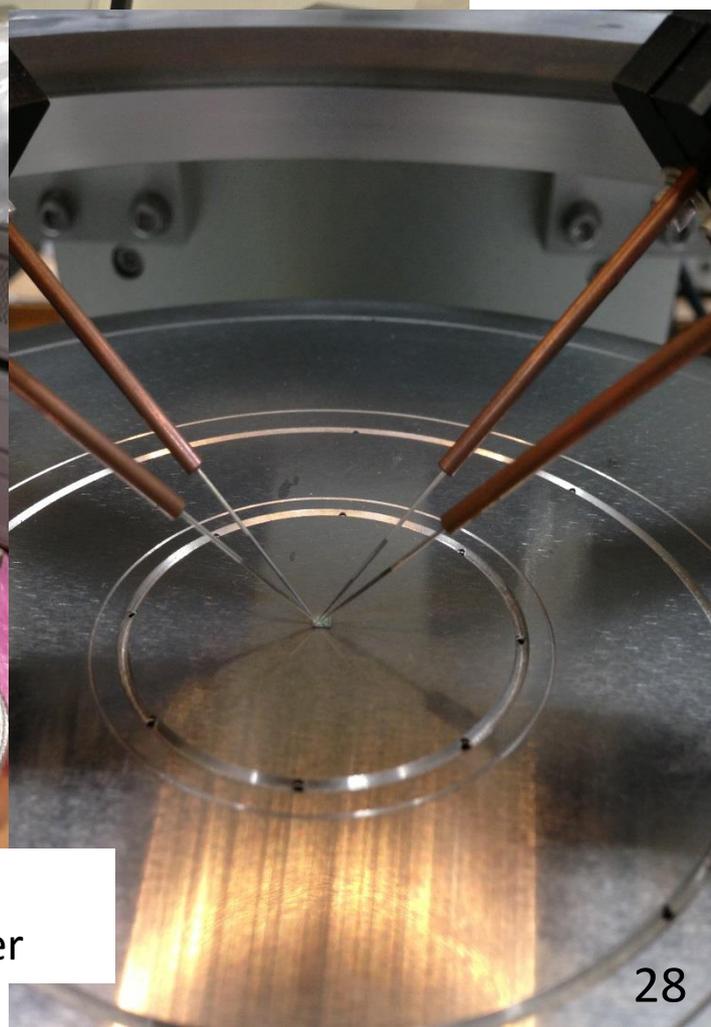
- 65nmのデバイスの実験データ

をもとにパラメータ劣化させる

- 温度 300.15K
- 劣化時間 1000秒

実験データはより微細なプロセスを用いているため
誤差が発生している可能性がある

測定環境



ハイソル株式会社
マニュアルプローバ
HMP-1000A-GU

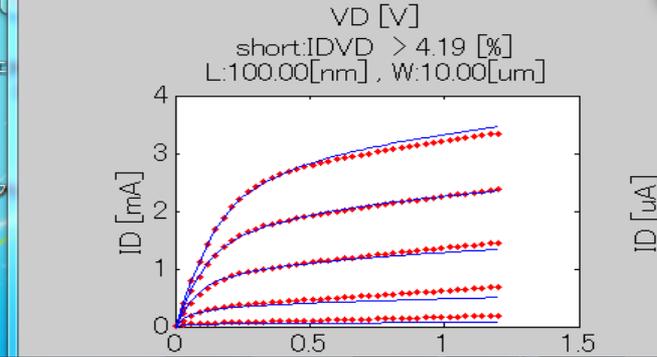
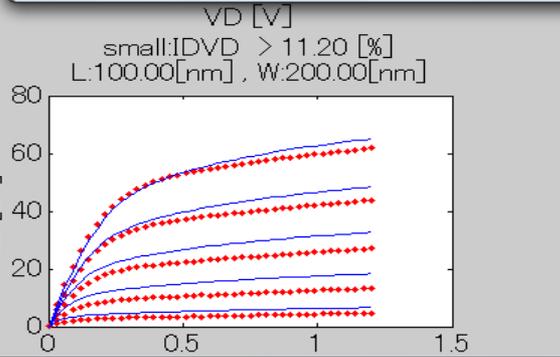
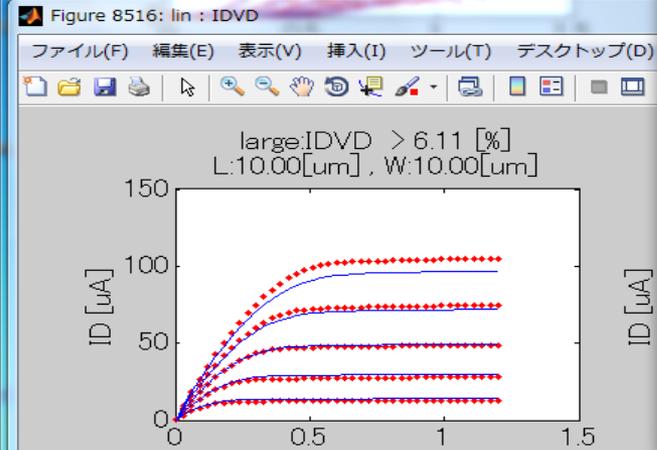
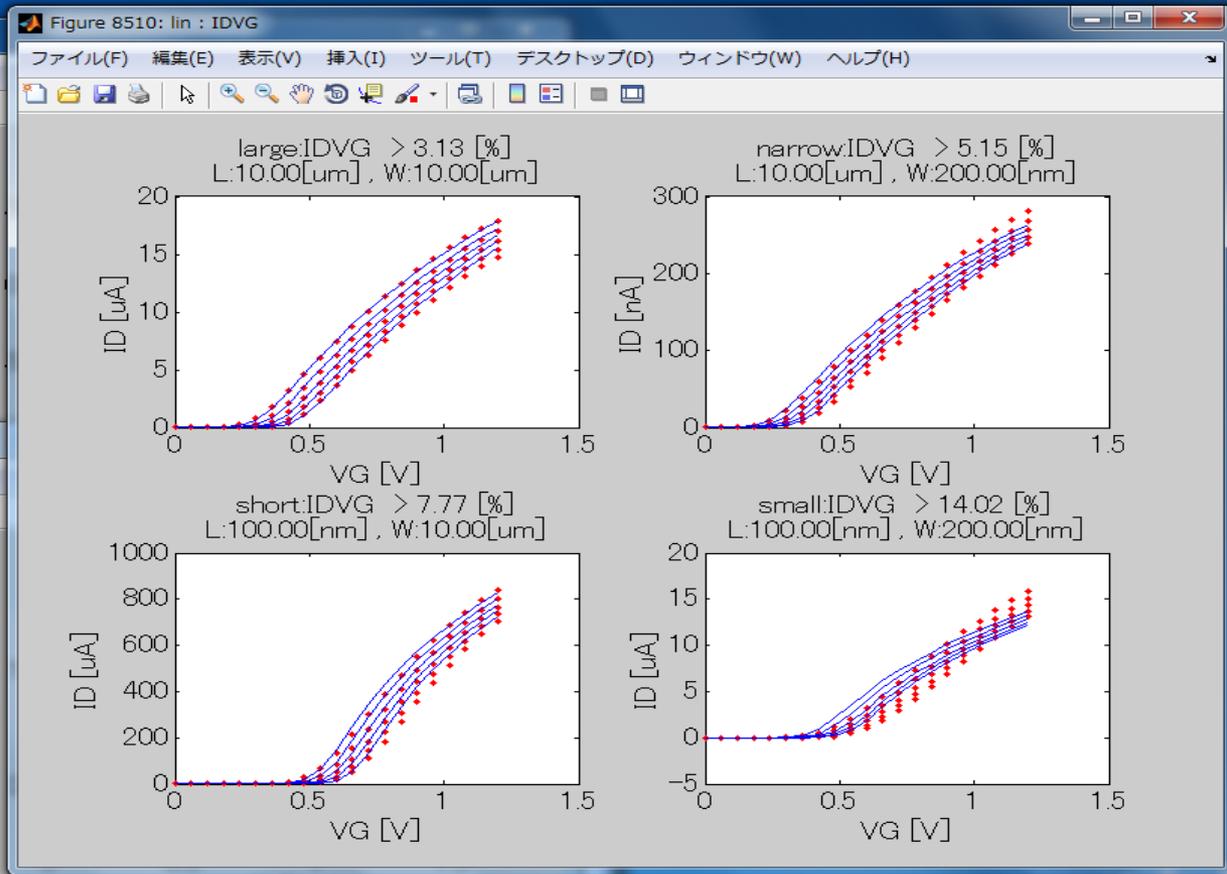
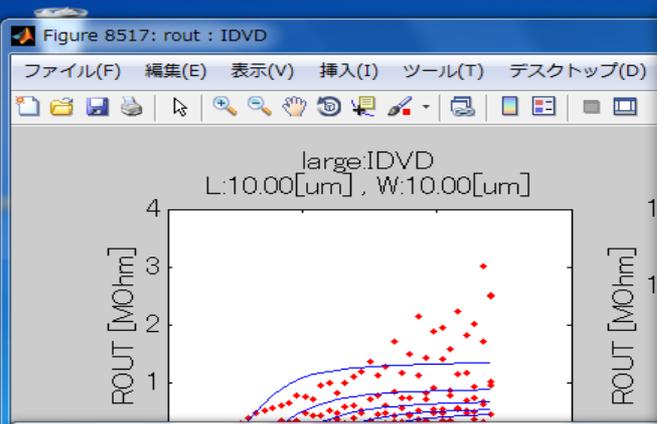
Agilent
Semiconductor Parameter Analyzer

シミュレーション環境

抽出ソフト
株式会社モーデック
X-tractor



シミュレーション環境



ドキュメンテーションの検索

間の計測
リア

Simulink
ライブラリ

レイアウト
パスの設定

設定
リソース

Value
リンクされません
Value

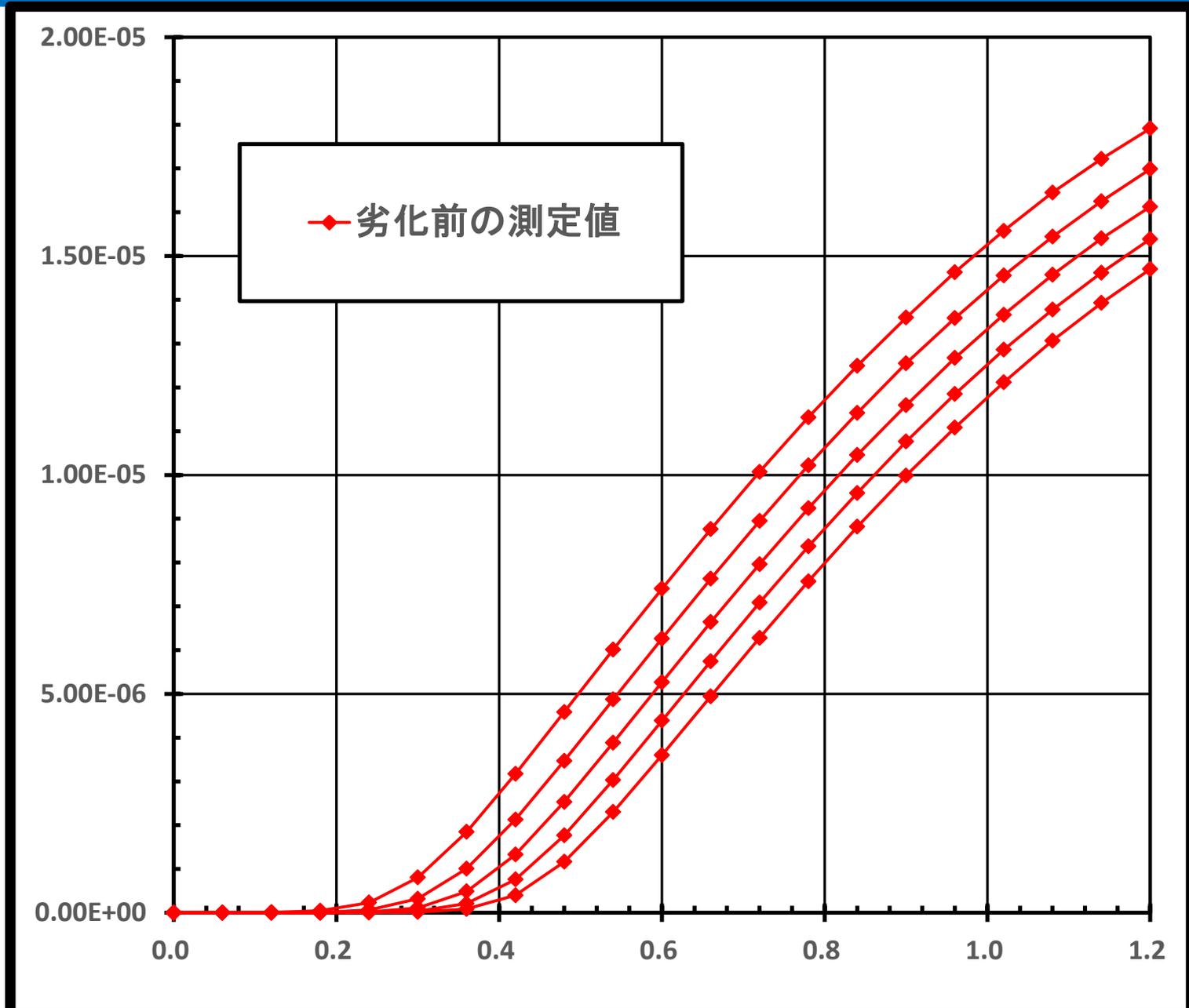
20:57
2014/06/25

30

Detailed description: This block shows a portion of a software interface, likely MATLAB/Simulink. It includes a search bar for documentation, a menu with options like '間の計測', 'リア', 'Simulink', 'ライブラリ', 'レイアウト', 'パスの設定', '設定', and 'リソース'. There is also a status bar at the bottom right showing the time '20:57' and date '2014/06/25', and a page number '30'.

Large id-vg

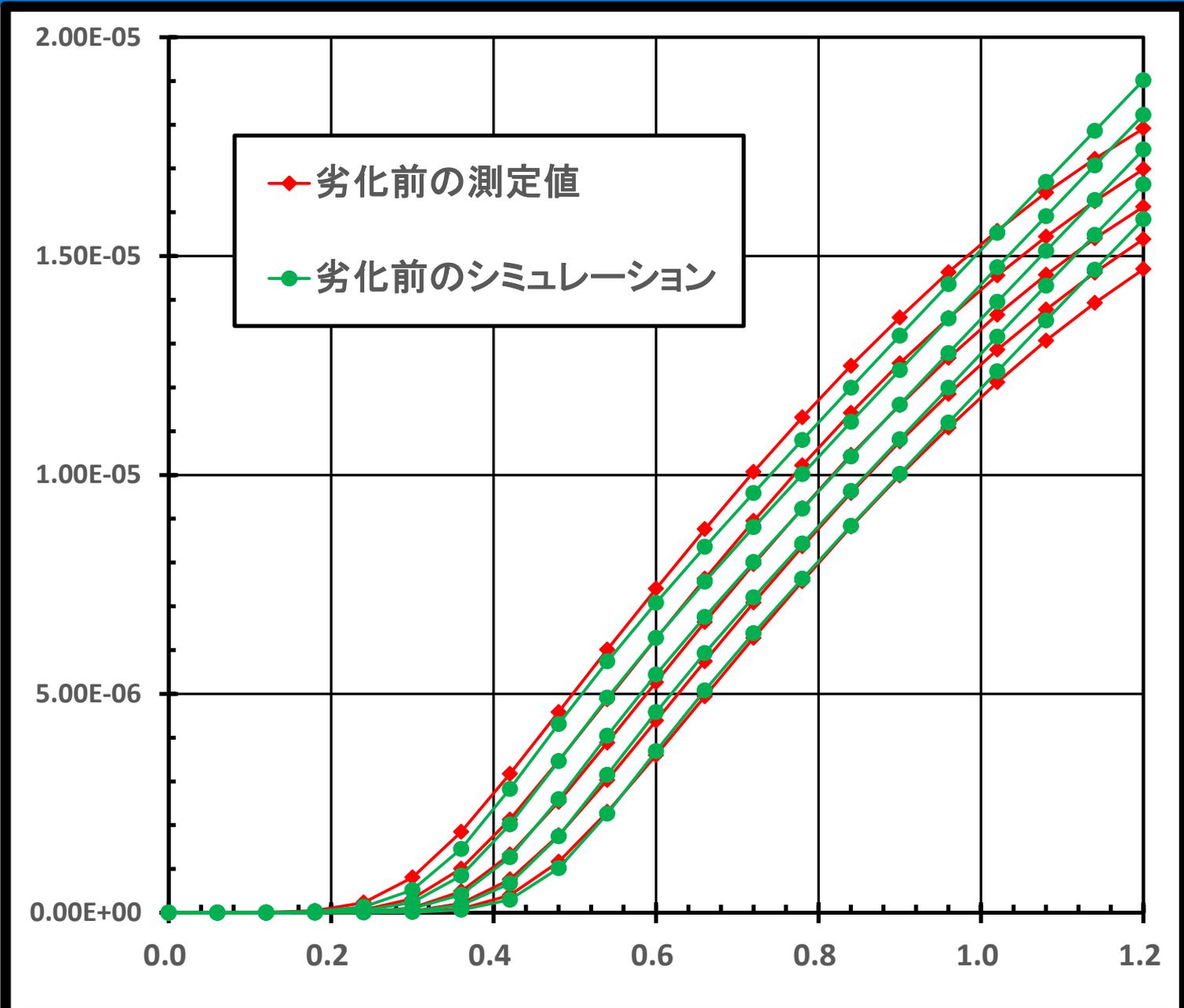
$I_{DS}[A]$



$V_{DS}[V]$

Large id-vg

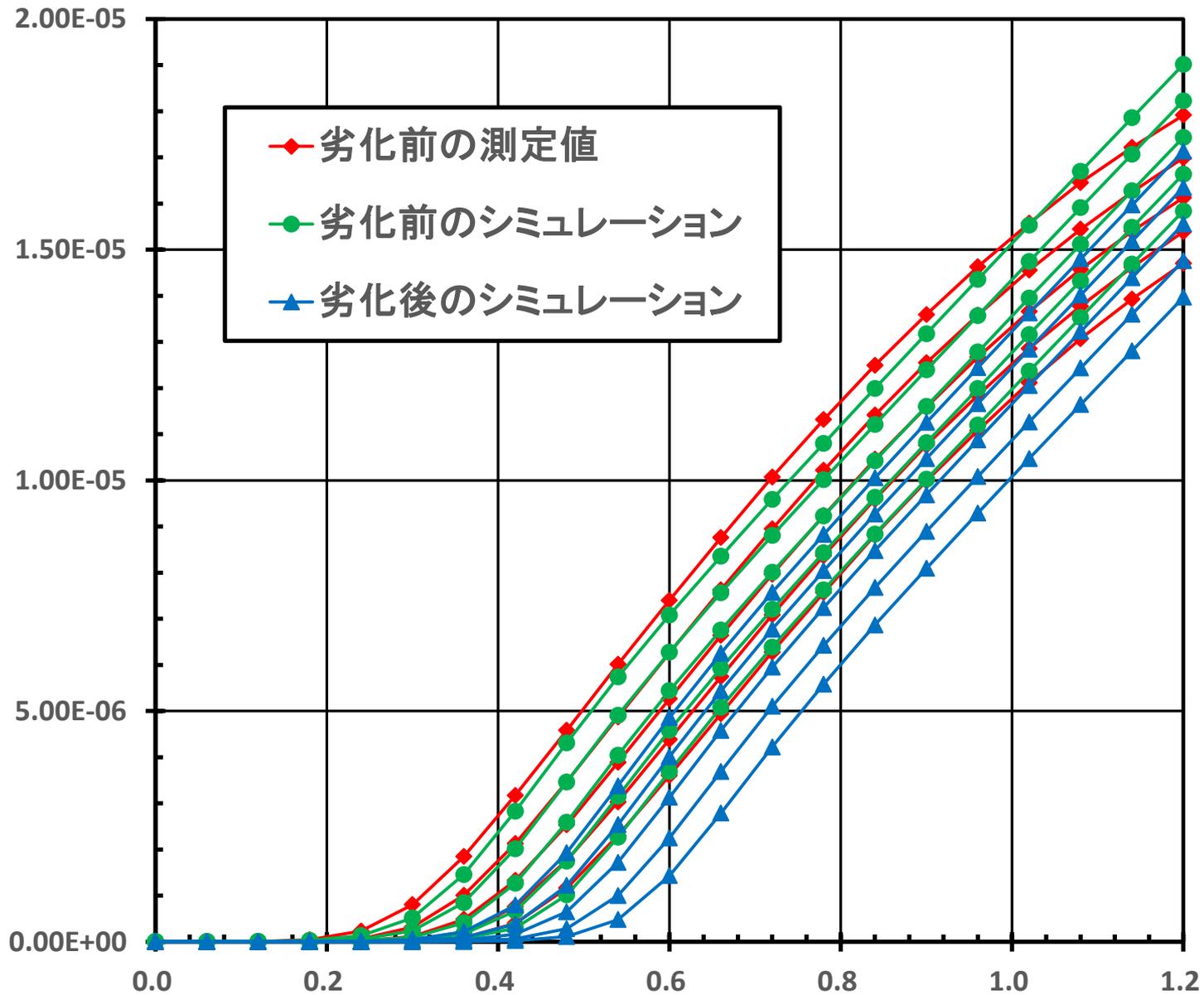
$I_{DS}[A]$



$V_{DS}[V]$

Large Id-vg

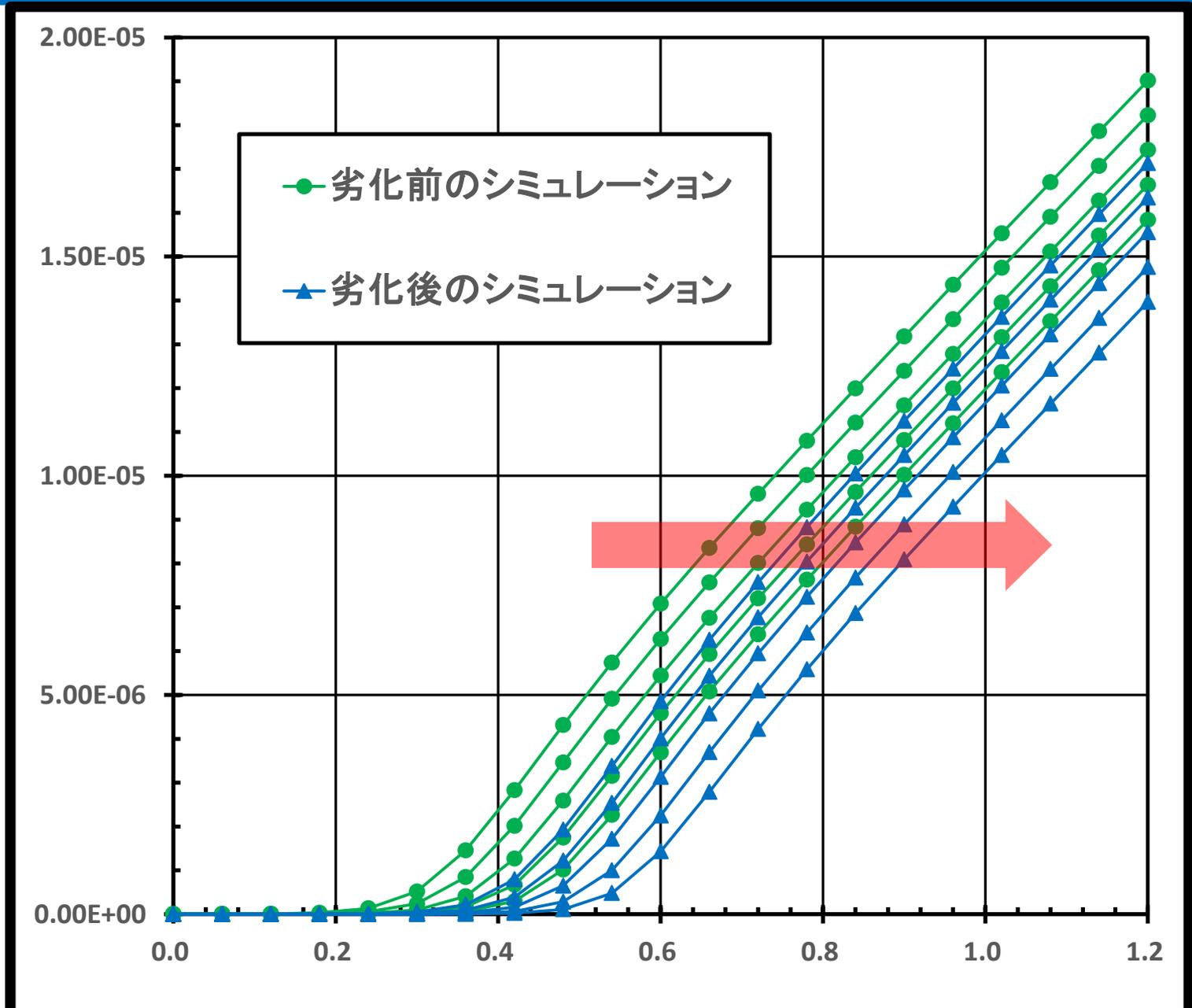
$I_{DS}[A]$



$V_{DS}[V]$

Large id-vg

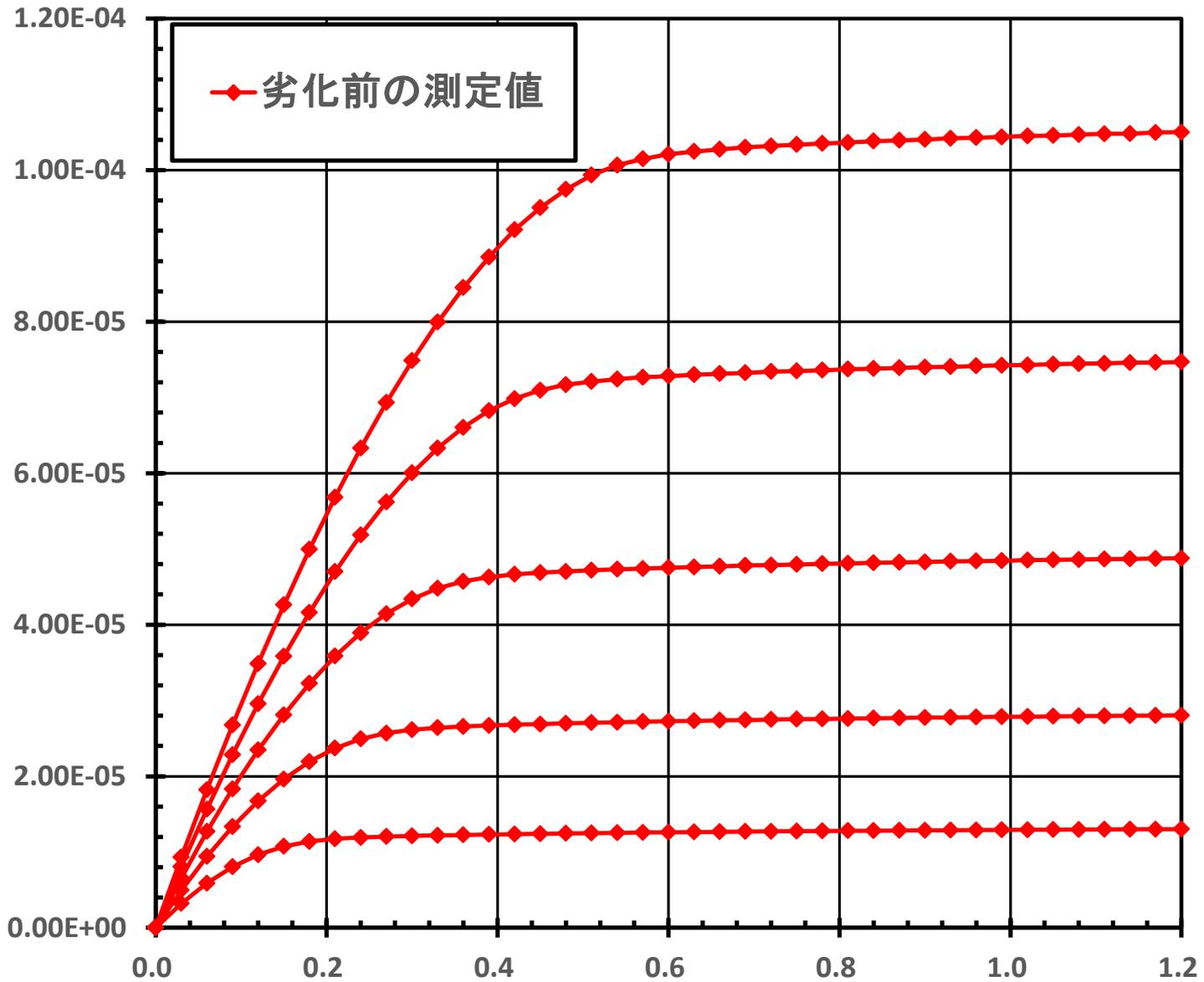
$I_{DS}[A]$



$V_{DS}[V]$

Large id-vd

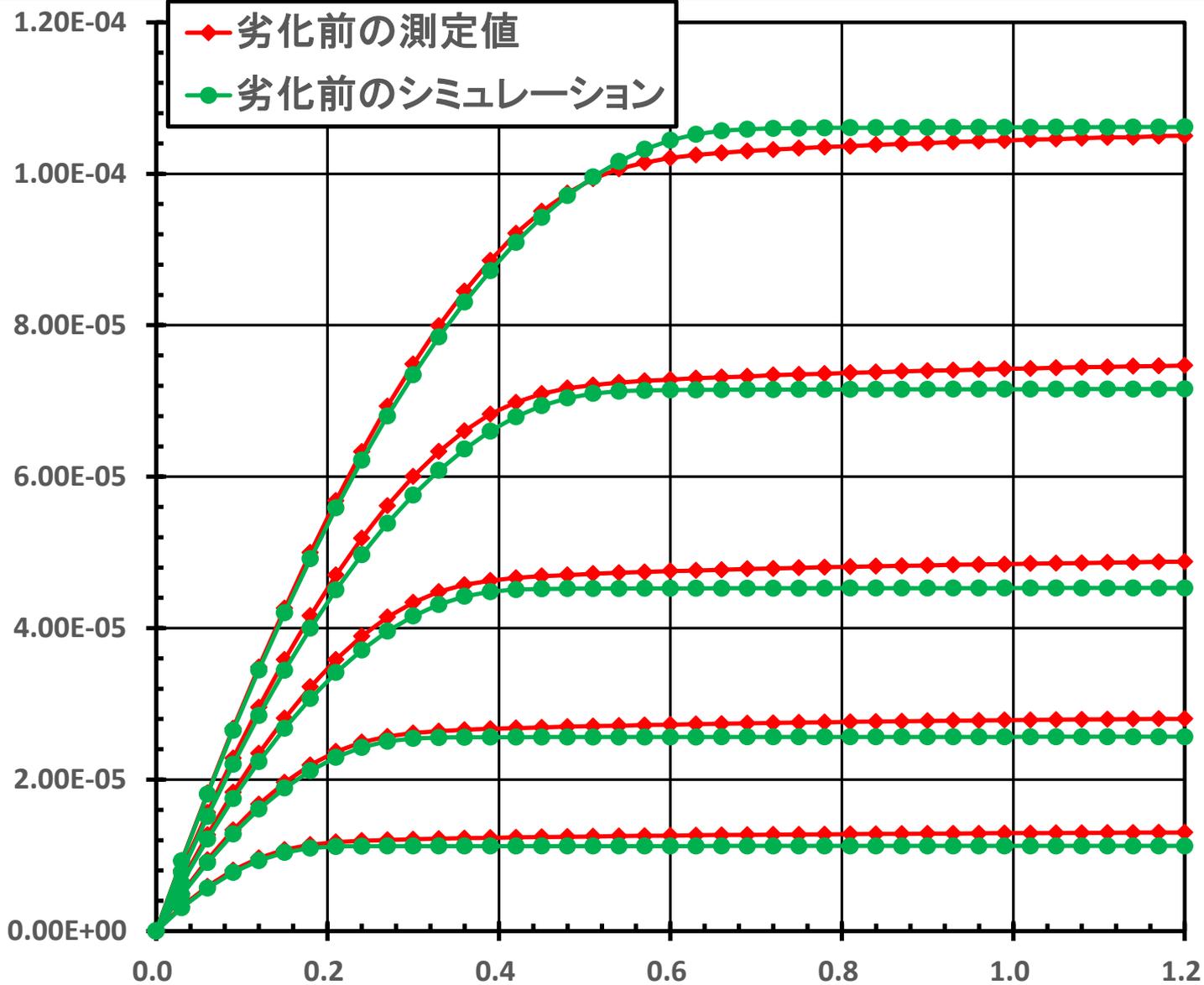
$I_{DS}[A]$



$V_{DS}[V]$

Large id-vd

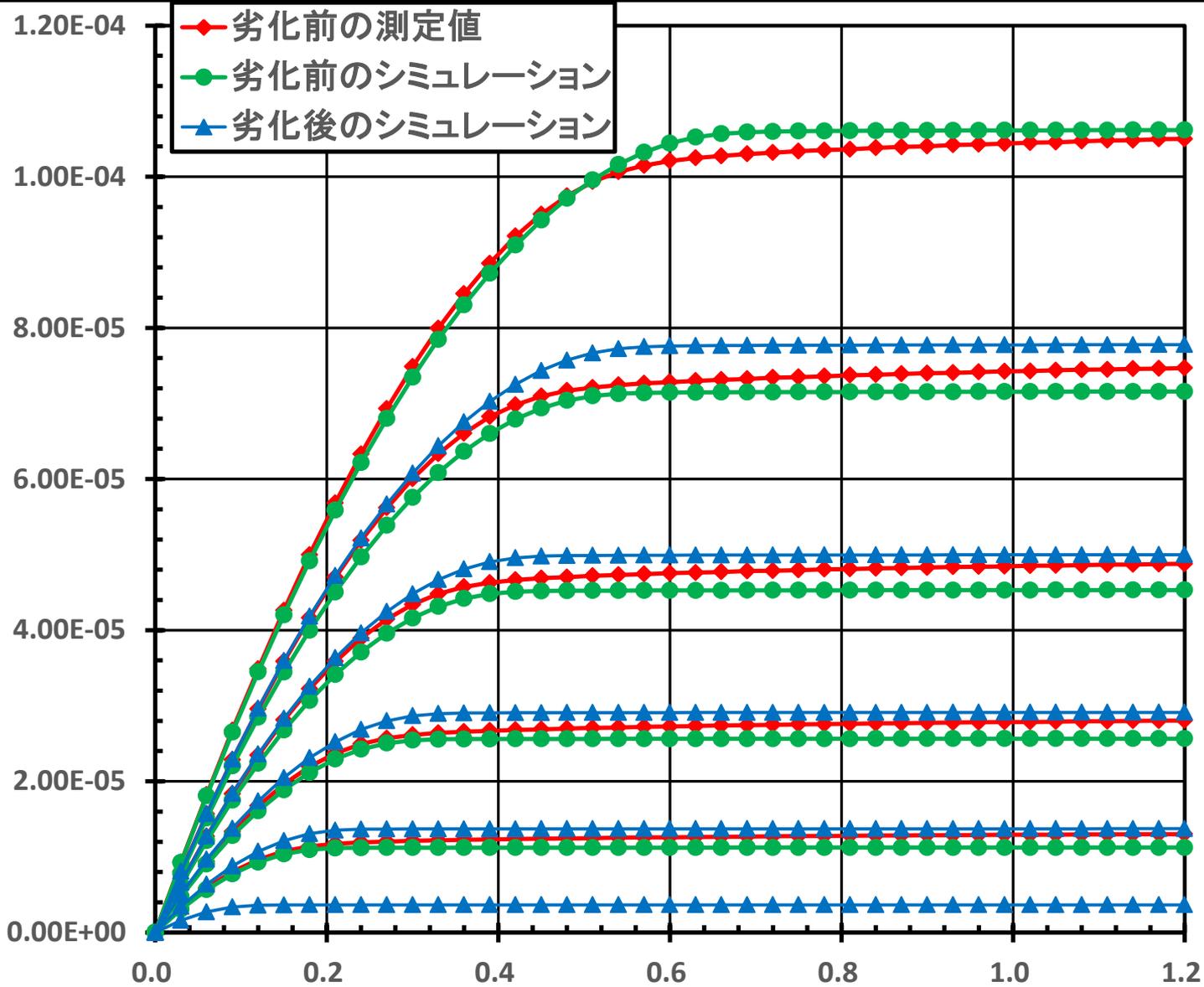
$I_{DS}[A]$



$V_{DS}[V]$

Large id-vd

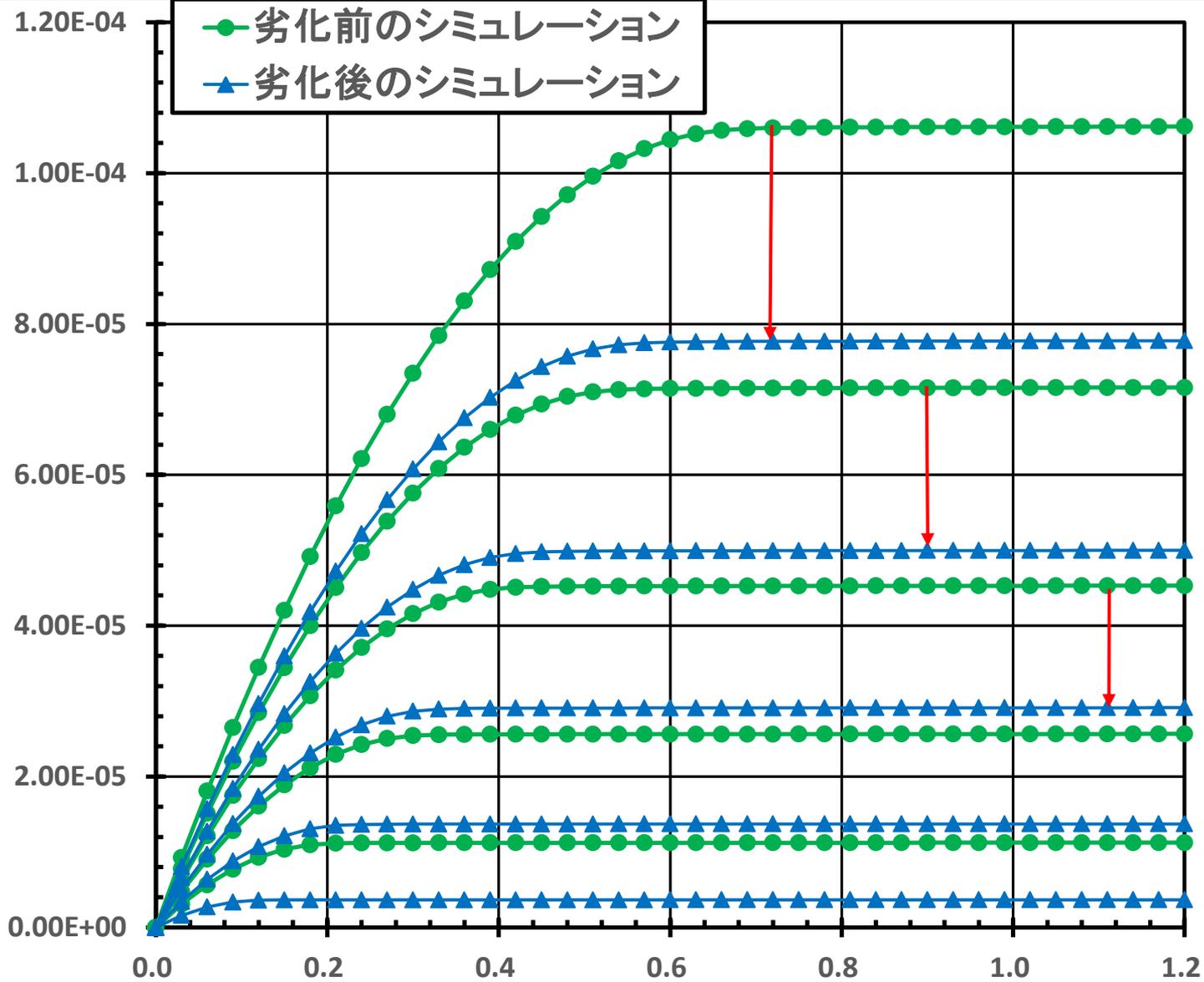
$I_{DS}[A]$



$V_{DS}[V]$

Large id-vd

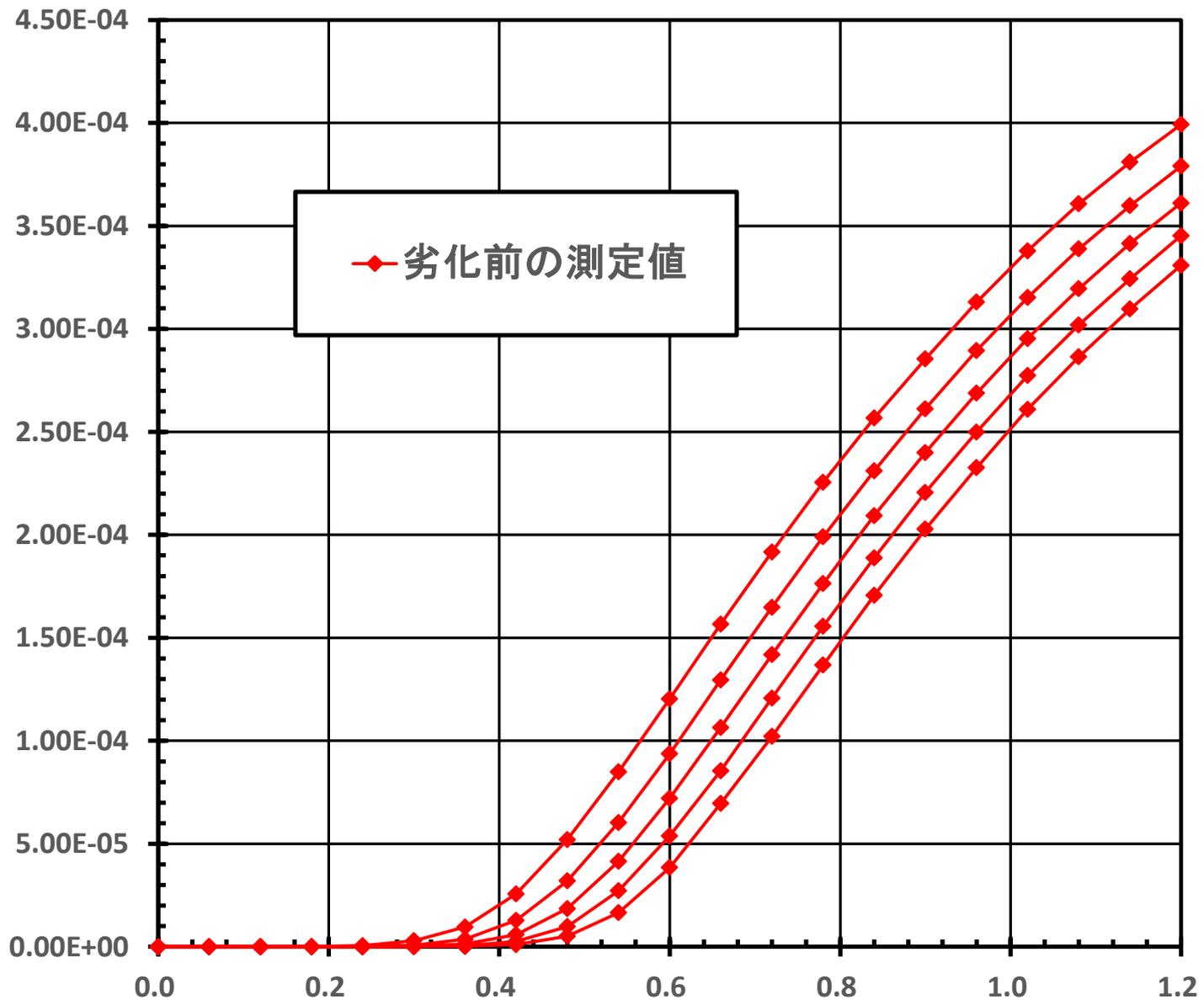
$I_{DS}[A]$



$V_{DS}[V]$

Short id-vg

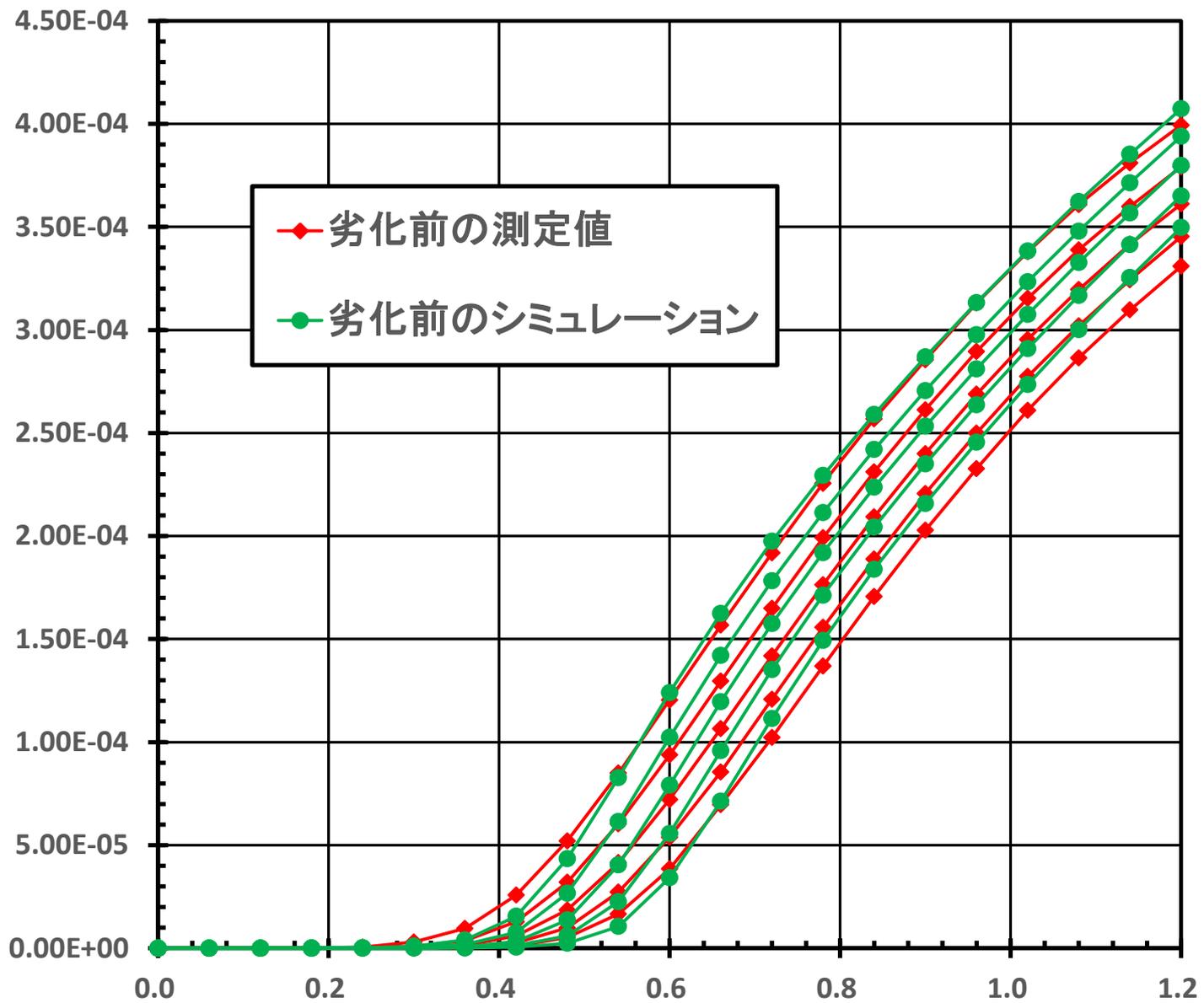
$I_{DS}[A]$



$V_{DS}[V]$

Short id-vg

$I_{DS}[A]$

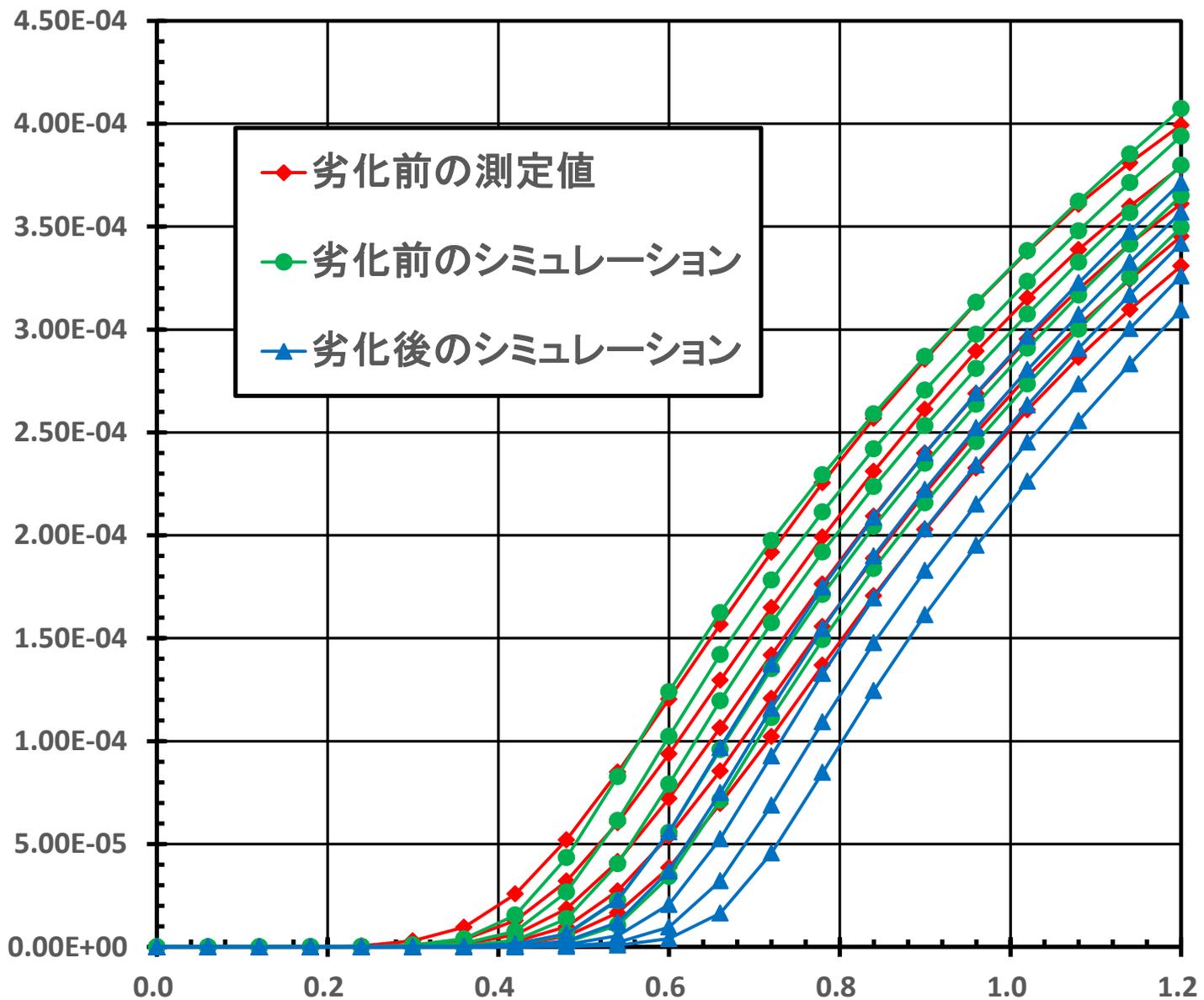


$V_{DS}[V]$

40

Short id-vg

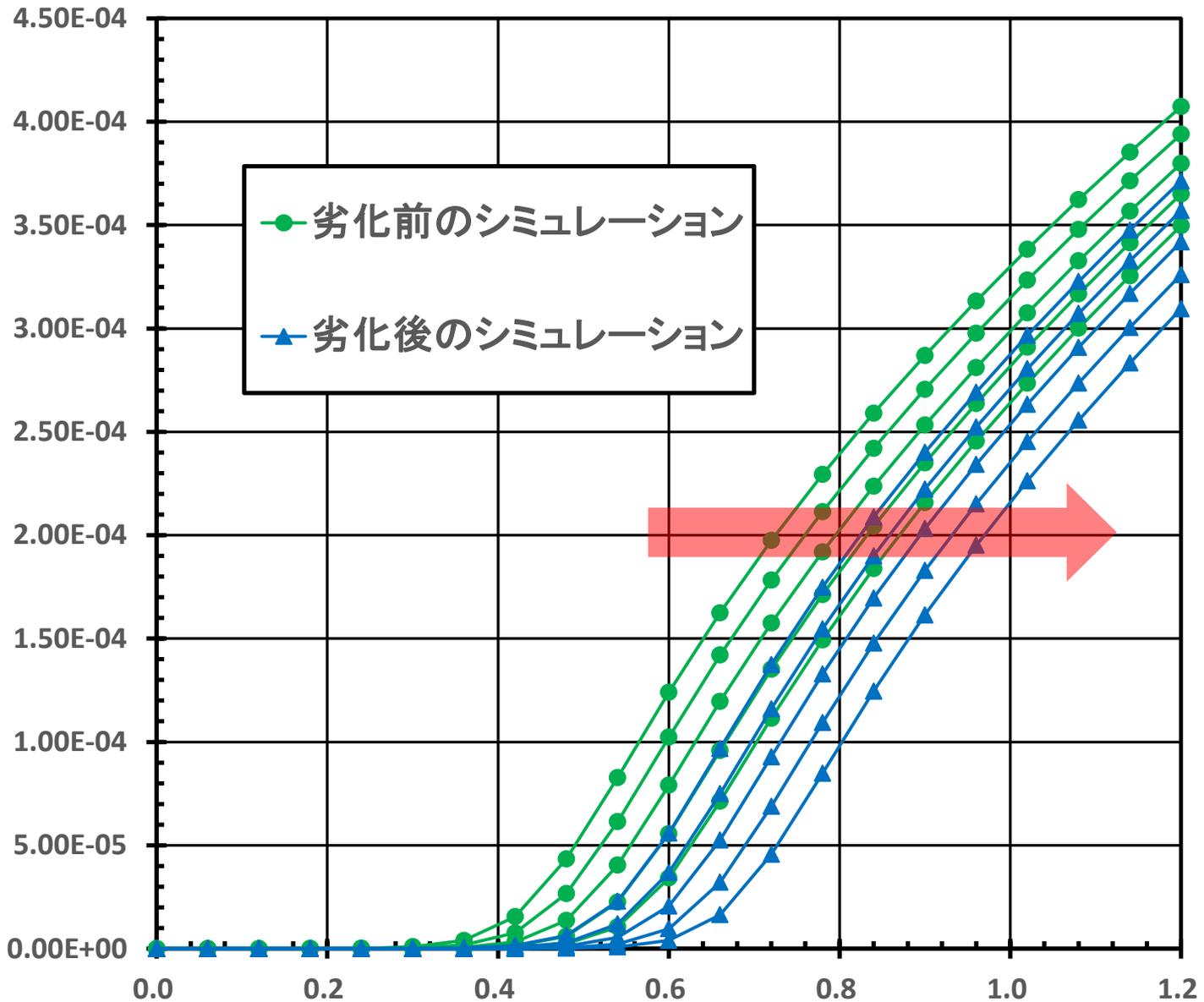
$I_{DS}[A]$



$V_{DS}[V]$

Short id-vg

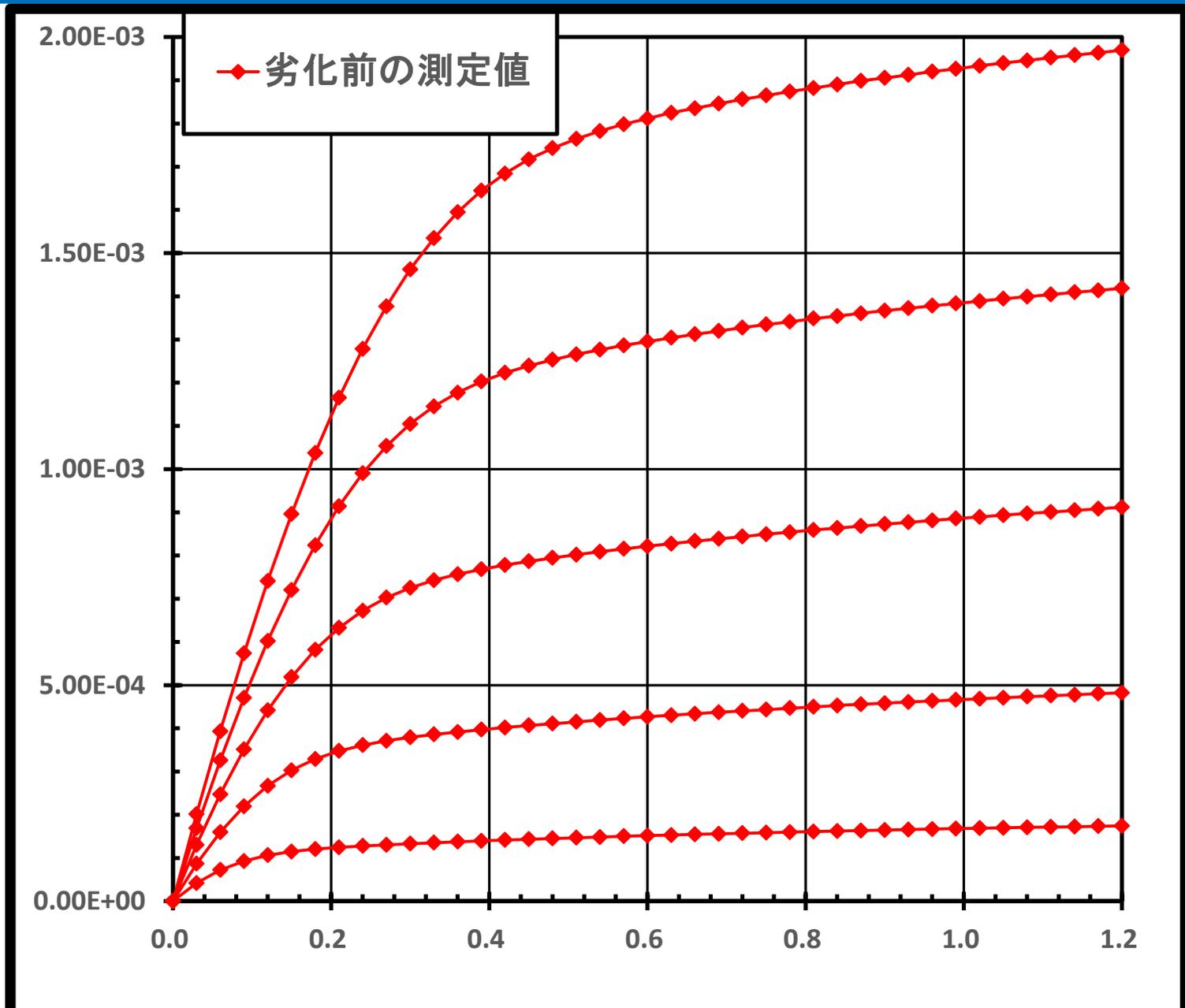
$I_{DS}[A]$



$V_{DS}[V]$

Short id-vd

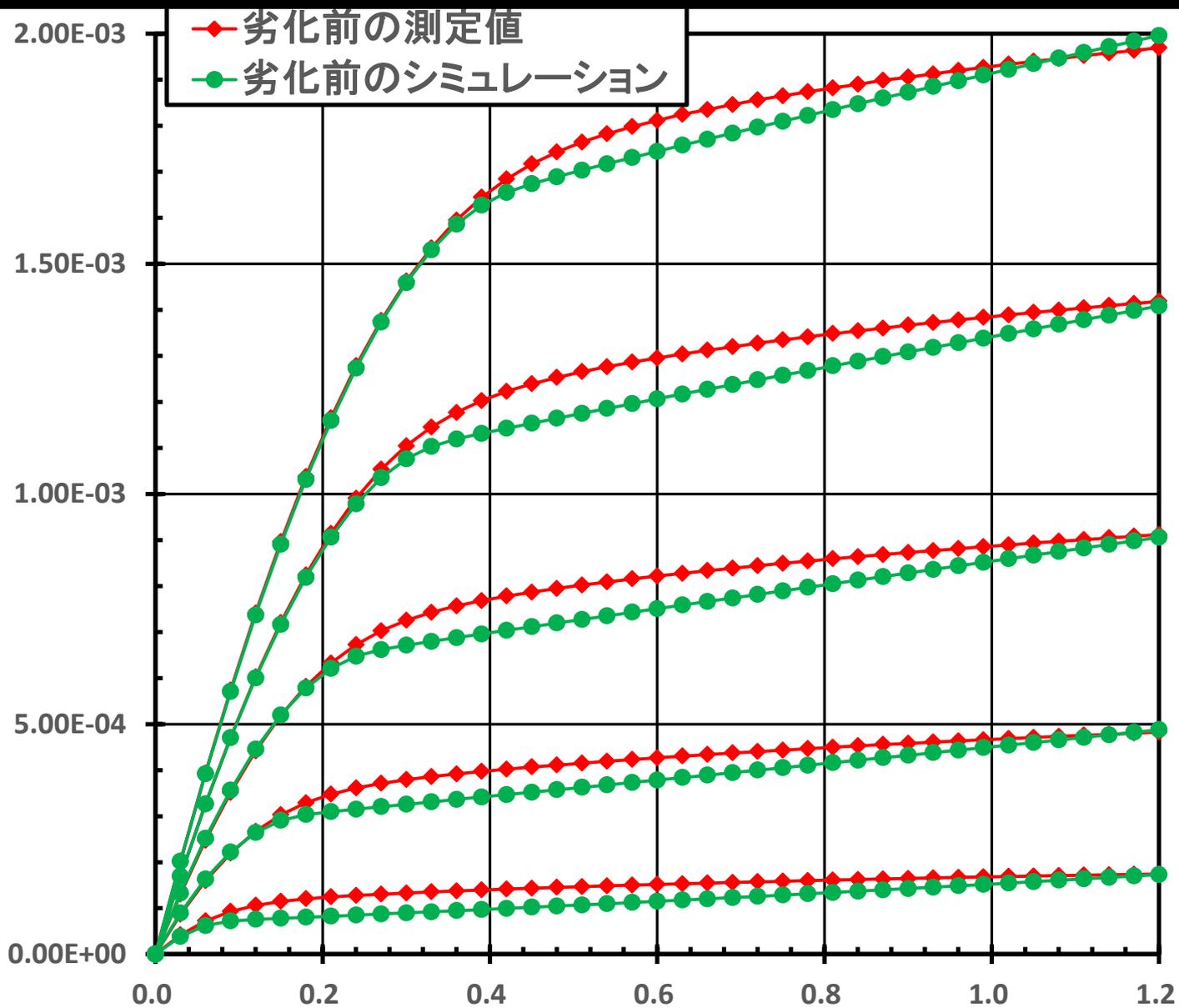
$I_{DS}[A]$



$V_{DS}[V]$

Short id-vd

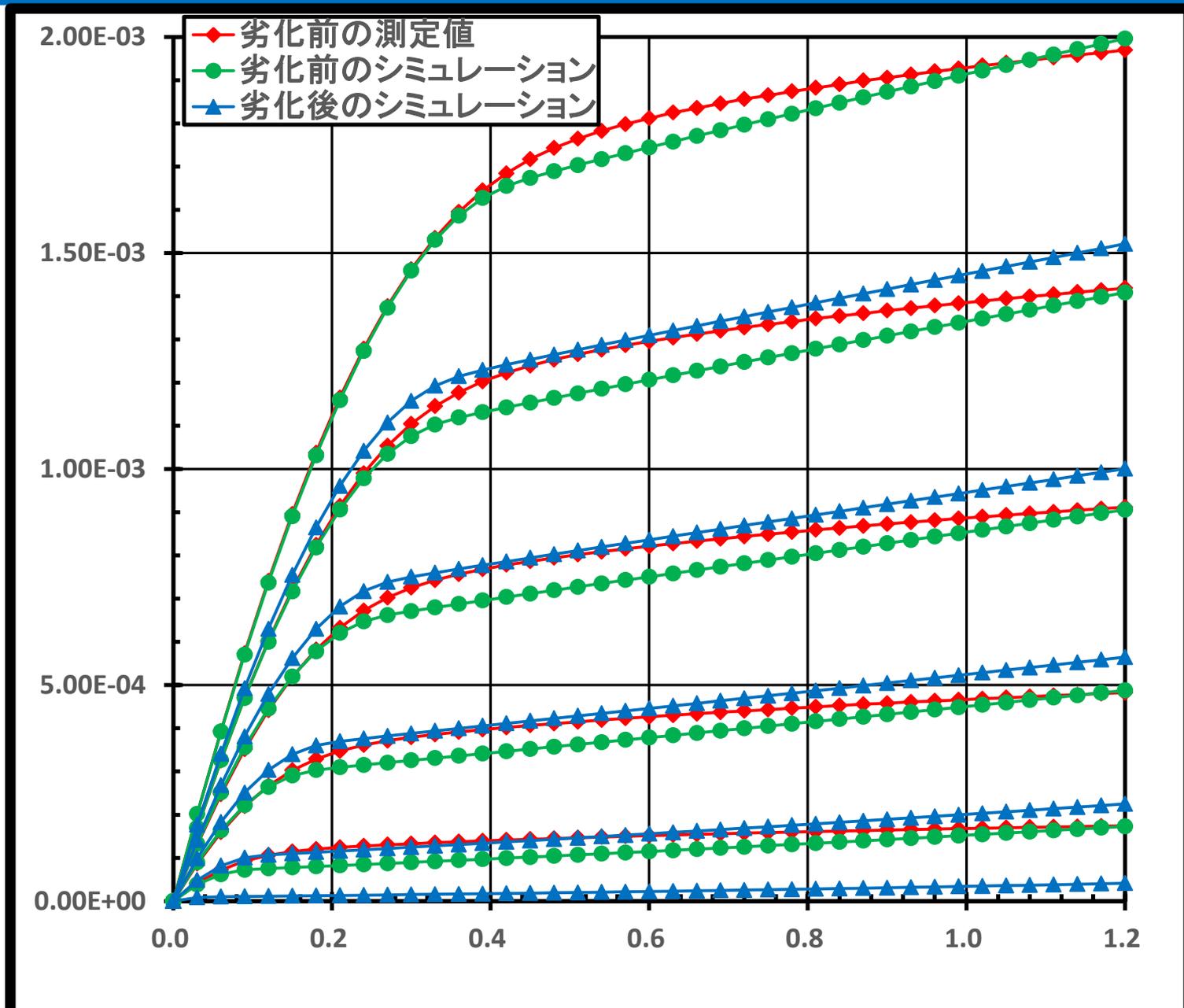
I_{DS} [A]



V_{DS} [V]

Short id-vd

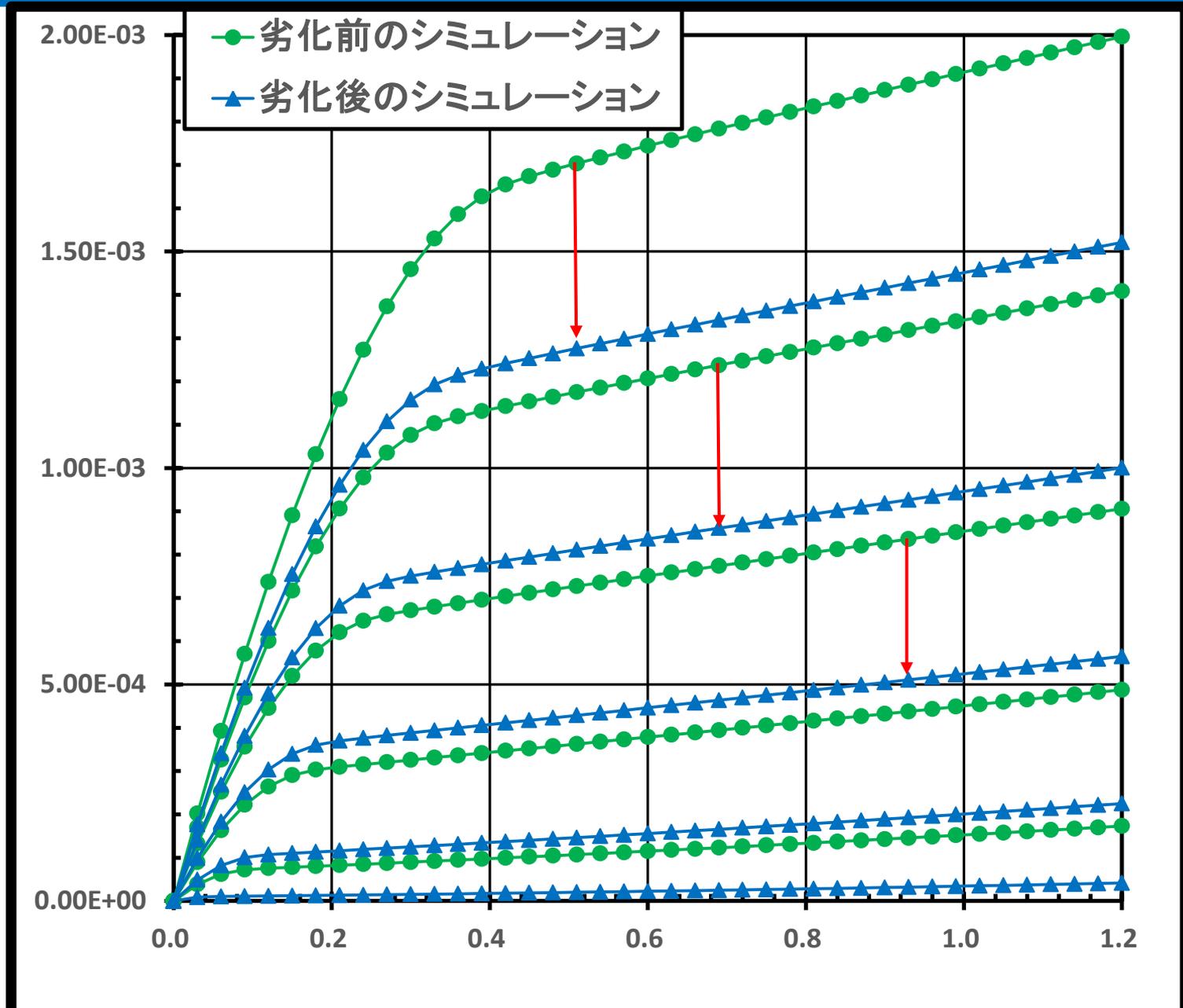
$I_{DS}[A]$



$V_{DS}[V]$

Short id-vd

$I_{DS}[A]$

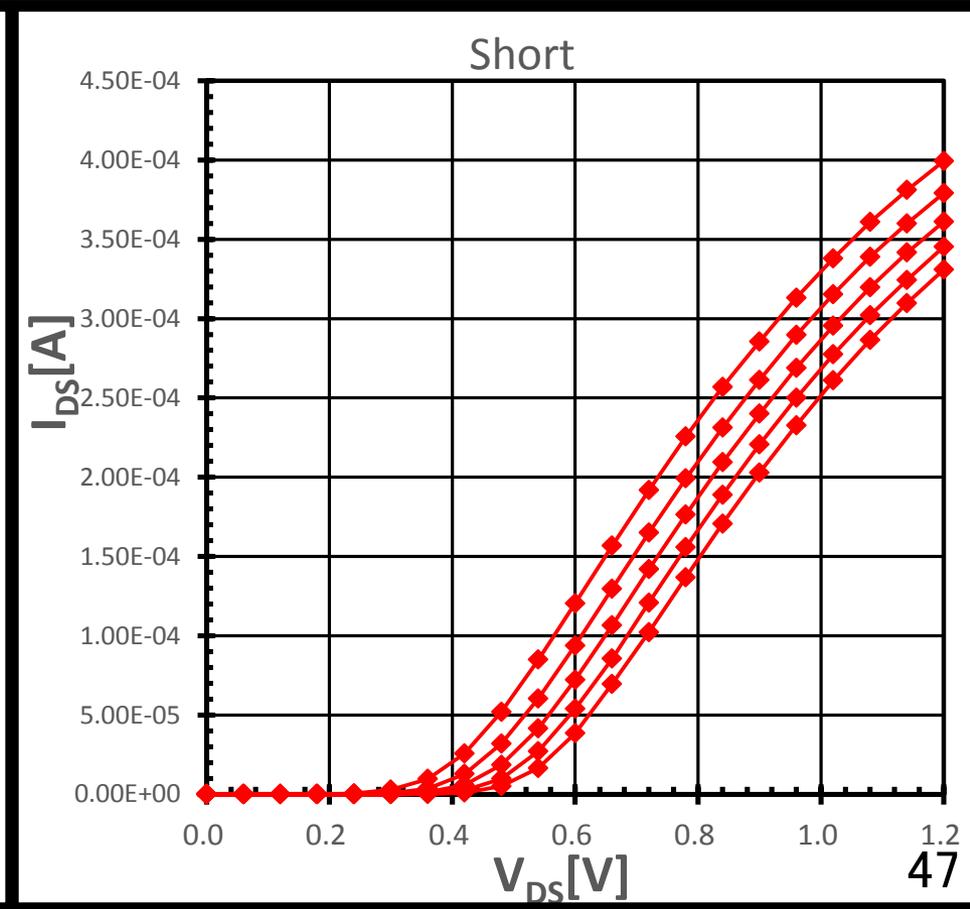
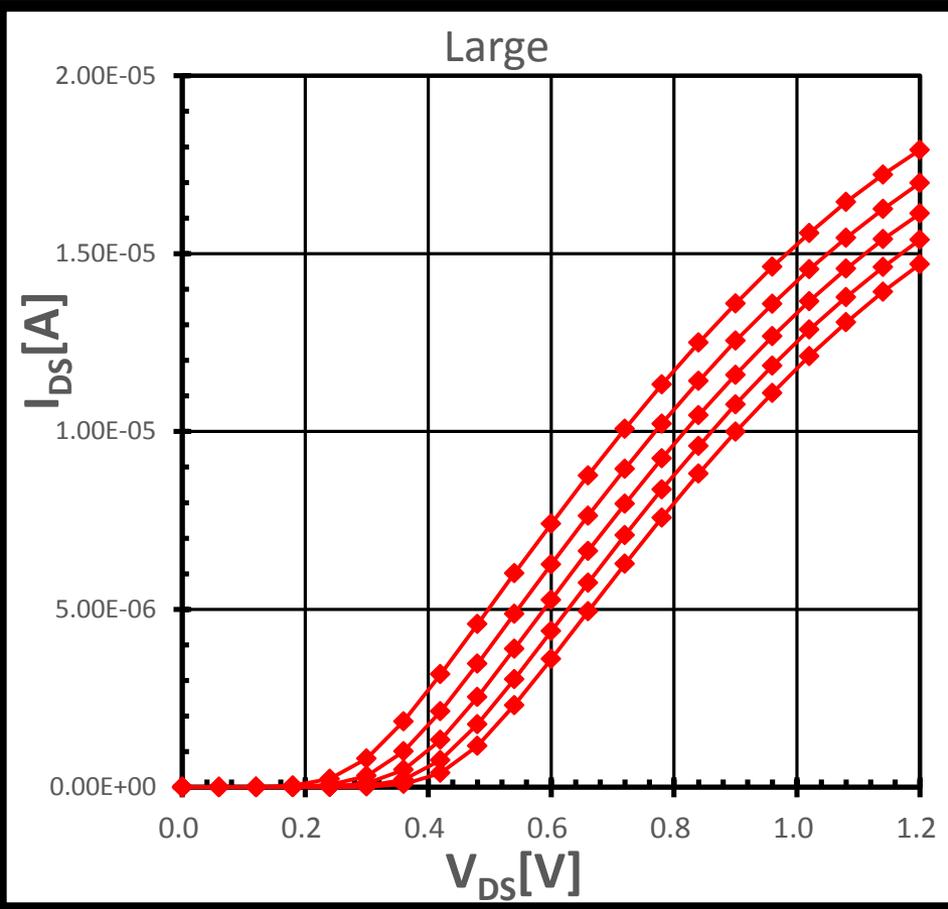


$V_{DS}[V]$

Large, Shortの比較

Id-vg特性

短チャネル効果の影響を受け
電流量は $3.8E-04[A]$ 変化している

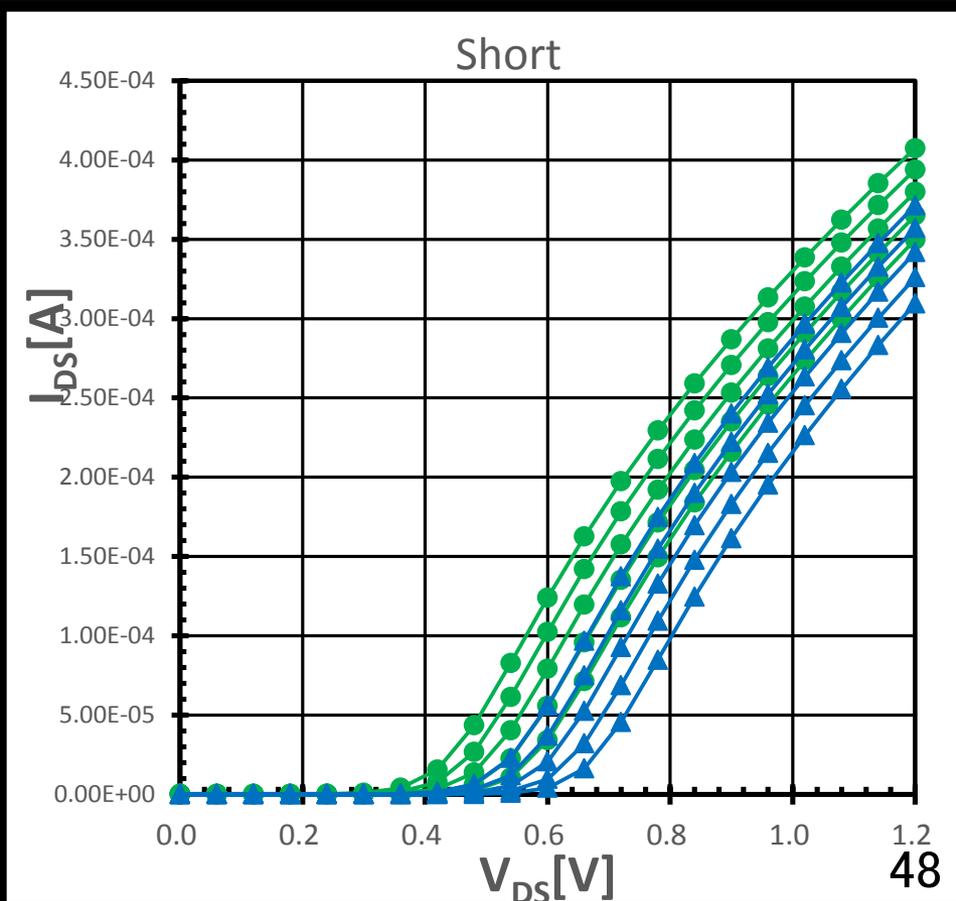
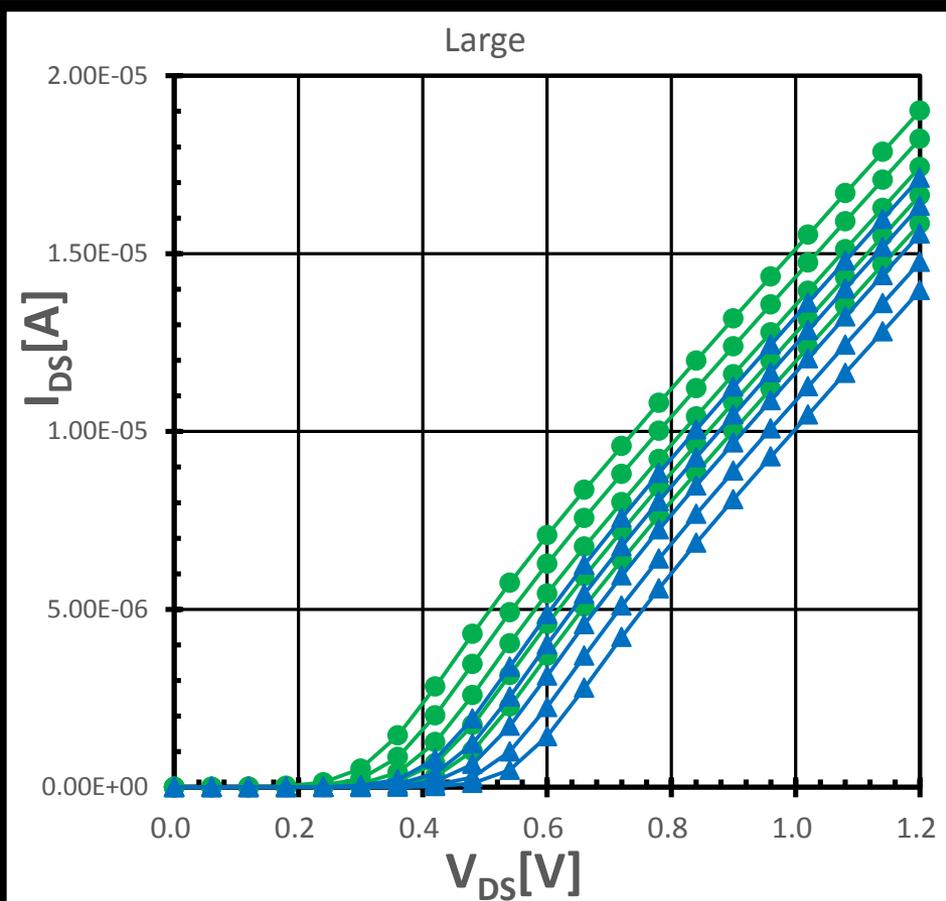


Large, Shortの劣化量

Id-vg特性

Largeでは $1.32\text{E-}06[\text{A}]$

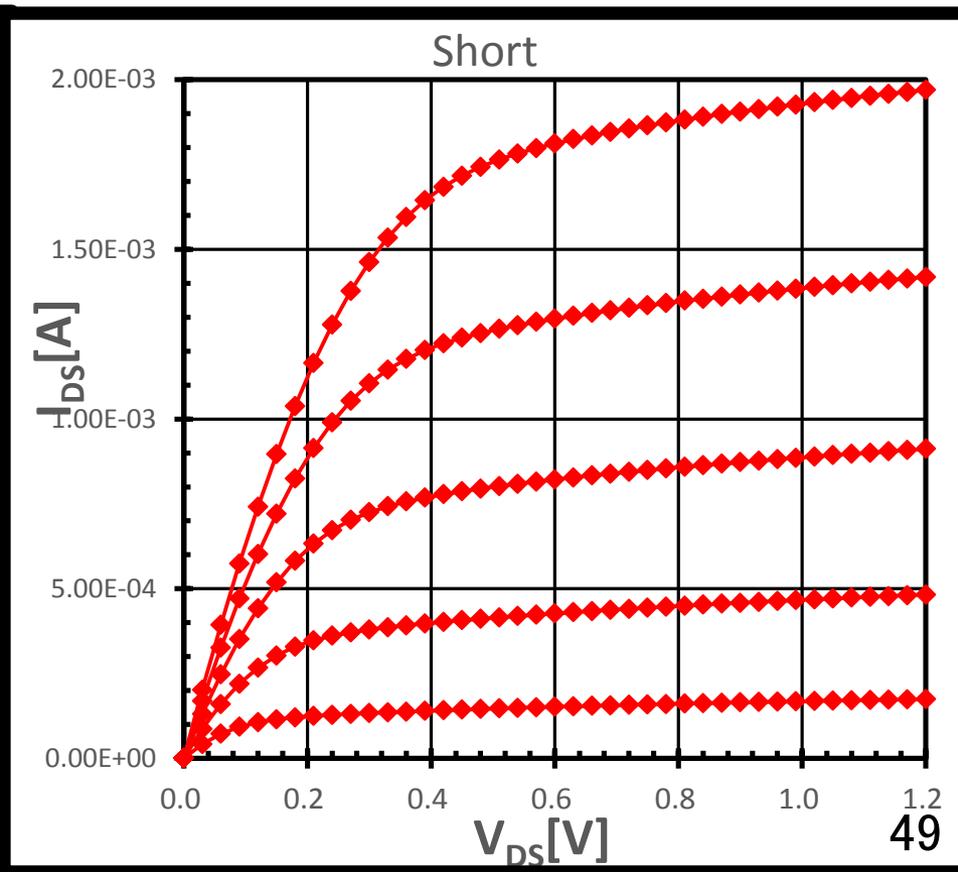
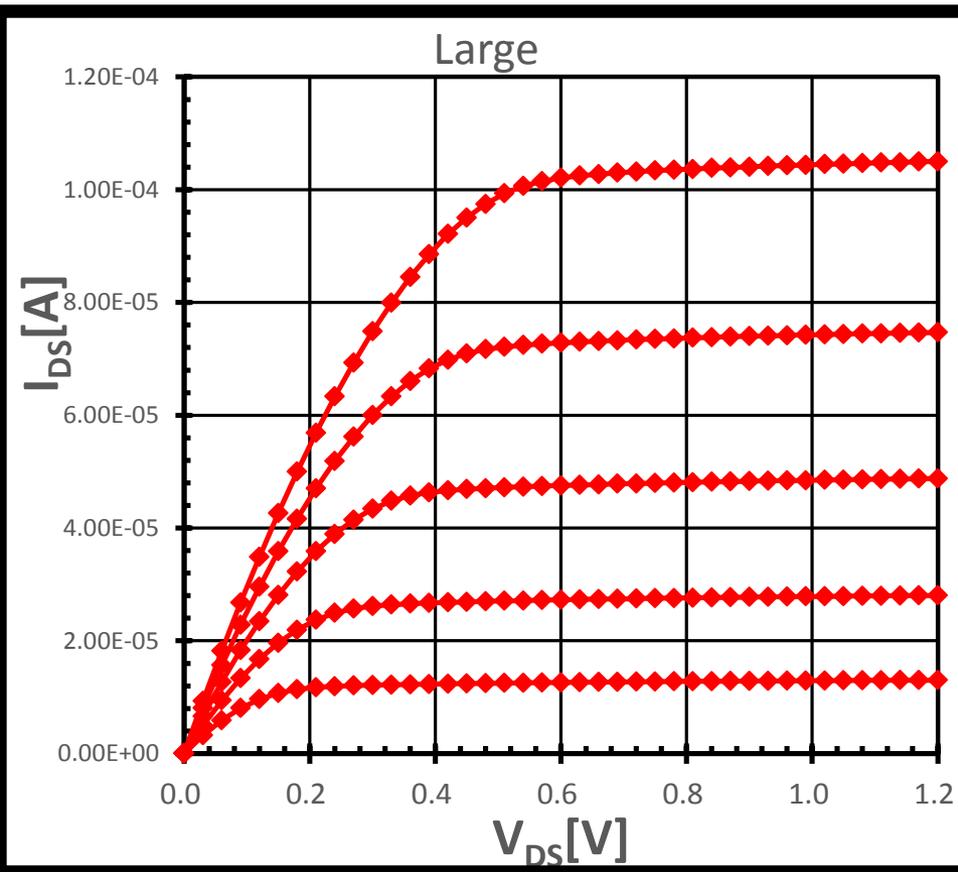
Shortでは $2.93\text{E-}06[\text{A}]$ の劣化が起こった



Large, Shortの比較

Id-vd特性

短チャネル効果の影響を受け
電流量が $1.0\text{E}-03[\text{A}]$ 変化している

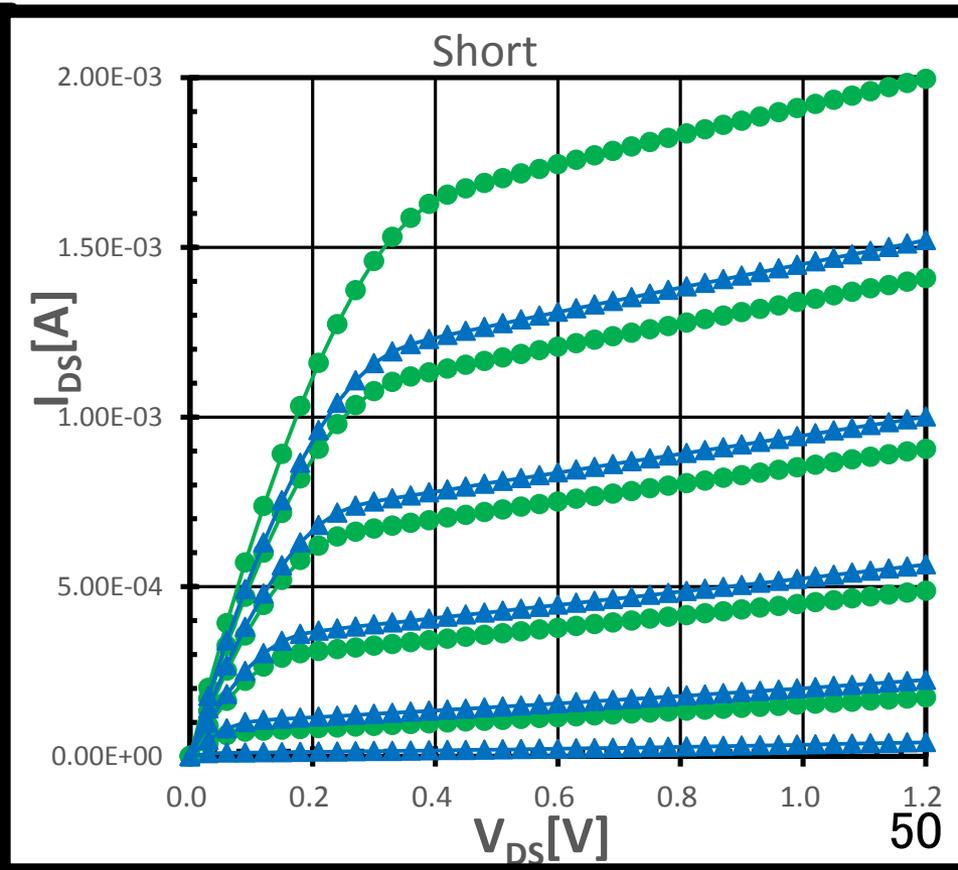
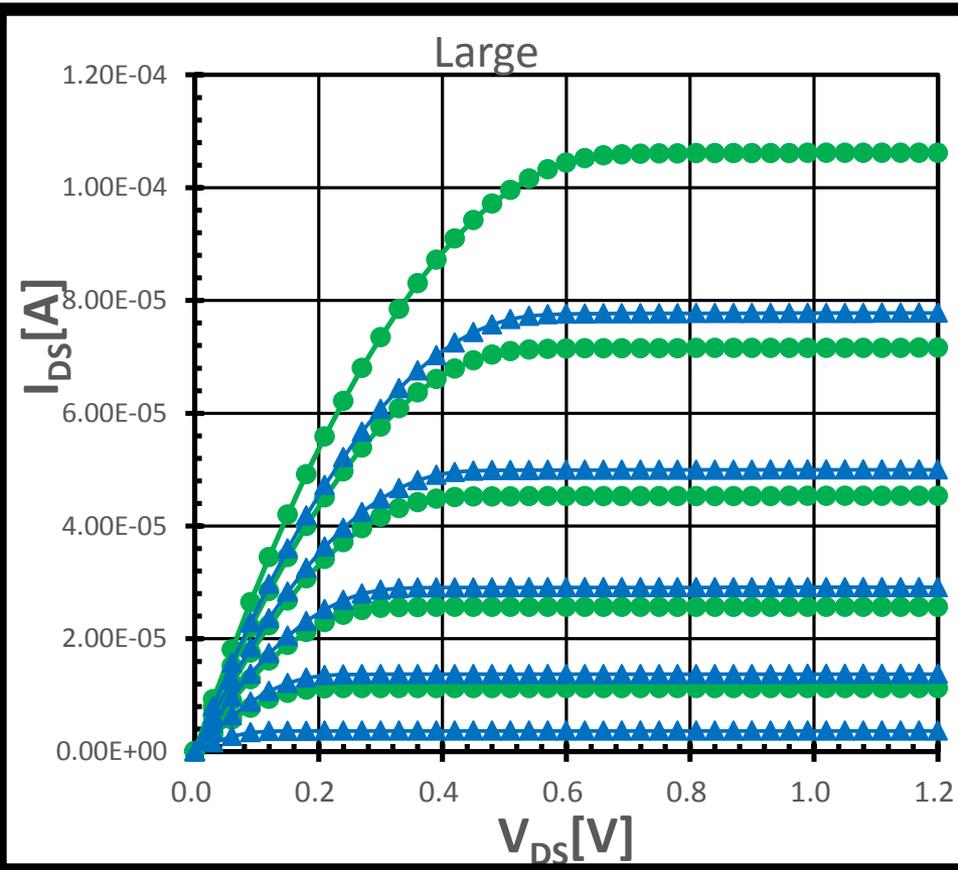


Large, Shortの劣化量

Id-vd特性

Largeでは $1.36\text{E}-06[\text{A}]$

Shortでは $2.51\text{E}-06[\text{A}]$ の劣化が起こった



1/fノイズの測定

製作したTEGを用いて

1/fノイズの測定

劣化特性のシミュレーションを行った

劣化させる環境

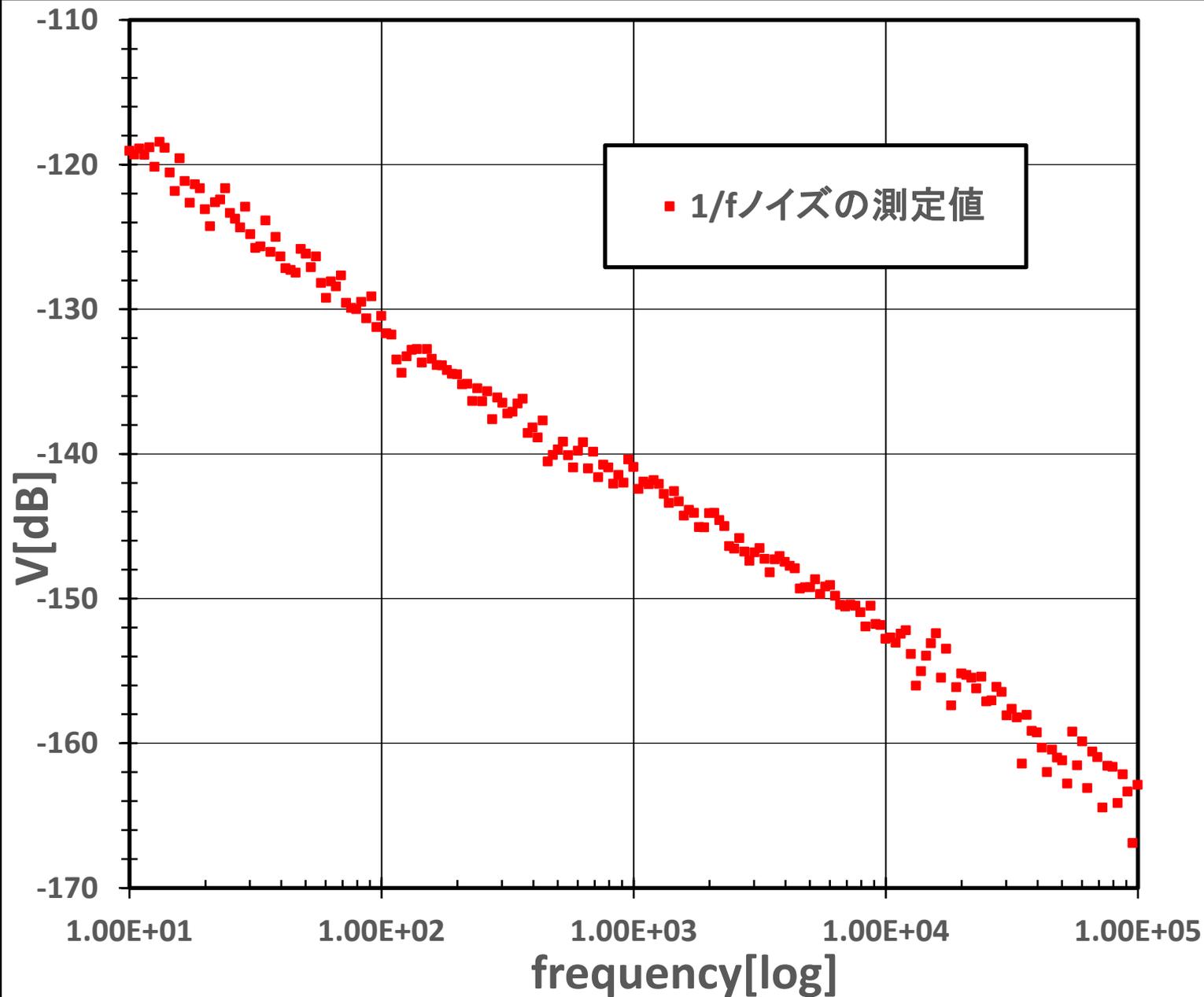
- 65nmのデバイスの実験データ

をもとにパラメータ劣化させる

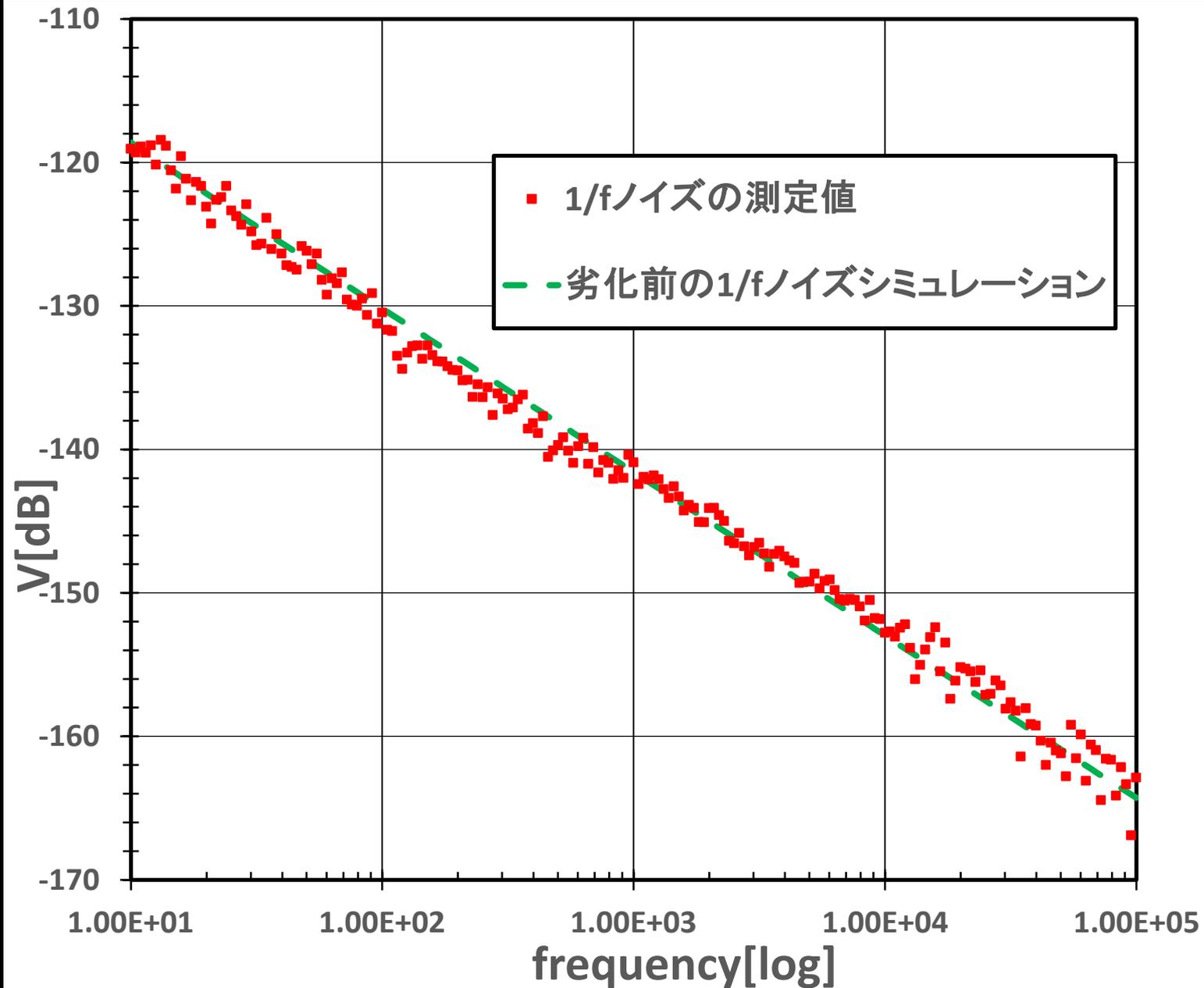
- 温度 300.15K

- 劣化時間 1000秒

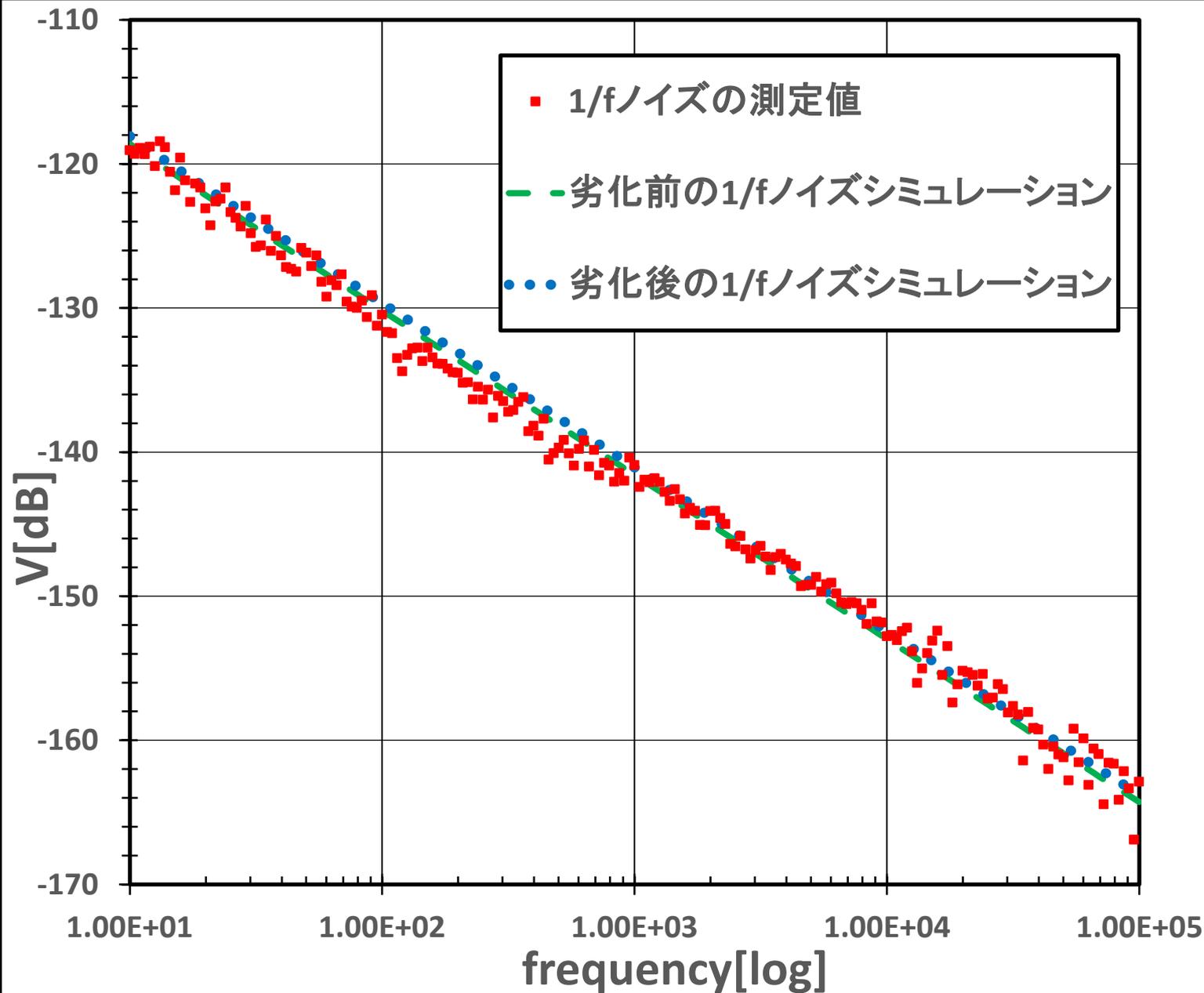
1/fノイズ



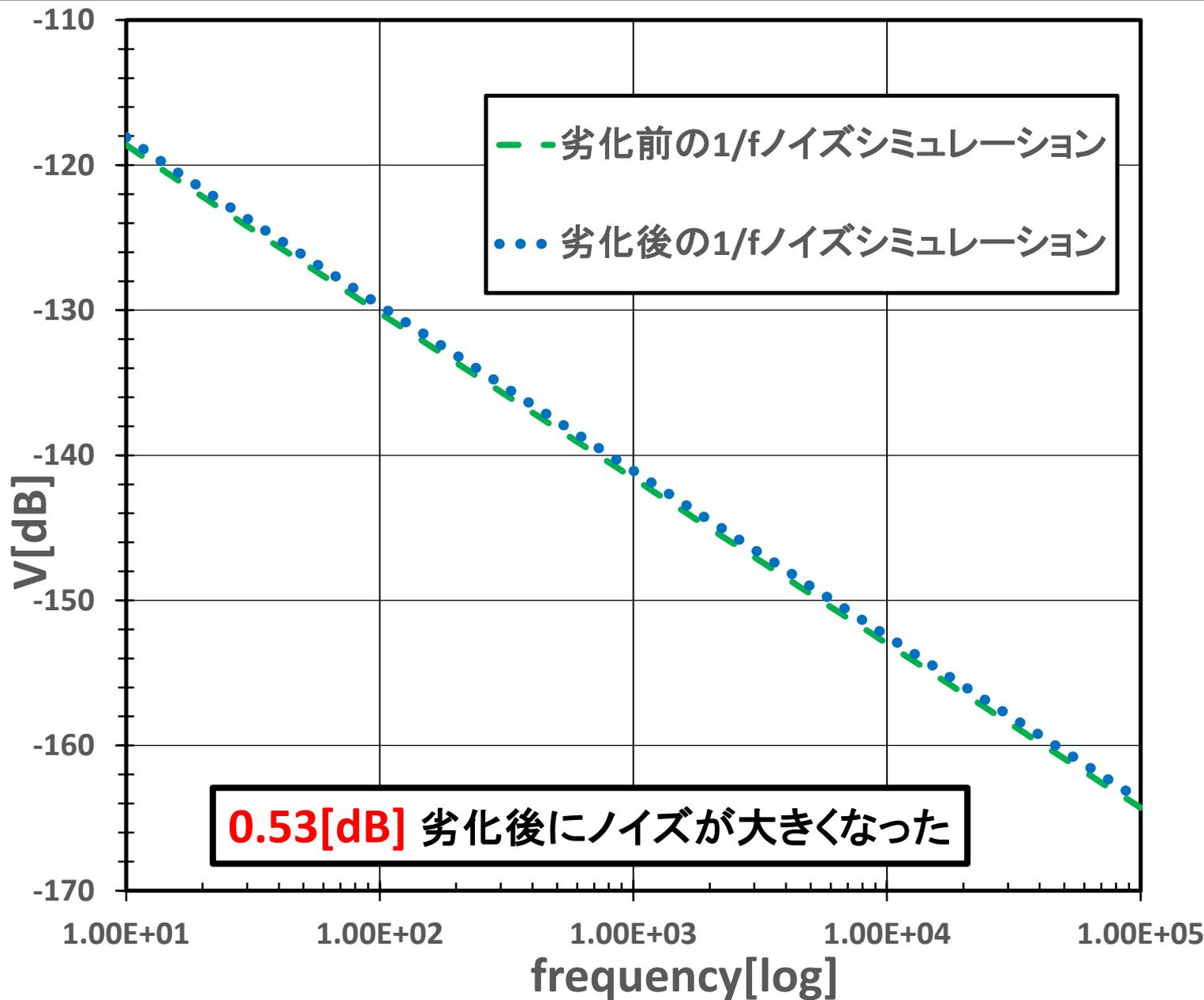
1/fノイズ



1/fノイズ



1/fノイズ



Outline

- 研究背景・目的
- 劣化式の検討
- モデルパラメータ抽出とシミュレーション結果
- まとめ

まとめ

- HCI現象を用いて界面トラップによるしきい値特性カーブのずれをSPICEモデルに代入、移動度劣化現象をモデル化し、劣化シミュレーションを開発
- TEGを用いてフレッシュ状態のモデルパラメータを抽出シミュレーション上でチャンネル長依存の劣化DC特性を示した
- DCでの経時・温度劣化に影響される $1/f$ ノイズのシミュレーションを示した

Q & A

- 1/fノイズの測定はどのように行ったか
(横川電機, 加藤さん)
→外部に測定を頼んだ
- シミュレーション上では現実に近いものができたのか
→できました
- HCIと1/fノイズは相関があるのか
(東京都市大学, 堀田先生)
→そう考えられているが断定はできていない
=> 相関を見たほうがよいのではないか