

Spectreを用いた、経時、発熱による 集積回路信頼性モデリングに関する 研究紹介



群馬大学 大学院 理工学府 電子情報部門
客員教授 青木 均

アウトライン

- 群馬大学小林研究室の主な研究内容
- デバイスマデリング関連の主なテーマ
- 信頼性、経時劣化ノイズモデリングの研究
- RF-MOSFETの自己発熱に関する研究
- IGBTマクロモデル研究
- CADENCE環境を用いた今後の研究計画

アウトライン

➤ 群馬大学小林研究室の主な研究内容

- デバイスマデリング関連の主なテーマ
- 信頼性、経時劣化ノイズモデリングの研究
- RF-MOSFETの自己発熱に関する研究
- IGBTマクロモデル研究
- CADENCE環境を用いた今後の研究計画

群馬大学 大学院 理工学府

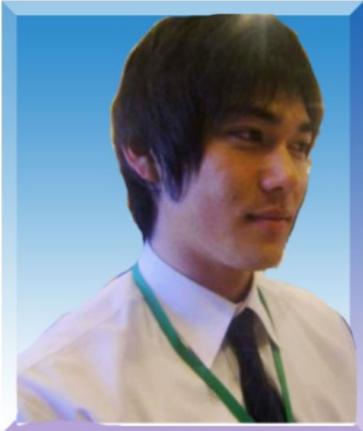


群馬大学小林研究室の主な研究内容

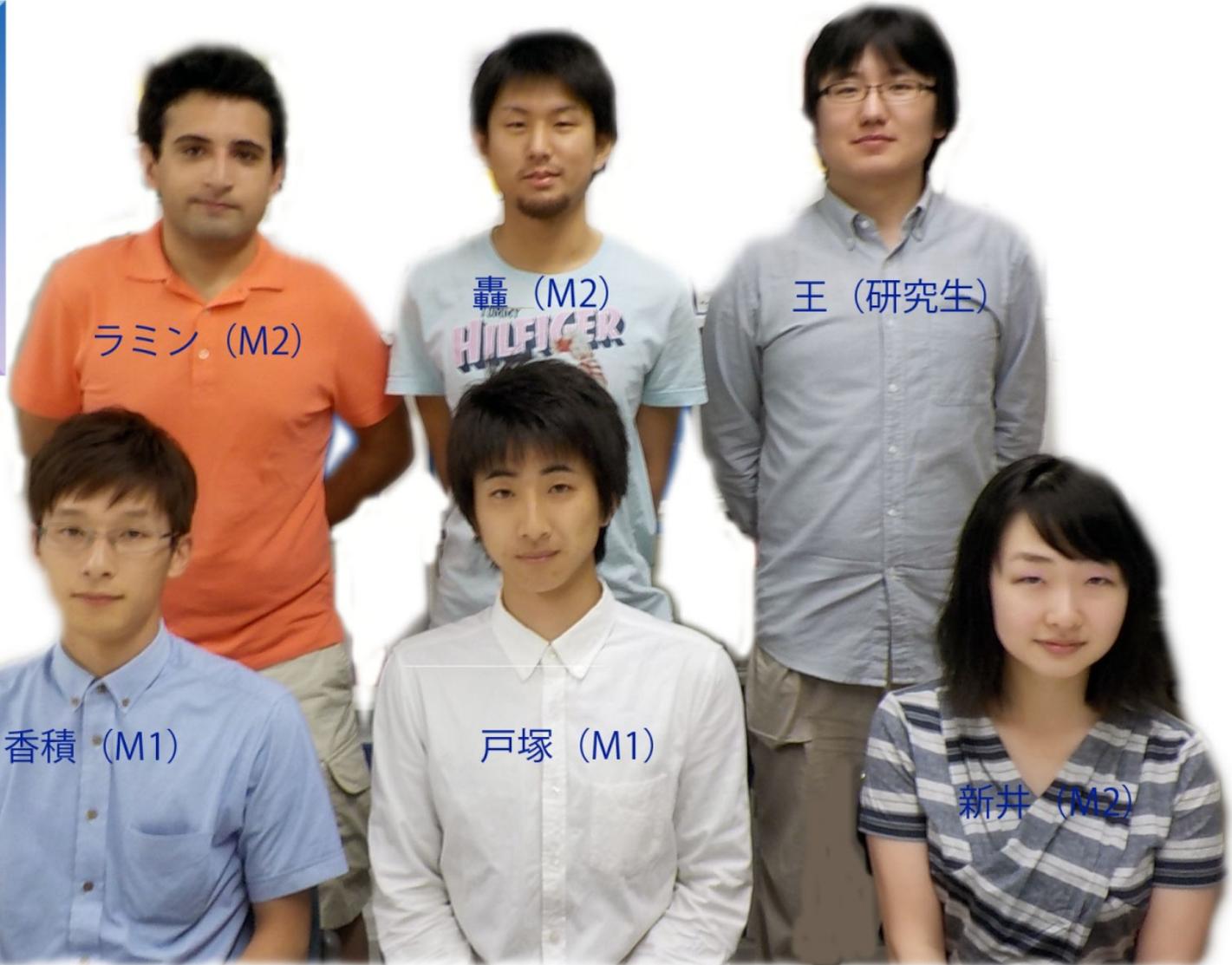
研究テーマ: アナログ・デジタル混載システムLSI設計

- トランジスタ・レベルからシステム・レベルまで
- アナログ回路からデジタル回路、ソフトウェアまで
- AD/DA変換器、DSP からRF回路までの集積回路の設計と解析
- ミクストシグナルSOCテスト容易化技術
- 電源回路設計
- 集積回路設計上生じた理論的問題の解明
- ✓ デバイスマデリング技術

デバイスモデリング研究G(学生)



安部 (H26 卒業)



ラミン (M2)

轟 (M2)

王 (研究生)

香積 (M1)

戸塚 (M1)

新井 (M2)

アウトライン

- 群馬大学小林研究室の主な研究内容
- デバイスマデリング関連の主なテーマ
- 信頼性、経時劣化ノイズモデリングの研究
- RF-MOSFETの自己発熱に関する研究
- IGBTマクロモデル研究
- CADENCE環境を用いた今後の研究計画

デバイスモデリング関連の主なテーマ

- 信頼性, 経時劣化ノイズモデリングの研究
- RF-MOSFETのセルフヒートモデル研究
 - アナログ回路上の発熱に関する研究
 - 回路コンポーネントの相互熱発生モデリング
- マクロモデルによるライブラリー開発研究
 - CMOS統計解析モデリング

アウトライン

- 群馬大学小林研究室の主な研究内容
- デバイスマデリング関連の主なテーマ
- **信頼性、経時劣化ノイズモデリングの研究**
- RF-MOSFETの自己発熱に関する研究
- IGBTマクロモデル研究
- CADENCE環境を用いた今後の研究計画

信頼性、経時劣化ノイズモデリング の研究

1. 2013 Starc ISプログラムによる $1/f$ ノイズ特性→位相雑音劣化モデルの研究
2. Verilog-Aによるトランジスタ, コンポーネント劣化モデル研究

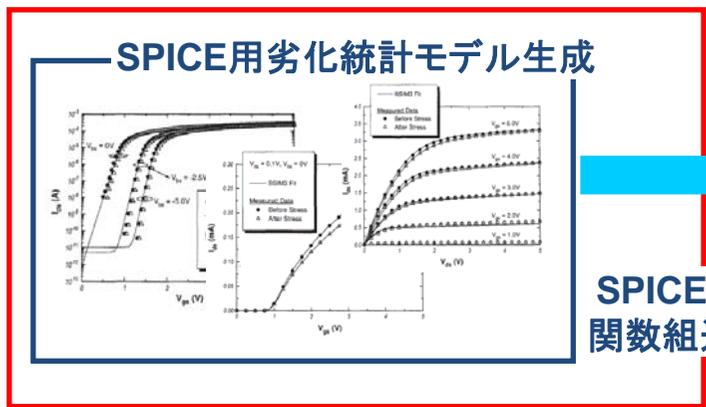
信頼性テスト・シミュレーション概念図

・1/fばらつきモデル
開発とSPICEモデル改
良

HCI測定
BTI測定
ノイズ測定

劣化特性
データベース生成

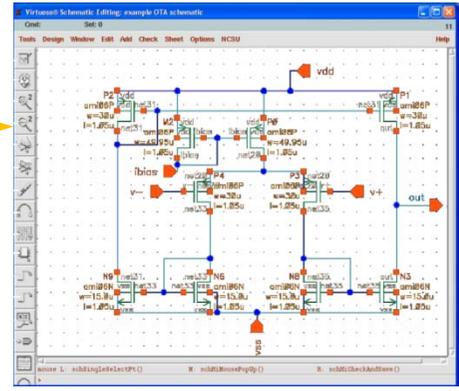
劣化特性統計データベースファイル



標準SPICE
モデル、
ライブラリ化

インスタ
ンパラ
メータ

位相雑音信頼性特性の検証



初期シミュレーションにより
回路中全素子の動作時間
バイアス情報などを取得

回路劣化時の
コーナー
シミュレーション

劣化モデルへのフィードバック

1/fノイズばらつきモデルの作成

V_{gs} によるノイズのばらつき \rightarrow V_{gs} に依存する物理式
一般的にMOSFETのキャリア移動度 \rightarrow V_{gs} に大きく依存

Hoogeの1/fノイズモデル・・・移動度の変動を考慮したモデル式



$$\frac{S_{I_D}}{I_D^2} = \frac{\alpha_H \cdot \mu_{eff} \cdot 2KT}{fL^2 I_D}$$

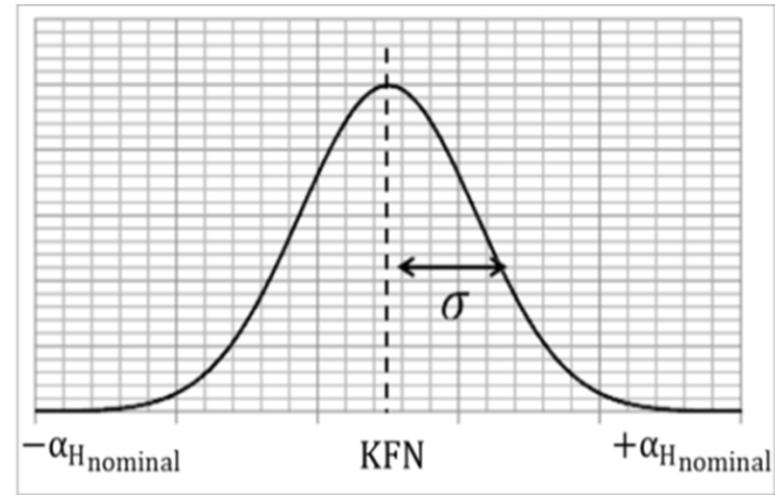
ノイズパワースペクトル密度

$$S_{I_D} = \frac{\alpha_H \cdot \mu_{eff} \cdot 2kT \cdot I_D}{fL^2}$$

1/fノイズばらつきモデルの作成

1/fノイズばらつき
ランダム関数D(0~1の間で動く
Gaussian分布乱数)を用いて
 $\alpha_H = \alpha_{Hnominal} \cdot D \cdot e^{-(V_{gs}-V_{th})}$

KF = $C_{OX} \alpha_H \cdot \mu_{eff} \cdot 2kT$ より



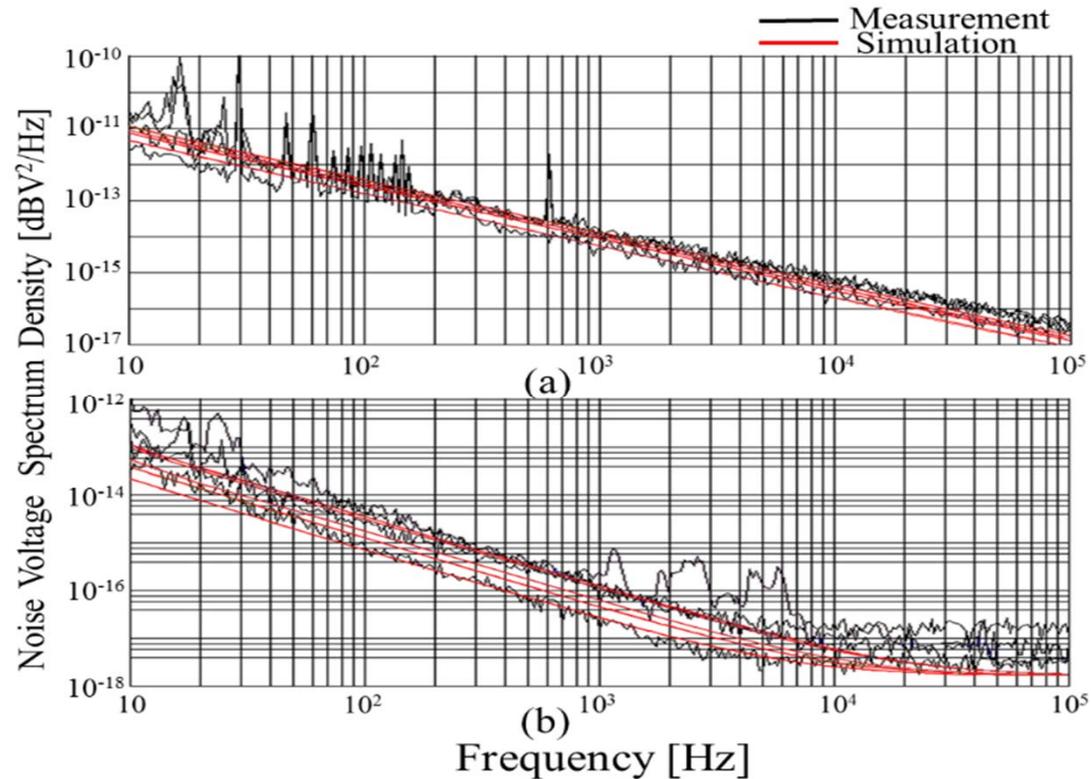
$$KF = C_{OX} \cdot \mu_{eff} \cdot 2 \cdot k \cdot T \cdot \alpha_{Hnominal} \cdot D \cdot e^{-(V_{gs}-V_{th})}$$

SPICE2モデルに入れると

$$S_{id}(f) = \frac{C_{OX} \cdot \mu_{eff} \cdot 2 \cdot k \cdot T \cdot \alpha_{Hnominal} \cdot D \cdot e^{-(V_{gs}-V_{th})} \cdot I_{ds}^{AF}}{C_{OX} L_{eff}^2 f^{EF}}$$

ノイズを V_{gs} の関係式で表現

V_{GS} によるノイズ分散特性検証



Simulation and measurement results of drain output 1/f noise voltage density with (a) $V_{GS} = 1.41$ V and (b) $V_{GS} = 0.45$ V. V_{DS} was set to 1.0 V for (a) and (b). Where, 1/f noise parameters of the proposed model for simulations in (a) and (b) are $AF = 0.3$, $EF = 1.45$, $KF = 2.0 \times 10^{-3}$, $\alpha_H = 8.0 \times 10^{-4}$, and $KFN = 4.0 \times 10^{-3}$.

N-MOSFETの劣化現象

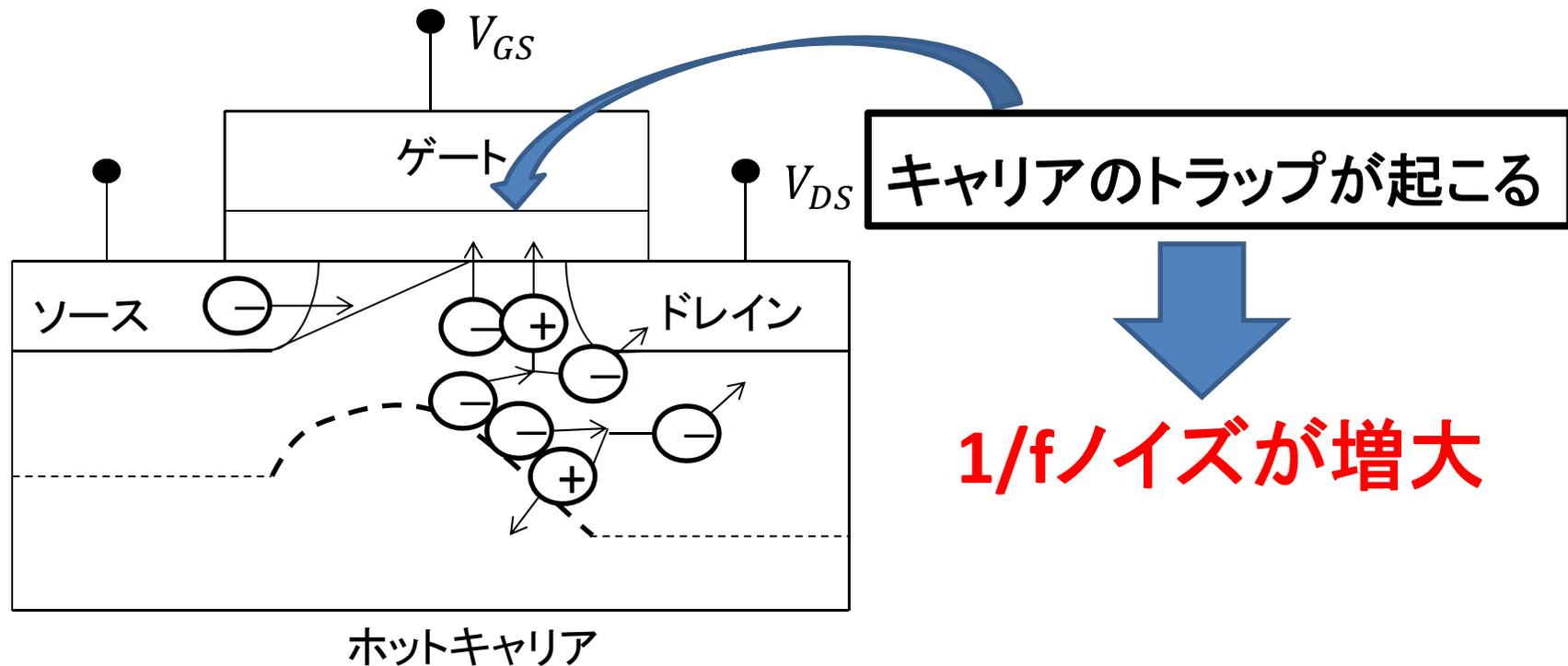
- HCI現象
(Hot Carrier Injection)
高電界領域で電界加速により
チャンネルが大きなエネルギーを得ることで
移動度劣化、しきい値電圧の上昇が起こる現象

より支配的であるHCI現象に着目し
特性解析を行う。

- PBTI現象
(Positive Bias Temperature Instability)
正の電圧ストレスを長時間かけて
しきい値電圧が上昇する現象

N-MOSFETの劣化現象

- HCIによる $1/f$ ノイズへの影響



HCIモデルの適用

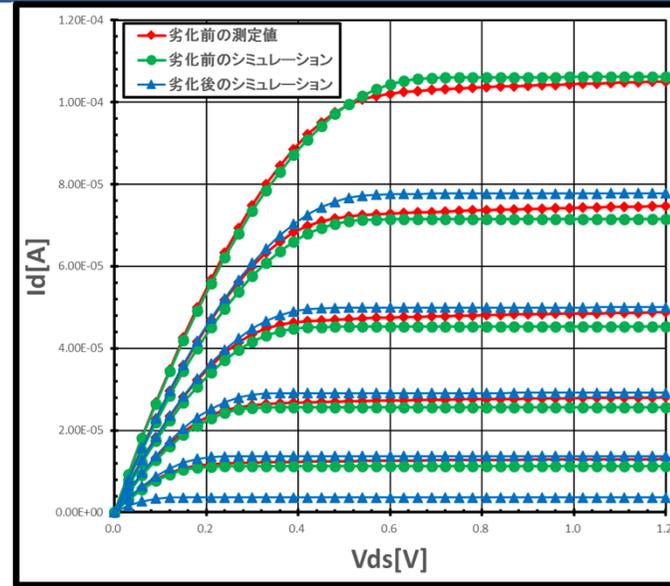
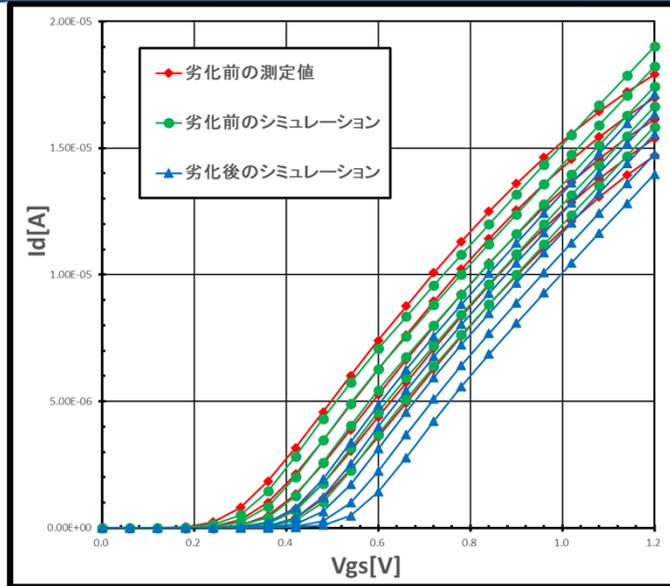
2004年にKufluogluとAlamによって開発された
RDモデル(Reaction-Diffusion model)を応用

ドレイン近傍で発生する

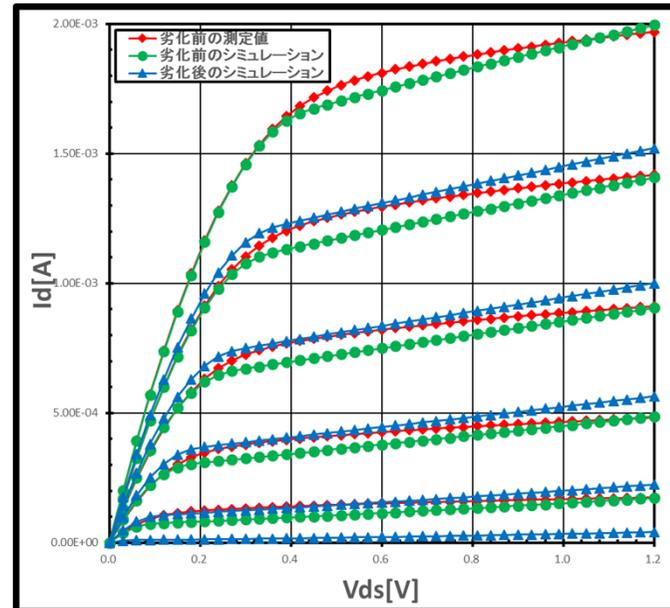
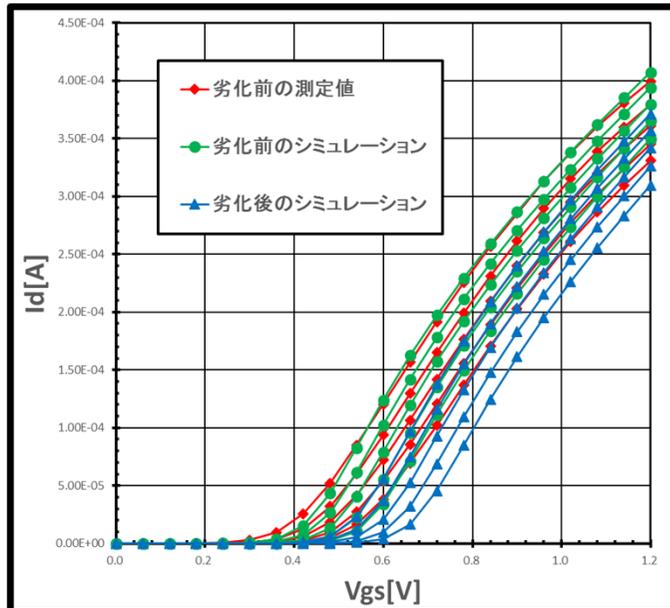
ホットキャリア効果のモデル化が可能

水素拡散粒子の生成を方程式で
表しているので劣化を単純化できる

劣化前後のDC特性

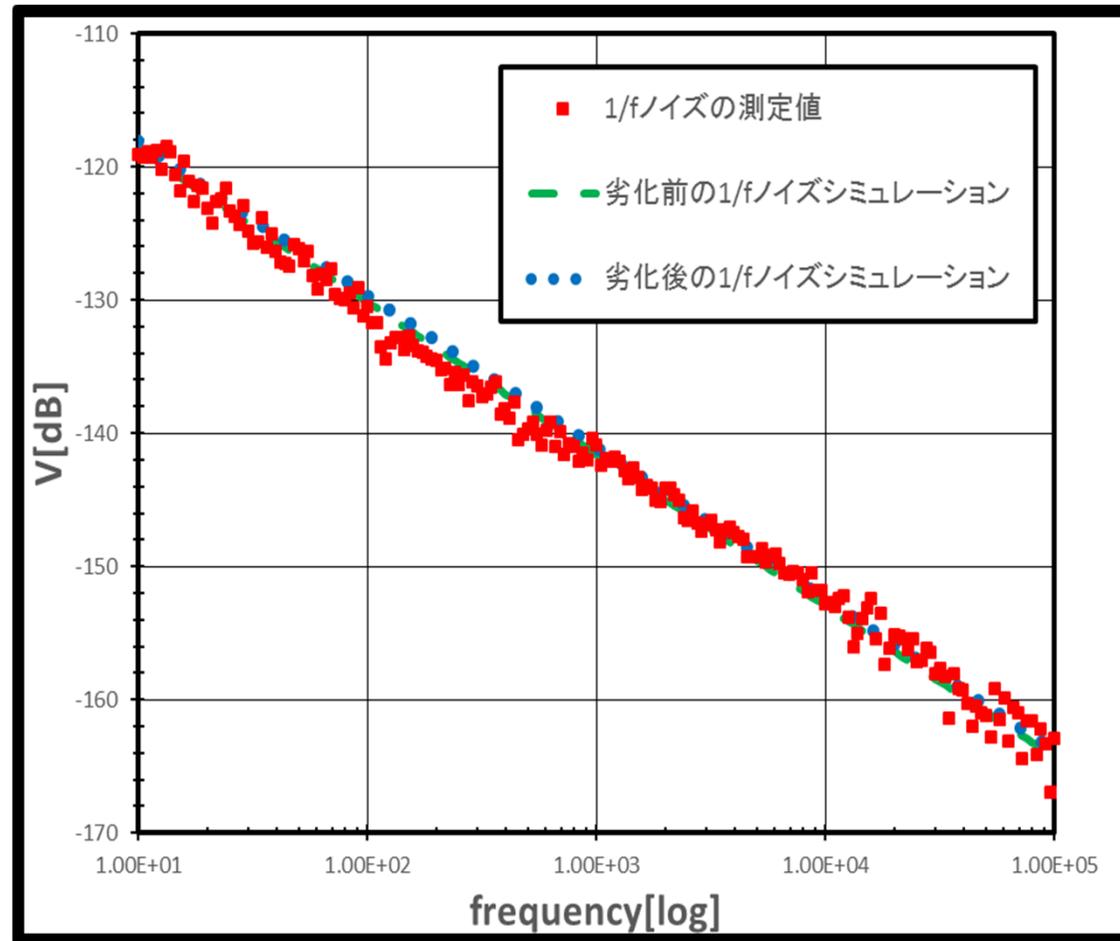


W/L=
10μm/10μm

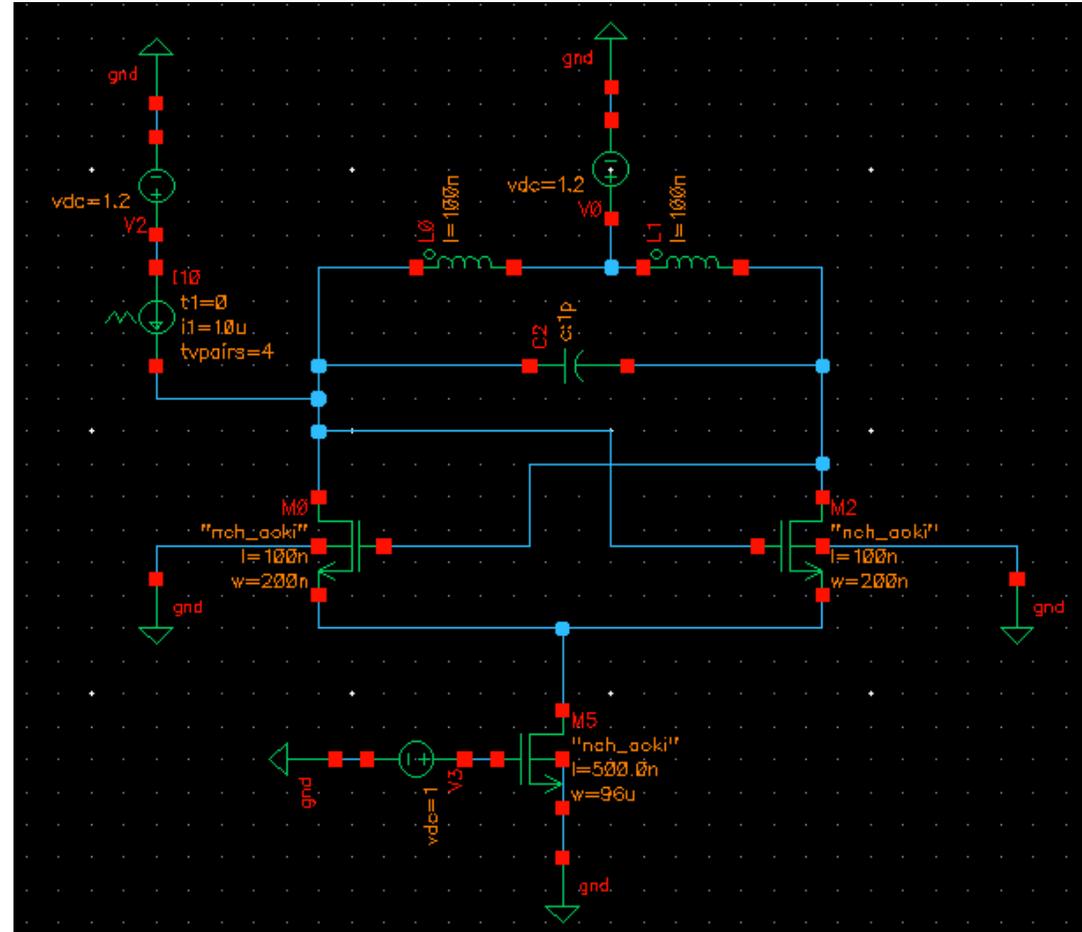
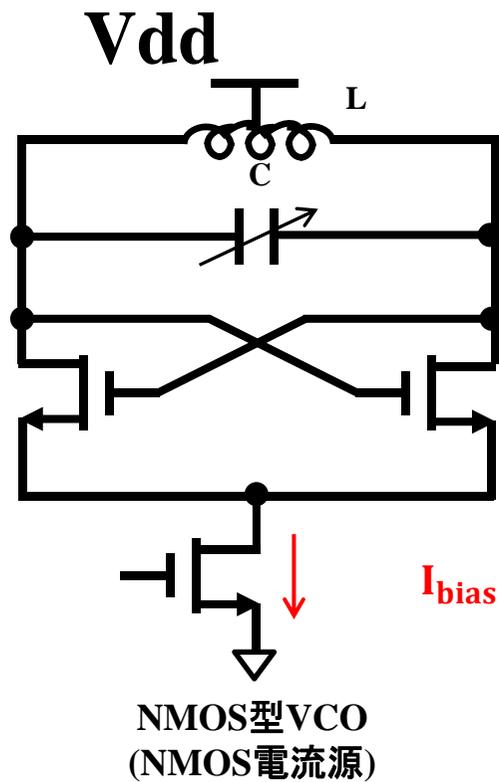


W/L=
10μm/0.3μm

劣化前後の1/fノイズ特性



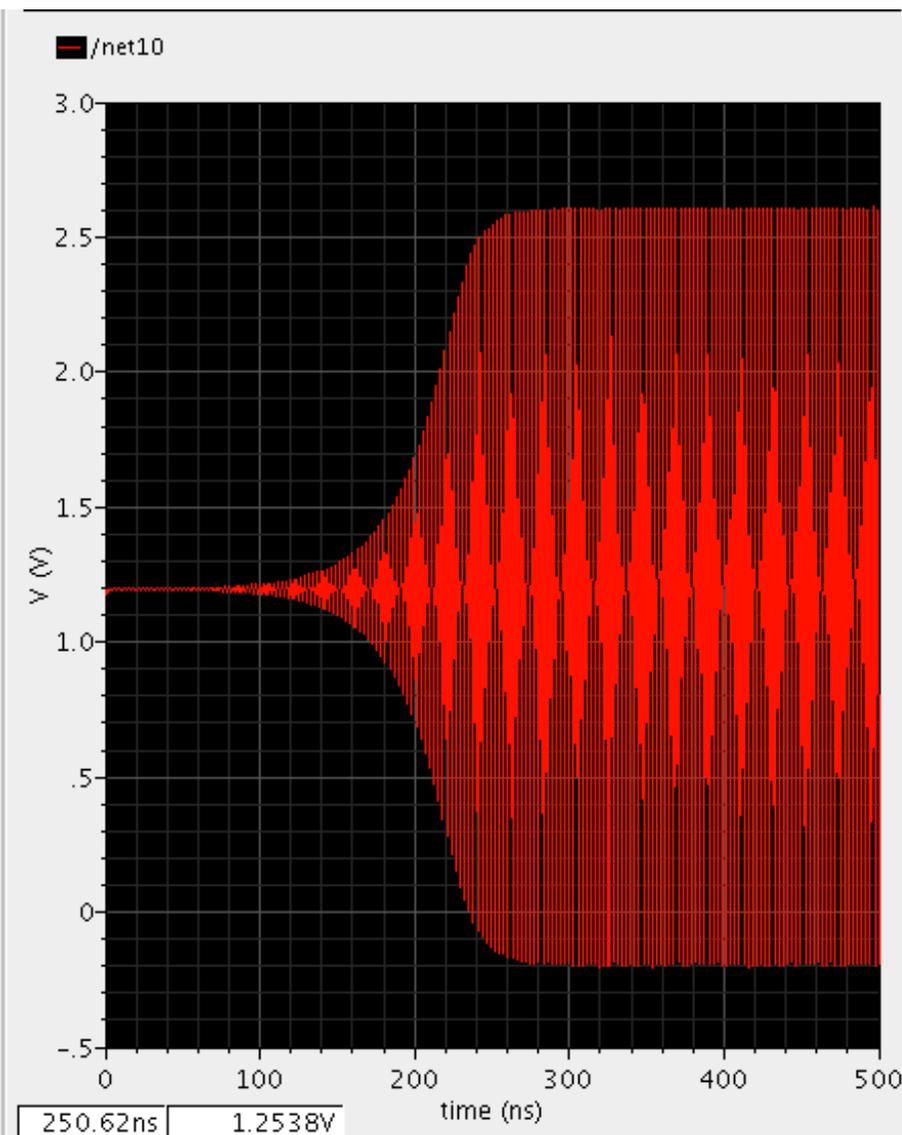
SchematicによるVCO回路図



位相雑音シミュレーション結果

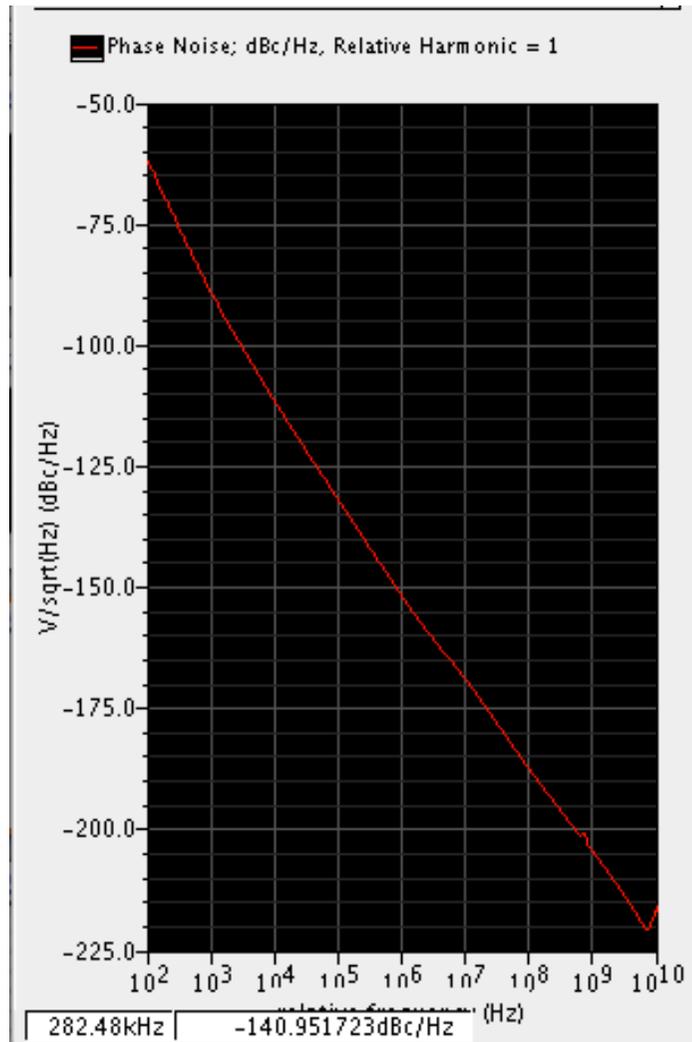


位相雑音



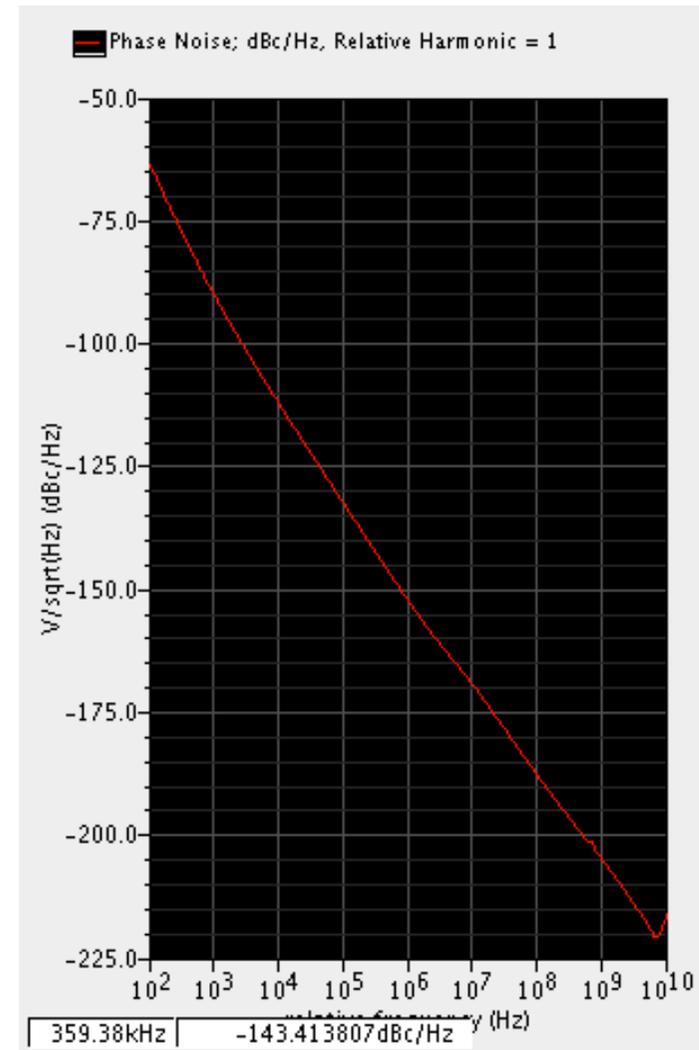
発振波形

HCIによるRDモデル使用のVTH0劣化前後



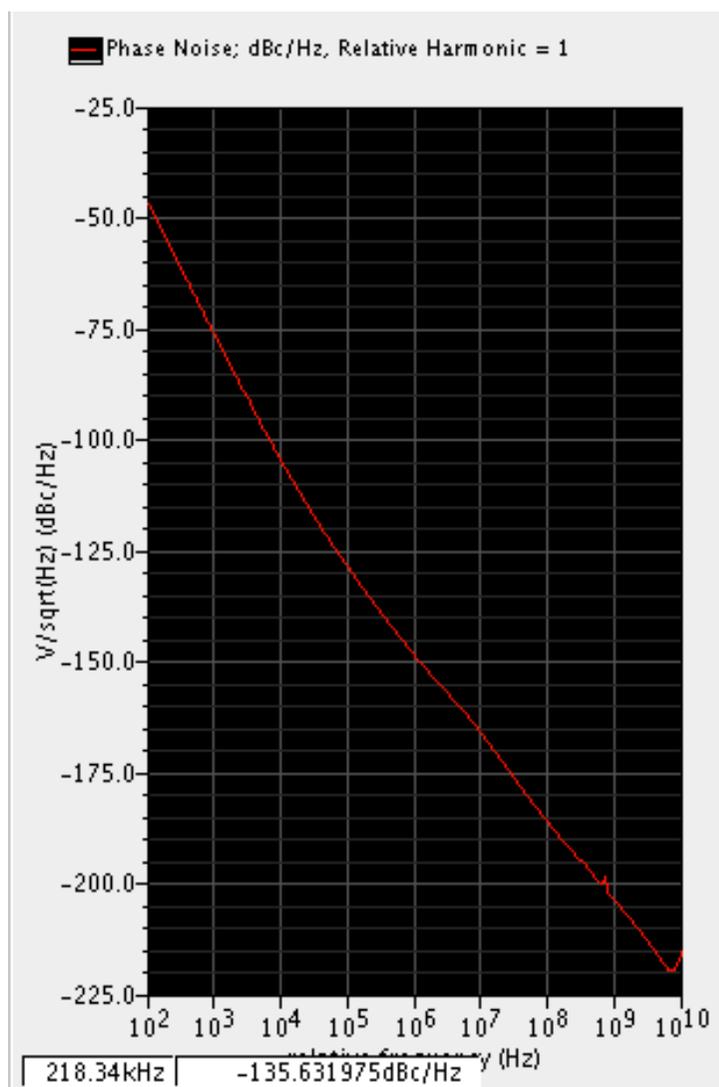
$V_{TH0} = 0.704[V]$

劣化後

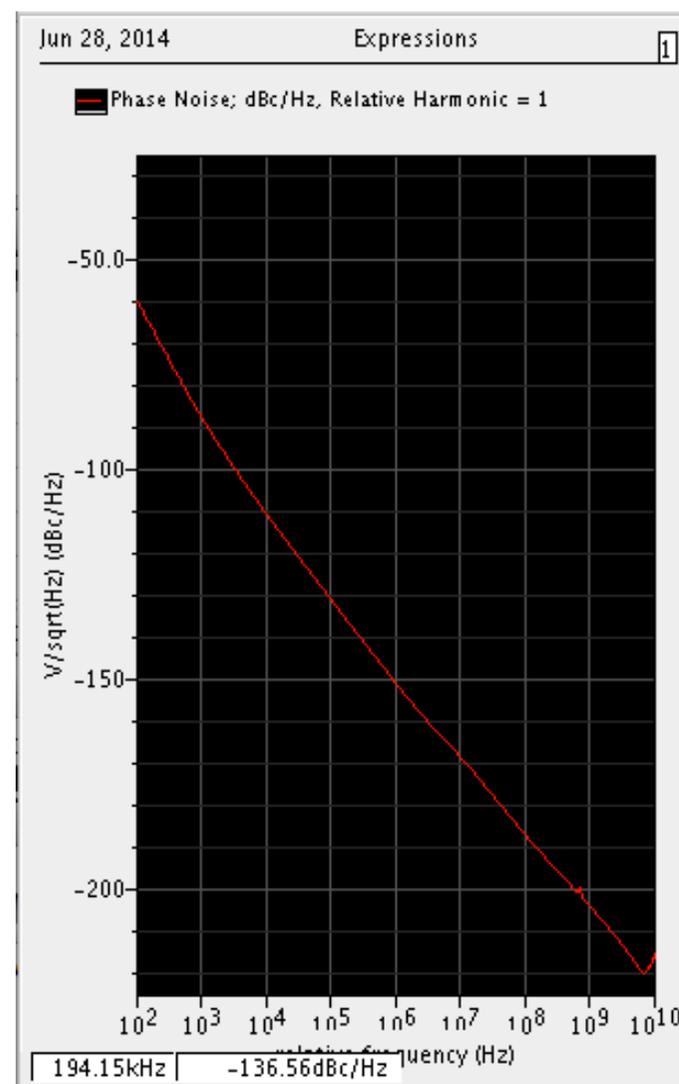


$V_{TH0} = 0.804[V]$

KF値の分散させた時の位相雑音変化



$$KF = 8.15 \times 10^{-28}$$



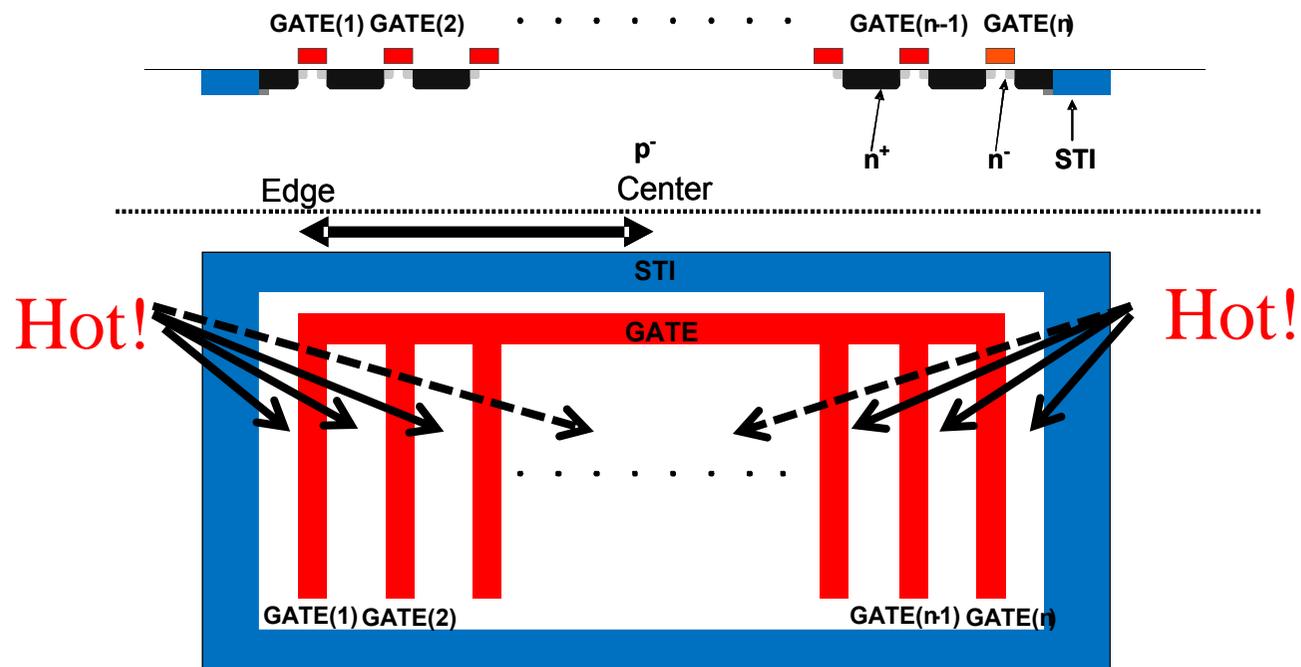
$$KF = 2.20 \times 10^{-29}$$

アウトライン

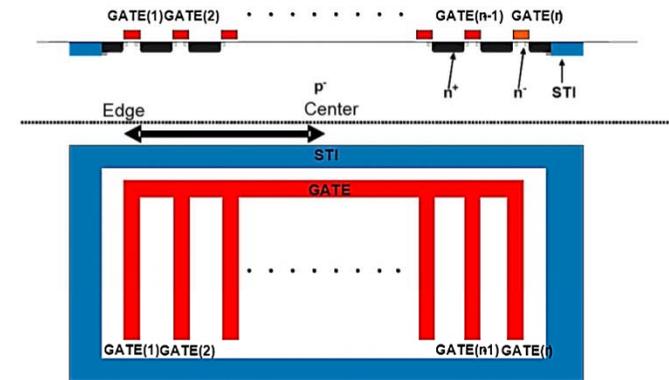
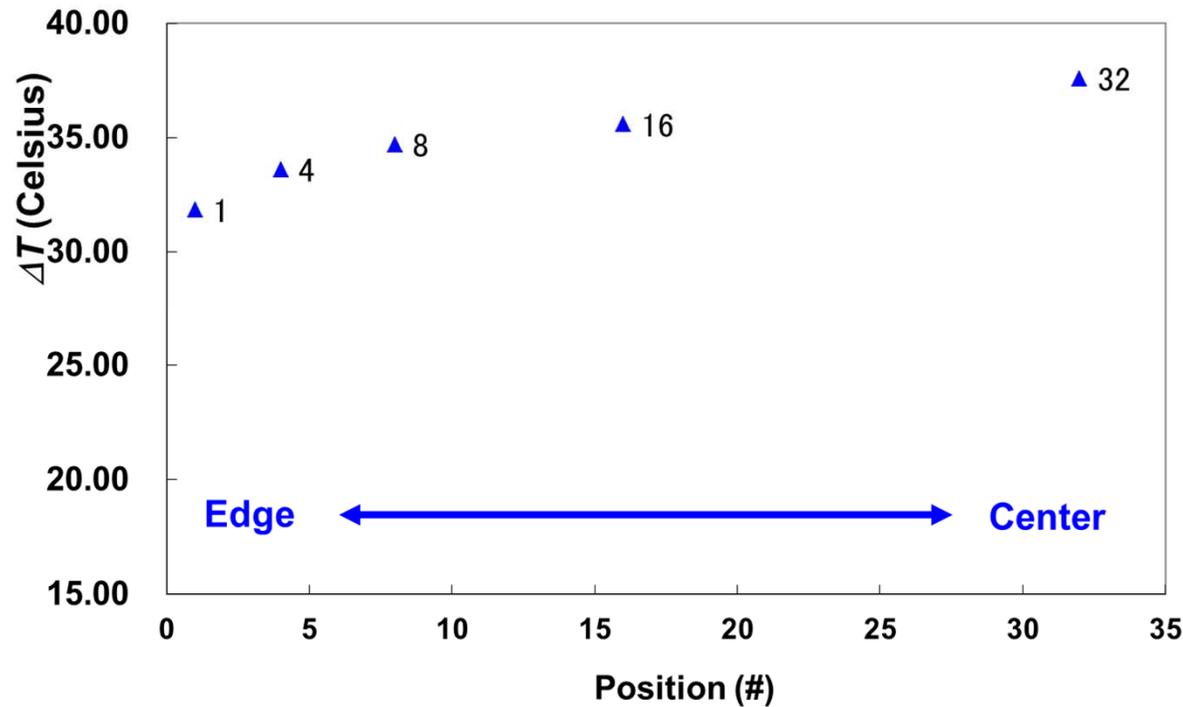
- 群馬大学小林研究室の主な研究内容
- デバイスマデリング関連の主なテーマ
- 信頼性、経時劣化ノイズモデリングの研究
- RF-MOSFETの自己発熱に関する研究
- IGBTマクロモデル研究
- CADENCE環境を用いた今後の研究計画

RF-MOSFETのセルフヒートモデル研究

- バルクMOSFETであっても、マルチフィンガータイプにおいては自己発熱現象が発生可能性有. 特にSTI構造では起こりやすいのでは？



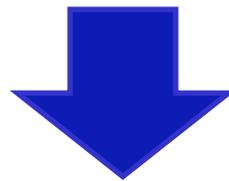
デバイスシミュレータを用いた 自己発熱現象の検証



- 2-D device simulator (PISCES-2HB)を使用
- 収束のために遅いパルスバイアスを印加

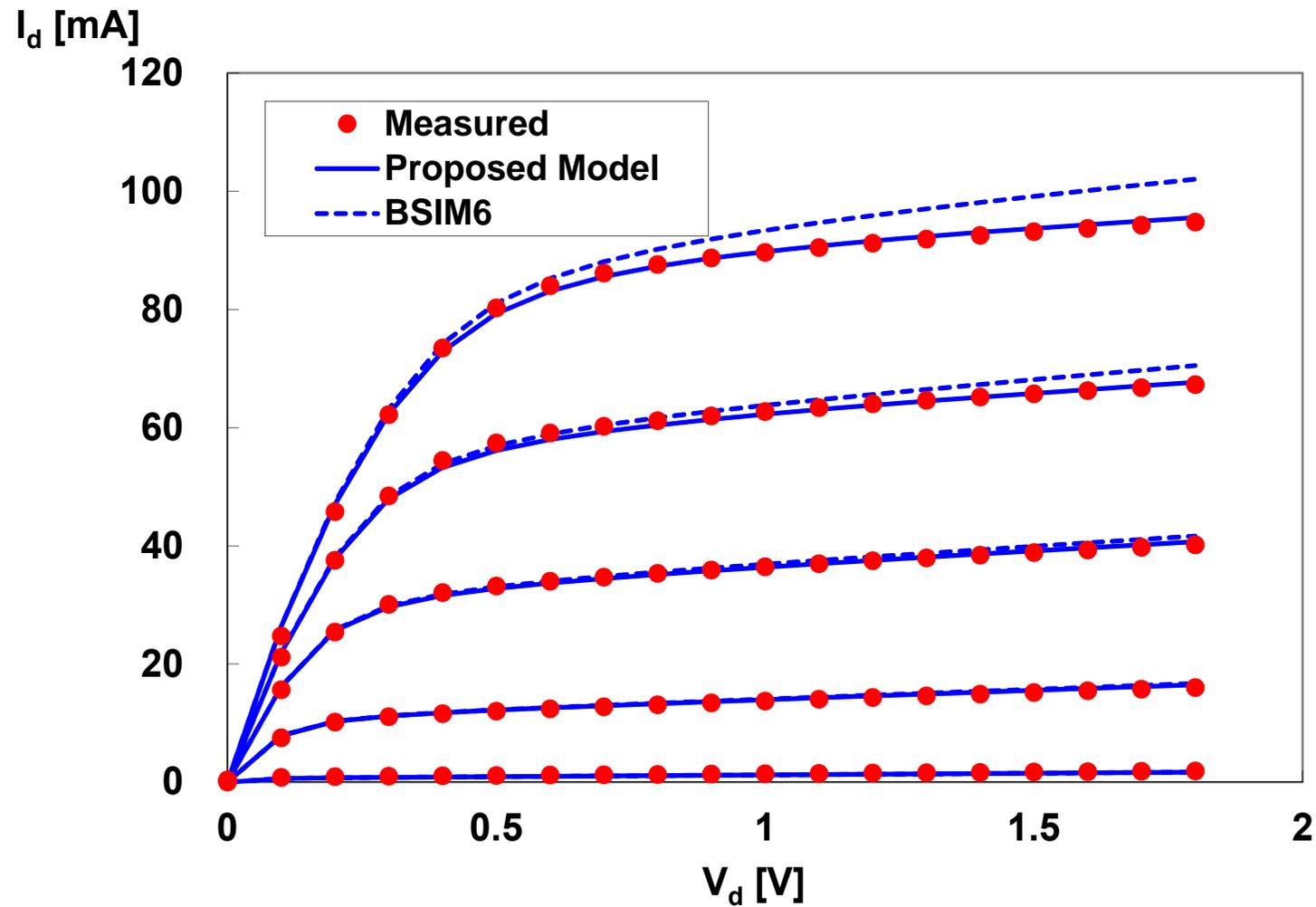
自己発熱モデルの開発

- 既存サブ回路ベースのモデルは, 回路で収束困難な場合がある
- フィンガー数に依存
- シミュレーション速度を落とさない
- DC, S-parameter, 過渡特性シミュレーションにおいて矛盾無く, 高精度



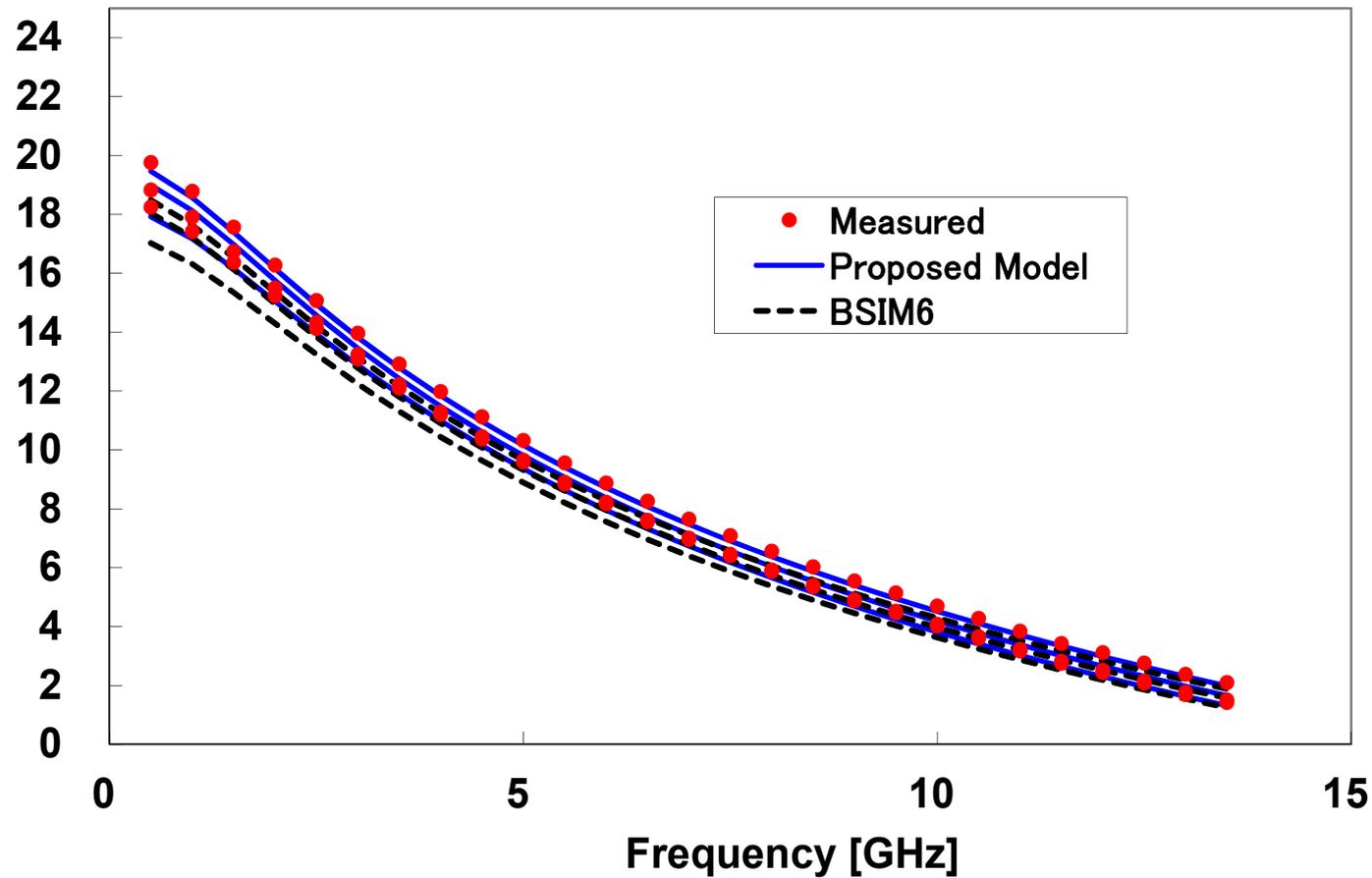
Verilog-Aによるモデル式のみモデル

128-fin n-MOSFETのドレイン電流特性

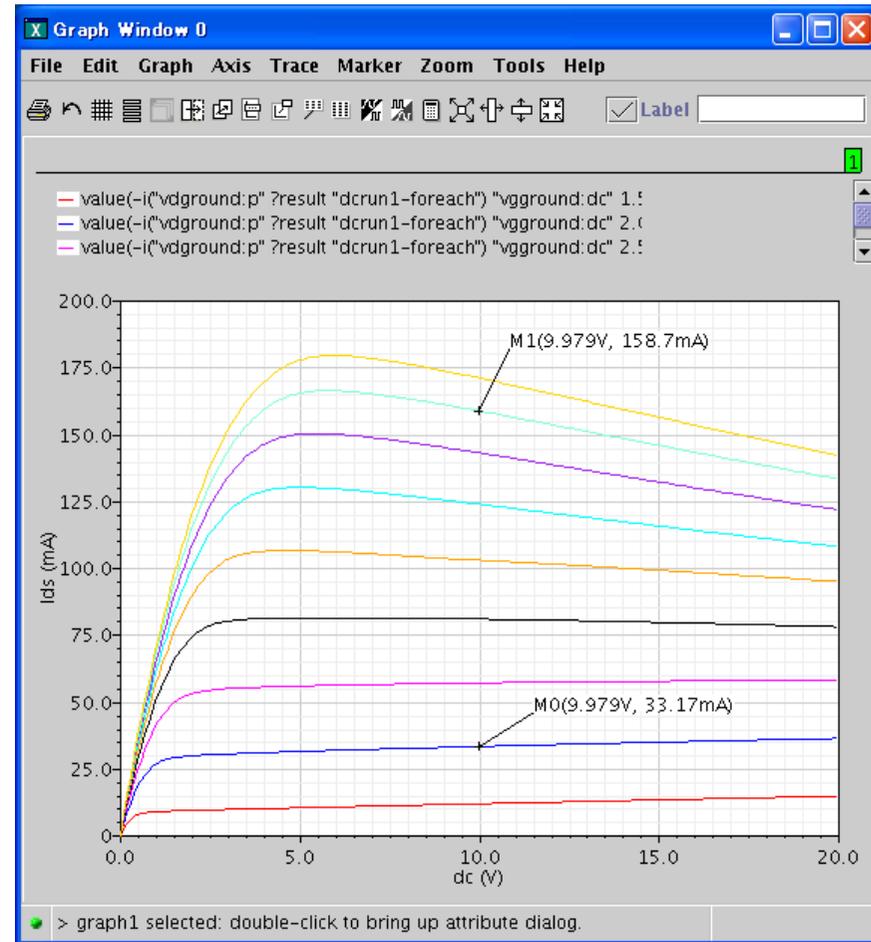
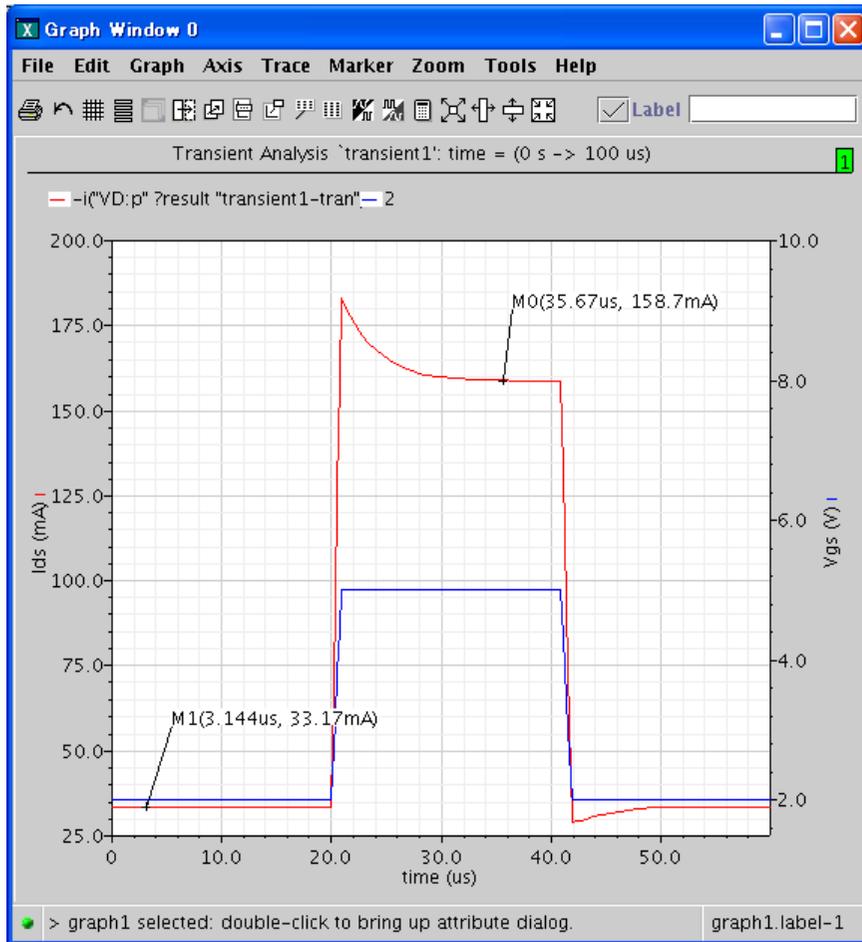


128-fin n-MOSFETの S_{21} 特性

S_{21} [dB]



自己発熱特性DC・トランジェント評価 (Spectre使用)



アウトライン

- 群馬大学小林研究室の主な研究内容
- デバイスマデリング関連の主なテーマ
- 信頼性、経時劣化ノイズモデリングの研究
- RF-MOSFETの自己発熱に関する研究
- **IGBTマクロモデル研究**
- CADENCE環境を用いた今後の研究計画

マクロモデルによるライブラリー開発研究

➤ IGBTモデルの研究

- SiC-JFETモデルの研究
- SGTモデルの研究
- その他

IGBTモデルの研究

現在のシミュレーション環境

○実測の差が大きい

- ・n-層を流れるドリフト電流のモデル化不可
- ・DMOS出力抵抗が一定
- ・フリーホイールダイオードのシミュレーション不可 etc...

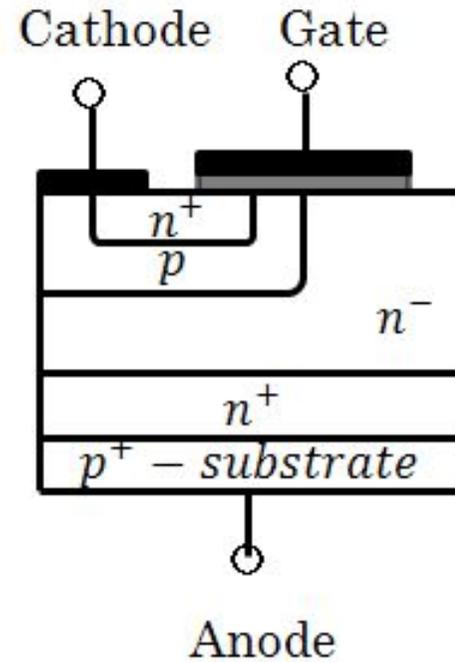
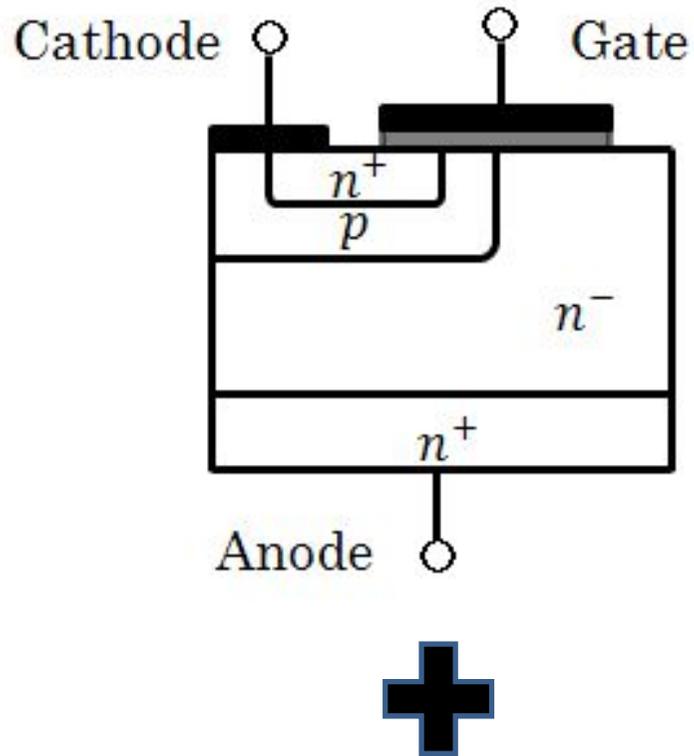


新しいシミュレーション環境

より高精度なシミュレーションを行えるマクロモデルを
SPICEの基本エレメントを組み合わせて開発

- ・IGBTのSPICEのソースコードを改造する必要なし
- ・多くのSPICE系シミュレータで使用可能

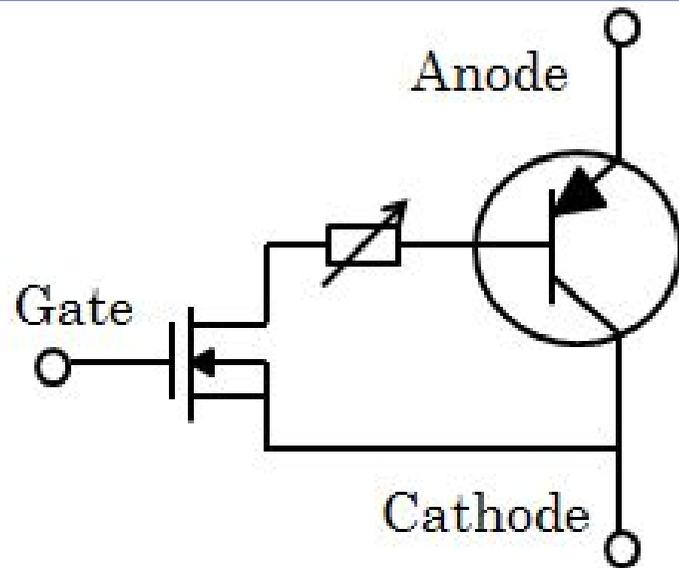
IGBTの構造



$p^+ - substrate$

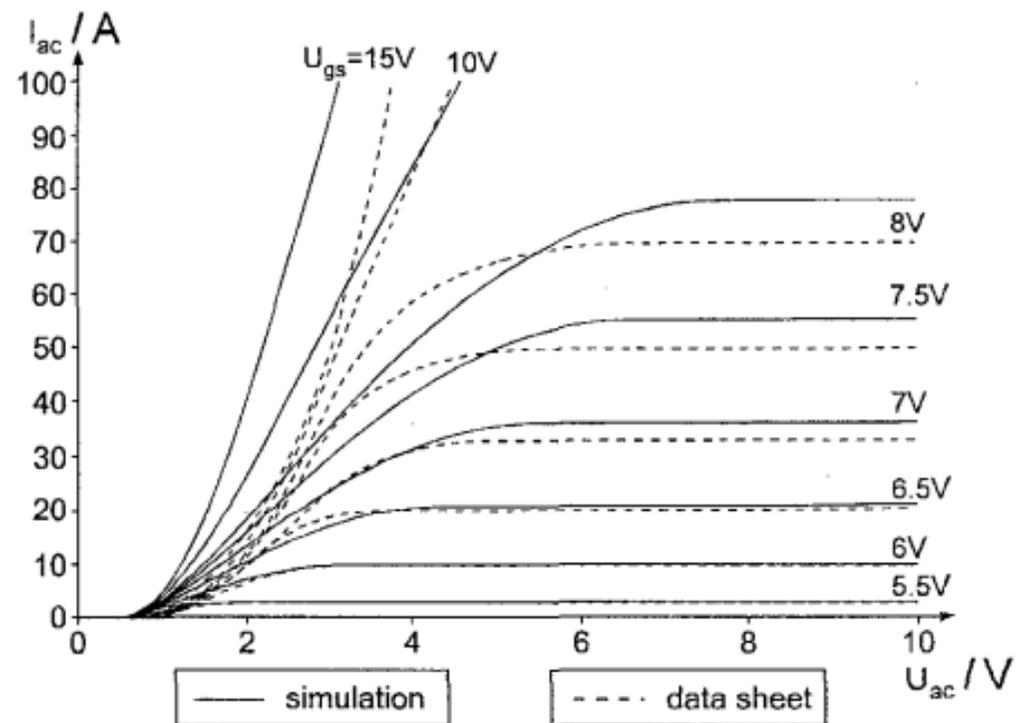
拡散レートの高い p^+ 層を
チャネルドープとして付け加える

従来のIGBTマクロモデル



従来のIGBTのマクロモデル

0. Apeldoorn, S. Schmitt, and R.W. De Doncker: "An Electrical Model of a NPT-IGBT Including Transient Temperature Effects Realized with PSpice Device Equations Modeling", IEEE Catalog, No. 97TH8280 pp.223-228 (1997)



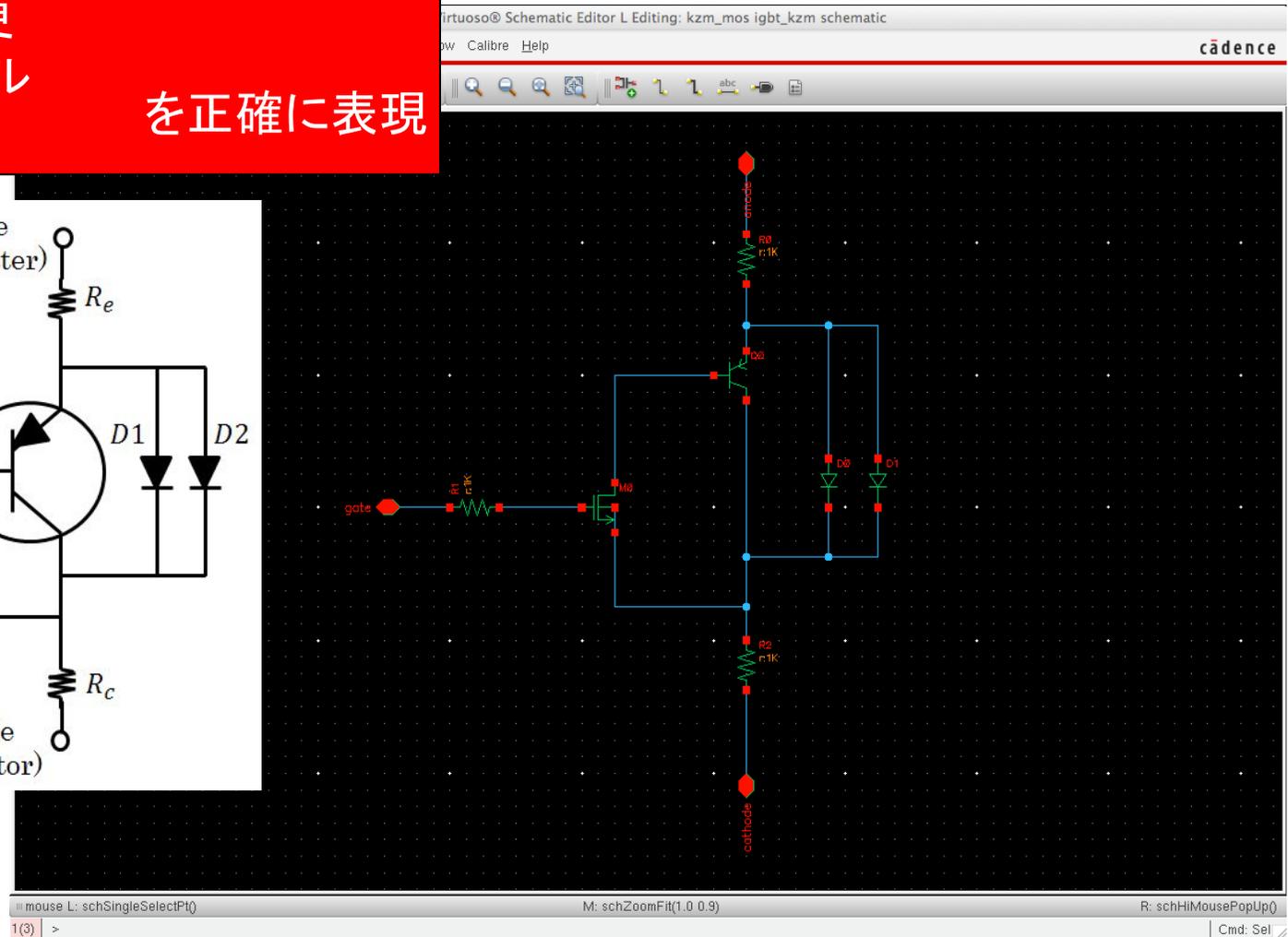
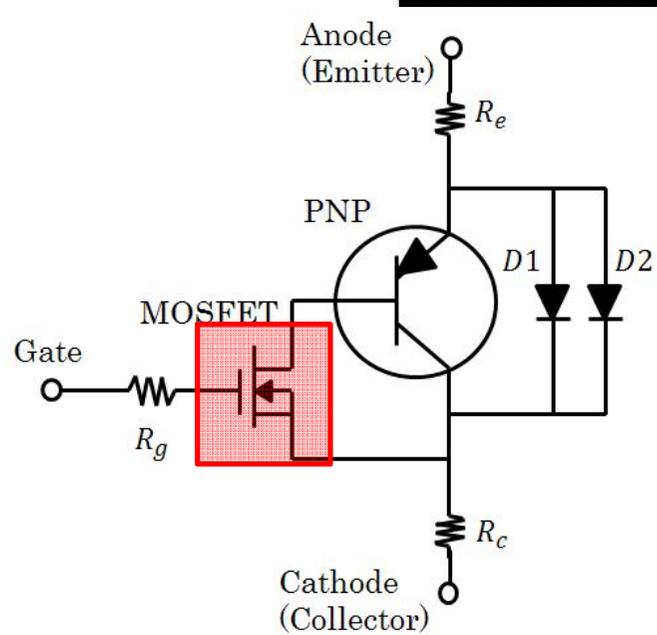
従来のIGBTの静特性と測定データの比較

A-IGBT model

BSIM4モデルに変更

- ・ドリフト電流モデル
- ・出力抵抗モデル

を正確に表現



本IGBTのマクロモデル(A-IGBT)

アウトライン

- 群馬大学小林研究室の主な研究内容
- デバイスマデリング関連の主なテーマ
- 信頼性、経時劣化ノイズモデリングの研究
- RF-MOSFETの自己発熱に関する研究
- IGBTマクロモデル研究
- CADENCE環境を用いた今後の研究計画

CADENCE環境を用いた今後の研究計画

1. Verilog-Aによる能動・受動素子の信頼性モデルライブラリ開発に関する研究
2. アナログ回路上の発熱に関する研究
 - 能動素子の相互発熱モデル
 - 回路コンポーネントの温度効果シミュレーション
3. マクロモデルによるライブラリー開発研究
 - SiC-JFET
 - Surrounding Gate/Double Gate/Nanowire MOSFET
4. CMOS統計解析モデリング(継続)