

複素マルチバンドパス $\Delta\Sigma$ DACの線形性向上技術

○村上 正紘 小林 春夫 (群馬大学)

Supported by STARC

OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ DWA アルゴリズム
 - 従来手法
 - 提案手法
- ▶ まとめ

OUTLINE

▶ 研究背景

▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器

▶ DWA アルゴリズム

- 従来手法

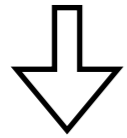
- 提案手法

▶ まとめ

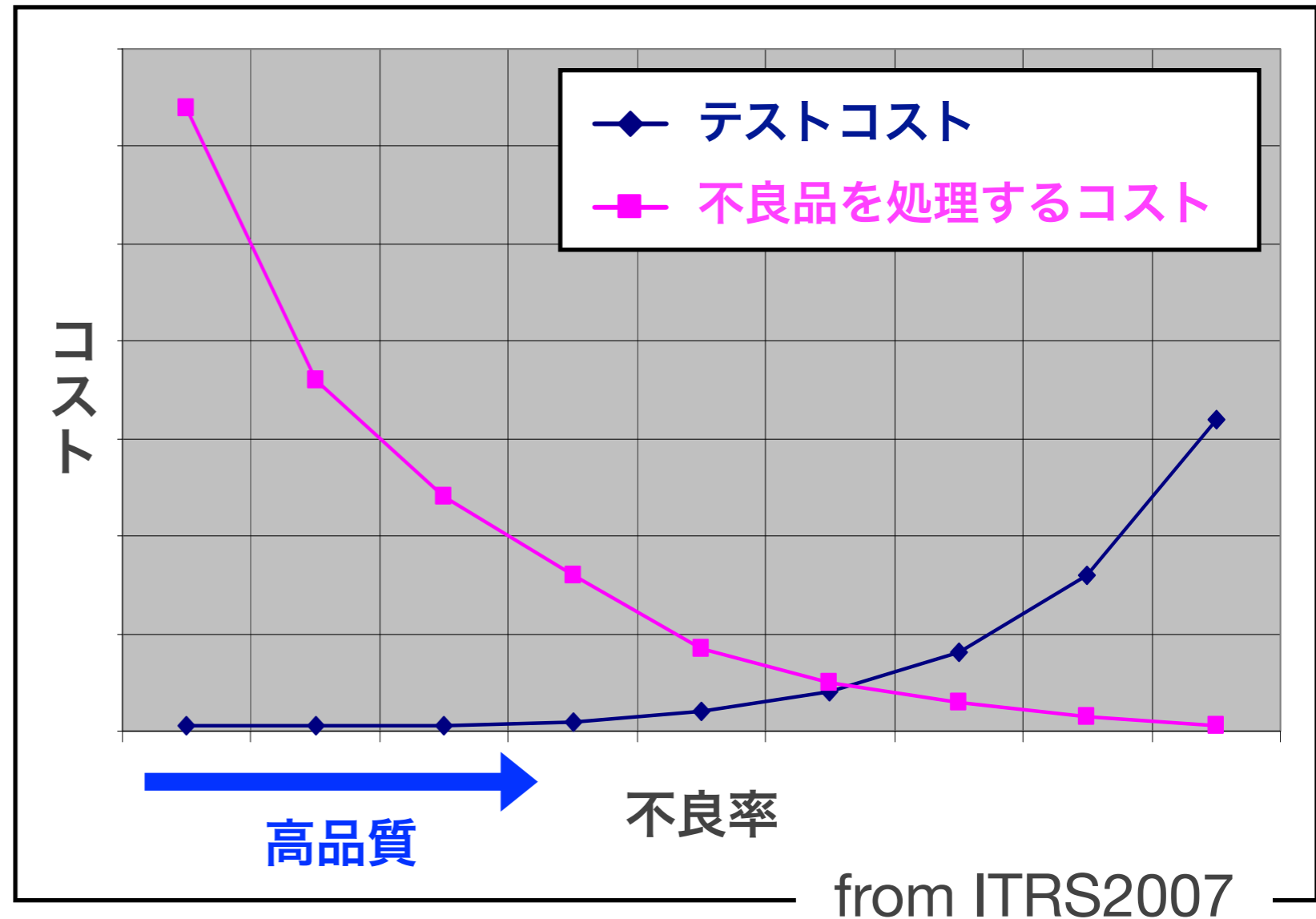
研究背景

半導体の

微細化・複雑化



品質維持のための
テストコスト **増**



特に、I,Q信号を受信する

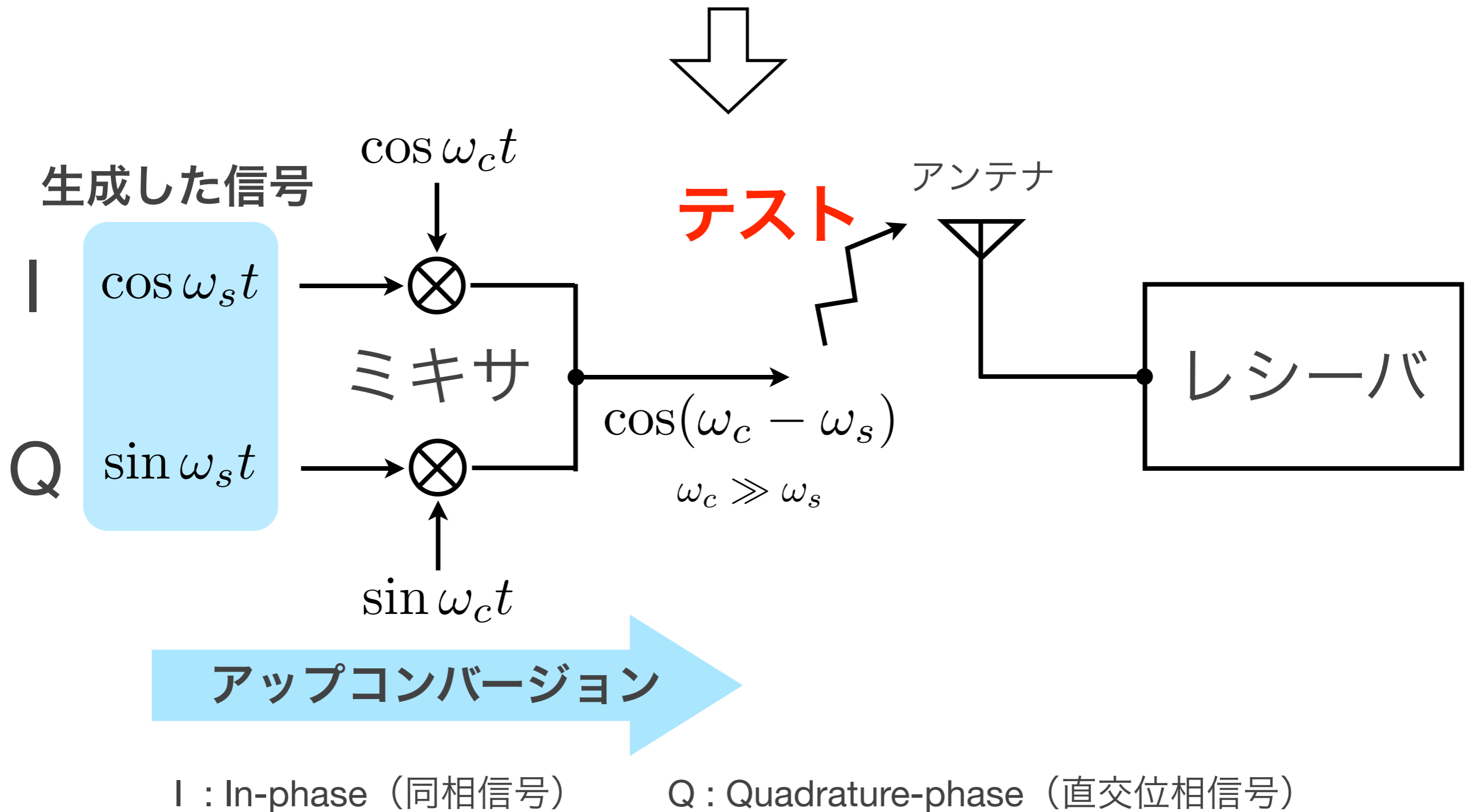


通信用ICチップ (Bluetooth, 無線LAN等)

の受信機の低テストコスト化の要求

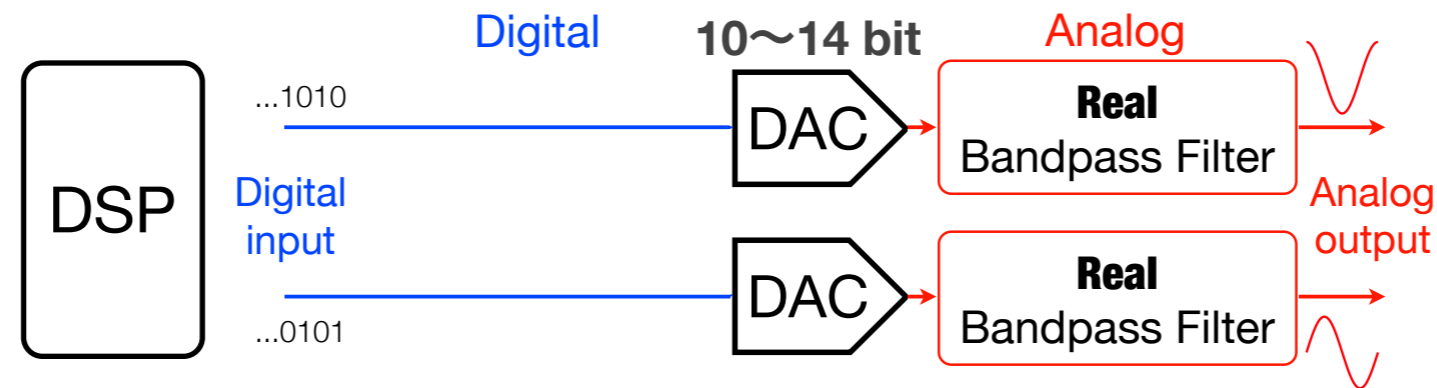
研究目的

高品質なI,Qテスト信号を低コストで生成

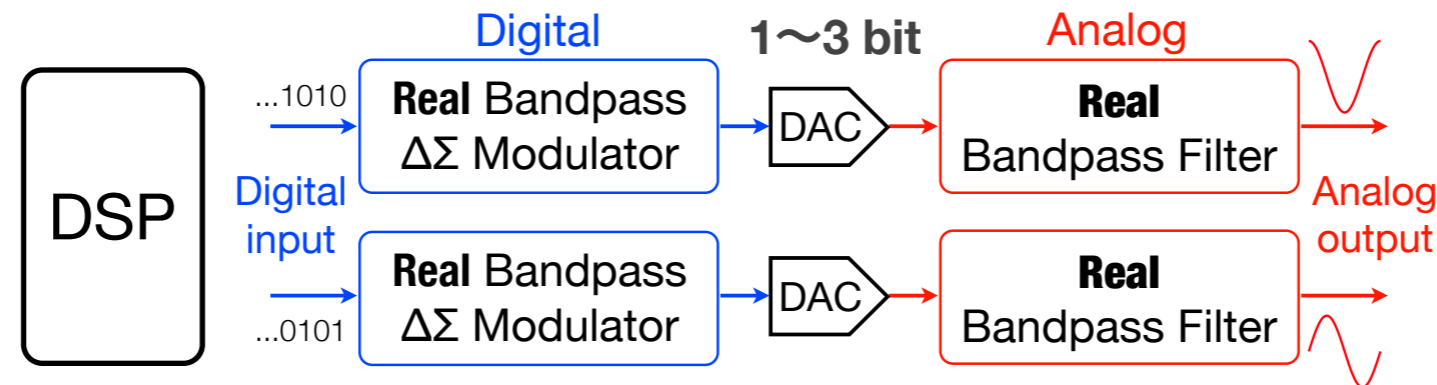


I,Q信号生成法

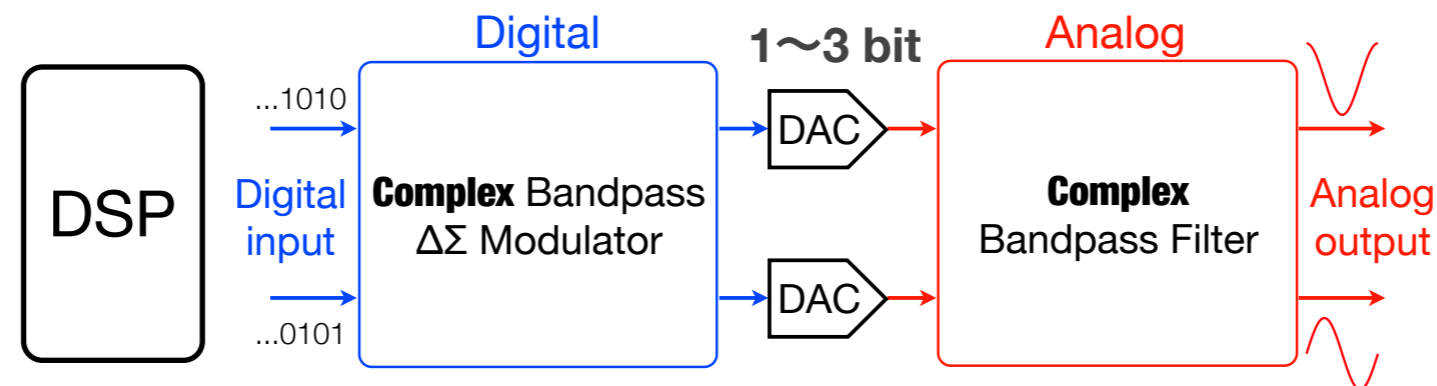
① アナログ手法



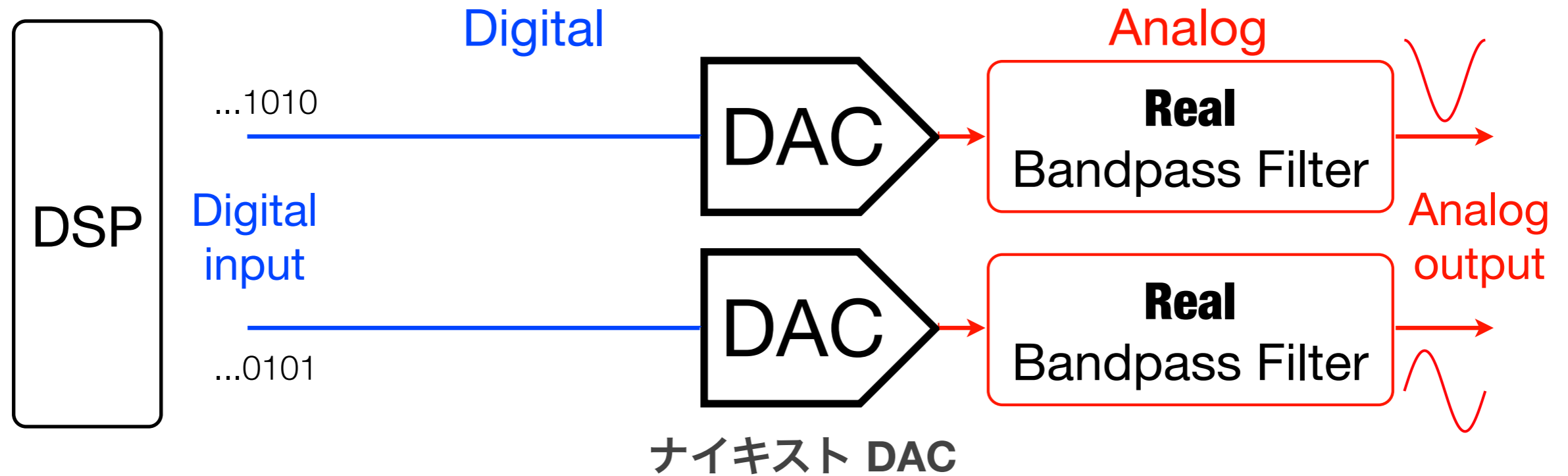
② デジタル手法 (1)



③ デジタル手法 (2)



① アナログ手法

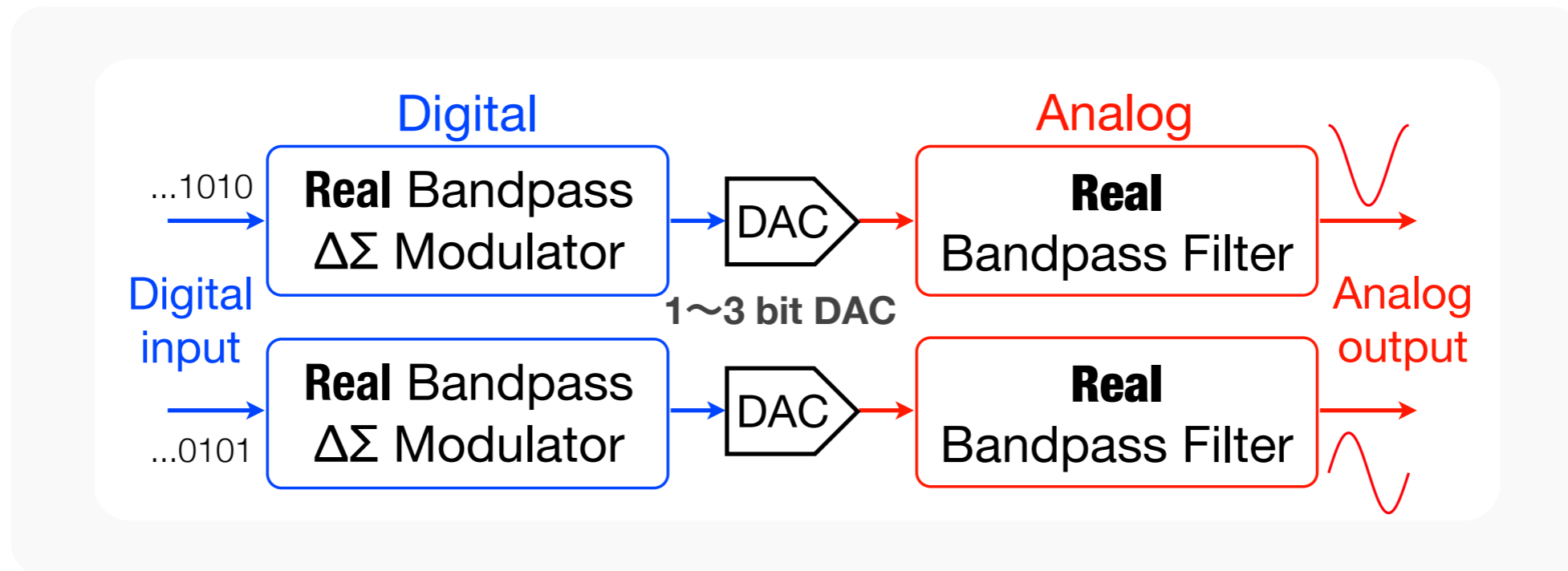


大きなナイキストレートのDAC

急峻なアナログフィルタ

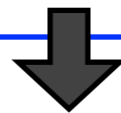
が必要 ☹️

② デジタル手法 (1)



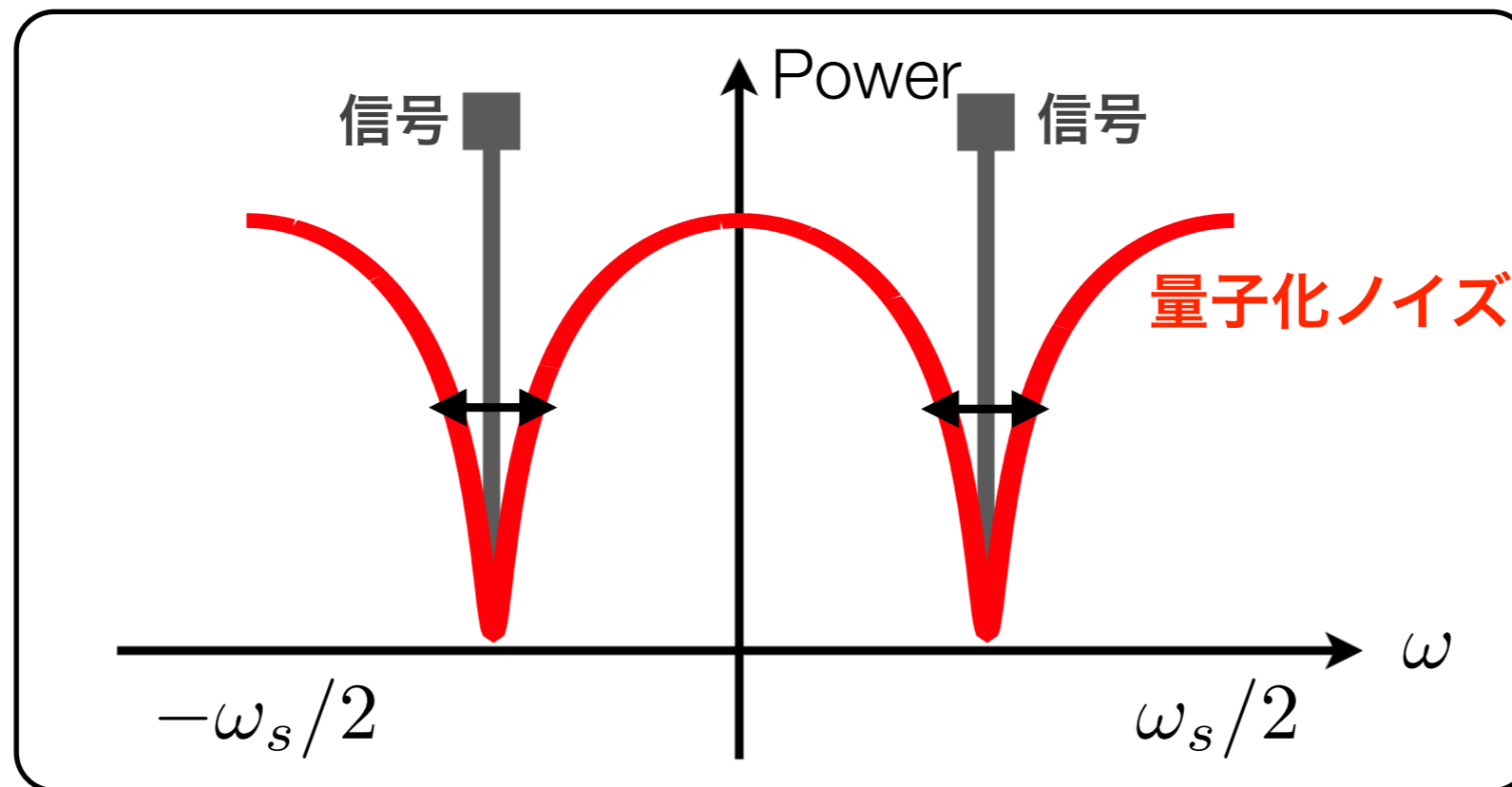
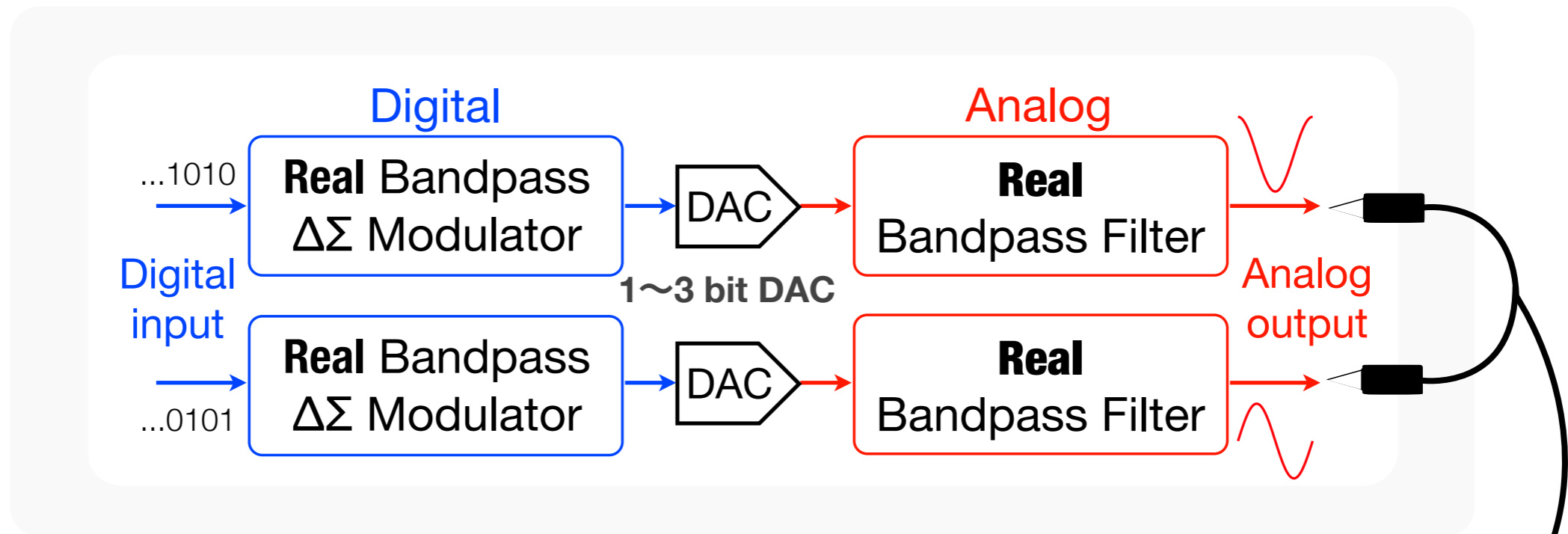
デルタシグマ変調

- オーバーサンプリング
- ノイズシェープ
- 1~3 bit DAC

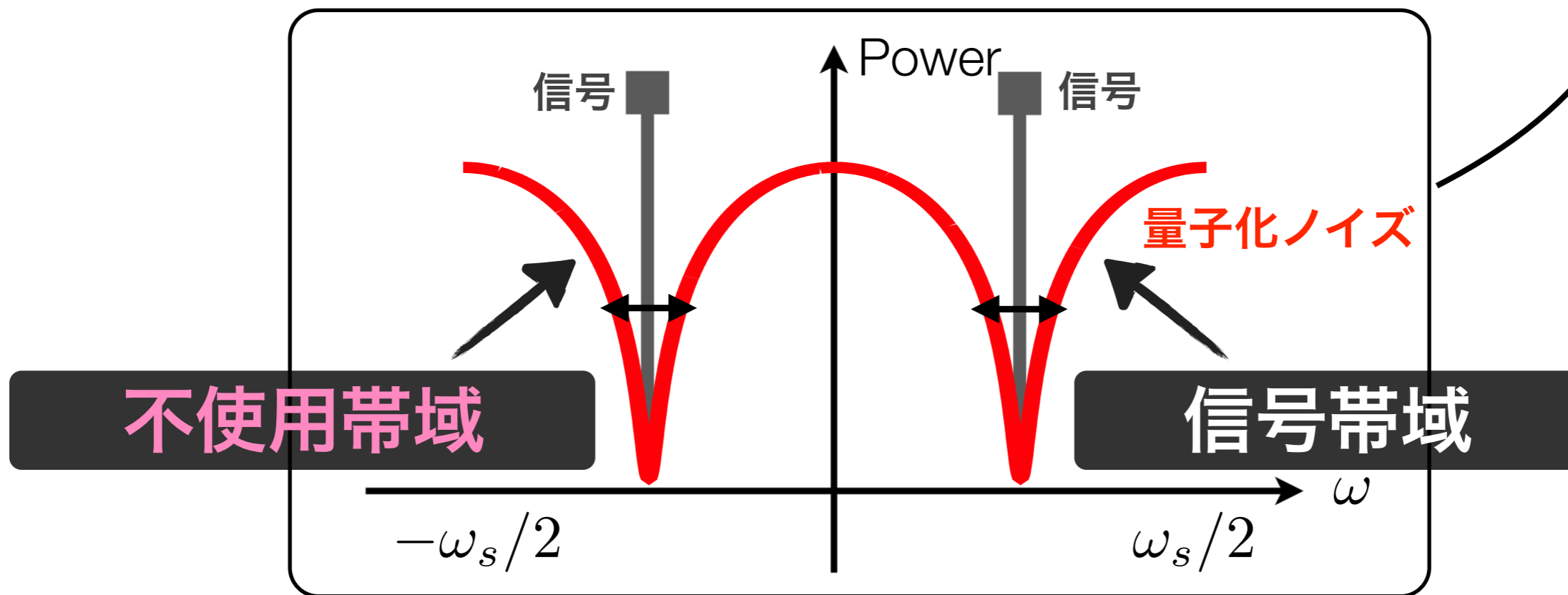
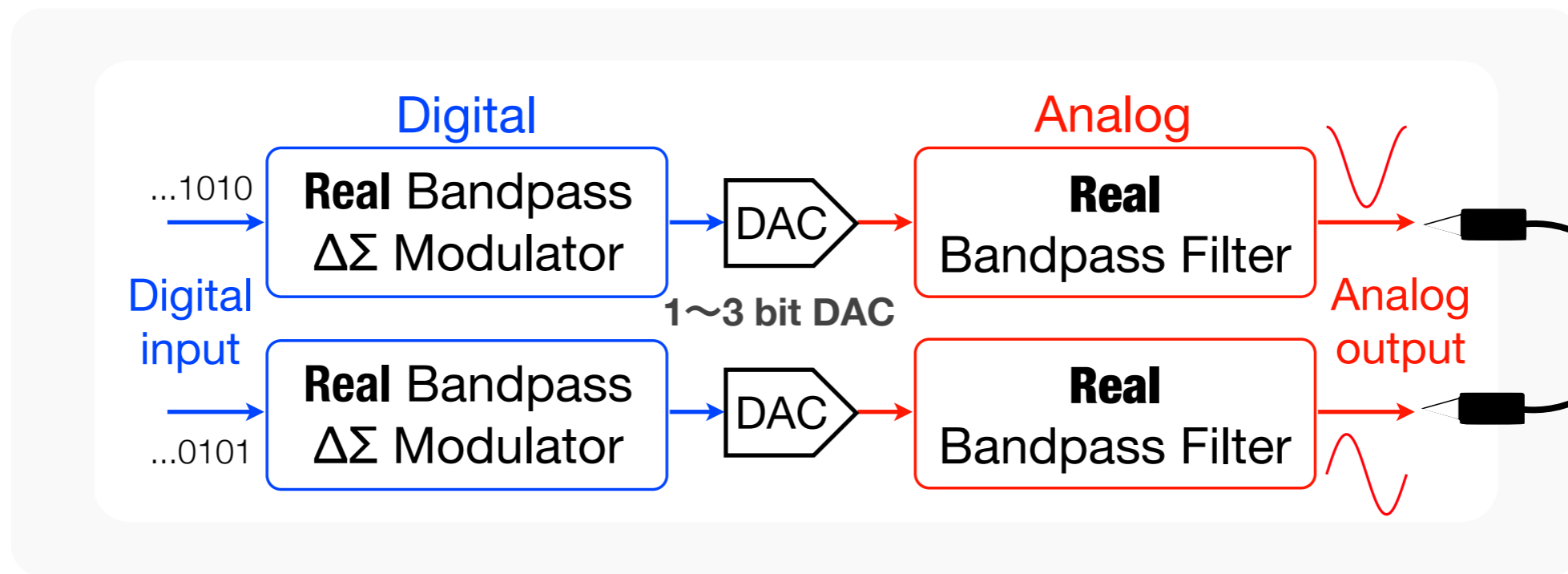


アナログフィルタ : 緩

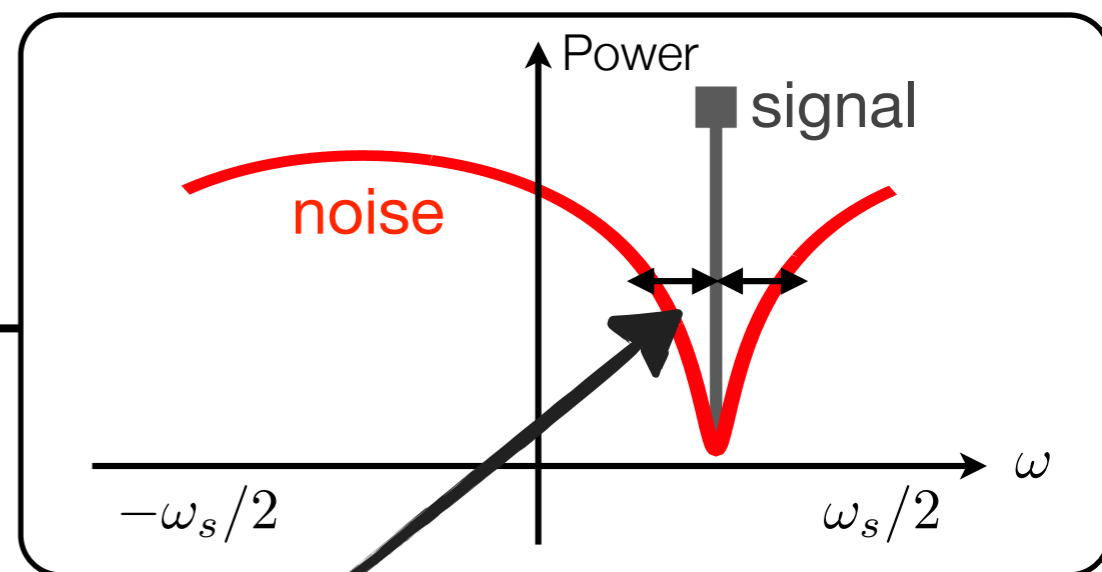
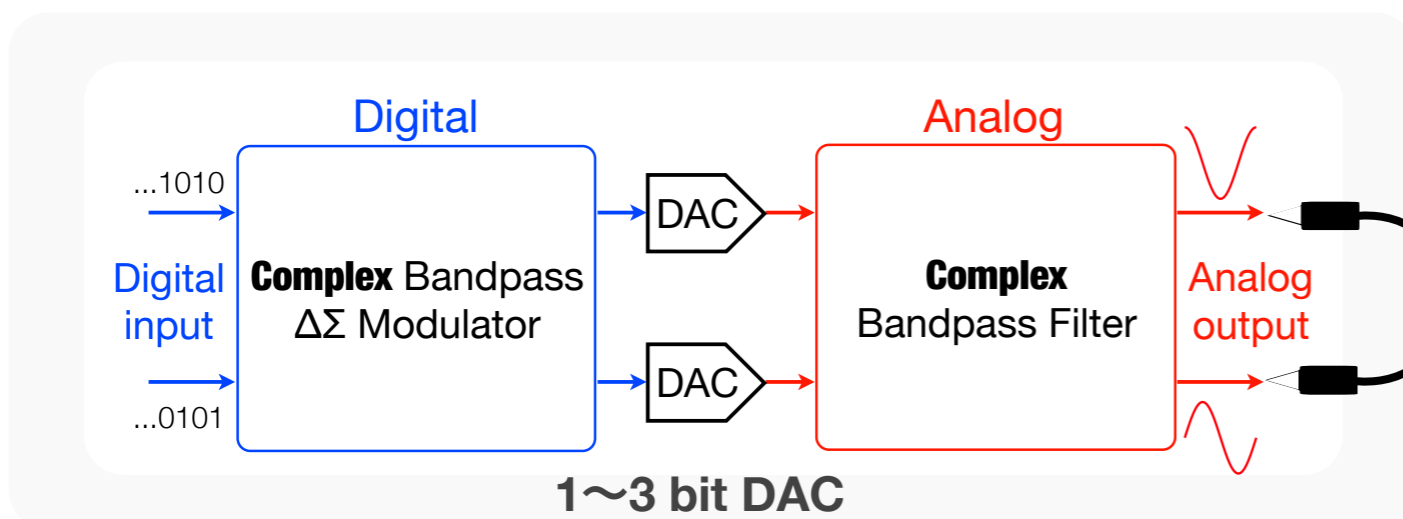
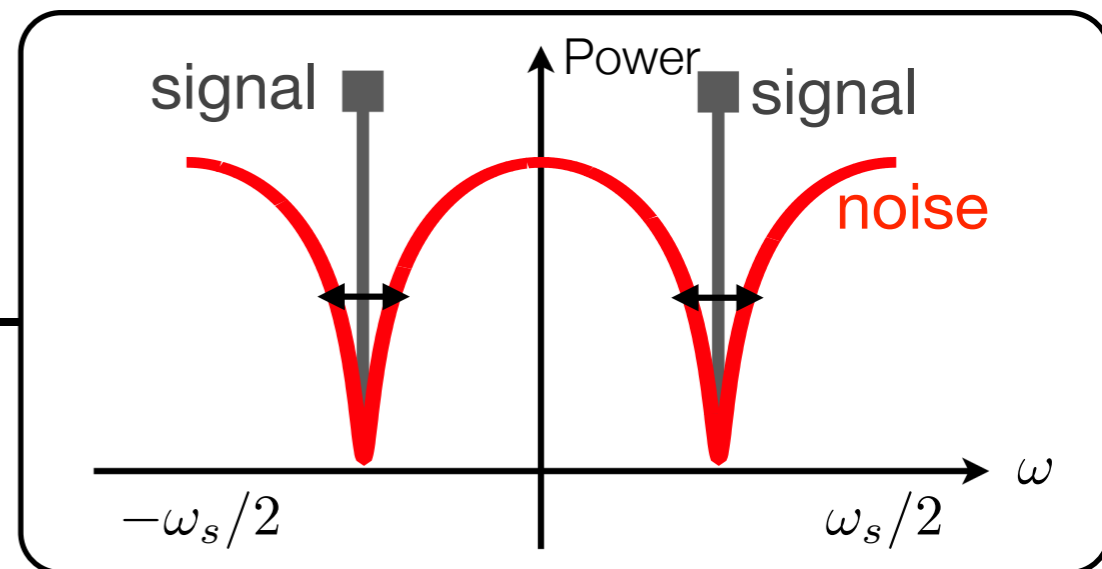
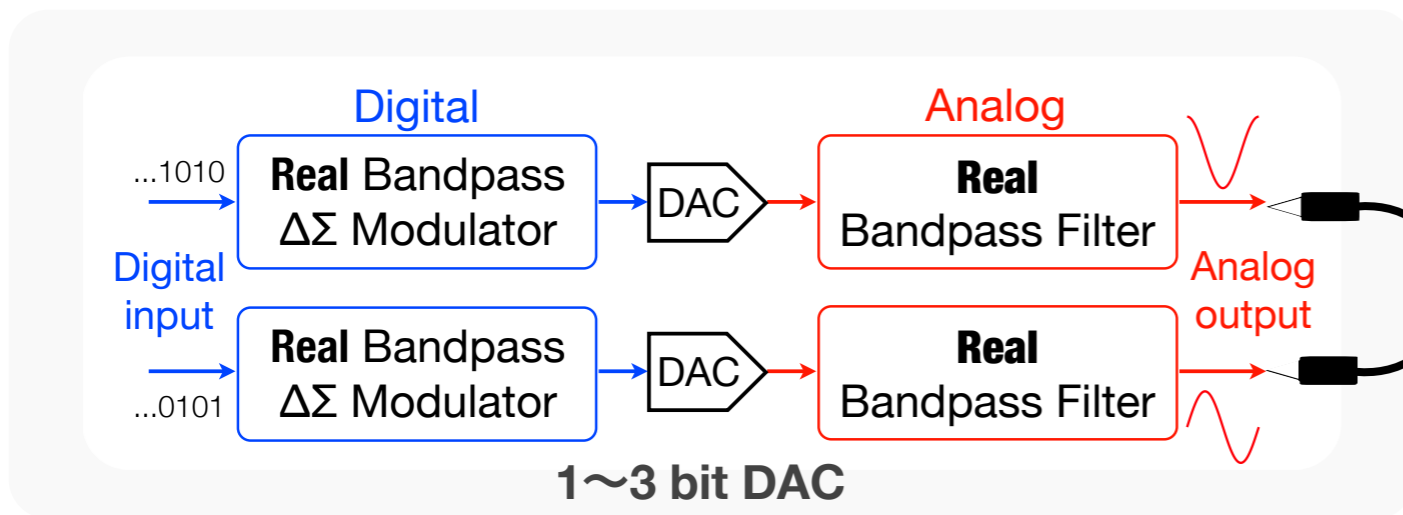
② デジタル手法 (1)



② デジタル手法 (1)

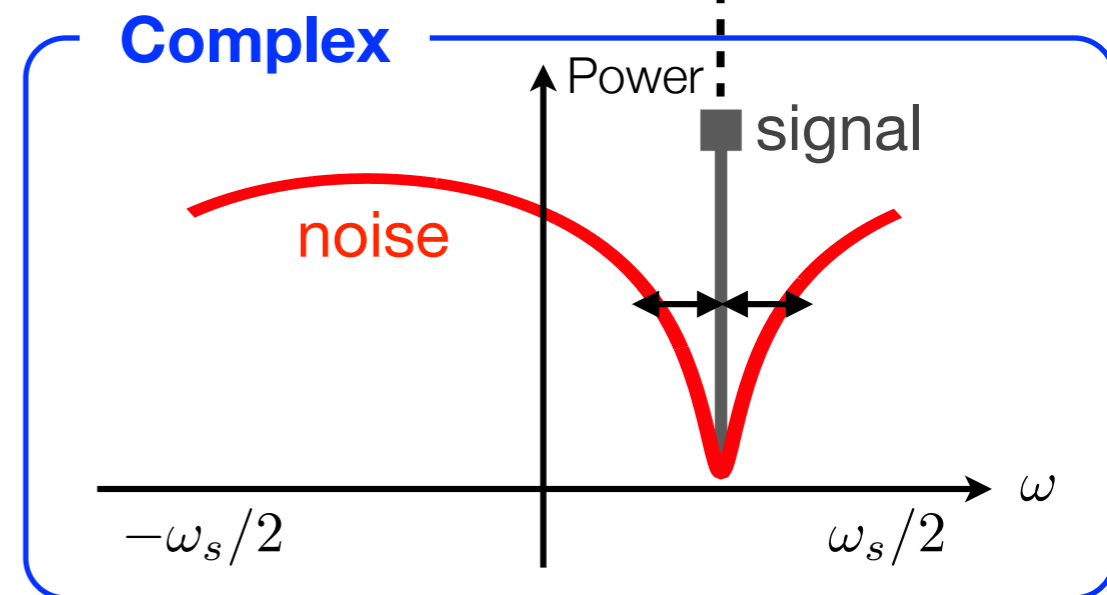
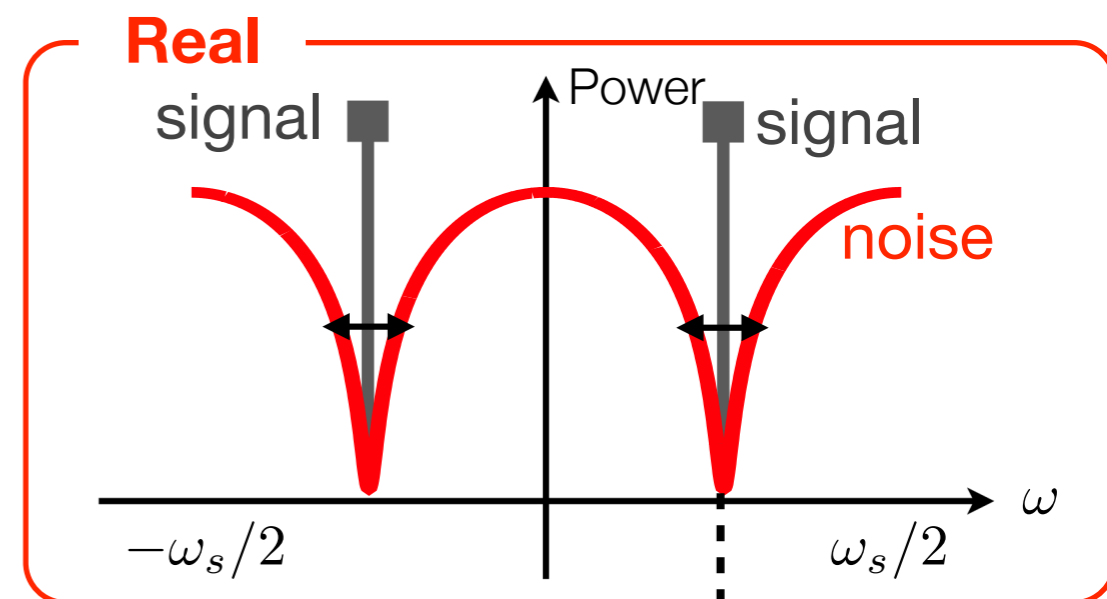
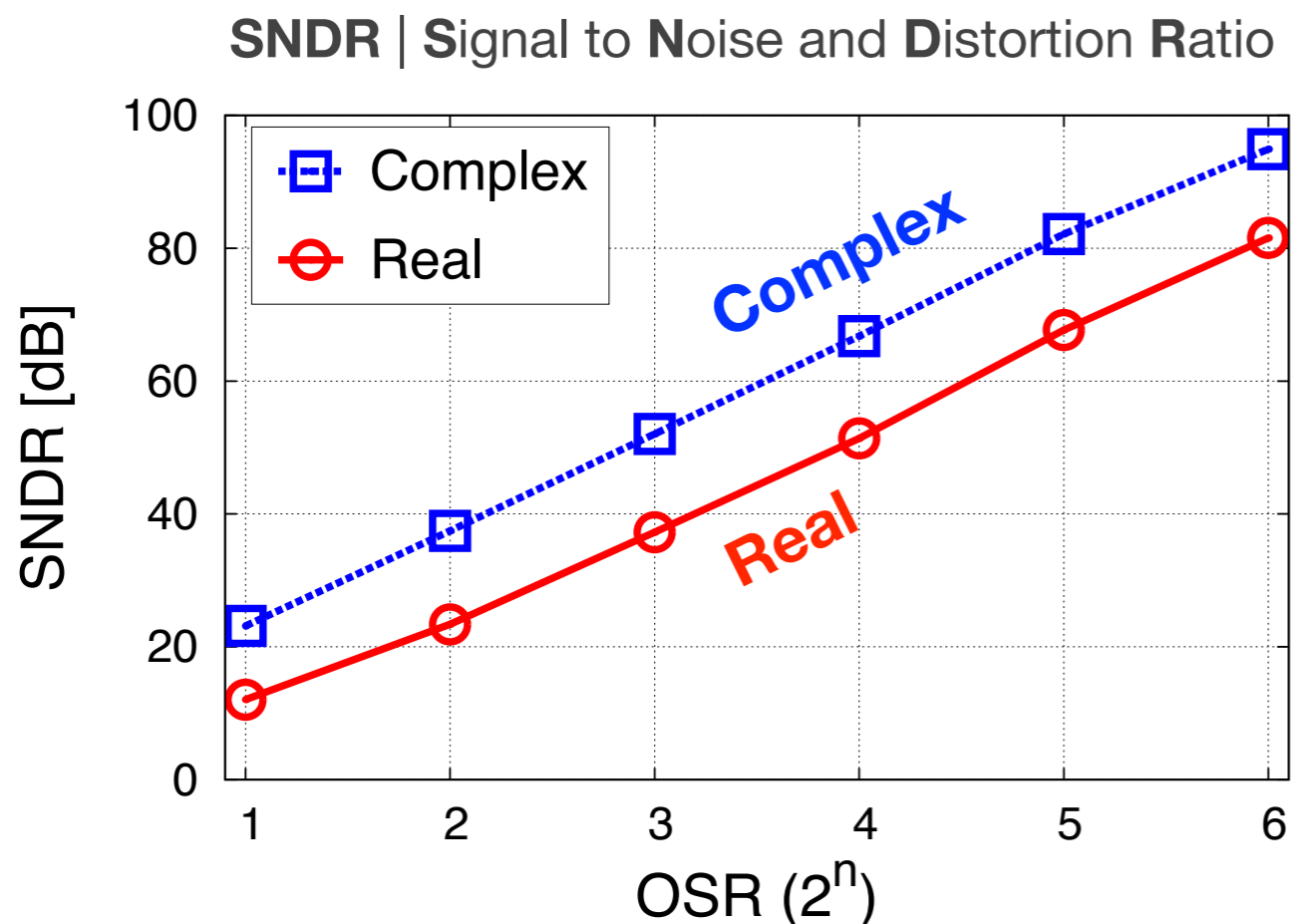


② デジタル手法 (2) ~複素信号処理~



信号帯域

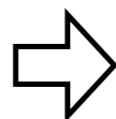
SNDRの比較 ~なぜ複素を用いるのか~



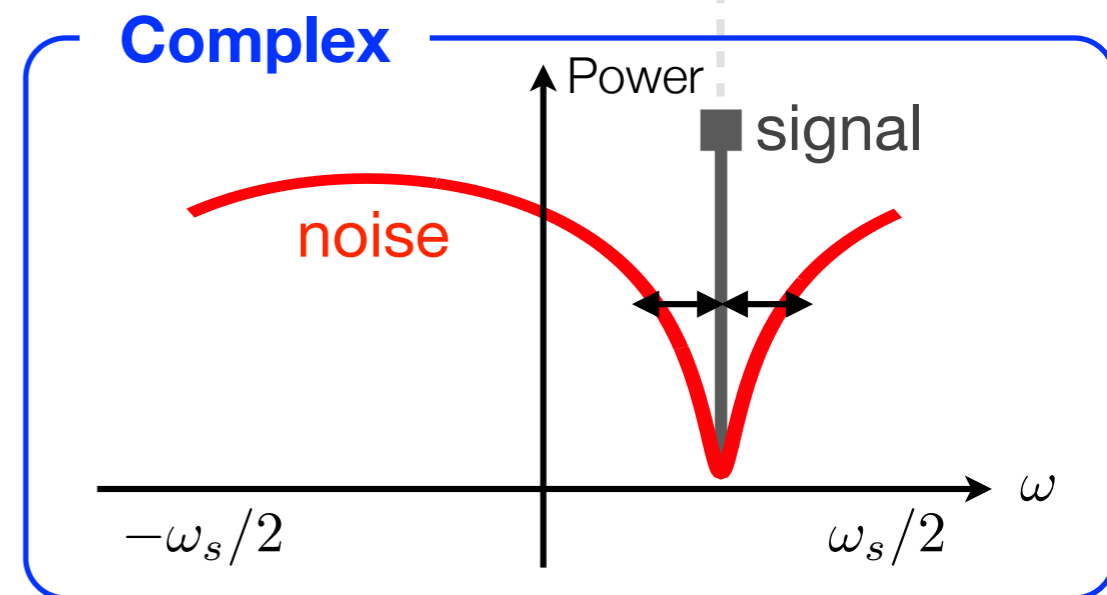
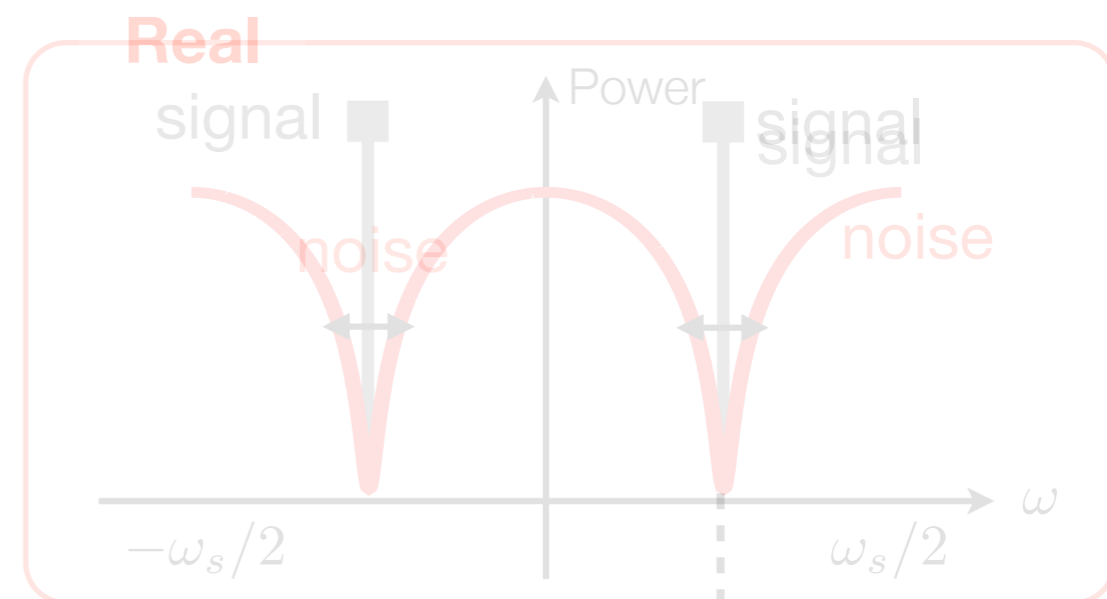
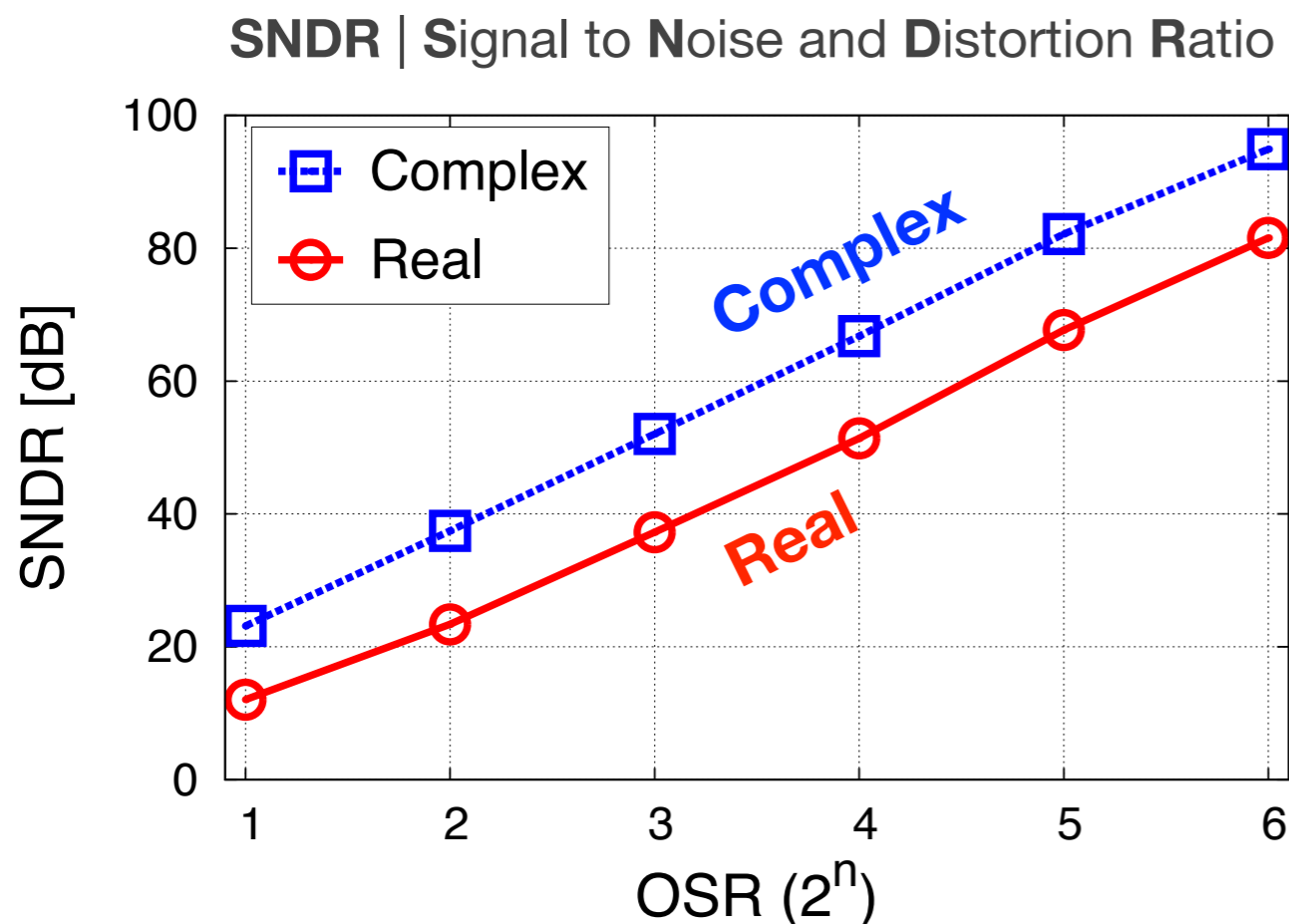
SNDR

20 dB

Complex > **Real**



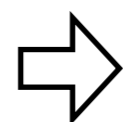
SNDRの比較 ~なぜ複素を用いるのか~



SNDR

20_{dB}**Complex**

>

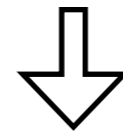
Real

高品質な I,Q 信号

複素信号とは

実信号

I_{in} , Q_{in}



複素信号

$I_{in} + jQ_{in}$

$j = \sqrt{-1}$

Complex signal processing is NOT complex. (K.Martin)

I,Q 信号生成

デジタルリッチ

DSP, DAC

+

$\Delta\Sigma$

+

Complex

||

低コスト, 高品質な信号生成

OUTLINE

▶ 研究背景

▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器

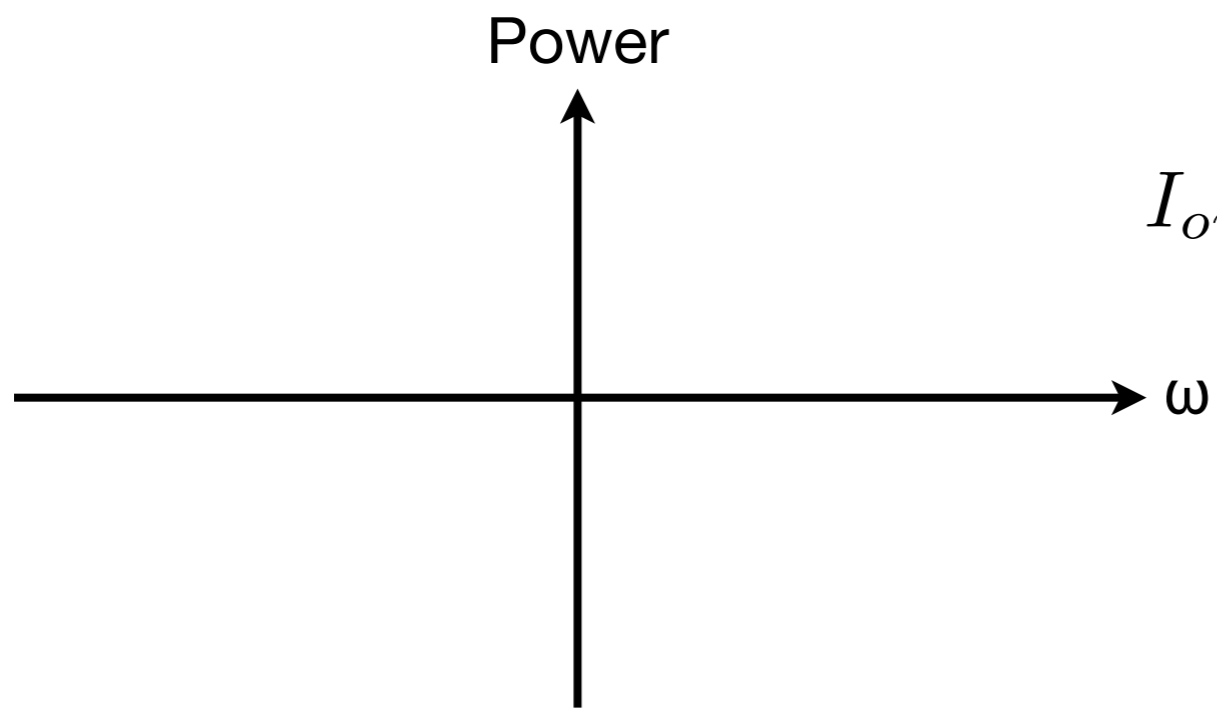
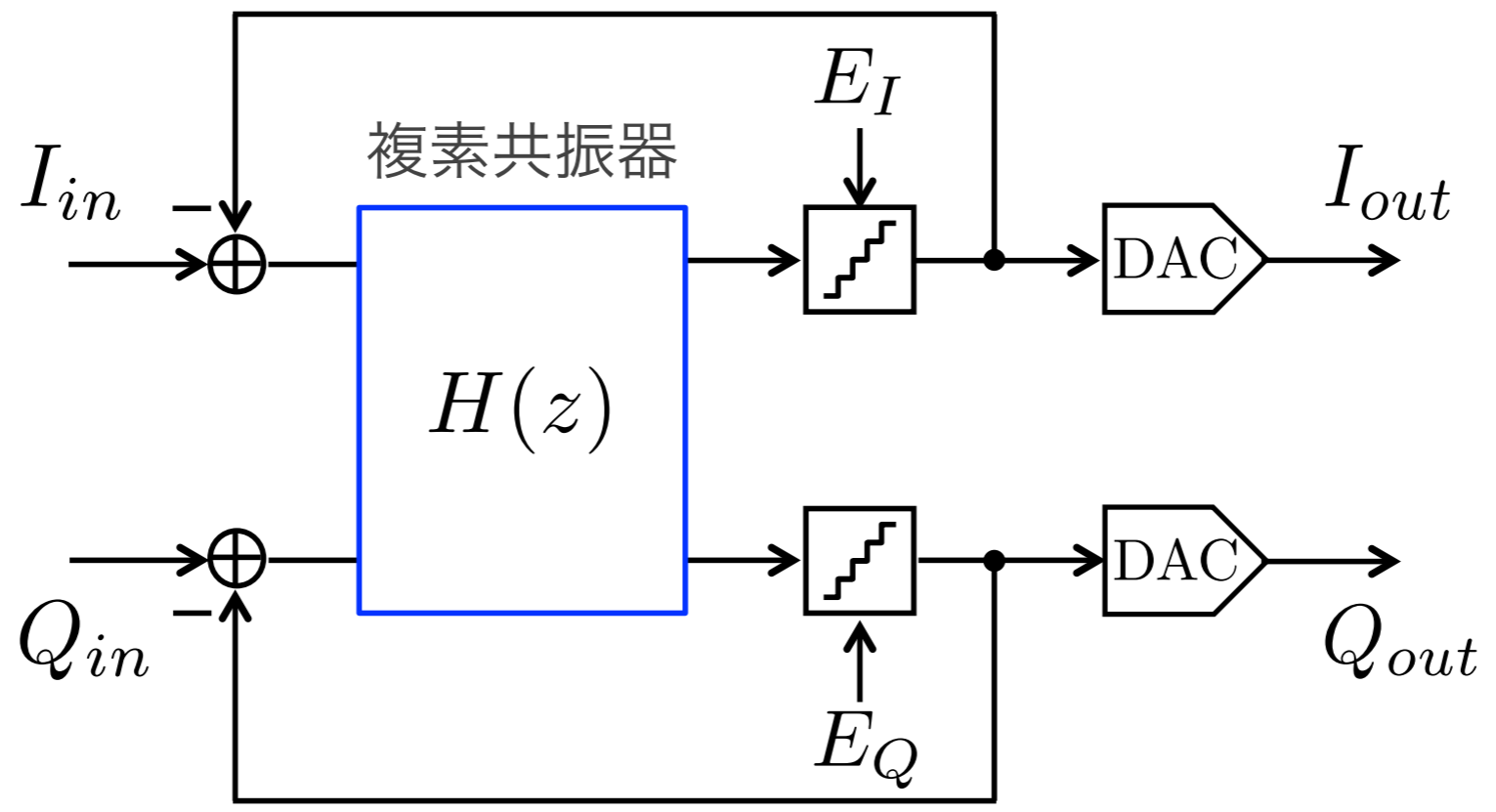
▶ DWA アルゴリズム

– 従来手法

– 提案手法

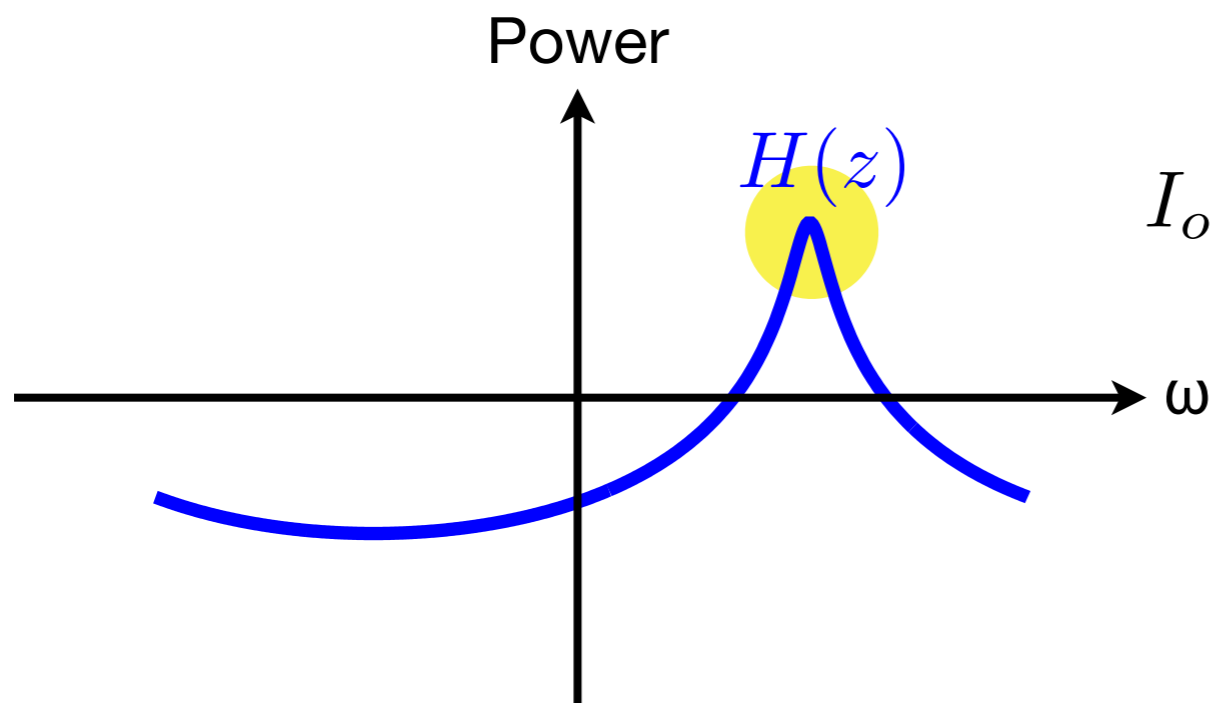
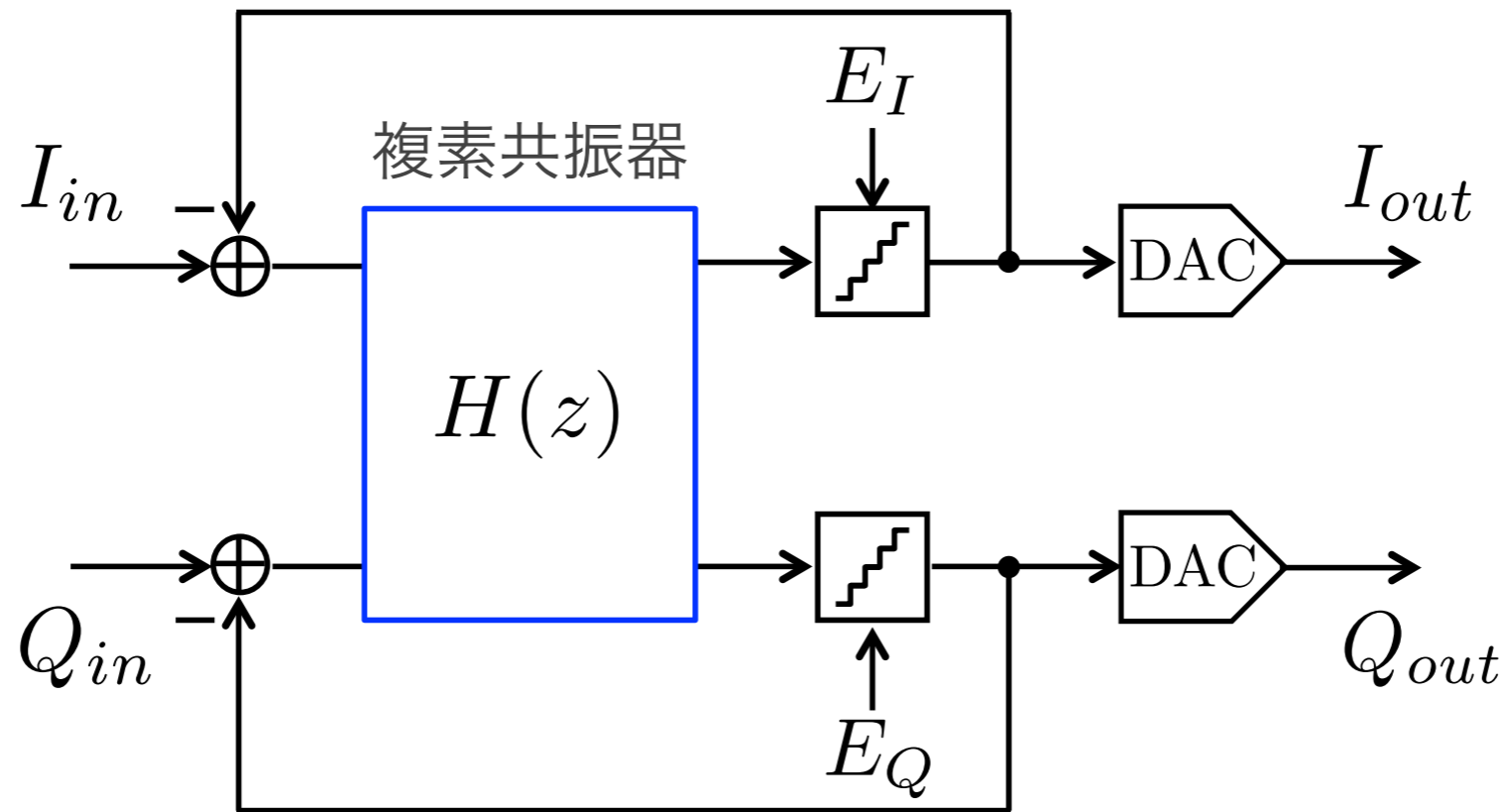
▶ まとめ

複素バンドパスノイズシェープの原理



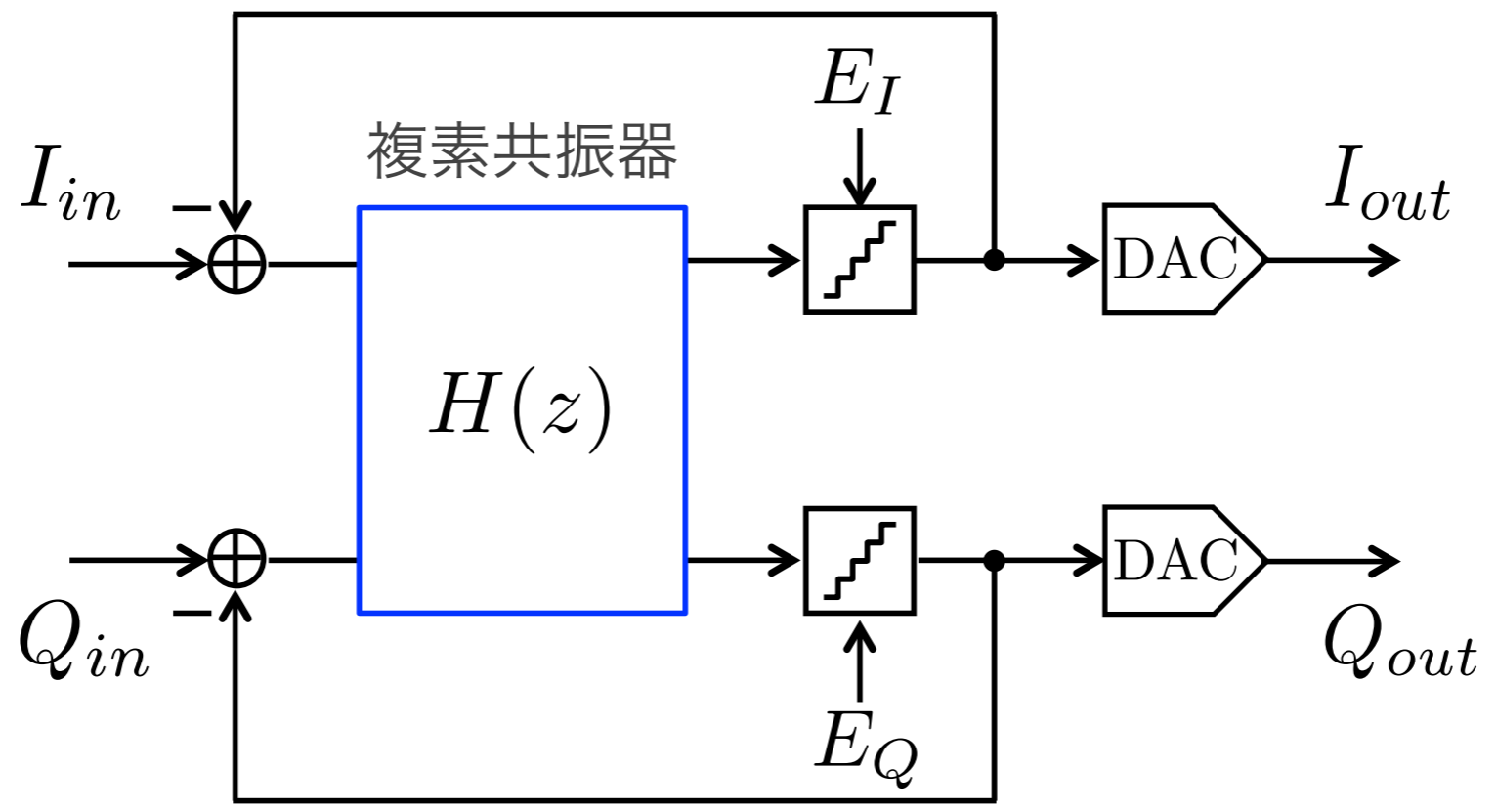
$$I_{out} + jQ_{out} = \frac{H(z)}{1 + H(z)} (I_{in} + jQ_{in}) + \frac{1}{1 + H(z)} (E_I + jE_Q)$$

複素バンドパスノイズシェープの原理

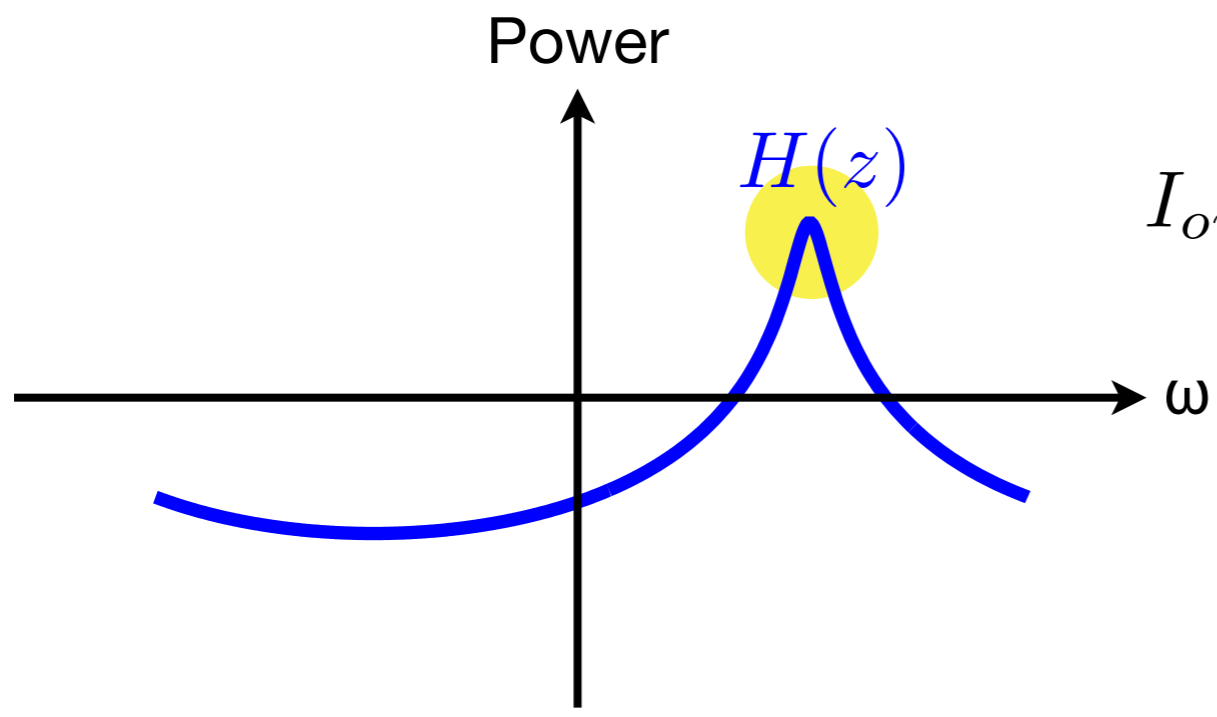


$$I_{out} + jQ_{out} = \frac{\hat{H}(z)}{1 + \hat{H}(z)} (I_{in} + jQ_{in}) + \frac{1}{1 + \hat{H}(z)} (E_I + jE_Q)$$

複素バンドパスノイズシェープの原理

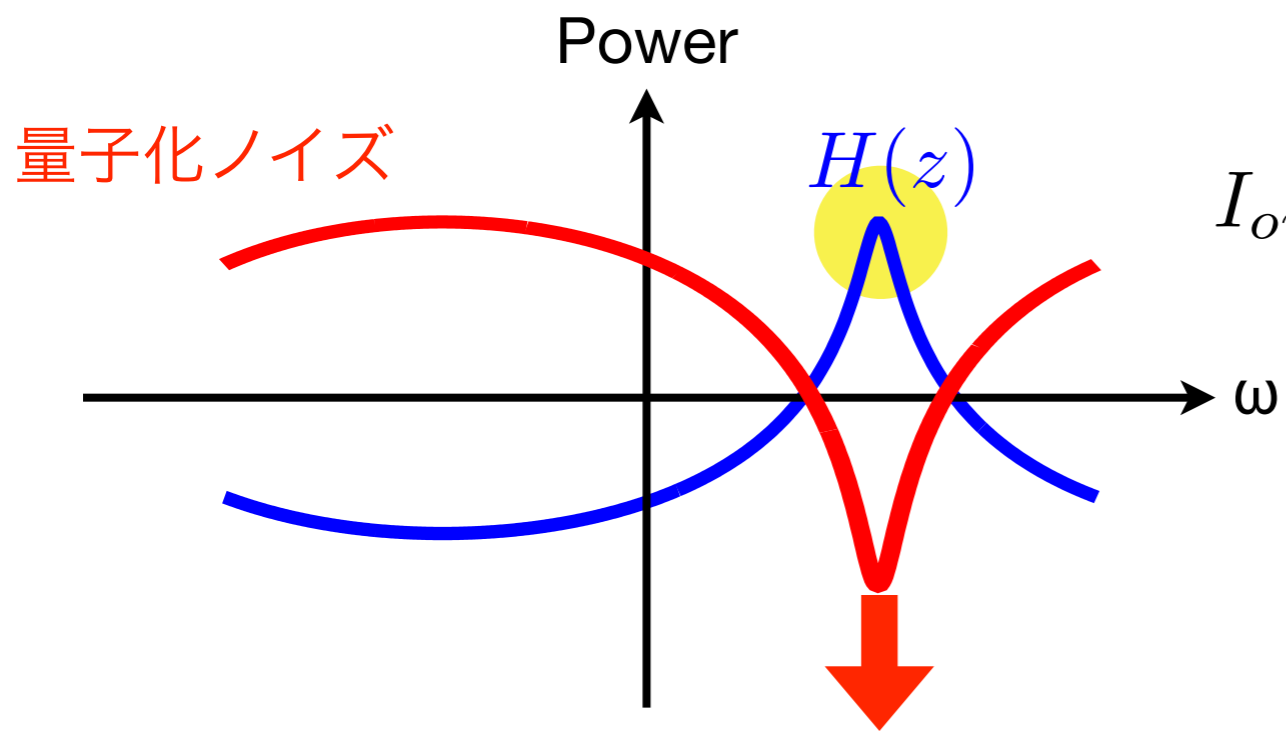
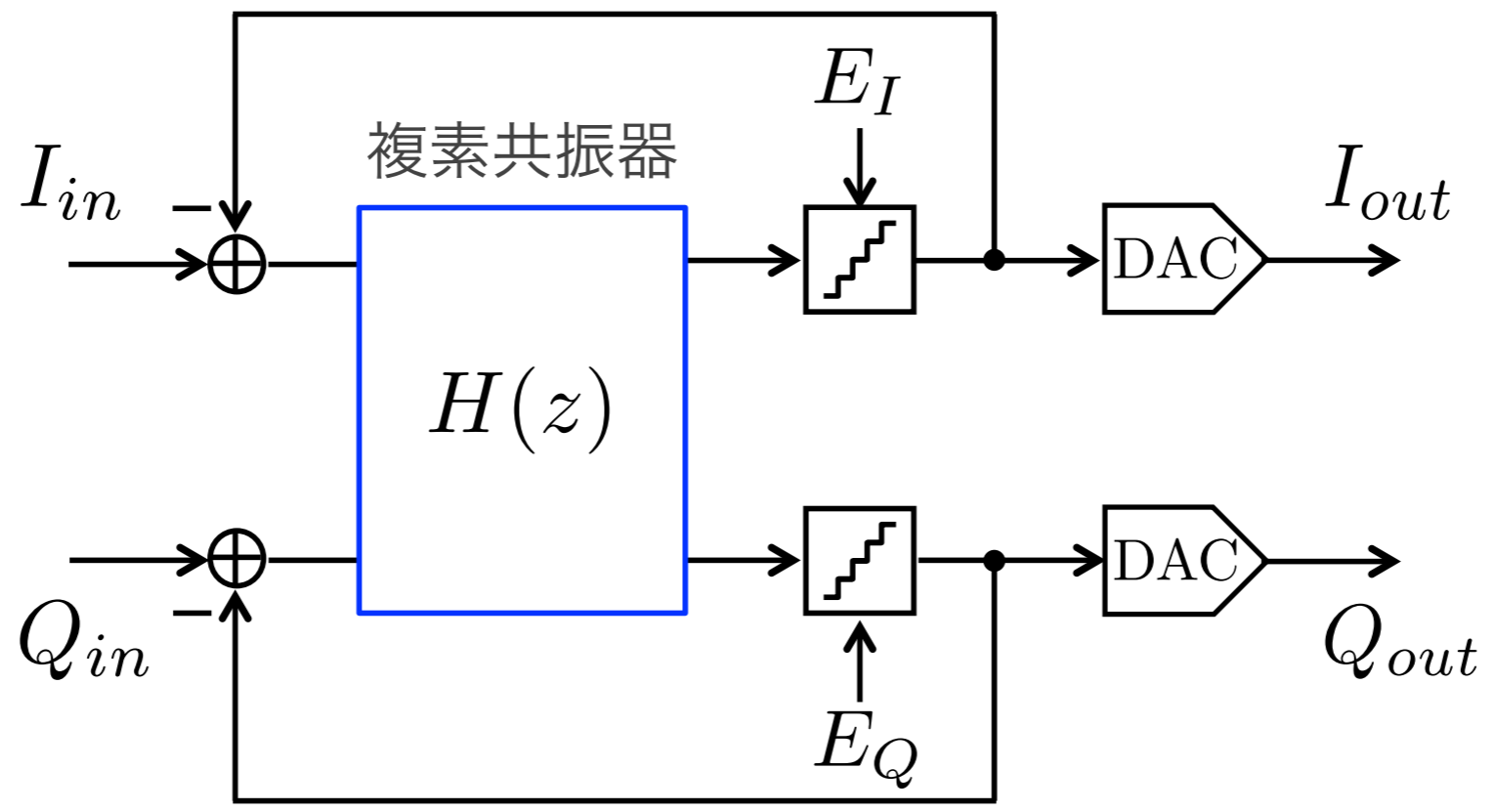


Signal Transfer Function = 1



$$I_{out} + jQ_{out} = \boxed{1} (I_{in} + jQ_{in}) + \frac{1}{1 + H(z)} (E_I + jE_Q)$$

複素バンドパスノイズシェープの原理

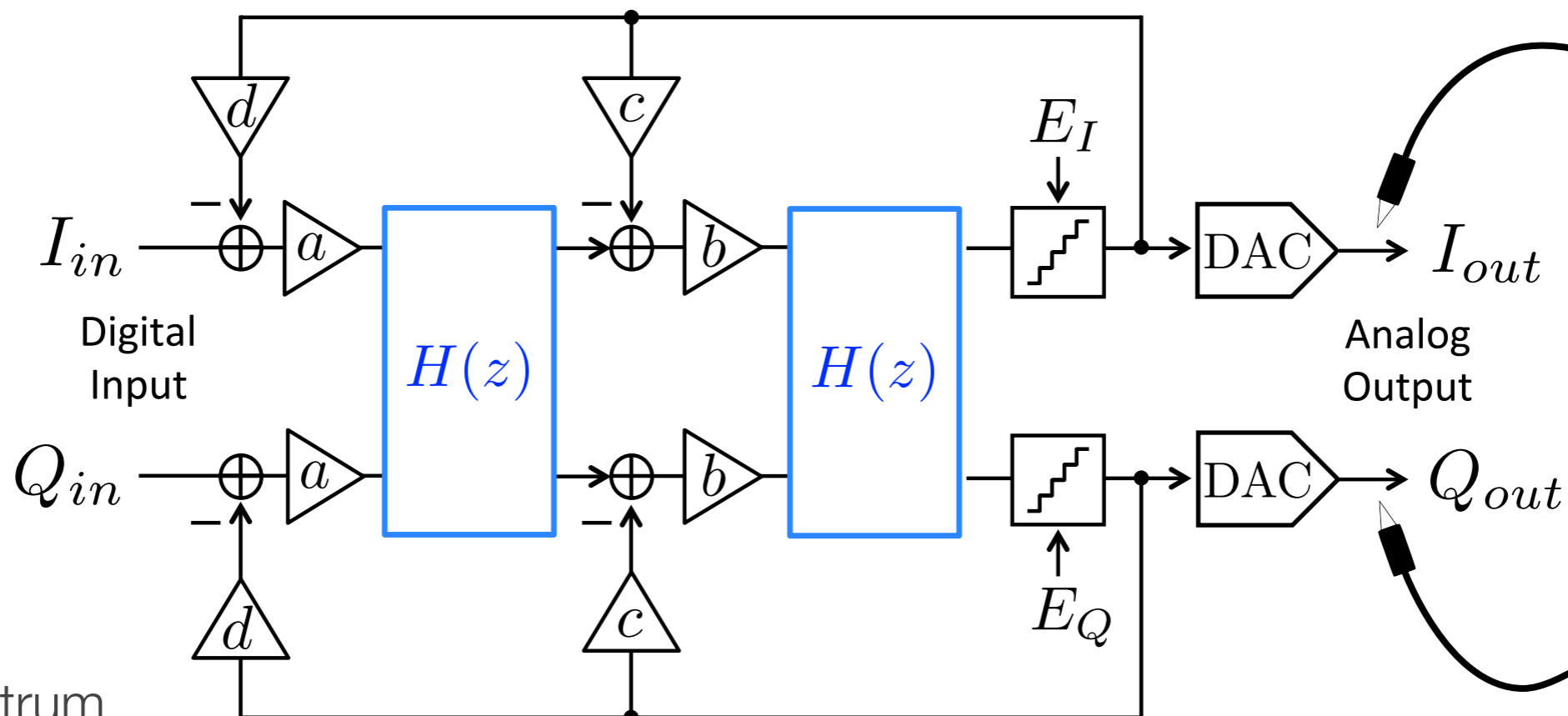


Signal Transfer Function = 1

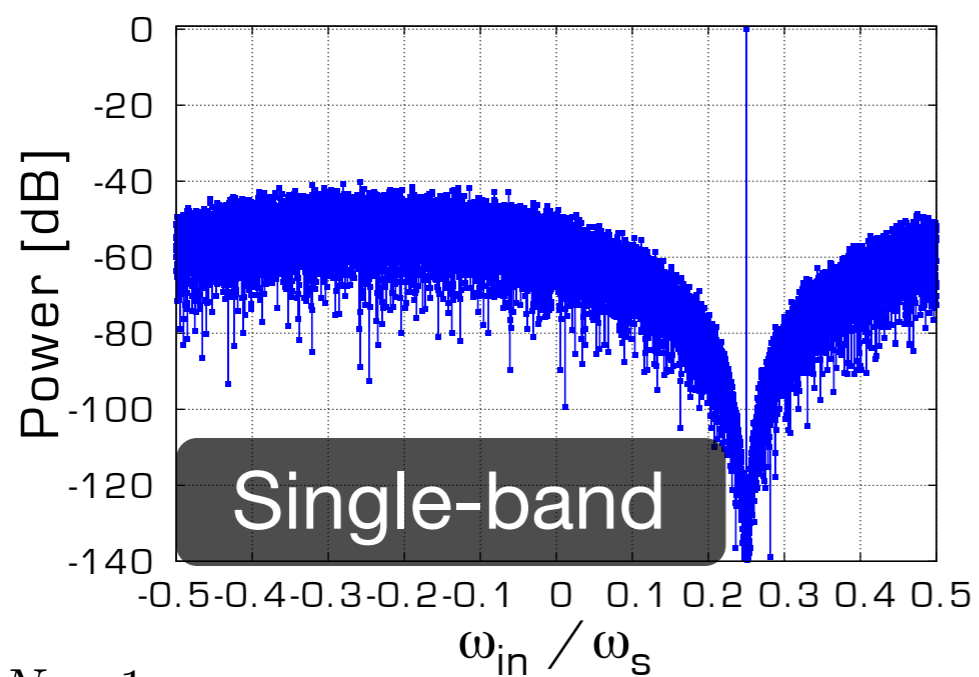
$$I_{out} + jQ_{out} = \boxed{1} (I_{in} + jQ_{in}) + \boxed{0} (E_I + jE_Q)$$

Noise Transfer Function = 0

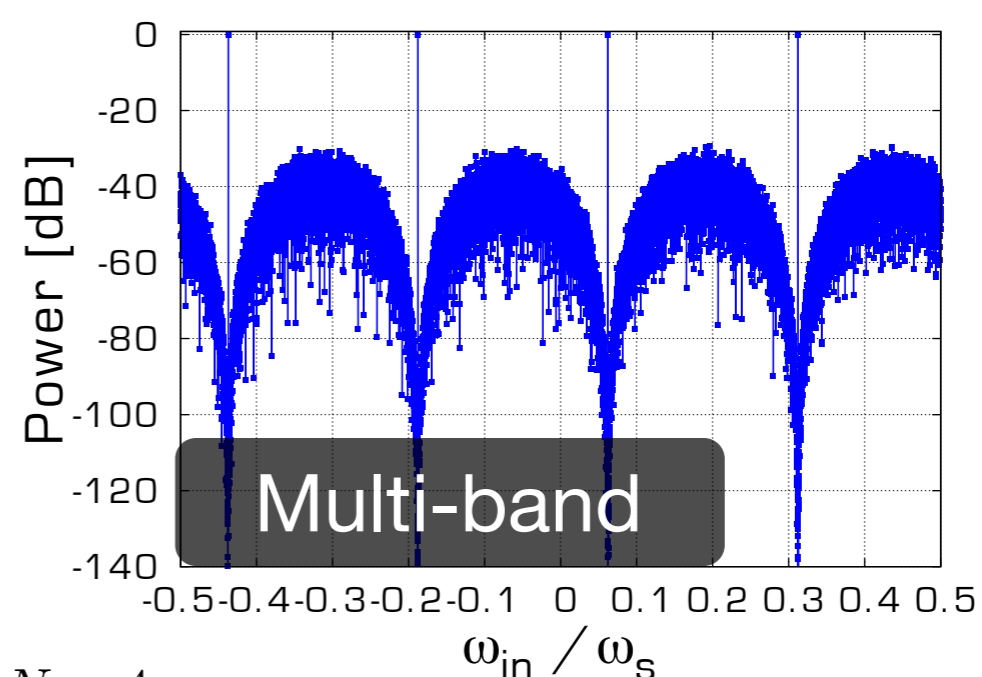
2次複素マルチバンドパスデルタシグマDAC



Output spectrum



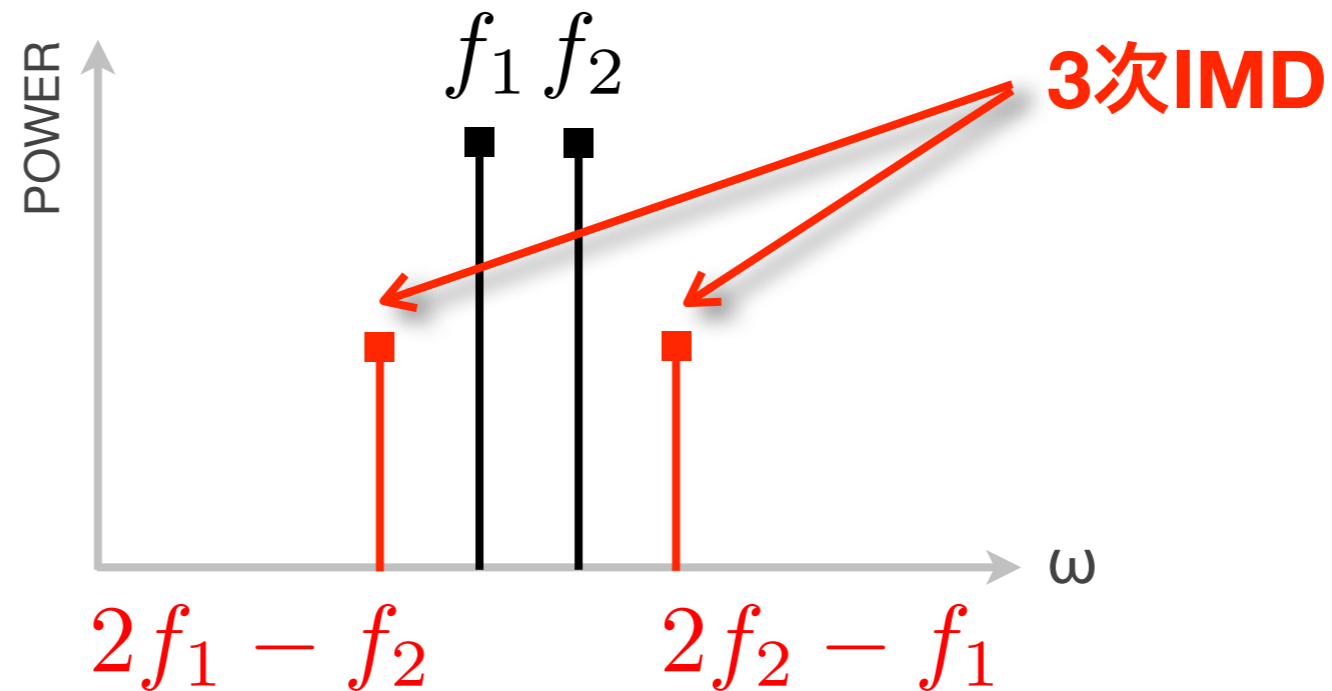
$N = 1$



$N = 4$

マルチトーン信号はなぜ必要か？ (1)

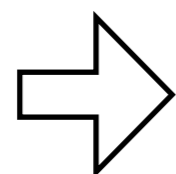
相互変調ひずみ (IMD) の測定



入力周波数 $f_1 \approx f_2$ のとき

3次IMD成分が信号帯域に入り込む

評価のために



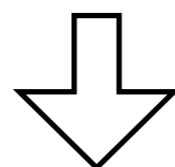
高精度な2トーン信号が必要

マルチトーン信号はなぜ必要か？ (2)

線形性テスト

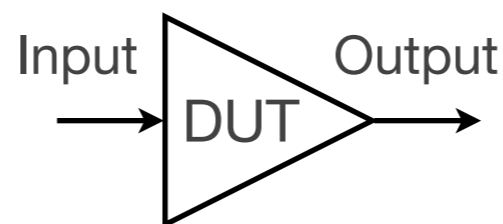
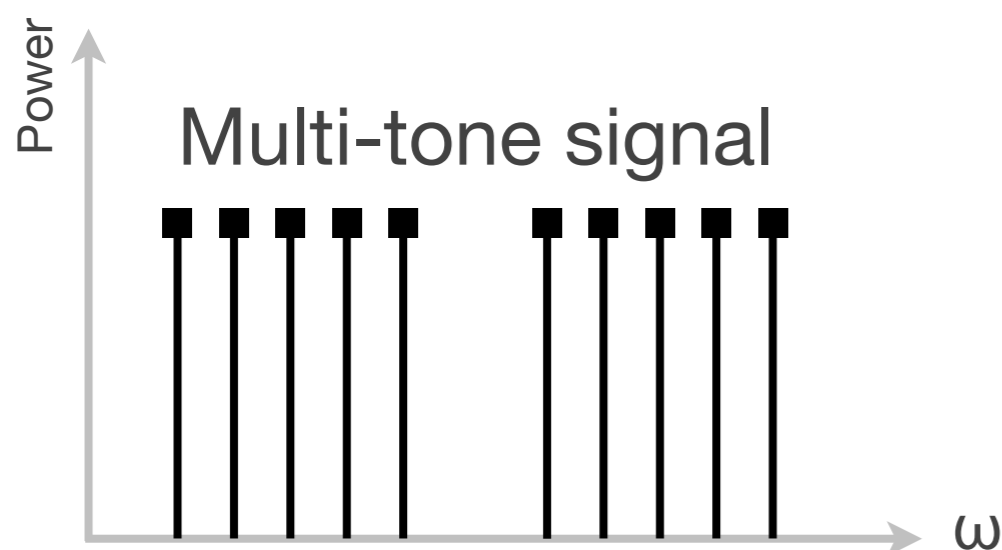
- ✓ ミキサ
- ✓ Up/Down コンバータ
- ✓ 無線通信システム

など

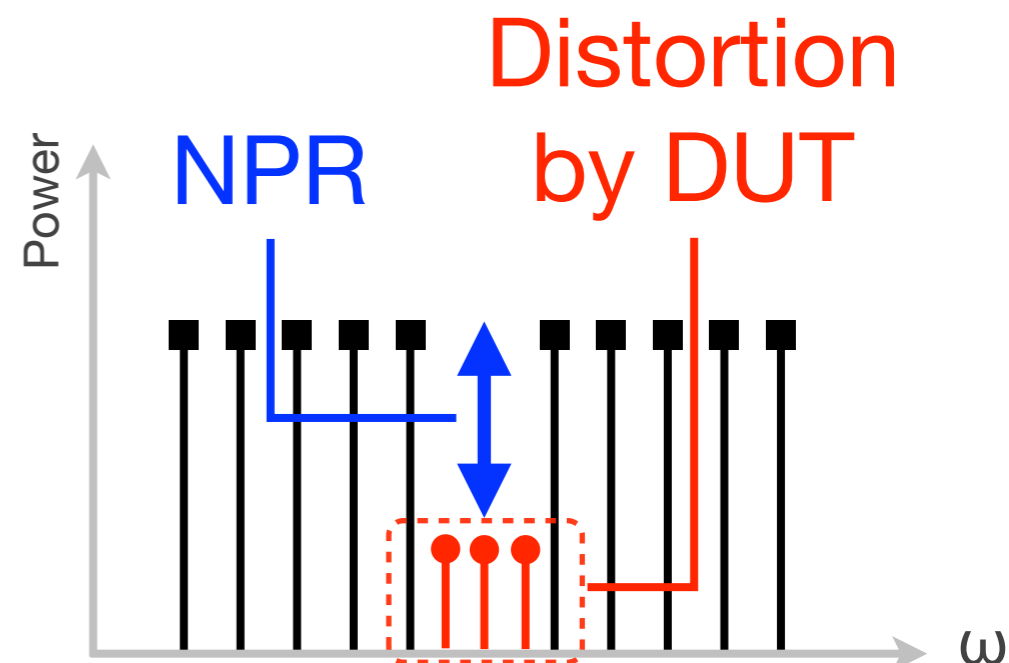


性能指標

Noise Power Ratio (NPR)



DUT : Device Under Test



マルチトーン信号はなぜ必要か？ (2)

線形性テスト

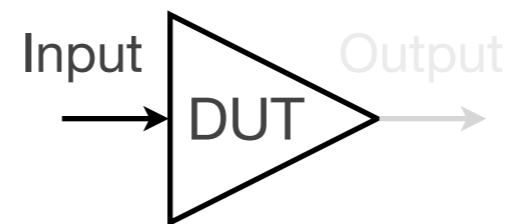
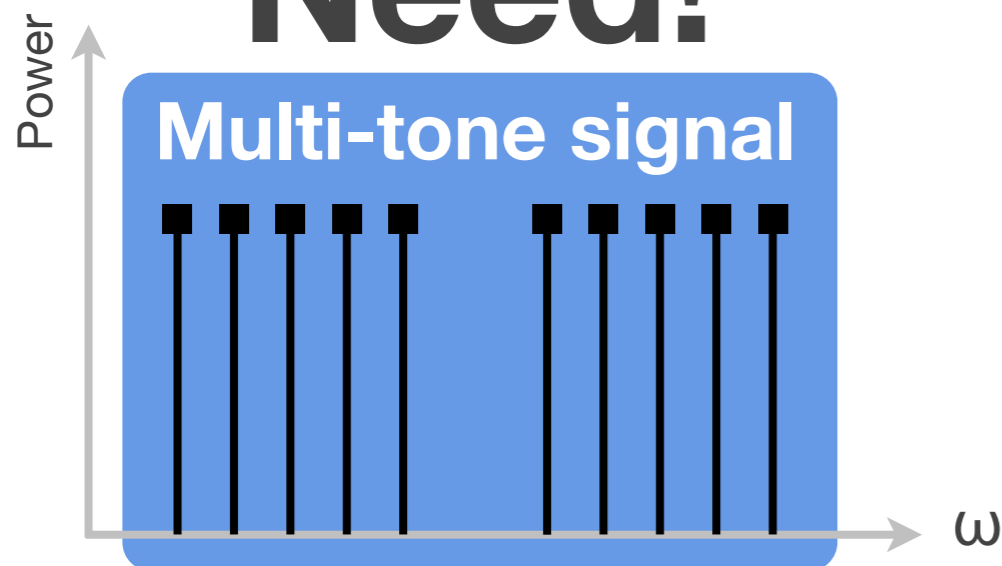
- ✓ ミキサ
- ✓ Up/Down コンバータ
- ✓ 無線通信システム

など

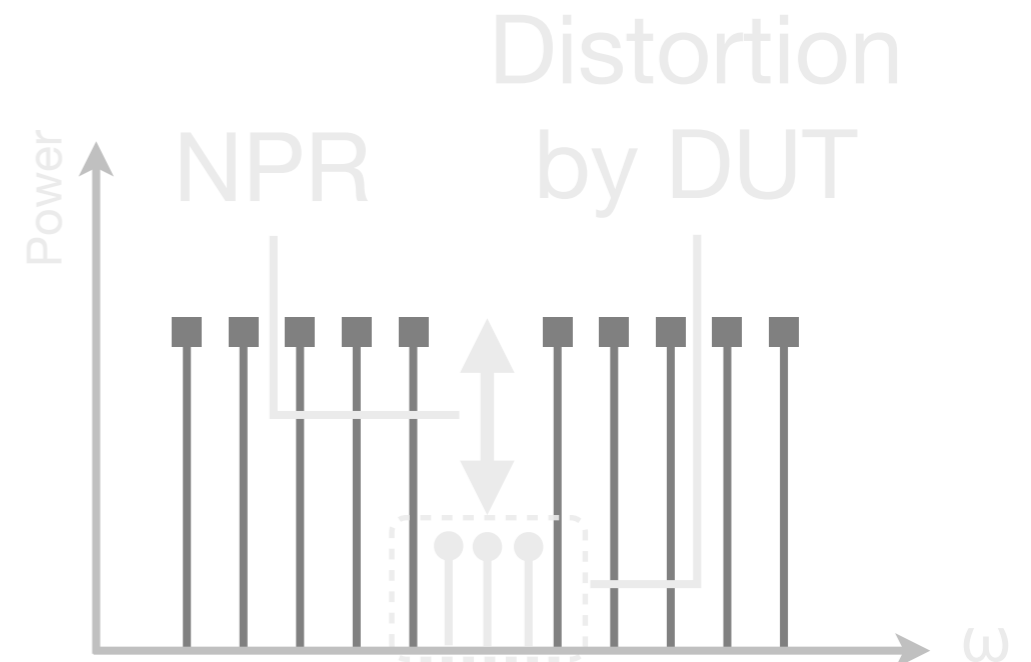


Noise Power Ratio (NPR)

Need!

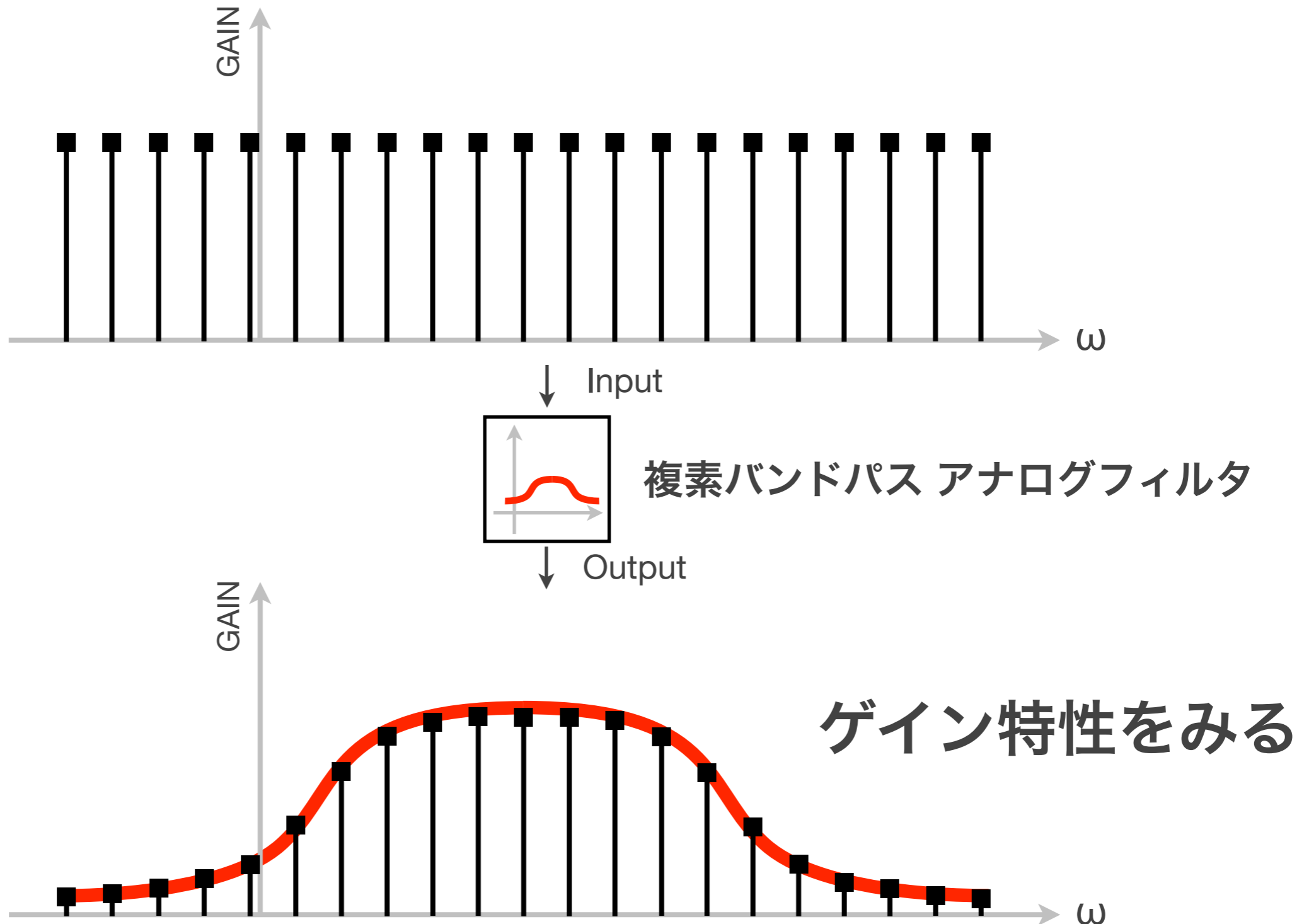


DUT : Device Under Test

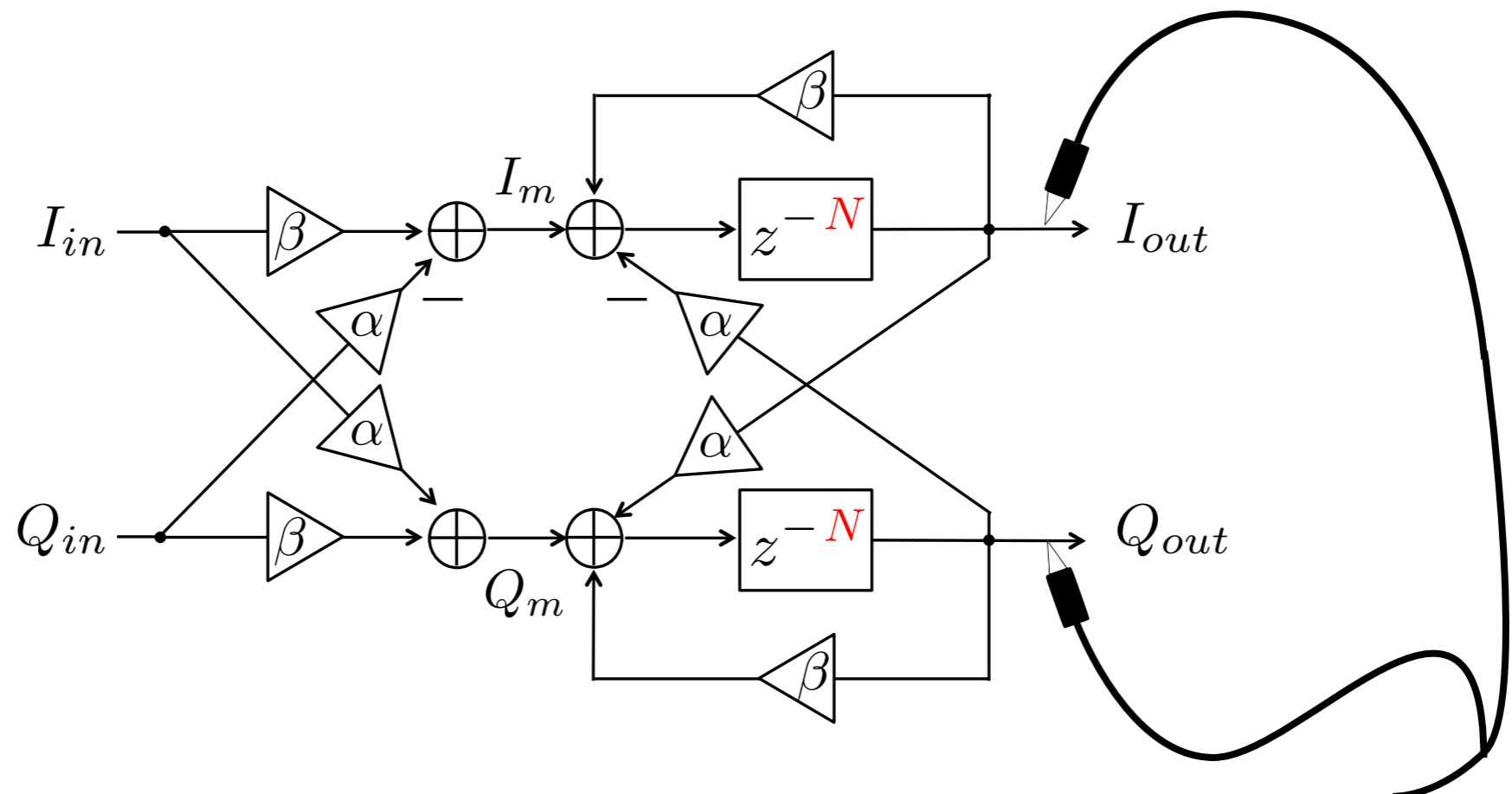


マルチトーン信号はなぜ必要か？ (3)

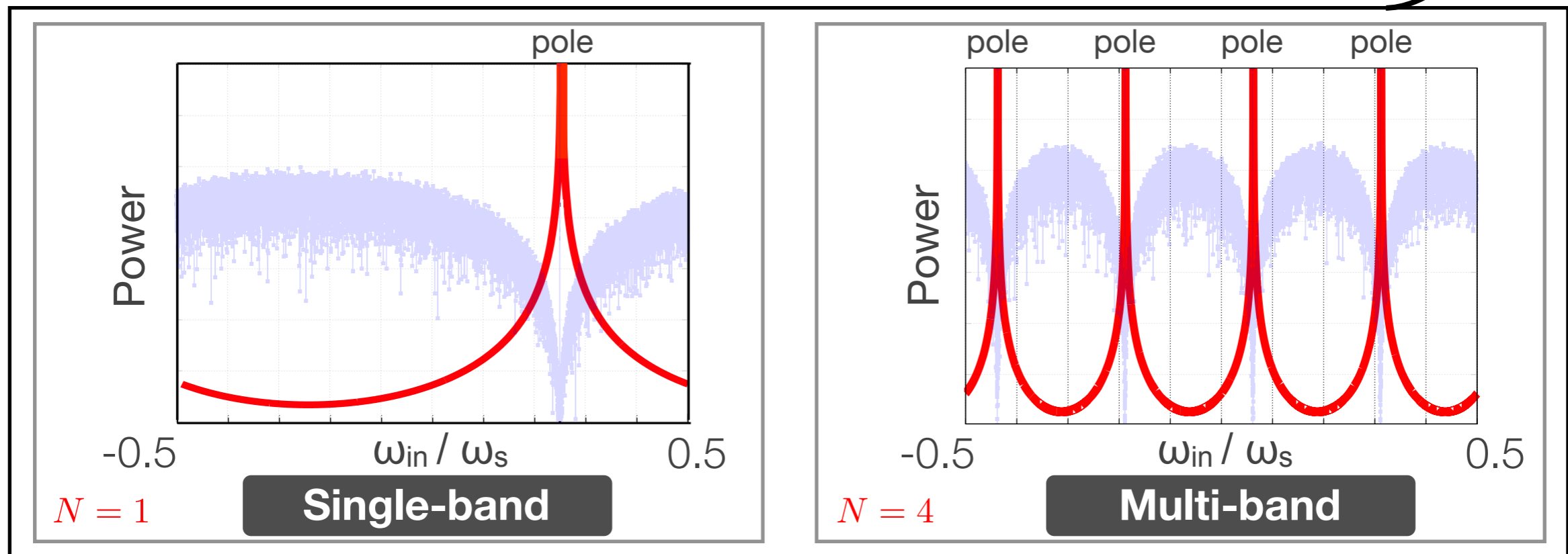
アナログフィルタのテスト



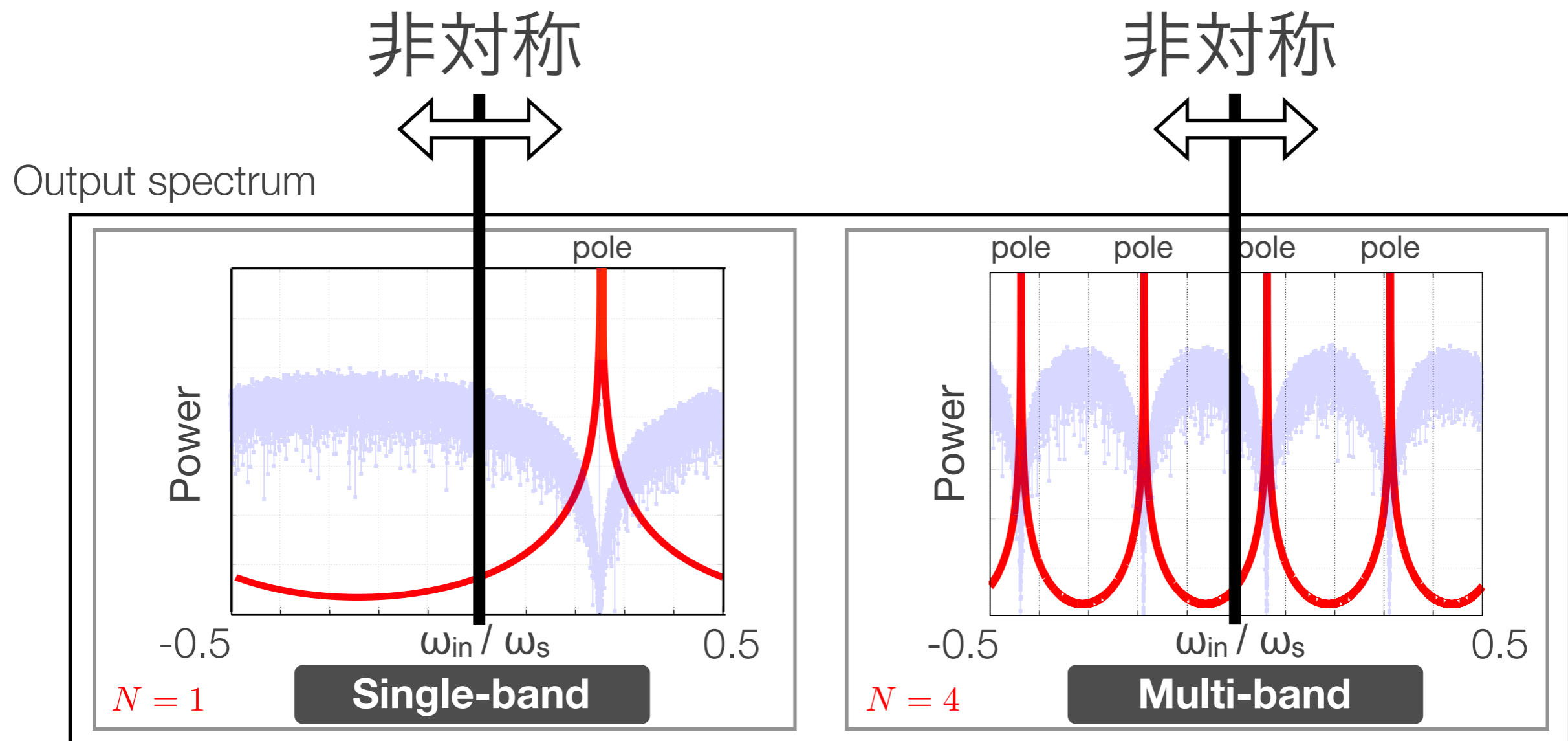
複素共振器 in $\Delta\Sigma$ 變調器



Output spectrum



複素共振器 in $\Delta\Sigma$ 変調器



OUTLINE

▶ 研究背景

▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器

▶ DWA アルゴリズム

– 従来手法

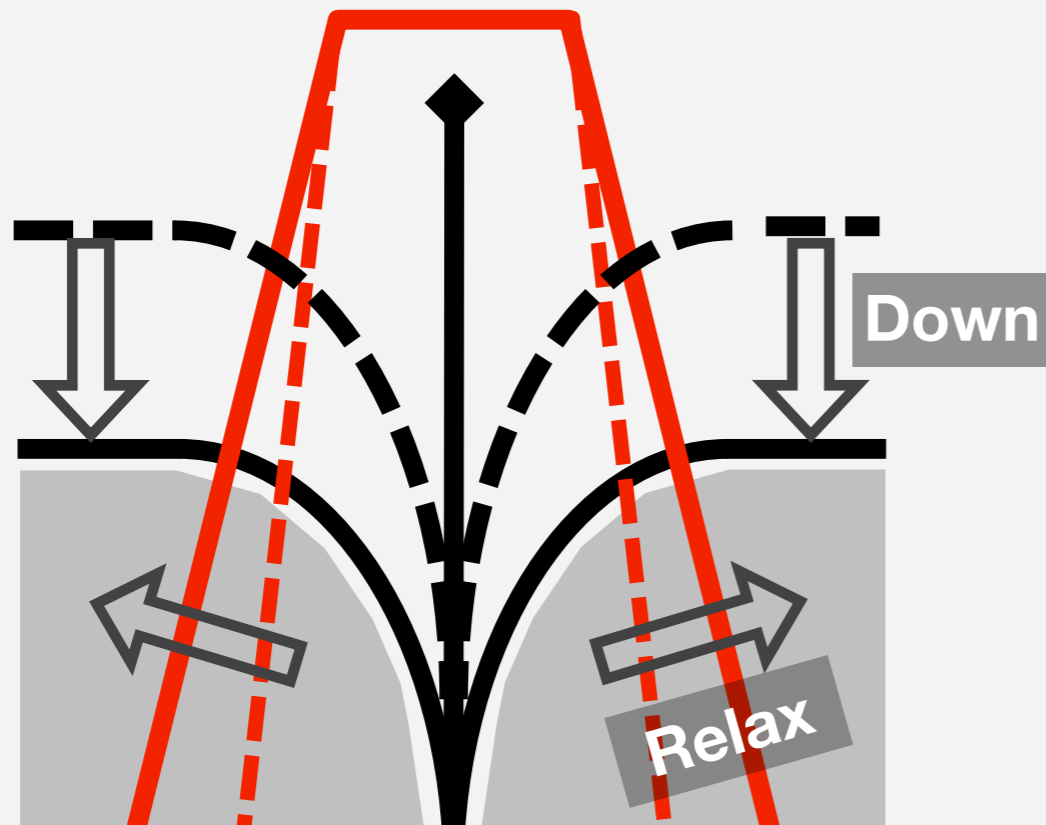
– 提案手法

▶ まとめ

マルチビット DA 変調器

1ビット → マルチビット DA 変調器 (2~3bit)

量子化ノイズの減少 😊

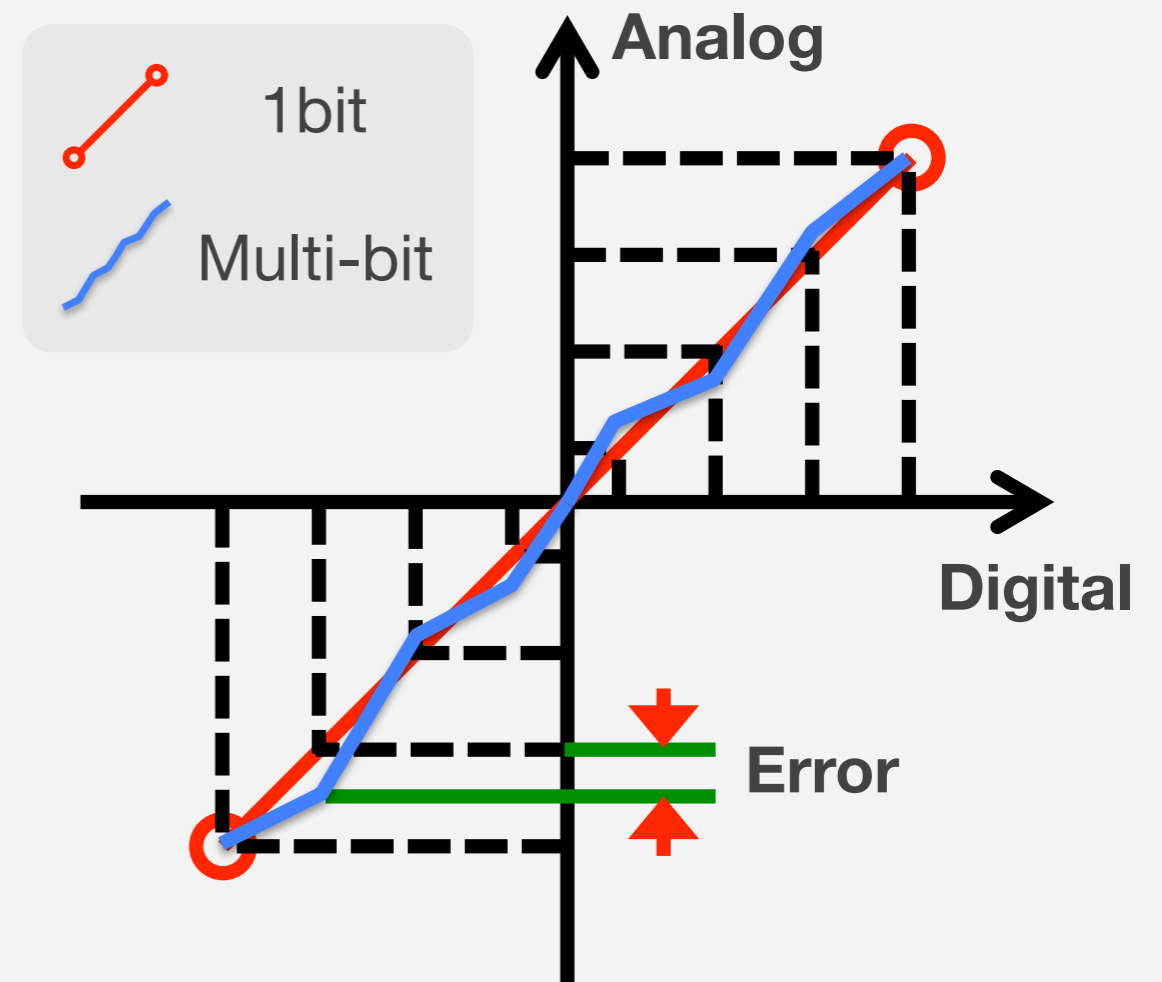
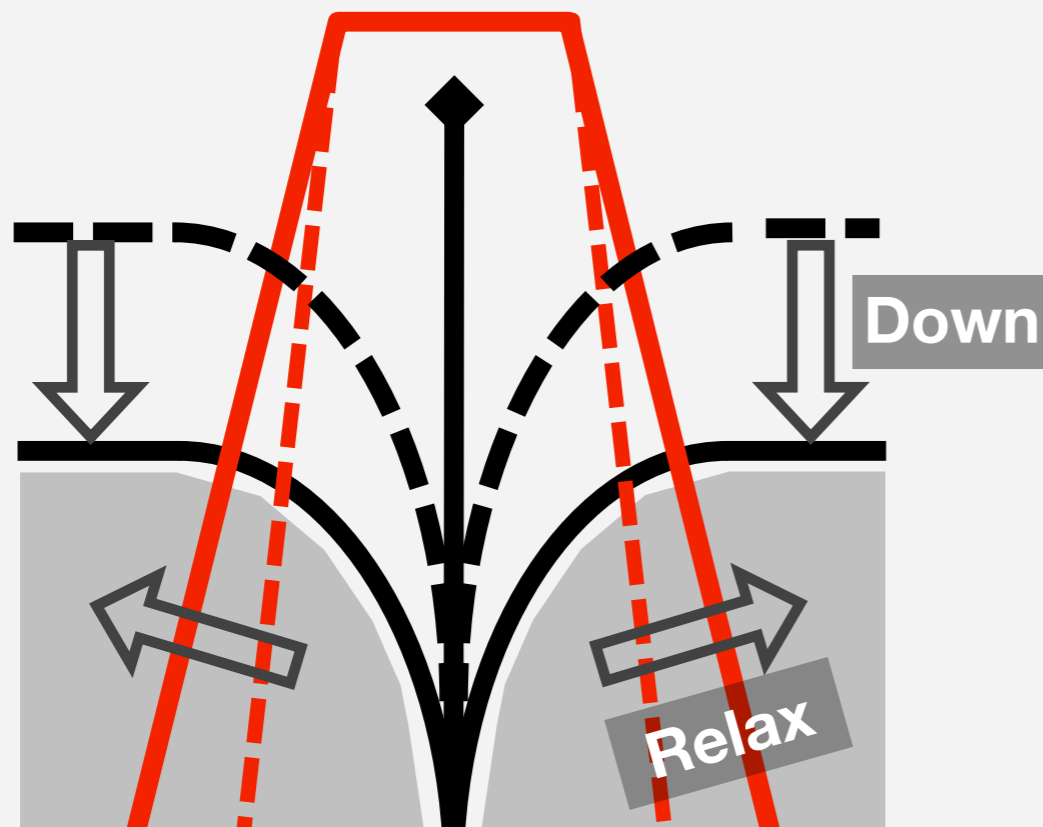


マルチビット DA 変調器

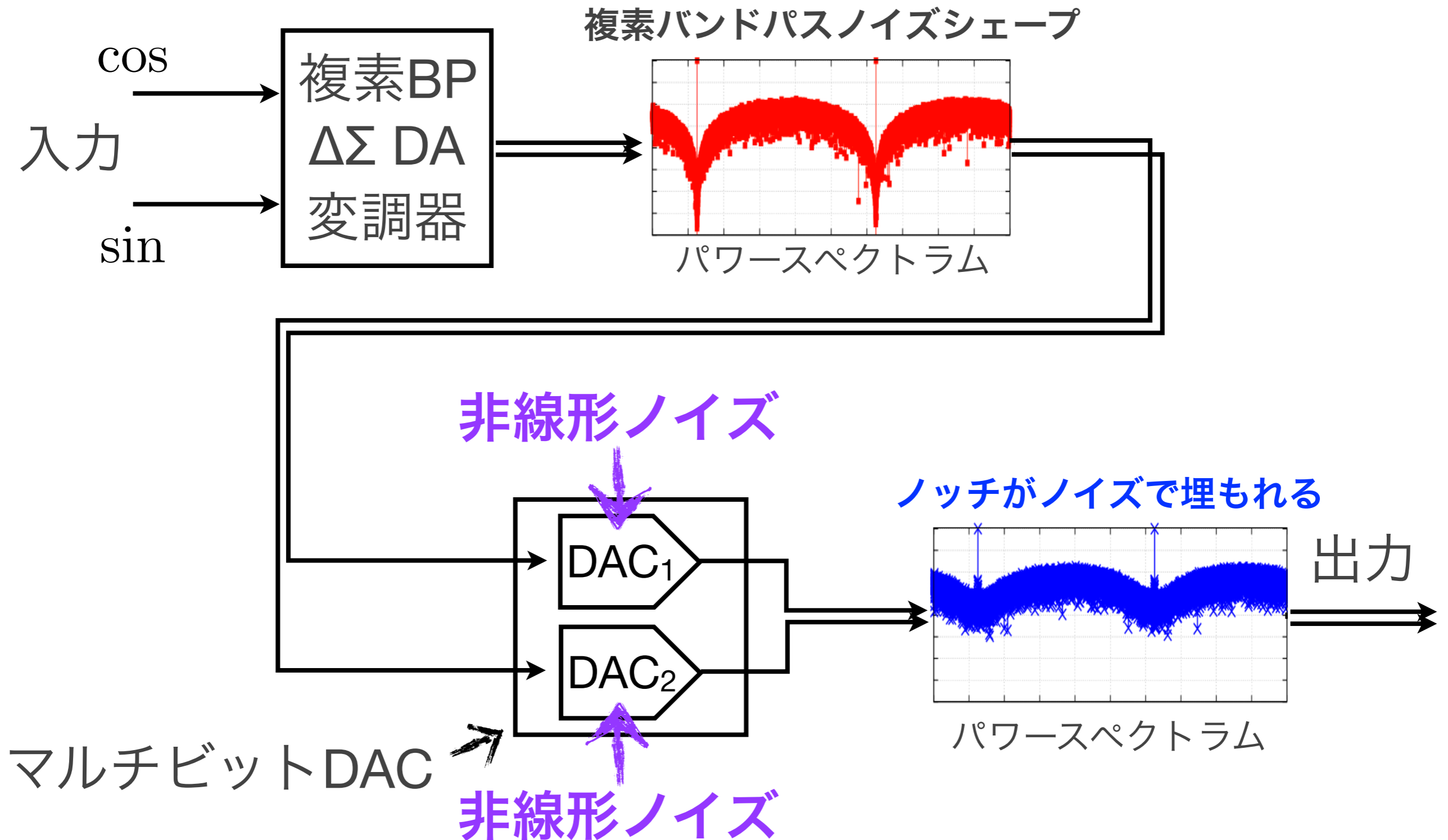
1ビット → マルチビット DA 変調器 (2~3bit)

量子化ノイズの減少 😊

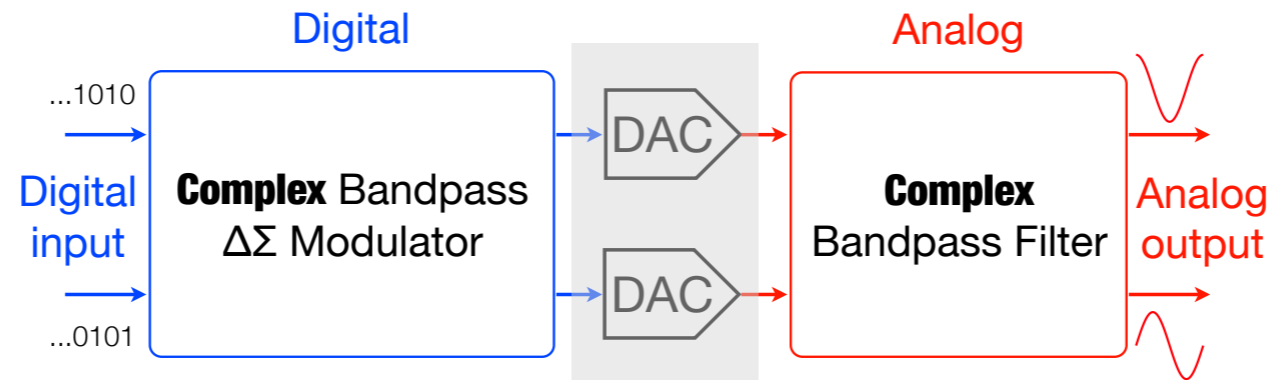
線形性の劣化 😞



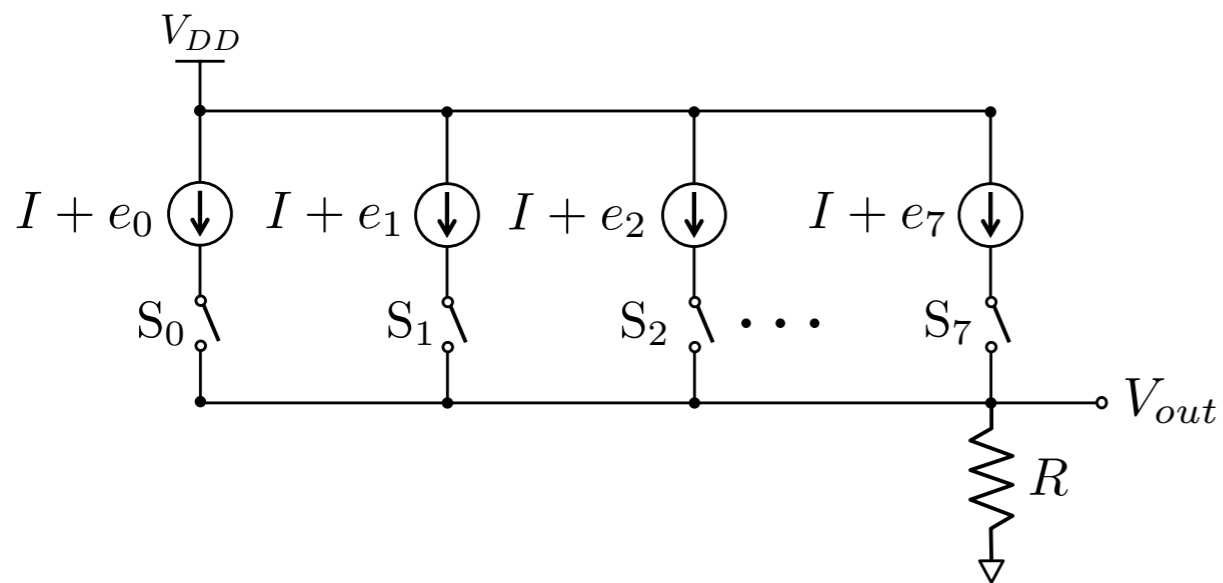
SNDR低下のイメージ



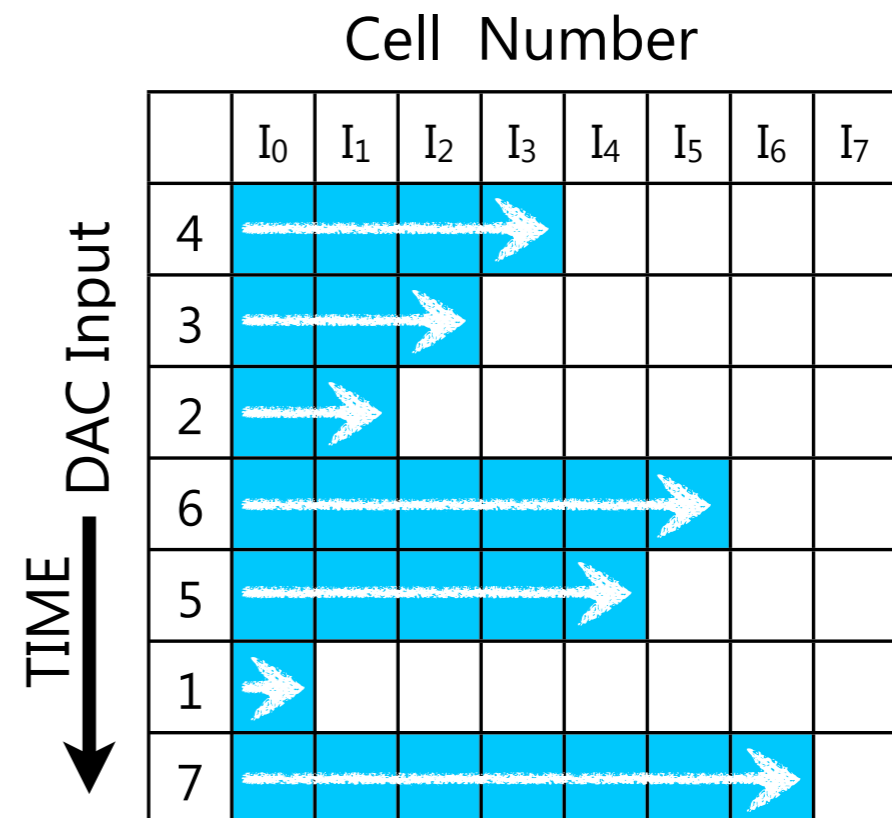
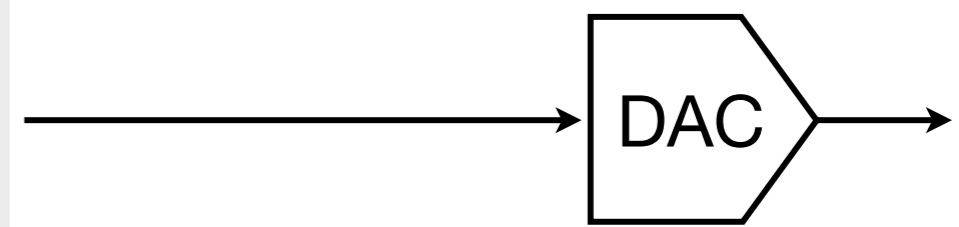
非線形ノイズはなぜ生じるのか



通常の unary DAC



e_i : 電流セルのばらつき

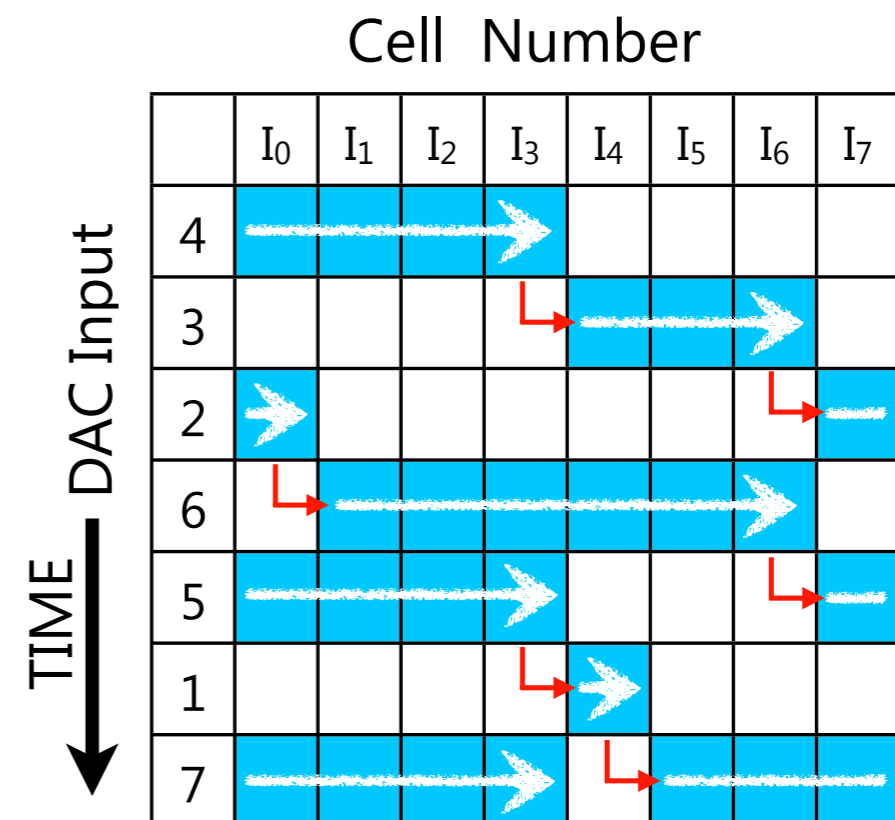
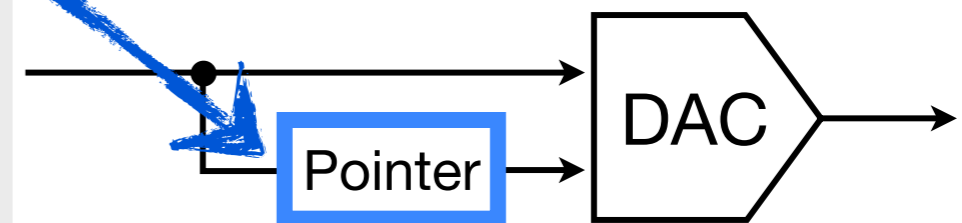
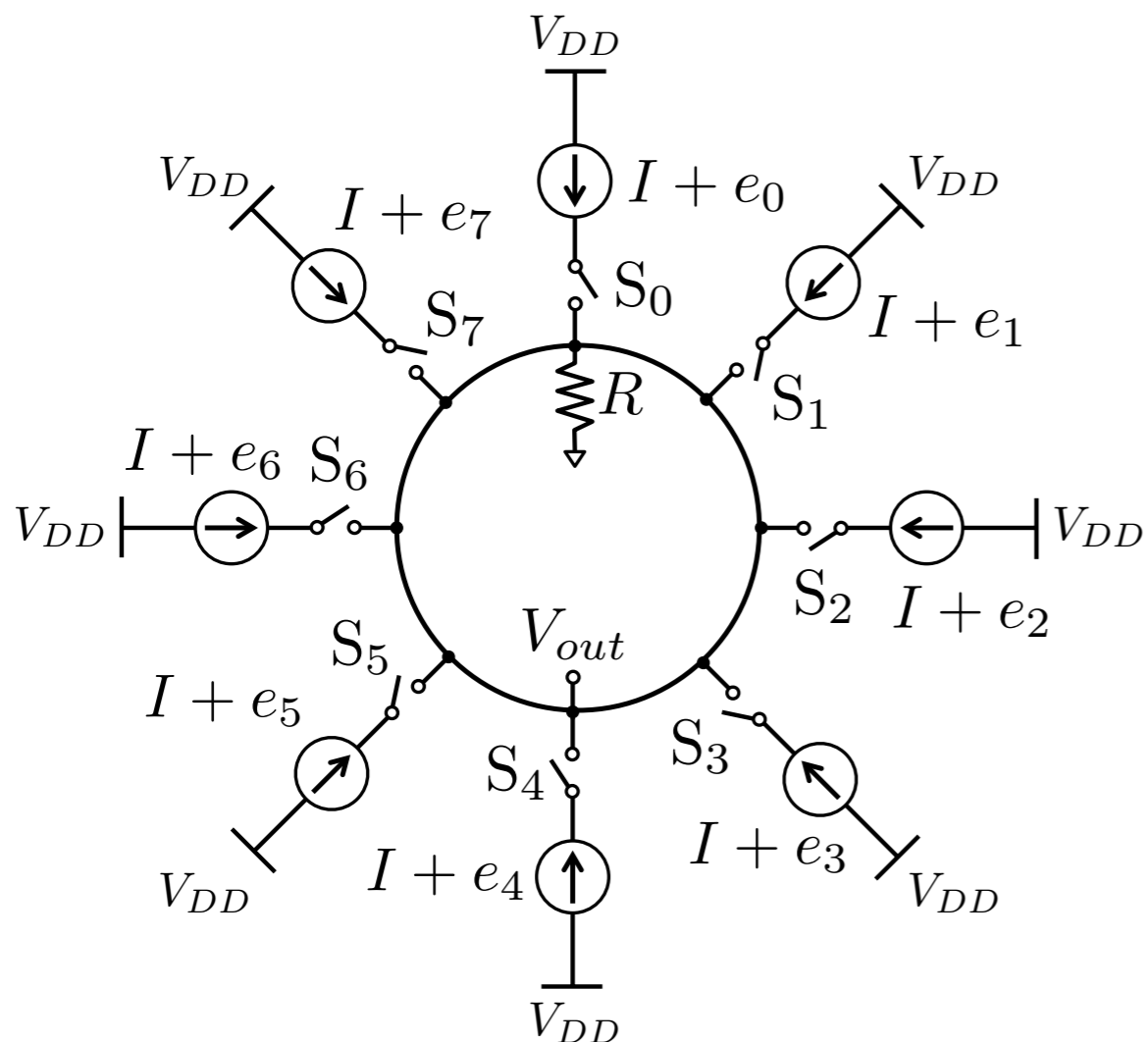


DWAアルゴリズム

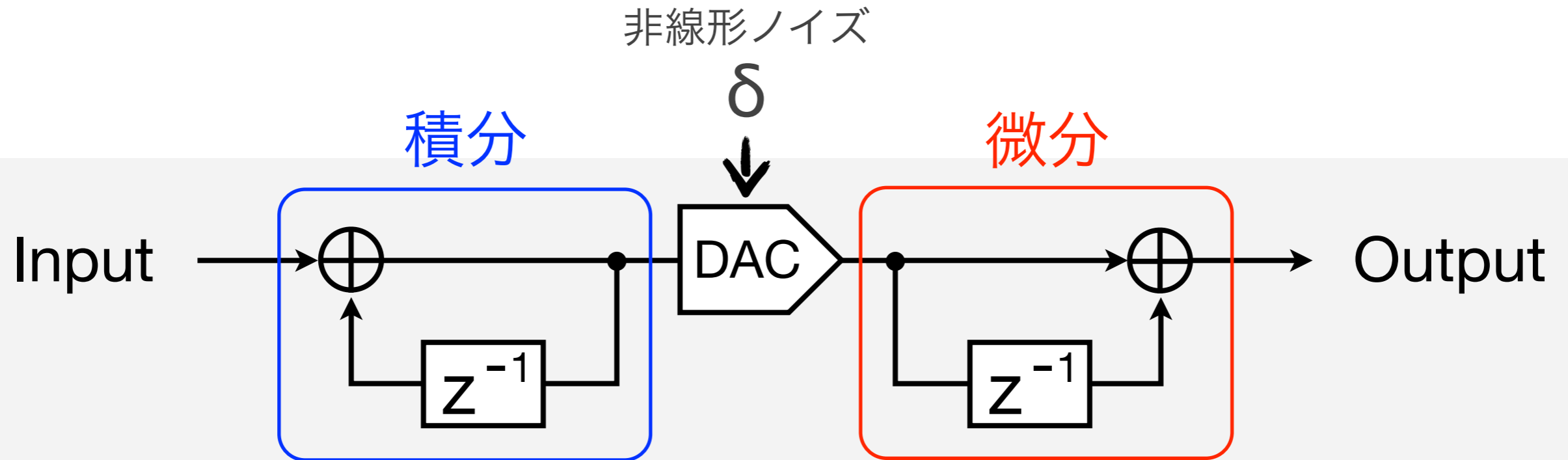
次のセルのスタート地点を記憶

DWA* DAC

*Data Weighted Averaging | DSPアルゴリズムで選択するセルを制御

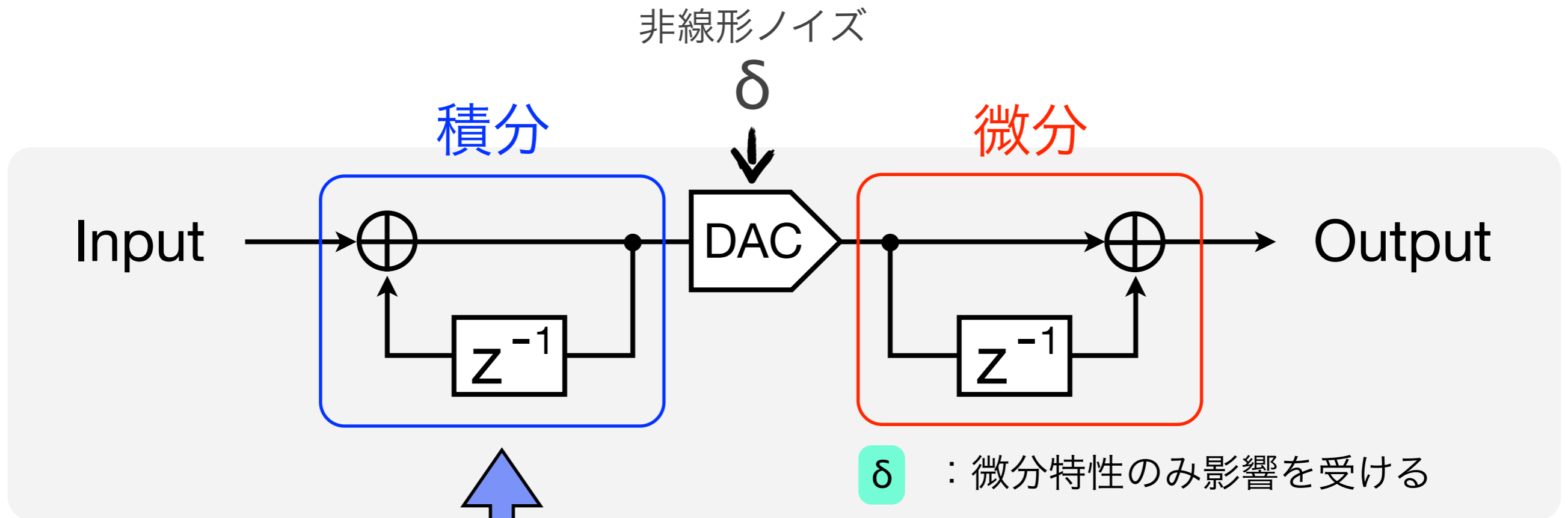


DWAの原理 ~DWA = $\Delta\Sigma$ ~



δ : 微分特性のみ影響を受ける

DWAの原理 ~DWA = $\Delta\Sigma$ ~

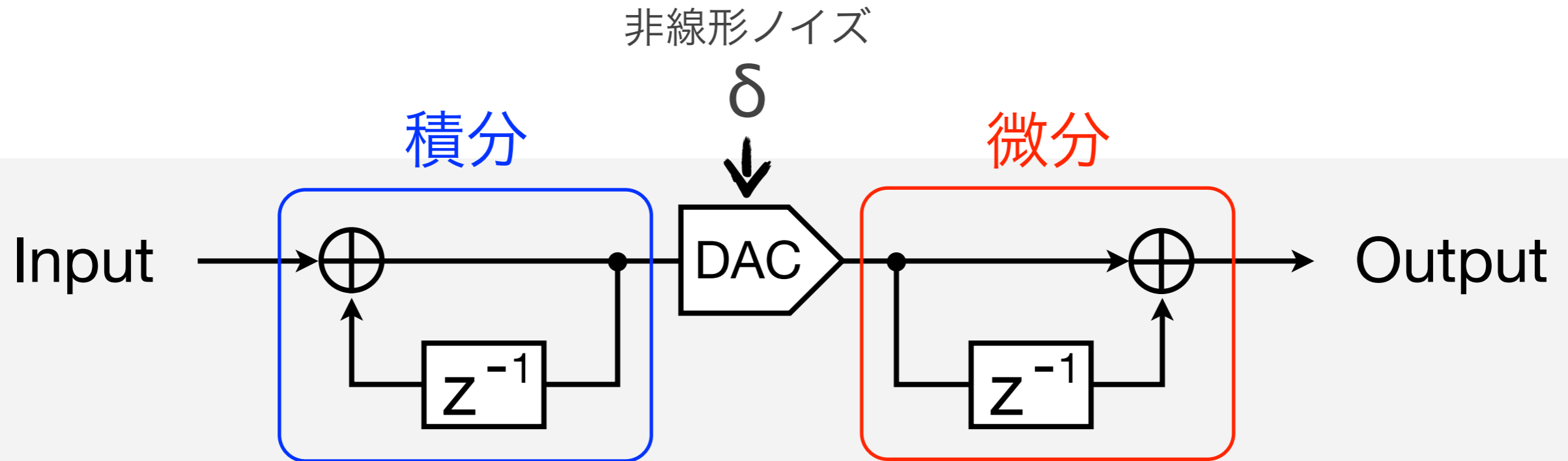


DAC前段に積分器

\rightarrow DACの入力が ∞

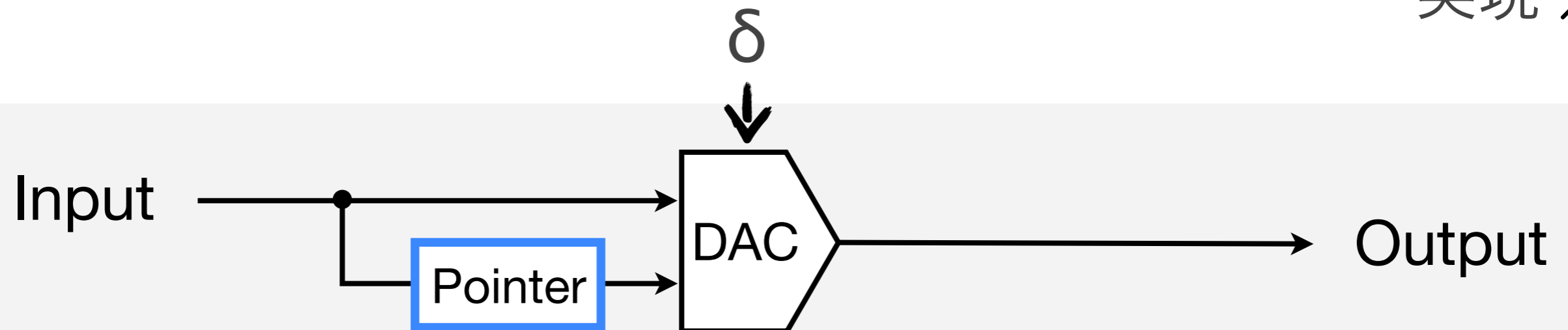
\rightarrow 直接実現 \times

DWAの原理 ~DWA = $\Delta\Sigma$ ~



δ : 微分特性のみ影響を受ける

実現 \times

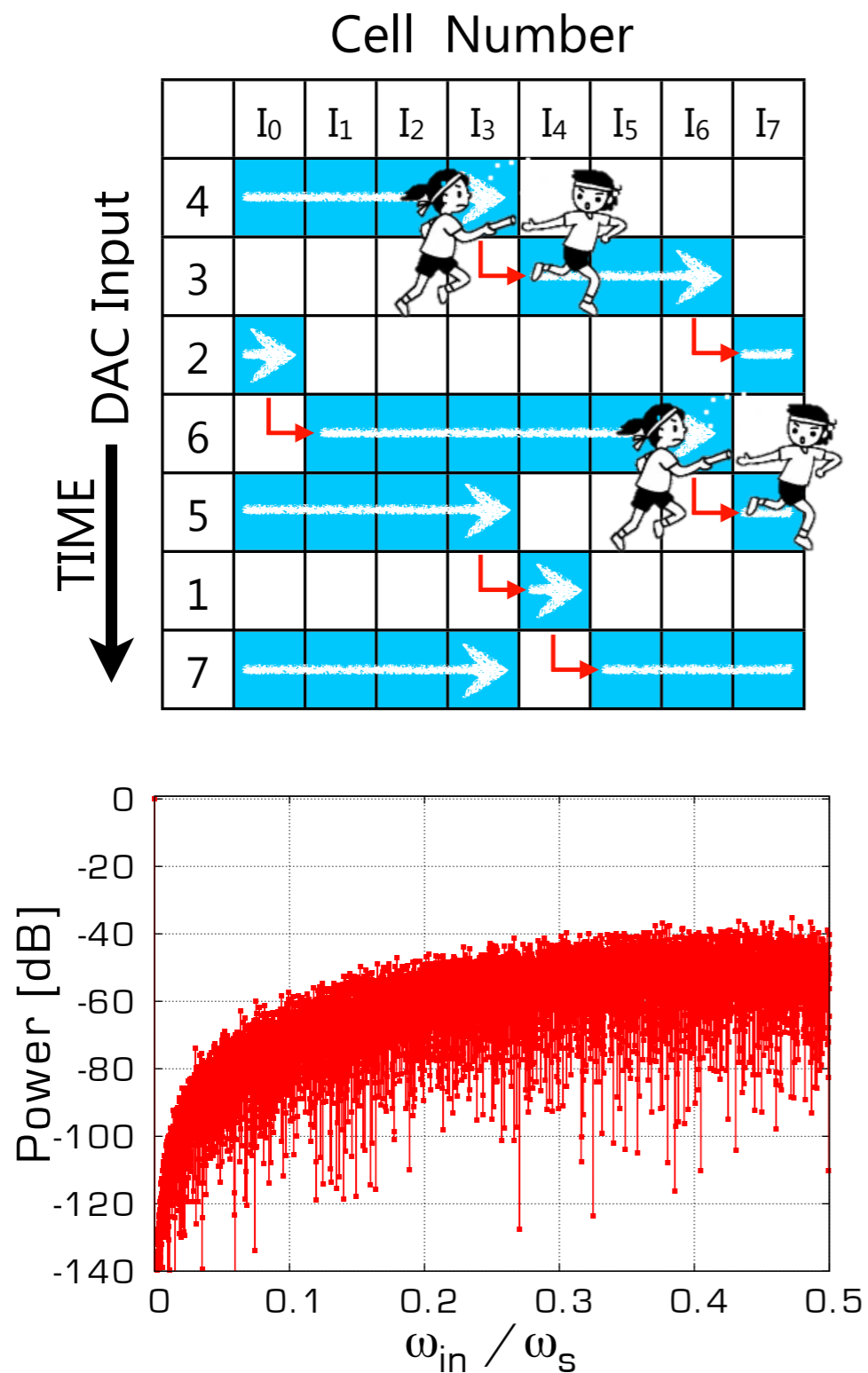


積分・微分を実現するための等価回路

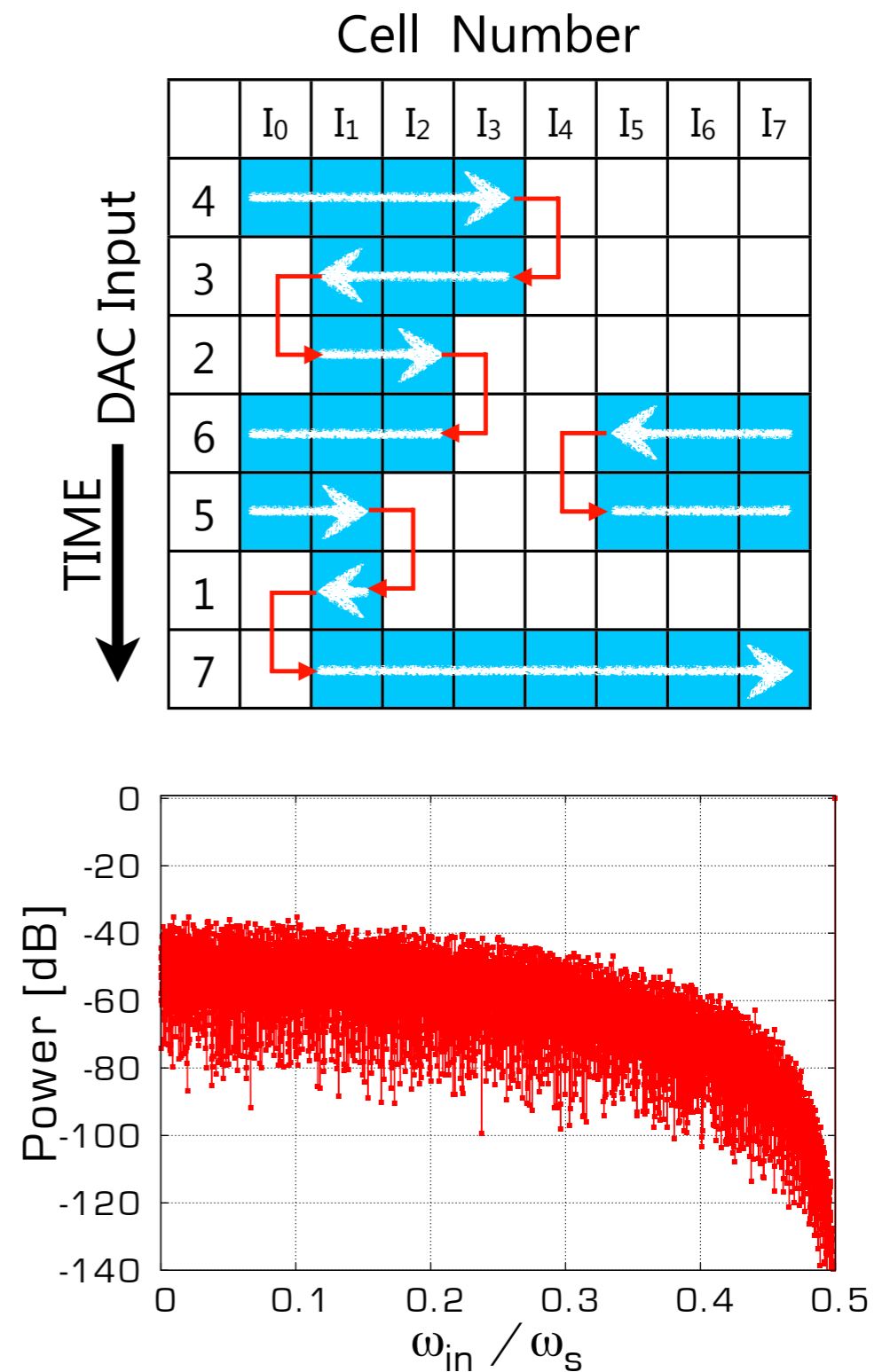
次のセルのスタート地点を記憶

2種類のDWAアルゴリズム

Low Pass



High Pass

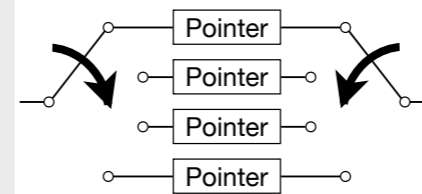
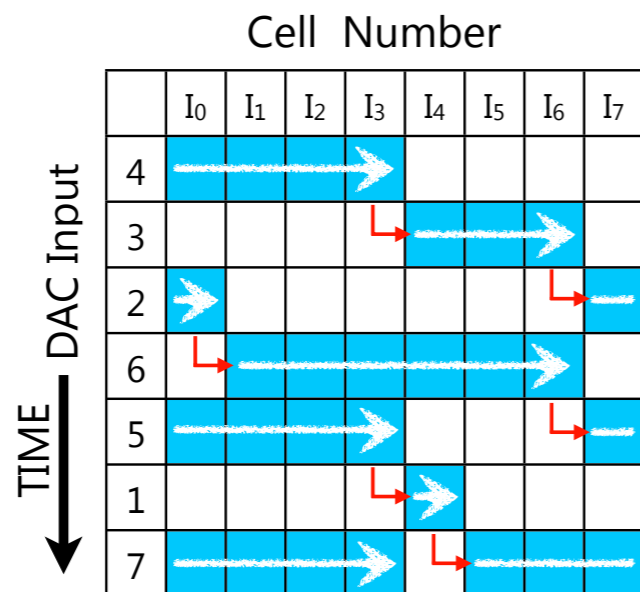


マルチバンドパス (ローパス)

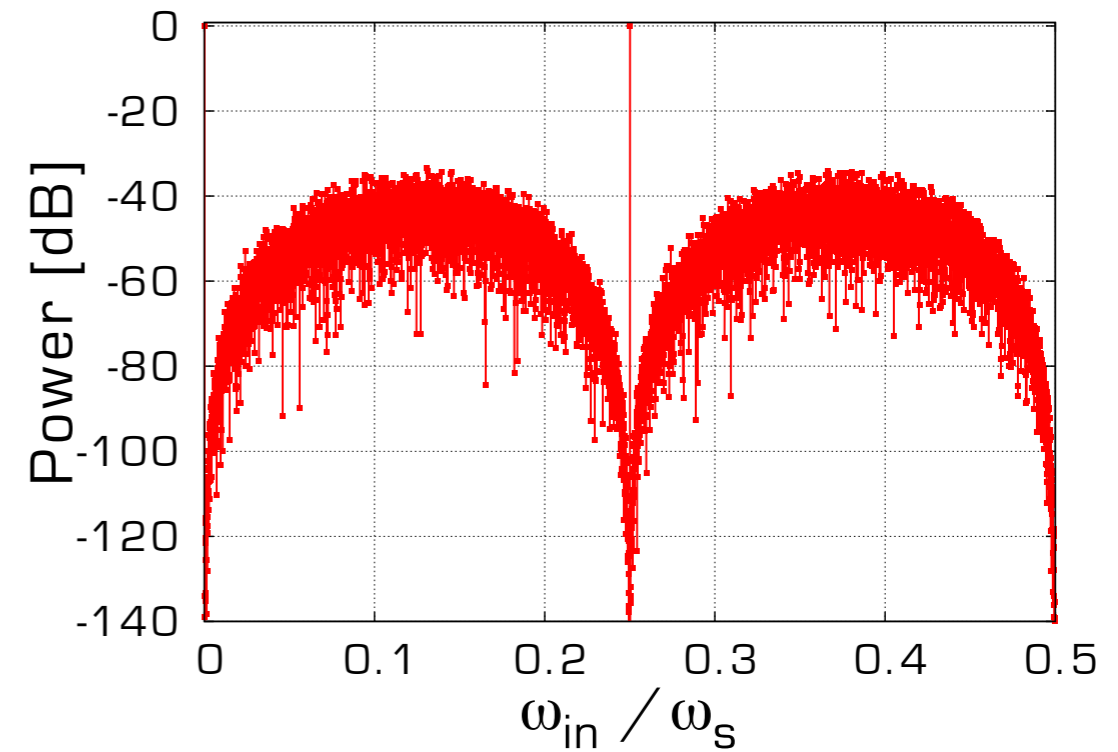
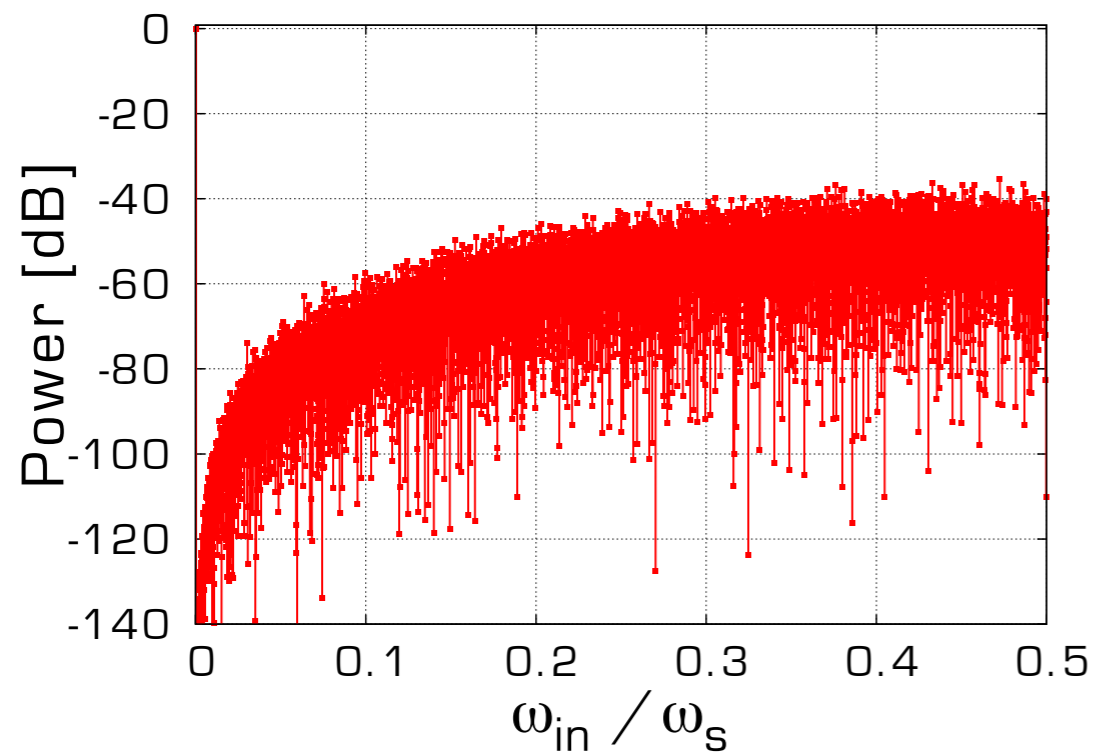
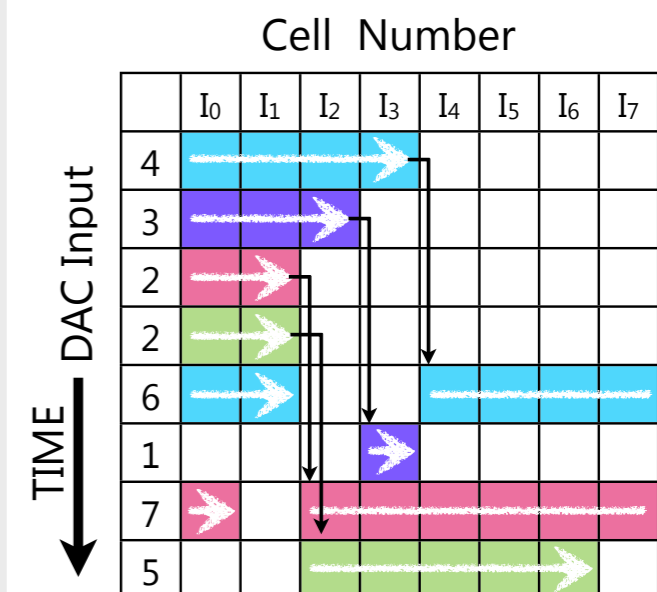
N : ポインタの数

Pointer

$N = 1$



$N = 4$

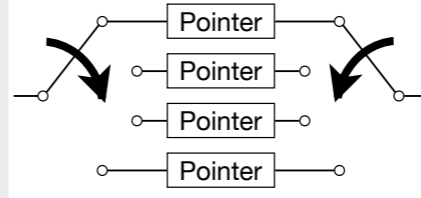
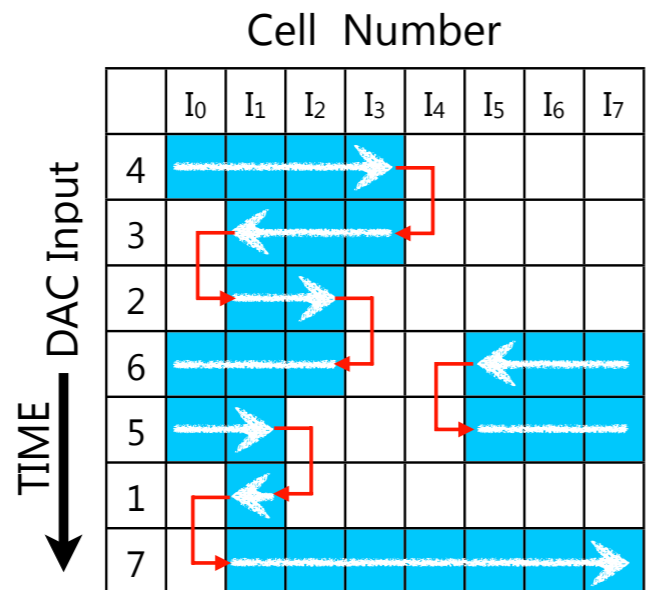


マルチバンドパス (ハイパス)

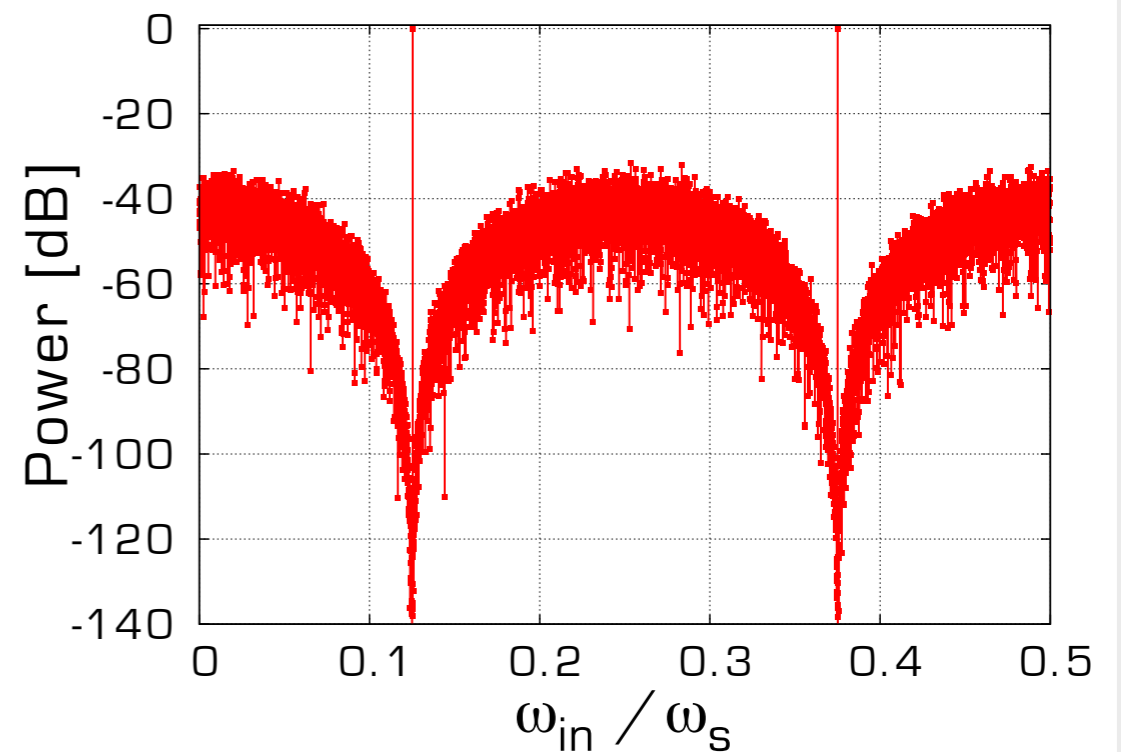
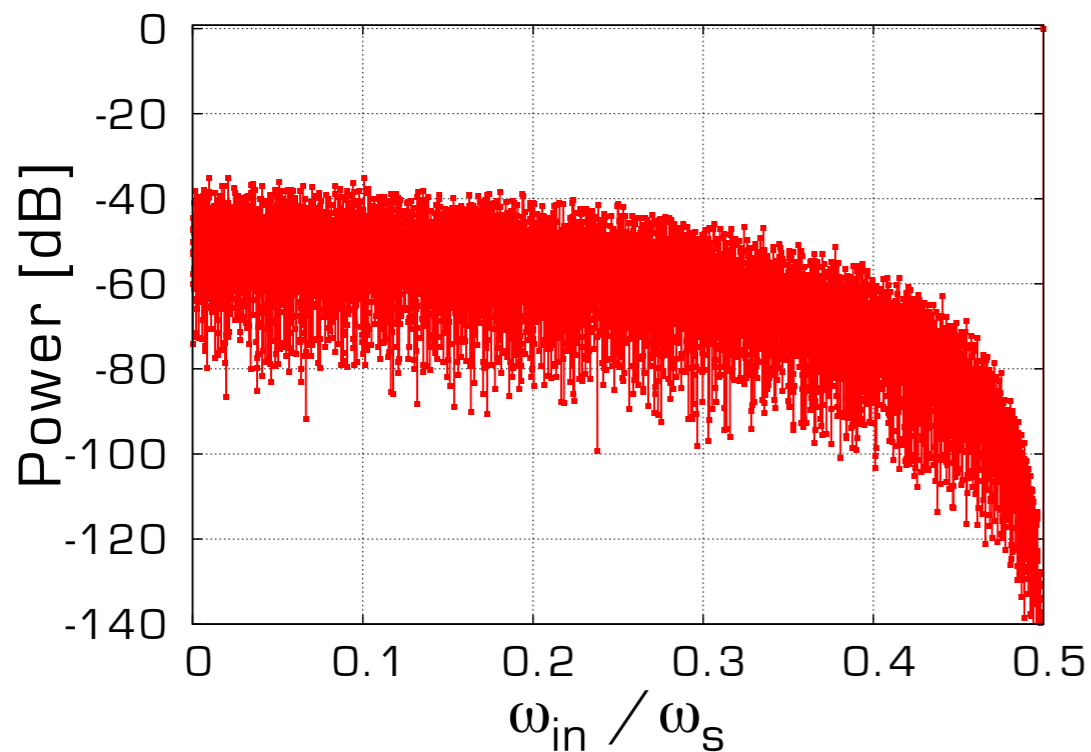
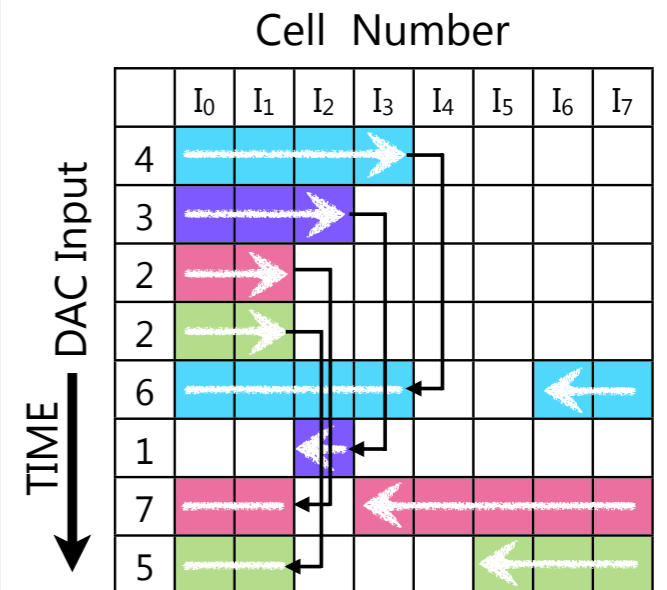
N : ポインタの数

Pointer

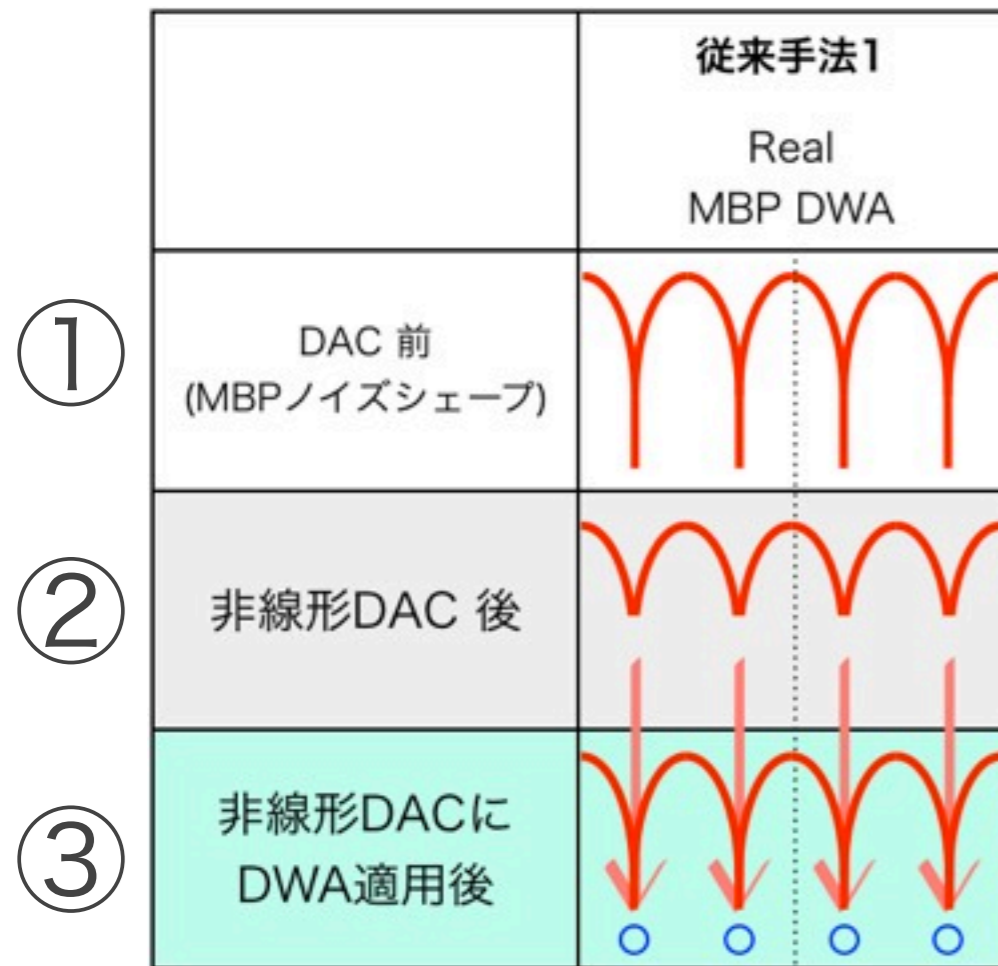
$N = 1$



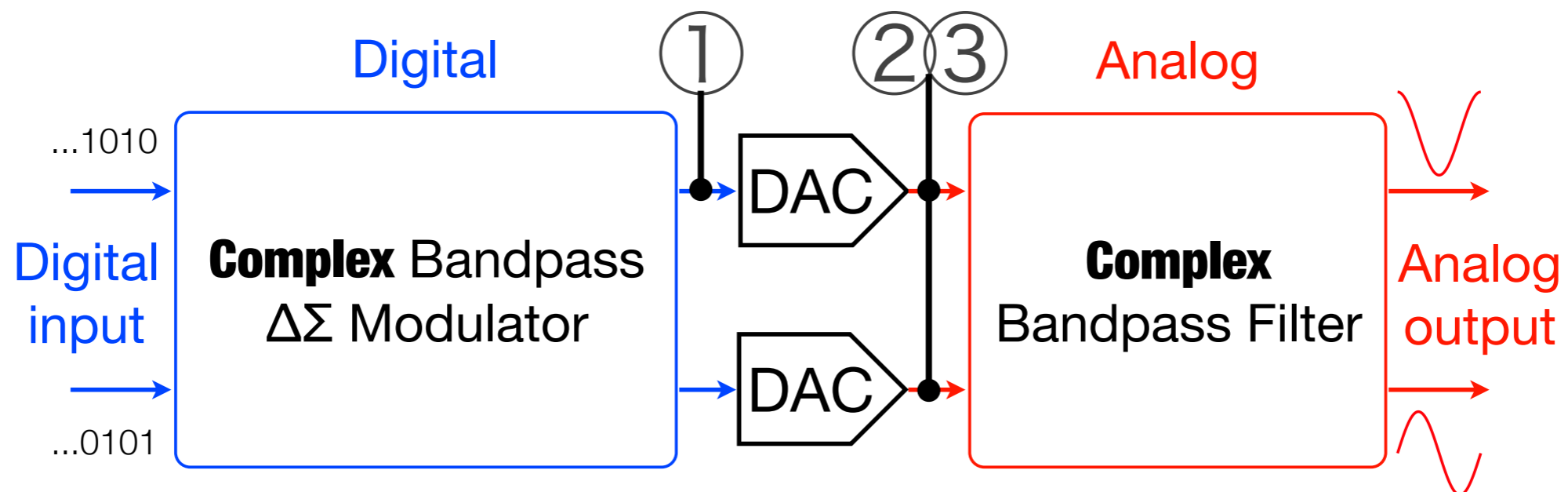
$N = 4$



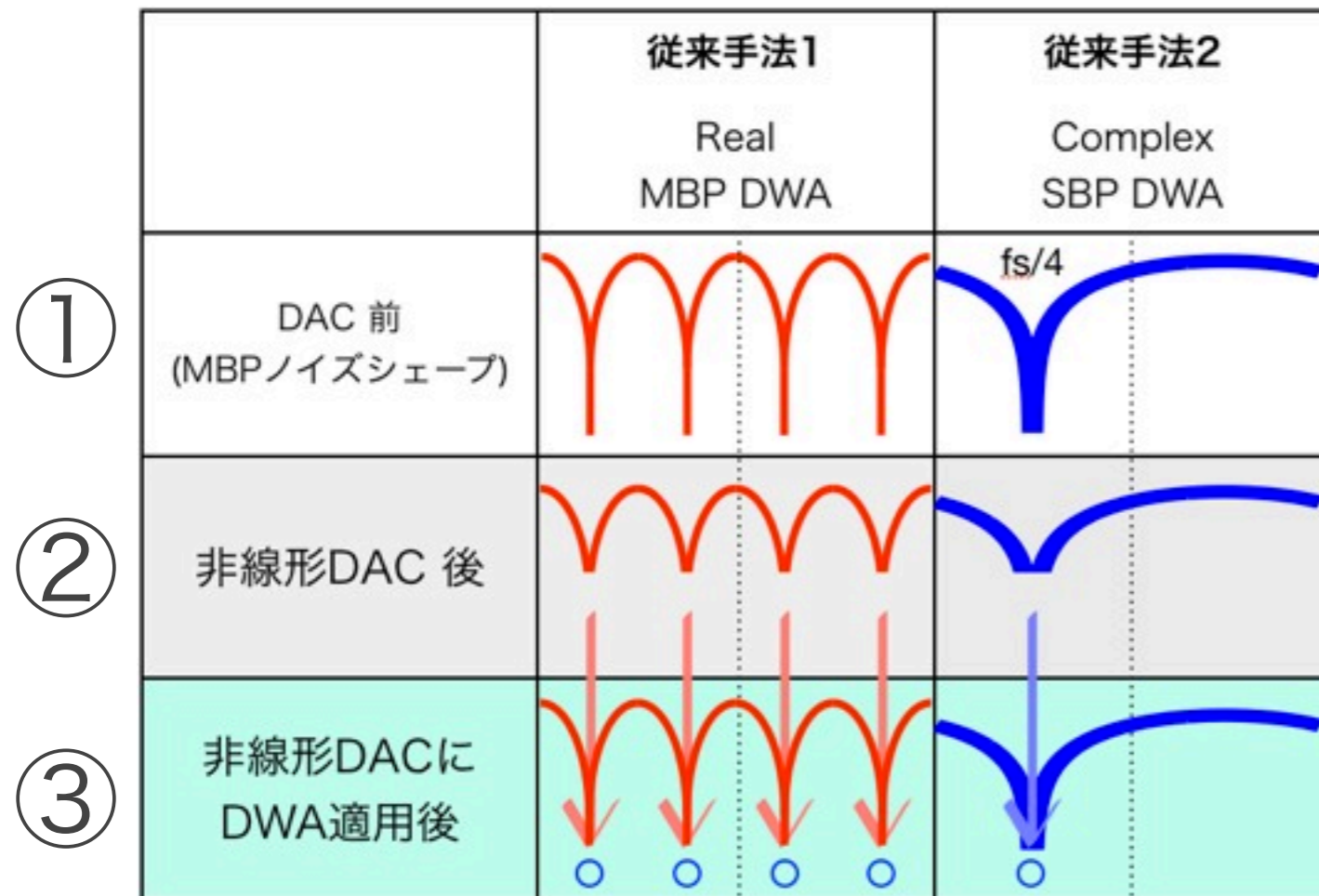
DWAの種類



MBP : Multi Band Pass

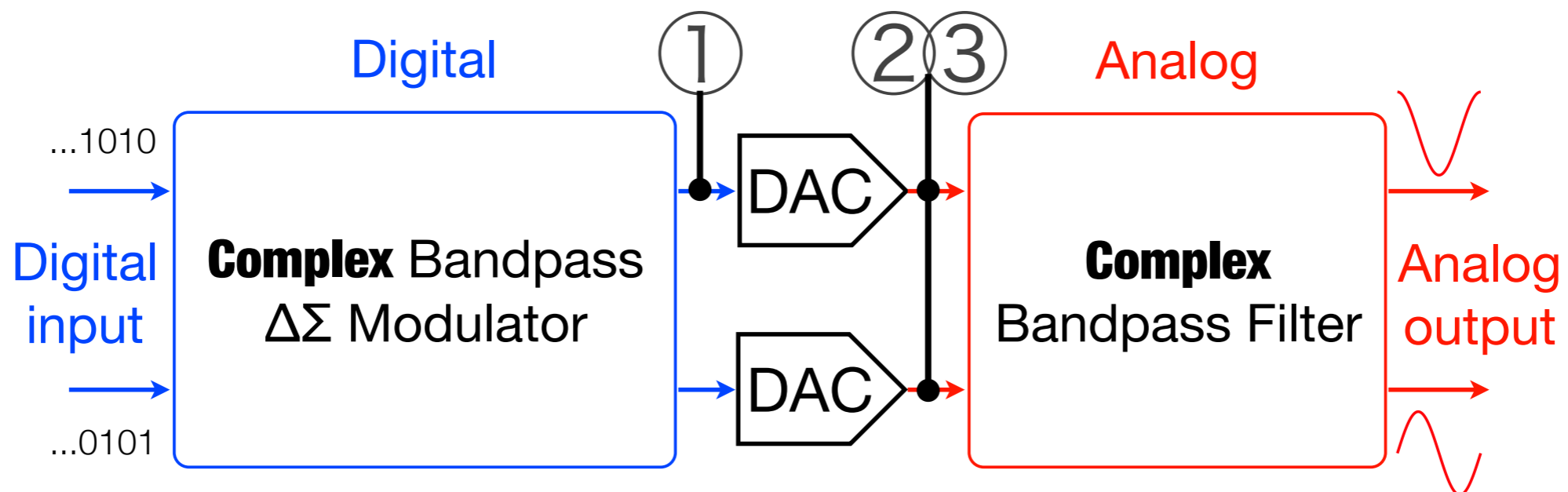


DWAの種類

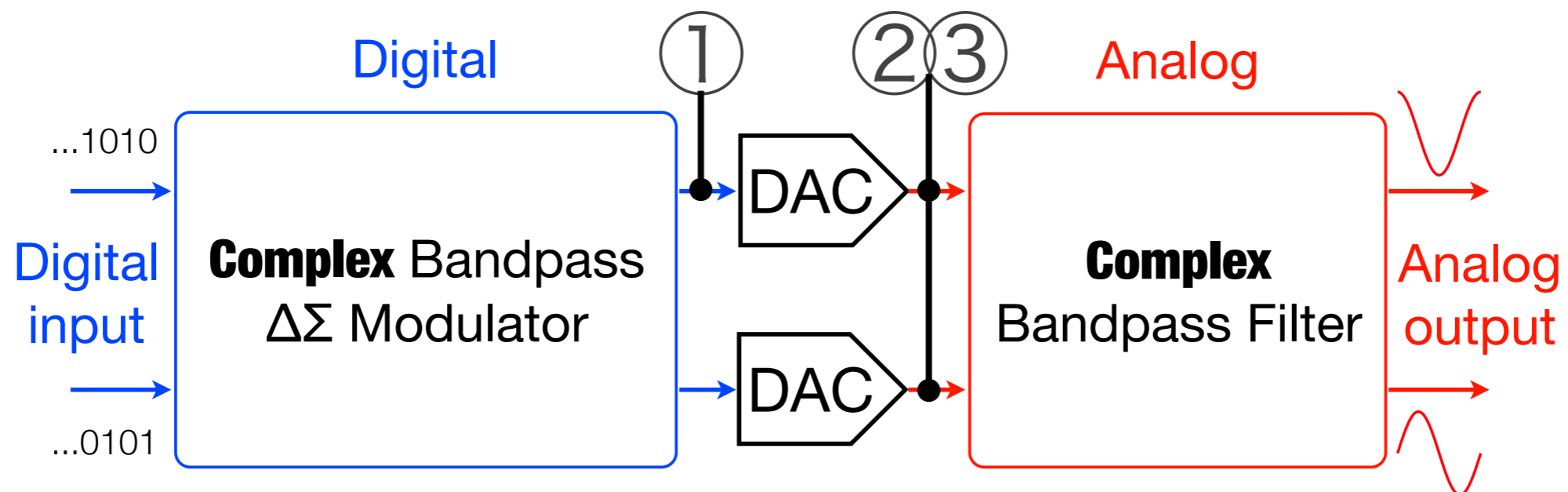
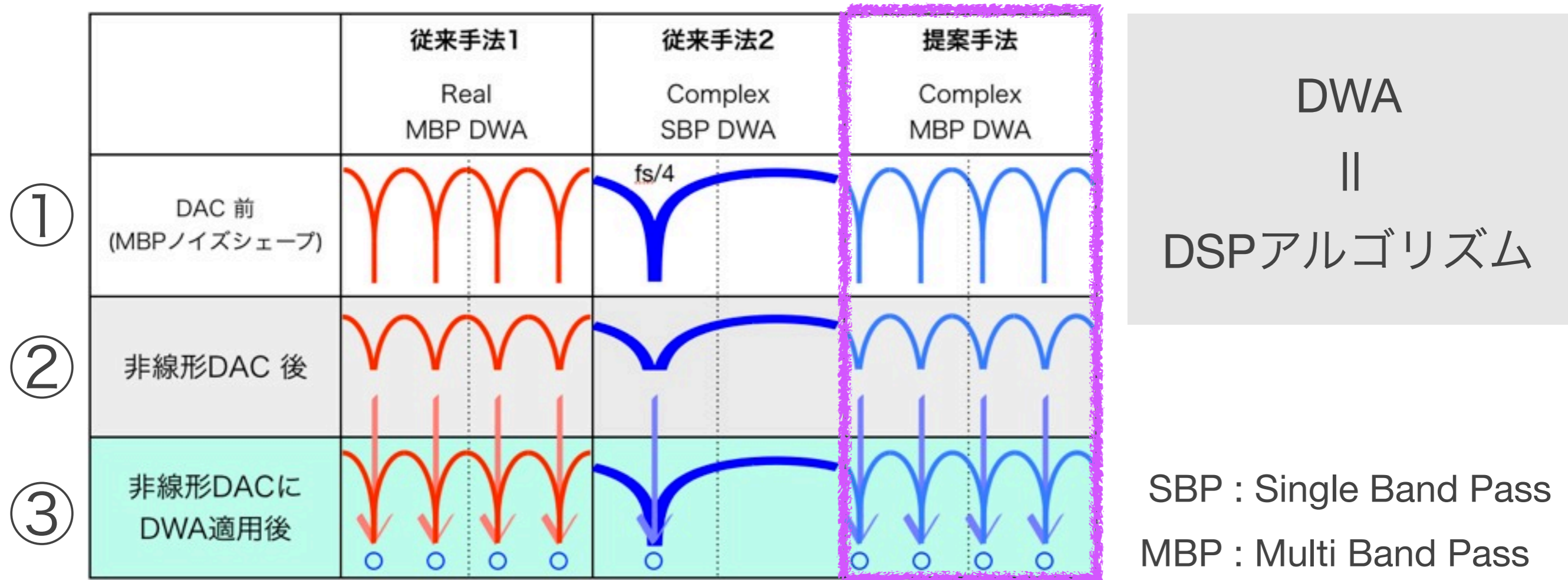


DWA
||
DSPアルゴリズム

SBP : Single Band Pass
MBP : Multi Band Pass



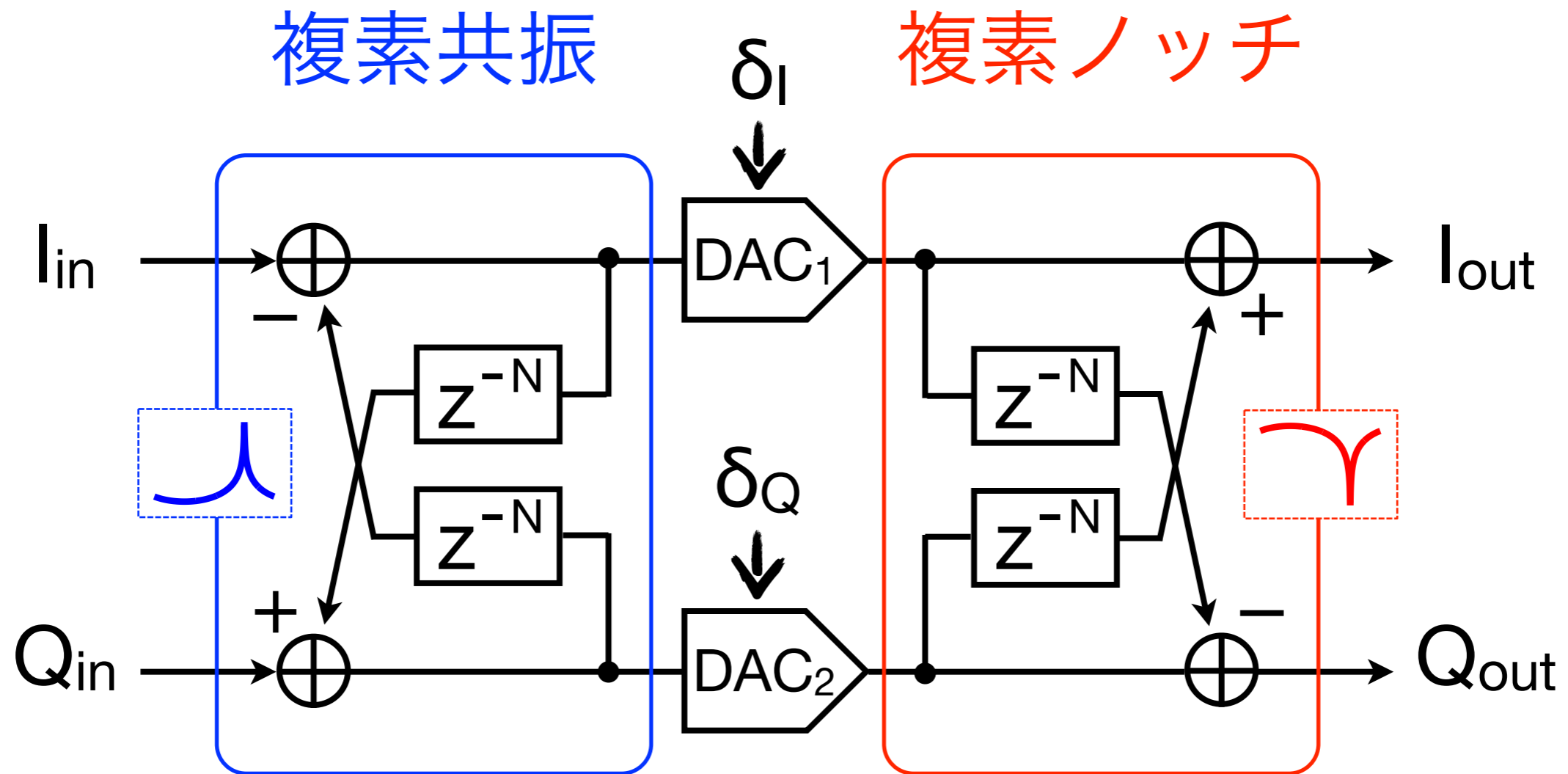
DWAの種類



OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ **DWA アルゴリズム**
 - 従来手法
 - **提案手法**
- ▶ まとめ

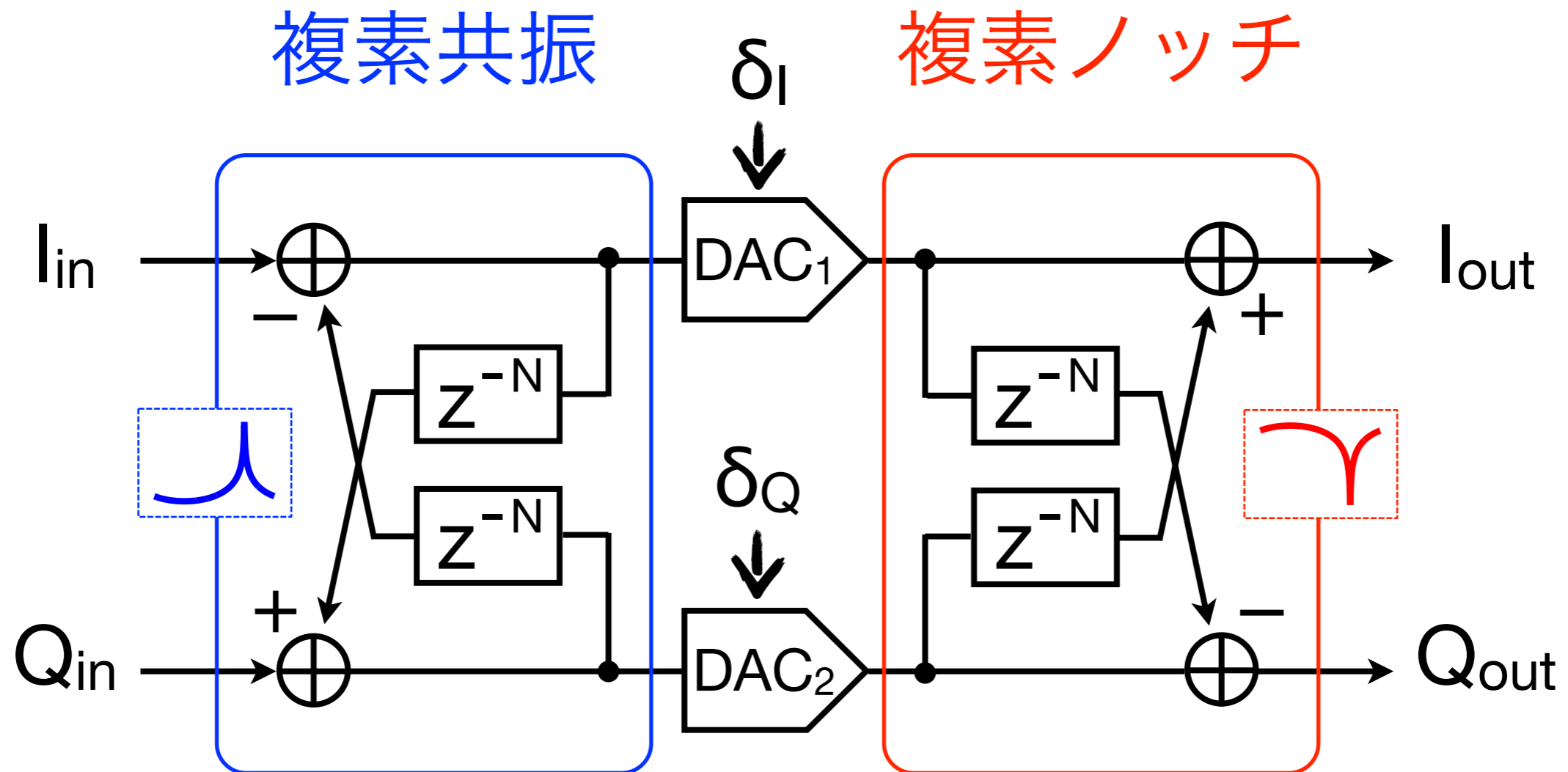
複素DWAアルゴリズムの等価回路



δ_I, δ_Q

複素ノッチの影響のみ受ける

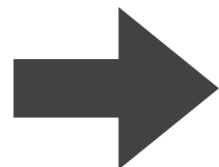
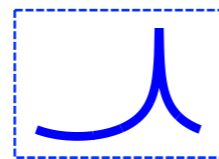
複素DWAアルゴリズムの等価回路



δ_I, δ_Q

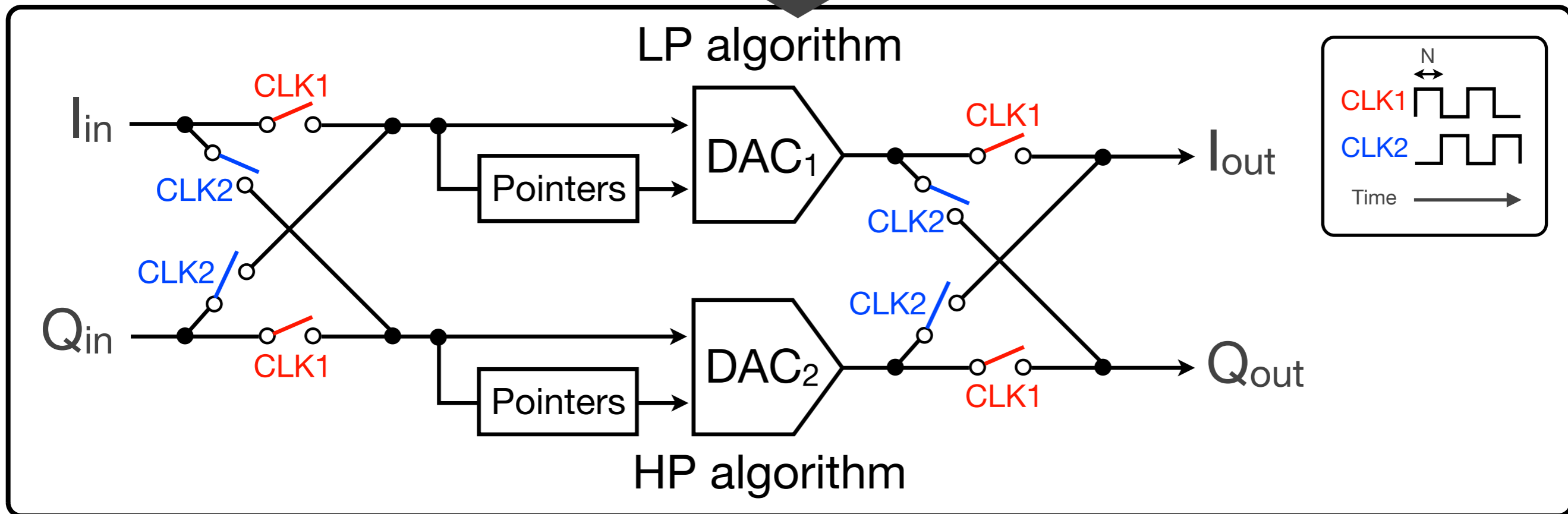
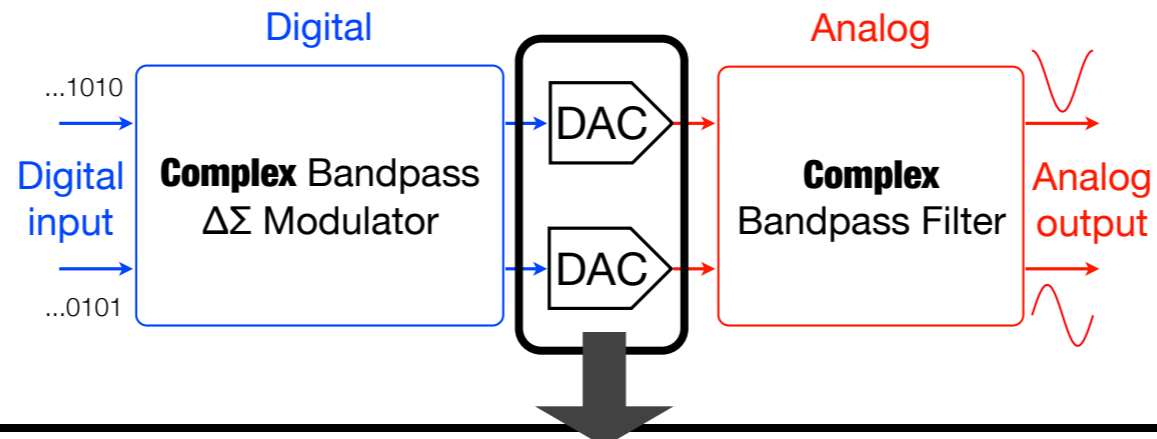
複素ノッチの影響のみ受ける

DACの入力が ∞

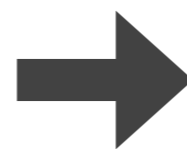


直接実現できない

等価回路の実現



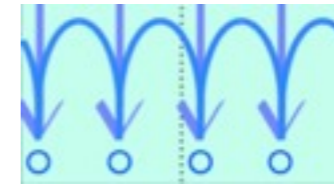
- ◆ DACにポインタを付加
- ◆ NクロックごとにIとQの経路を入れ替える



複素DWA実現可能

複素マルチバンドパスDWAアルゴリズム

$N = 4$ (ゼロ点4つ)



DAC₁ (LP 動作)

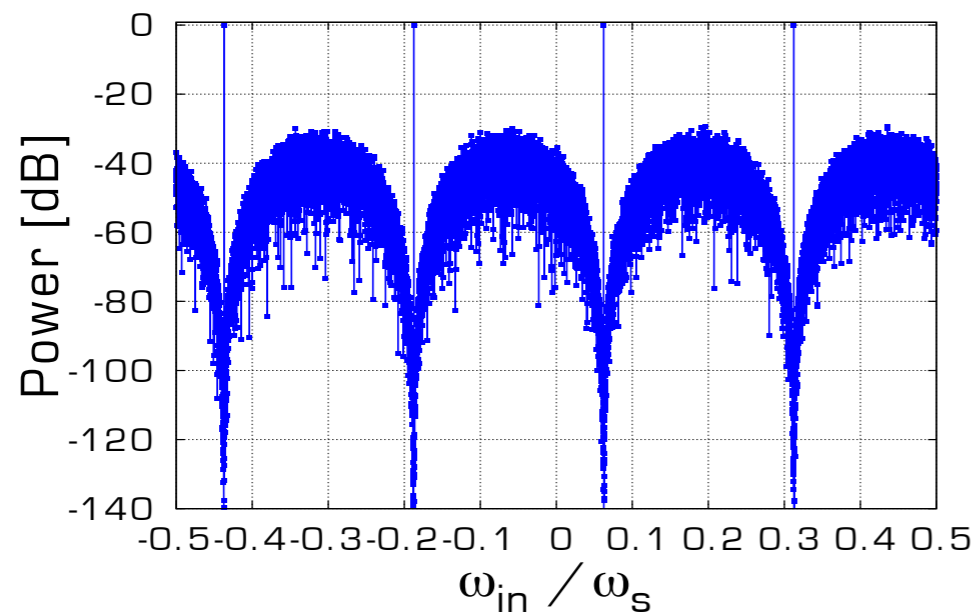
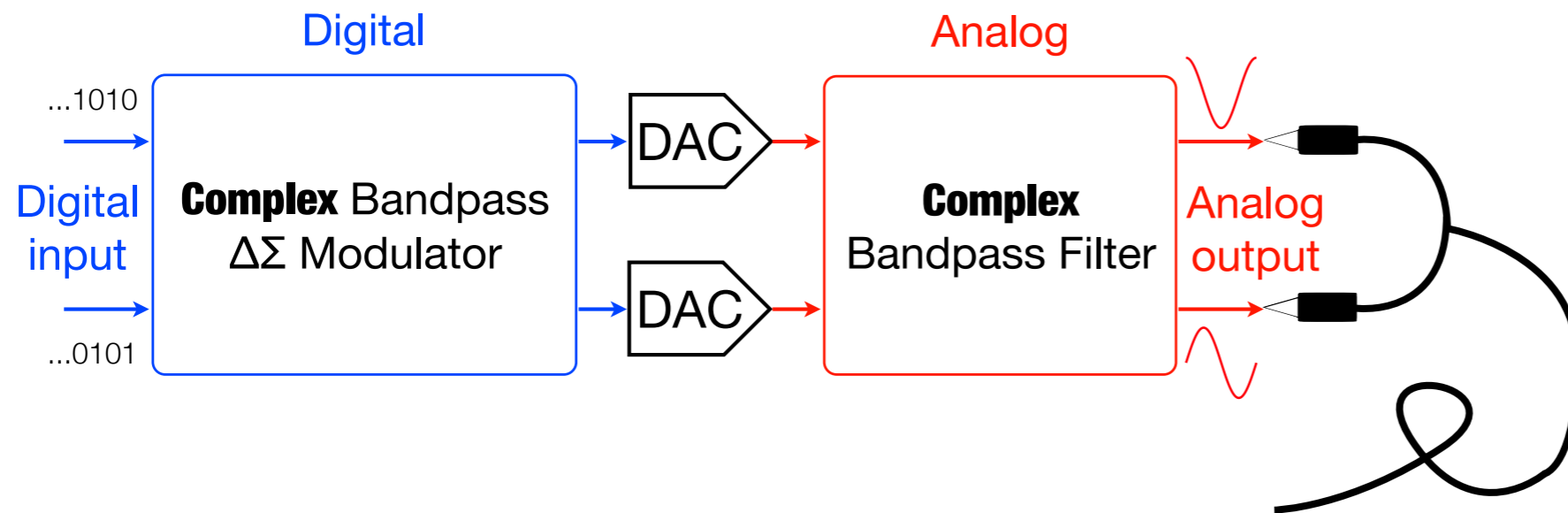
DAC₂ (HP 動作)

TIME
↓
DAC Input

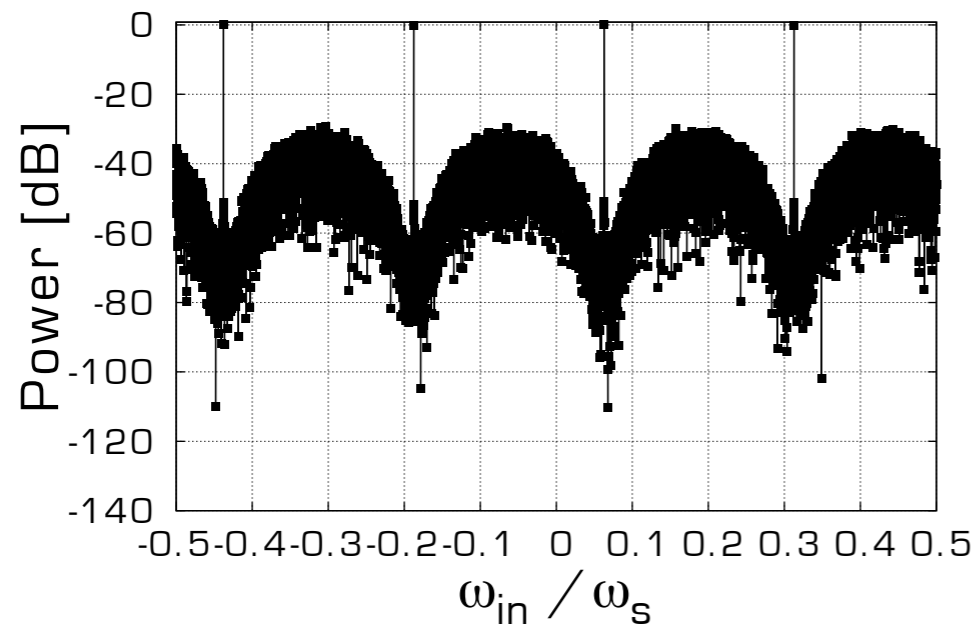
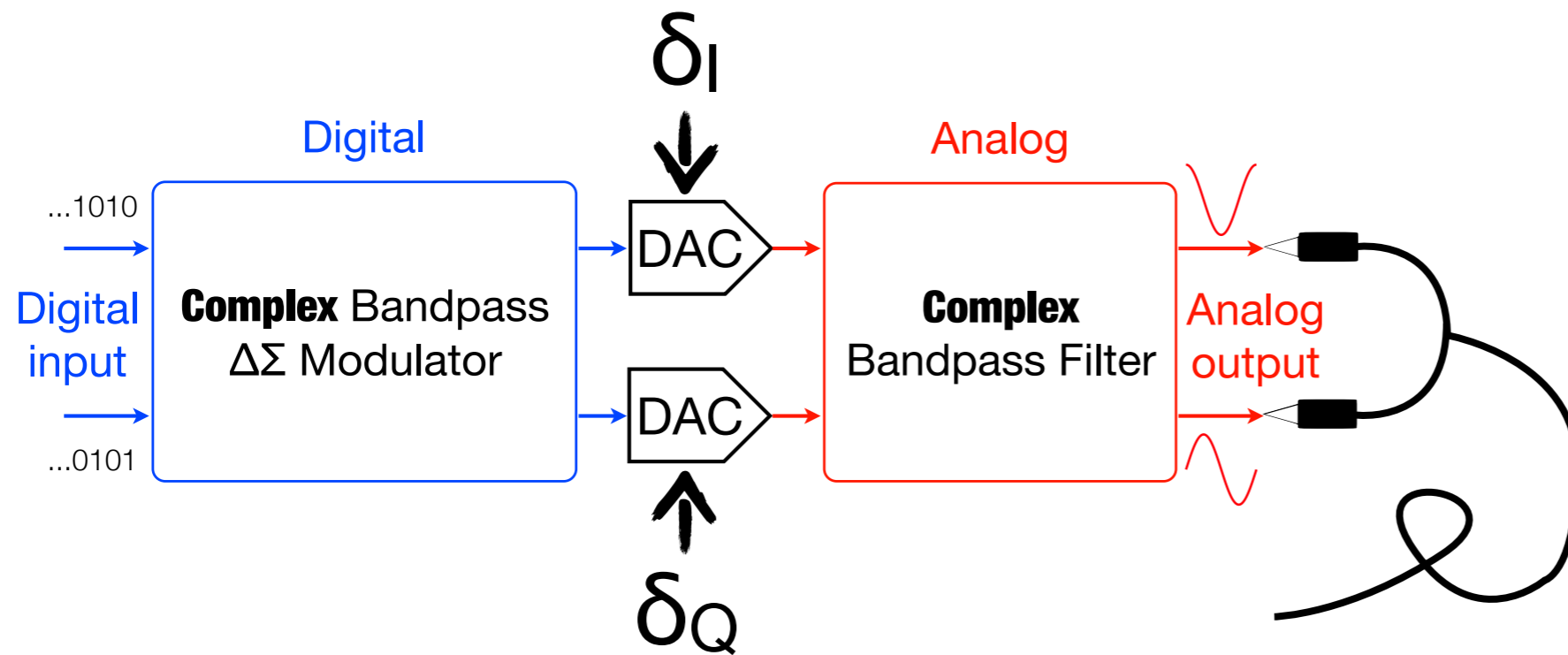
l_{in}	Q_{in}	l_0	l_1	l_2	l_3	l_4	l_5	l_6	l_7
4	2	→							
3	2	→			→				
2	6	→							
2	1	→							
6	7	→			→				
1	5			→					
7	4		→						
5	3		→						

l_{in}	Q_{in}	l_0	l_1	l_2	l_3	l_4	l_5	l_6	l_7
4	2	→							
3	2	→							
2	6	→							
2	1	→							
6	7	→				←			
1	5		←						
7	4	→							←
5	3	→				←			

シミュレーション結果 ~理想線形DAC~

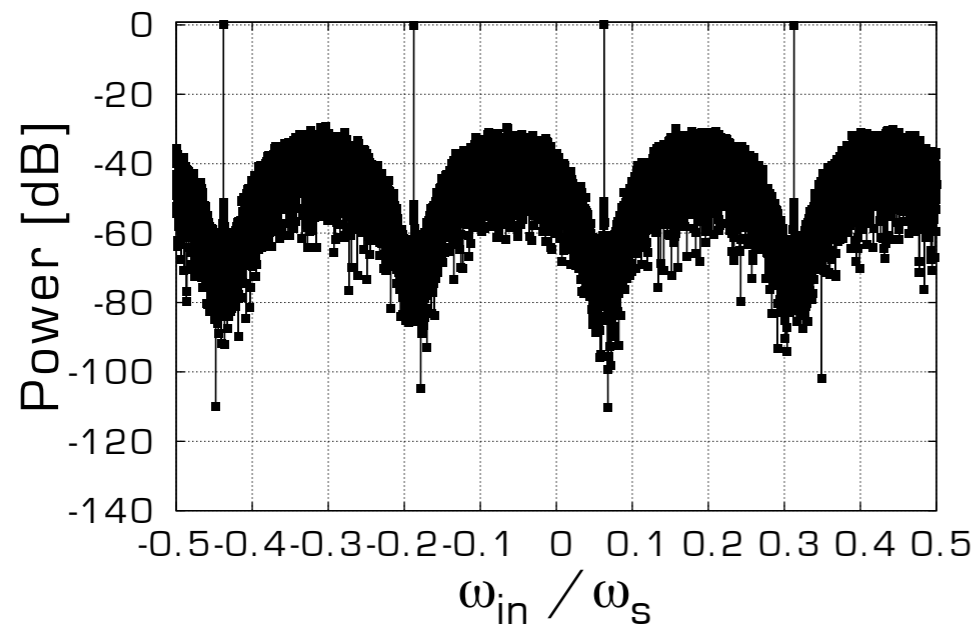
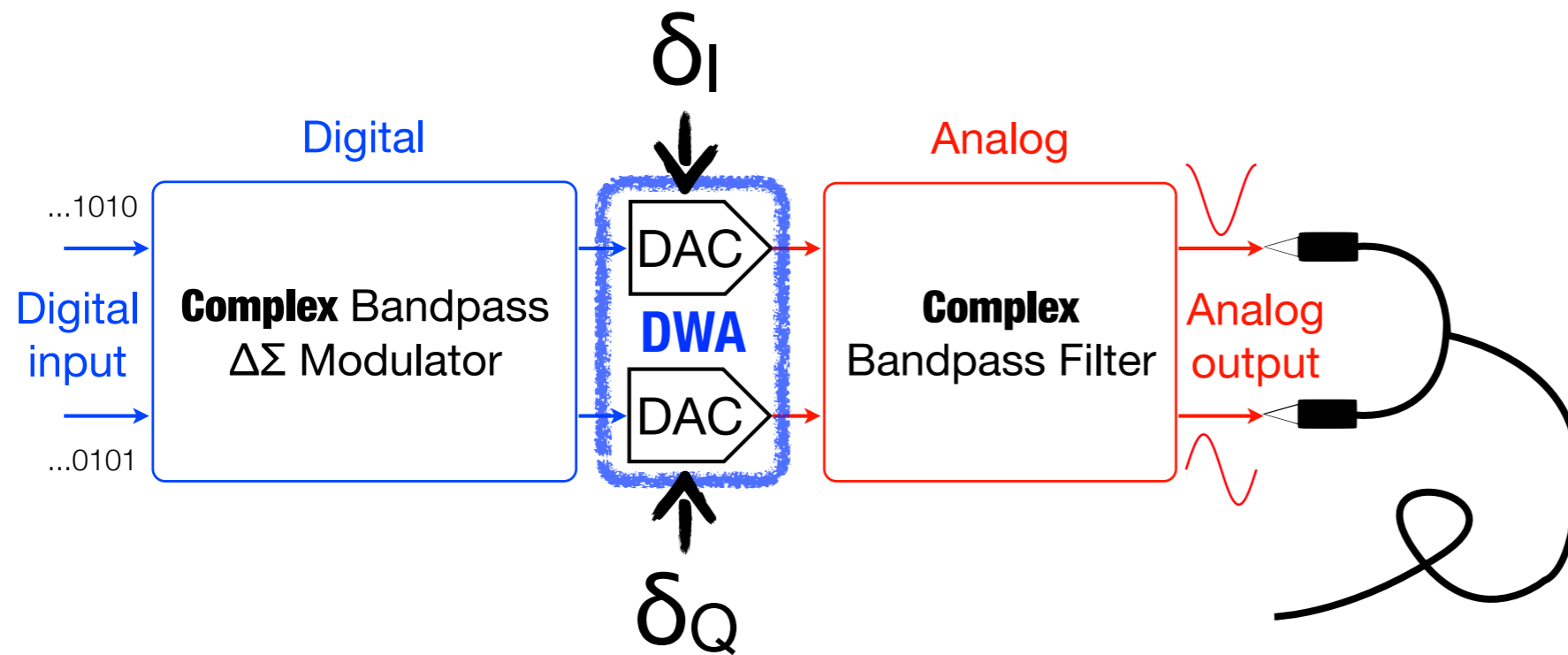


シミュレーション結果 ~非線形DAC~



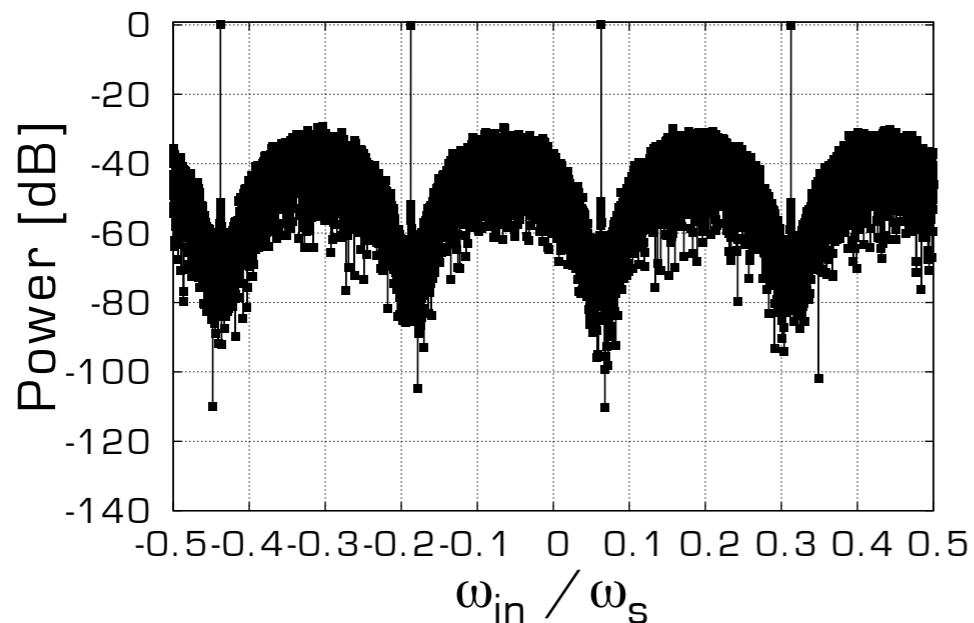
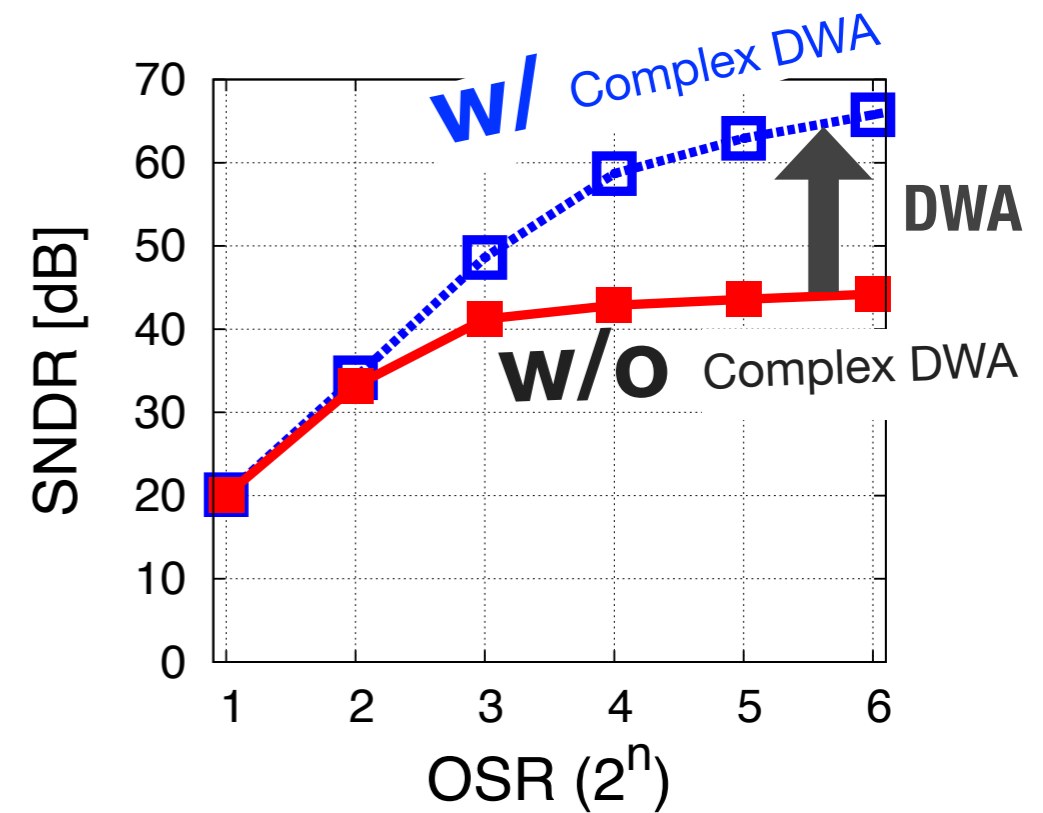
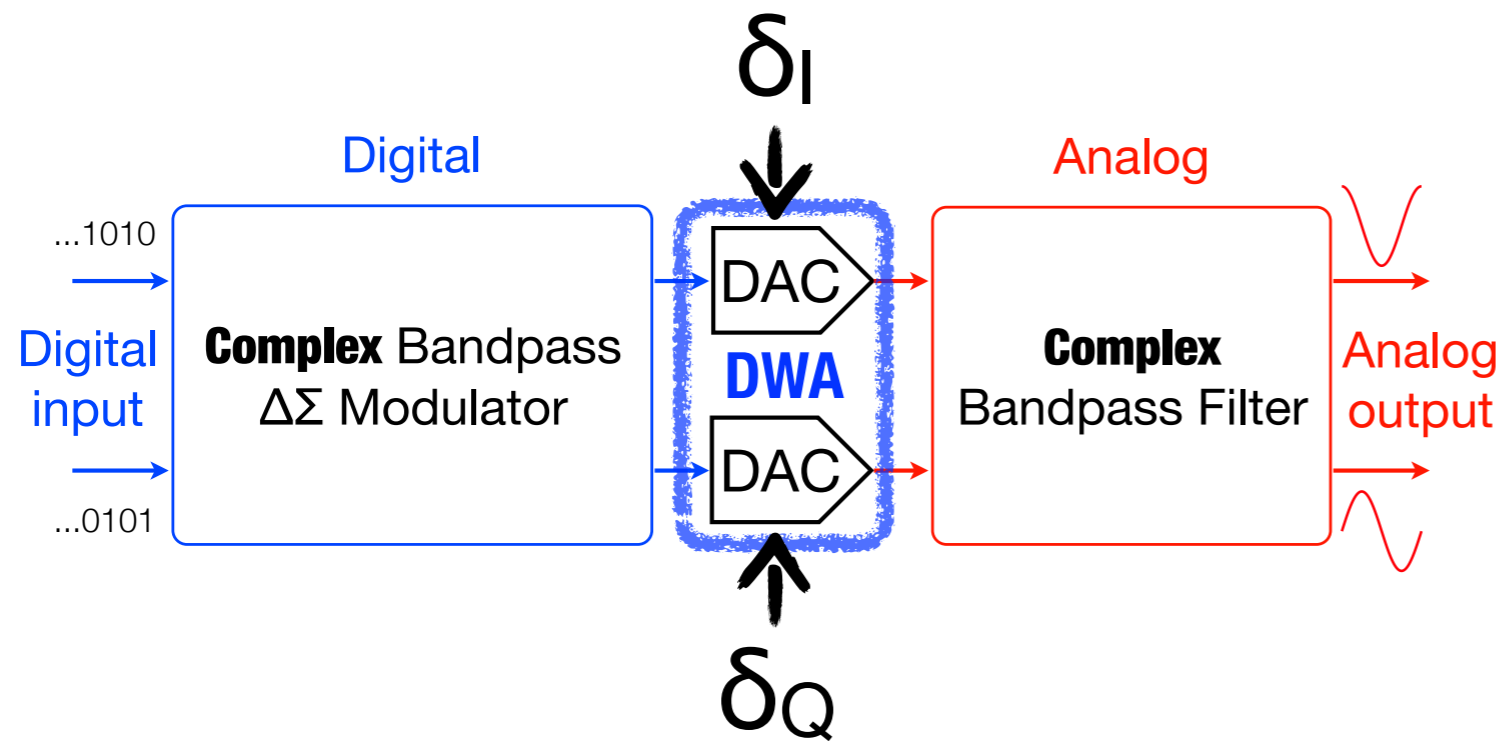
ノイズで埋もれたノッチ

シミュレーション結果 ~非線形DAC + DWA~

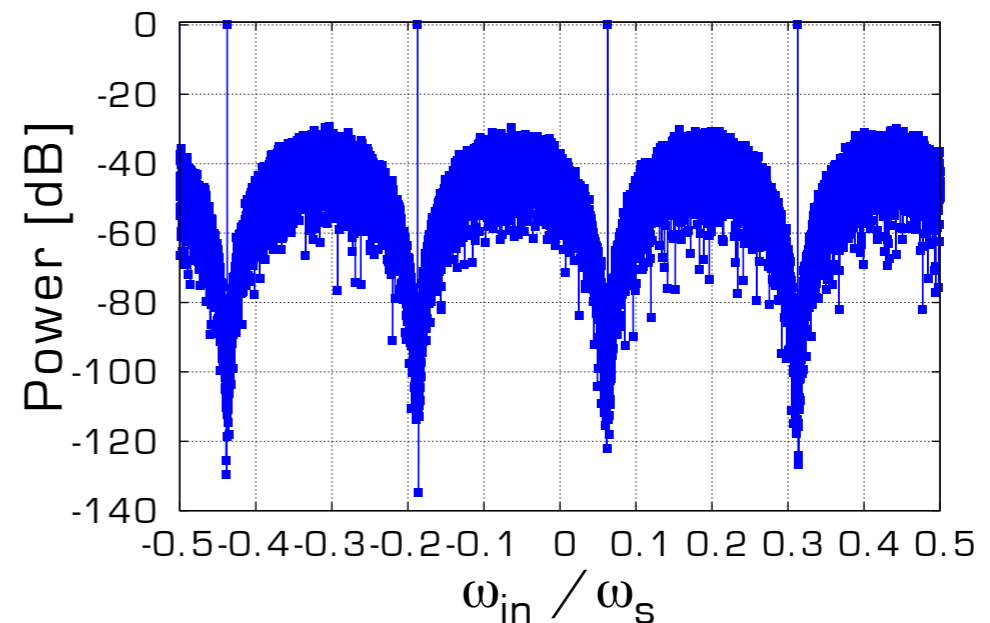


ノイズで埋もれたノッチ

シミュレーション結果 ~非線形DAC + DWA~



DWA

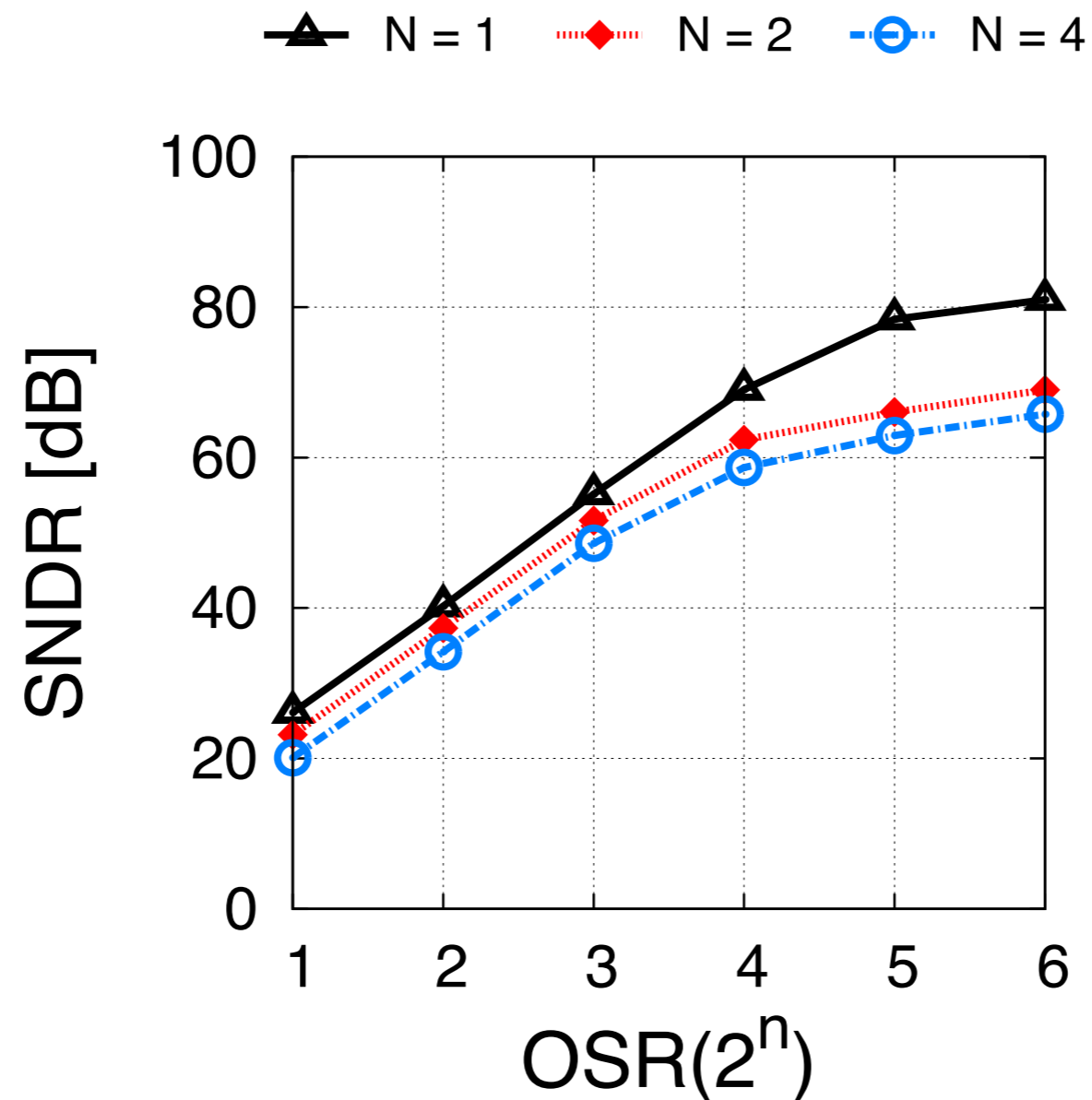


ノイズで埋もれたノッチ

鋭いノッチ

シミュレーション結果 ~非線形DAC + DWA~

N (ノッチの数) のみを変更してシミュレーション



N → 大 SNDR → 小

OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ DWA アルゴリズム
 - 従来手法
 - 提案手法
- ▶ **まとめ**

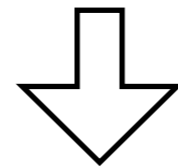
まとめ

- ▶ 通信用ICのテストのために、デジタル技術を利用した、I,Q信号生成法を提案
 - ▶ 複素マルチバンドパス $\Delta\Sigma$ DAC
 - ▶ マルチビットDACへの拡張
 - ◎ アナログフィルタの要求性能の緩和
 - × 線形性の劣化
- ➔ ◎ DWAアルゴリズム

低コストで、高品質な I,Q 信号生成を実現

まとめ

- DSP
- 高速サンプリング を使用



LSI微細化のトレンドにマッチ
(アナログは最小限)

Q & A

農工大 富岡先生

【p.12】 なぜRealよりComplexの方がSNDRが良くなったのか？

→ Realは $\omega_s/2$ の幅で折り返しなので、ノッチが2個できてしまい、1つ分の信号周りのノイズの広がりが狭くなってしまうため。

学生

【p.28】 バラツキはなぜ生じる？ その具合は？

→ 製造バラツキなので必ず生じてしまう。今回の資料内では標準偏差0.3%

会津大 小平先生

【p.26】 線形性が劣化するといけない理由は？

→ 線形性の劣化 \Rightarrow ノイズとなるから。

【p.34】 DWAでなぜノイズが低減できるのか？

→ 等価回路的には $\Delta\Sigma$ と同じ原理。ノイズ成分のみ微分特性を通るから。
スライドには載ってないが式でも示せている。

Q & A

中央大 築山先生

【p.35】 マルチバンドパスの、ノッチの場所はコントロールできる？

→ 等間隔ではあるが、Nの数を増やすとノッチも増やせる。

→ それを素人にわかるように直感的に説明できる？

→ LPの伝達関数は $(1-z^{-N})$ で書けるので、

$(1-z^{-N}) = 0$ の解（ノッチの位置は）Nに比例する

【p.11】 複素信号の波形は、どんな感じ？

→ \cos , \sin 単体なら見えるが、 $\cos + j\sin$ は存在しないので見えない。

計算上での話。

東工大 高橋先生

【p.05】 低コストで高品質が目的とあるが、低コストは何をもって低コストか？

時間？回路が安くできる？

→ 時間ではない。一般的なアナログ手法（DSP+DAC+アナログフィルタ）にデジタル回路（ $\Delta\Sigma$ とDWA）を付加するということは、性能UPしつつデジタルなのでコストは安く実現できる。

Q & A

東工大 高橋先生

【p.05】 低コストで高品質が目的とあるが、低コストは何をもって低コストか？
時間？回路が安くできる？

→ 時間ではない。一般的な①のアナログ手法（DSP+DAC+アナログフィルタ）にデジタル回路（ $\Delta\Sigma$ とDWA）を付加するということは、性能UPしつつデジタルなのでコストは安く実現できる。

→ 品質が高くなったことはどうやって示す？

→ SNDRが理想線形DACのものに近づくほど高品質。

→ アナログ手法に高コストでアプローチした場合（DACのビットを増やすなど）と、デジタル複素手法（③）を性能面で比べた場合、どちらが有利か？

→ 確認していないが、おそらくほぼ同等。

【p.06】 入力は何bit？

→ 比較的高め。14~16？

→ なぜ最初から2~3bitでない？ → （うまく応えられませんでした）