

ZVS-PWM 方式ソフトスイッチングによる単インダクタ 2 出力電源

小堀 康功*, 内藤 直也 (小山工業高等専門学校)

築地 伸和, 呉 澍, シャイフル ニザム・モーヤ, 高井 伸和, 小林 春夫 (群馬大学)

Single Inductor Dual Output DC-DC Buck Converter with ZVS-PWM Soft-Switching Control

Yasunori Kobori*, Naoya Naitoh (NIT, Oyama College)

Nobukazu Tsukiji, Shu Wu, Mohyar Shaiful Nizam, Nobukazu Takai, Haruo Kobayashi (Gunma University)

This paper proposes SIDO (Single Inductor Dual Output) buck converters with ZVS-PWM soft-switching control. It uses a zero voltage switching (ZVS) to reduce switching loss of the power MOSFET and the SIDO converter supplies dual voltage outputs with a single inductor in order to reduce the number of total inductors. First, the operating principle and the simulation results of a single power supply are reported. Next, about the SIDO converter with ideal components, the simulation results are shown. To realize the SIDO converter with the MOSFETs instead of the ideal switches, the body diode of the MOSFET affects the correct operation. We have improved this problem and got the good simulation results.

キーワード : スイッチング電源、ソフトスイッチング、ZVS-PWM 制御、SIDO 電源

(Keywords, DC-DC Switching Converter, Soft Switching, ZVS-PWM Control, SIDO Converter)

1. はじめに

今日、主要な電子機器は多種多様な直流電源を必要とし、多くの降圧型スイッチング電源が設けられている。スイッチング電源においても、小型・軽量・低コストの実現は必須であり、これまで多くの SIDO (Single Inductor Dual Output) 電源⁽¹⁾⁽²⁾を提案してきた。一方、高効率を目指したソフトスイッチング方式の一つである ZVS-PWM (Zero Voltage Switching - Pulse Width Modulation) 方式 SIDO 電源⁽³⁾も近年検討し報告⁽⁴⁾してきた。今回、実装化に向けて MOSFET による SIDO 電源のシミュレーションを検討したが、MOSFET 内のボディダイオードの悪影響により、単純な実装置き換え回路では動作しなかった。そこで、SIDO 構成 ZVS-PWM 方式電源の実装回路をシミュレーションを検討し、この問題を基本的に解明する。

2. ZVS-PWM 方式単出力電源

〈2.1〉回路構成と動作原理

一般的な ZVS-PWM 方式降圧型単出力電源の構成を図 1 に、その動作原理波形を図 2 に示す。本方式の回路構成は、従来のパワーステージ部であるスイッチ SW・環流ダイオード D1・インダクタ L と、出力コンデンサ Co・負荷抵抗 R に新たに共振コンデンサ Cr・並列ダイオード D1 を追加する。基本動作は一般の更新型に準じており、以下に図 2 の動作波形でモード別に共振動作を説明する。

モード 1 (t0~t1)

PWM 信号が H→L に転じ、t0 にてスイッチがオンからオフへ変化する。Cr の電荷は L との共振で放電し、コンデンサ電位 Vcr は低下する

モード 2 (t1~t2)

t1 において Vcr 電位が負に転じると、D1 が導通して共振状態は停止し、インダクタ電流はその後直線的に減じる。t2 にて L は全てのエネルギーを放出し、インダクタ電流の方向は反転する。

モード 3 (t2~t3)

出力コンデンサ C_o からの電流供給により、再び L と C_r は共振状態となり、 C_r は充電され始め V_{cr} は上昇する。 V_{cr} が入力電圧 V_i よりも高くなると、 t_3 にて並列ダイオード D_2 が導通する。

モード 4 (t3~t4)

D_2 の導通により共振状態は停止し、インダクタ電流は線形的に増加する。この導通期間にスイッチをオンすることにより、MOSFET の $V_{ds}=0$ として ZVS 動作を行う。なお、このタイミングは、 $V_{cr}=V_i$ により検出する。これにより、インダクタ電流は逆方向から順方向へと線形的に切り換え増加する。

モード 5 (t4~t0)

PWM 信号が H に転ずると同期して、鋸歯状波を立ち上げる。この PWM 信号の H 期間、つまり PWM 幅を制御することにより、出力電圧 V_o を一定に保つ。

以上において、コンデンサの共振電圧 V_{cr} およびインダクタの共振電流 i_L は次式 (1) (2) である。インダクタ電流は、負荷への順方向を+とした。

$$V_c(t) = V_o \cdot (1 - \cos \omega t) \tag{1}$$

$$i_L(t) = -(V_o / \omega L) \cdot \sin \omega t \tag{2}$$

$$\text{ただし } \omega = 1 / \sqrt{LC} \tag{3}$$

スイッチの切換え条件 $V_{cr}=V_i$ より、式 (1) にて $V_{cr}(T) = V_i$ なる T を求め、式 (2) に代入して次式の電流条件式が求まる。式 (4) において、根号内の実数条件より入出力電圧条件式 (5) が導かれる。

$$i_L(T) = -(1/\omega L) \cdot \sqrt{V_i \cdot (2V_o - V_i)} \tag{4}$$

$$\therefore 2V_o > V_i \tag{5}$$

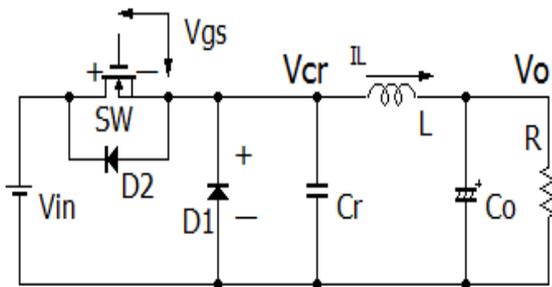


図 1. ZVS-PWM 方式降圧型単電源の基本部
Fig.1 Construction of ZVS-PWM buck converter

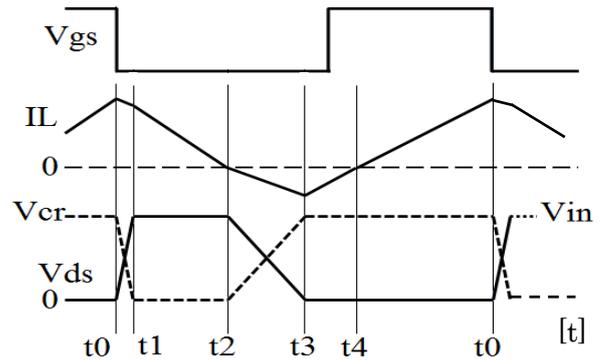


図 2. 主要部動作波形
Fig.2 Waveform of ZVS-PWM buck converter

〈2.2〉 シミュレーション回路

図 3 に ZVS-PWM 方式降圧型単出力電源のシミュレーション回路を、表 1 に使用パラメータを示す。一般の降圧型電源と同様に PWM 信号は、出力電圧と基準電圧との誤差電圧をオペアンプで増幅し、鋸歯状波と比較して得る。ただし、PWM 信号を共振波形に同期させる必要があり、同図のように 2 つのコンパレータ出力で RS フリップフロップをトリガして発生する。PWM 信号が H のとき、スイッチはオンとなる。なお、シミュレーションソフトは、SIMPLIS を使用した。

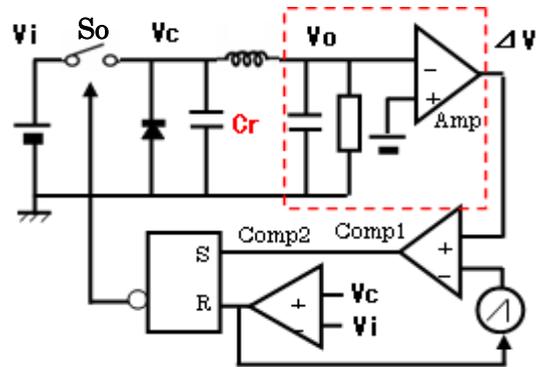


図 3. ZVS 方式単出力電源の回路図
Fig.3 Circuit of ZVS-PWM buck converter

表 1. 単電源シミュレーションのパラメータ

Table 1. Parameters of simulation circuit

| | |
|-------|-------------|
| V_i | 10 V |
| V_o | 7.0 V |
| L | 2.0 μ H |
| C_o | 470 μ F |
| C_r | 100 nF |
| I_o | 1.0 / 0.5 A |

〈2.3〉 シミュレーション結果

図4、図5に単電源のシミュレーション結果を示す。図4は共振部分の拡大波形であり、図2の動作原理波形と類似である。PWM信号の立上り時には、インダクタ電流が反転している状態で V_c は V_i に達している。この期間では、出力コンデンサより並列ダイオードやスイッチを介してインダクタ電流が電源に回生している。図4において動作周波数は入出力条件や負荷電流および共振条件に依存するが、出力電流が $I_o=0.5A$ の状態で $F=180kHz$ である。

図5はロードレギュレーションである出力リプル波形であり、定常時と負荷変動時を同時に示している。位相遅れ補償により電圧オフセットを削除してあり、また位相進み補償により特性改善を図っている。出力電流が $I_o=1.0 / 0.5 A$ の定常リプル電圧は $10mV_{pp}$ 、過渡応答時のシュートは $\pm 10mV$ である。

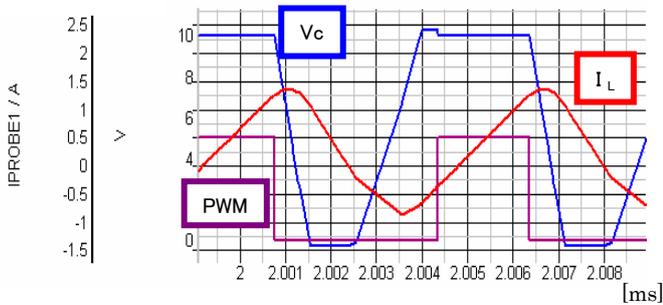


図4. 単電源シミュレーション波形 (共振波形)
Fig. 4 Simulation result of ZVS-PWM converter

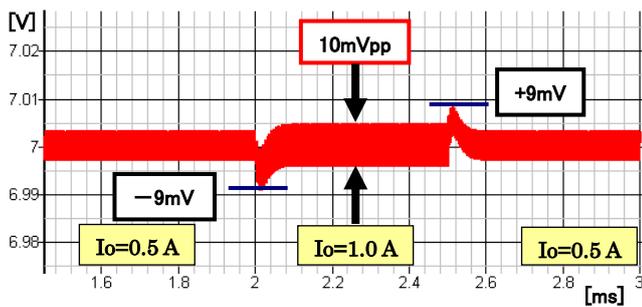


図5. 単電源シミュレーションの負荷応答
Fig. 5 Load regulation of simulation result

(2.3) 効率の検討

負荷電流に対する効率の変化を、従来の降圧型電源と比較して図6に示す。従来電源では、同等のクロック周波数として、相対的に比較した。全体的に従来電源と同様の傾向にあり、負荷電流が $0.3A$ 付近で最大効率を示し、低負荷部で急激に低下し、高負荷部で徐々に低下傾向にある。最大効率は、従来電源では 79% に対して、本回路では 86% と 7% の改善がみられた。

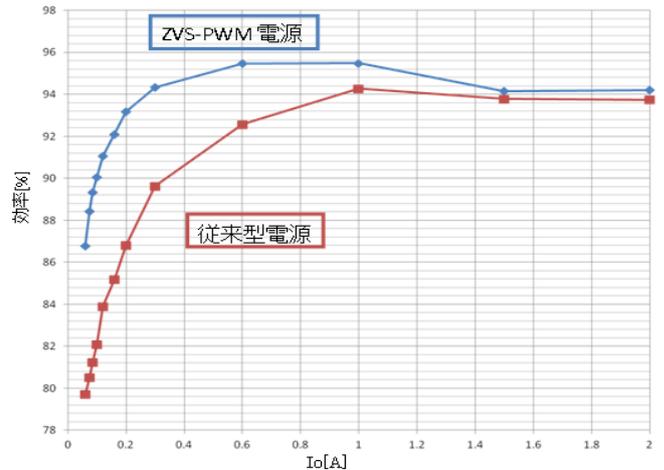


図6 ZVS-PWM 方式単電源の効率
Fig.6 Efficiency of ZVS-PWM buck converter

〈2.4〉 ZVS-PWM 方式単出力電源の実装結果

ZVS-PWM 方式単出力電源の実装回路を作成し、その実測結果を示す。図6は出力電圧波形、図7は定常時の出力電圧リプル、インダクタ電流波形、図8は共振波形である。入出力条件は、 $V_i=10V$ 、 $V_o=6.0V$ 、 $I_o=0.5A$ であり、安定に出力電圧が得られている。なお使用素子は、 $L=5\mu H$ 、 $C_o=470\mu F$ 、 $C_r=10\mu F$ である。出力リプルは、図7より $\Delta V_o=22mV_{pp}$ であり、動作周波数は $F_{op}=300kHz$ である。

図8の共振波形は、図4のシミュレーション波形と類似であることが確認できる。つまり、共振コンデンサ電圧 V_{cr} が十分に立上がり MOSFET の両端電圧 V_{ds} が $0V$ になった後、PWM信号が H に転じて MOSFET は導通している。この時点ではインダクタ電流は逆流しており、PWM信号の H により徐々に減少し、比例的に順方向へと変化していく。このように MOSFET は、ZVS動作であることが確認できる。



図6 単出力電源の実装結果
Fig. 6 Experimental result of single-output ZVS-PWM converter

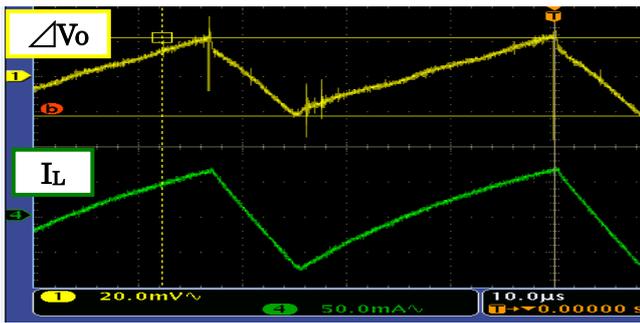


図7 単出力電源のリップル出力

Fig. 7 Experimental output ripple of single-output ZVS-PWM converter

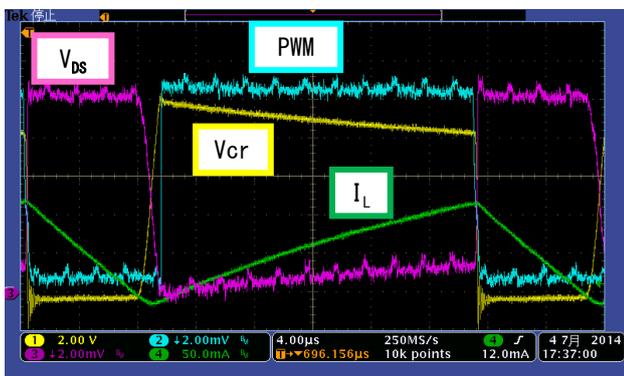


図8 単出力電源の実装共振波形

Fig. 8 Experimental resonant waveform of single-output ZVS-PWM converter

3. ZVS-PWM 方式 SIDO 電源の検討

〈3・1〉 Exclusive 制御方式 SIDO 電源の概要

これまで多数の SIDO 電源に Exclusive 方式を提案し、図9の ZVS-PWM 方式 SIDO 電源にもこの方式を適用した。図10に主要波形図を示す。SIDO 電源では1個のインダクタで2個のサブコンバータを制御駆動する。このサブコンバータの制御切換え方式は、サブコンバータの誤差アンプ出力の大きさを比較して、その周期の制御サブコンバータを排他的に決定する。出力電圧が基準電圧より低いほど、反転増幅器の誤差出力 ΔV_o は高くなる。よって、両方の ΔV_o の比較結果により、制御サブコンバータを優先的に制御する。

したがって過渡応答時には、変化時の誤差電圧が一方的に大きくなることより、そのサブコンバータが連続的に優先的に制御され、あたかも単独電源のように高速に制御される。この場合にも定常時と同様に、常に両サブコンバータの誤差電圧が等しいように制御され、両出力リップルはほぼ同等となる。

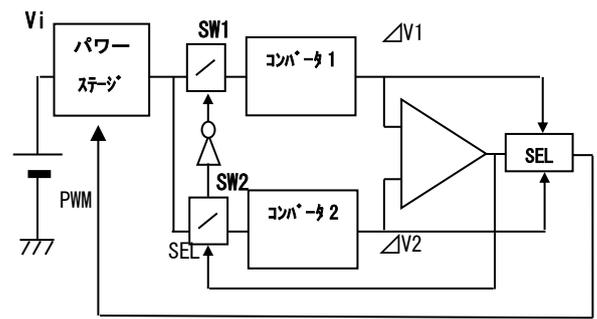


図9 Exclusive 方式 SIDO 電源の構成

Fig. 9 Construction of exclusive SIDO converter

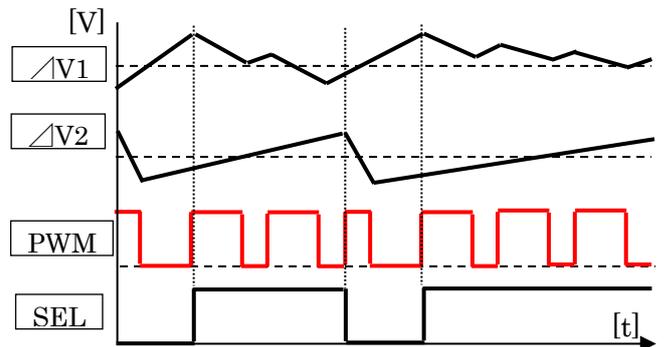


図10. Exclusive 方式 SIDO 電源の動作説明図

Fig. 10 Waveform of exclusive SIDO converter

〈3・2〉 ZVS 方式 SIDO 電源 (理想スイッチ)

ZVS SIDO 電源の回路構成を図11に、使用パラメータを表2に示す。同図において、パワーステージは単電源と同様であり、インダクタの出力に2個のサブコンバータが接続されている。サブコンバータは、理想スイッチ、出力コンデンサおよび誤差増幅アンプで構成され、コントローラ部は Exclusive 方式である。

図11において、SEL 信号は PWM 信号の立上りでラッチされ、この信号によりサブコンバータ内のスイッチを相反的に駆動する。スイッチは理想素子であり、

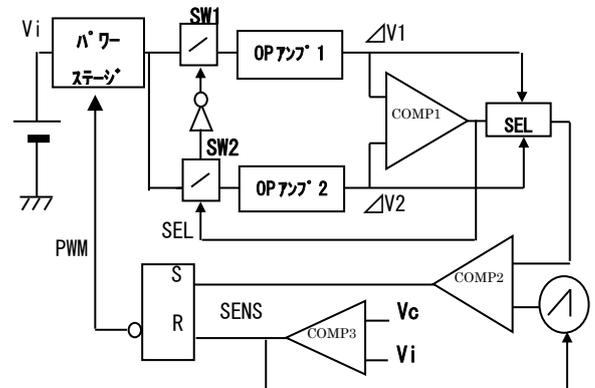


図11 ZVS 方式 SIDO 電源の回路図

Fig. 11 Circuit of ZVS-PWM SIDO converter

デッドタイムを考慮して駆動される。PWM 信号は単電源と同様に、 $V_{cr} > V_i$ の条件で起動し、選択されたサブコンバータの制御パルス幅に設定される。

シミュレーション結果を図 12 に示す。この場合、 $V_i=10.0V$ 、 $V_1=6.0V$ 、 $V_2=5.5V$ であり、定常負荷電流は $I_1=I_2=0.2A$ に設定した。定常出力リップルは、 $\Sigma I_o=0.6A$ のとき、両出力電圧リップルとも $\Delta V < 10mV_{pp}$ であり、負荷電流変化 $\Delta I_o = \pm 0.2A$ に対する過渡応答は、 $\Delta V \approx \pm 12mV$ のシュートである。

また、このときの SIDO 電源共振状態を図 13 に示す。選択信号 SEL はほぼ交互に変化し、PWM 信号が切替えていることが確認できる。

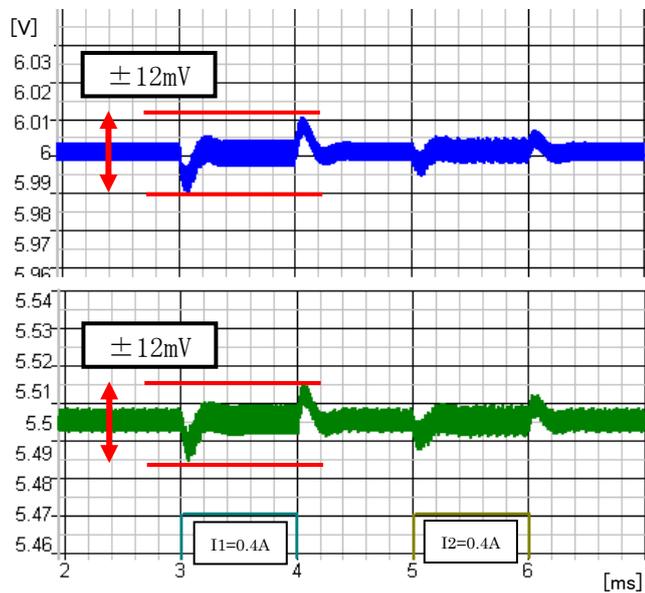


図 12 SIDO 電源シミュレーション結果 (理想 SW)
Fig. 12 Simulation result of ZVS-PWM SIDO converter (using ideal SW)

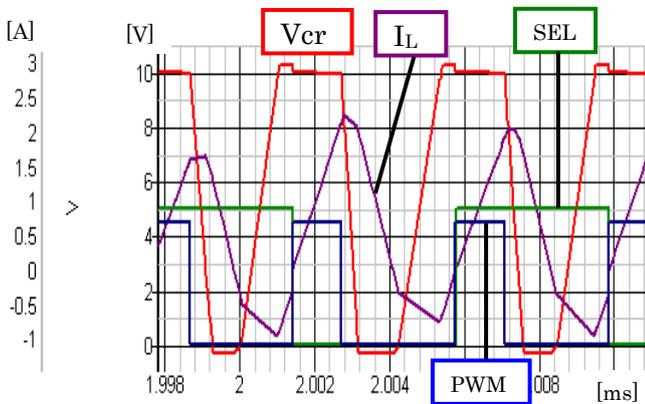


図 13 SIDO 電源シミュレーション共振波形
Fig. 13 Resonant waveform of the simulation of ZVS-PWM SIDO converter

〈3・3〉実装回路時の課題

図 11 のシミュレーション回路は理想スイッチを用いており、方式確認によく使用される。実際には MOSFET によるスイッチ構成とする必要がある。図 14 はボディダイオードを表示した SIDO 回路であり、 $V_1 > V_2$ の関係にある。

ここで、サブコンバータ 1 の SW1 (MOSFET) が導通した場合は問題ないが、サブコンバータ 2 が選択された状態では問題が生じる。つまり、SW2 が ON 状態になると、SW1 のボディダイオードを介して V_1 より V_2 に過電流が流れ異常状態となる。

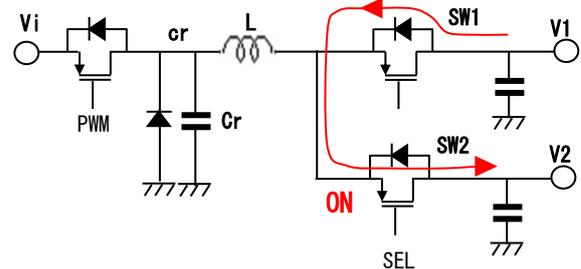


図 14 実装回路シミュレーション時の課題
Fig. 14 Problem in the experimental circuit

4. 提案 ZVS-PWM 方式 SIDO 電源の実装回路

〈4・1〉SIDO 電源回路の改善検討

図 14 の回路においてボディダイオードの悪影響を改善する必要がある。この対策として、図 15 のようにサブコンバータの SW1 を逆流防止ダイオード D のみとして、モード 3 の共振状態に必要な V_o からの電流供給を V_2 側のコンデンサのみで実施する方式とした。この場合、サブコンバータ 2 の SW2 を制御するのみで、2 個のサブコンバータを切替え制御でき、モード 3 の期間を検出できれば制御可能である。

この場合、共振コンデンサ電圧 V_{cr} の立上りを検出することにより、図 12 のような構成とした。

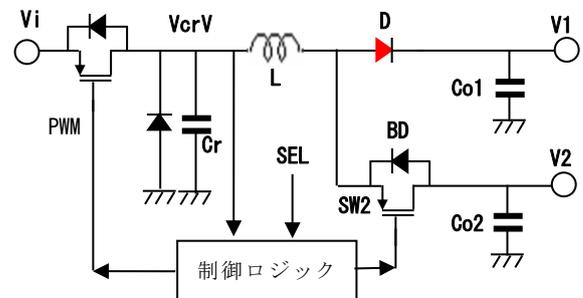


図 15 実装 SIDO 共振部の改善回路
Fig. 15 Improvement of experimental ZVS-PWM SIDO converter

〈4・2〉改善 SIDO 電源の実装シミュレーション結果

実装 SIDO 電源のシミュレーションにおける制御信号・共振波形を図 13 に、過渡応答を含めた出力電圧リップルを図 14 に示す。図 16 では、SEL 信号が H 期間の V1 選択中のモード 3 共振期間 (矢印部分) では、サブコンバータ 2 の制御信号 SW2 が H に変換され共振は V2 側が受け持っていることが確認できる。

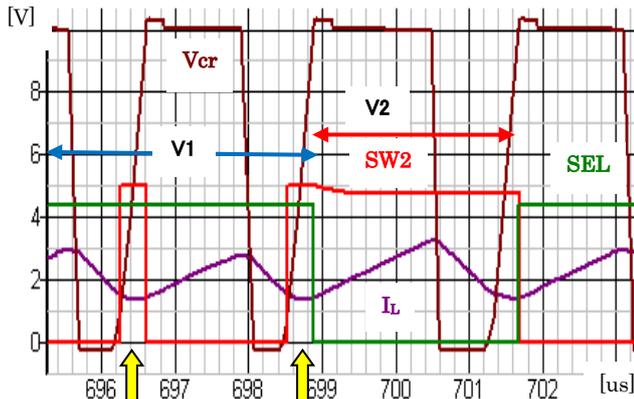


図 16 実装 SIDO シミュレーション共振波形
Fig. 16 Resonant waveform in the simulation of experimental ZVS-PWM SIDO converter

図 17 のリップル特性では、負荷電流が $\Sigma I_o=1.5A$ のとき定常リップルは $\Delta V < 10mV_{pp}$ であり、過渡応答でのシュートも $\pm 10mV$ 以下と小さい。また、クロス・レギュレーションやセルフ・レギュレーションは同様に小さく、問題が解決されていることが確認できる。

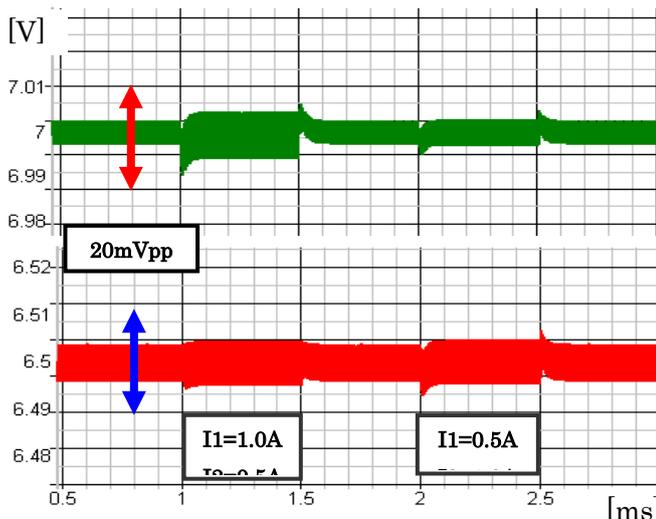


図 17. 実装 SIDO シミュレーション結果
Fig. 17 Simulation result of experimental ZVS-PWM SIDO converter

図 17 のリップル特性では、負荷電流が $\Sigma I_o=1.5A$ のとき定常リップルは $\Delta V < 10mV_{pp}$ であり、過渡応答でのシュートも $\pm 10mV$ 以下と小さい。また、クロス・レギュレーションやセルフ・レギュレーションは同様に小さく、問題が解決されていることが確認できる。

6.まとめ

ZVS-PWM 方式降圧型単インダクタ 2 出力 SIDO 電源を検討した。理想素子シミュレーションによる原理動作確認に加え、MOSFET による実装シミュレーションを検討した結果、MOSFET 内のボディダイオードによる異常動作が発覚し、その改善方式が必要となった。検討の結果、出力電圧の高いサブコンバータ 1 の入力部をダイオードのみとして、サブコンバータ 2 の入力部 MOSFET のみを切換え制御することにより対策改善した。

改善後のシミュレーションの結果、各負荷電流が $I_o=0.33A$ のとき定常出力リップルは $\Delta V=5mV_{pp}$ 以下、片側電流を $0.67A$ としたとき $\Delta V=20mV_{pp}$ であった。また、負荷電流を $I_1=0.33/0.67A$ と切換えたときの過渡応答は、クロスレギュレーション・セルフレギュレーション共に $\pm 5mV$ 以下と十分小さかった。

次に ZVS-PWM 方式降圧型単出力電源の実装結果では、負荷電流 $I_o=0.2A$ の定常特性では、出力電圧リップルは $\Delta V_o=20mV_{pp}$ であった。

文 献

- (1) Y. Kobori, Q. Zhu, M. Li, F. Zhao, Z. Nosker, S. Shaiful, N. Mohyar, M. Onozawa, H. Kobayashi, et al "Single Inductor Dual Output DC-DC Converter Design with Exclusive Control", IEEE Asia Pacific Conference on Circuits and Systems, Kaohsiung, Taiwan (Dec. 2012).
- (2) Y. Kobori, N. Takai, H. Kobayashi, et al, "Single Inductor Dual Output Switching Converter using Exclusive Control Method", IEEE POWEReng, No.151, Istanbul, Turkey (May. 2013)
- (3) 原田耕介、二宮保、顧文建、"スイッチングコンバータの基礎"、コロナ社、pp.165-171 (1992)
- (4) 内藤直也、小堀康功、"DC-DC ソフトスイッチング電源における低コスト高効率技術の研究" 電子情報通信学会 回路とシステム研究会、北海道 (2014, 7)