

複素マルチバンドパスDACの 線形性向上アルゴリズム

○村上 正紘 小林 春夫 (群馬大学)

Supported by STARC



OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ マルチビット DA 変調器
 - 複素DWAアルゴリズム
 - 自己校正アルゴリズム
- ▶ まとめ

OUTLINE

▶ 研究背景

▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器

▶ マルチビット DA 変調器

— 複素DWAアルゴリズム

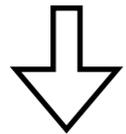
— 自己校正アルゴリズム

▶ まとめ

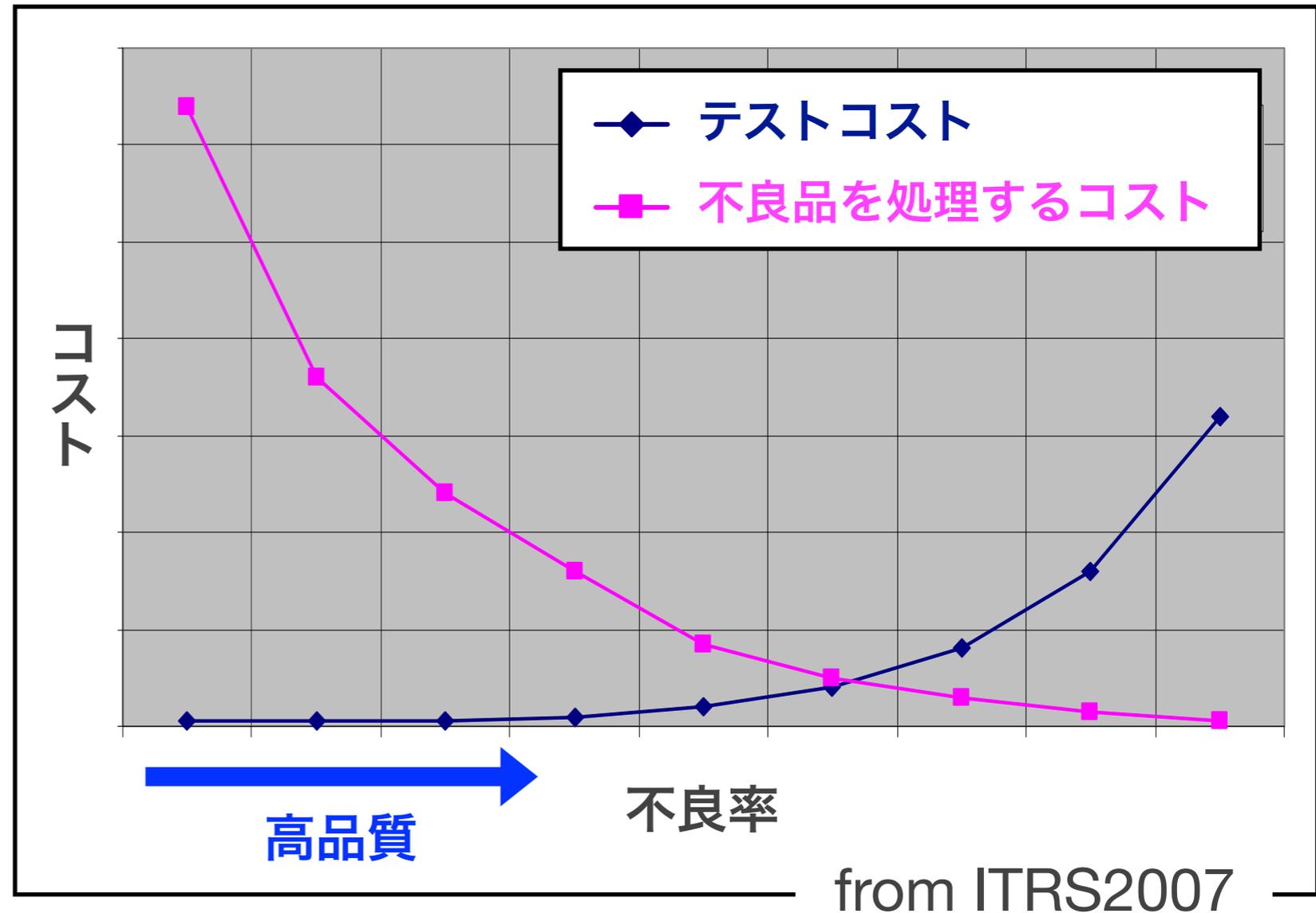
研究背景

半導体の

微細化・複雑化



品質維持のための
テストコスト **増**



特に、I,Q信号を受信する

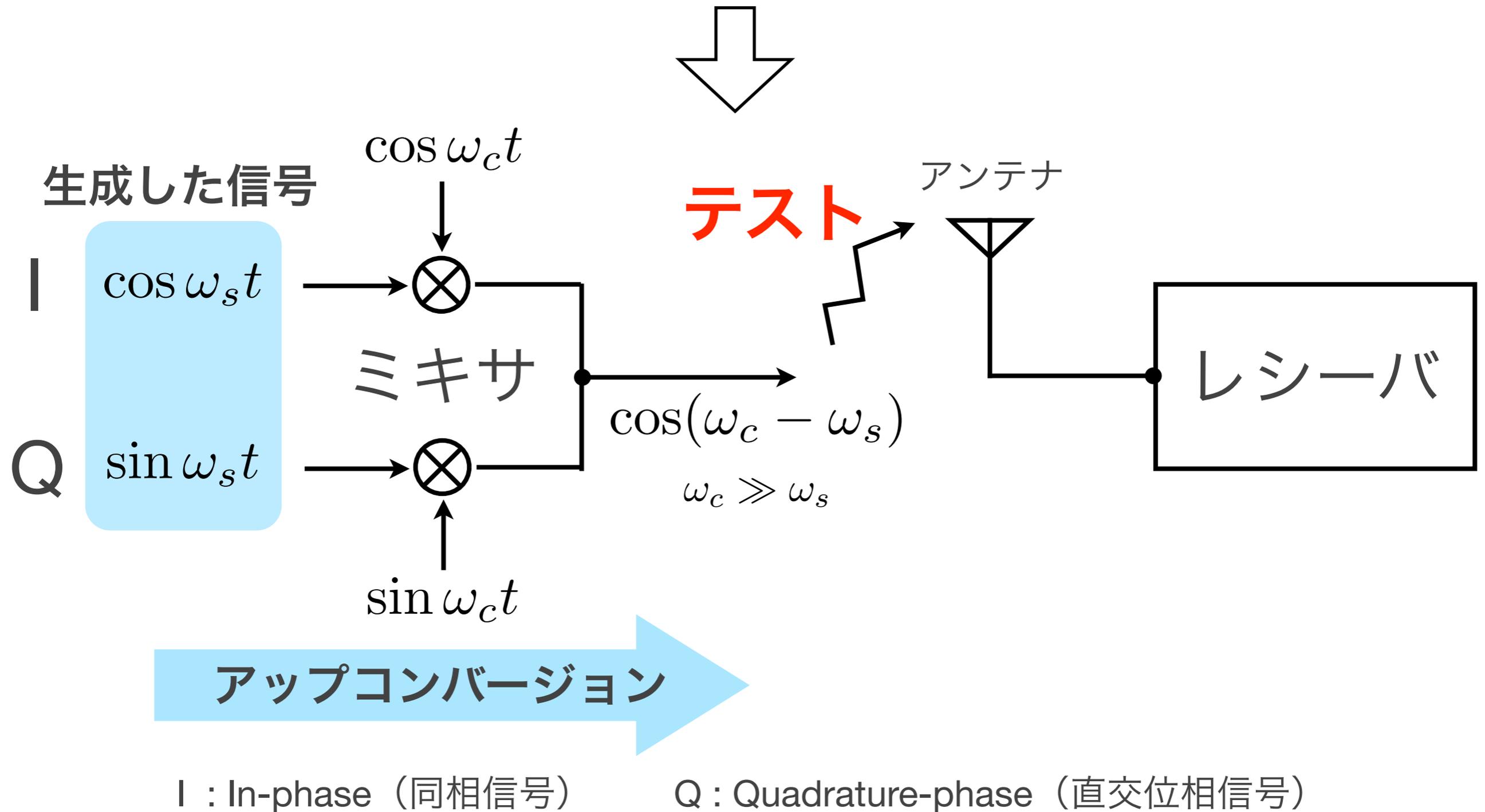


通信用ICチップ (Bluetooth, 無線LAN等)

の受信機の低テストコスト化の要求

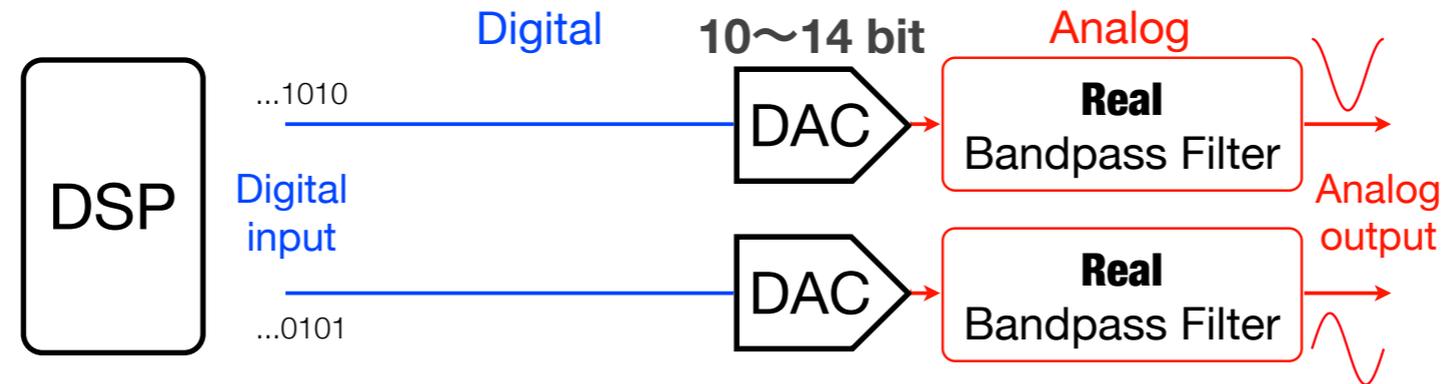
研究目的

高品質なI,Qテスト信号を低コストで生成

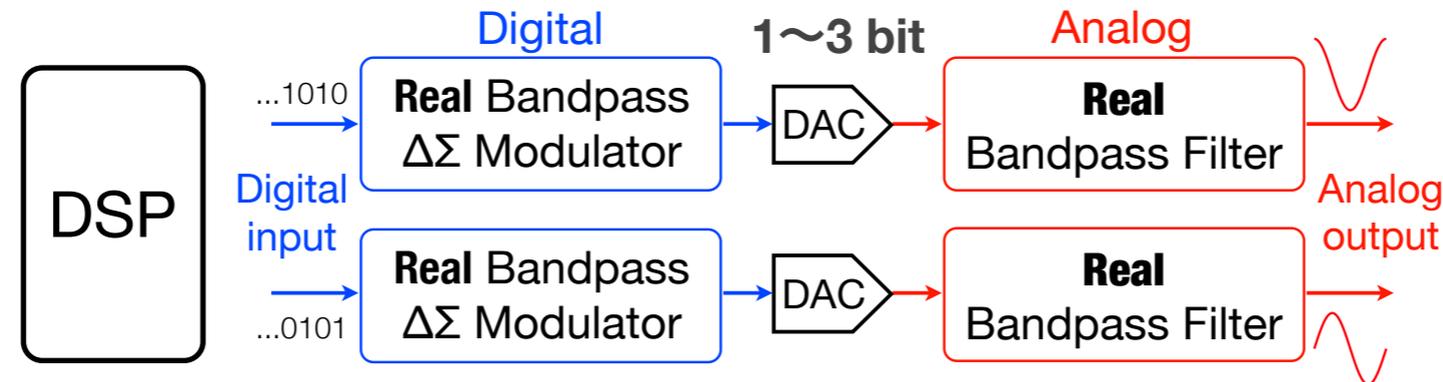


I,Q信号生成法

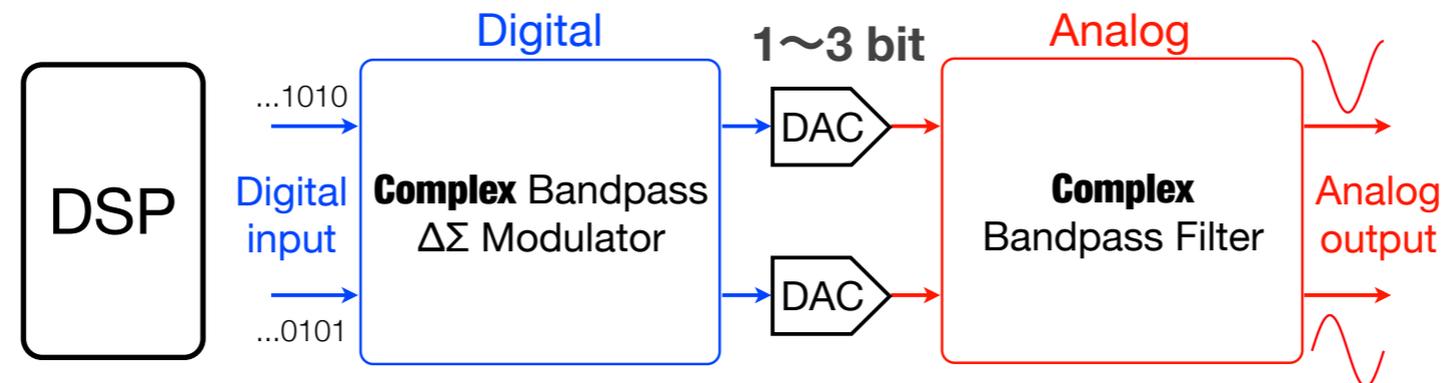
① アナログ手法



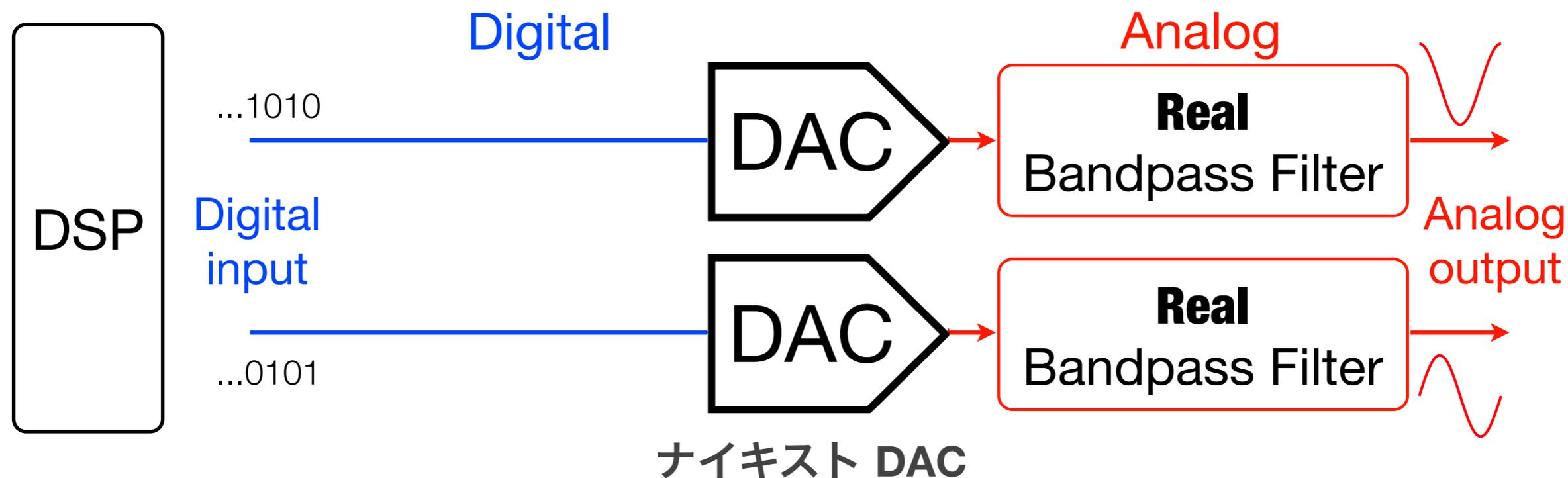
② デジタル手法 (1)



③ デジタル手法 (2)



① アナログ手法

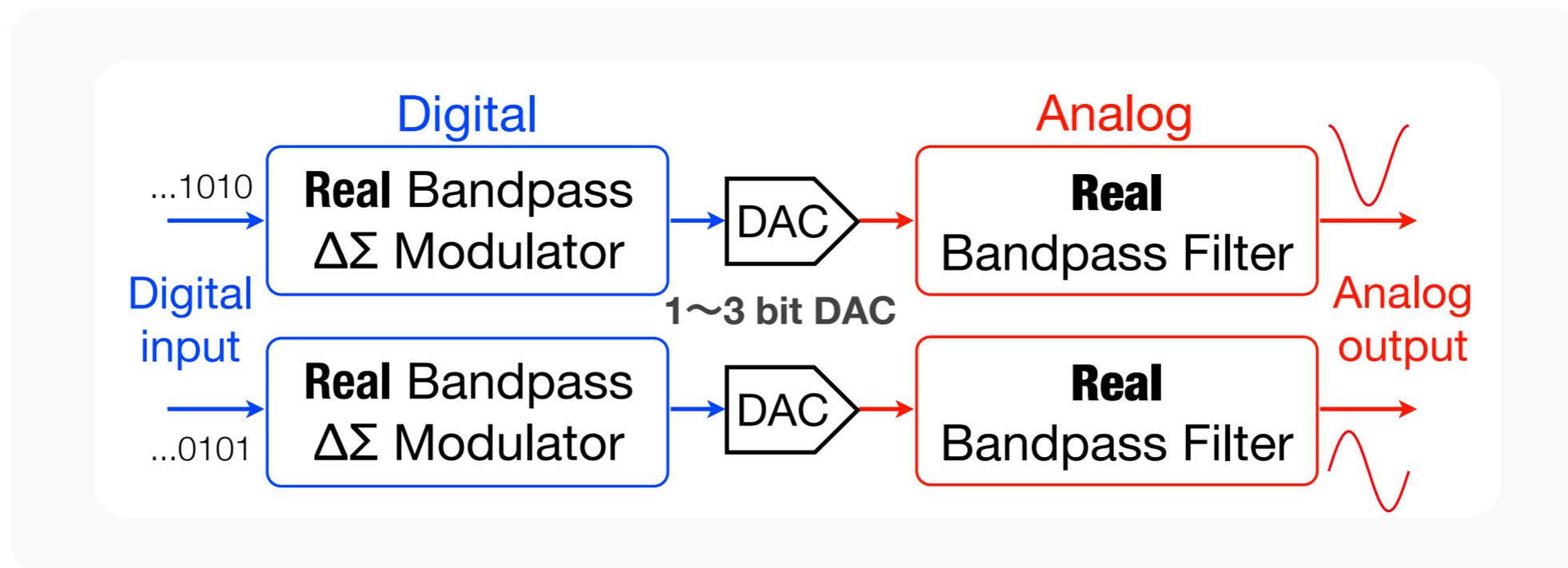


大きなナイキストレートのDAC

急峻なアナログフィルタ

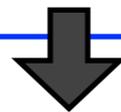
が必要 ☹️

② デジタル手法 (1)



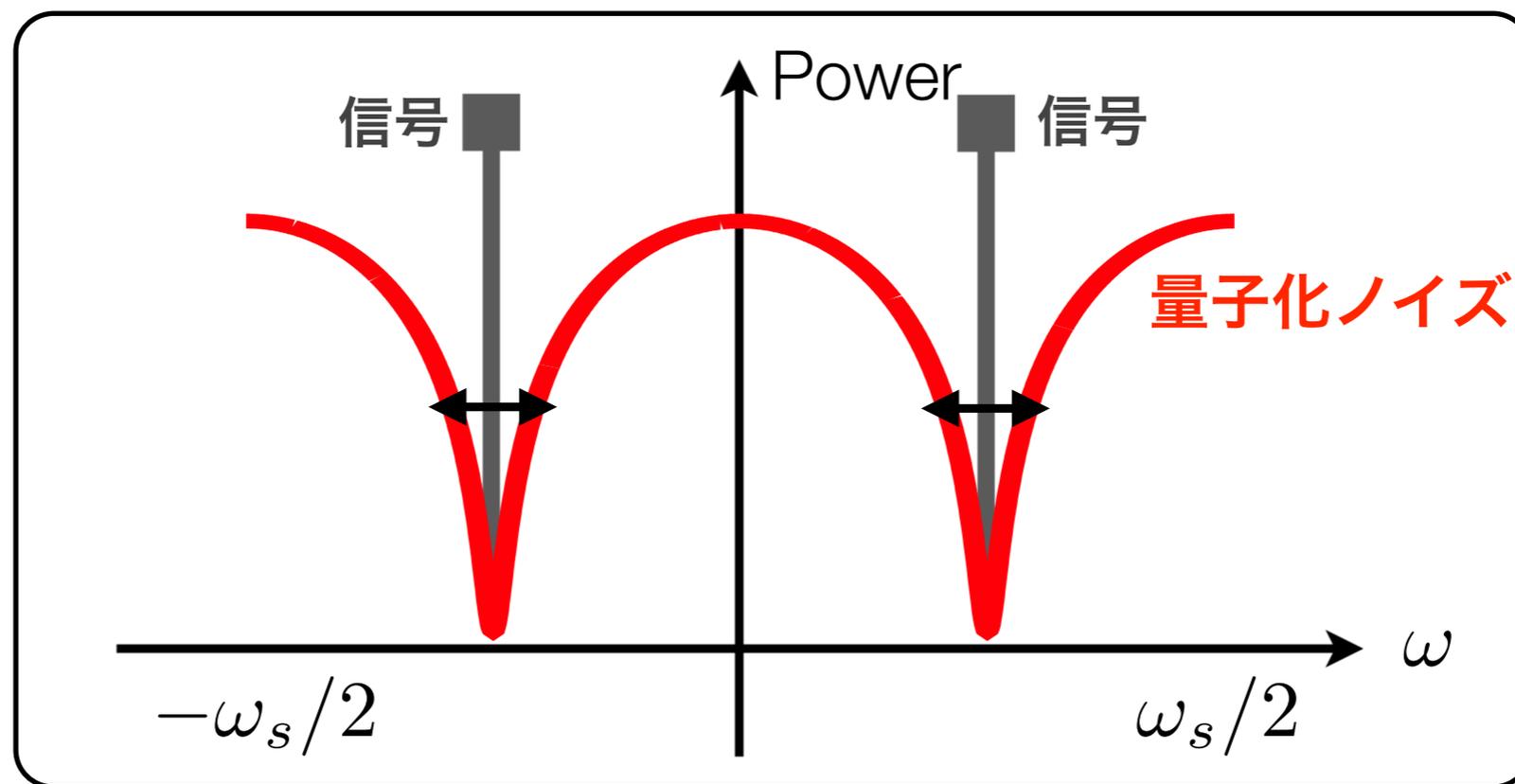
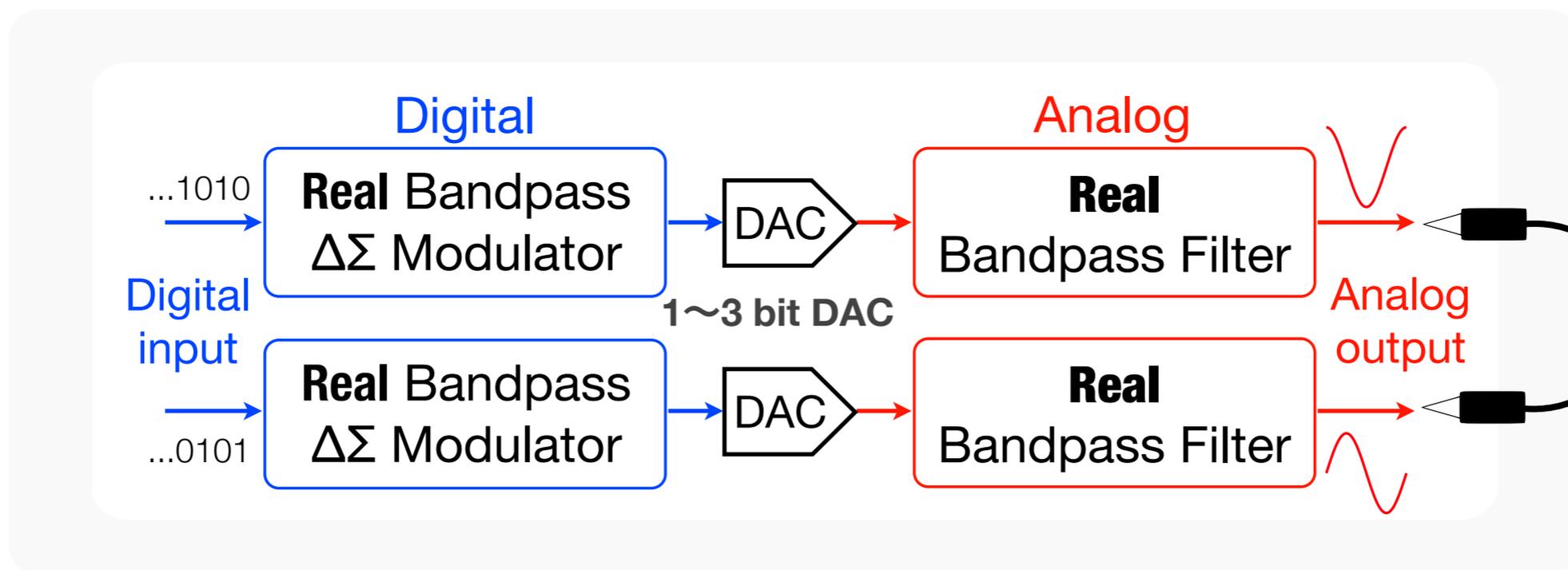
デルタシグマ変調

- オーバーサンプリング
- ノイズシェープ
- 1~3 bit DAC

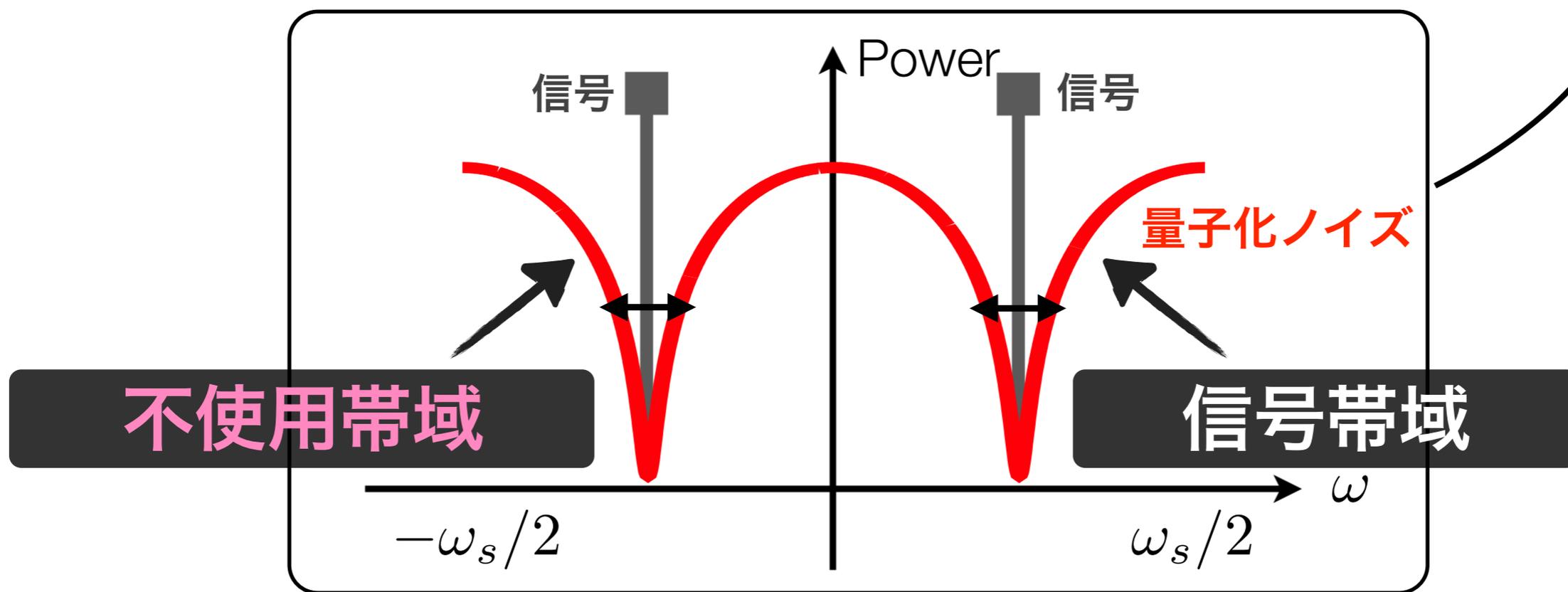
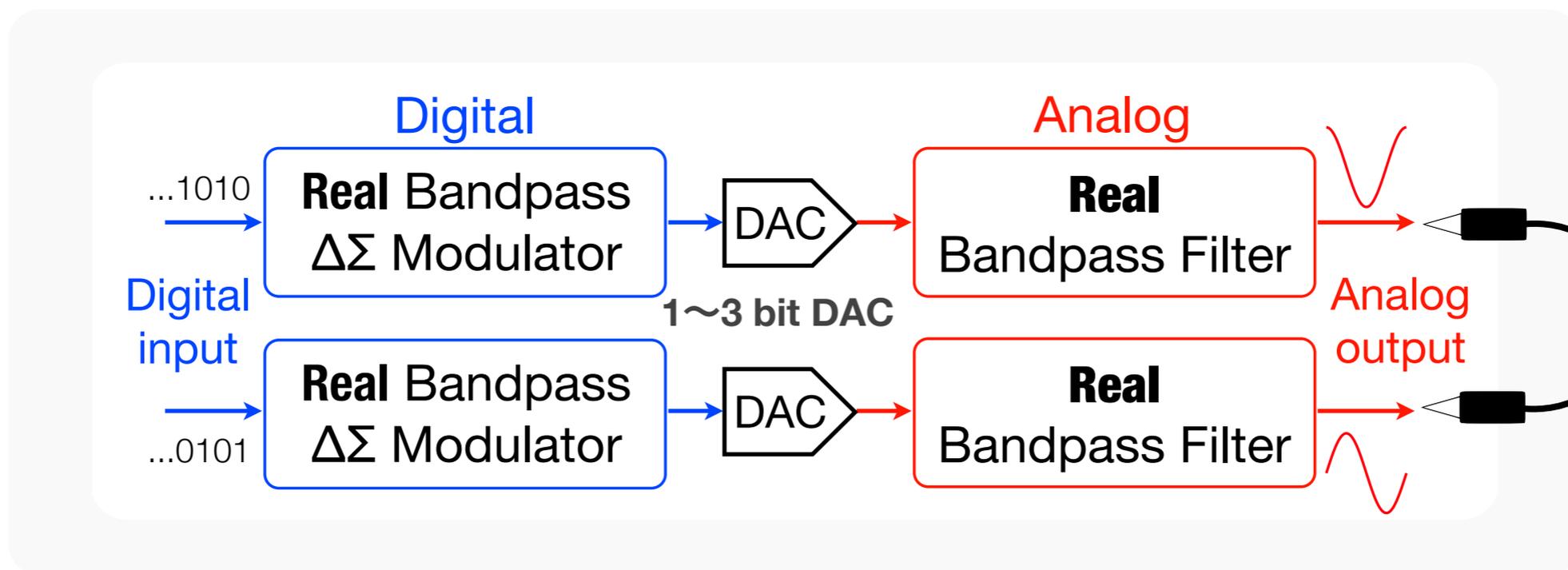


アナログフィルタ : 緩

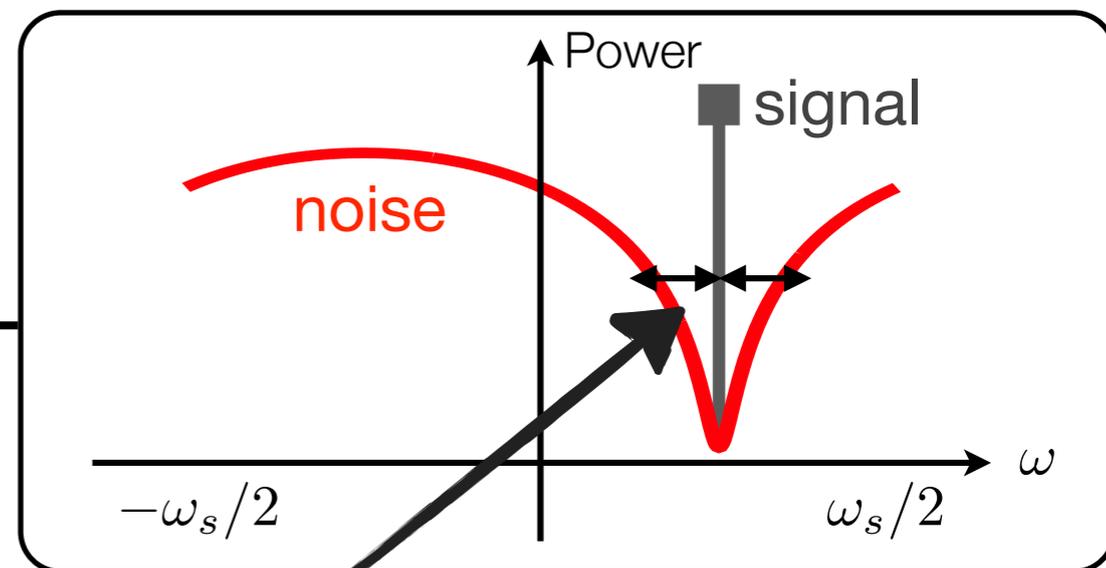
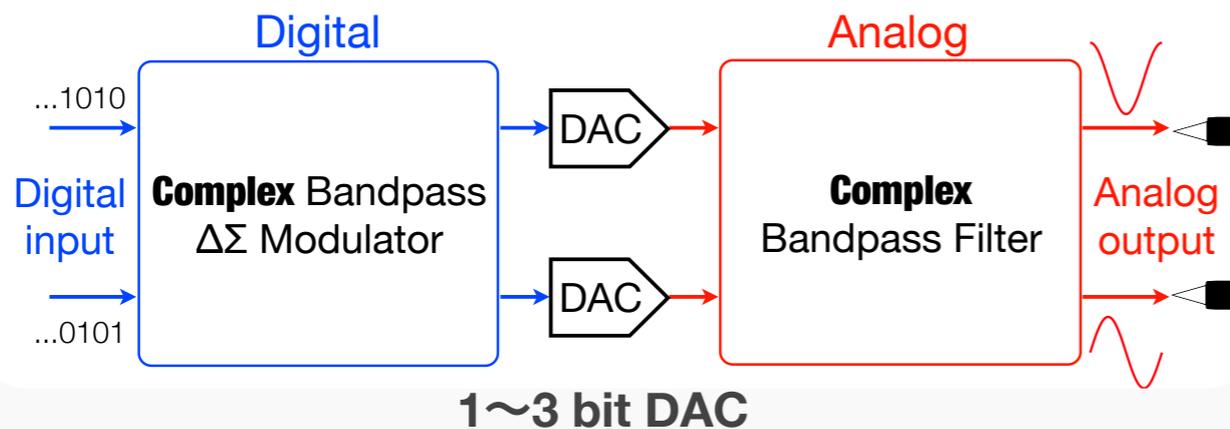
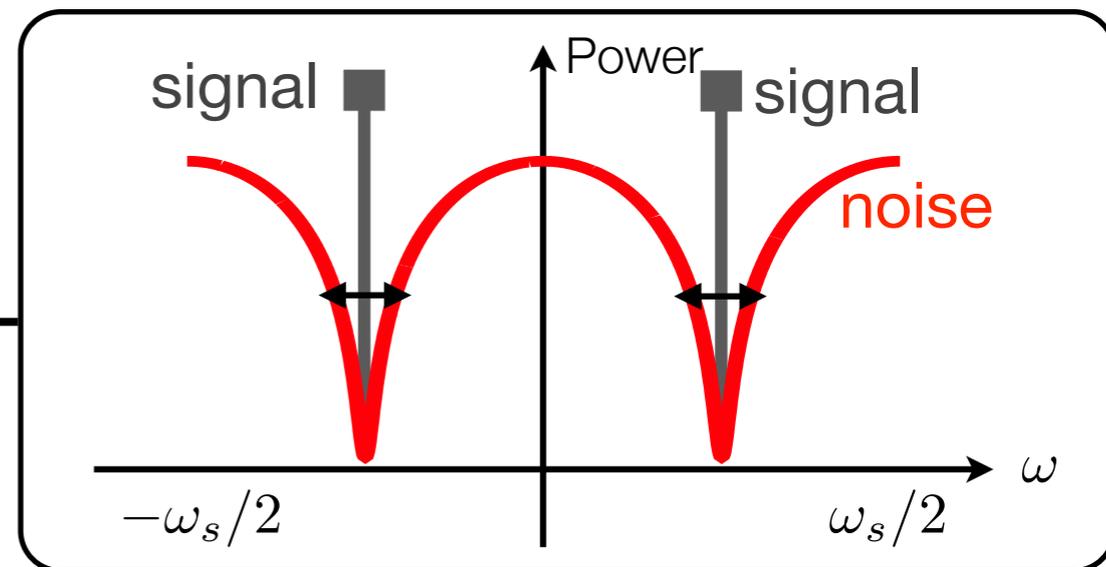
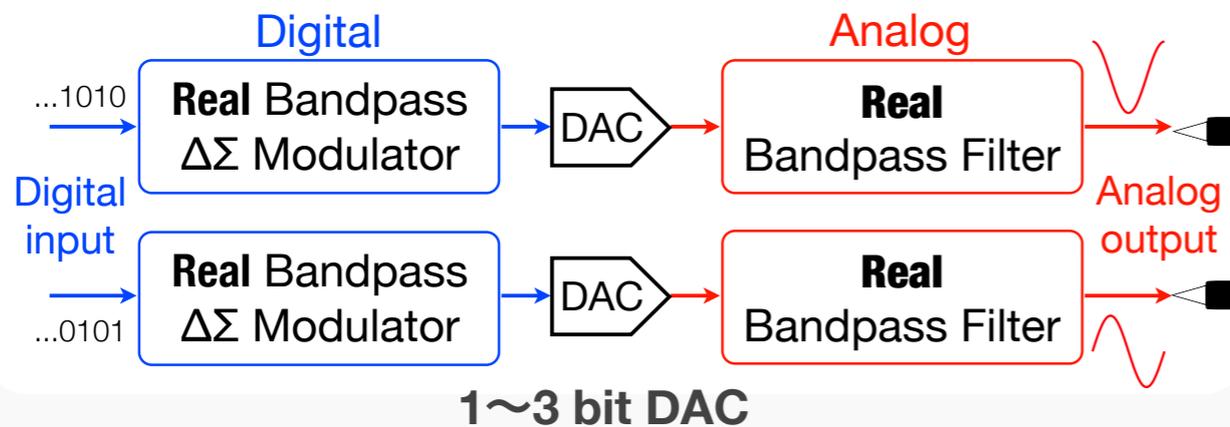
② デジタル手法 (1) ~出力パワー~



② デジタル手法 (1) ~信号帯域~

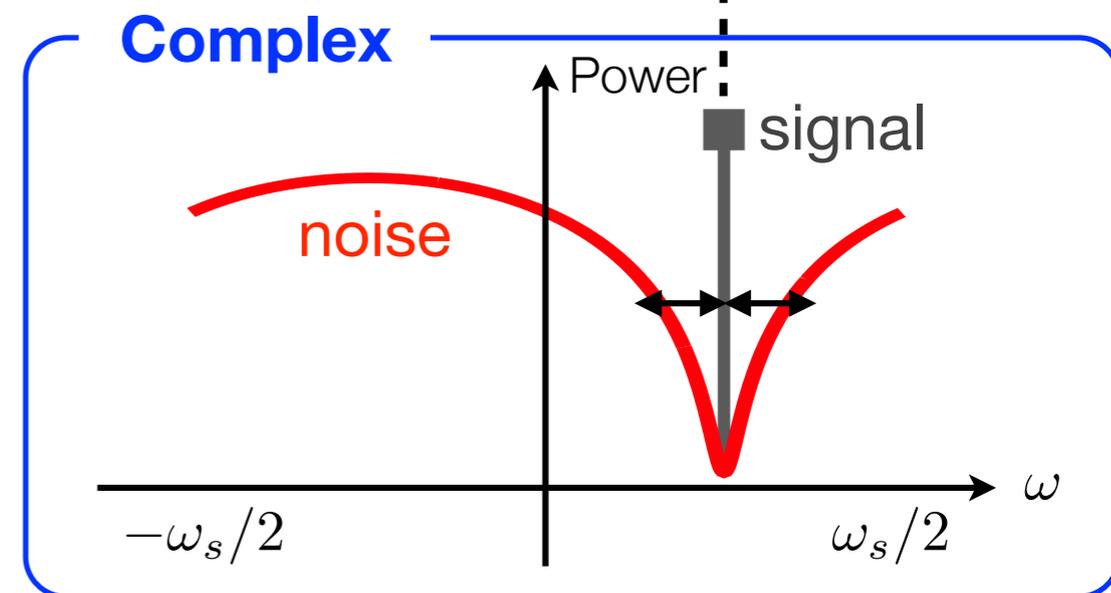
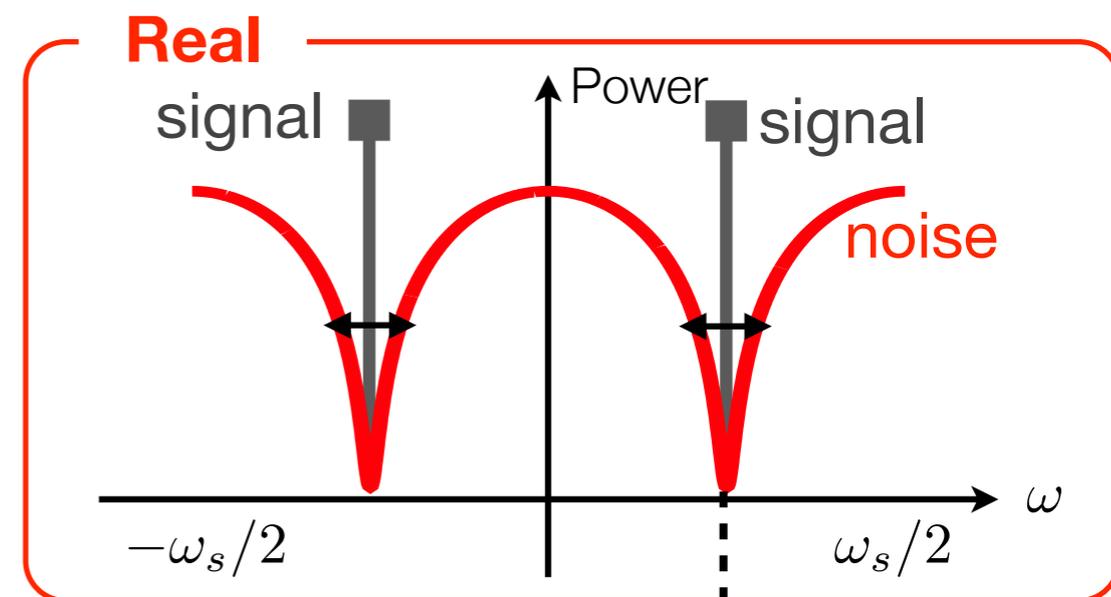
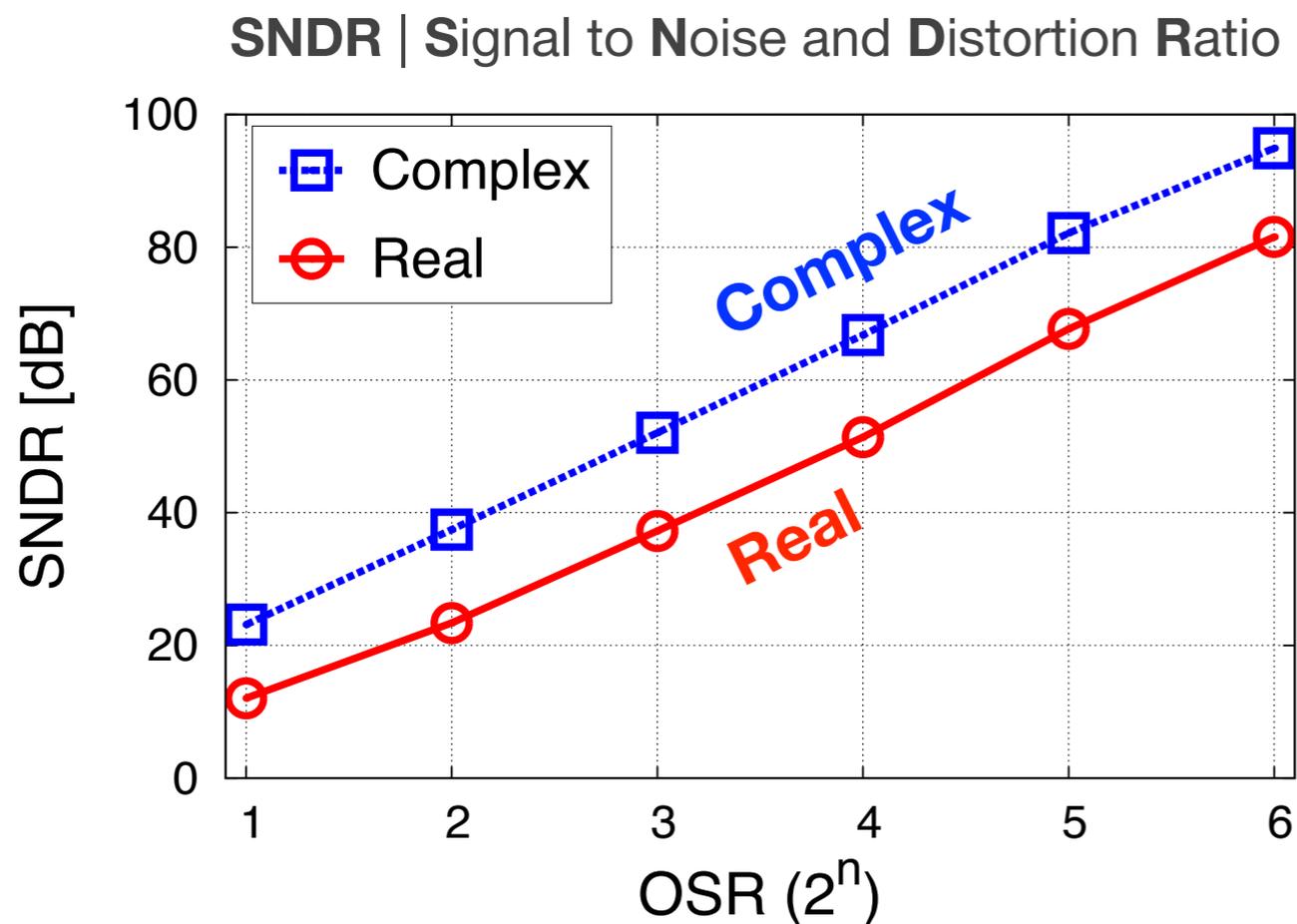


② デジタル手法 (2) ~複素信号処理~



信号帯域

SNDRの比較 ~なぜ複素を用いるのか~



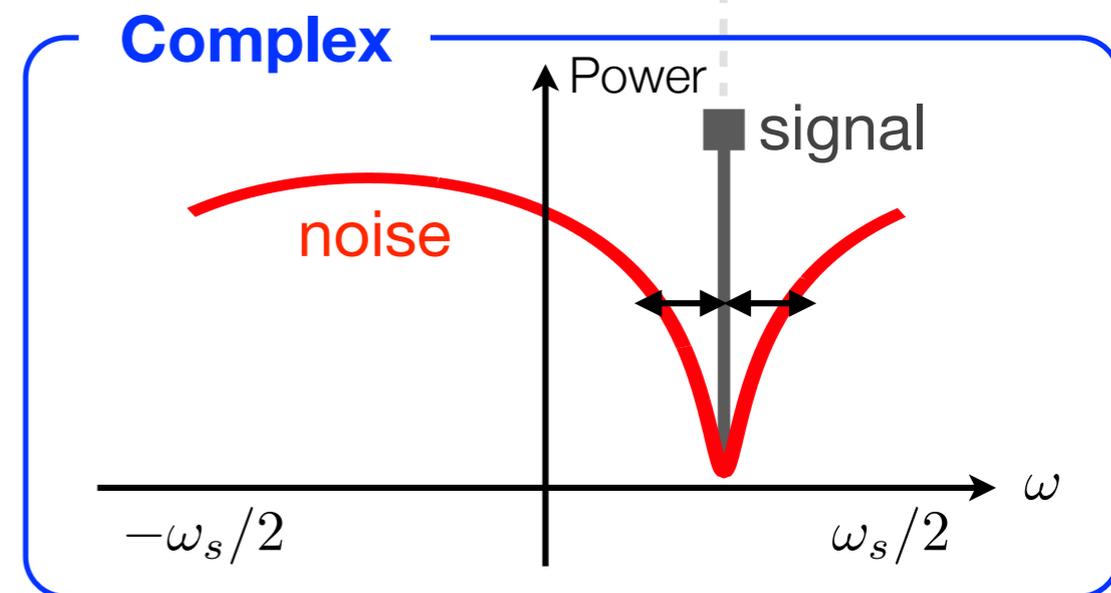
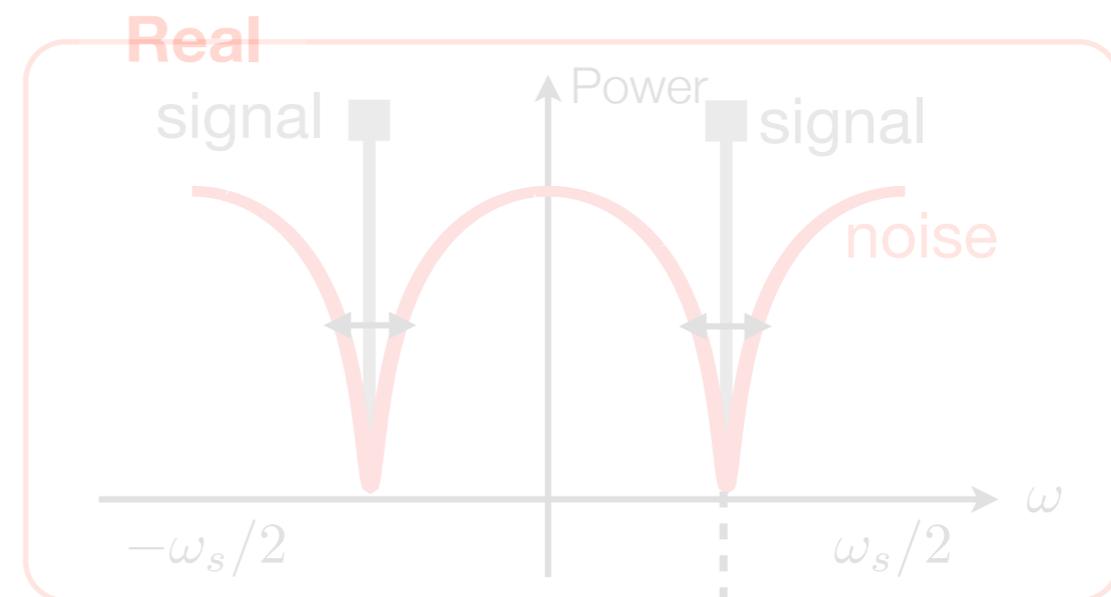
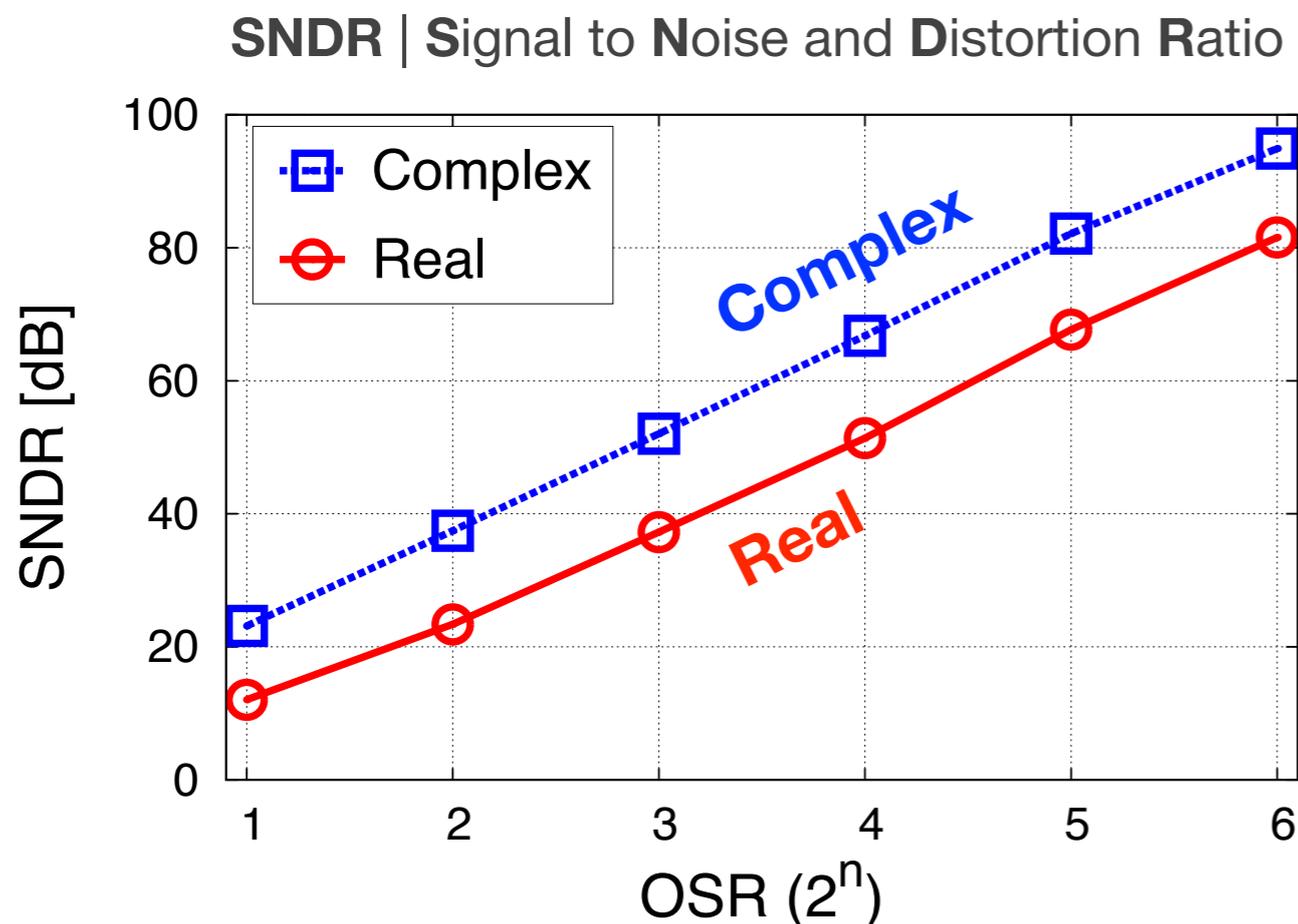
SNDR

20_{dB}

Complex > **Real**



SNDRの比較 ~なぜ複素を用いるのか~



SNDR

20_{dB}

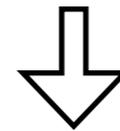
Complex > **Real**

⇒ 高品質な I,Q 信号

複素信号とは

実信号

I_{in} , Q_{in}



複素信号

$I_{in} + jQ_{in}$

$j = \sqrt{-1}$

Complex signal processing is NOT complex. (K.Martin)

I,Q 信号生成 まとめ

デジタルリッチ

DSP, DAC

+

$\Delta\Sigma$

+

Complex

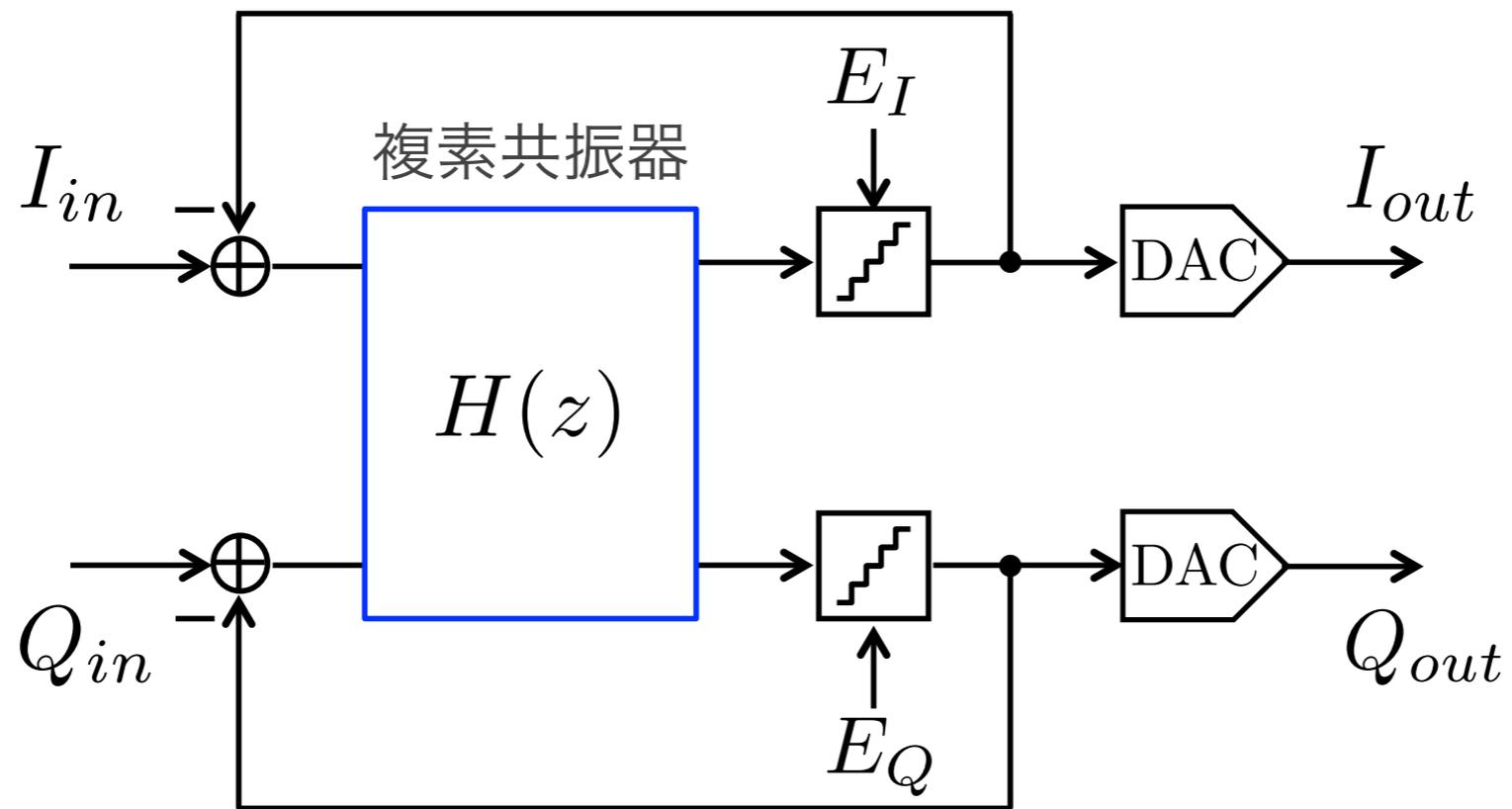
||

低コスト, 高品質な信号生成

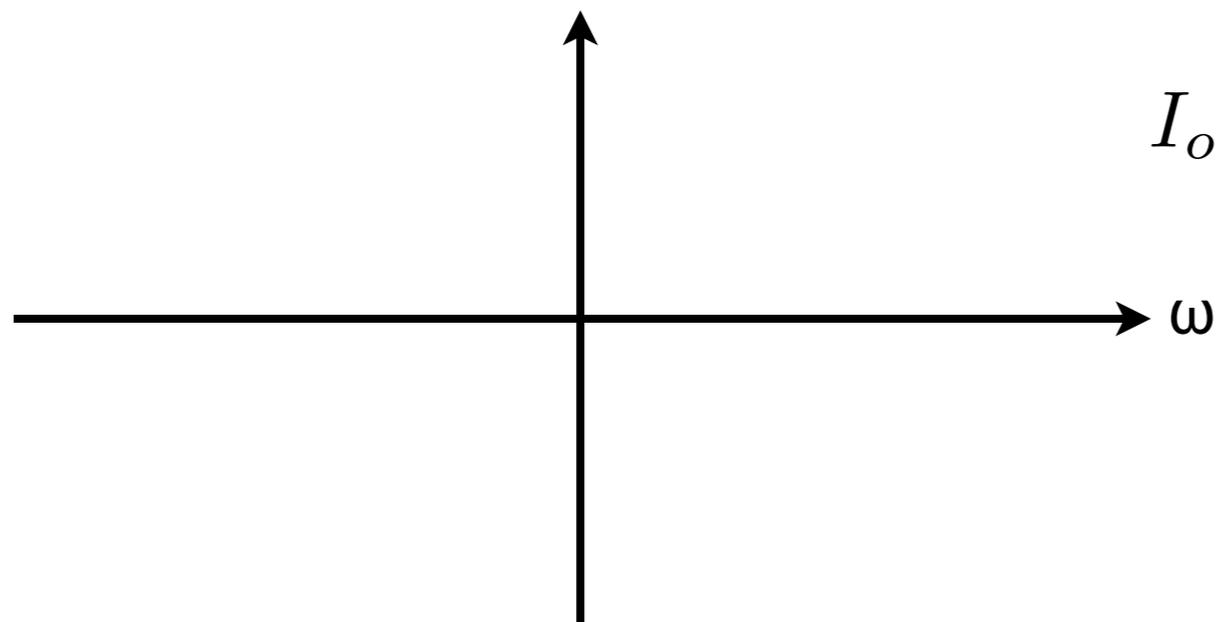
OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ マルチビット DA 変調器
 - 複素DWAアルゴリズム
 - 自己校正アルゴリズム
- ▶ まとめ

複素バンドパスノイズシェープの原理

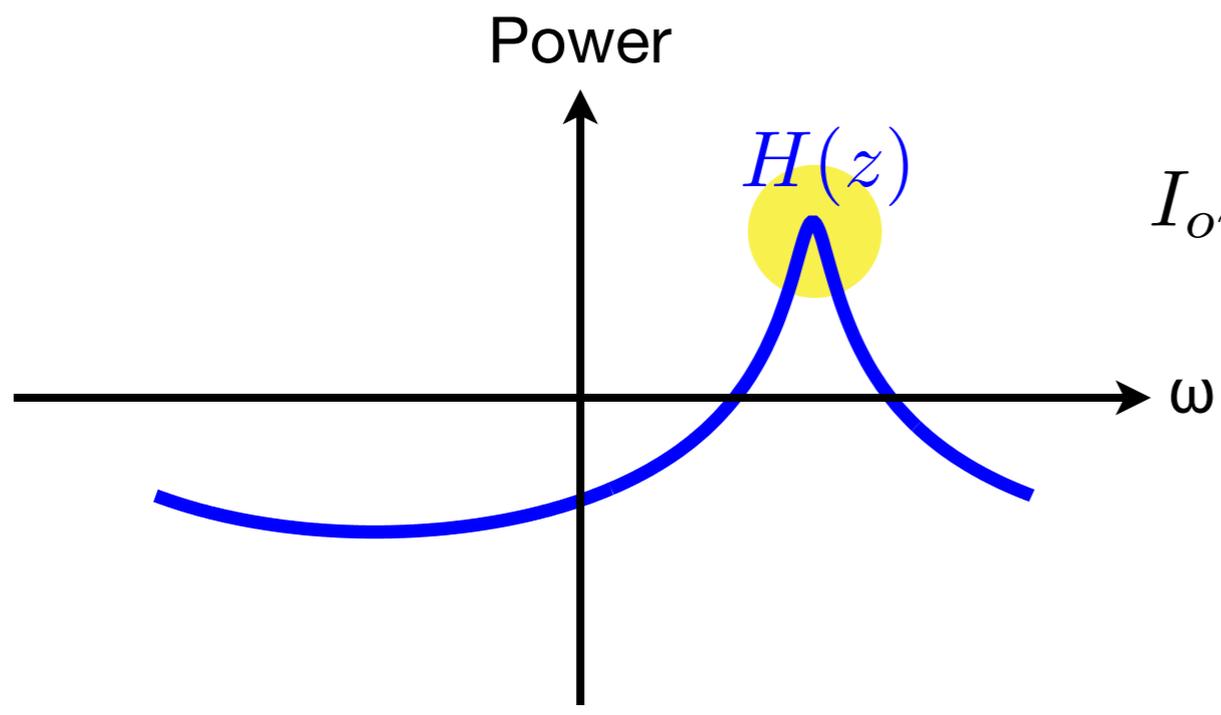
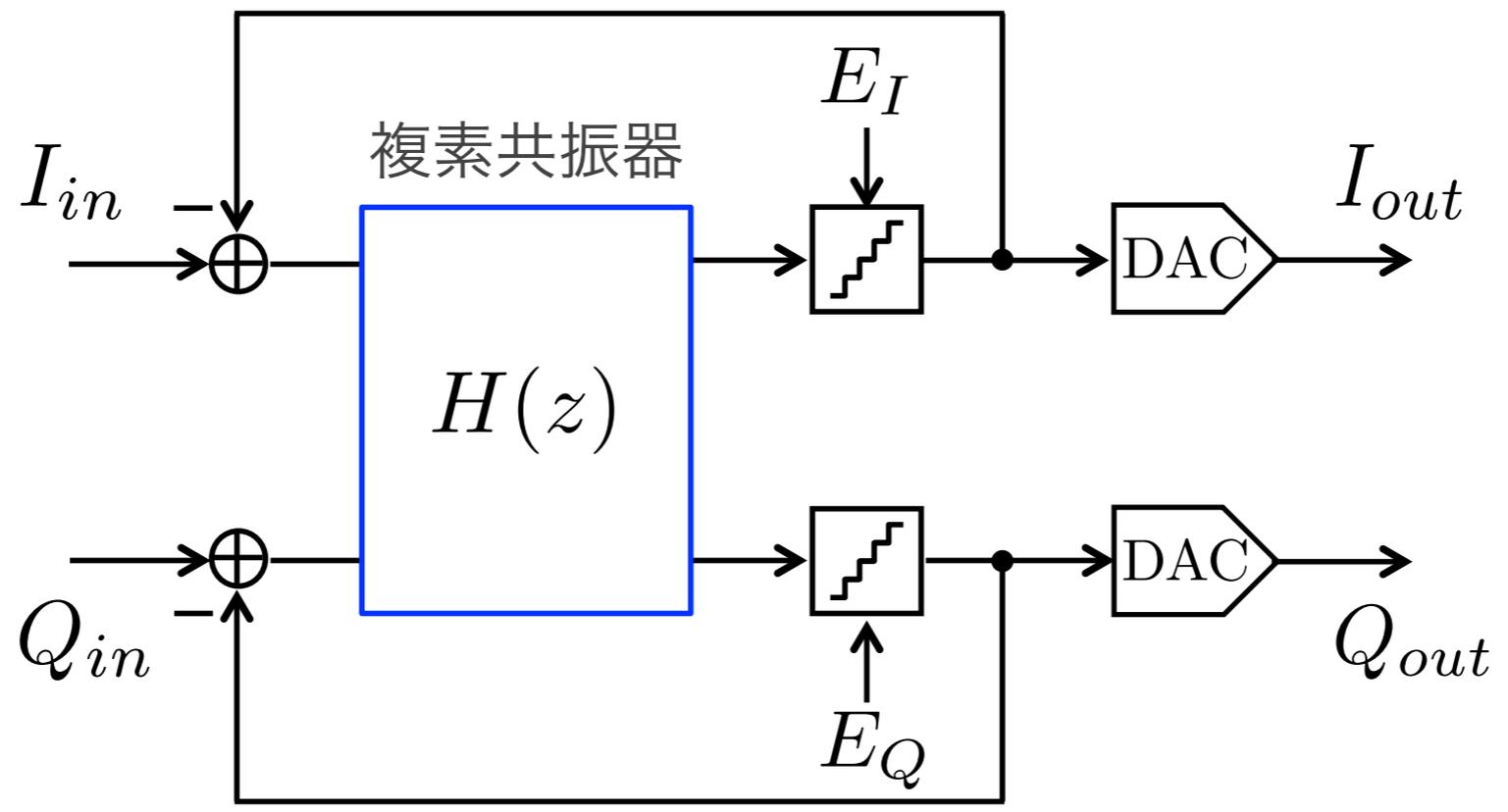


Power



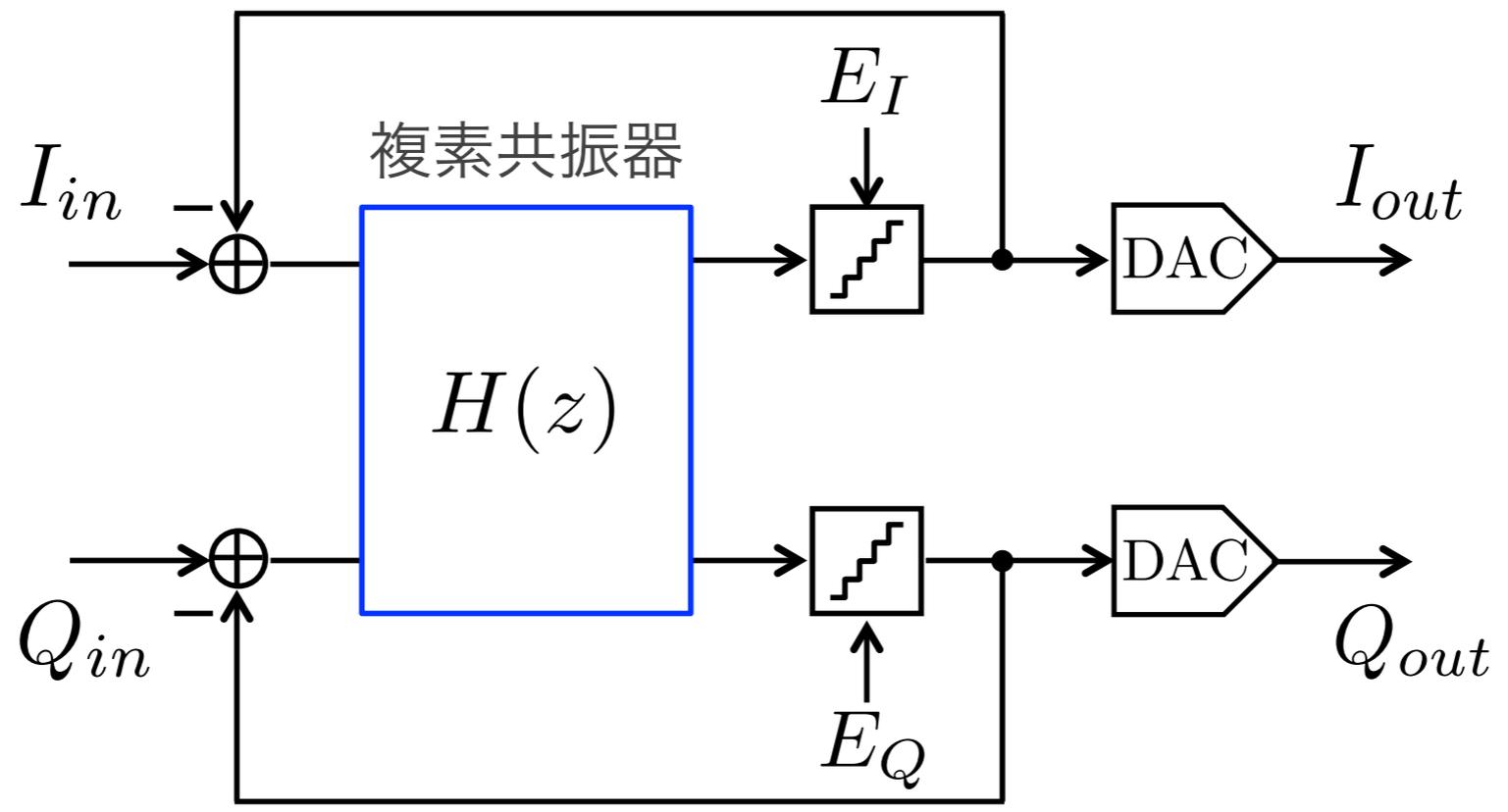
$$I_{out} + jQ_{out} = \frac{H(z)}{1 + H(z)} (I_{in} + jQ_{in}) + \frac{1}{1 + H(z)} (E_I + jE_Q)$$

複素バンドパスノイズシェープの原理

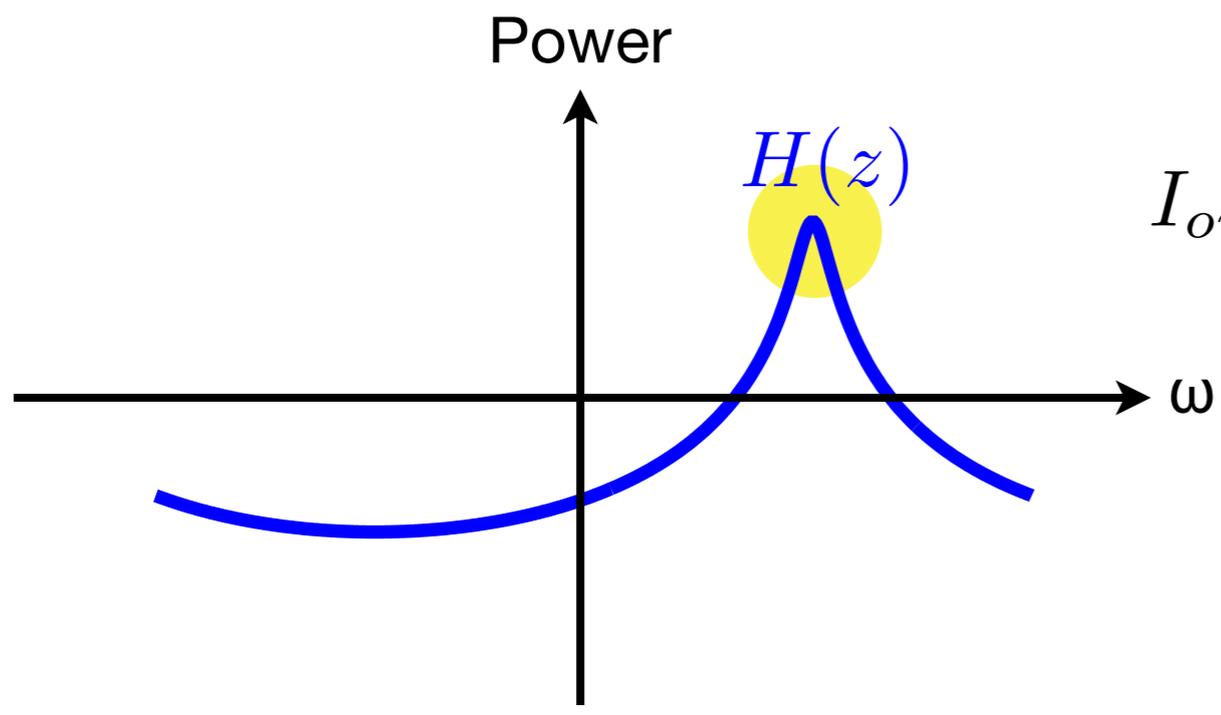


$$I_{out} + jQ_{out} = \frac{H(z)}{1 + H(z)} (I_{in} + jQ_{in}) + \frac{1}{1 + H(z)} (E_I + jE_Q)$$

複素バンドパスノイズシェープの原理

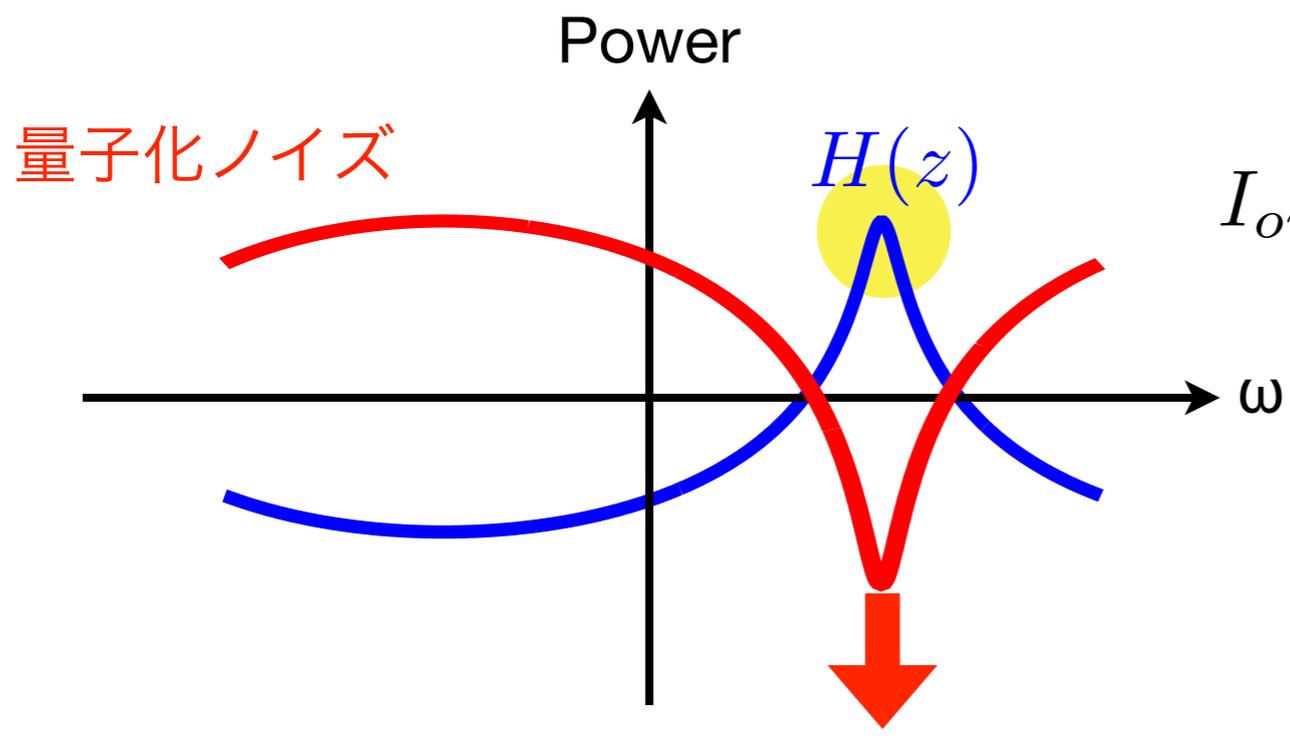
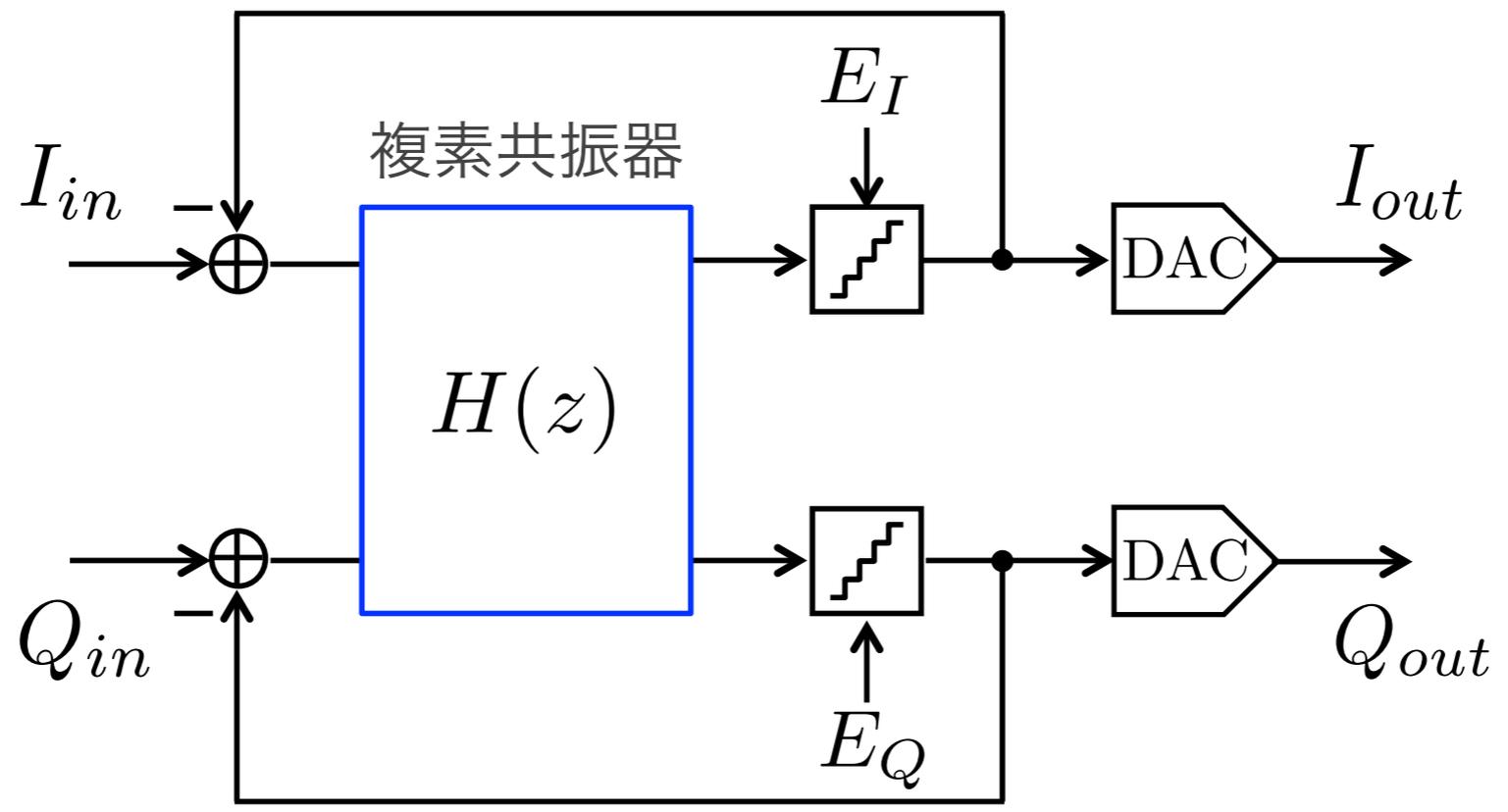


Signal Transfer Function = 1



$$I_{out} + jQ_{out} = \boxed{1} (I_{in} + jQ_{in}) + \frac{1}{1 + H(z)} (E_I + jE_Q)$$

複素バンドパスノイズシェープの原理

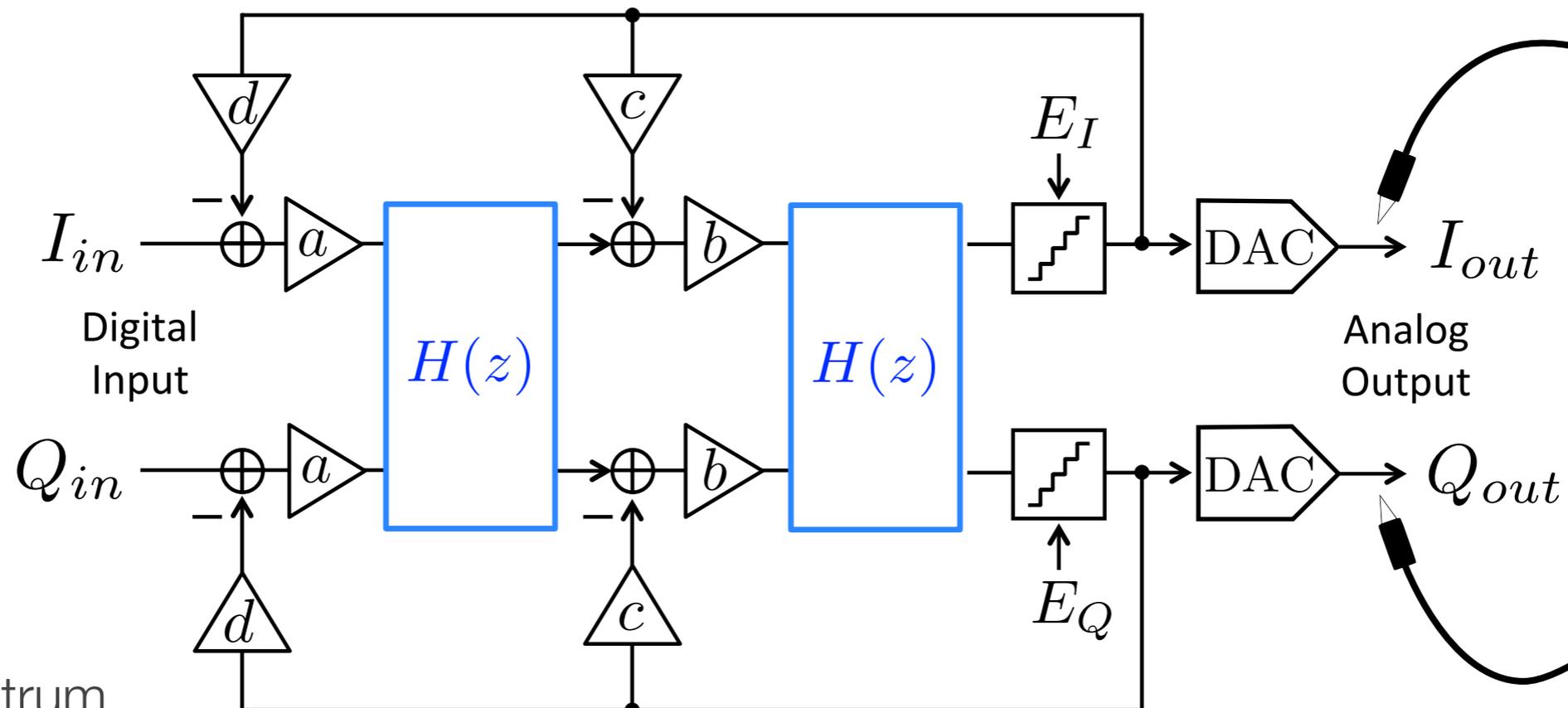


Signal Transfer Function = 1

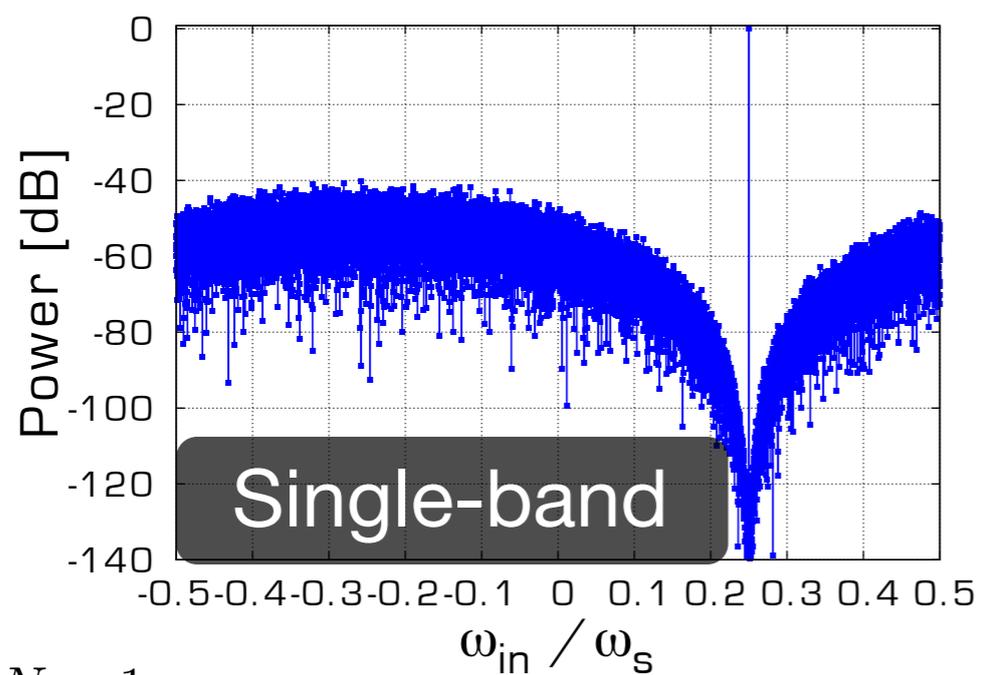
$$I_{out} + jQ_{out} = \boxed{1} (I_{in} + jQ_{in}) + \boxed{0} (E_I + jE_Q)$$

Noise Transfer Function = 0

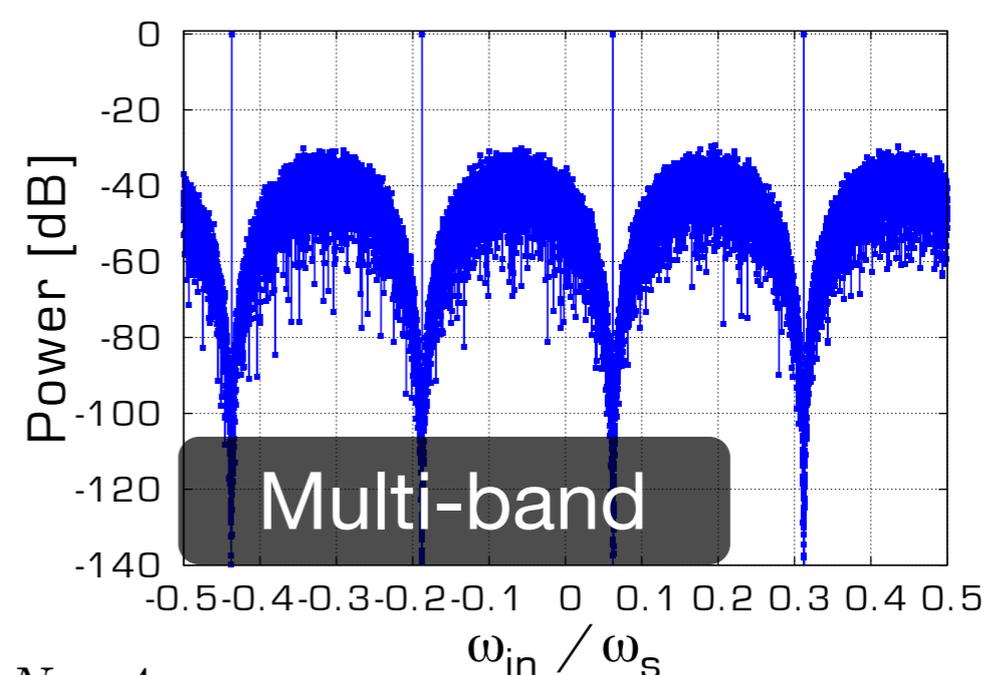
2次複素マルチバンドパスデルタシグマDAC



Output spectrum



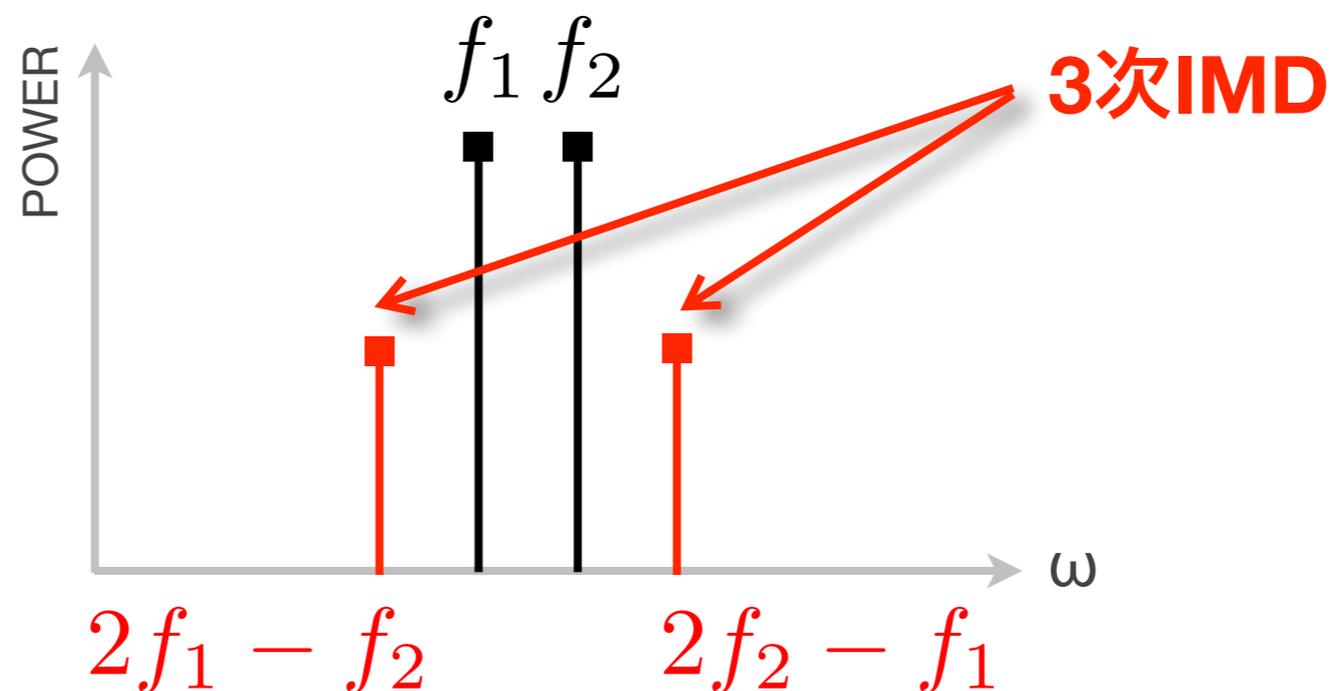
$N = 1$



$N = 4$

マルチトーン信号はなぜ必要か？ (1)

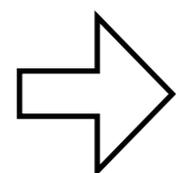
相互変調ひずみ (IMD) の測定



入力周波数 $f_1 \approx f_2$ のとき

3次IMD成分が信号帯域に入り込む

評価のために



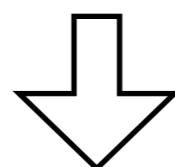
高精度な2トーン信号が必要

マルチトーン信号はなぜ必要か？ (2)

線形性テスト

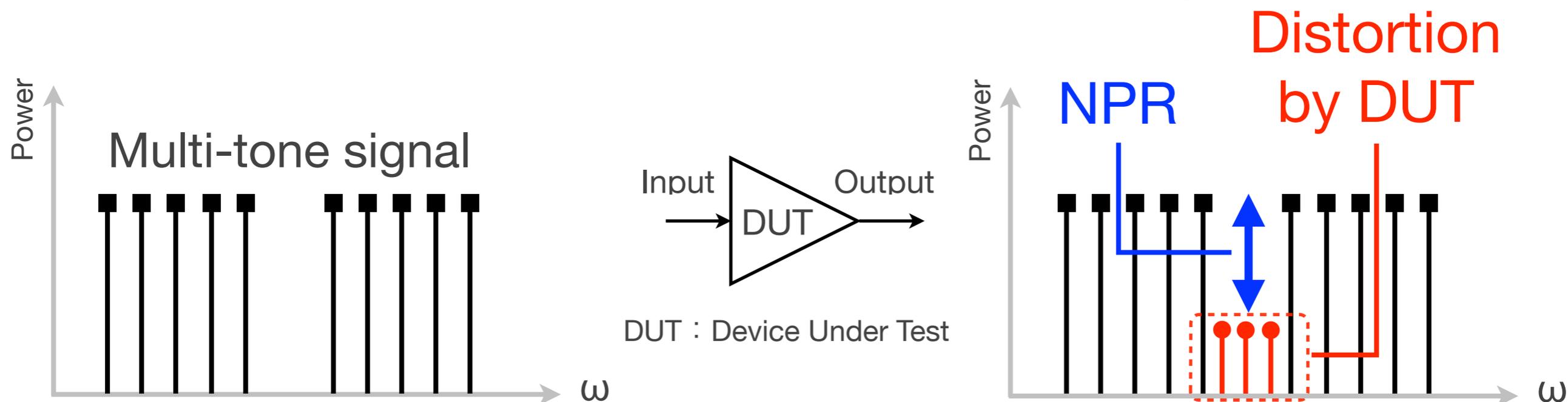
- ✓ ミキサ
- ✓ Up/Down コンバータ
- ✓ 無線通信システム

など



性能指標

Noise Power Ratio (NPR)



マルチトーン信号はなぜ必要か？ (2)

線形性テスト

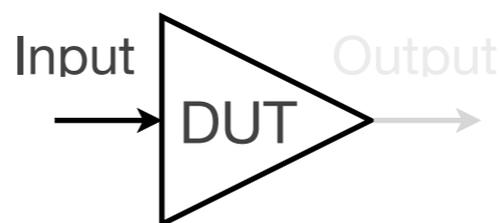
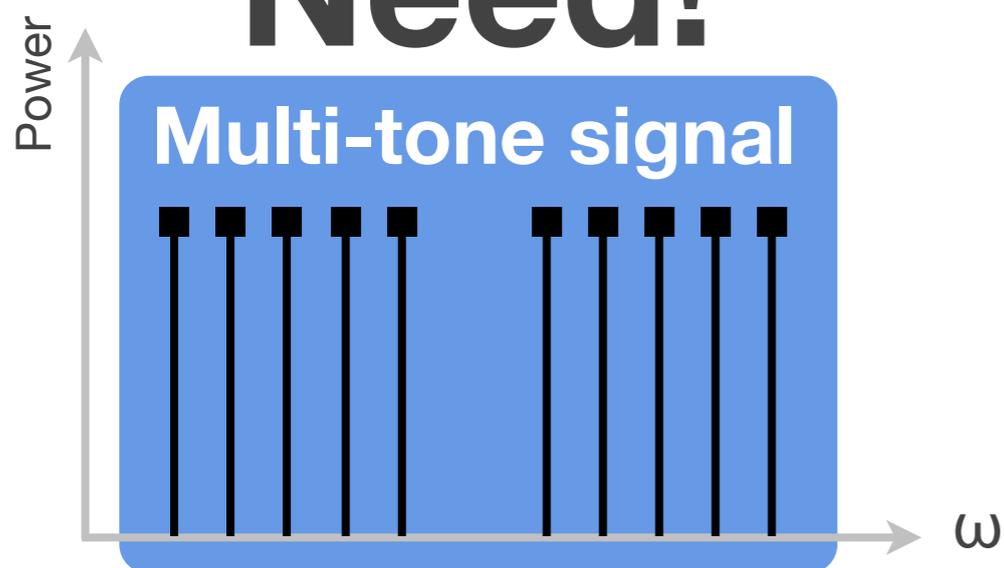
- ✓ ミキサ
- ✓ Up/Down コンバータ
- ✓ 無線通信システム

など

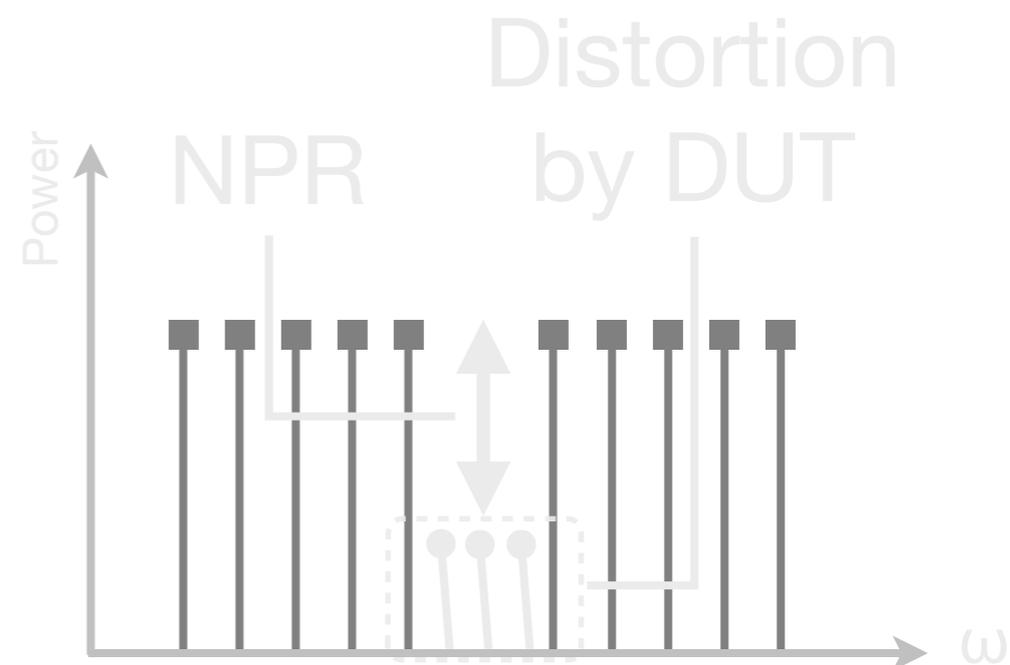


Noise Power Ratio (NPR)

Need!

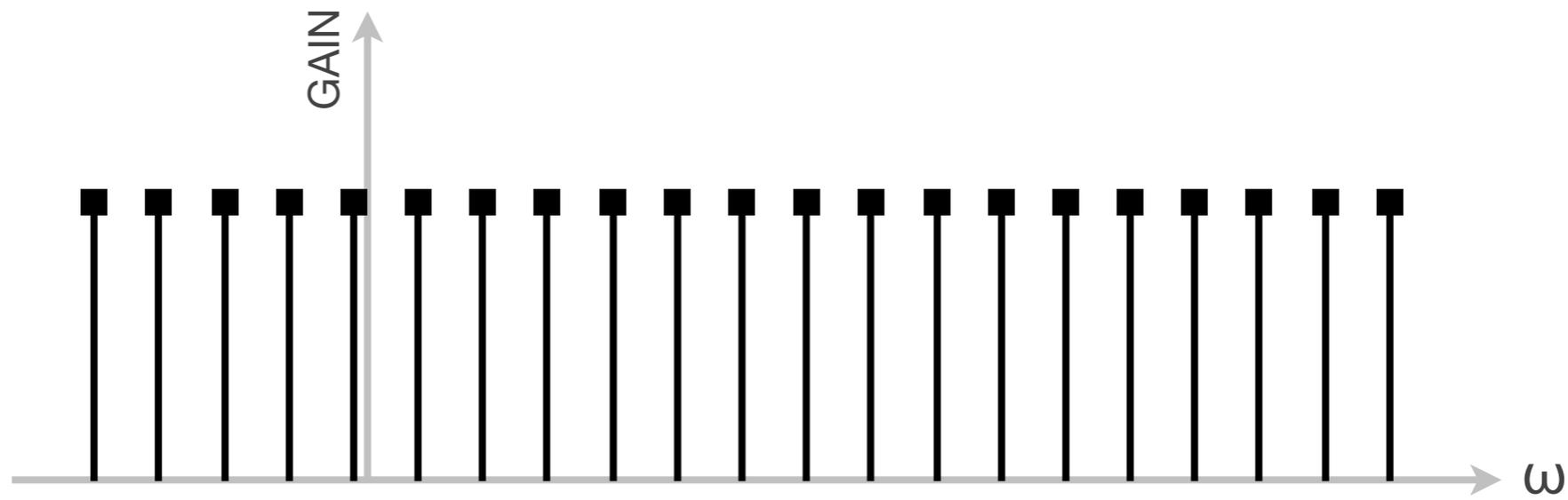


DUT : Device Under Test

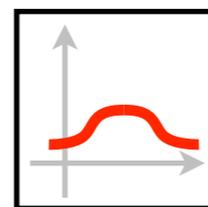


マルチトーン信号はなぜ必要か？ (3)

アナログフィルタのテスト

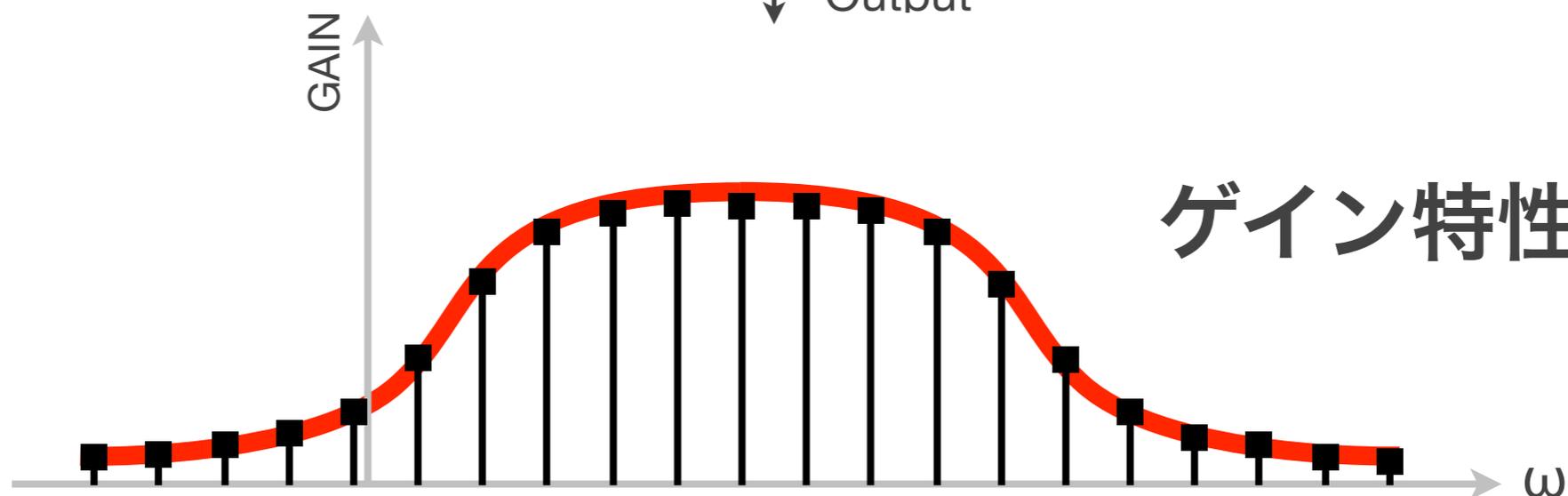


↓ Input



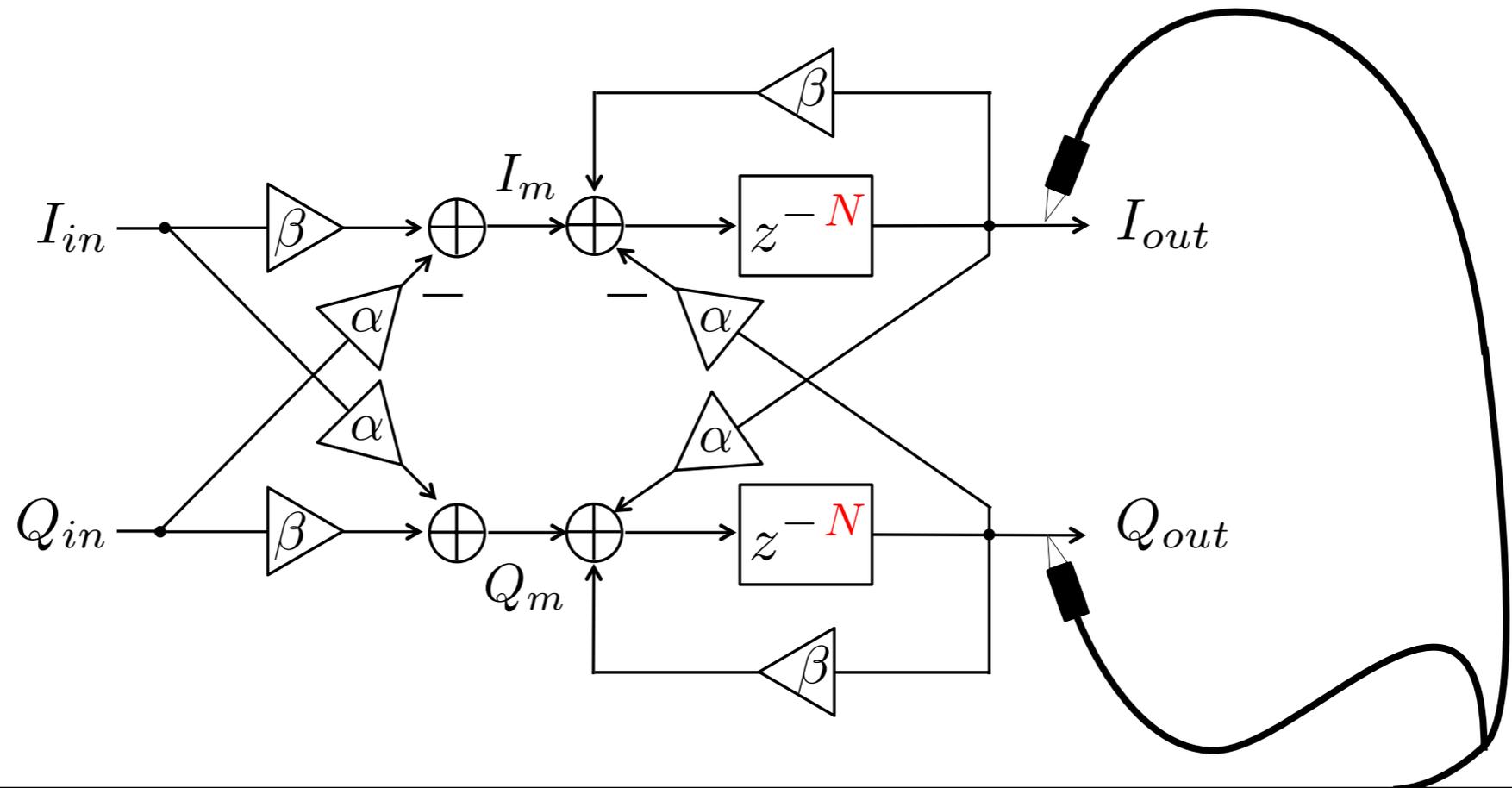
複素バンドパス アナログフィルタ

↓ Output

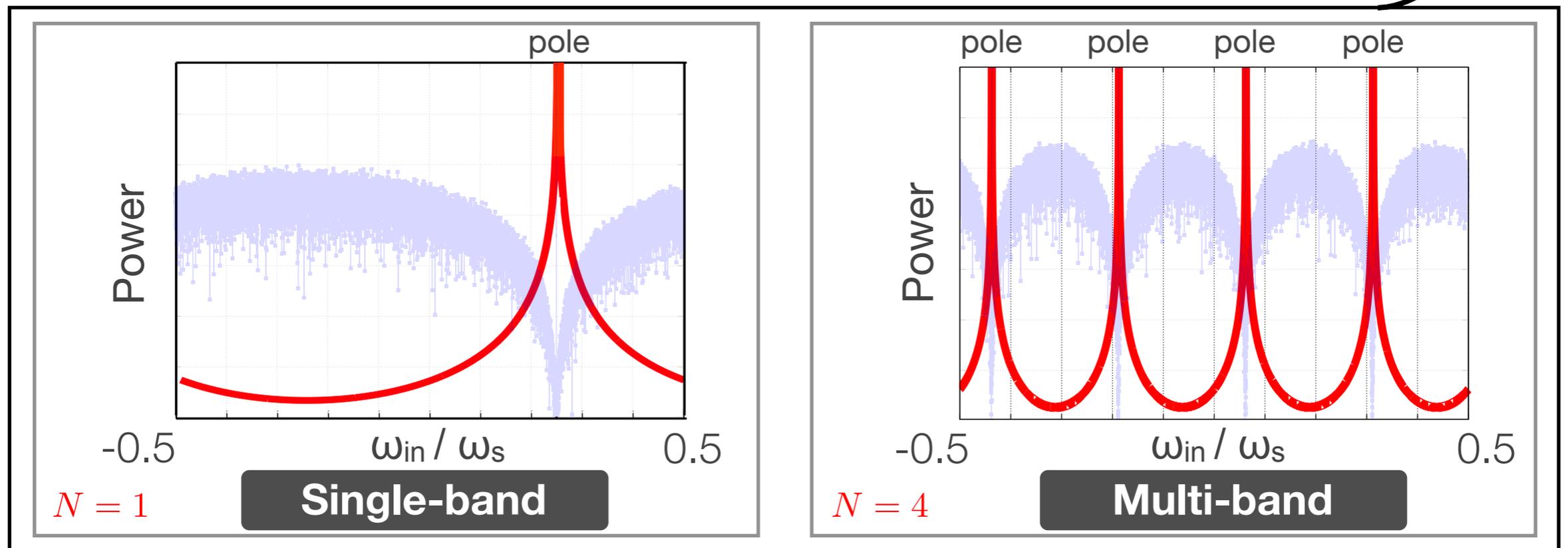


ゲイン特性をみる

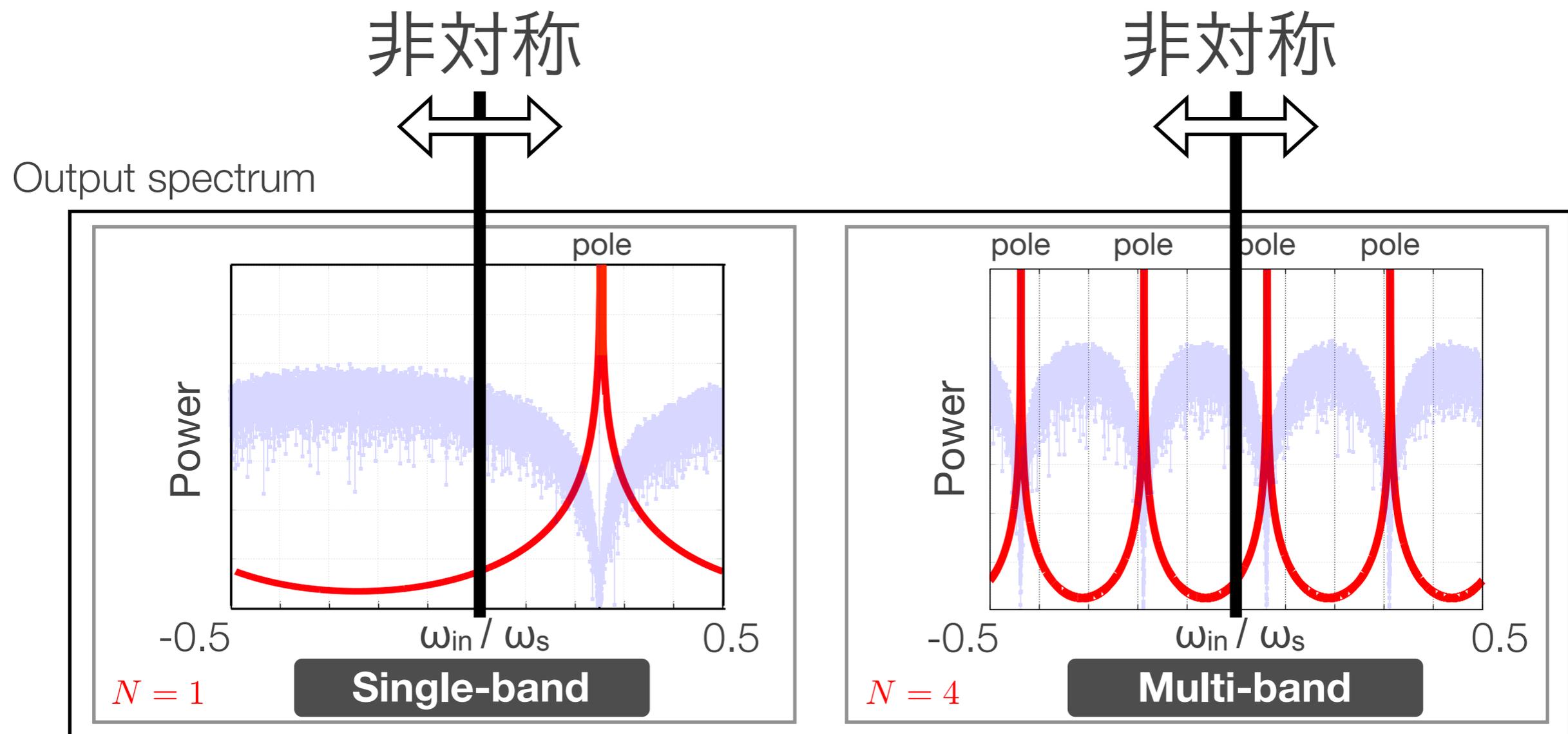
複素共振器 in $\Delta\Sigma$ 變調器



Output spectrum



複素共振器 in $\Delta\Sigma$ 変調器



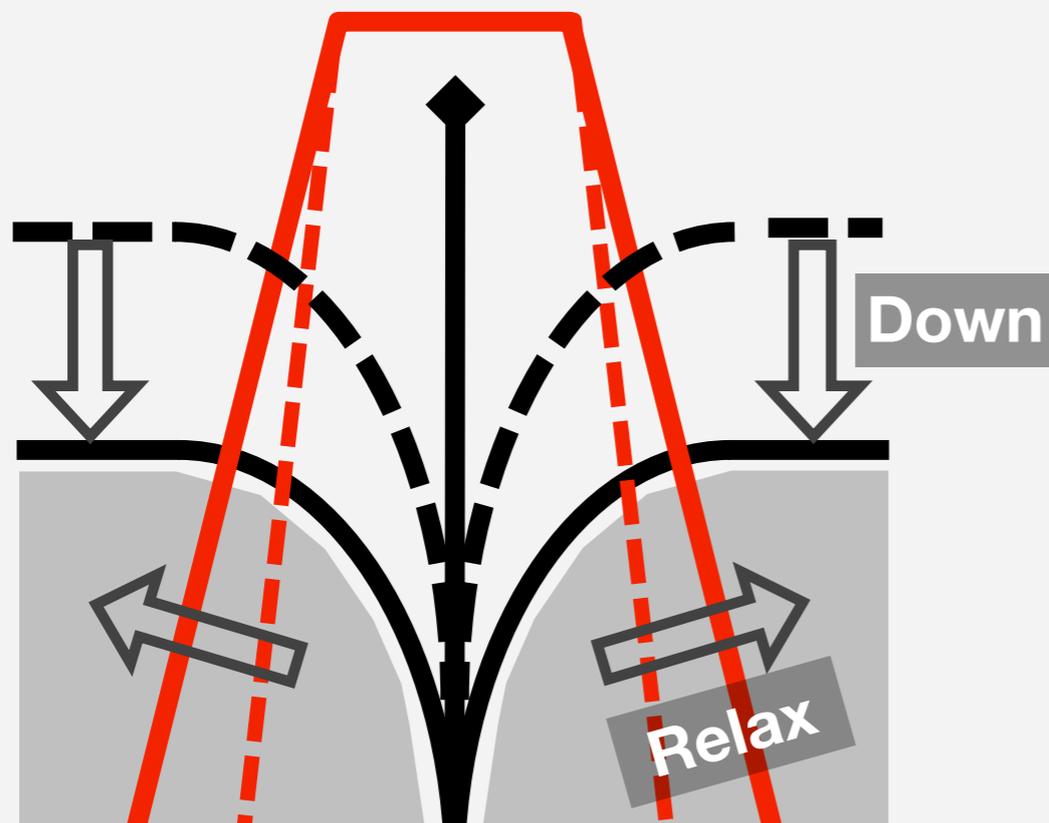
OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ **マルチビット DA 変調器**
 - 複素DWAアルゴリズム
 - 自己校正アルゴリズム
- ▶ まとめ

マルチビット DA 変調器

1ビット → マルチビット DA 変調器 (2~3bit)

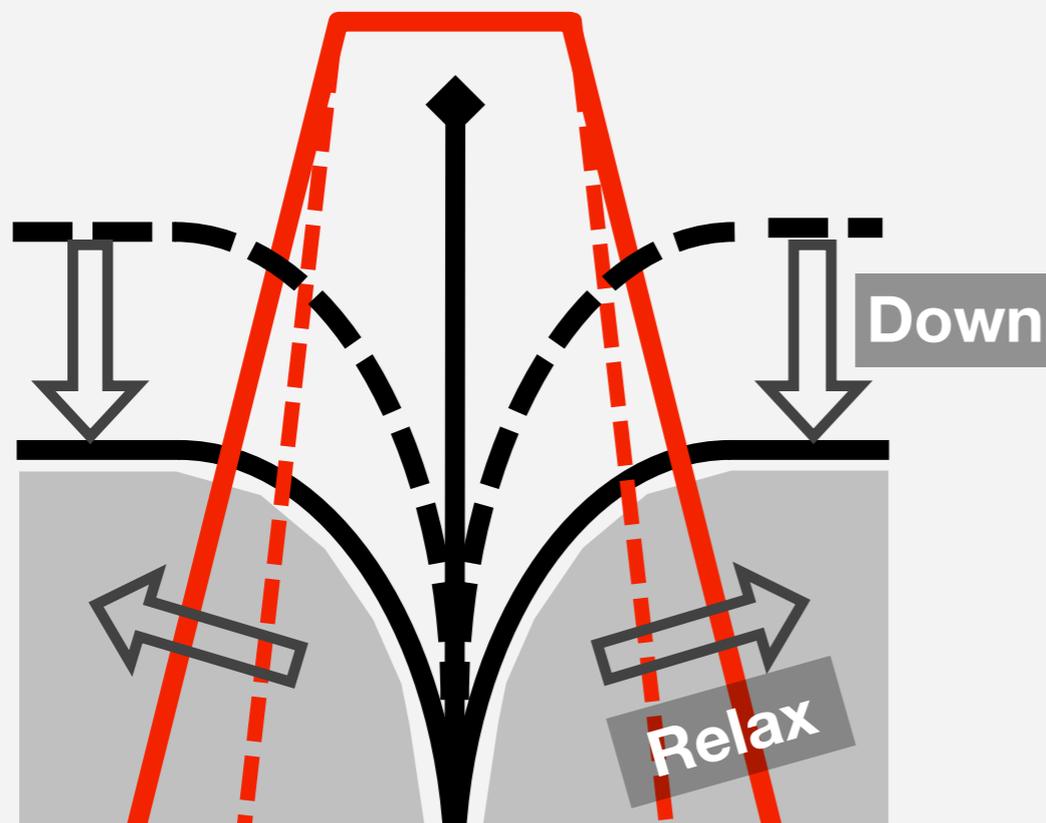
量子化ノイズの減少 😊



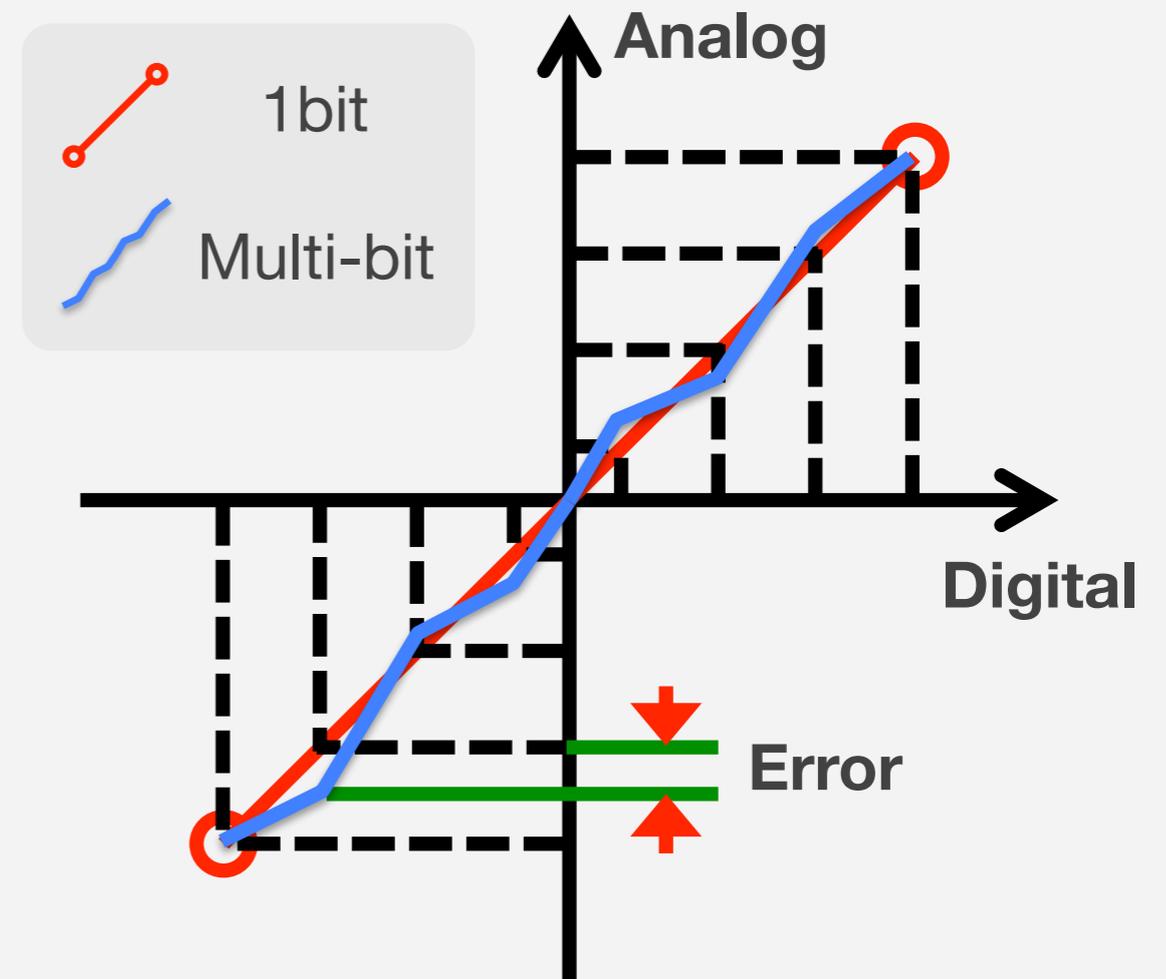
マルチビット DA 変調器

1ビット → マルチビット DA 変調器 (2~3bit)

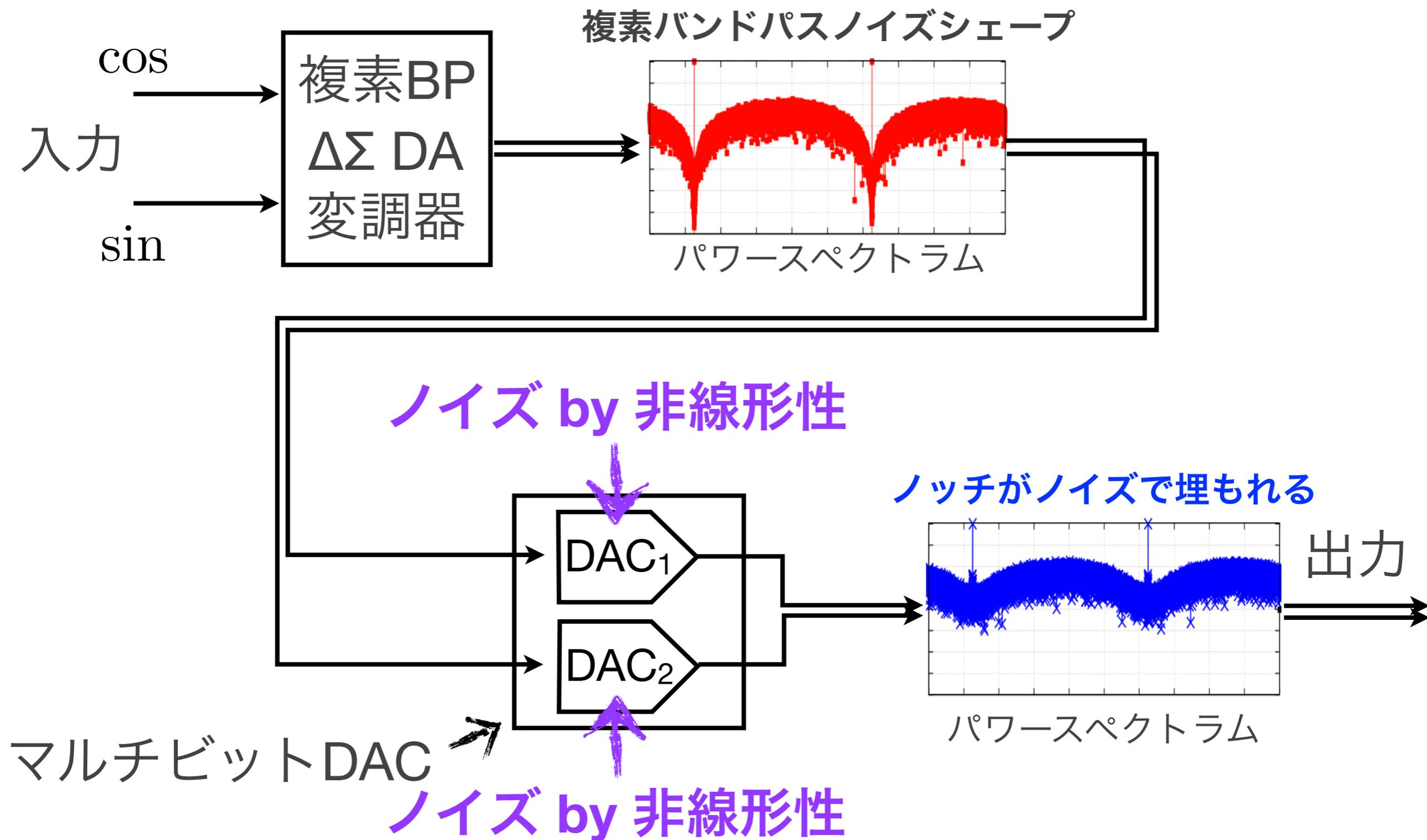
量子化ノイズの減少 😊



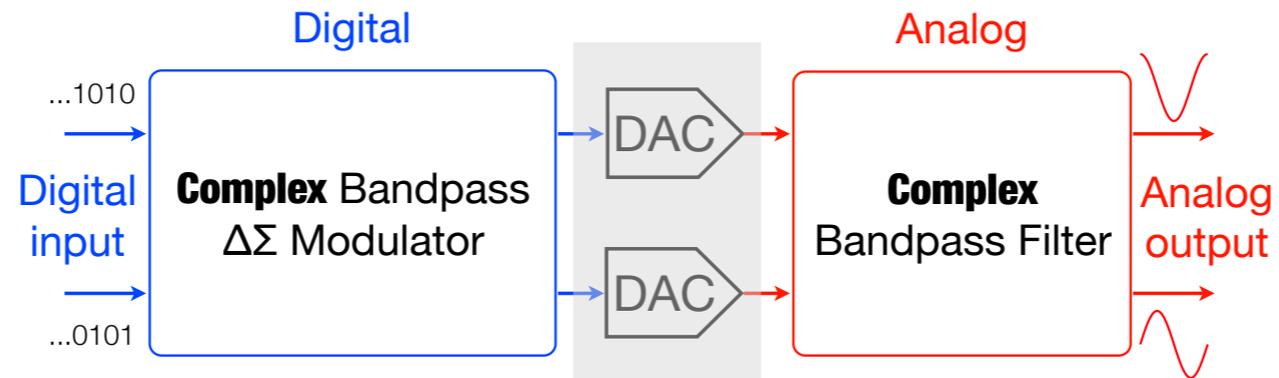
線形性の劣化 ☹️



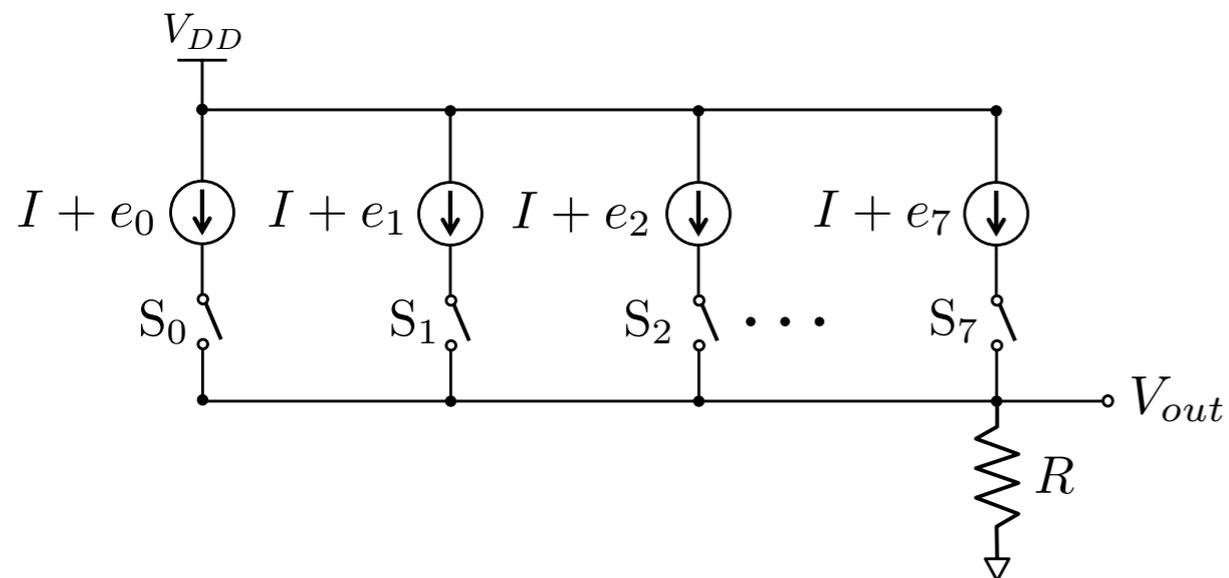
SNDR低下のイメージ



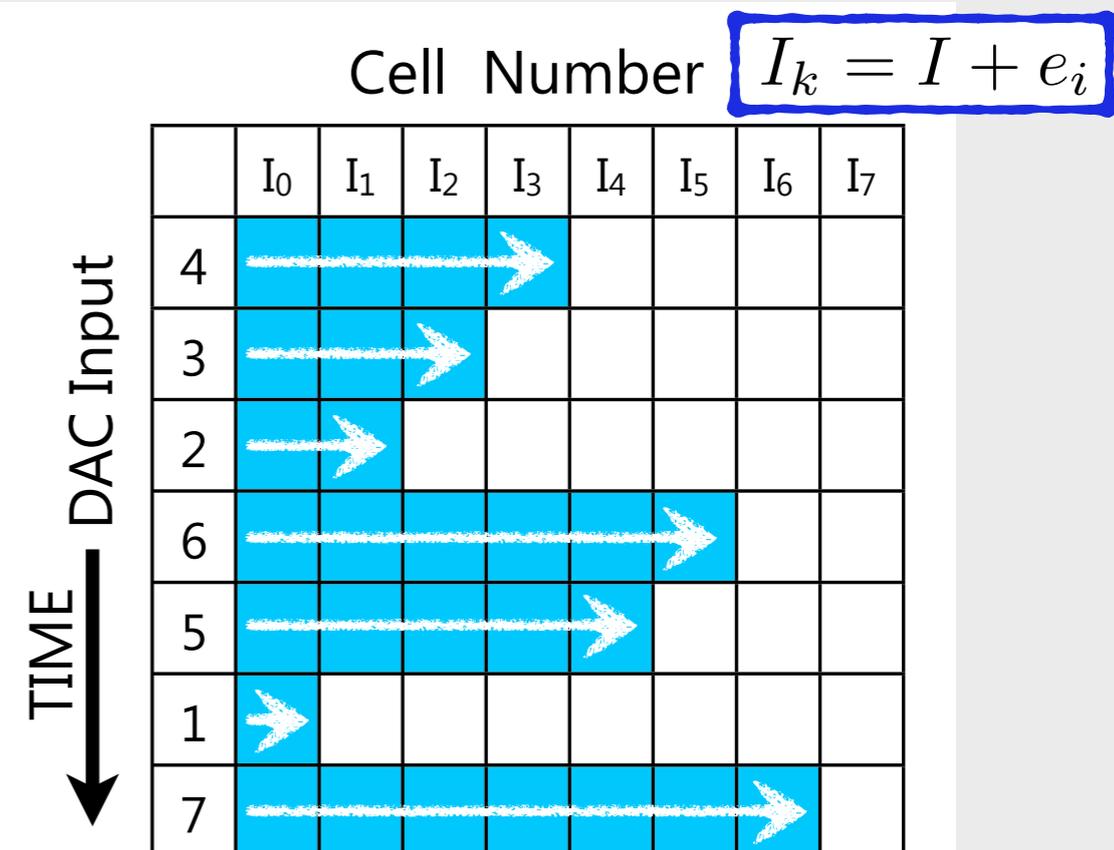
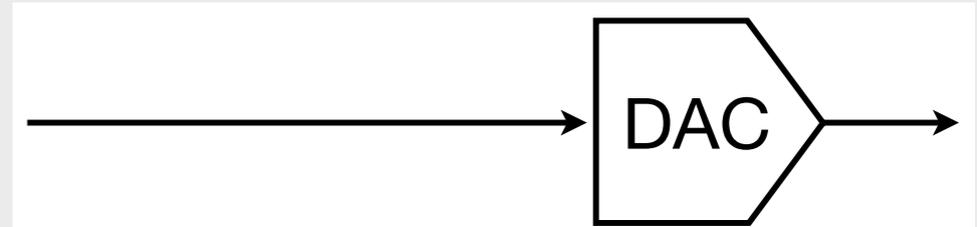
非線形性によって生じるノイズの発生原因



通常の unary DAC



e_i : 電流セルのばらつき



非線形によって生じるノイズ対策

- 対策①

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 複素DWA

- 対策②

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 自己校正

固定小数点型

非線形によって生じるノイズ対策

- 対策①

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 複素DWA

- 対策②

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 自己校正

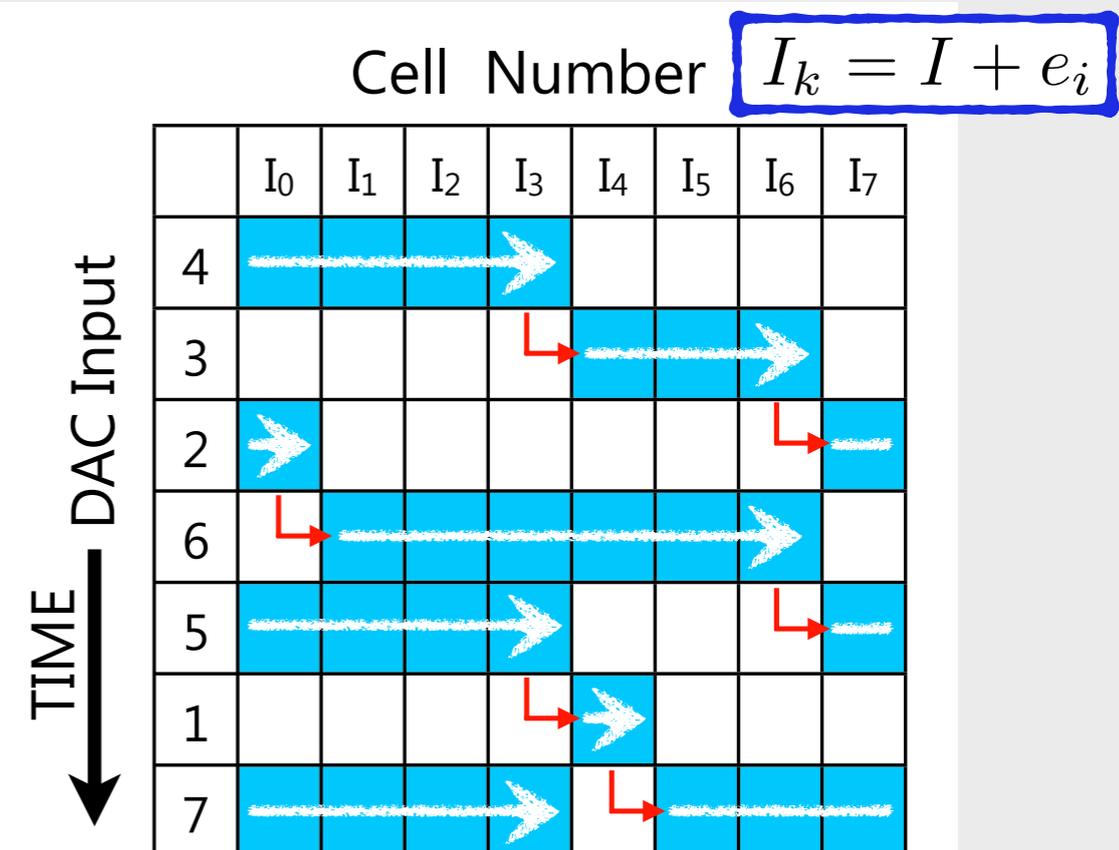
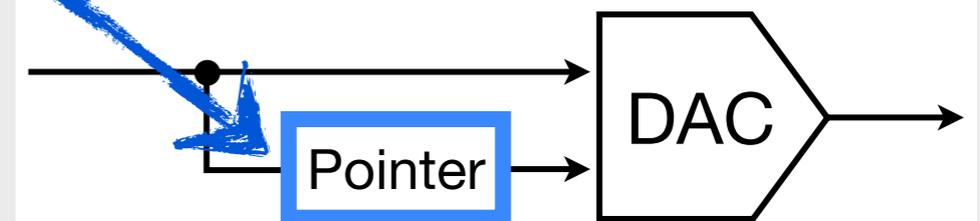
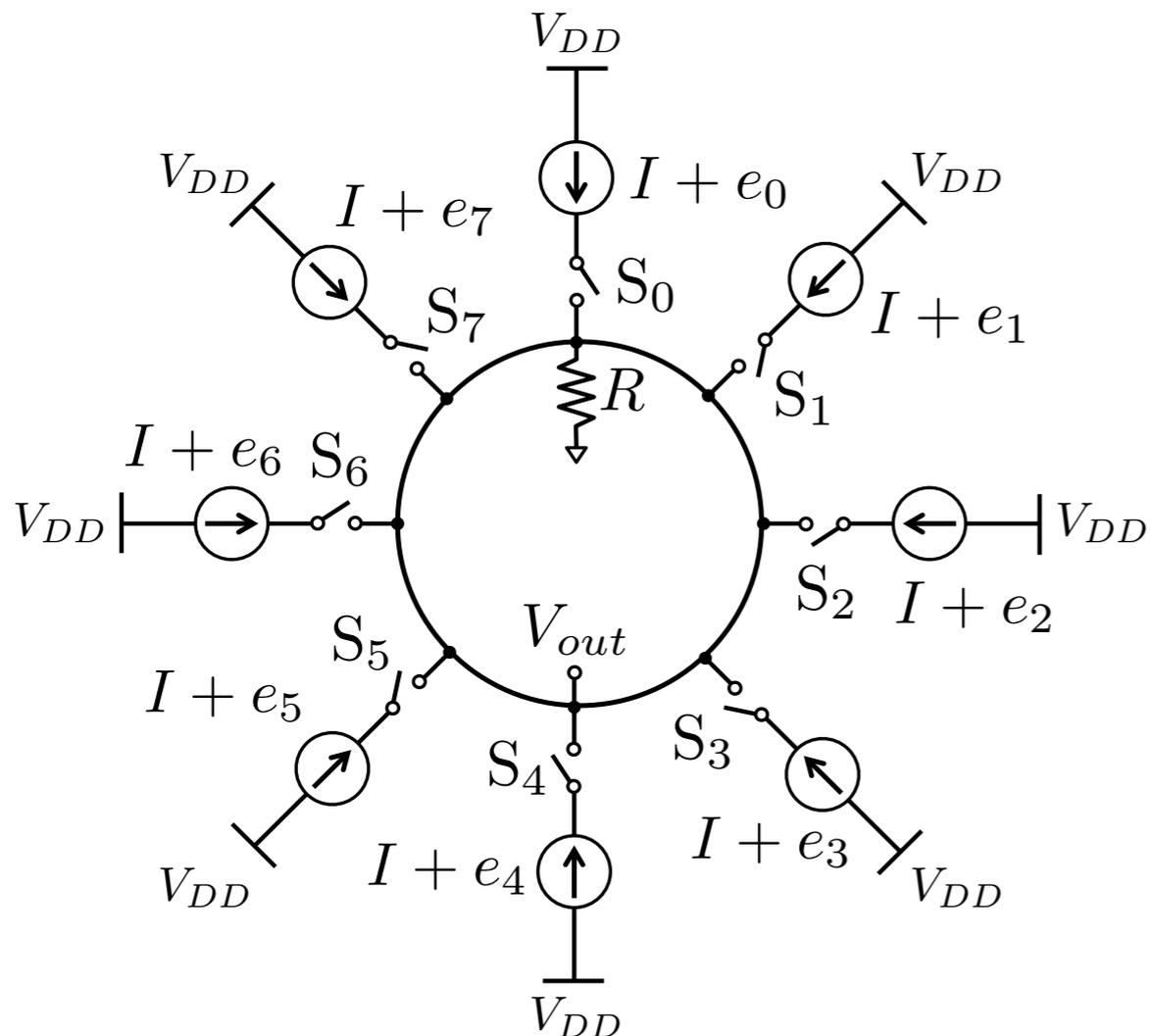
固定小数点型

DWAアルゴリズム

次のセルのスタート地点を記憶

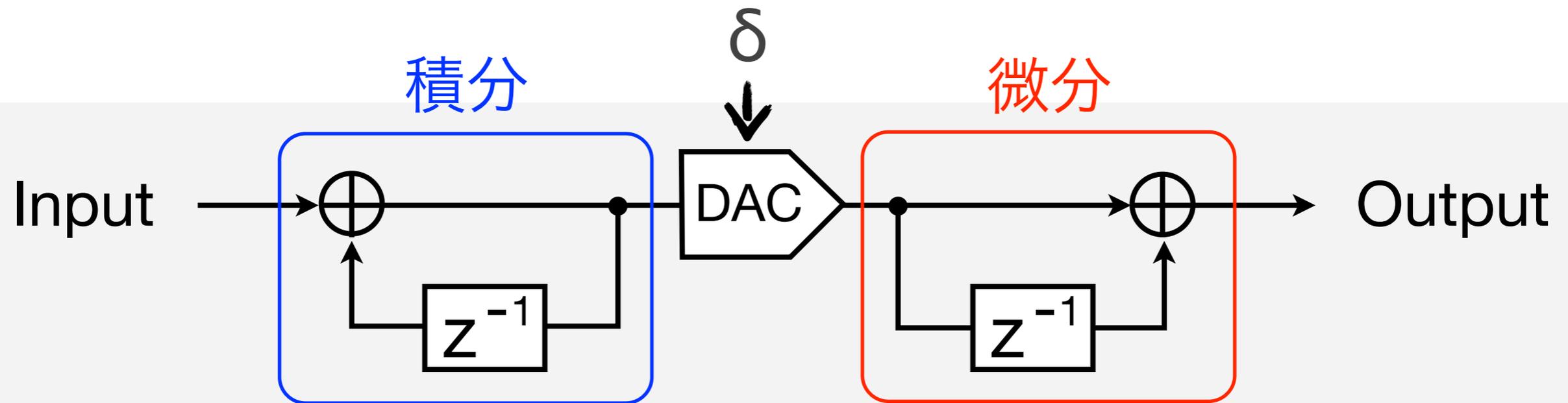
DWA* DAC

*Data Weighted Averaging | DSPアルゴリズムで選択するセルを制御



DWAの原理 ~DWA = $\Delta\Sigma$ ~

ノイズ by 非線形性



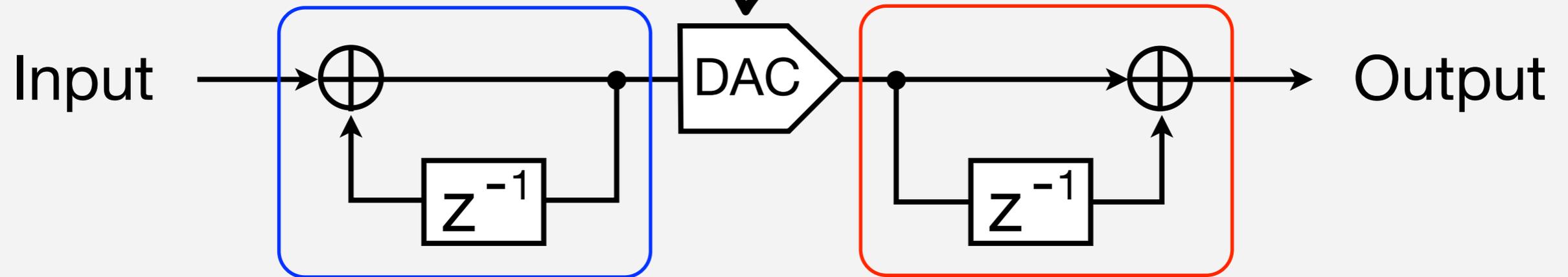
δ : 微分特性のみ影響を受ける

DWAの原理 ~DWA = $\Delta\Sigma$ ~

ノイズ by 非線形性

積分

微分



δ : 微分特性のみ影響を受ける

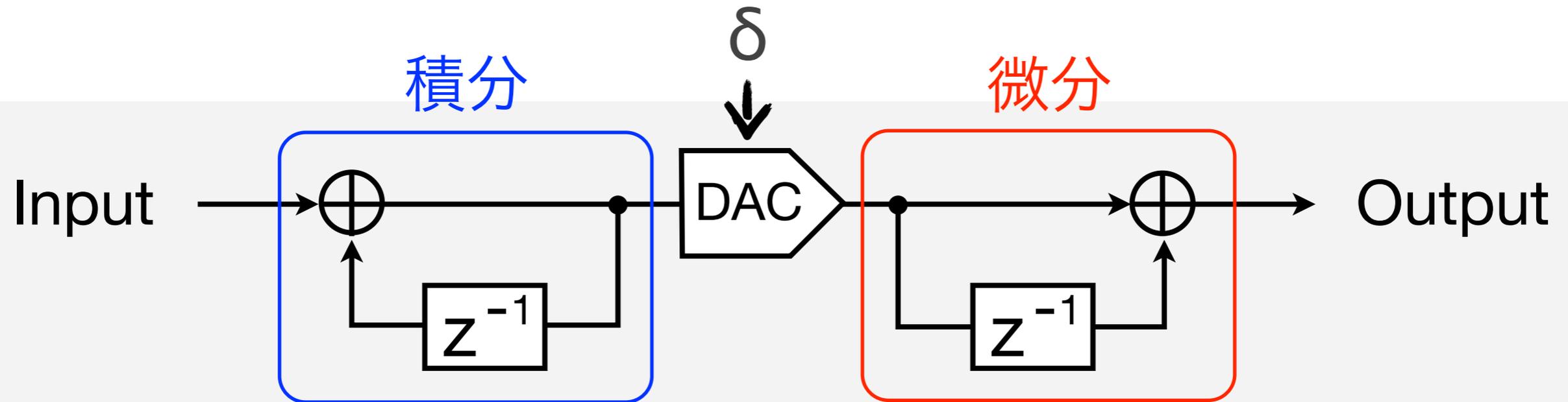
DAC前段に積分器

→ DACの入力が ∞

→ 直接実現 \times

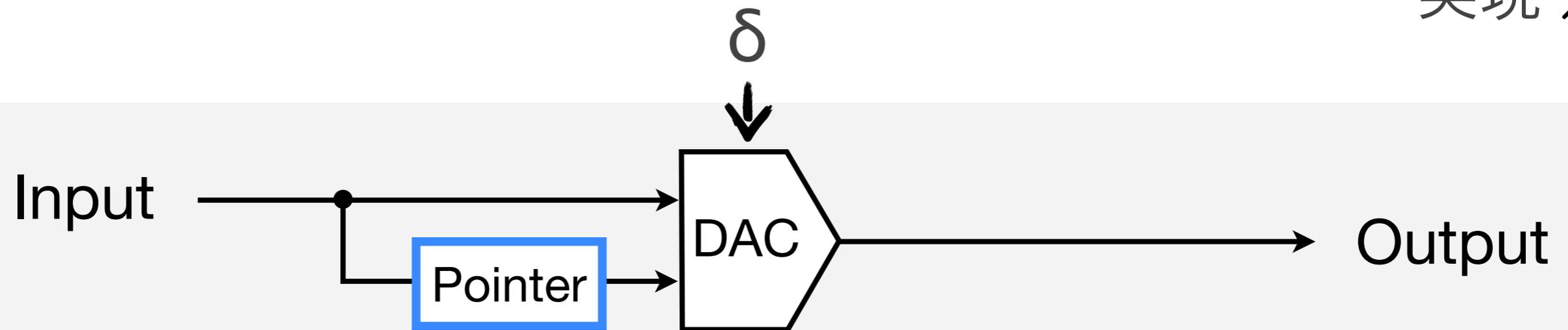
DWAの原理 ~DWA = $\Delta\Sigma$ ~

ノイズ by 非線形性



δ : 微分特性のみ影響を受ける

実現 ×

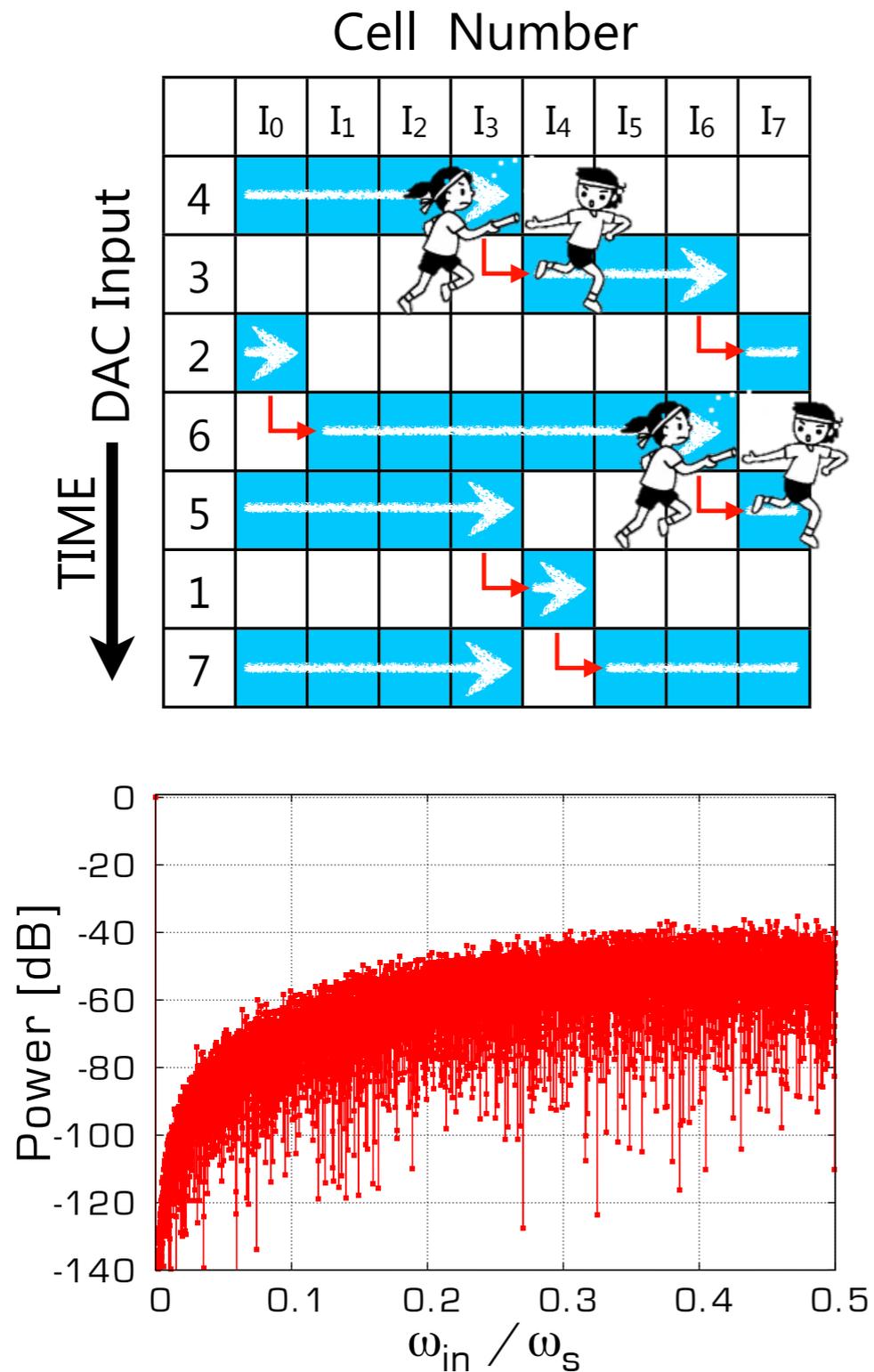


積分・微分を実現するための等価回路

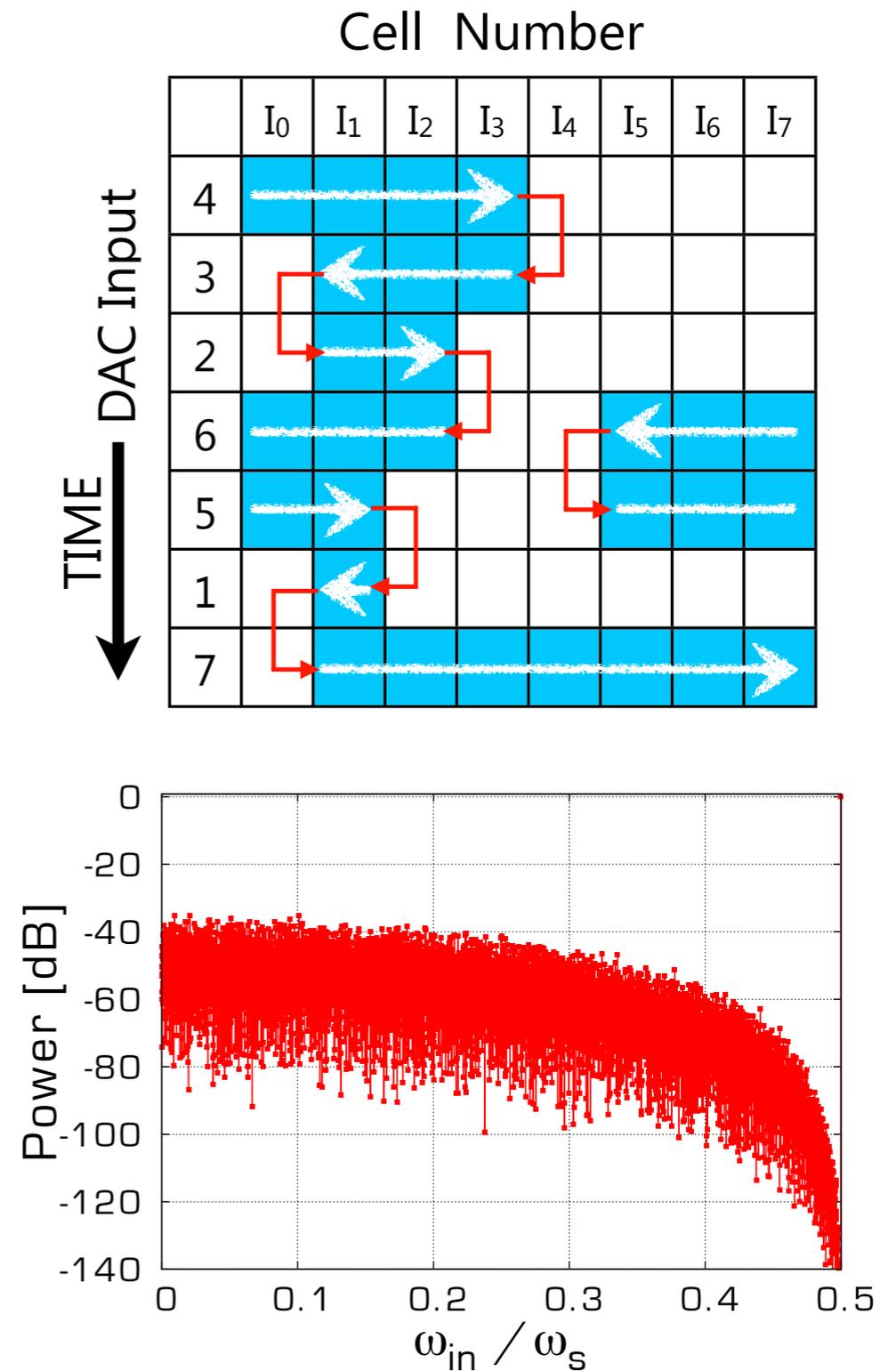
次のセルのスタート地点を記憶

2種類のDWAアルゴリズム

Low Pass



High Pass

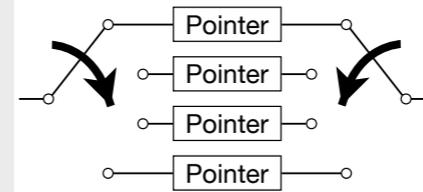
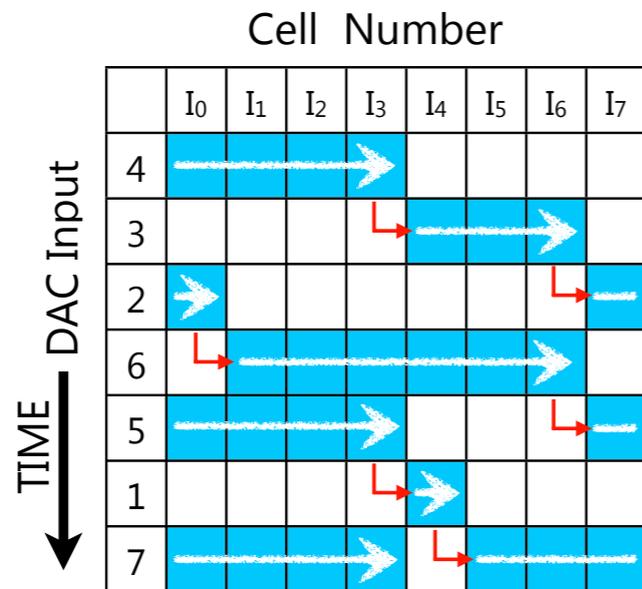


マルチバンドパス (ローパス)

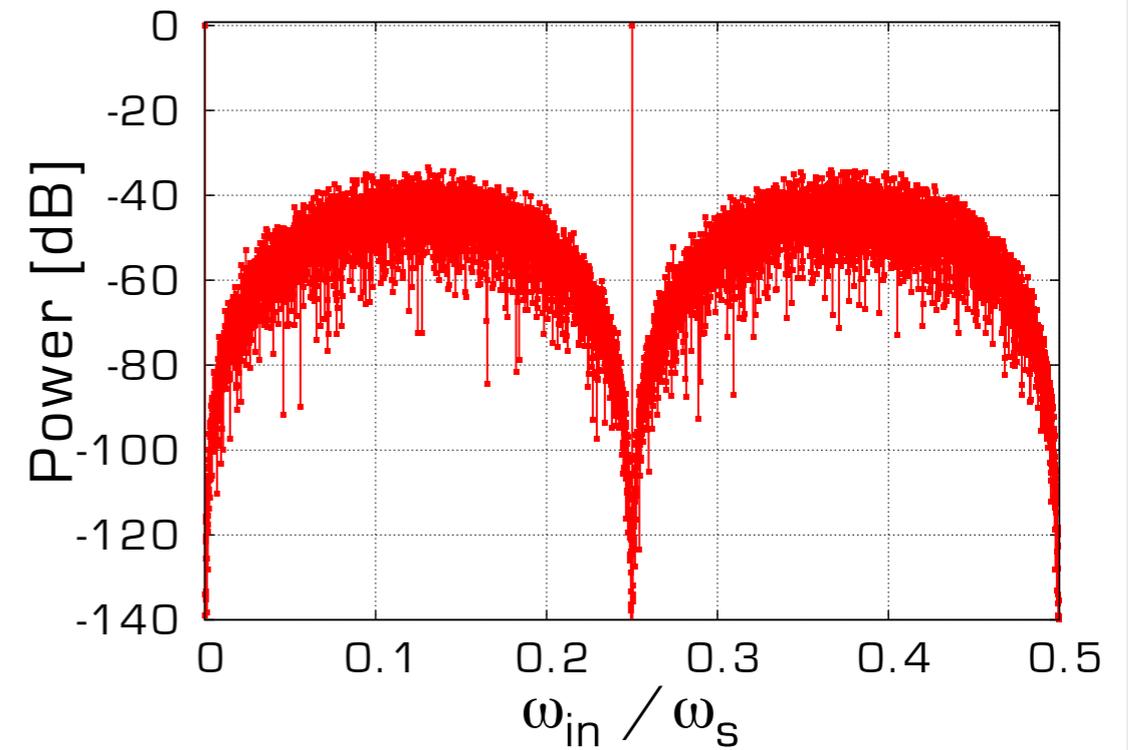
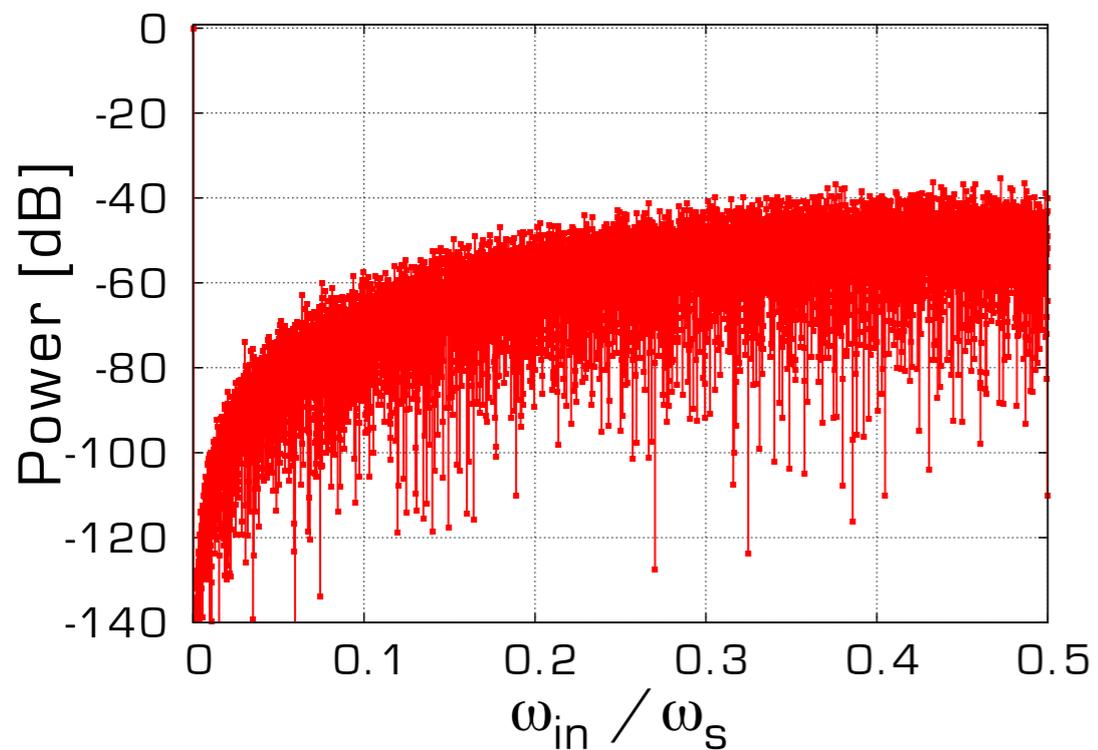
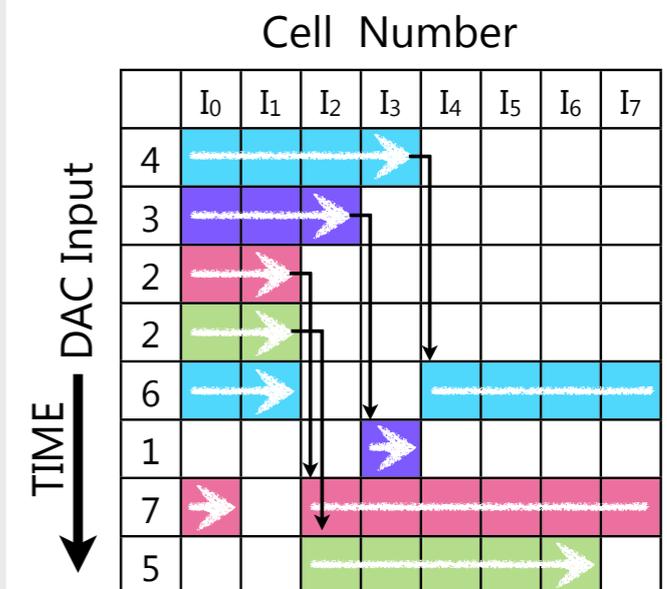
N : ポインタの数

Pointer

$N = 1$



$N = 4$

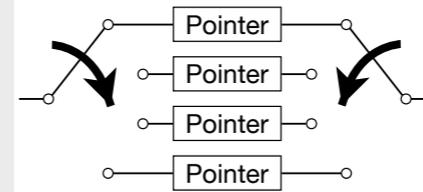
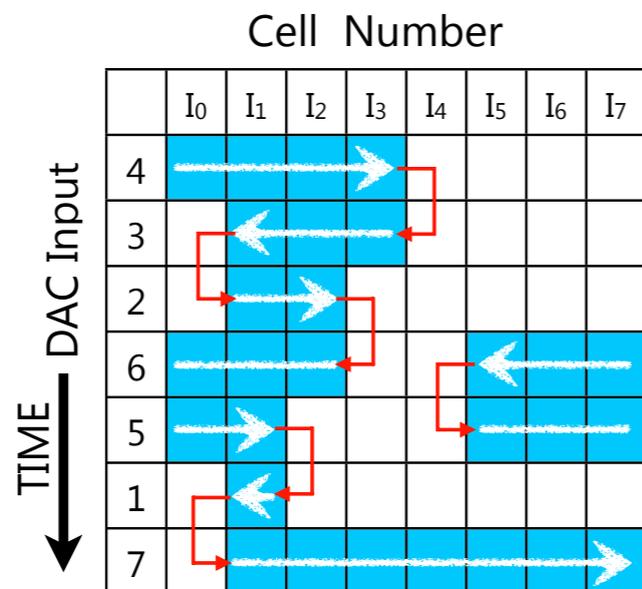


マルチバンドパス (ハイパス)

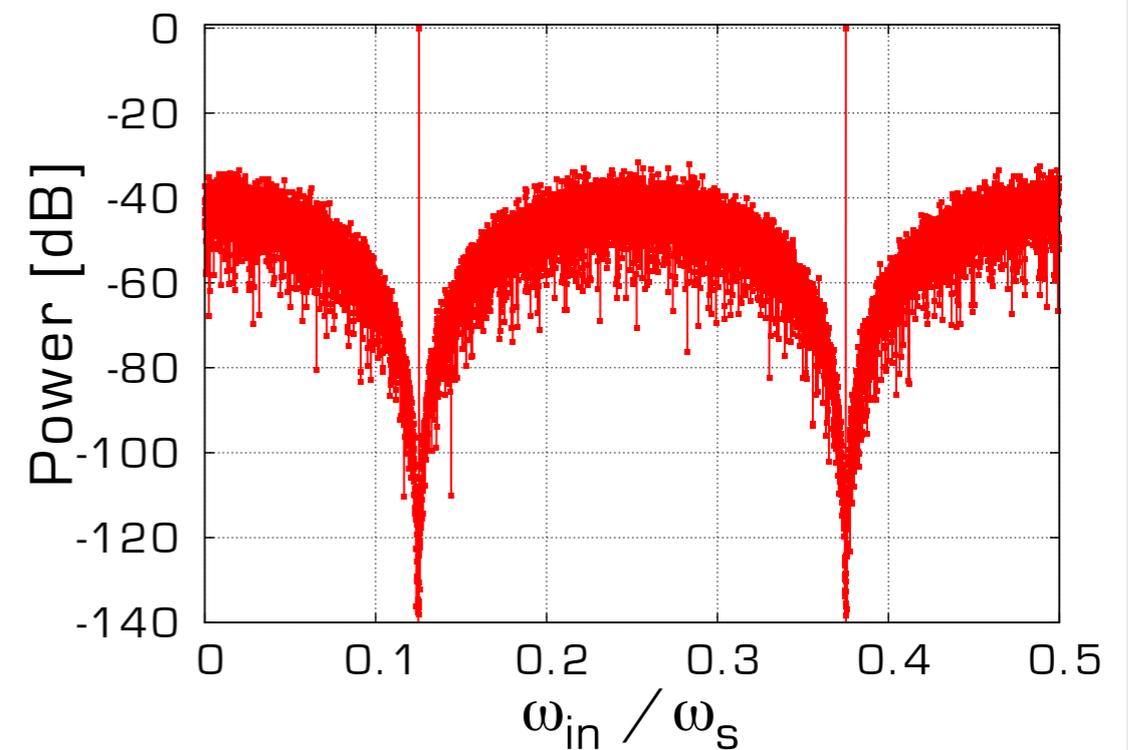
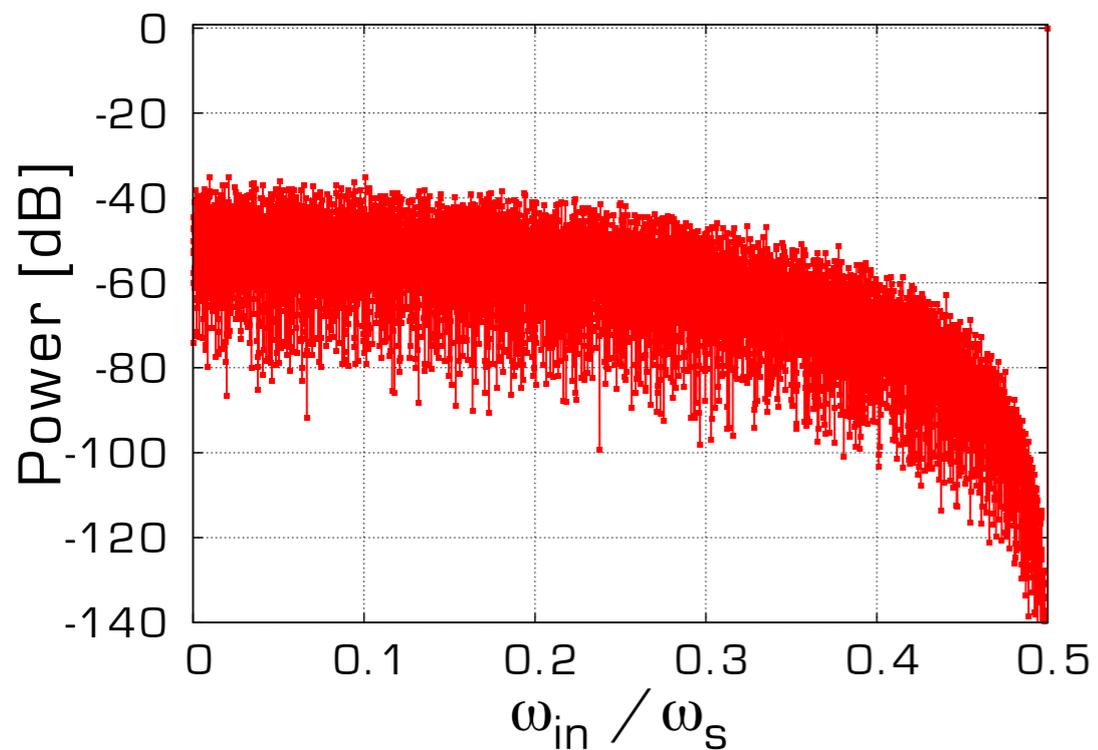
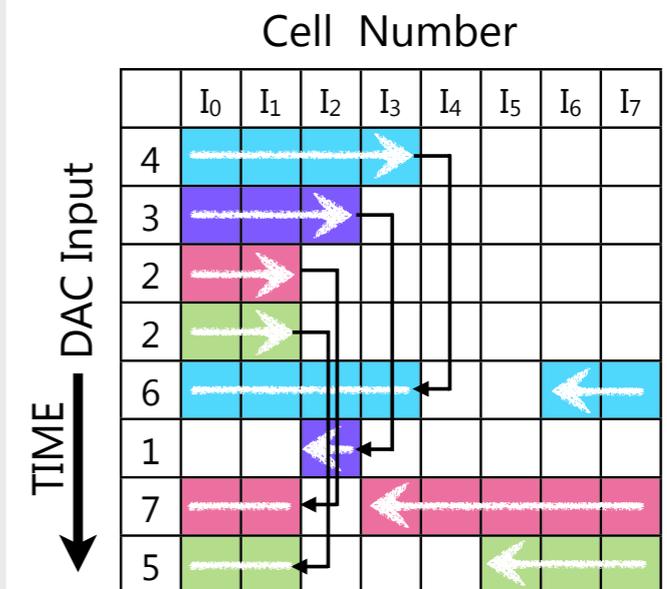
N: ポインタの数

Pointer

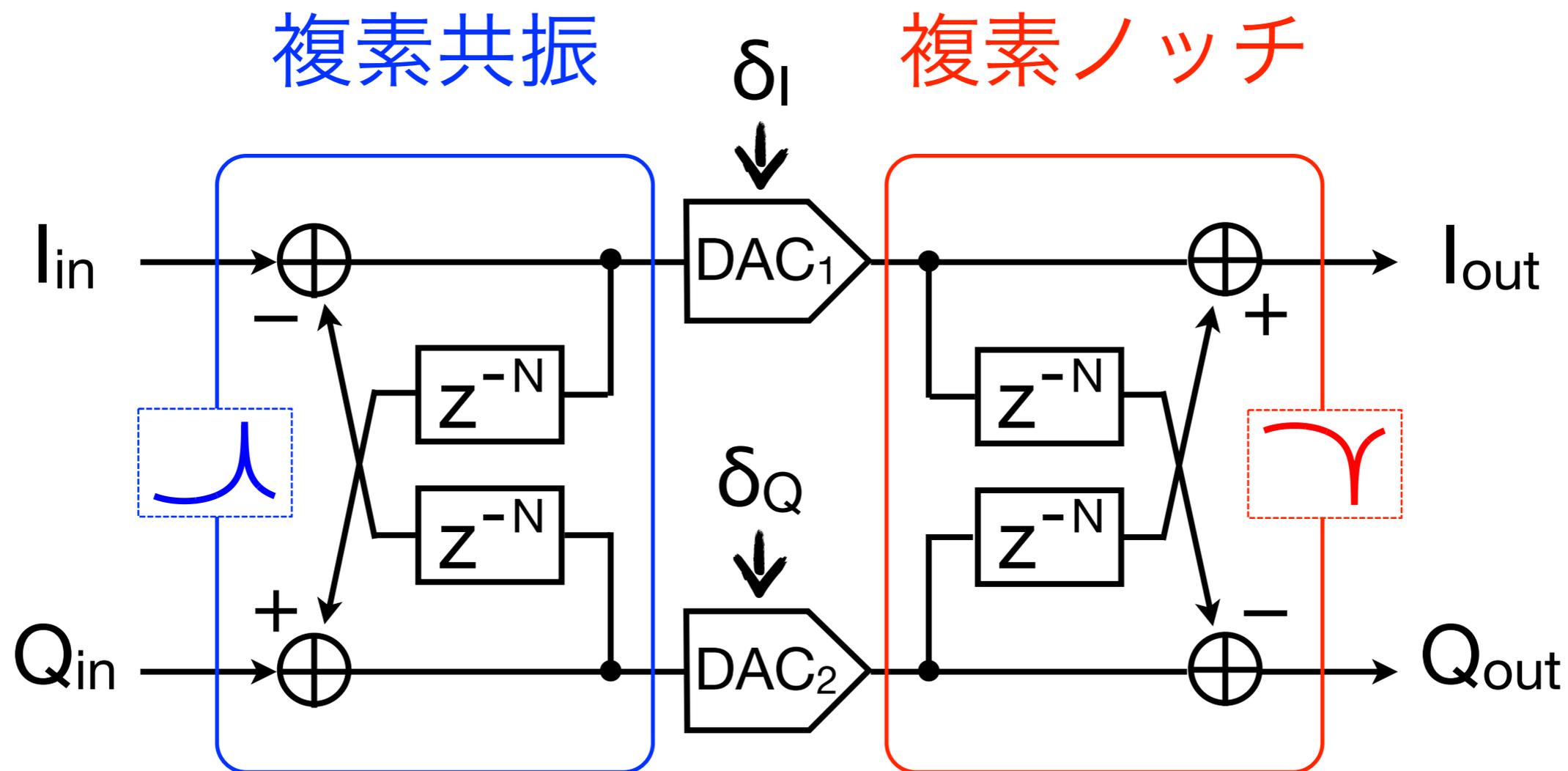
N = 1



N = 4



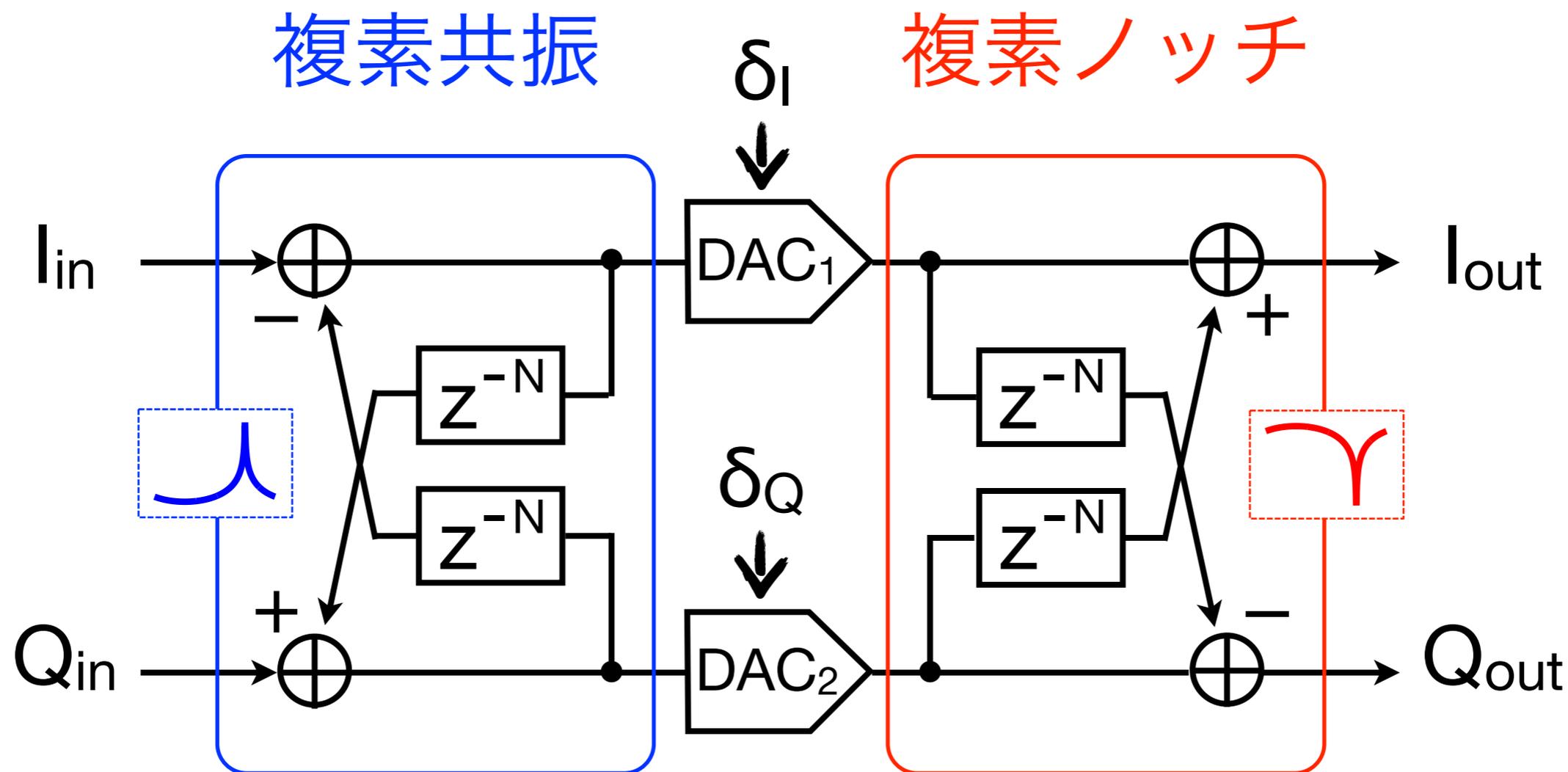
複素DWAアルゴリズムの等価回路



δ_I, δ_Q

複素ノッチの影響のみ受ける

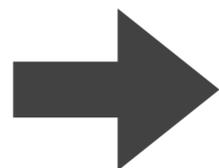
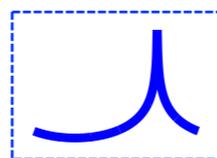
複素DWAアルゴリズムの等価回路



δ_I, δ_Q

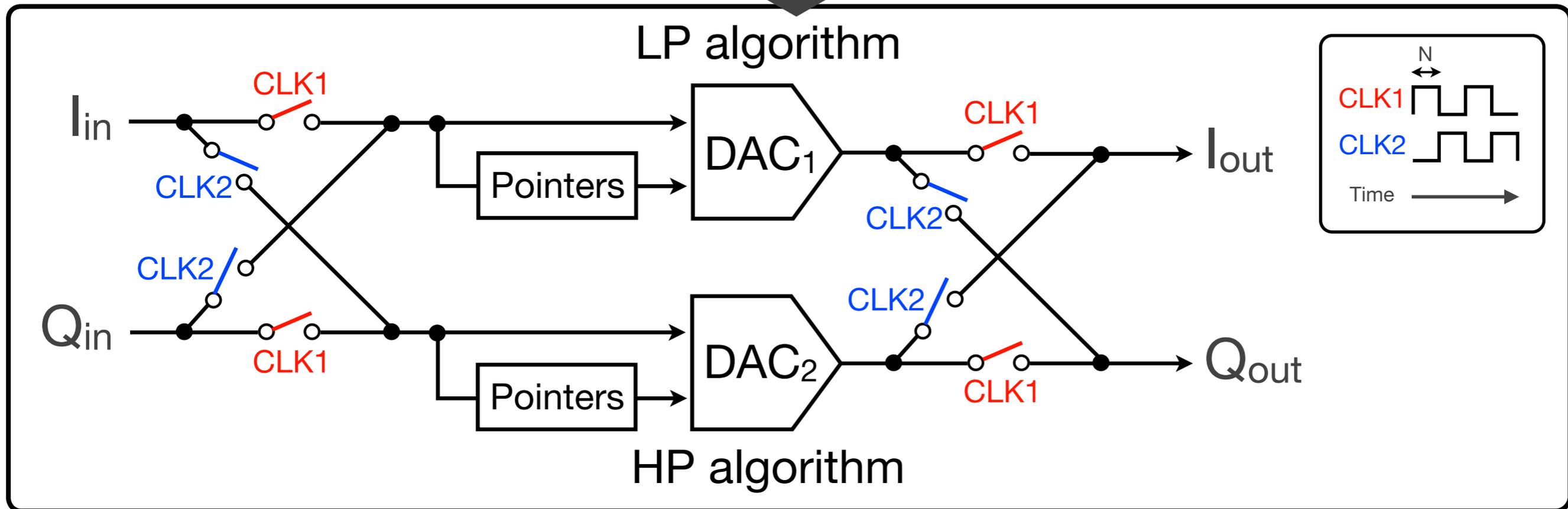
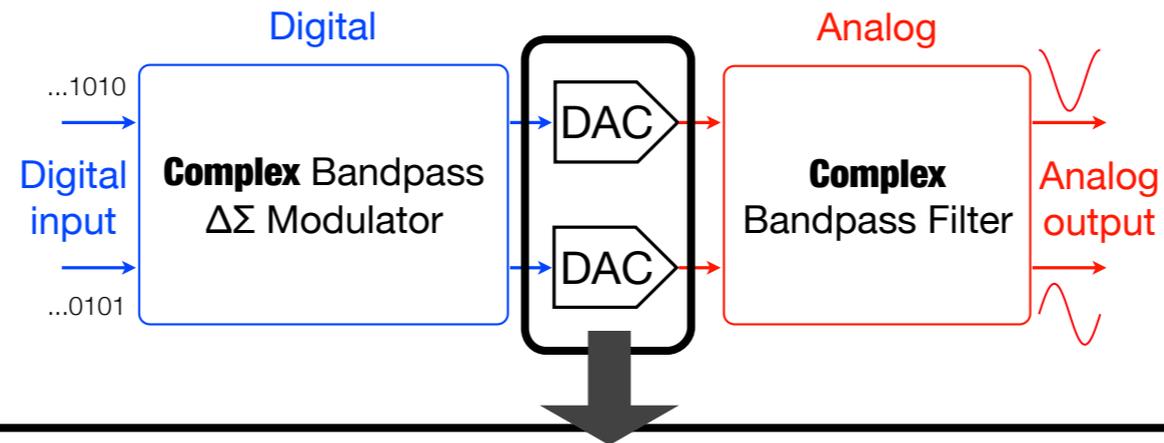
複素ノッチの影響のみ受ける

DACの入力が ∞

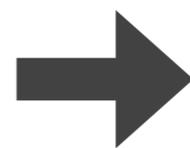


直接実現できない

等価回路の実現



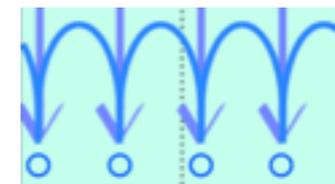
- ◆ DACにポインタを付加
- ◆ NクロックごとにIとQの経路を入れ替える



複素DWA実現可能

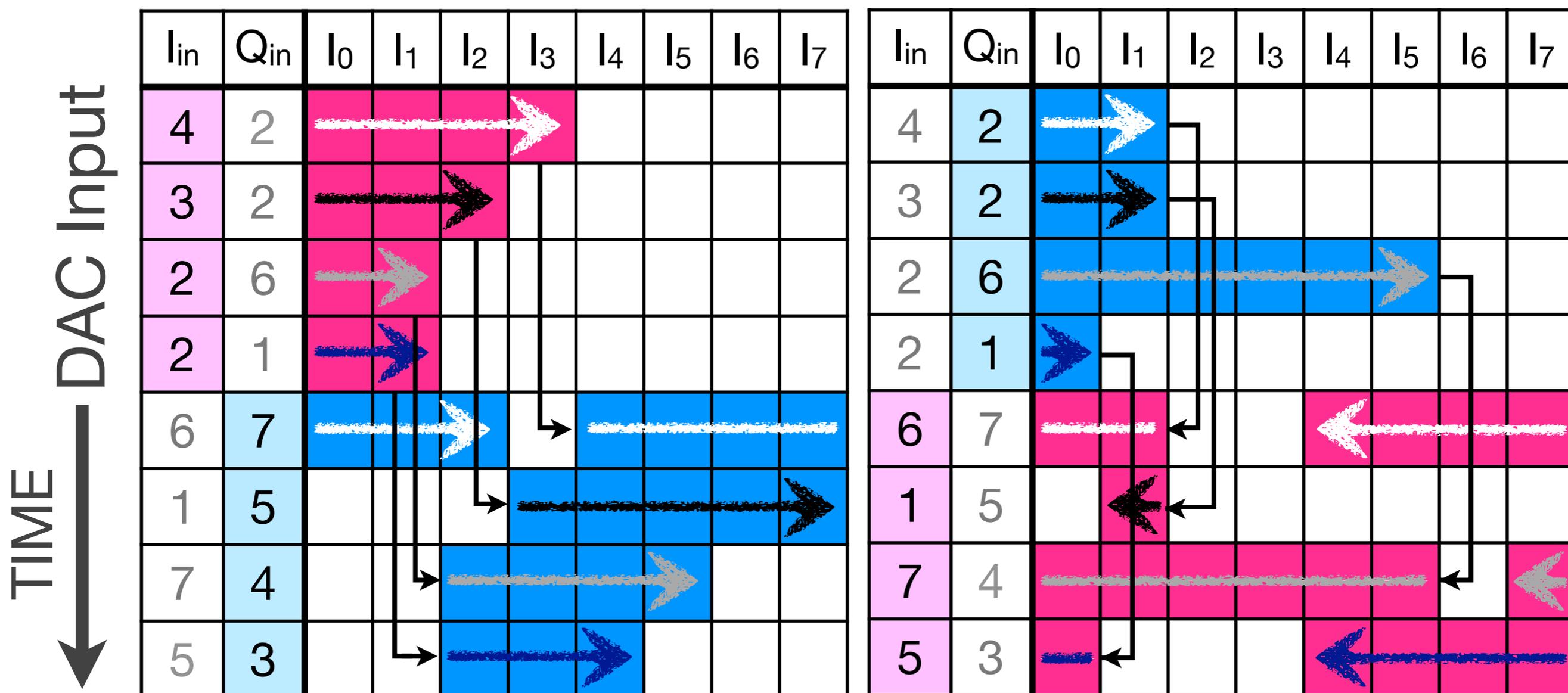
複素マルチバンドパスDWAアルゴリズム

$N = 4$ (ゼロ点4つ)

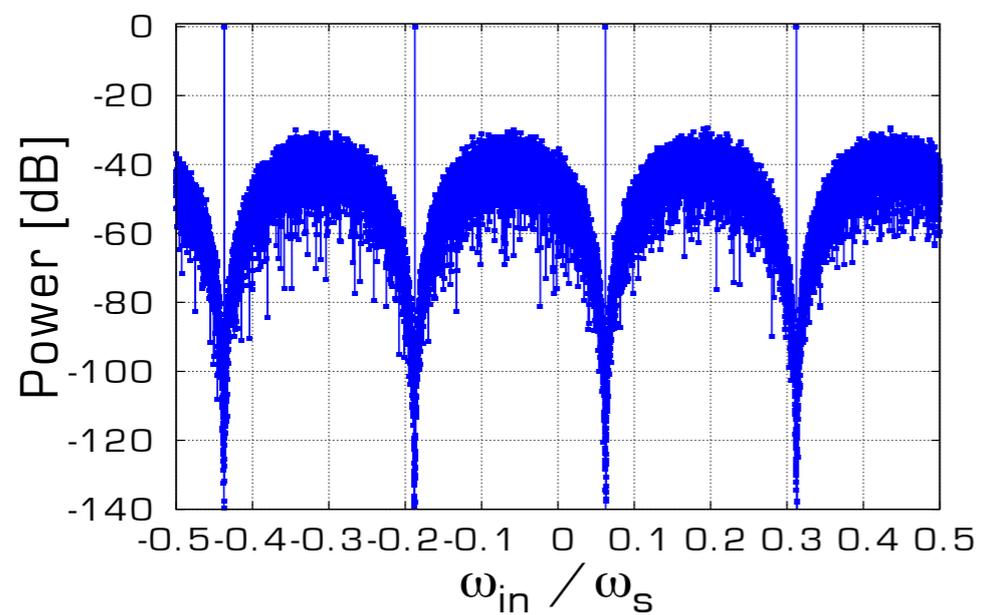
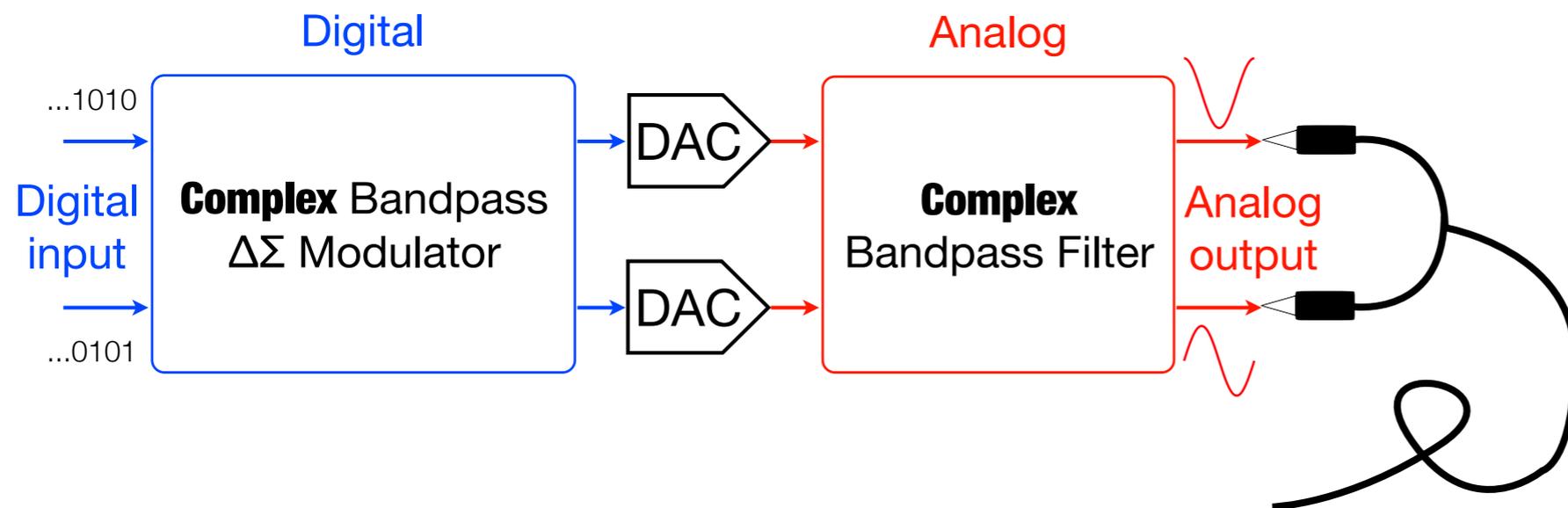


DAC₁ (LP 動作)

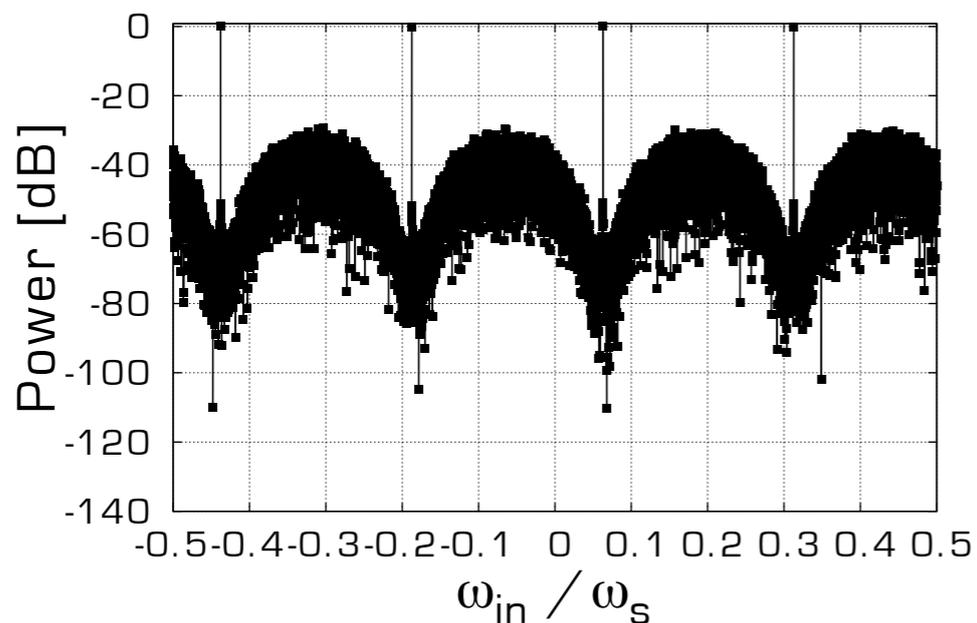
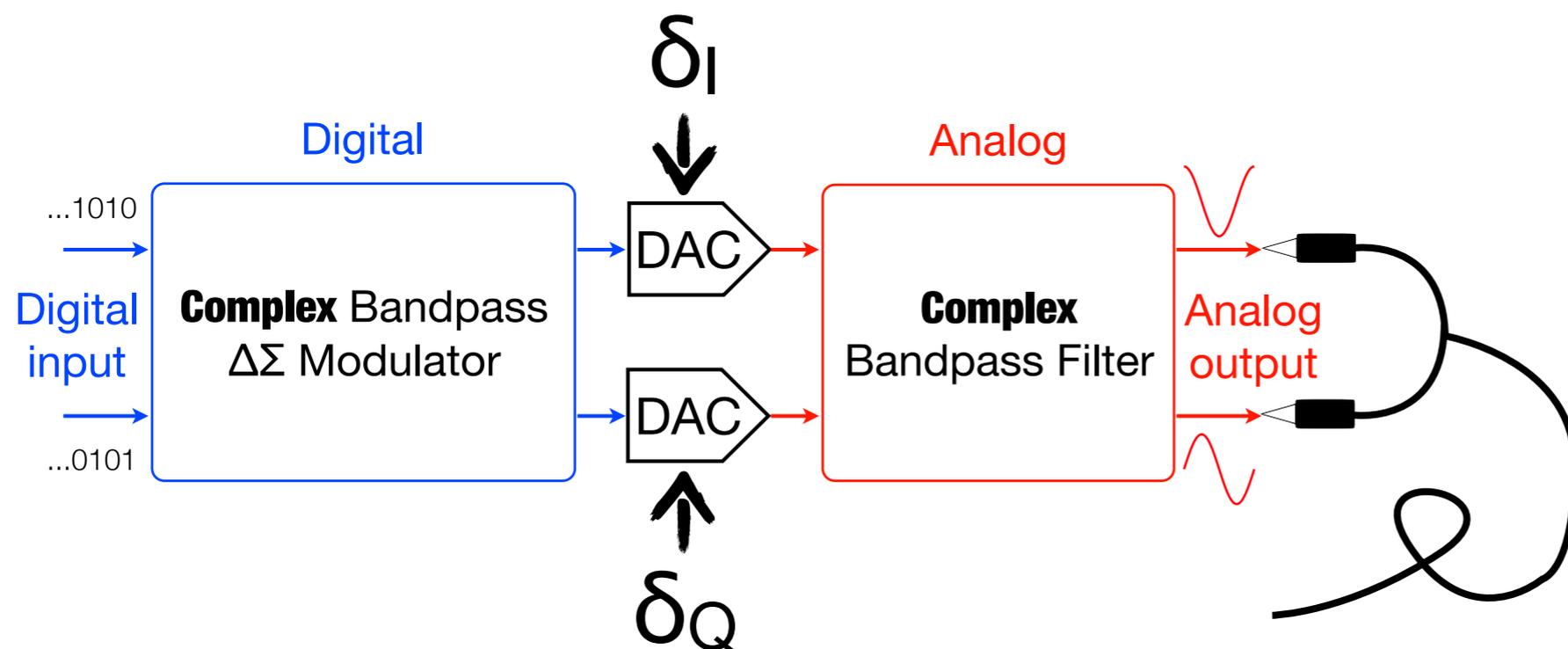
DAC₂ (HP 動作)



シミュレーション結果 ~理想線形DAC~

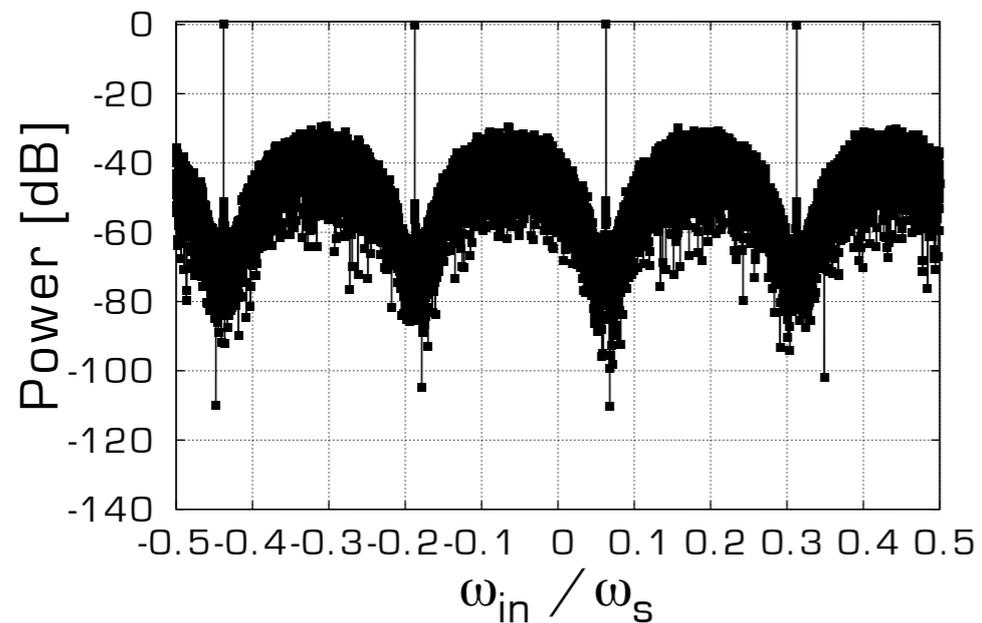
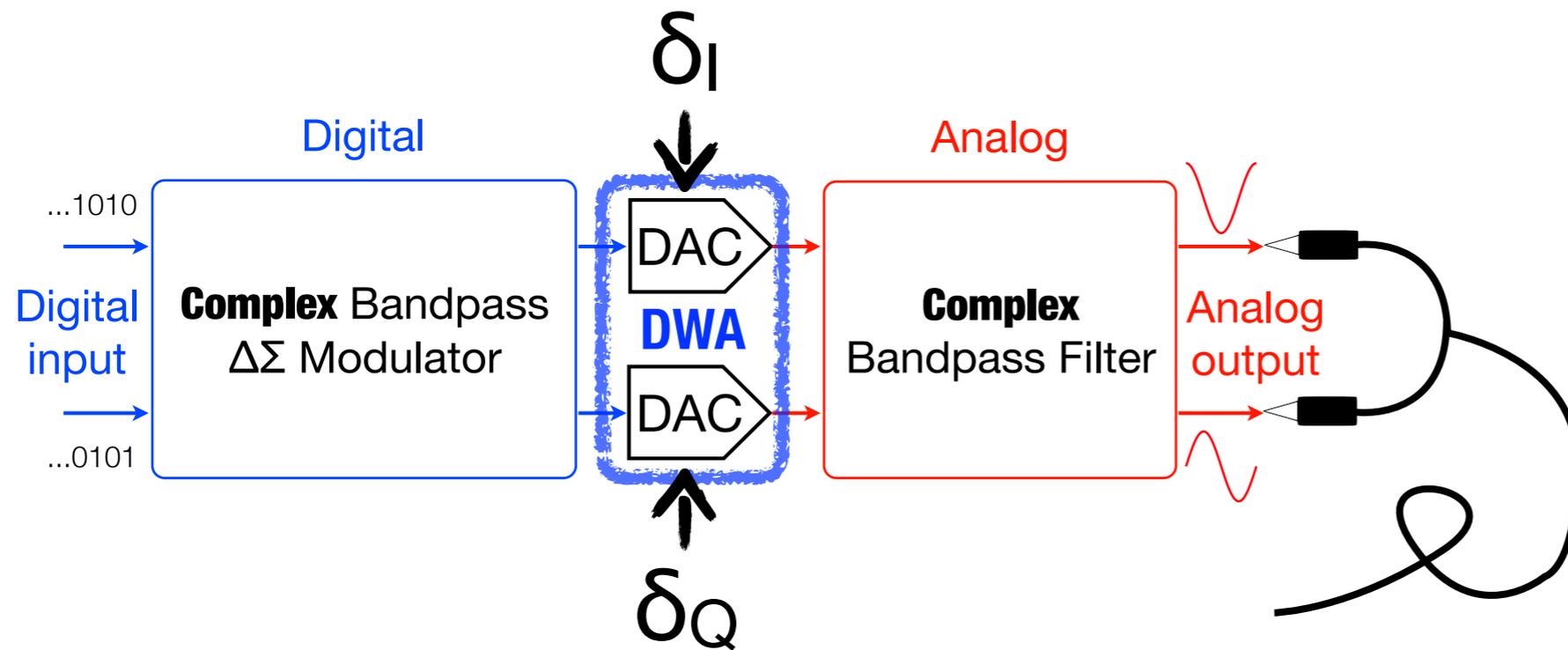


シミュレーション結果 ~非線形DAC~



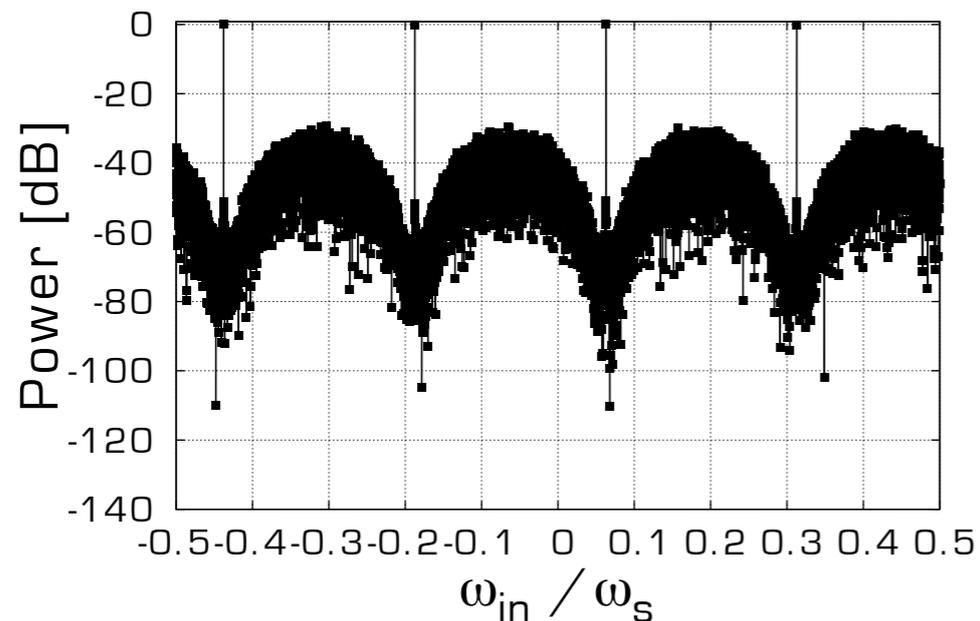
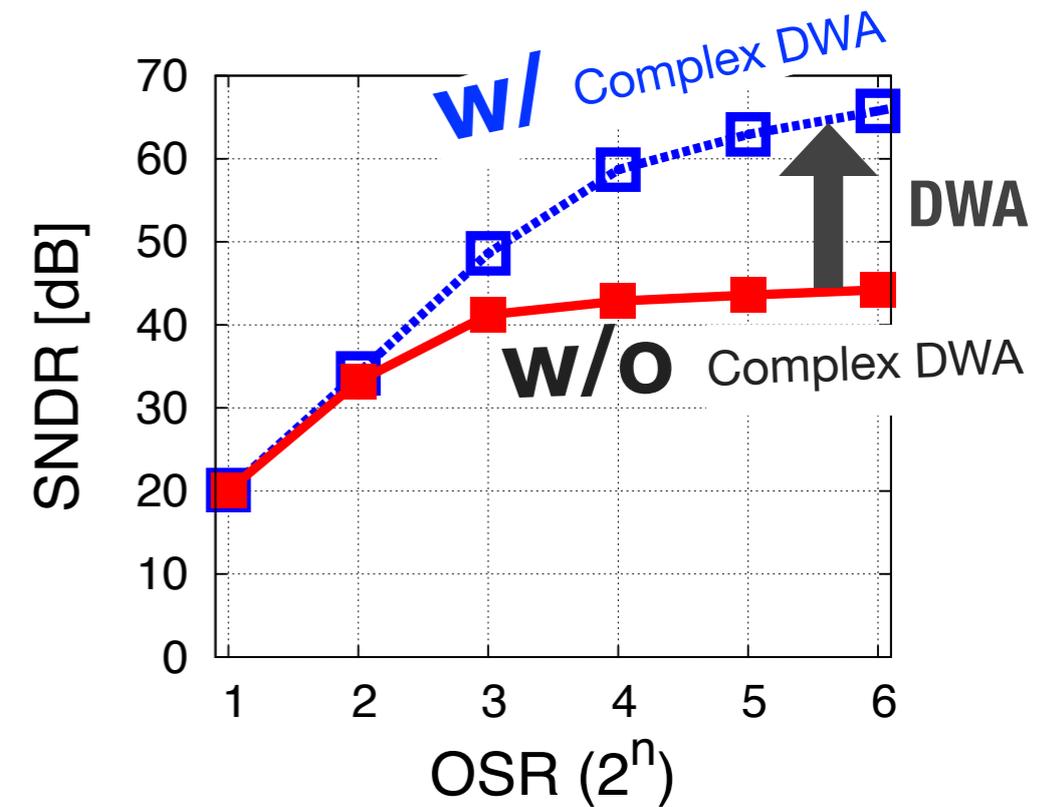
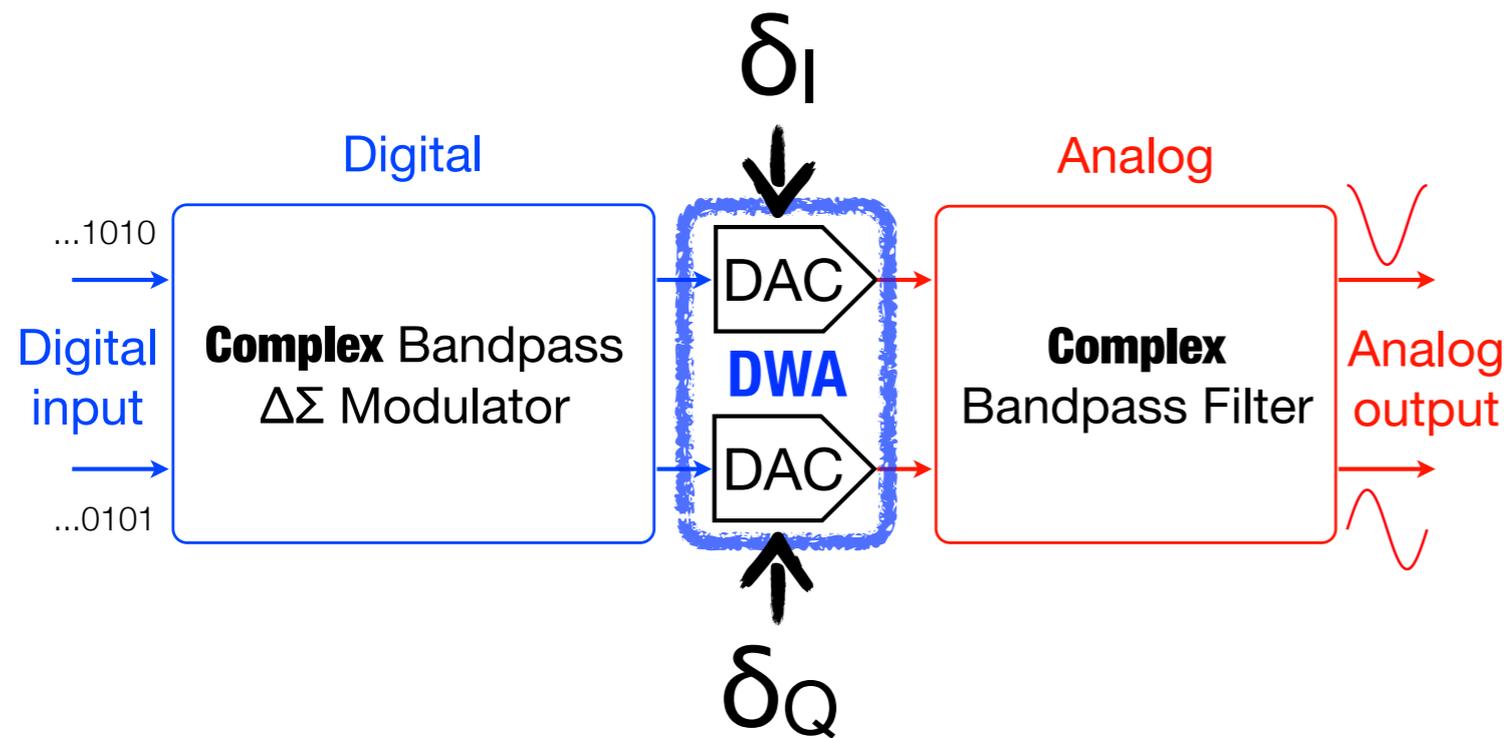
ノイズで埋もれたノッチ

シミュレーション結果 ~非線形DAC + DWA~

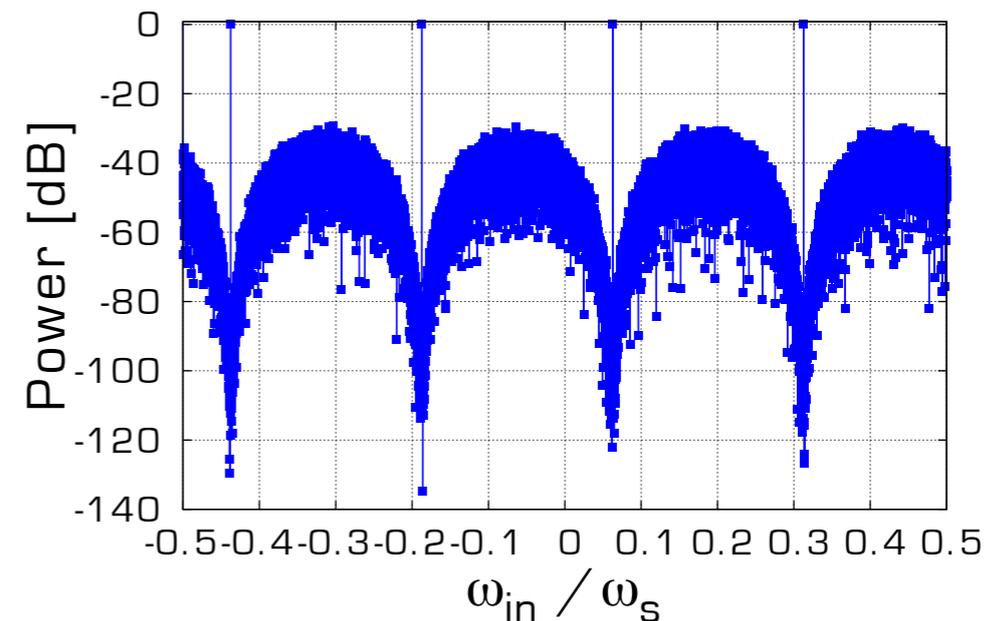


ノイズで埋もれたノッチ

シミュレーション結果 ~非線形DAC + DWA~



DWA



ノイズで埋もれたノッチ

鋭いノッチ

非線形によって生じるノイズ対策

- 対策①

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 複素DWA

- 対策②

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 自己校正

固定小数点型

2次複素MBP $\Delta\Sigma$ DA Modulator のシミュレーション

- シミュレーション①

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

- シミュレーション② (対策①)

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 複素DWA

- シミュレーション③ (対策②)

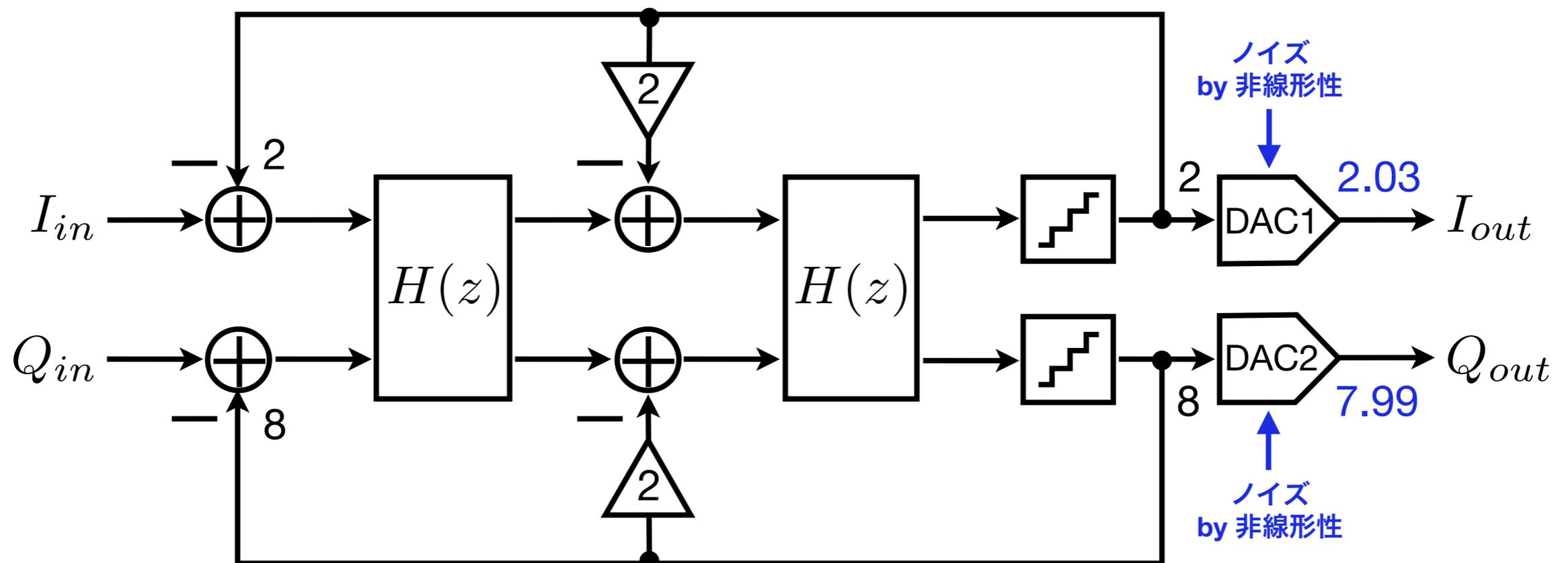
2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

+ 自己校正

固定小数点型

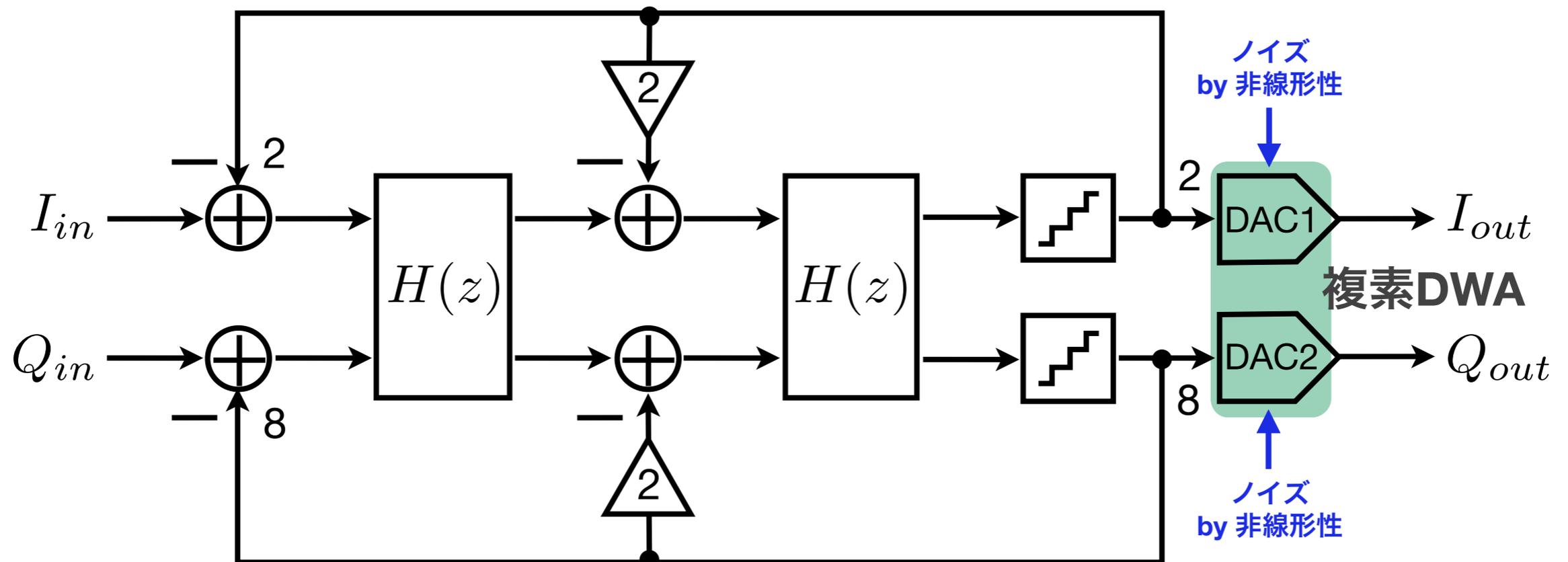
シミュレーション①

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC



シミュレーション②

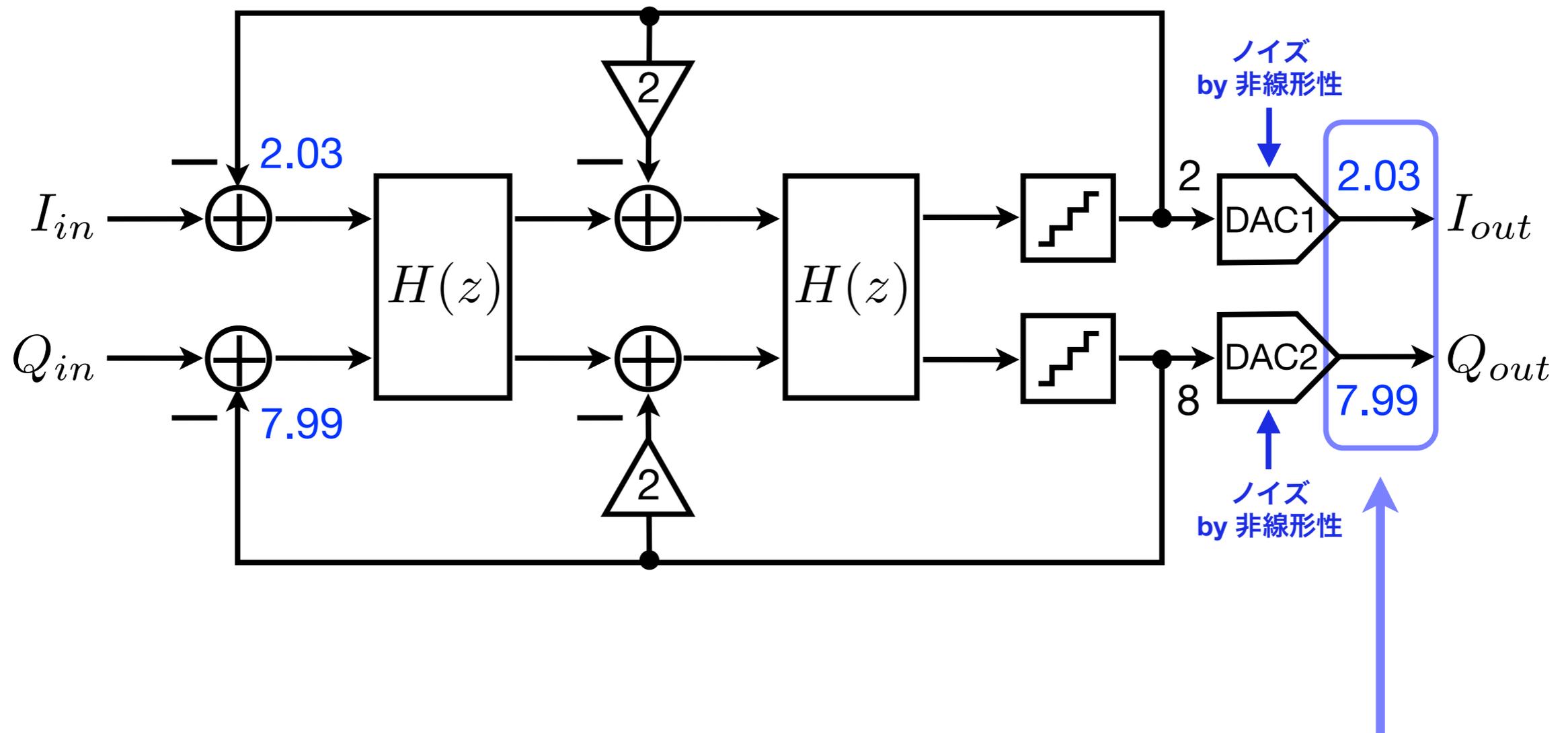
2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC + 複素DWA



シミュレーション③

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

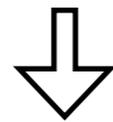
+ 自己校正



何らかの方法で予め計測

シミュレーション③ (具体的な方法)

1. シミュレーション①の出力を計測

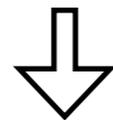


フィードバックする数値を算出 (Look Up Table の作成)

2. シミュレーション①の回路に Look Up Tableブロックを挿入

シミュレーション③ (具体的な方法)

1. シミュレーション①の出力を計測



フィードバックする数値を算出 (Look Up Table の作成)

CLK(1)~CLK(4)の出力例を用いて次スライドから説明

Look Up Table

対応表

例えば... 

猫の年齢	人間の 相当年齢
1	20
2	27
3	33
4	39
5	45
6	50
7	55
8	60

Look Up Table

対応表

例えば... 

猫の年齢	人間の 相当年齢
1	20
2	27
3	33
4	39
5	45
6	50
7	55
8	60



Look Up Table

対応表

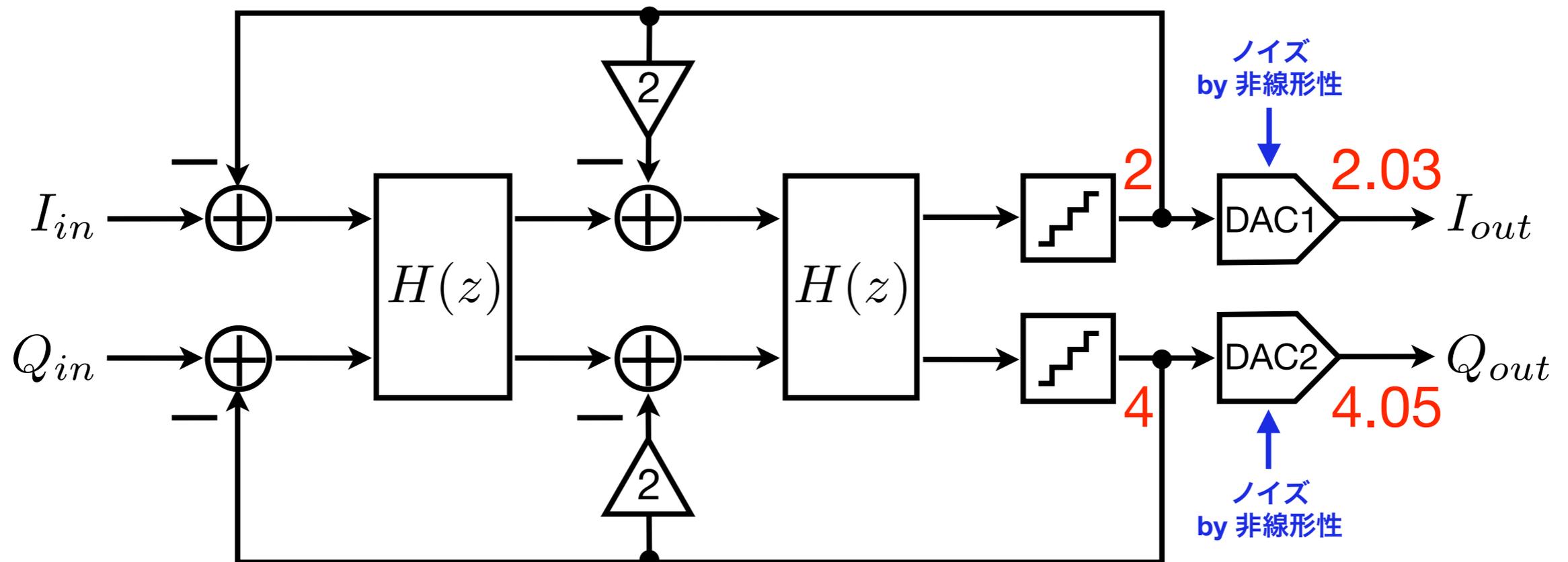
例えば... 

猫の年齢	人間の 相当年齢
1	20
2	27
3	33
4	39
5	45
6	50
7	55
8	60



1. シミュレーション①の出力を計測

⇒フィードバックする数値を算出 (Look Up Table の作成)

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

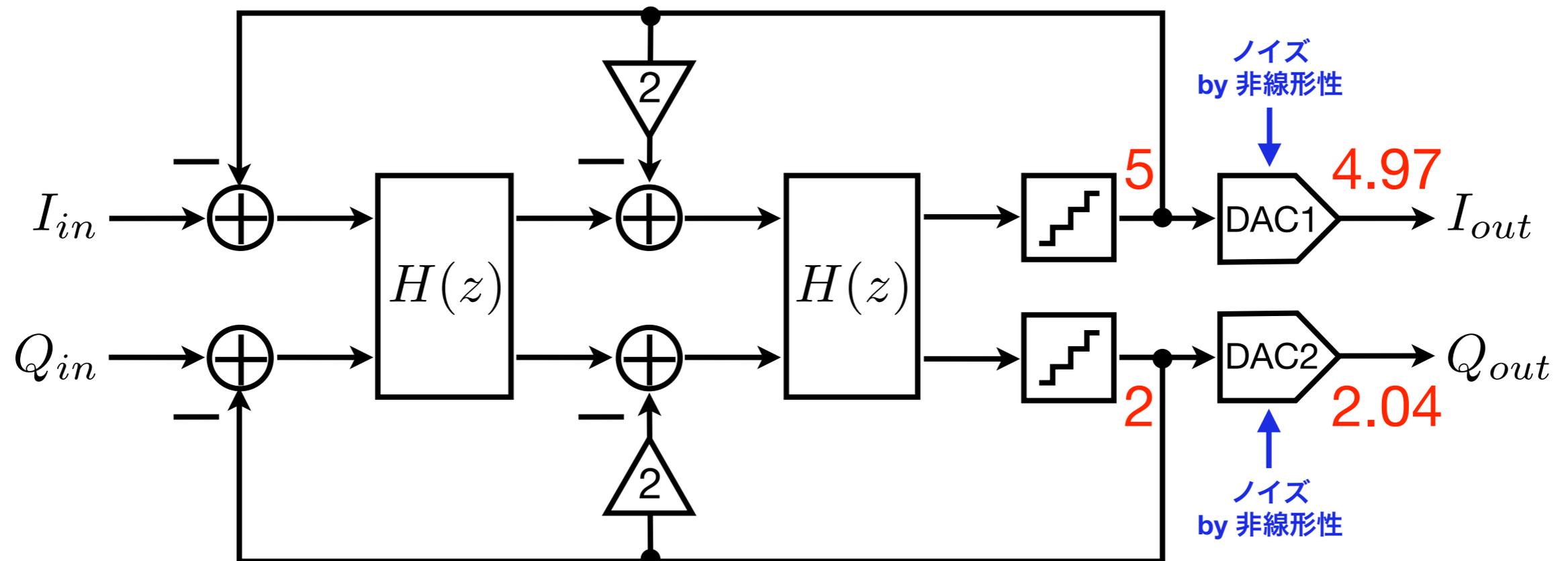
CLK(1)

DAC1	LUT入力	LUT出力
LUT	2	2.03

DAC2	LUT入力	LUT出力
LUT	4	4.05

1. シミュレーション①の出力を計測

⇒フィードバックする数値を算出 (Look Up Table の作成)

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

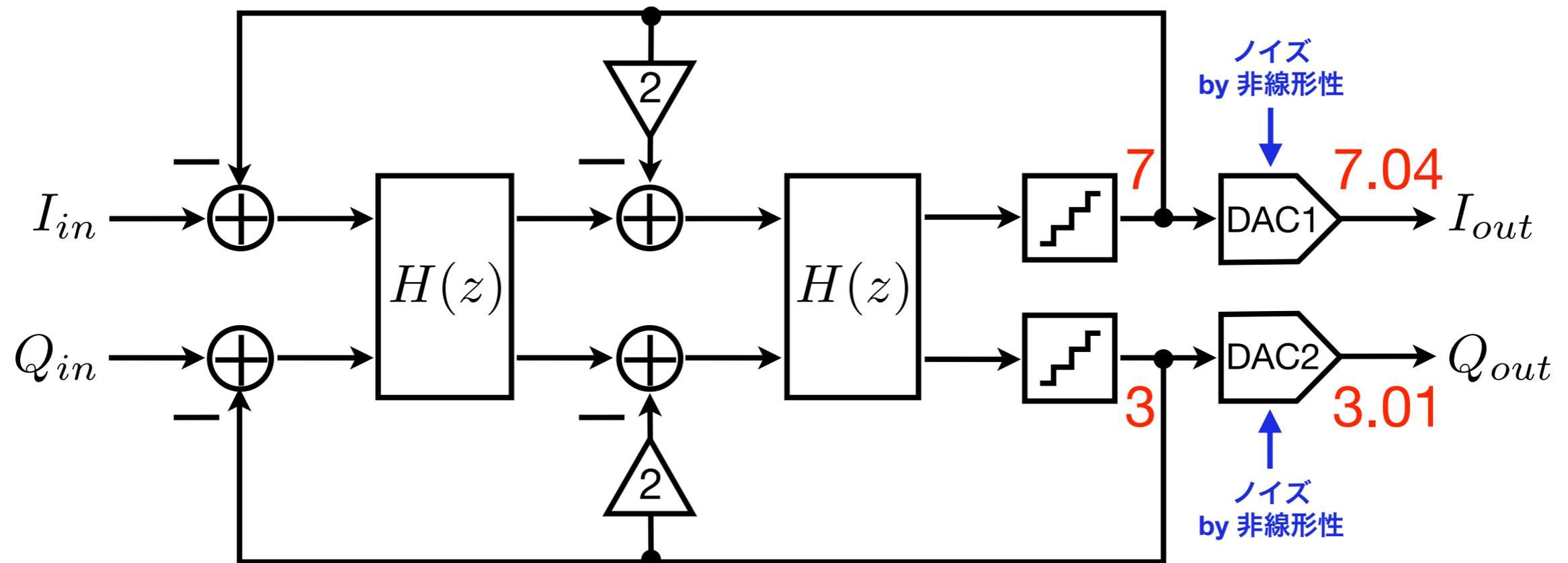
CLK(2)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97

DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04

1. シミュレーション①の出力を計測

⇒フィードバックする数値を算出 (Look Up Table の作成)

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

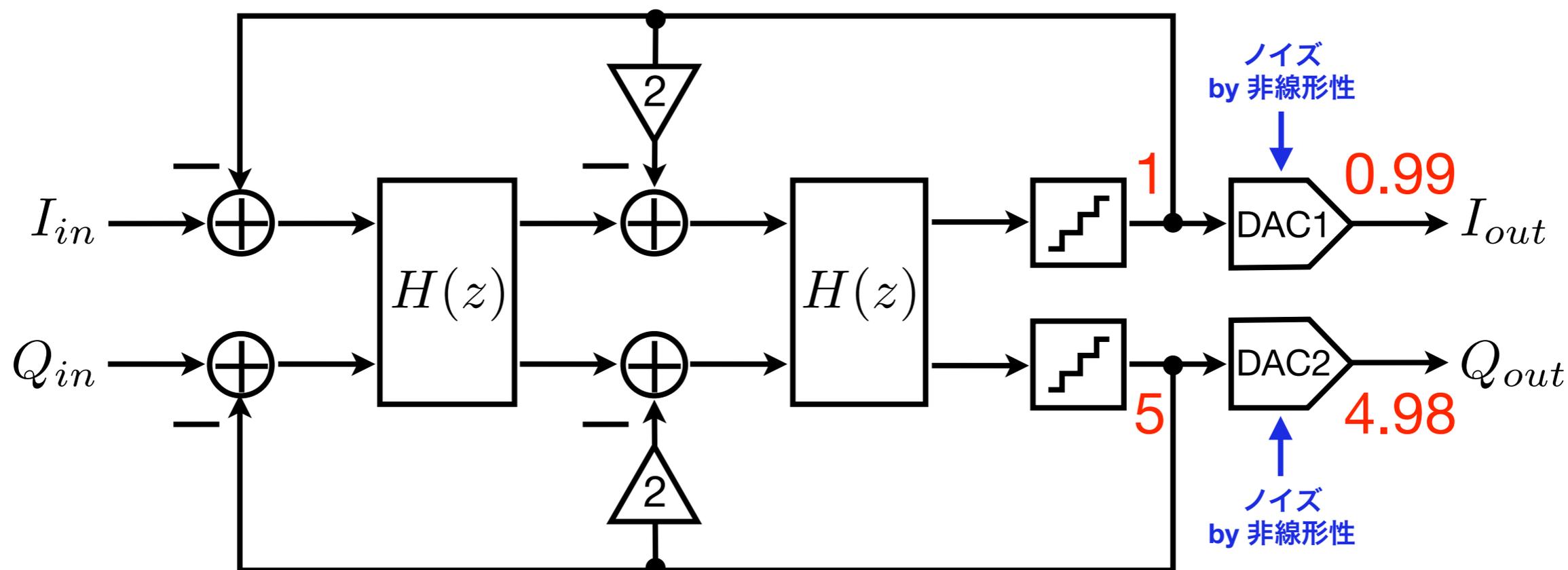
CLK(3)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97
	7	7.04

DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04
	3	3.01

1. シミュレーション①の出力を計測

⇒フィードバックする数値を算出 (Look Up Table の作成)

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

CLK(4)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97
	7	7.04
	1	0.99

DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04
	3	3.01
	5	4.98

シミュレーション③ (具体的な方法)

1. シミュレーション①の出力を計測



フィードバックする数値を算出 (I_{out_FB} , Q_{out_FB} の決定)

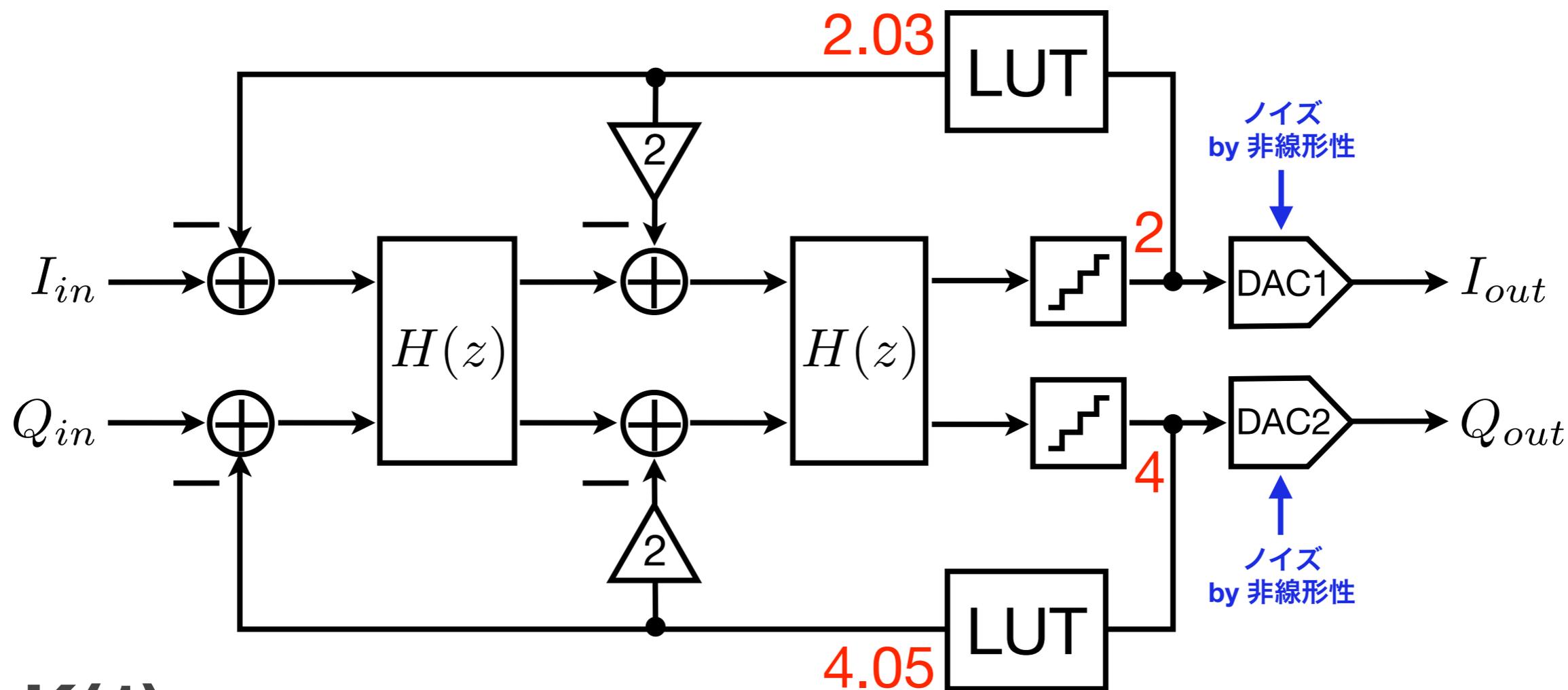
2. シミュレーション①の回路に Look Up Tableブロックを挿入

シミュレーション③ (具体的な方法)

2. シミュレーション①の回路に Look Up Tableブロックを挿入

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

+ 自己校正



CLK(1)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97
	7	7.04
	1	0.99

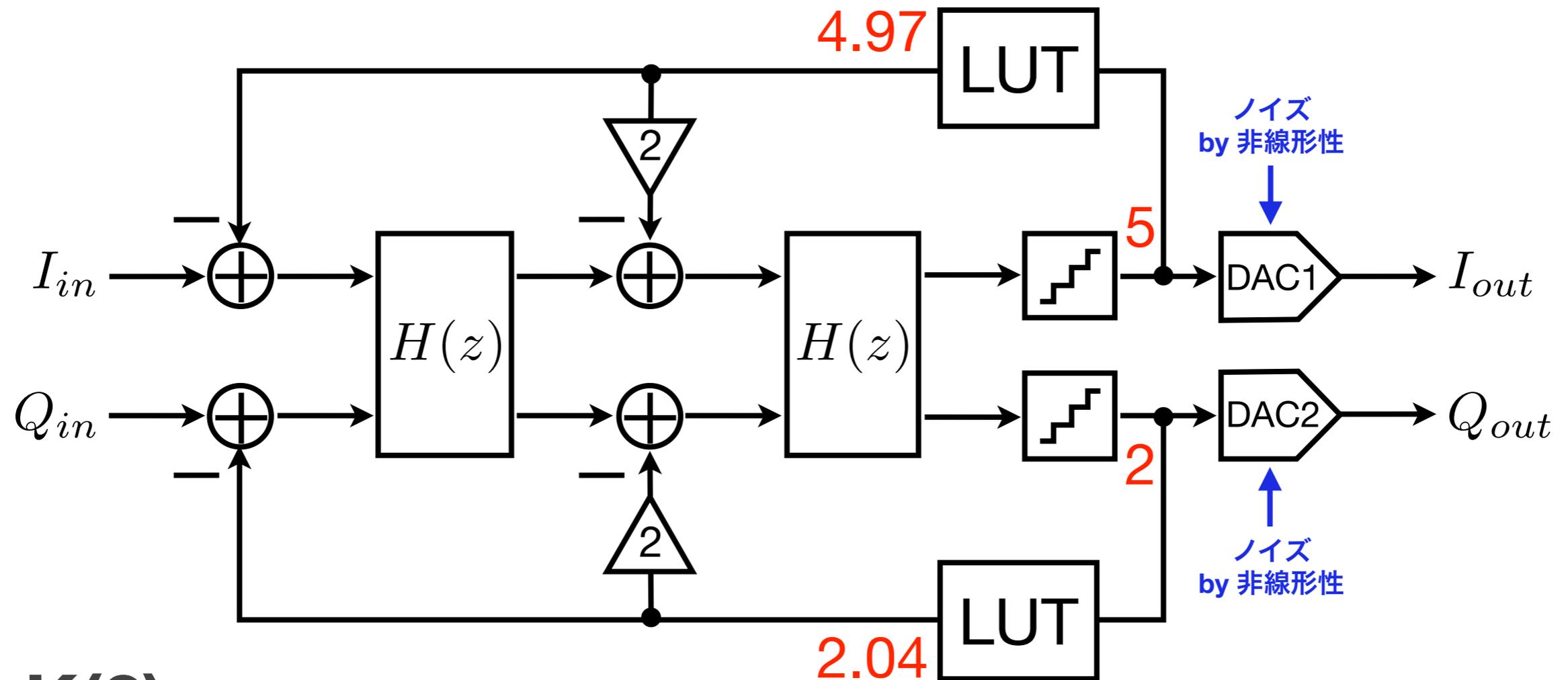
DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04
	3	3.01
	5	4.98

シミュレーション③ (具体的な方法)

2. シミュレーション①の回路に Look Up Tableブロックを挿入

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

+ 自己校正



CLK(2)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97
	7	7.04
	1	0.99

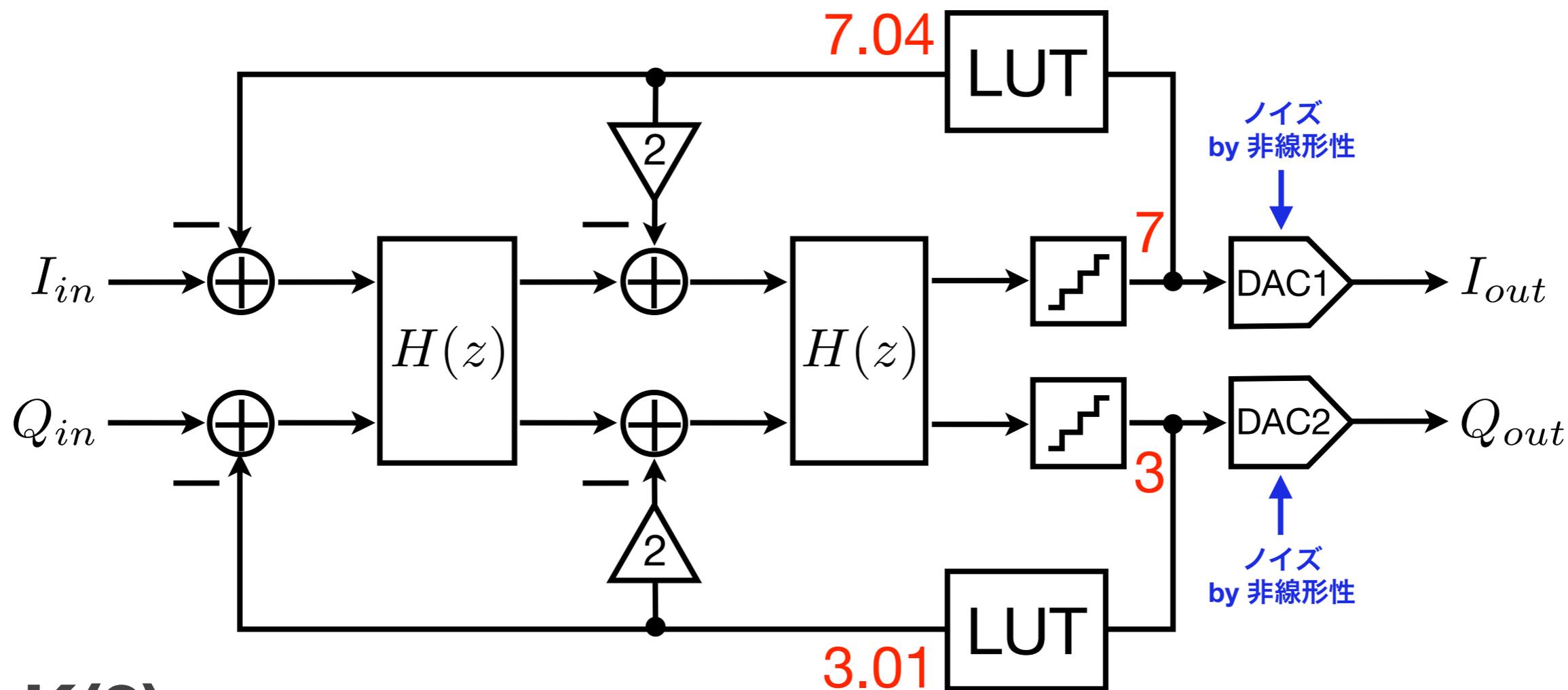
DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04
	3	3.01
	5	4.98

シミュレーション③ (具体的な方法)

2. シミュレーション①の回路に Look Up Tableブロックを挿入

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

+ 自己校正



CLK(3)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97
	7	7.04
	1	0.99

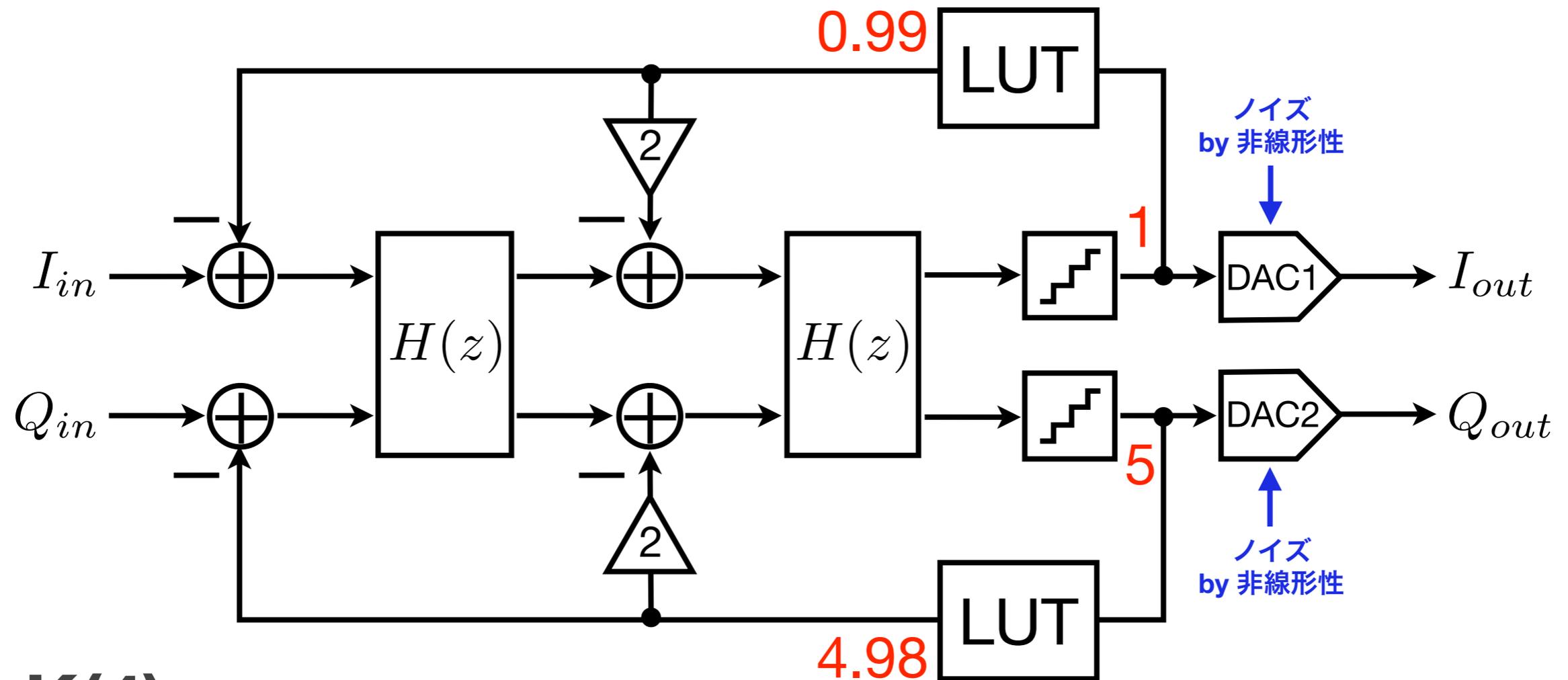
DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04
	3	3.01
	5	4.98

シミュレーション③ (具体的な方法)

2. シミュレーション①の回路に Look Up Tableブロックを挿入

2次複素MBP $\Delta\Sigma$ DA Modu. + 非線形DAC

+ 自己校正



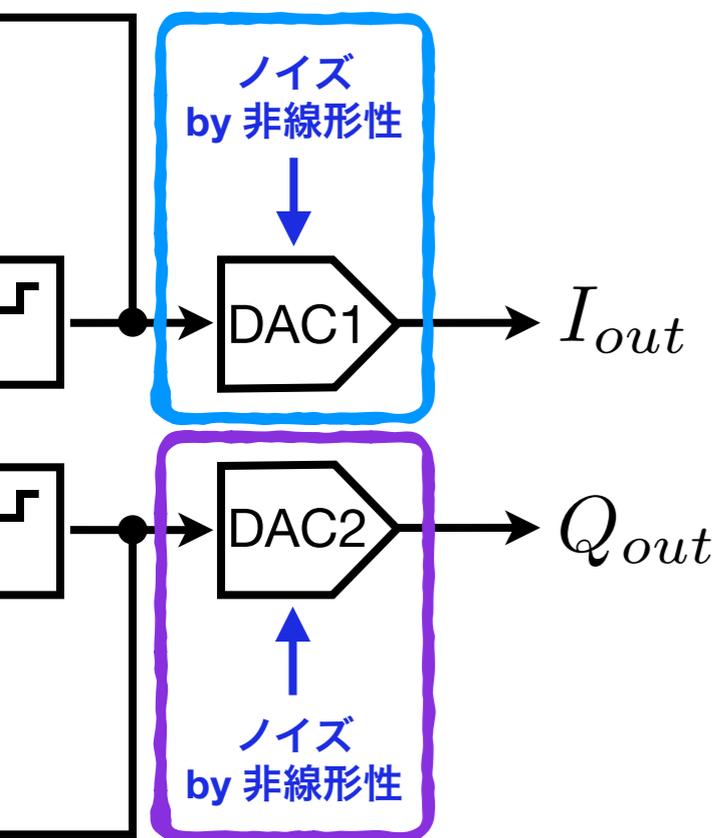
CLK(4)

DAC1	LUT入力	LUT出力
LUT	2	2.03
	5	4.97
	7	7.04
	1	0.99

DAC2	LUT入力	LUT出力
LUT	4	4.05
	2	2.04
	3	3.01
	5	4.98

シミュレーション条件 ~DACのばらつきについて~

標準偏差 1.0%の場合

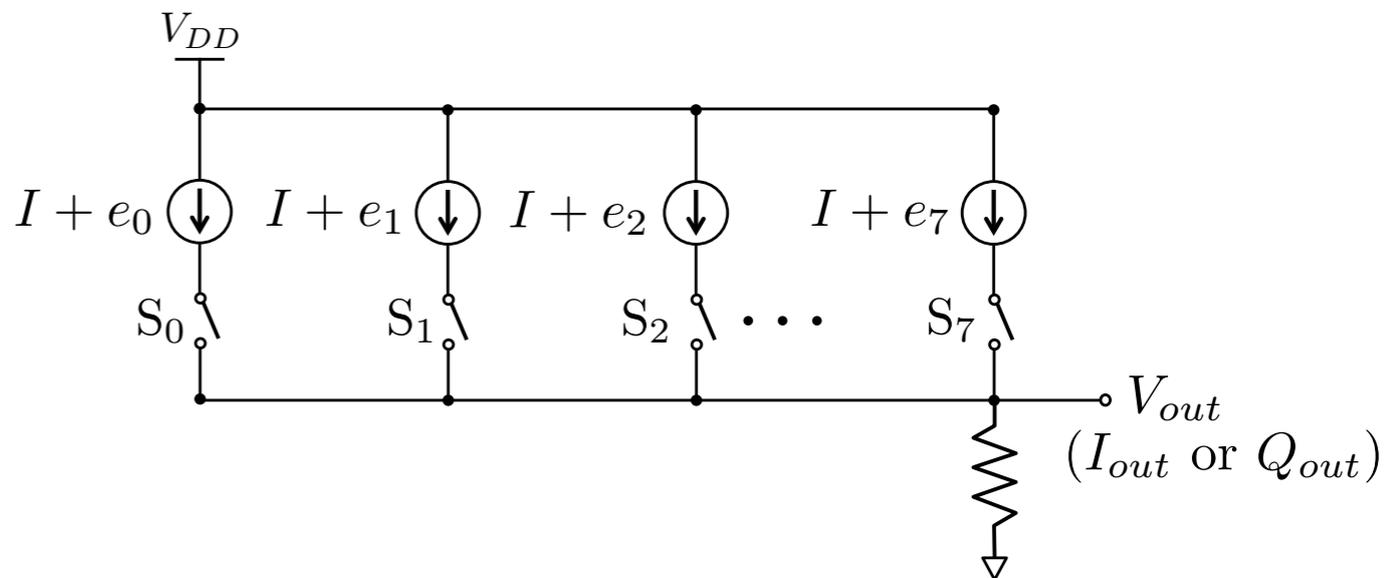


DAC1 総電流量 : 7.98

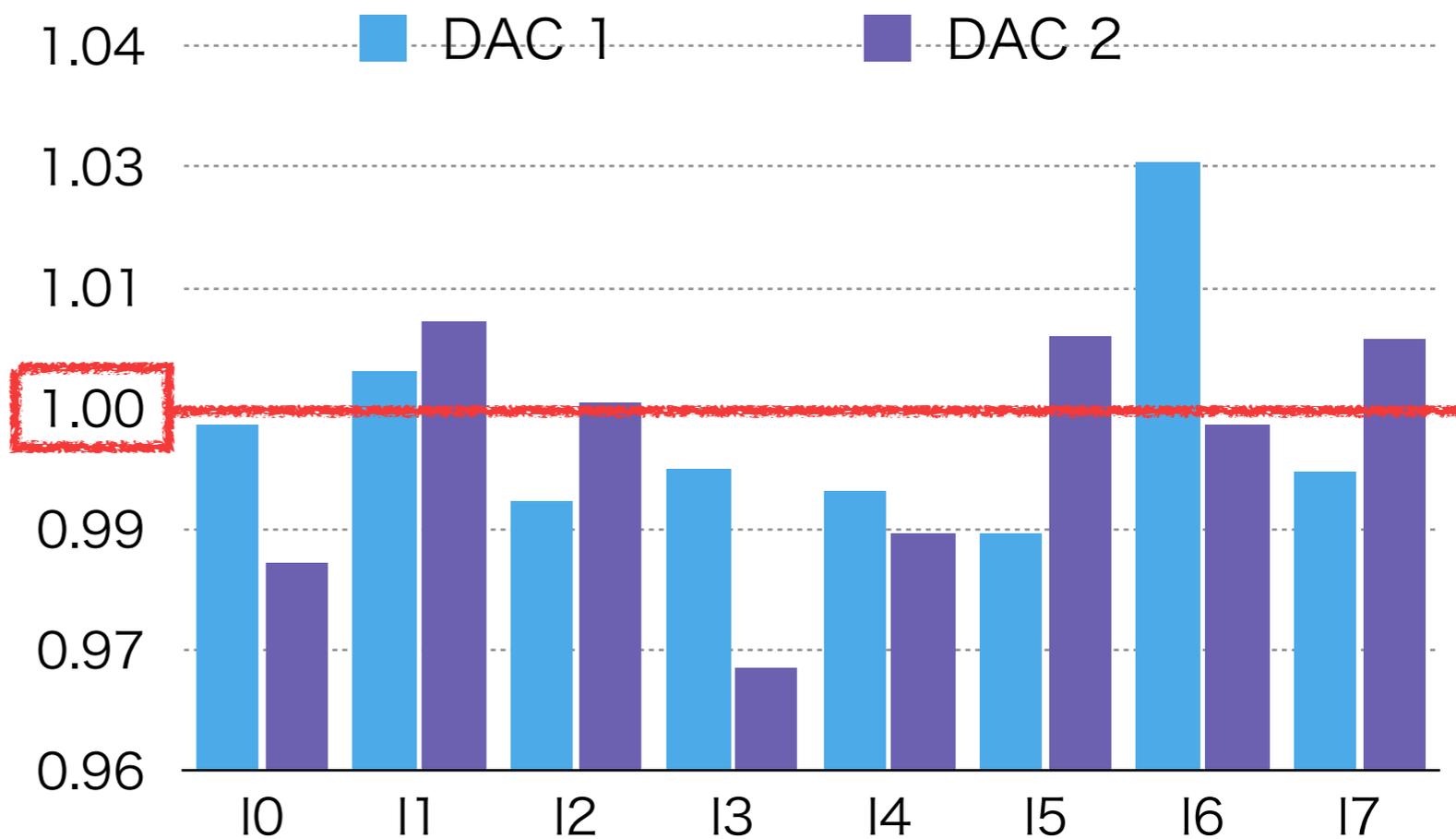
DAC2 総電流量 : 7.96

$$I + e_i \equiv I_k$$

$$I = 1.00$$



セルの電流量
(理想は1.00)



シミュレーション結果 (出力 $I_{out}+jQ_{out}$)

シミュレーション条件

① w/o DWA ② w/ DWA ③ Proposed(w/o DWA)

ばらつき標準偏差：1.0%

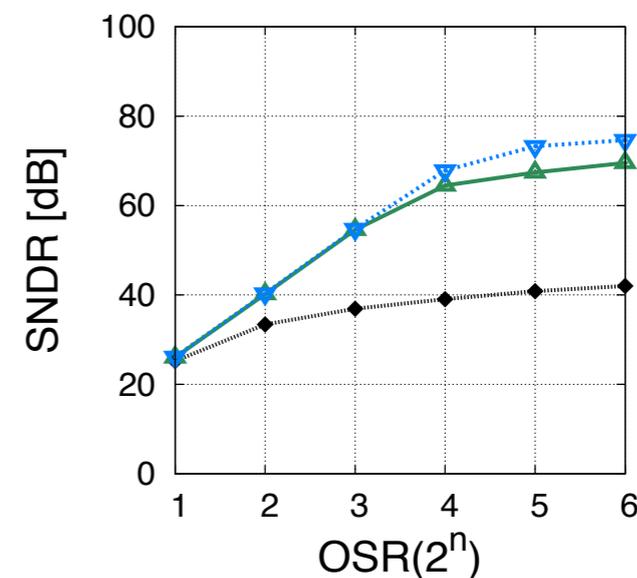
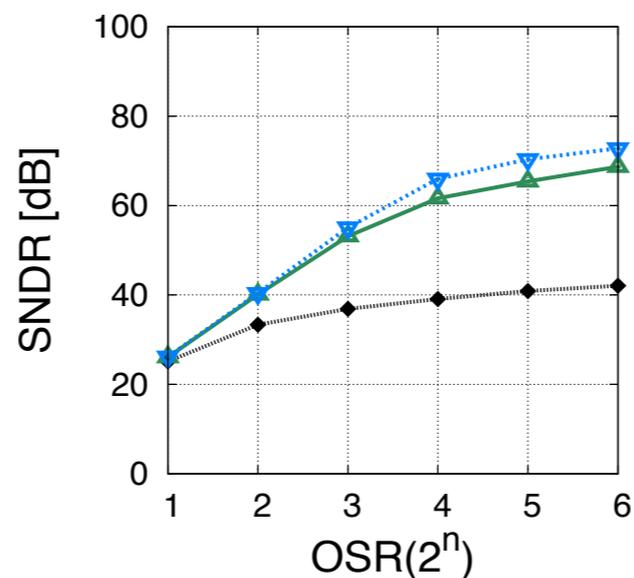
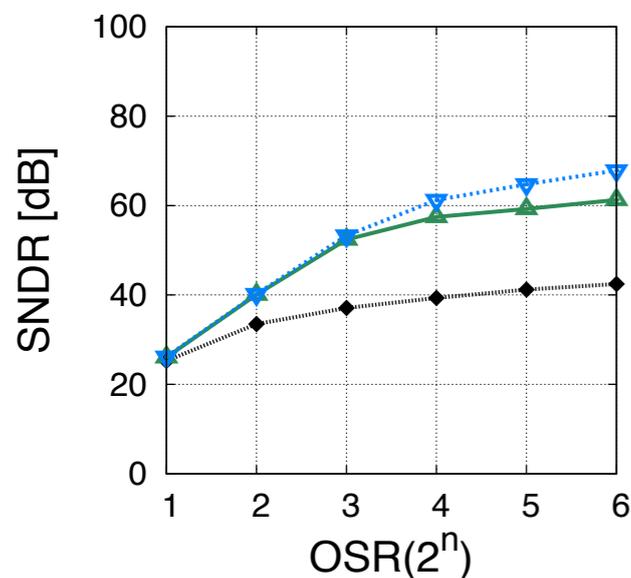
ばらつき標準偏差：0.9%

ばらつき標準偏差：0.7%

◆ w/o DWA ▲ w/ DWA ▼ Proposed(w/o DWA)

◆ w/o DWA ▲ w/ DWA ▼ Proposed(w/o DWA)

◆ w/o DWA ▲ w/ DWA ▼ Proposed(w/o DWA)



ばらつき標準偏差：0.5%

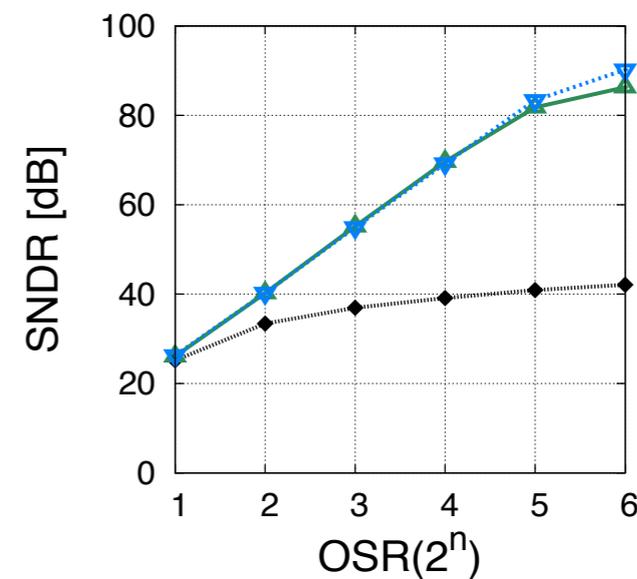
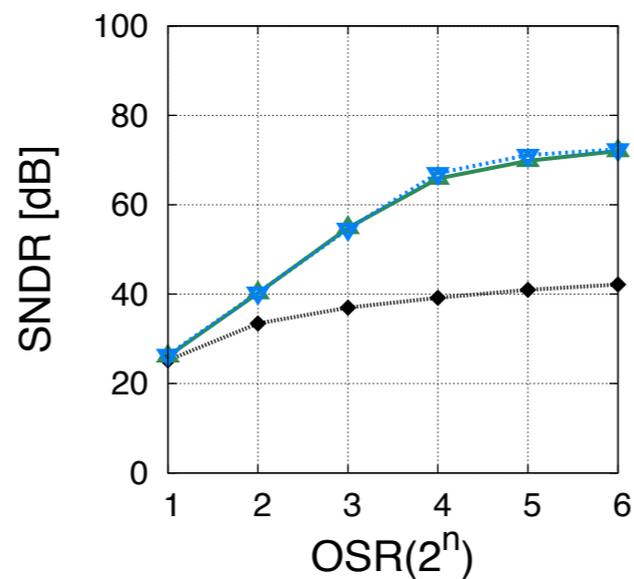
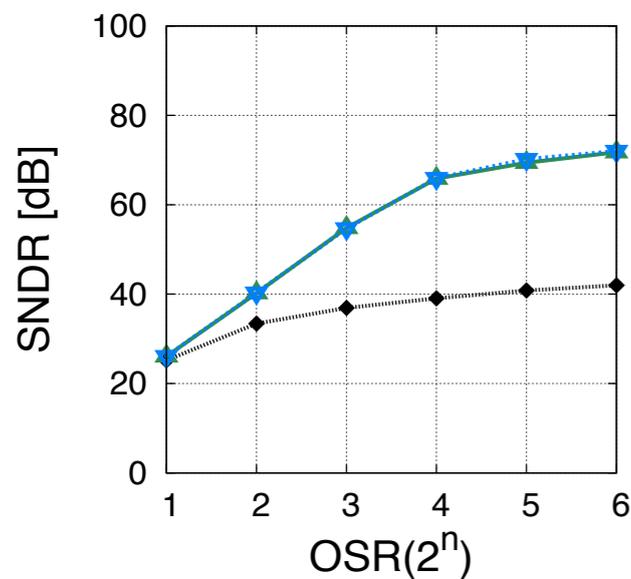
ばらつき標準偏差：0.3%

ばらつき標準偏差：0.1%

◆ w/o DWA ▲ w/ DWA ▼ Proposed(w/o DWA)

◆ w/o DWA ▲ w/ DWA ▼ Proposed(w/o DWA)

◆ w/o DWA ▲ w/ DWA ▼ Proposed(w/o DWA)



シミュレーション結果 (出力 $I_{out}+jQ_{out}$)

シミュレーション条件

① $\cdots \blacklozenge \cdots$ w/o DWA ② $\cdots \blacktriangle \cdots$ w/ DWA ③ $\cdots \blacktriangledown \cdots$ Proposed(w/o DWA)

ばらつき標準偏差：1.0%

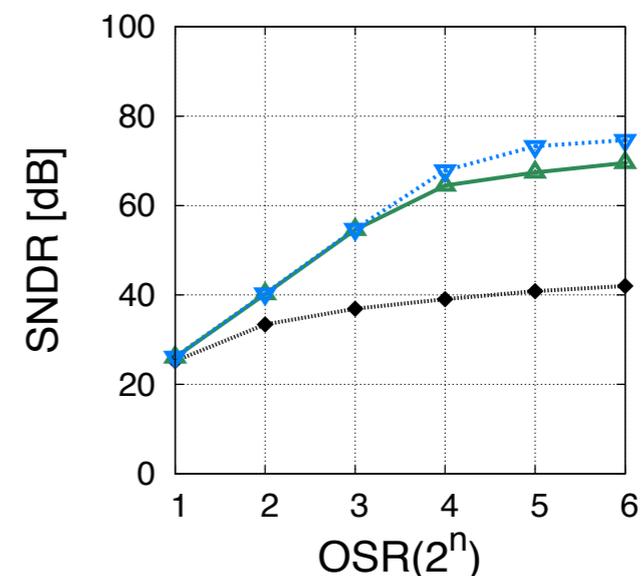
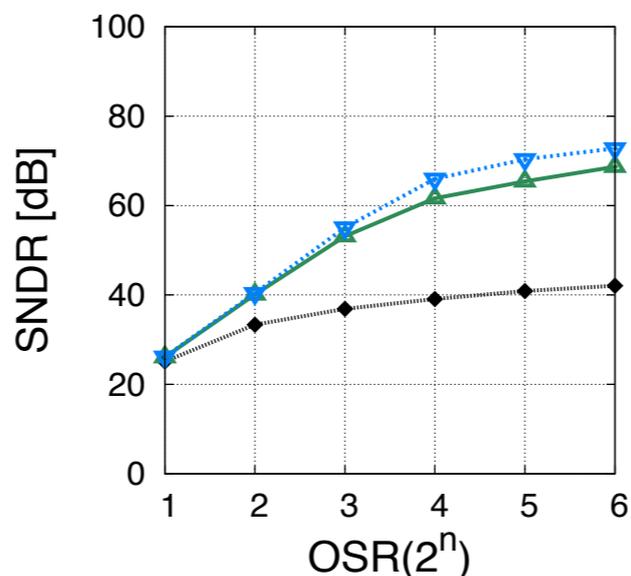
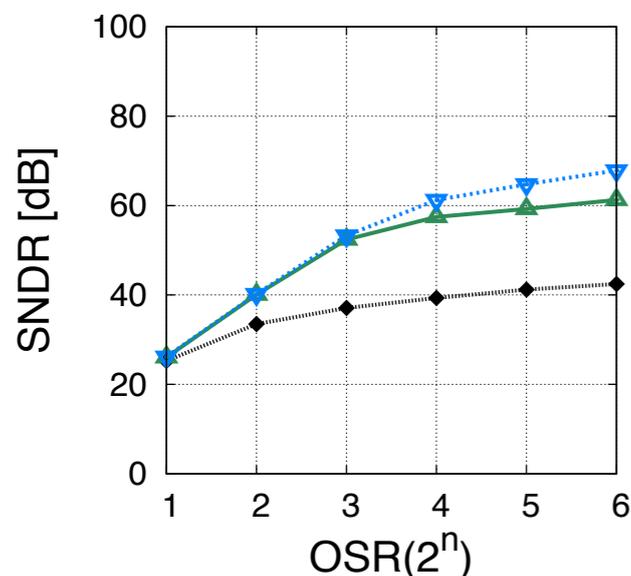
ばらつき標準偏差：0.9%

ばらつき標準偏差：0.7%

\blacklozenge w/o DWA \blacktriangle w/ DWA \blacktriangledown Proposed(w/o DWA)

\blacklozenge w/o DWA \blacktriangle w/ DWA \blacktriangledown Proposed(w/o DWA)

\blacklozenge w/o DWA \blacktriangle w/ DWA \blacktriangledown Proposed(w/o DWA)



ばらつき標準偏差：0.5%

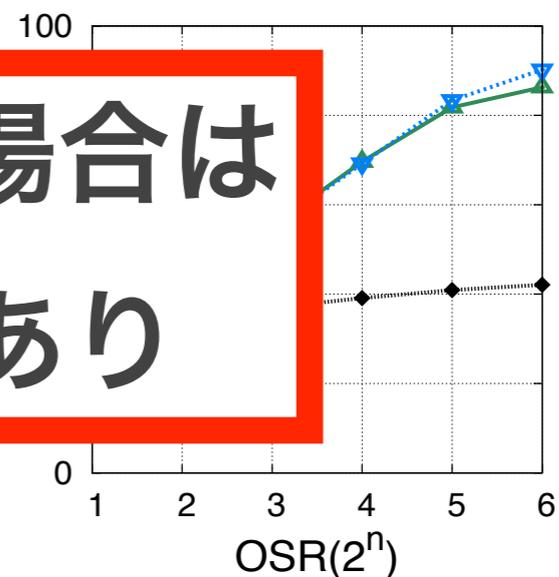
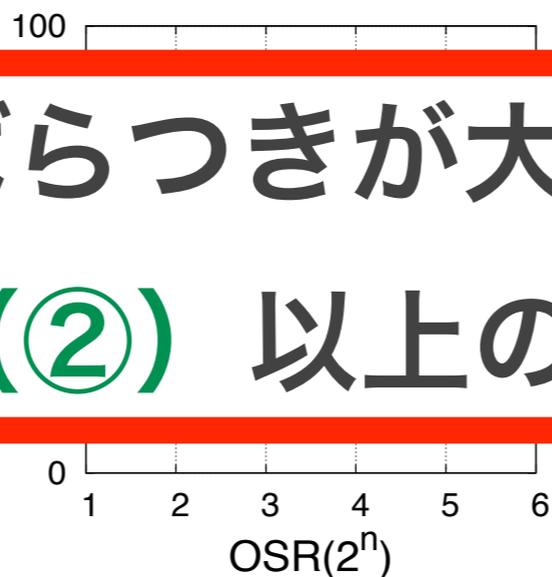
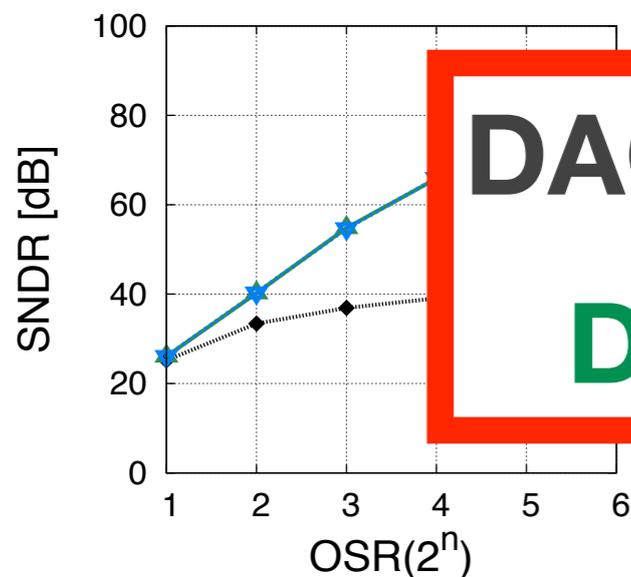
ばらつき標準偏差：0.3%

ばらつき標準偏差：0.1%

\blacklozenge w/o DWA \blacktriangle w/ DWA \blacktriangledown Proposed(w/o DWA)

\blacklozenge w/o DWA \blacktriangle w/ DWA \blacktriangledown Proposed(w/o DWA)

\blacklozenge w/o DWA \blacktriangle w/ DWA \blacktriangledown Proposed(w/o DWA)



DACのばらつきが大きい場合は
DWA (②) 以上の効果あり

自己校正法 まとめ

利点

DACの非線形性を測定さえできれば、
デジタル処理のみで良い

	DACにDWA	自己校正
ノイズシェーブ できる帯域	ある特定の帯域	全帯域

欠点

高精度なADCでDACの非線形性を測定する必要あり

OUTLINE

- ▶ 研究背景
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DA 変調器
- ▶ マルチビット DA 変調器
 - 複素DWAアルゴリズム
 - 自己校正アルゴリズム
- ▶ まとめ

まとめ

- ▶ 通信用ICのテストのために、デジタル技術を利用した、I,Q信号生成法を提案
- ▶ 複素マルチバンドパス $\Delta\Sigma$ DAC
- ▶ マルチビットDACへの拡張
 - ◎ アナログフィルタの要求性能の緩和
 - × 線形性の劣化

◎ DWAアルゴリズム

◎ 自己校正アルゴリズム

低コストで、高品質な I,Q 信号生成を実現

Q & A

東工大 岡田先生（コメント）

CDACの話...

- 勘違いしているかもしれないが、今はナイキストのDACでも、DACでオーバーサンプリングすればアナログフィルタは急にする必要はない。帯域も充分取れる。デルタシグマも必要ないかもしれない。
- 送信機と受信機は対になっており、送信機でもある程度のSNが取れるので、ループバックでテストは十分出来る。何か特別な特性を測りたいのであれば外付けで作る必要があるが。
- 研究のモチベーションをきちんと整理したほうが良いかもしれない。

Q & A

鹿児島大 大畠先生

- 使用する周波数は？数ギガ（無線だから）でオーバーサンプリング6倍とかするのは現実的に不可能。
 - 数ギガにするのはアップコンバージョンする前。
- 十数bitのDACは今では普通だし、“低ビット+デルタシグマ”にしなくてもいいかも。

Q & A

中央大 杉山先生

- 複素信号処理でRealより20dB良くなるという概念はどこかにあるのか?
 - ない。自分で見つけた。
 - アイデアは面白い。既知のものかそうでないか、明らかにしたほうが良い。
- DEM (デム; ダイナミックエレメントマッチング) との違いは?
 - 基本のものは同じ。今回の論点はその応用の“複素の” DEM.
 - DEMとは違うものだと思っていたので、そこを明言して欲しかった。