

# DSPを用いたスイッチング電源回路 軽負荷場合の効率向上手法の検討

ETG-14-4

群馬大学

工学研究科 電気電子専攻

斬 光磊 (ジンコウライ)

# OUTLINE

- 研究背景・目的
- 電源効率劣化の原因
- 研究方法
- BLPFC AC/DC変換回路部の検討
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

# OUTLINE

- 研究背景・目的
- 電源効率劣化の原因
- 研究方法
- BLPFC AC/DC変換回路部の検討
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

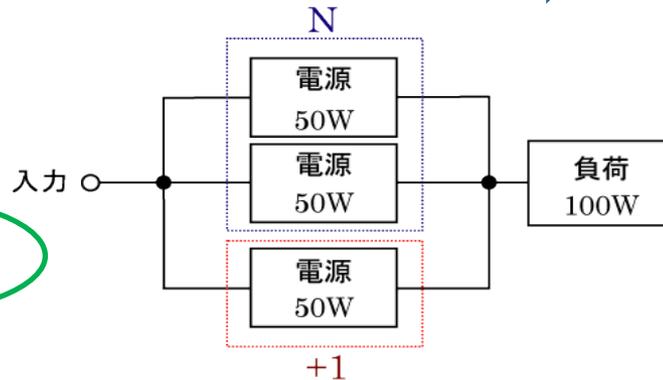
# 背景：サーバ用電源の省エネ傾向



サーバ用電源

N+1運転  
方式

普段は軽負荷で動作



従来

軽負荷効率が低い  
エネルギー浪費



- 「80 PLUS」電源効率80%以上標準



% of Rated Load	10%	20%	50%	100%
BRONZE	N/A	80%	85%	81%
SILVER	N/A	85%	89%	85%
GOLD	N/A	88%	92%	88%
PLANTINUM	N/A	90%	94%	91%
TITANIUM	90%	94%	96%	91%



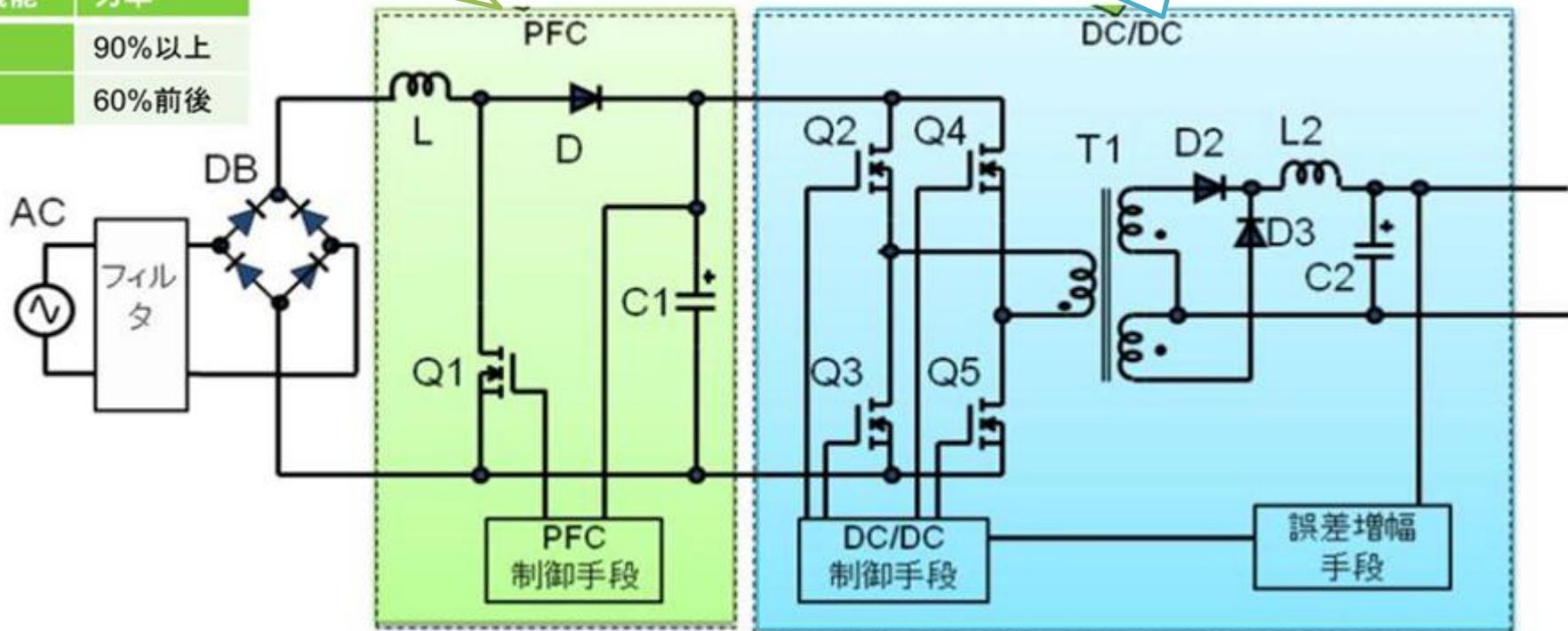
# 研究目的 サーバ電源設計目標

サーバ電源回路構成 **PFC AC/DC部分** + **DC/DC部分**

**PFC(Power Factor Correction):**  
力率改善回路+交流電圧/直流電圧

**DC/DC:** PFCの出力電圧  
を所望電圧に変換

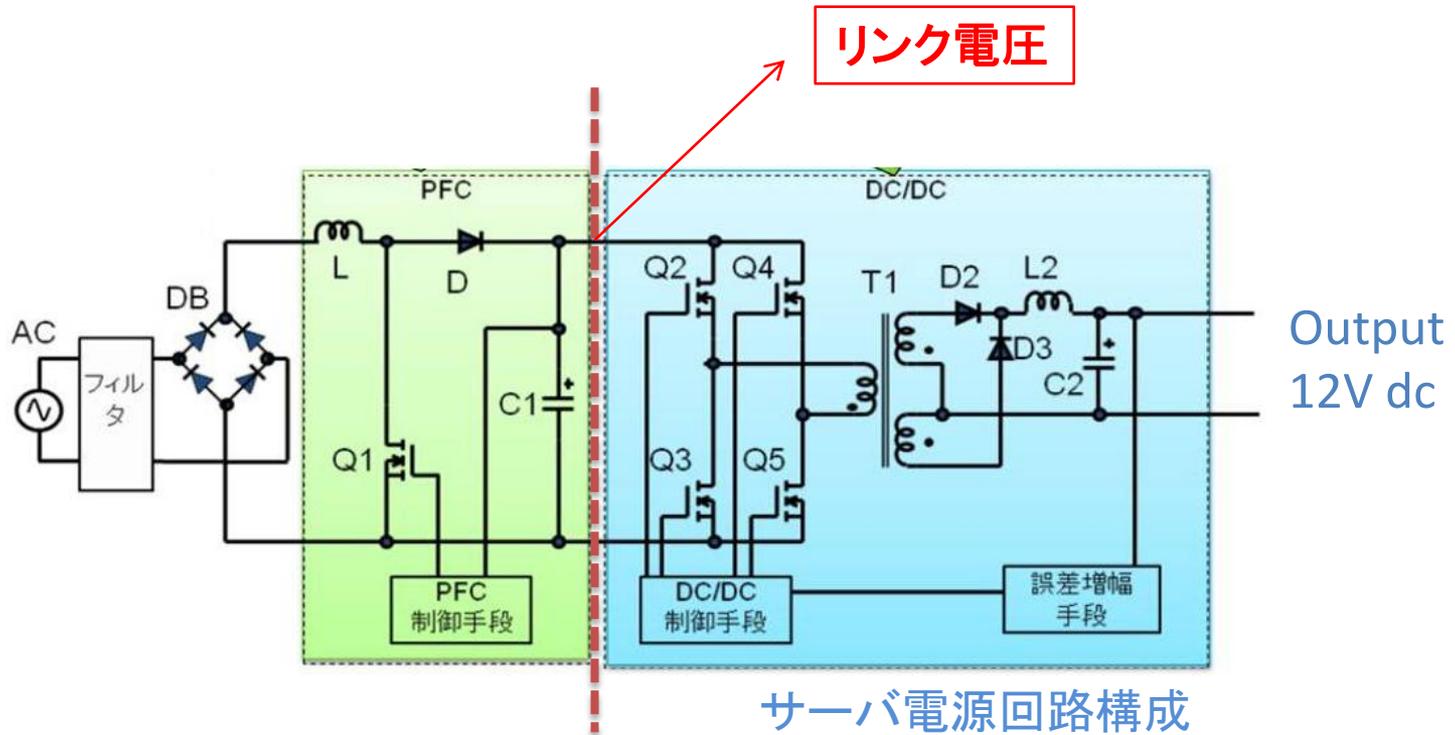
PFC機能	力率
あり	90%以上
なし	60%前後



# OUTLINE

- 研究背景・目的
- **電源効率劣化の原因**
- 研究方法
- BLPFC AC/DC変換回路部の検討
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

# サーバ電源効率劣化の原因①

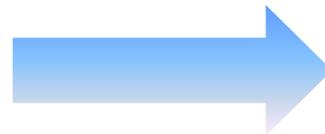


入力電圧範囲(AC 90-265V)

リンク電圧400V

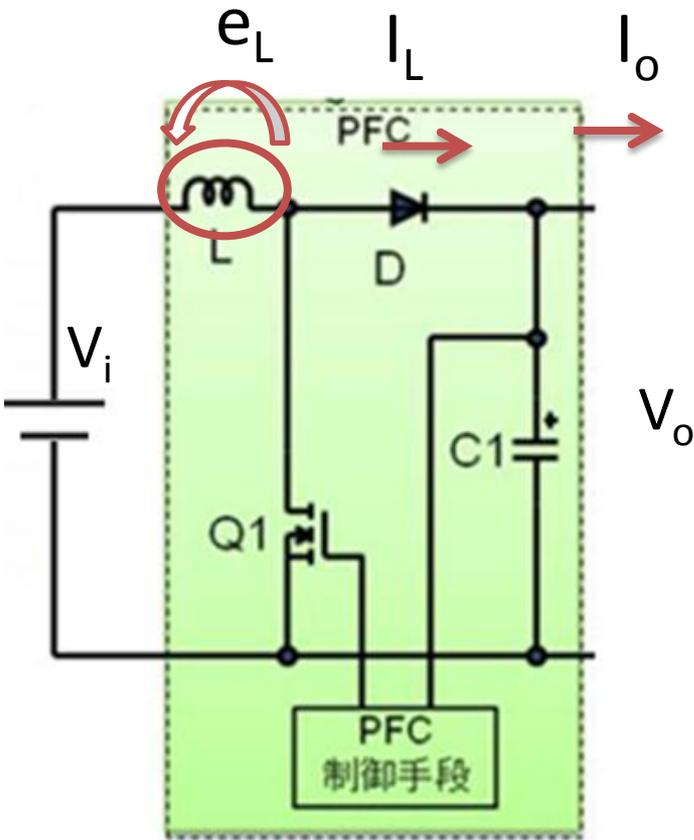
出力電圧12V

リンク電圧高い



効率劣化

# リンク電圧により損失



リアクトル損失



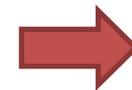
鉄損

ヒステリシス損  $P_h = k_h \frac{e_L^{1.6}}{f^{0.6}}$

うず電流損  $P_e = k_e \frac{(te_L)^2}{f^{0.6}}$

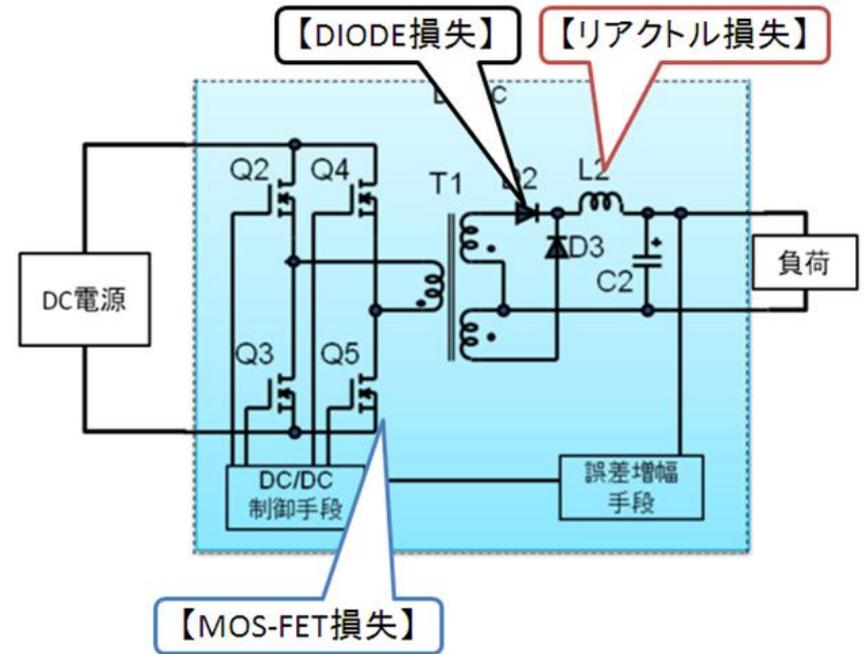
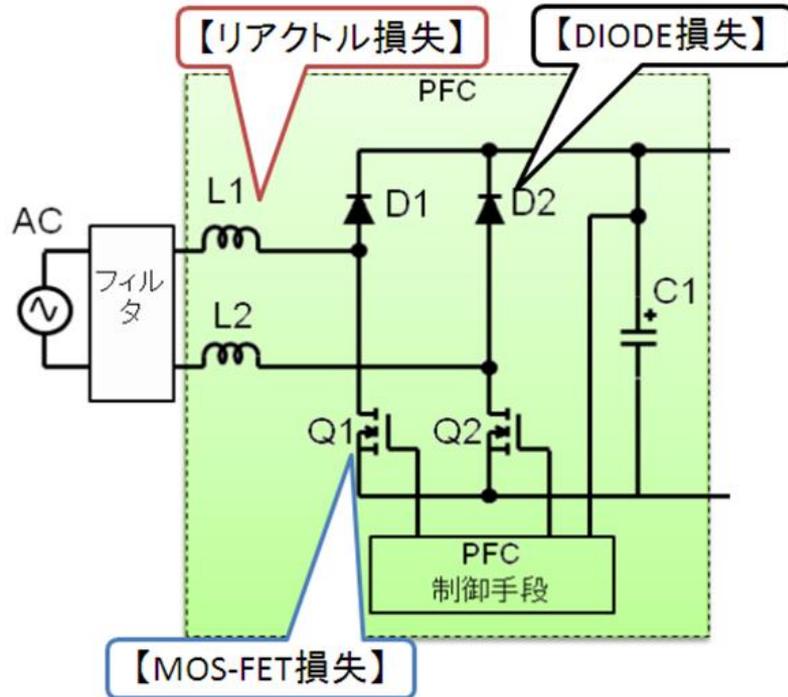
$$e_L = V_o - V_i$$

リンク電圧↑



損失↑

# サーバ電源効率劣化の原因②



DIODE損失



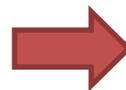
$$P_{SW(DIODE)} = 0.5 \times V_{REVERSE} \times I_{RR(PEAK)} \times t_{RR} \times f_s$$

MOS-FET損失



$$P_{SW(MOSFET)} = 0.5 \times V_D \times I_D \times (t_{SW(ON)} + t_{SW(OFF)}) \times f_s$$

PWM周波数↑



損失↑

# 提案方法

電源回路ハーフロードと20%近くの軽負荷領域での効率の向上方法を検討する。

## 従来手法

現状のアナログ制御  
[PFC]  
・PWM(固定周波数)  
・リンク電圧は一定  
[DC/DC]  
・PWM(固定周波数)



効率劣化



## 提案手法

最適制御  
[PFC]  
・PWM(周波数最適可変)  
・リンク電圧は最適可変  
[DC/DC]  
・PWM(周波数最適可変)



回路トポロジー  
Hardware



DSPデジタル制御  
Software



# OUTLINE

- 研究背景・目的
- 電源効率劣化の原因
- **研究方法**
- BLPFC AC/DC変換回路部の検討
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

# 研究方法

電源回路を二つの部分に分けて検討を行なう

BLPFC AC/DC 回路部分(Bridgeless Power Factor Correction AC/DC)

- 負荷率50% → **リンク電圧**
- 負荷率10%~20% → **PWM周波数**

PSFB DC/DC 回路部分(Phase Shift Full Bridge DC/DC)

- 負荷率10%~20% → **PWM周波数**

# 研究方法

## 開発ボード紹介

### PFC部

TI製ブリッジレス PFC 開発用キットを使用

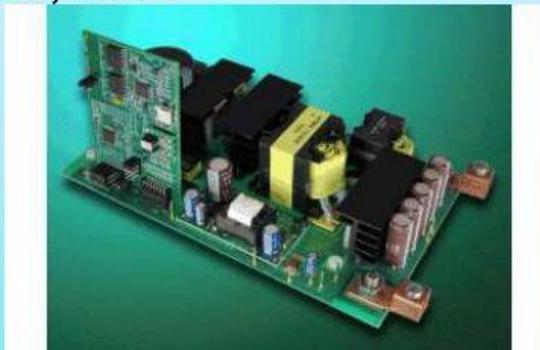
- Piccolo F28035 デジタル PFC 制御
- 300W ブリッジレス PFC
- 汎用 AC ライン入力 (85V ~ 265V)



### DC/DC部

TI製デジタル制御フェーズ・シフト・フル・ブリッジ DC/DC コンバータ開発キットを使用

- 入力電圧 380V ~ 400V
- 出力 12V, 500W



### BL PFC Electrical Specifications

- 400Vdc Output
- PWM frequency 200kHz

リンク電圧  
周波数  
固定

### HVPSFB Kit Specifications

- 400V dc Input (370Vdc to 410Vdc)
- 100kHz switching frequency

# OUTLINE

- 研究背景・目的
- 電源効率劣化の原因
- 研究方法
- **BLPFC AC/DC変換回路部の検討**
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

# BLPFC AC/DC回路部分

● 電源回路出力効率劣化原因①

入力電圧 (85~265) < リンク電圧 (390V~400V)

解決方法として、DSPが入力電圧の実効値をモニタし、リンク電圧をリアル可変にする

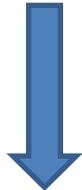
入力電圧の検出  
Vin\_N, Vin\_L



DSPに取り込む



交流入力の実効値の計算  $V_{rms}$



リンク電圧  $V_{out} = \text{最適昇圧比} \times V_{rms}$

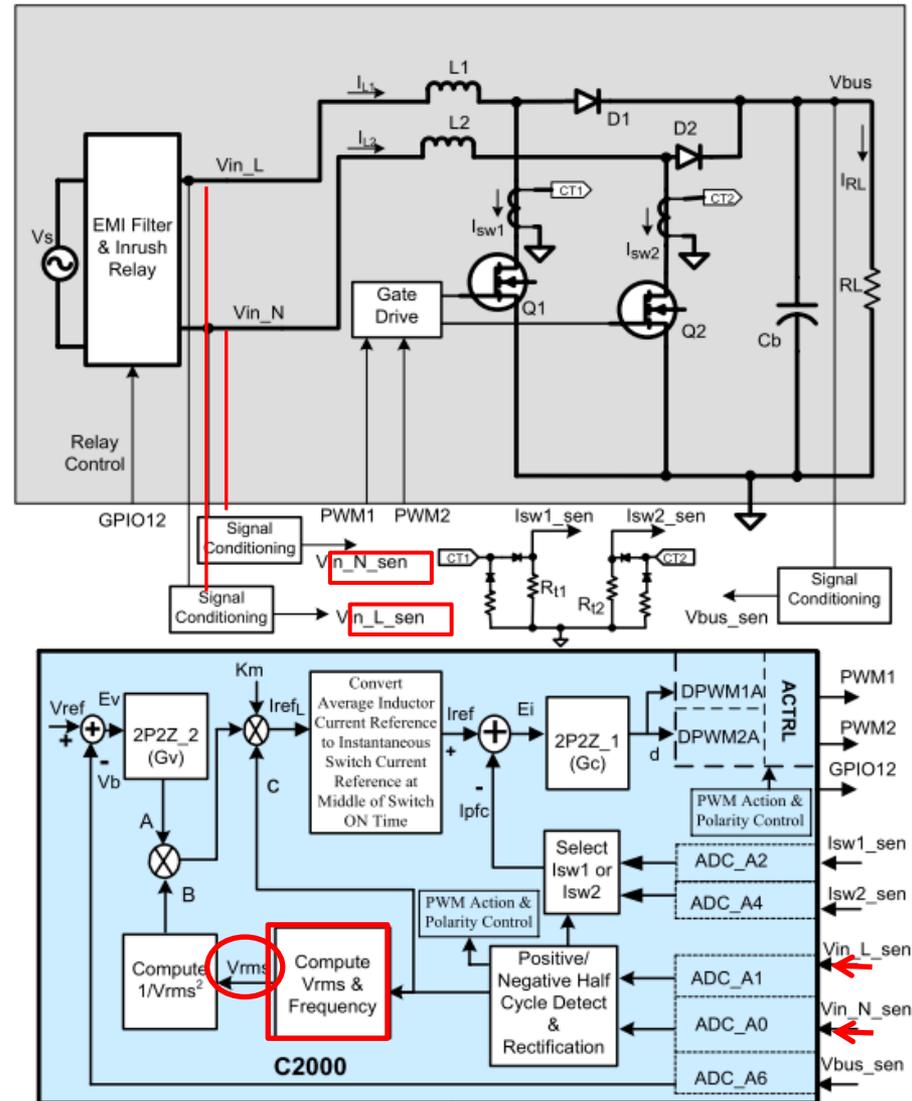
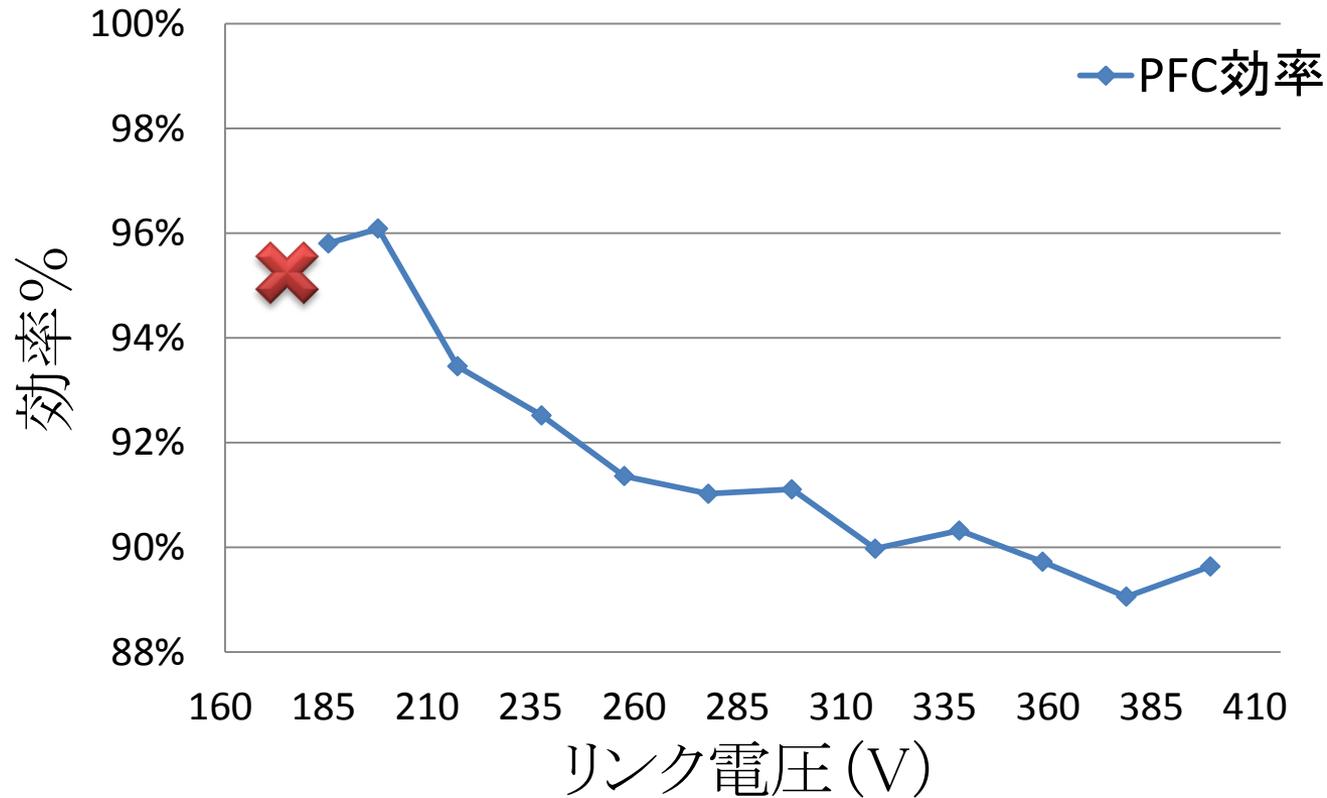


Figure 1.1 Bridgeless PFC Converter Control using C2000 Micro-controller

# BLPFC AC/DC回路の実験結果

- AC入力電圧 $V_{in}=100V$
- スイッチング周波数200kHz固定
- 負荷容量50%(150W出力)

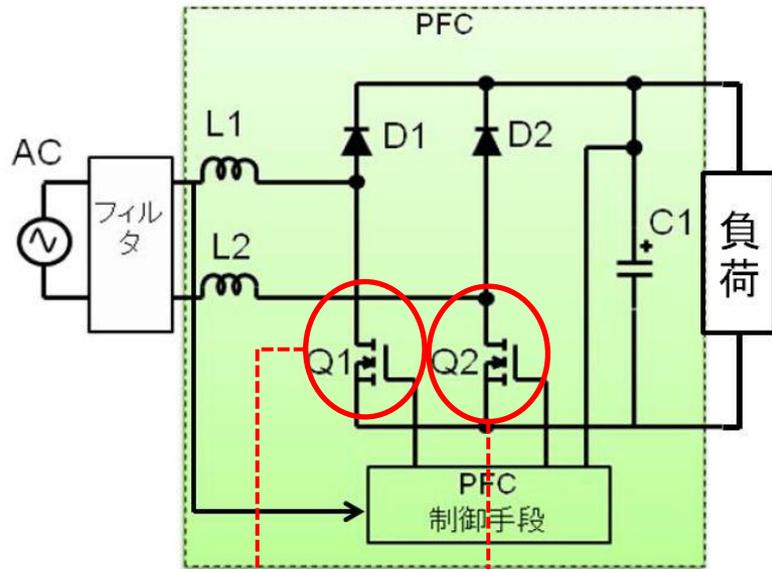


- リンク電圧は190V以下はNG
  - 昇圧回路
  - ボードの設定



最適リンク電圧は200V

# BLPFC AC/DC回路部分

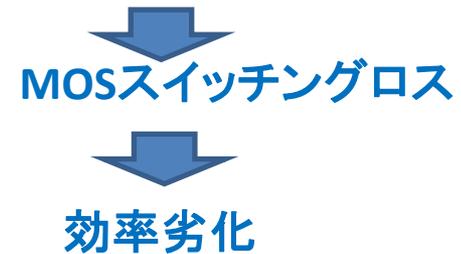


最適制御で効率改善できるのか?

軽負荷 + 固定周波数

軽負荷 + 可変周波数

● 軽負荷の場合: PWM固定周波数



● デジタル制御PWM周波数変化



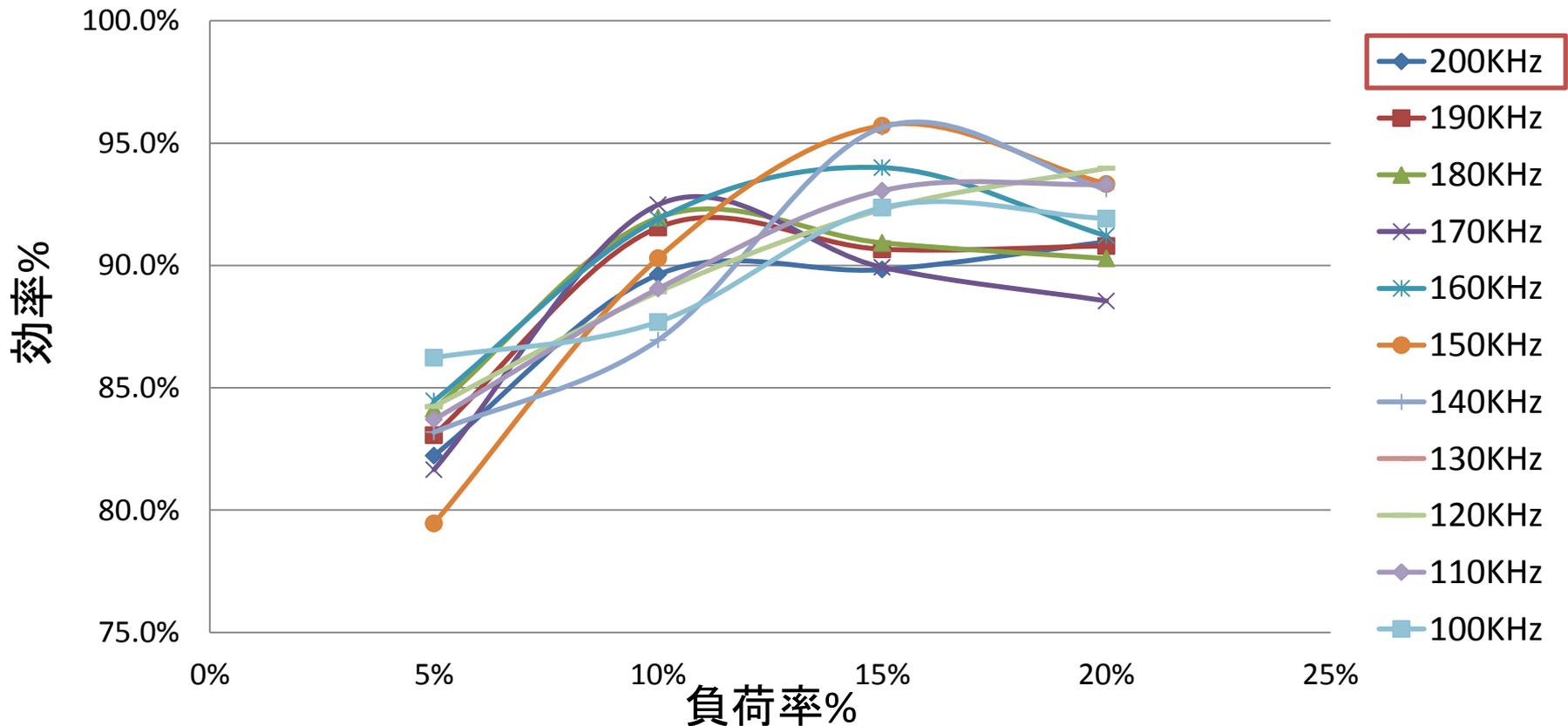
提案

# BLPFC AC/DC回路部分

## 実験結果@400V

- AC入力電圧 $V_{in}=100V$
- リンク電圧(PFC出力電圧)400V固定

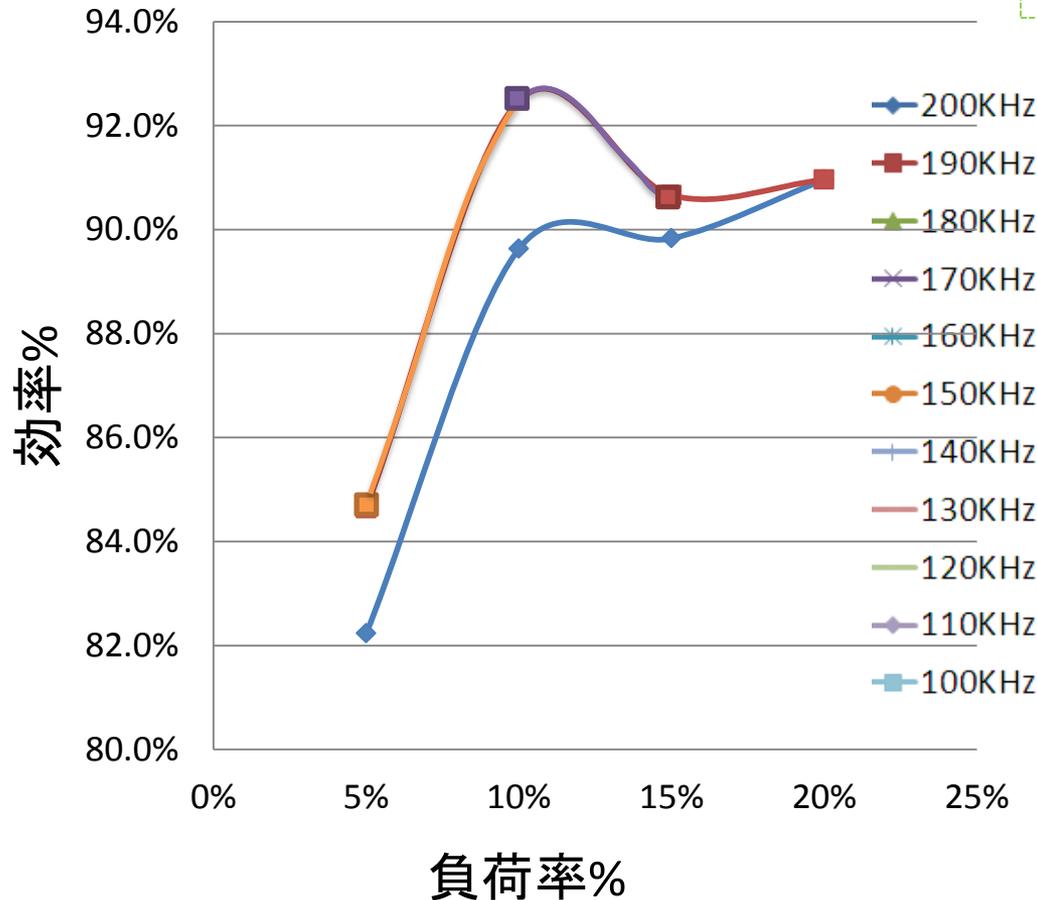
従来の固定周波数



# BLPFC AC/DC回路部分

## 周波数最適変化の結果

- AC入力電圧 $V_{in}=100V$
- リンク電圧(PFC出力電圧)400V固定



従来の周波数は  
固定されている



LOAD	最適周波数
5%-10%	150kHz
10%-15%	170kHz
15%-20%	190kHz
20%~	200kHz

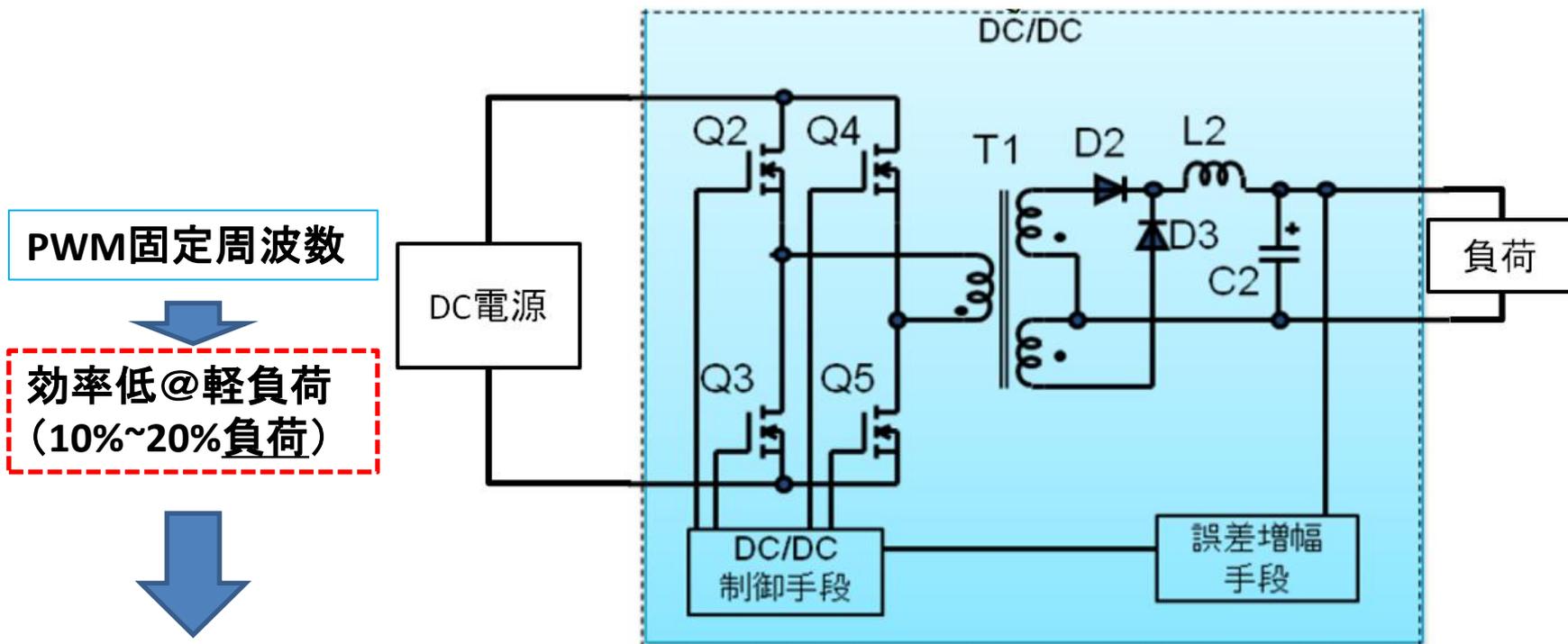
プログラムで実現!

# OUTLINE

- 研究背景・目的
- 電源効率劣化の原因
- 研究方法
- BLPFC AC/DC変換回路部の検討
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

# PSFB DC/DC回路部分

PWM(スイッチング周波数)の最適可変(@10%~20%負荷)



PWM固定周波数

効率低@軽負荷  
(10%~20%負荷)

解決方法

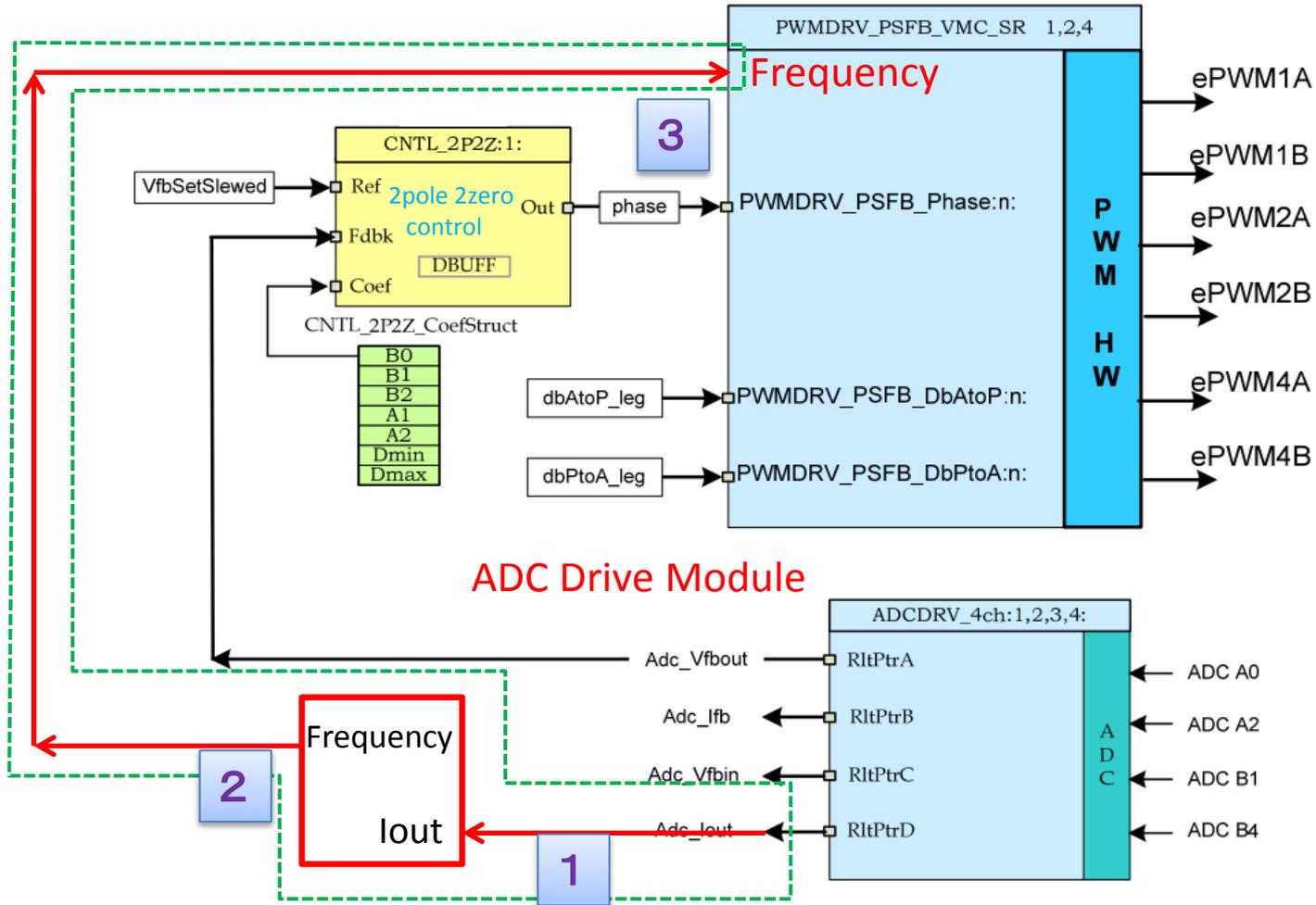
可変周波数@軽負荷

Phase Shift Full Bridge DC/DC Circuit

# PSFB DC/DC回路部分

## VMC Control Flow

### PWM Drive Module

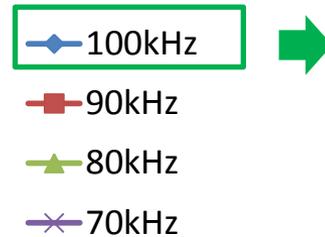
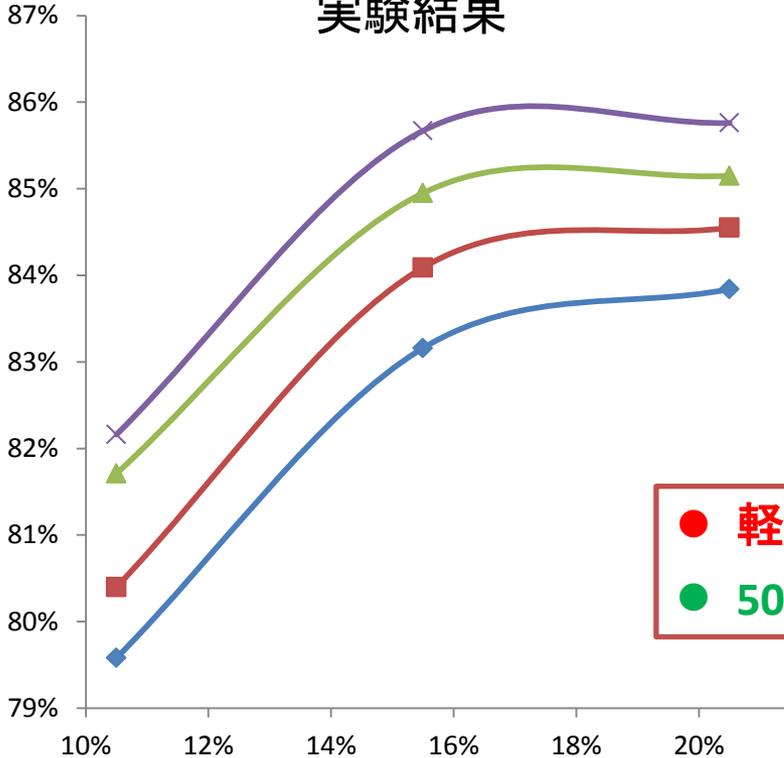


赤い部分が本実験のプログラム追加部分

# PSFB DC/DC回路部分

PWM(スイッチング周波数)の最適可変(@10%~20%負荷)  
異なるPWM周波数におけるDC/DC回路効率

効率



~~最適~~

- **軽負荷**: スイッチング周波数を70kHzに変更する
- **50%負荷重負荷**: スイッチング周波数を100kHzに戻す

**プログラムで実現!**

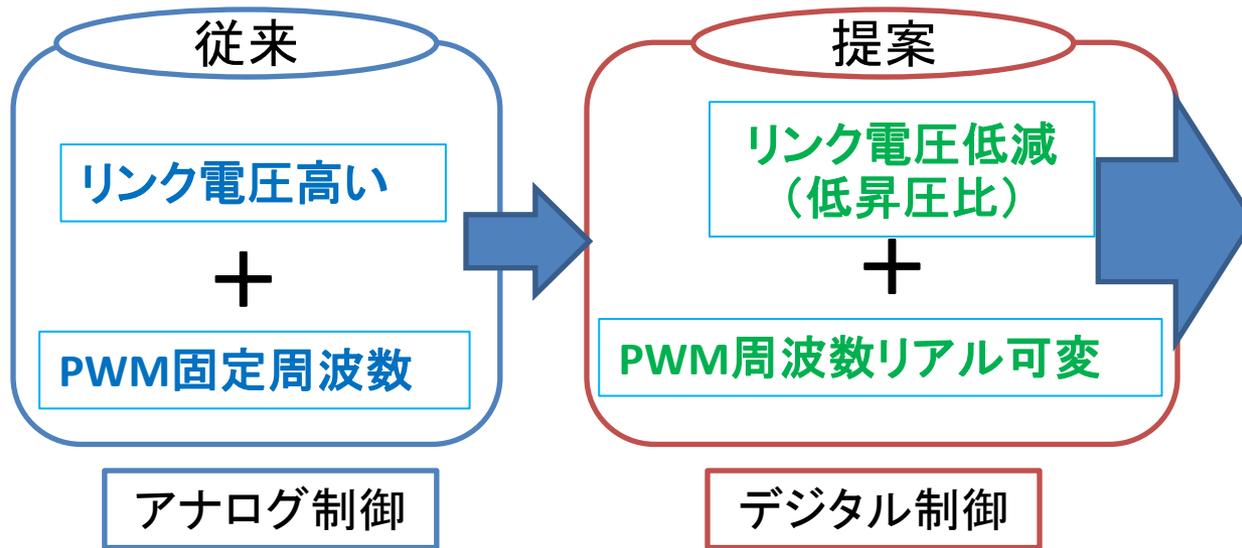
10%~20% Load Rate

# OUTLINE

- 研究背景・目的
- 電源効率劣化の原因
- 研究方法
- BLPFC AC/DC変換回路部の検討
  - リンク電圧最適可変(@ 50% 負荷)
  - PWM(スイッチング周波数)の最適可変(@ 5%~20% 負荷)
- PSFB DC/DC変換回路部の検討
  - PWM(スイッチング周波数)の最適可変(@10%~20% 負荷)
- まとめ

# まとめ

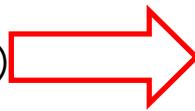
## 現段階の成果



- AC/DCリンク電圧可変:  
効率6%↑@50% 負荷
- AC/DC PWM周波数可変:  
効率1~4%↑@5%~20%負荷
- DC/DC PWM周波数可変:  
効率3~6%↑@10%~20%負荷

## 最終目標

電源回路 (PFC AC/DC+DC/DC)



% of Rated Load	10%	20%	50%	100%
TITANIUM	90%	94%	96%	91%

## 問題点

PFC AC/DCボードとDC/DCボードを繋がって、全体的な効率の向上を検討

## Q&A

- Q1: サーバ電源の効率を上げるために、周波数とリンク電圧の最適可変以外、ほかの方法まだありますか？
- A: 効率あげるために回路トポロジーとソフトウェア上の改善方法があります。今回はソフト上のみ検討しました。提案した周波数とリンク電圧可変に応じる位相補償のパラメータ可変が必要ですから、これが今後課題の一つとして研究しようと考えています。
  
- Q2: 今回PFCリンク電圧可変の実験での負荷について説明もらいます。
- A: PFCリンク電圧最適可変の実験で負荷は電子負荷を使って実験を行いました。負荷率は50%、150Wに固定されています。