



Takai Laboratory

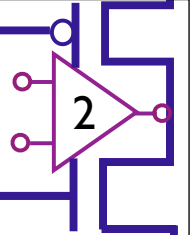
疑似アナログ信号を適用したPLL回路と DC-DCコンバータのスイッチングEMI低減化

群馬大学 理工学府 電子情報・数理教育プログラム

修士1年 金谷浩太郎

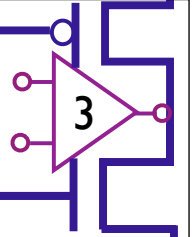
田中駿祐、白石尚也、高井伸和、小堀康功、小林春夫（群馬大学）

Outline



- 研究背景と目的
- 提案するPLL回路について
- デジタルPLL回路との比較
- DC-DC**コンバータへの適用
- まとめと今後の課題

Outline



○研究背景と目的

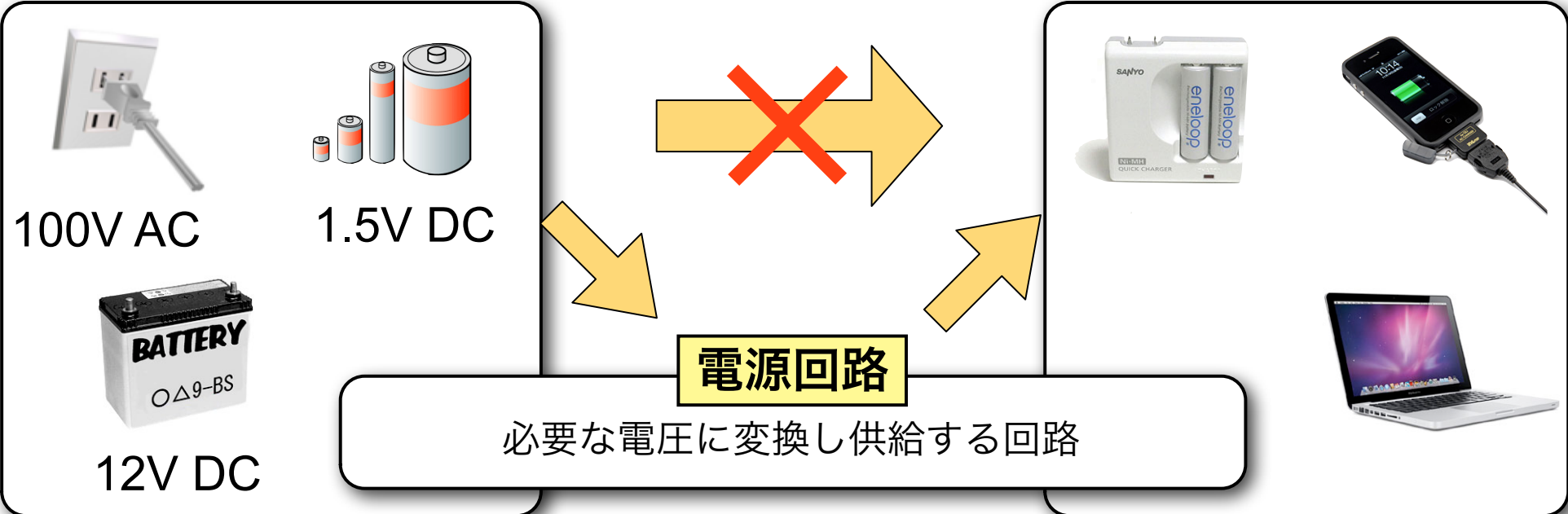
○提案するPLL回路について

○デジタルPLL回路との比較

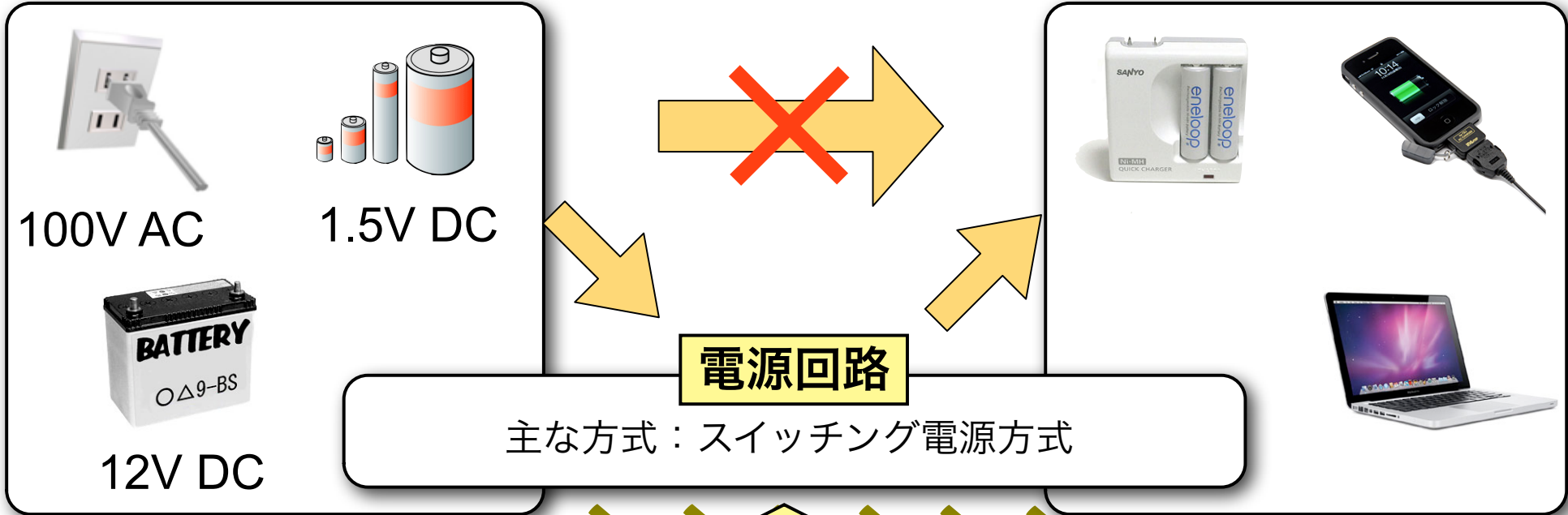
○DC-DCコンバータへの適用

○まとめと今後の課題

研究背景



研究背景

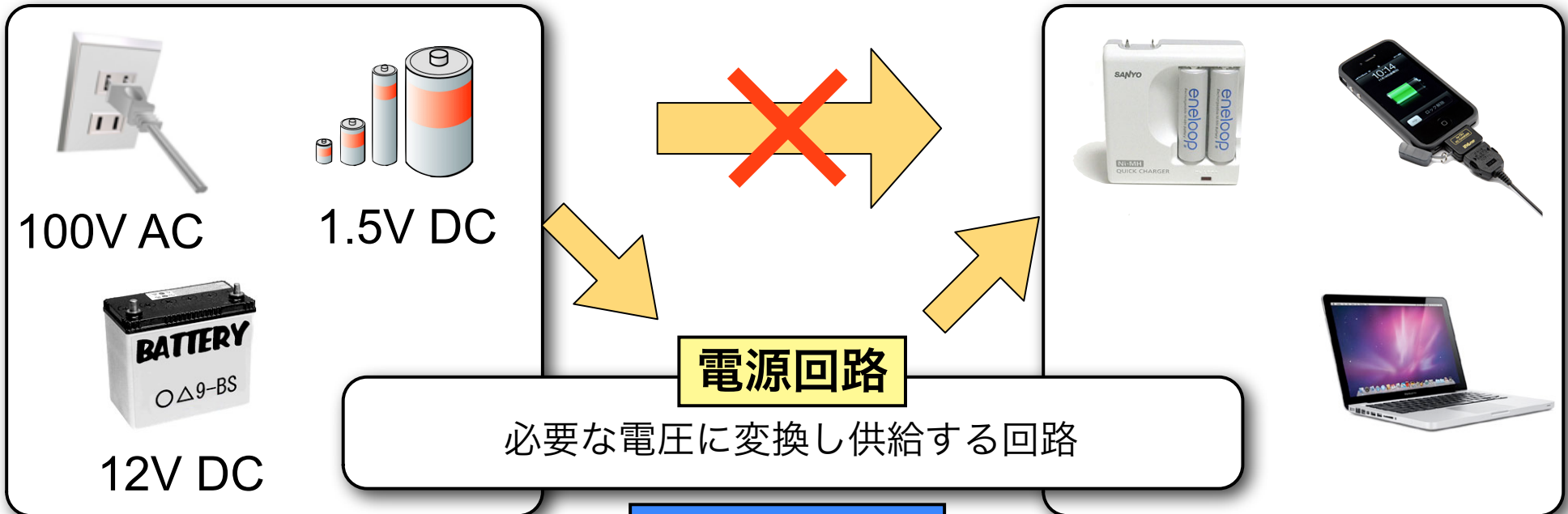
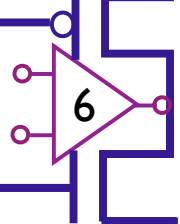


電磁障害により
誤作動を引き起こす

周辺機器

シールドやフィルターでEMI対策
(受動素子を使用する)

研究背景



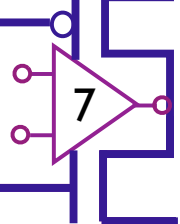
EMI

スイッチングノイズを低減し、周辺機器の誤動作を防ぐ

受動素子 → **能動素子**

部品点数の削減 コスト削減 回路面積縮小
トランス, コンデンサ, インダクタ, etc...

研究目的

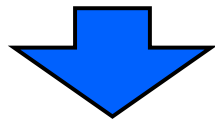


Mission

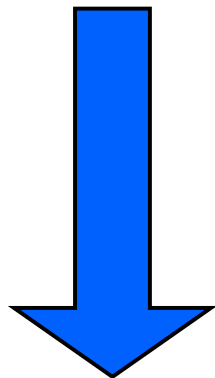
スイッチングノイズを低減する

Solution

スイッチング信号(矩形波)を揺らす



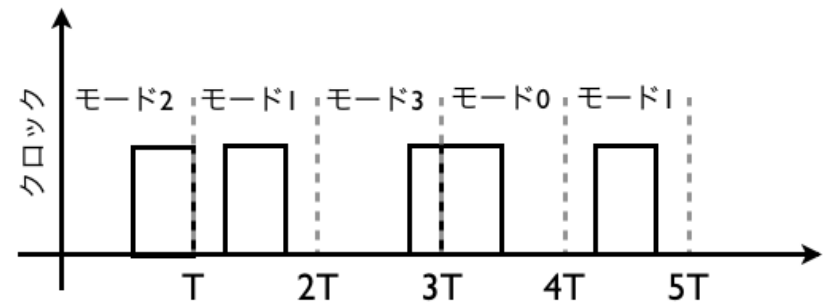
特定の周波数に立つスペクトルが
周辺周波数に分散する



スペクトラムの拡散

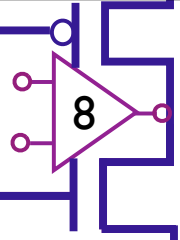
一例として...

PPM(パルス位置変調)



パルスの立ち上がりを変化
矩形波の位置を変える

研究目的

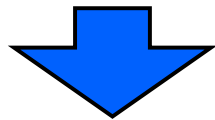


Mission

スイッチングノイズを低減する

Solution

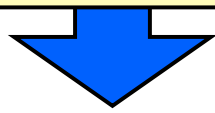
スイッチング信号(矩形波)を揺らす



特定の周波数に立つスペクトルが
周辺周波数に分散する



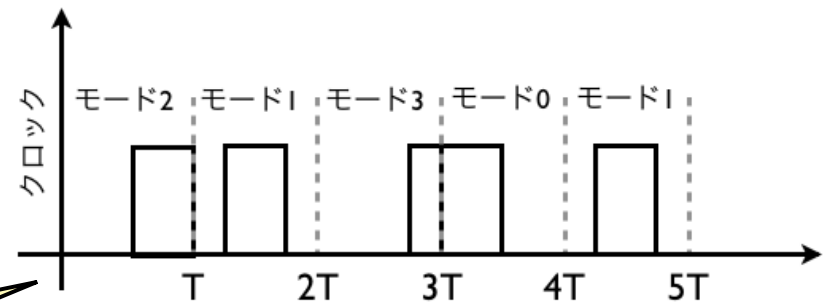
4モードでパルスが変調
スペクトラムが1/4倍に減衰



スペクトラムの拡散

一例として...

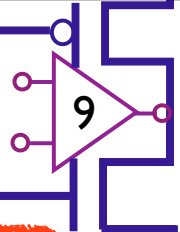
PPM(パルス位置変調)



パルスの立ち上がりを変化
矩形波の位置を変える

スペクトラムはdB単位
1/4倍程度では微々たる効果

研究目的

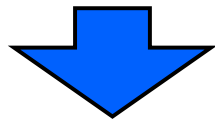


Mission

疑似アナログ信号を用いて スイッチングノイズを低減する

Solution

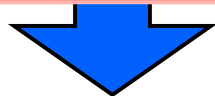
スイッチング信号(矩形波)を揺らす



特定の周波数に立つスペクトルが
周辺周波数に分散する

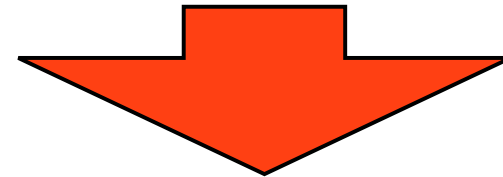
Idea

疑似アナログ信号を用いた
PLL回路



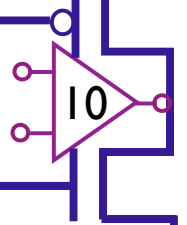
大幅なスペクトラムの拡散

疑似アナログ信号を用いる事で
分散周波数を増やす

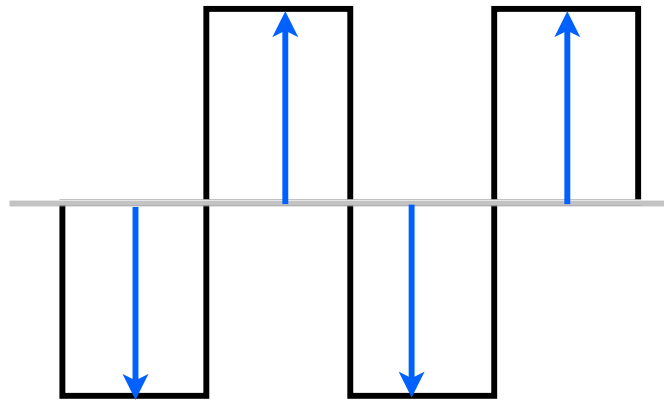


$1/\infty$ 倍を擬似的に表現
ピーク低減を目指す

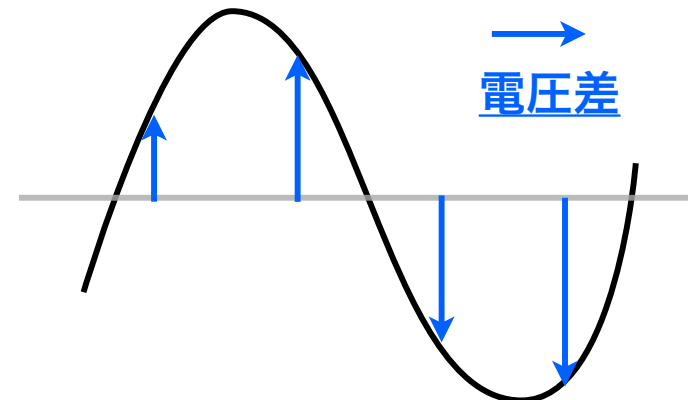
PLL回路によるEMI低減の概要



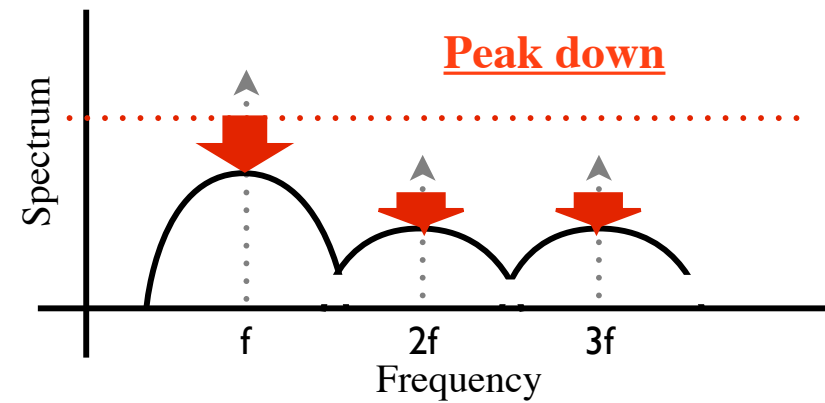
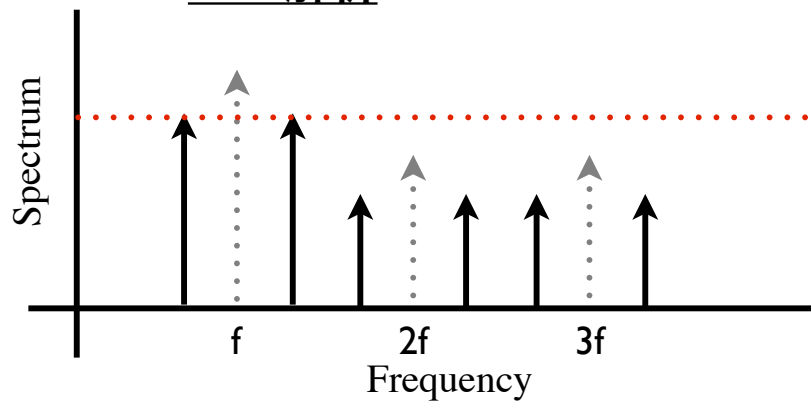
デジタルPLL



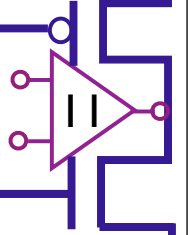
疑似アナログPLL



FFT解析



Outline



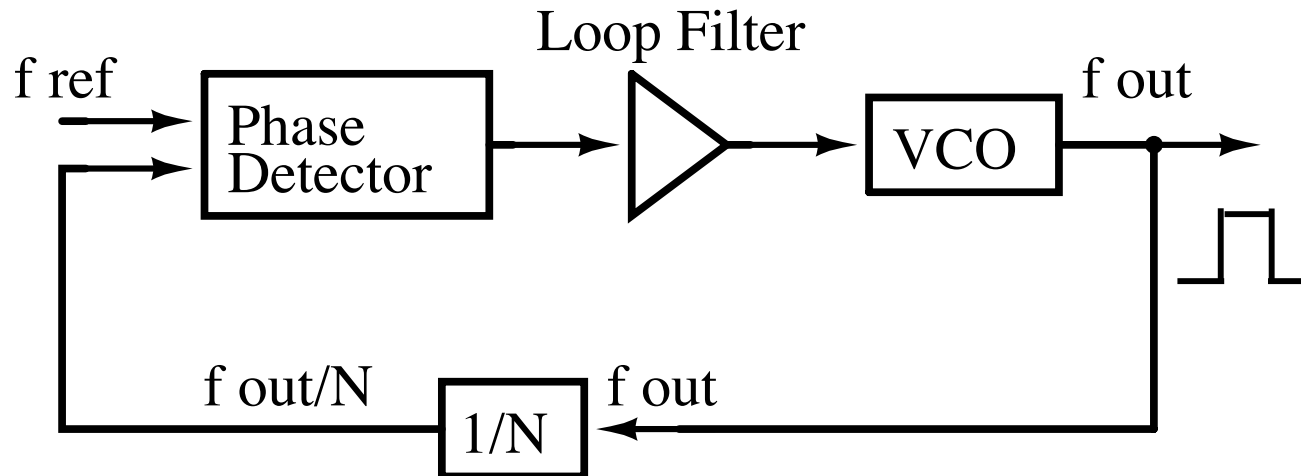
- 研究背景と目的
- 提案するPLL回路について**
- デジタルPLL回路との比較
- DC-DCコンバータへの適用
- まとめと今後の課題

PLL回路について

Phase Locked Loop(位相同期回路)

周期的な入力信号と位相が同期した信号を出力する

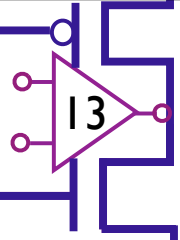
従来型PLL



PLL回路の入力周波数と出力周波数の関係式

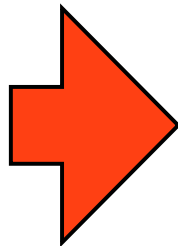
$$f_{ref} = f_{out}/N \quad \rightarrow \quad f_{out} = N * f_{ref}$$

PLL回路について



Phase Locked Loop(位相同期回路)

周期的な入力信号と位相が同期した信号を出力する

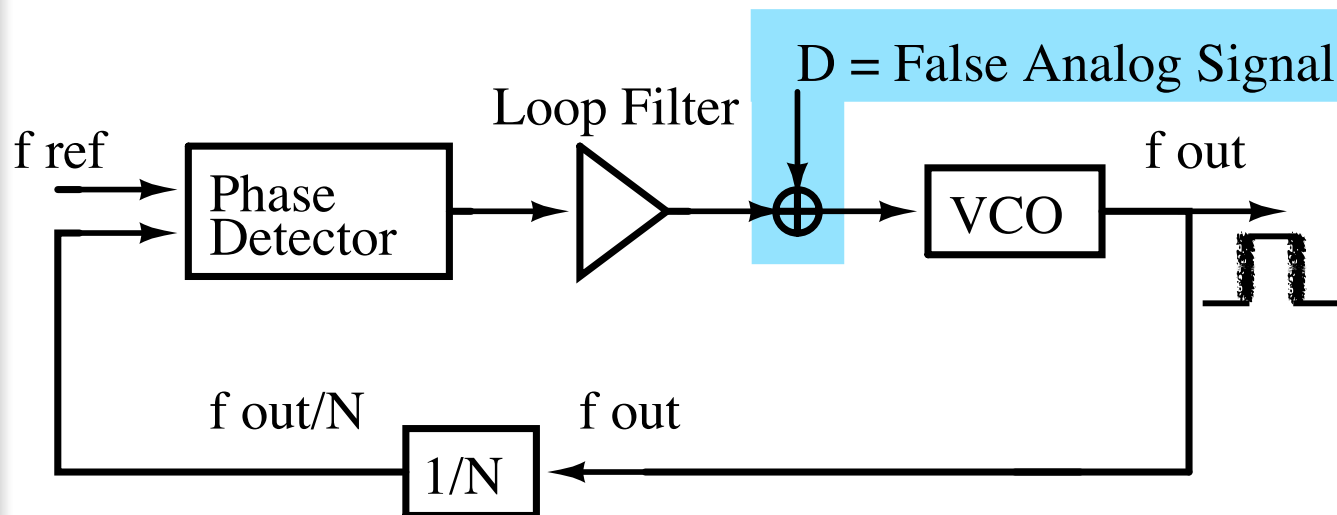


提案するPLL回路

疑似アナログ信号を外乱として加える

同期した信号に揺らぎを加える

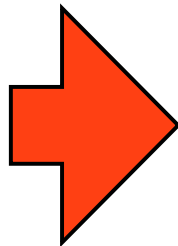
提案するPLL



PLL回路について

Phase Locked Loop(位相同期回路)

周期的な入力信号と位相が同期した信号を出力する

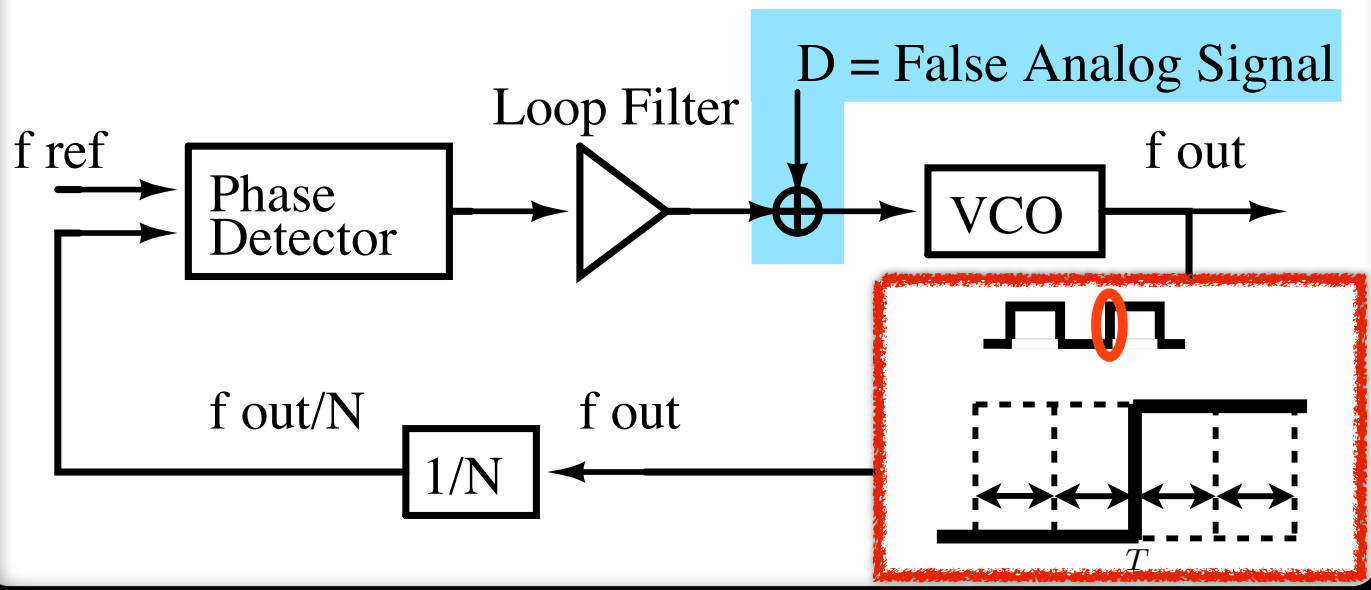


提案するPLL回路

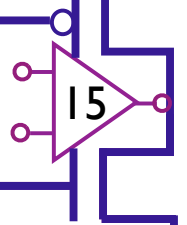
疑似アナログ信号を外乱として加える

同期した信号に揺らぎを加える

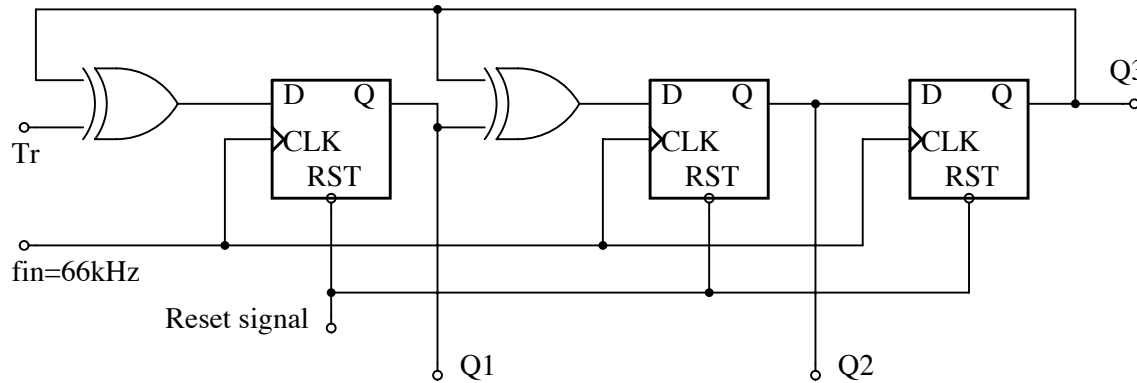
提案するPLL



疑似アナログ信号の作り方



3bitランダムパターン信号生成回路



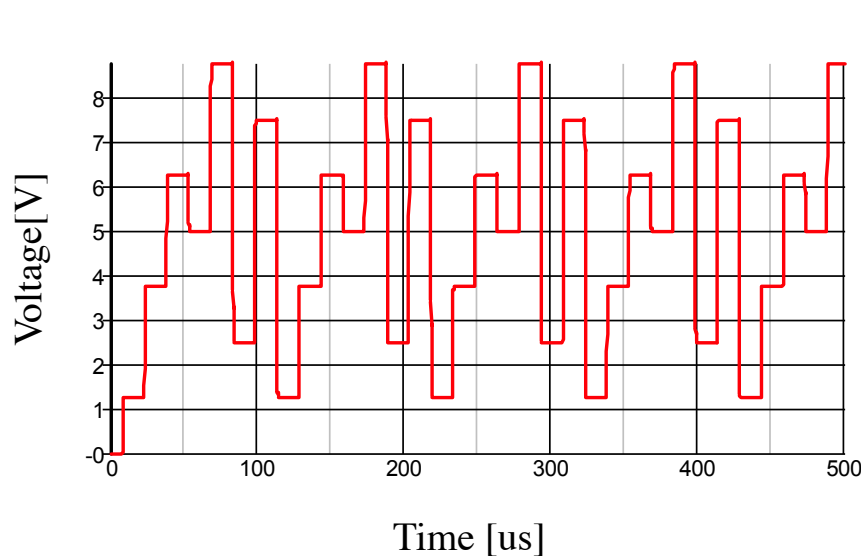
◎条件

CLK(fin) : 66kHz

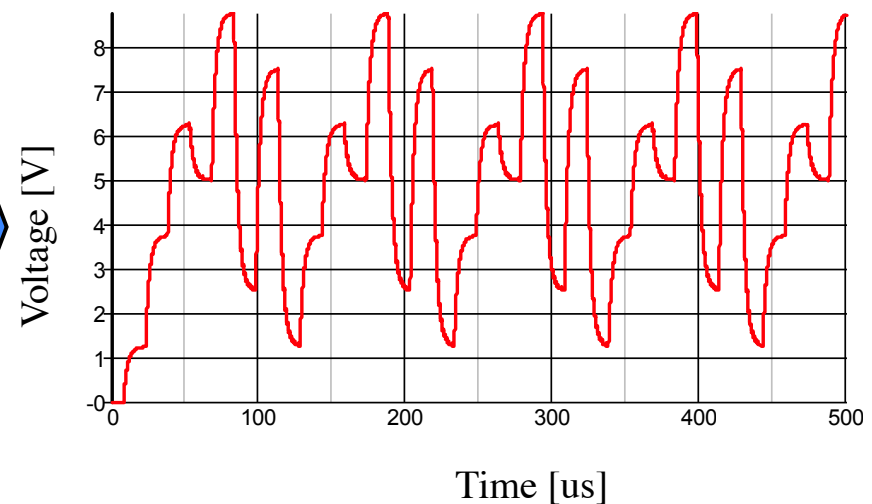
Reset Signal : Keep On

(Q1.Q2.Q3)は

(0.0.0) 以外の7通りを出力

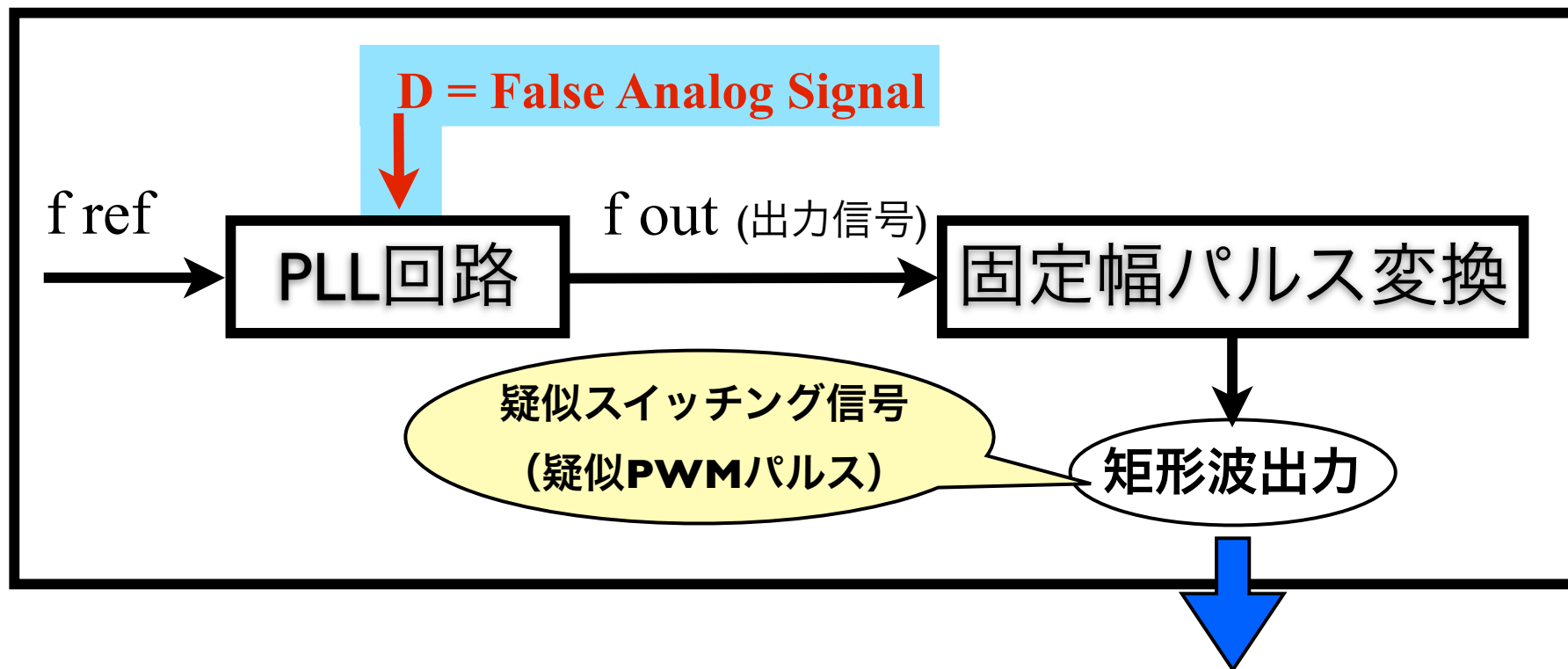
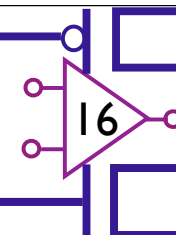


3bit疑似ランダムパターンデジタル信号



3bit疑似アナログ信号

シミュレーション方法



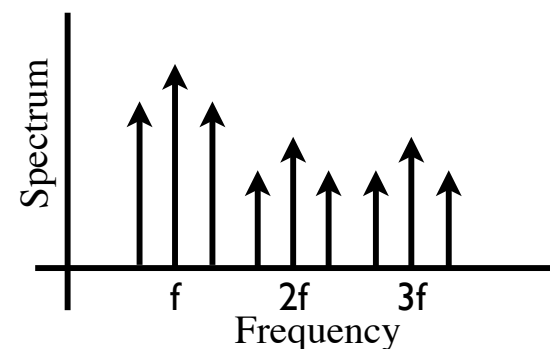
◎条件

入力パルス f_{ref} : 200kHz

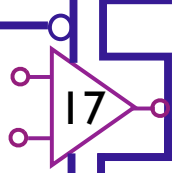
矩形波出力デューティ : 50%

変調揺らぎ : 190kHz~210kHz

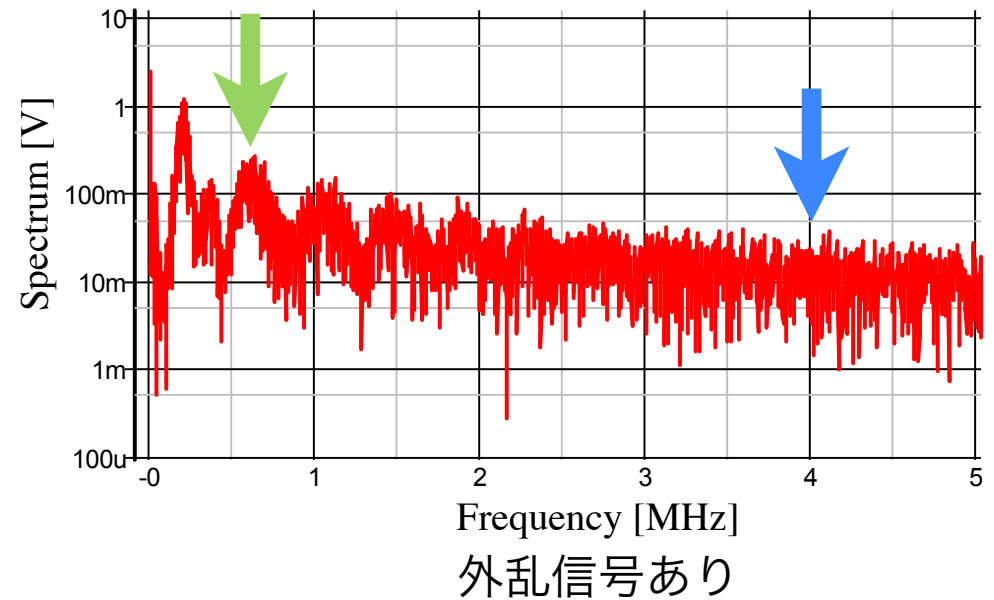
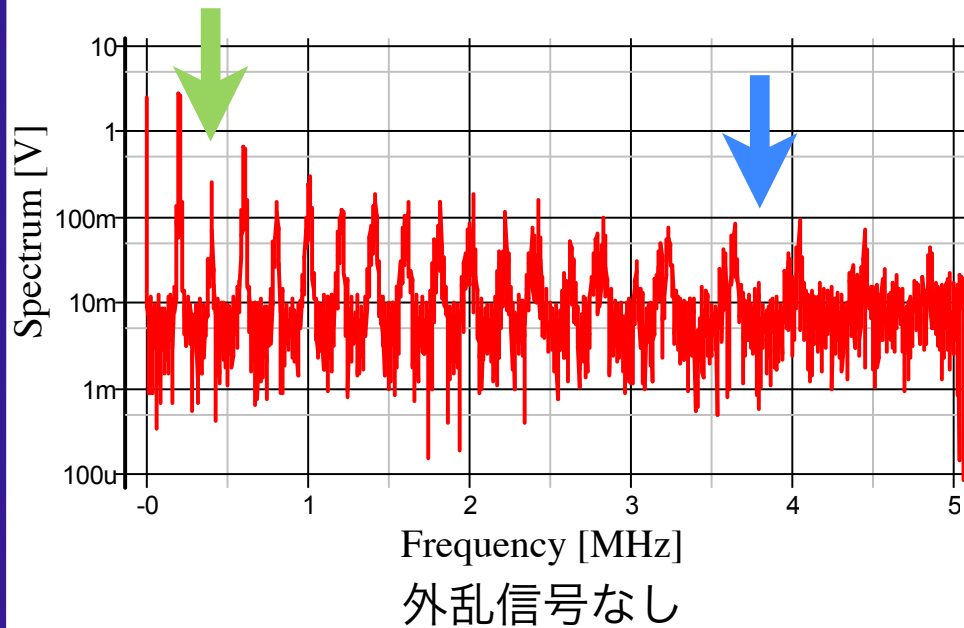
FFT解析をしてスペクトラムを確認



Simulation: 外乱はどう影響するのか



疑似アナログ信号を外乱として加えるとスペクトラムは減衰するのか？



◎条件

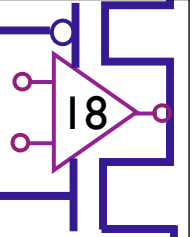
入力パルス f_{ref} : 200kHz

矩形波出力デューティ : 50%

変調揺らぎ : 190kHz~210kHz

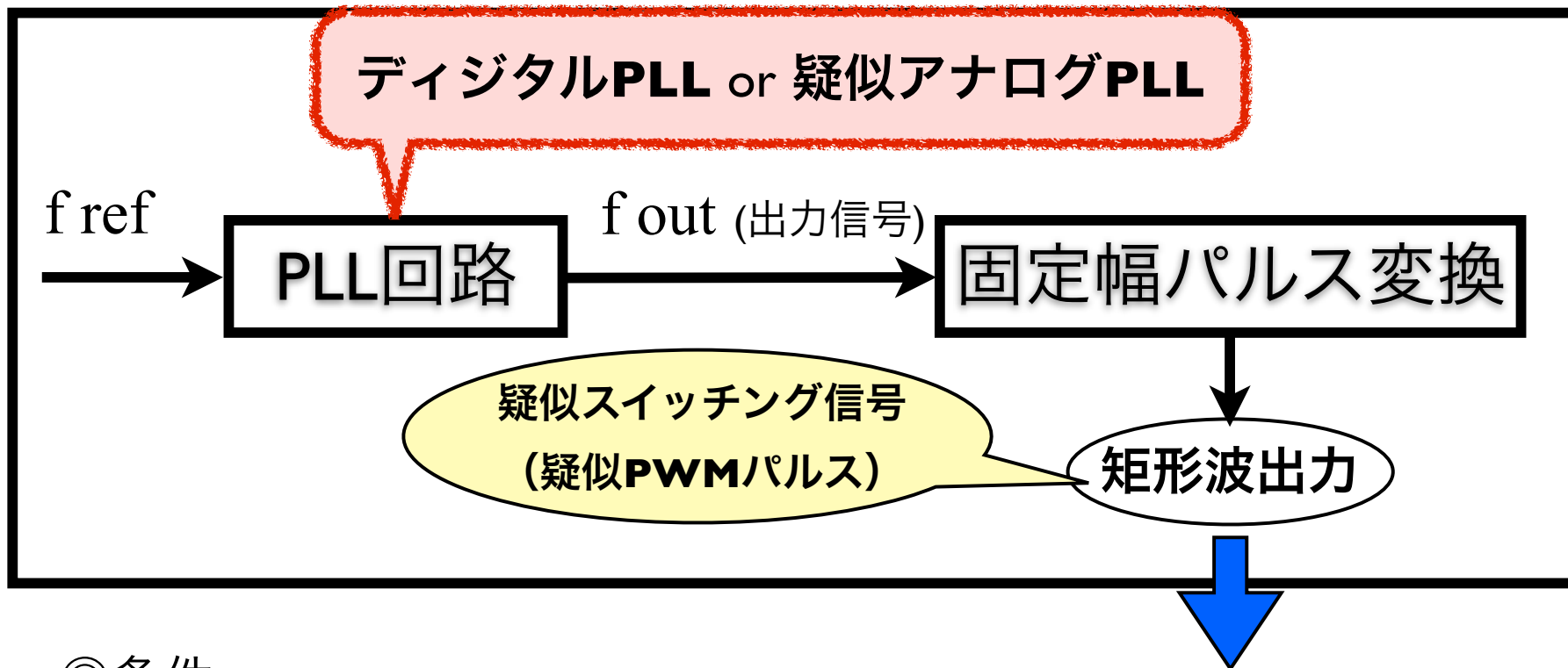
		Frequency	
		600kHz	4MHz
Noise Power	従来型PLL	650mV	100mV
	疑似アナログPLL (減衰比率)	250mV (62%Cut!)	35mV (65%Cut!)

Outline



- 研究背景と目的
- 提案するPLL回路について
- デジタルPLL回路との比較**
- 降圧形コンバータへの適用
- まとめと今後の課題

シミュレーション方法



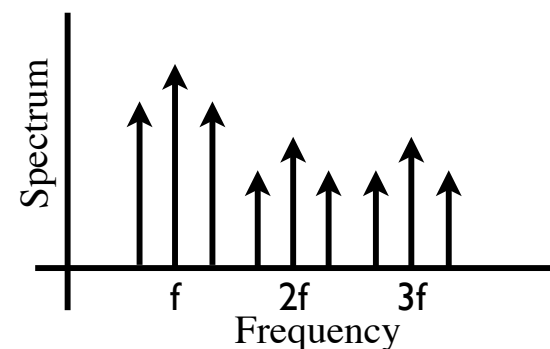
◎条件

入力パルス f_{ref} : 200kHz

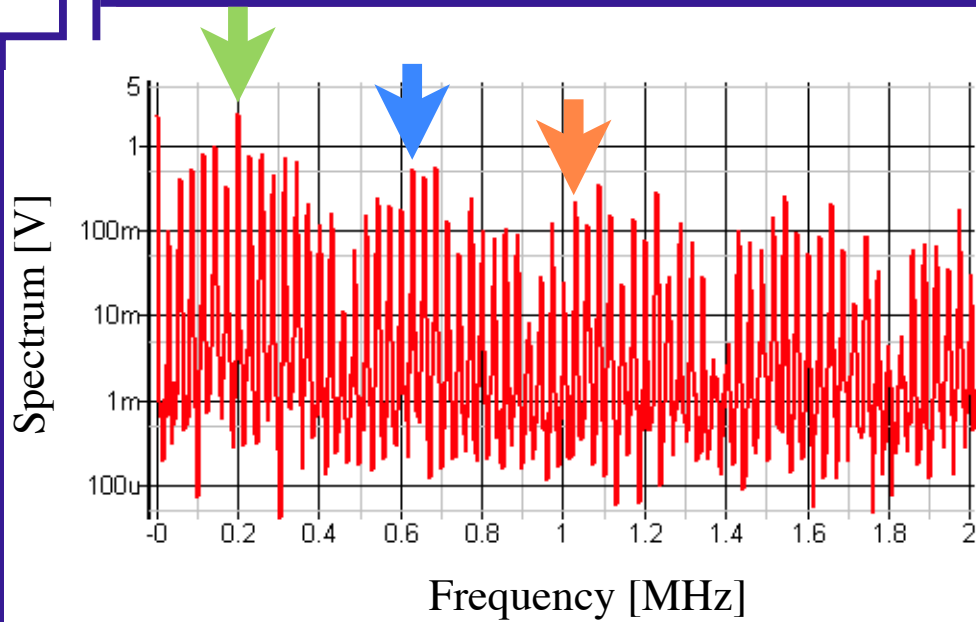
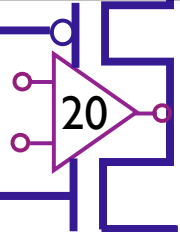
矩形波出力デューティ : 50%

変調揺らぎ : 190kHz~210kHz

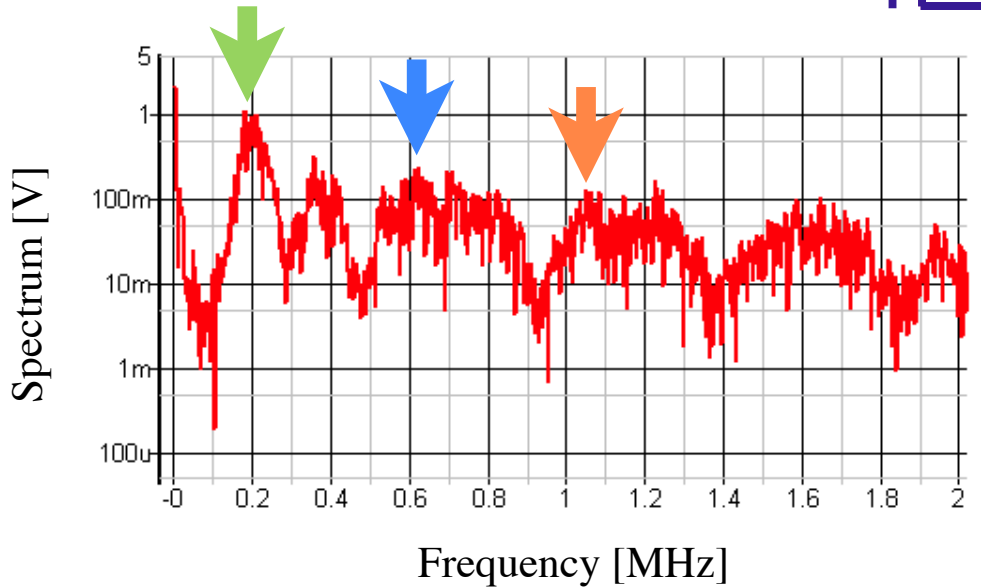
FFT解析をしてスペクトラムを確認



Simulation: 疑似アナログ VS デジタル



デジタルPLLのPWMスペクトラム

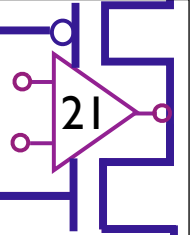


疑似アナログPLLのPWMスペクトラム

固定パルス幅出力のスペクトラム比較

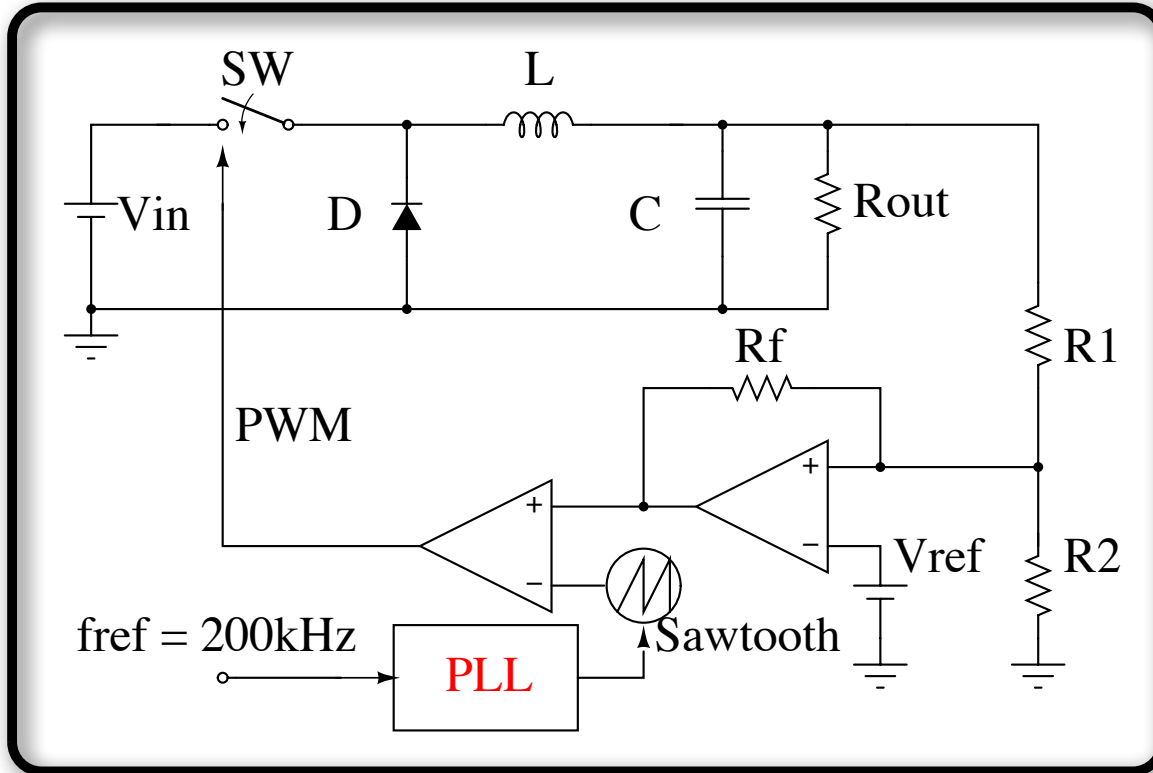
		Frequency		
		200kHz	600kHz	1MHz
Noise Power	デジタルPLL	2450mV	515mV	358mV
	疑似アナログPLL (減衰比率)	1000mV (40%)	241mV (47%)	131mV (37%)

Outline



- 研究背景と目的
- 提案するPLL回路について
- デジタルPLL回路との比較
- 降圧形コンバータへの適用**
- まとめと今後の課題

DC-DCコンバータへの適用



◎条件

降圧形DC-DCコンバータ

制御方式：PWM制御

入力 V_{in} ：12V

出力 V_{out} ：6V

インダクタ L：20uH

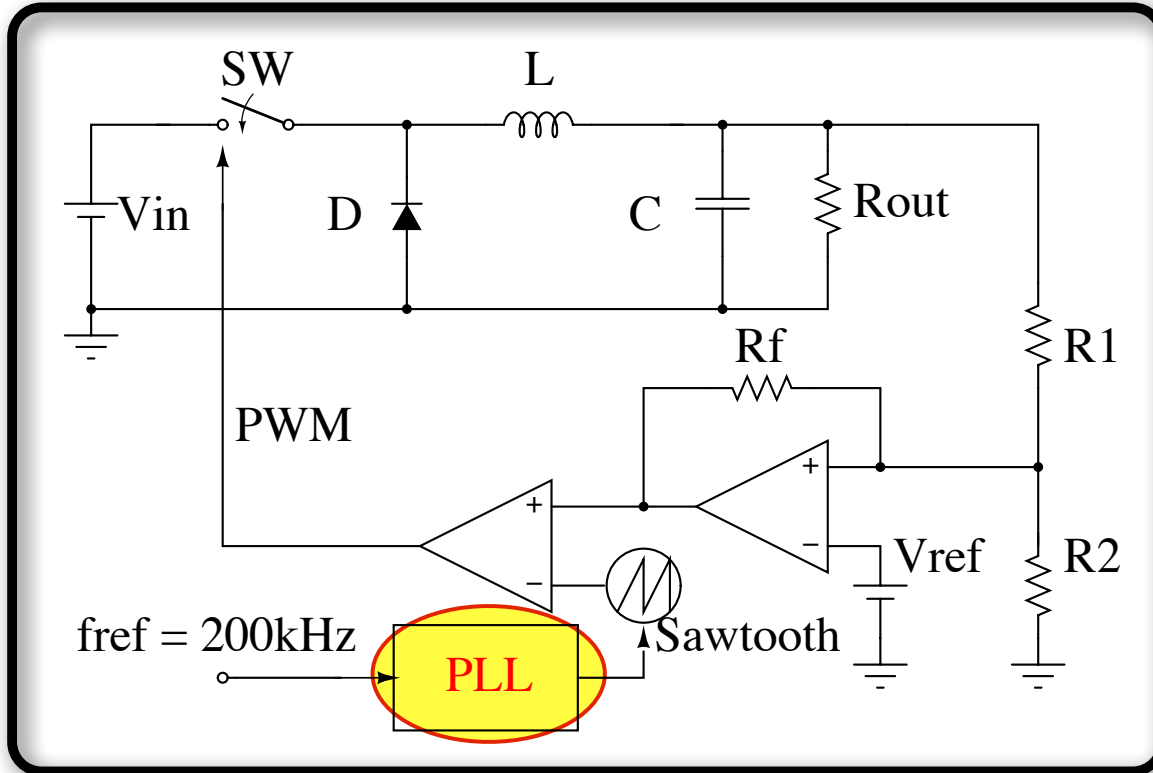
コンデンサ C：500uF

基準電圧 V_{ref} ：6V

◎PLL部を入れ替える

- ・ 疑似アナログPLL
- ・ デジタルPLL
- ・ 何も入れない(従来方式)

DC-DCコンバータへの適用



◎条件

降圧形DC-DCコンバータ

制御方式：PWM制御

入力 V_{in} ：12V

出力 V_{out} ：6V

インダクタ L ：20 μ H

コンデンサ C ：500 μ F

基準電圧 V_{ref} ：6V

◎PLL部を入れ替える

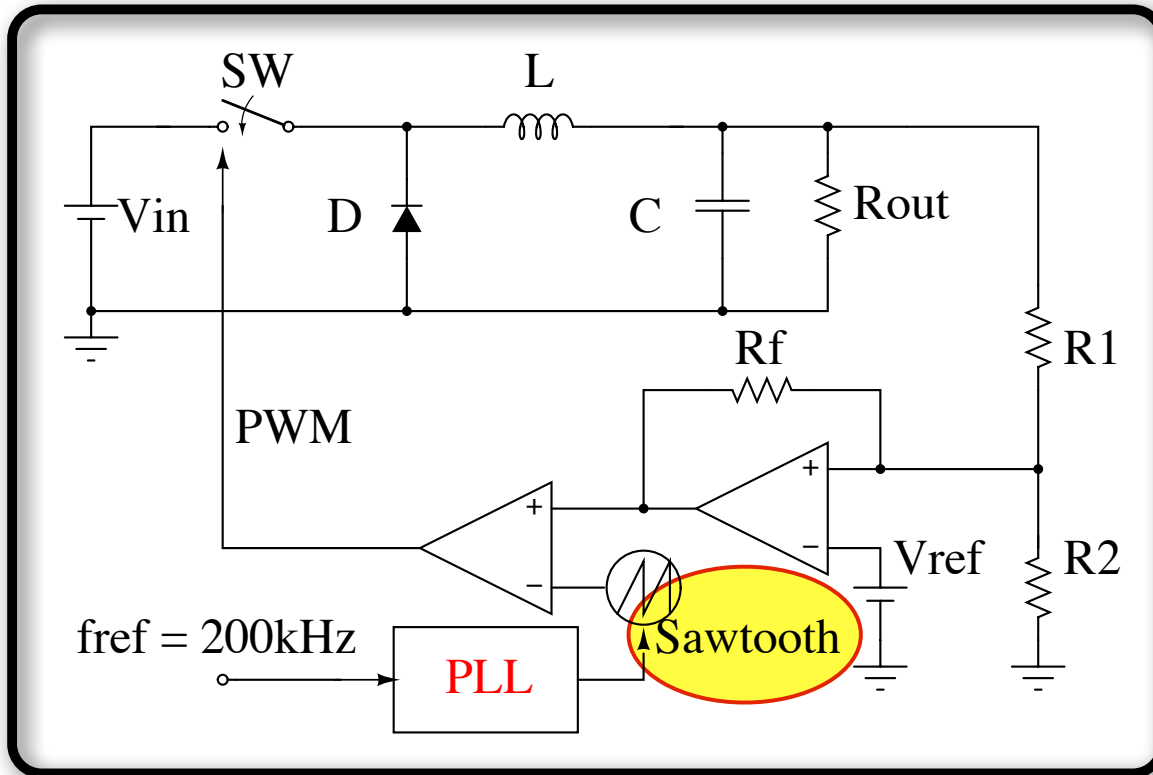
- ・ 疑似アナログPLL
- ・ デジタルPLL
- ・ 何も入れない(従来方式)

① **PLL出力が揺れる**

② **Sawtooth信号が揺れる**

③ **PWM信号が揺れる**

DC-DCコンバータへの適用



◎条件

降圧形DC-DCコンバータ

制御方式：PWM制御

入力 V_{in} ：12V

出力 V_{out} ：6V

インダクタ L：20 μ H

コンデンサ C：500 μ F

基準電圧 V_{ref} ：6V

◎PLL部を入れ替える

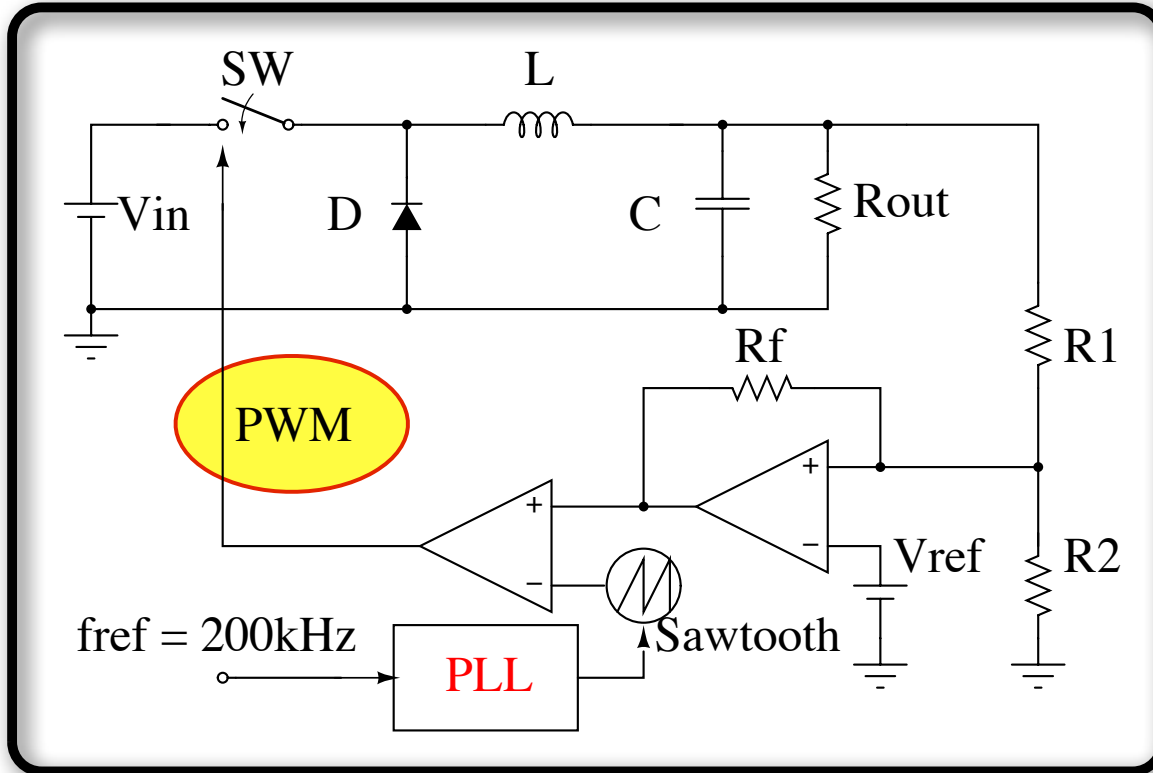
- ・ 疑似アナログPLL
- ・ デジタルPLL
- ・ 何も入れない(従来方式)

①PLL出力が揺れる

②Sawtooth信号が揺れる

③PWM信号が揺れる

DC-DCコンバータへの適用



◎条件

降圧形DC-DCコンバータ

制御方式：PWM制御

入力 V_{in} : 12V

出力 V_{out} : 6V

インダクタ L : 20 μ H

コンデンサ C : 500 μ F

基準電圧 V_{ref} : 6V

◎PLL部を入れ替える

- ・ 疑似アナログPLL
- ・ デジタルPLL
- ・ 何も入れない(従来方式)

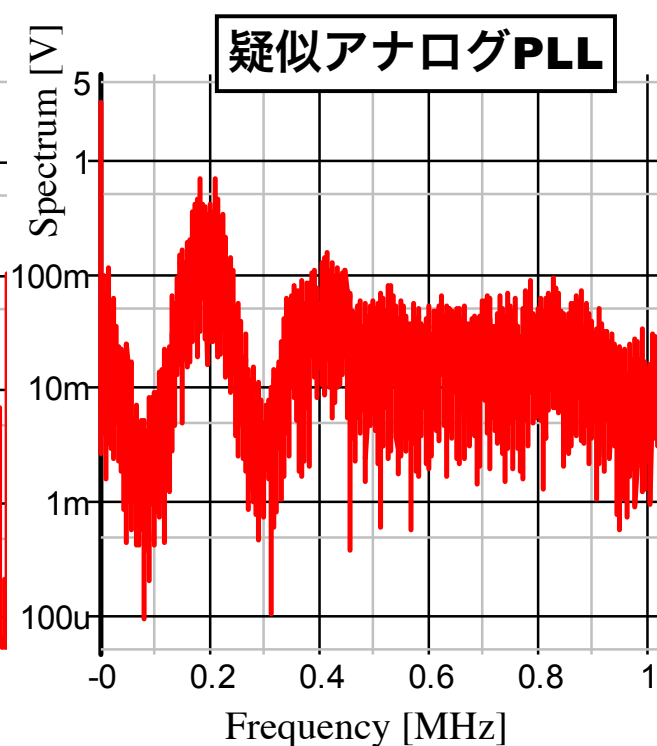
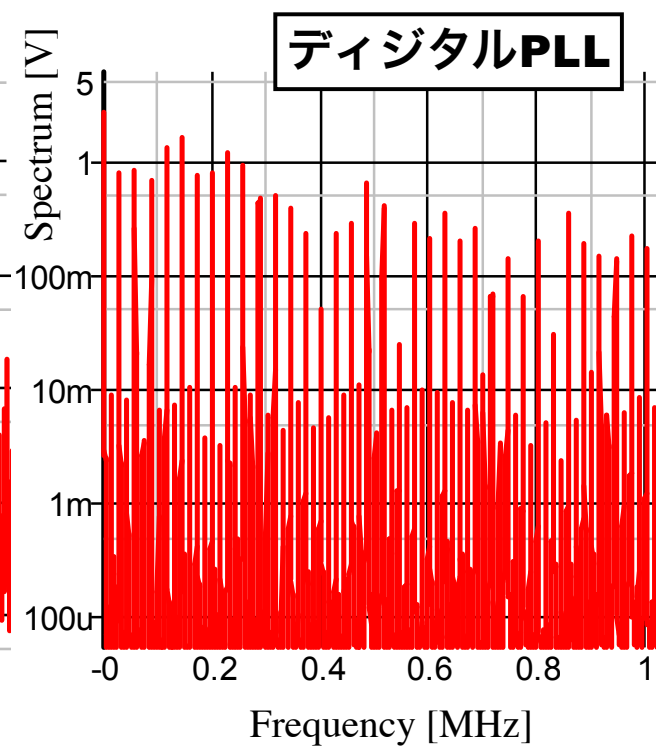
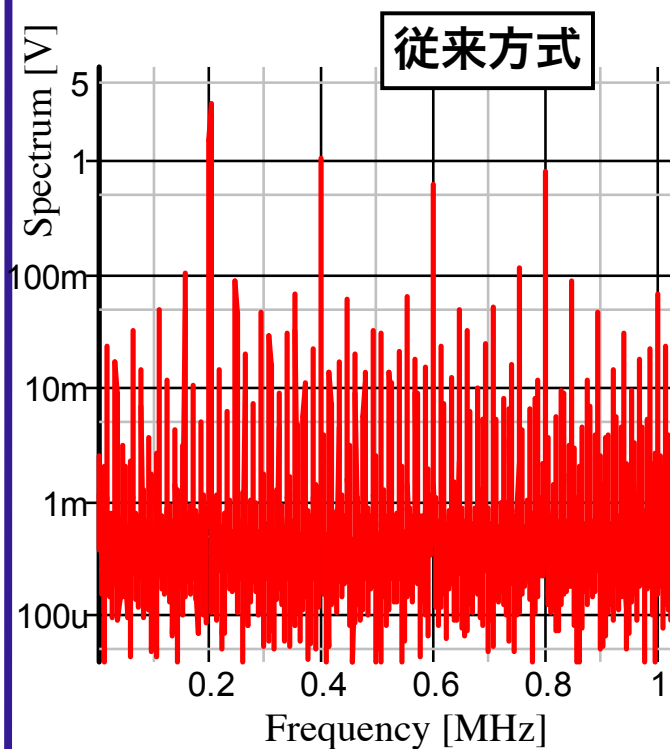
① **PLL出力が揺れる**

② **Sawtooth信号が揺れる**

③ **PWM信号が揺れる**

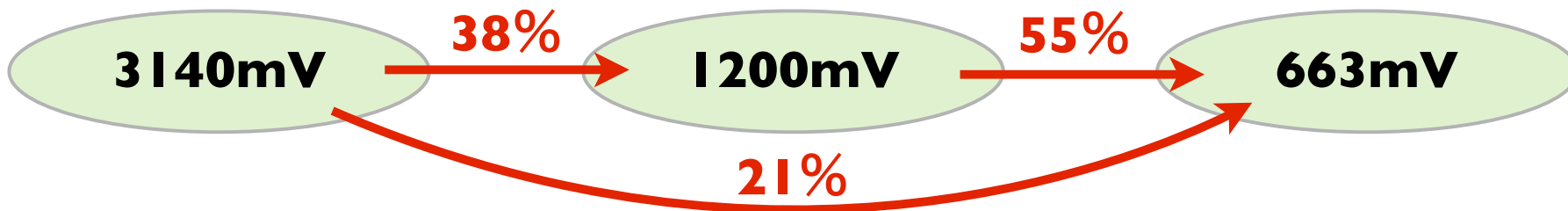
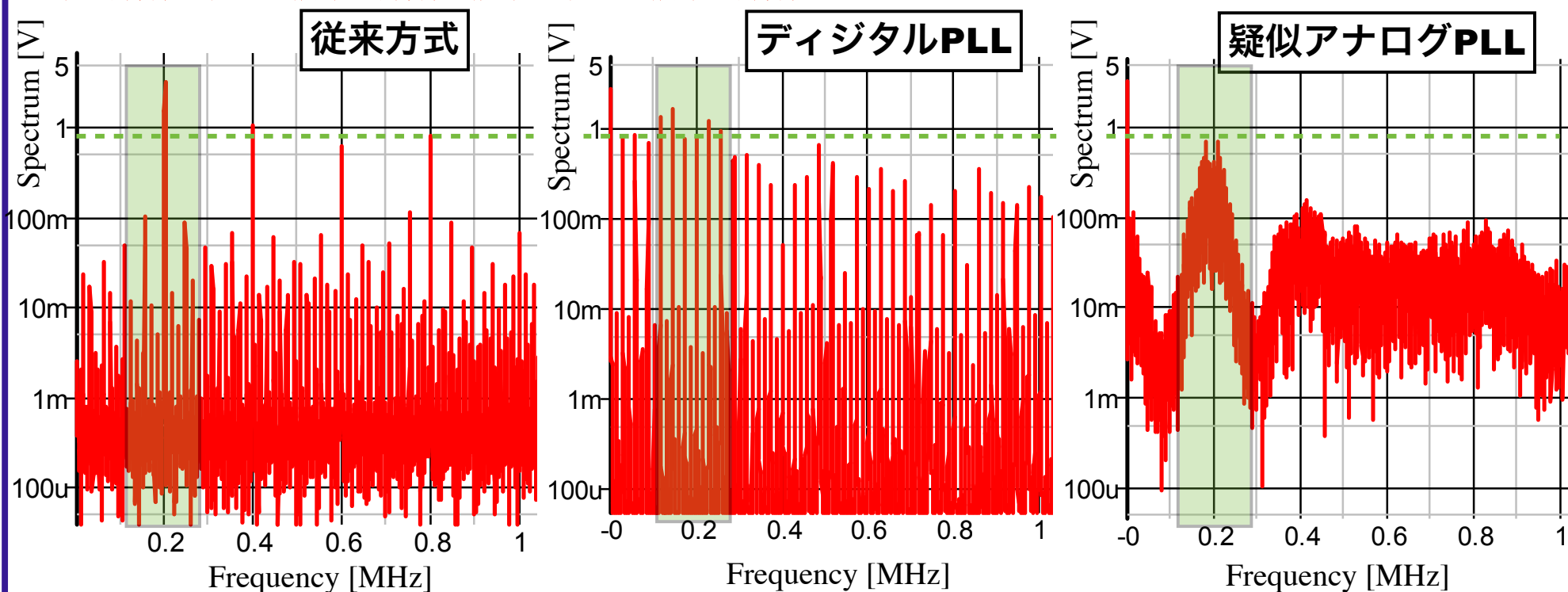
Simulation: スイッチング信号スペクトラム

26



Simulation: スイッチング信号スペクトラム

200kHz帯のピークスペクトラム

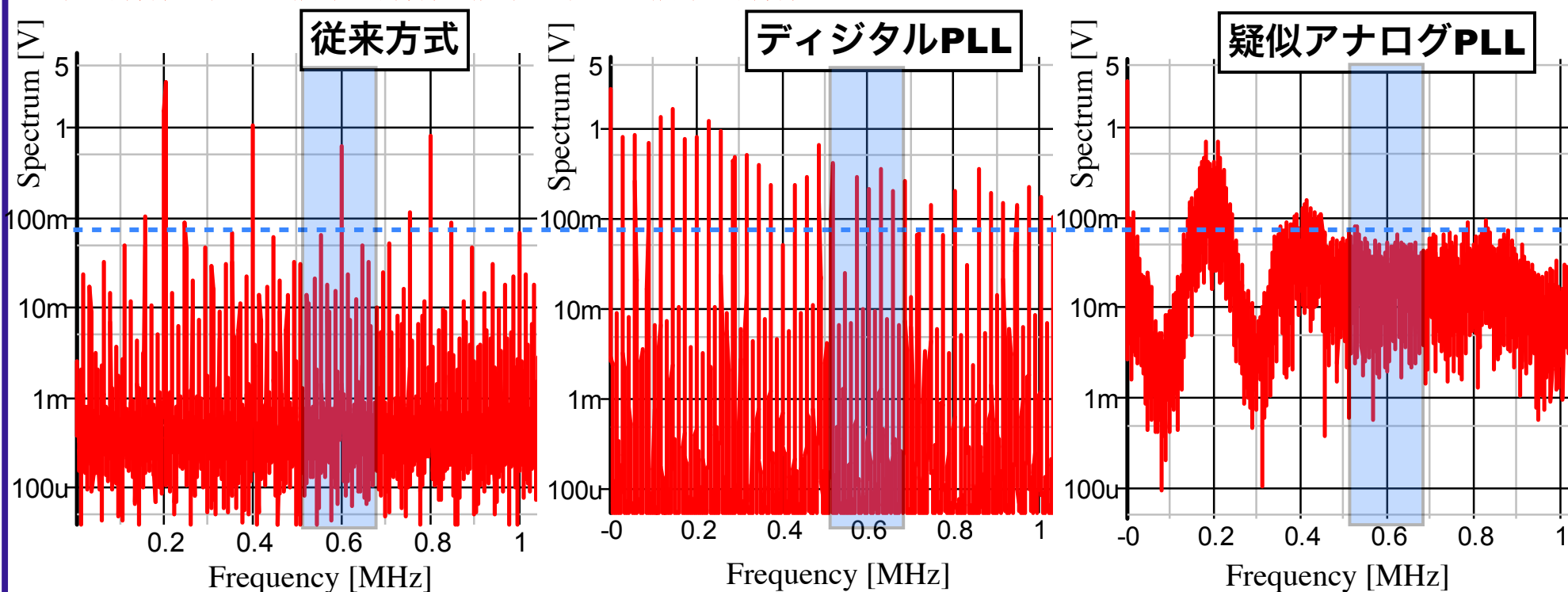


疑似アナログPLL適用によりスペクトラムの低減を確認

Simulation: スイッチング信号スペクトラム

28

600kHz帯のピークスペクトラム



574mV

59%

340mV

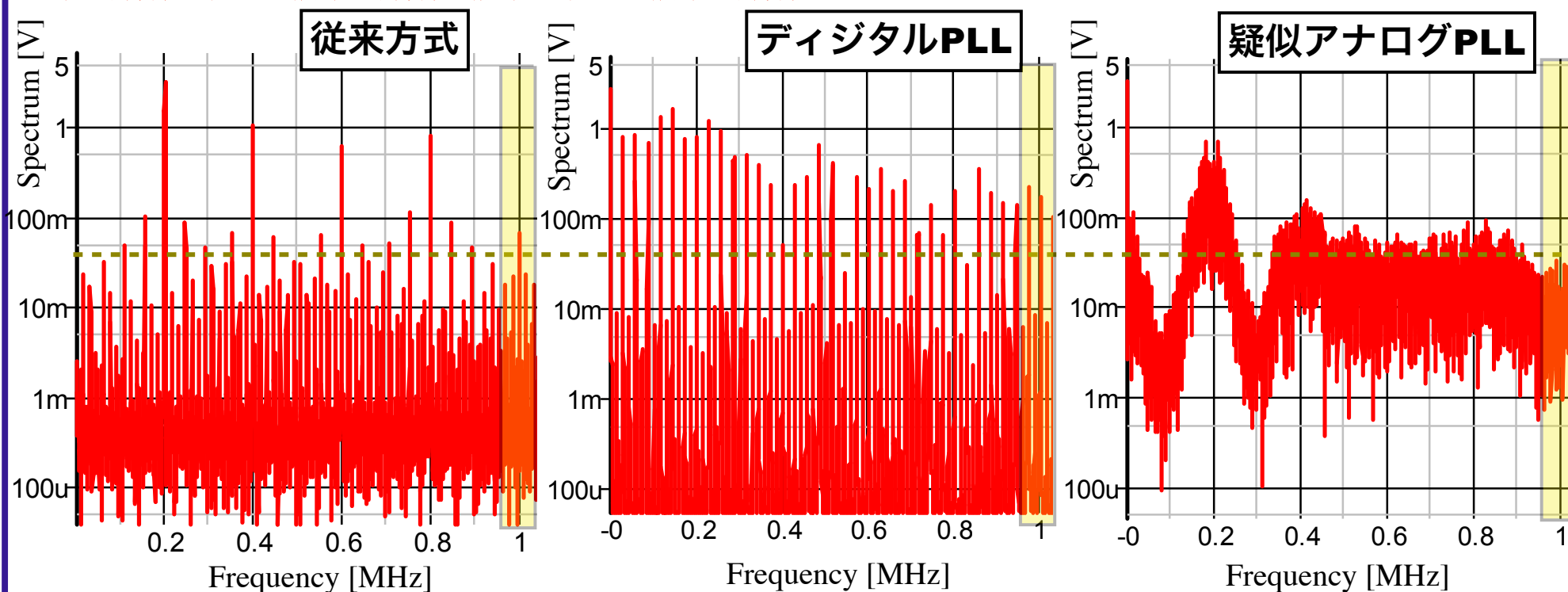
64%

219mV

38%

疑似アナログPLL適用によりスペクトラムの低減を確認

1MHz帯のピークスペクトラム



100mV

219%

219mV

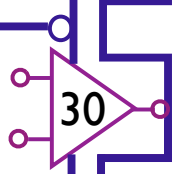
29%

63mV

63%

疑似アナログPLL適用によりスペクトラムの低減を確認

Simulation: スイッチング信号スペクトラム

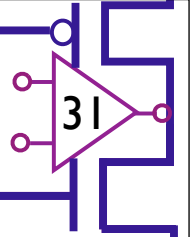


固定パルス幅出力のスペクトラム比較

		Frequency		
		200kHz	600kHz	1MHz
Noise Power	従来方式	3140mV	574mV	100mV
	デジタルPLL	1200mV	340mV	219mV
	疑似アナログPLL (減衰比率)	663mV (55%)	63mV (19%)	63mV (29%)

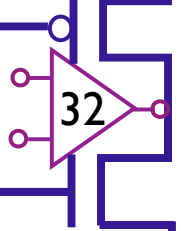
各周波数にてスペクトラムの低減を確認

Outline



- 研究背景と目的
- 提案するPLL回路について
- デジタルPLL回路との比較
- 降圧形コンバータへの適用
- まとめと今後の課題**

まとめと今後の課題



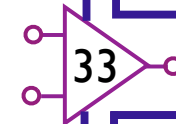
まとめ

- 疑似アナログ信号を用いたPLL回路を提案し、EMI低減化の優位性を示した
外乱により、600kHz→250mV(62%Cut!) 4MHz→35mV(65%Cut!)
- DC-DCコンバータへと応用しスイッチングノイズの低減を示した
デジタルPLLを適用したときに比べ
200kHz→663mV(45%Cut) 600kHz→63mV(81%Cut) 1MHz→63mV(71%Cut)

今後の課題

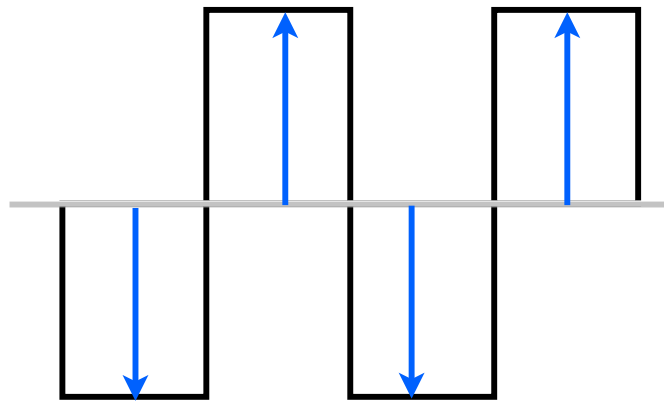
- 共振型コンバータへ適用し、スイッチングノイズの低減について検討する
→シールドやフィルタなどのEMI対策部品の削減の検討
- 実装を行うことで性能評価を行う

空白ページ

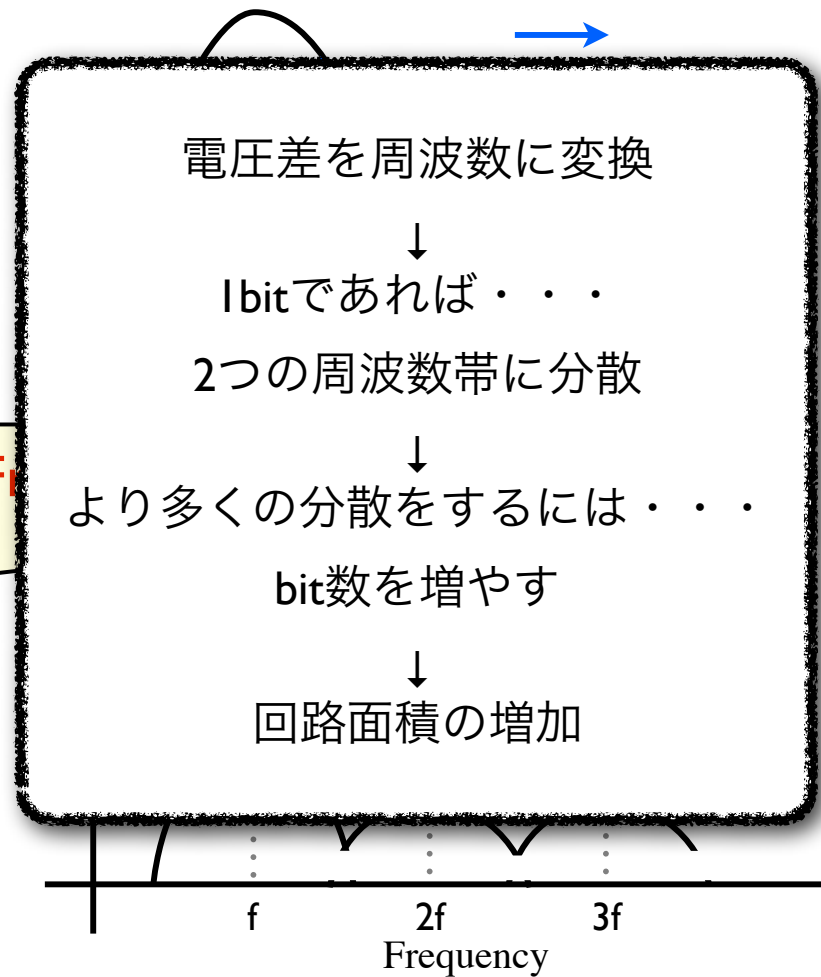


PLL回路によるEMI低減の概要

デジタルPLL

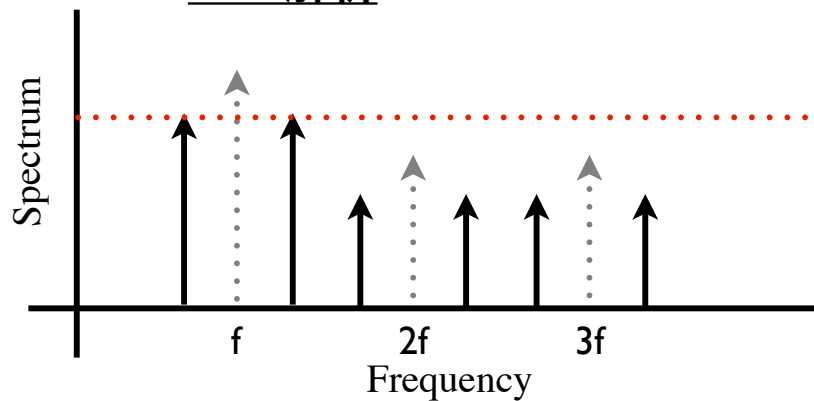


疑似アナログPLL



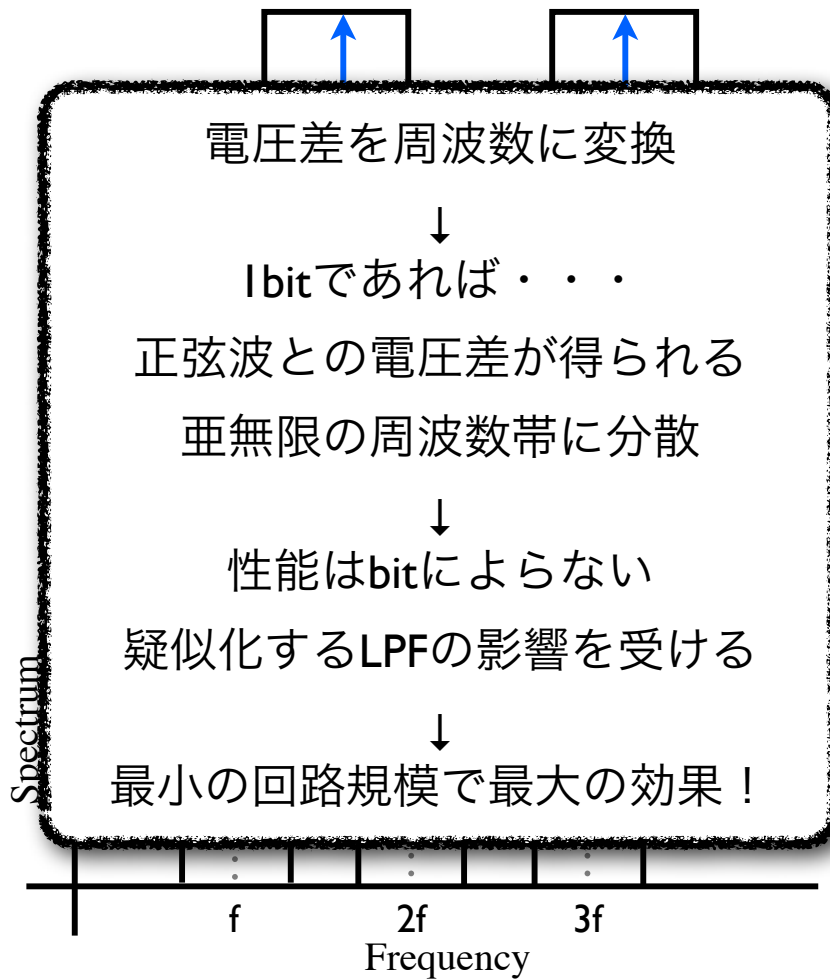
Voltage → F

FFT解析

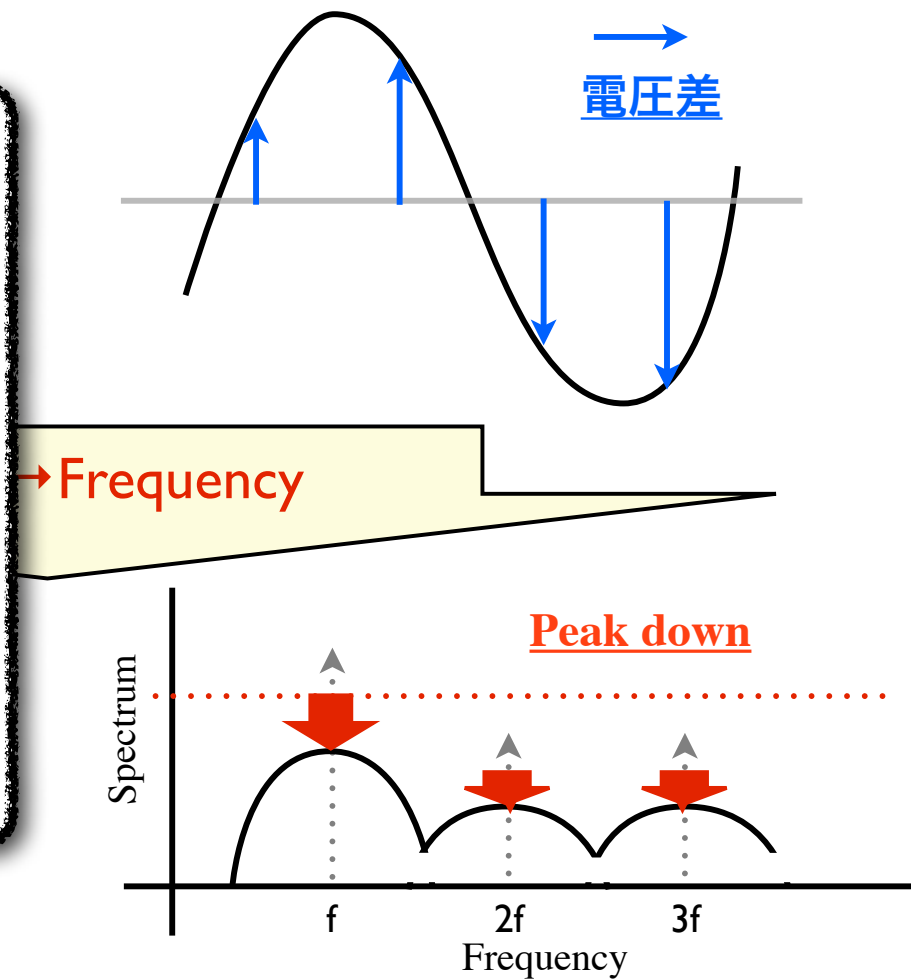


PLL回路によるEMI低減の概要

デジタルPLL

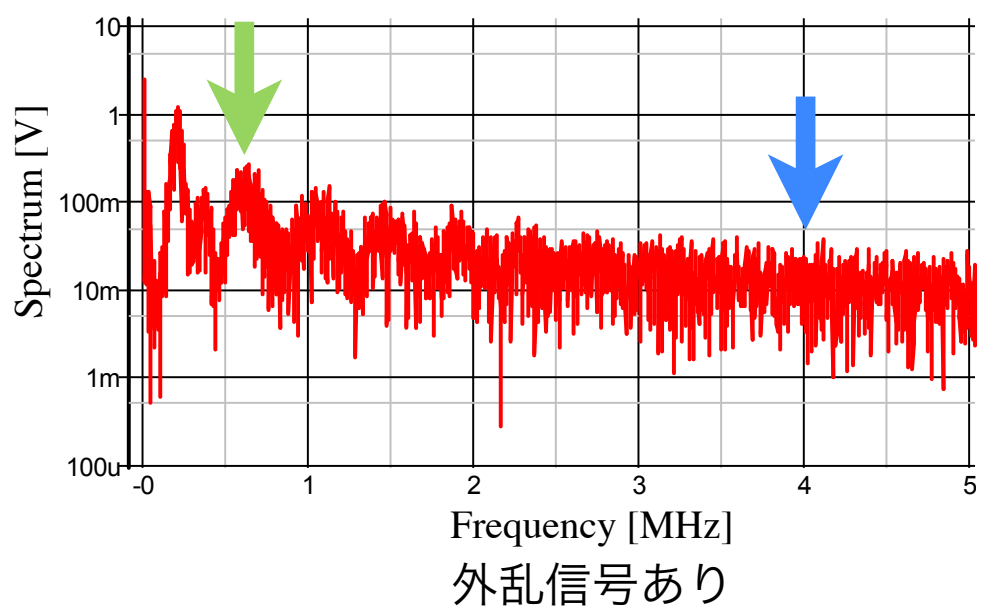
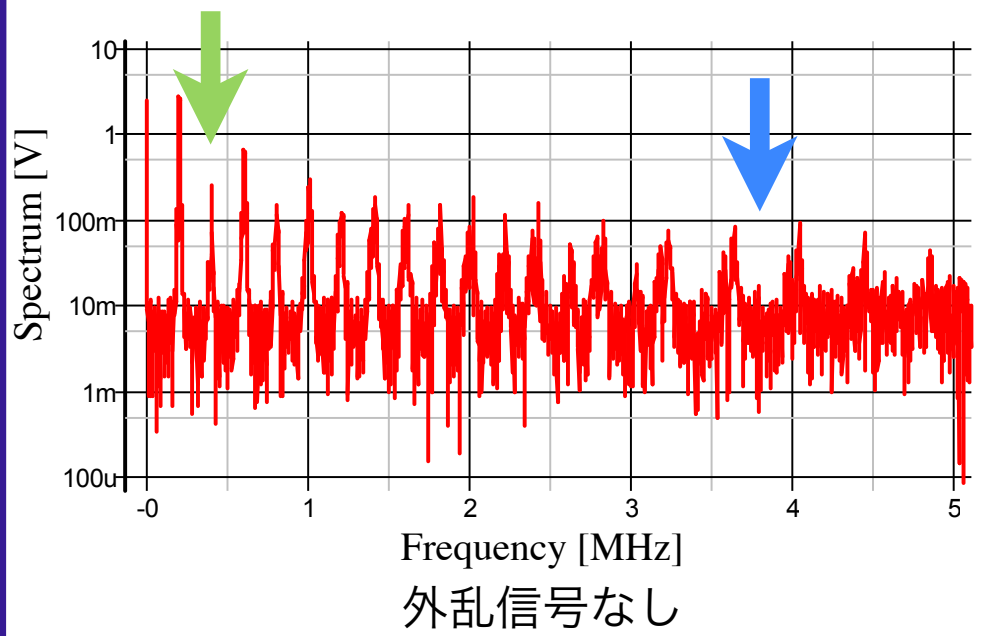


疑似アナログPLL



Simulation: 外乱はどう影響するのか

疑似アナログ信号を外乱として加えるとスペクトラムは減衰するのか？



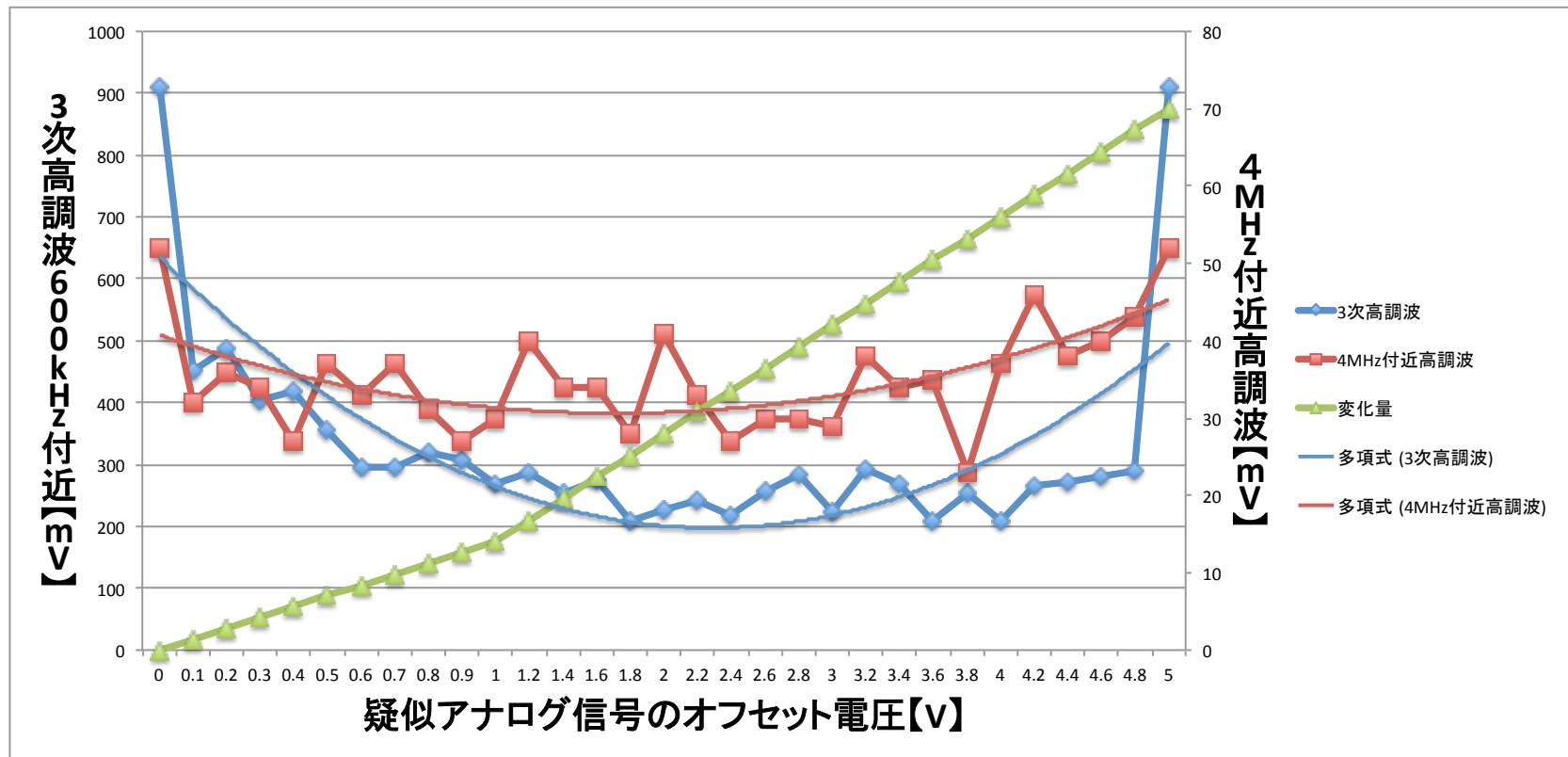
スペクトラムが拡散
ピークの低減を確認

		Frequency	
		600kHz	4MHz
Noise Power	従来型PLL	650mV	100mV
	疑似アナログPLL (減衰比率)	250mV (62%Cut!)	35mV (65%Cut!)

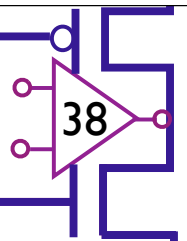
参考資料

疑似アナログ信号を用いた3bitPLL回路における
出力PWM信号におけるスペクトラム低減

オフセット電圧 = 外乱信号の注入量で変化

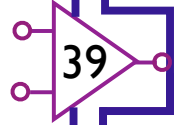


デジタルPLLとの比較について



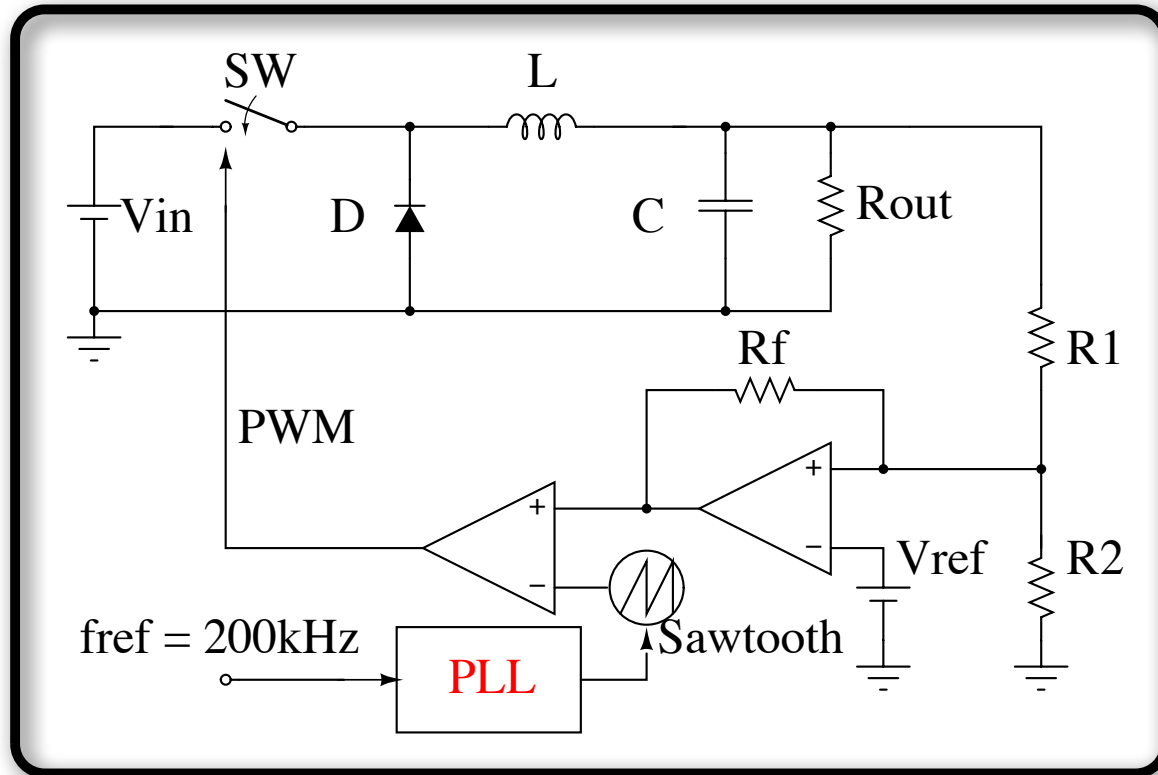
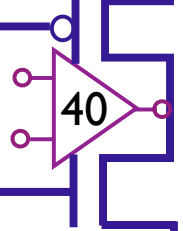
デジタルPLLは190kHz~210kHzの間でPPM変調となるように設定
疑似アナログPLLも電圧のゆらぎは190kHz~210kHzのうちに収まるように設定

次の段階



シミュレーションしたPLL回路をDC-DCコンバータに適用する

DC-DCコンバータへの適用



◎PLL部を入れ替える

- ・ 疑似アナログPLL
- ・ デジタルPLL
- ・ 何も入れない(従来方式)

◎条件

降圧形DC-DCコンバータ

制御方式：PWM制御

入力 V_{in} ：12V

出力 V_{out} ：6V

インダクタ L ：20 μ H

コンデンサ C ：500 μ F

抵抗 R_{out} ：12 Ω

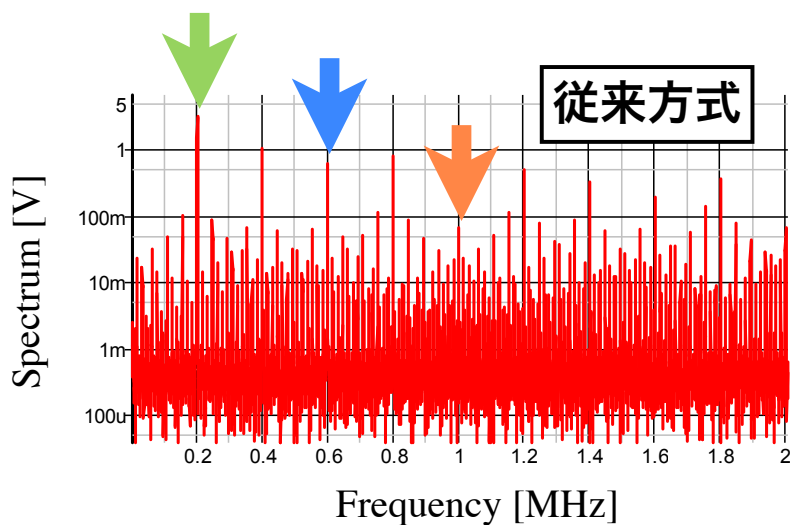
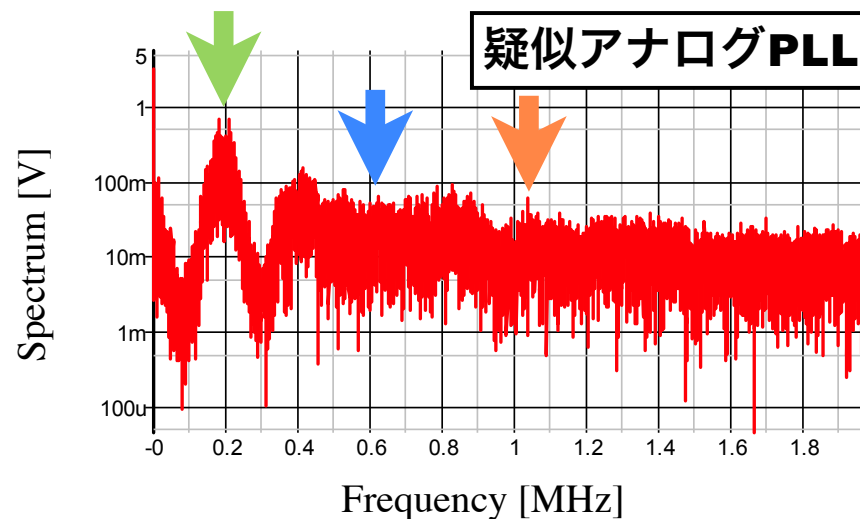
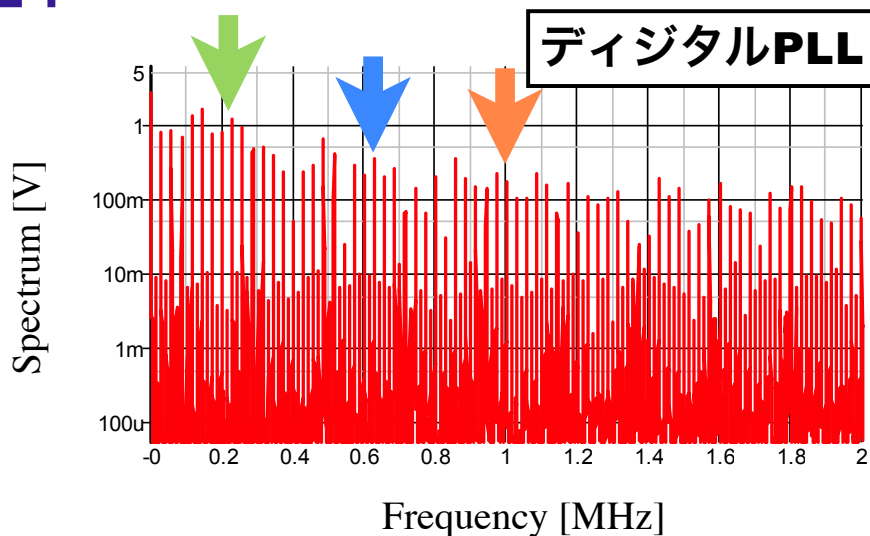
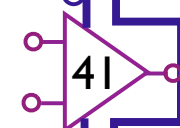
R_1 ： R_{out} を利用

R_2 ：

R_f ：

基準電圧 V_{ref} ：6V

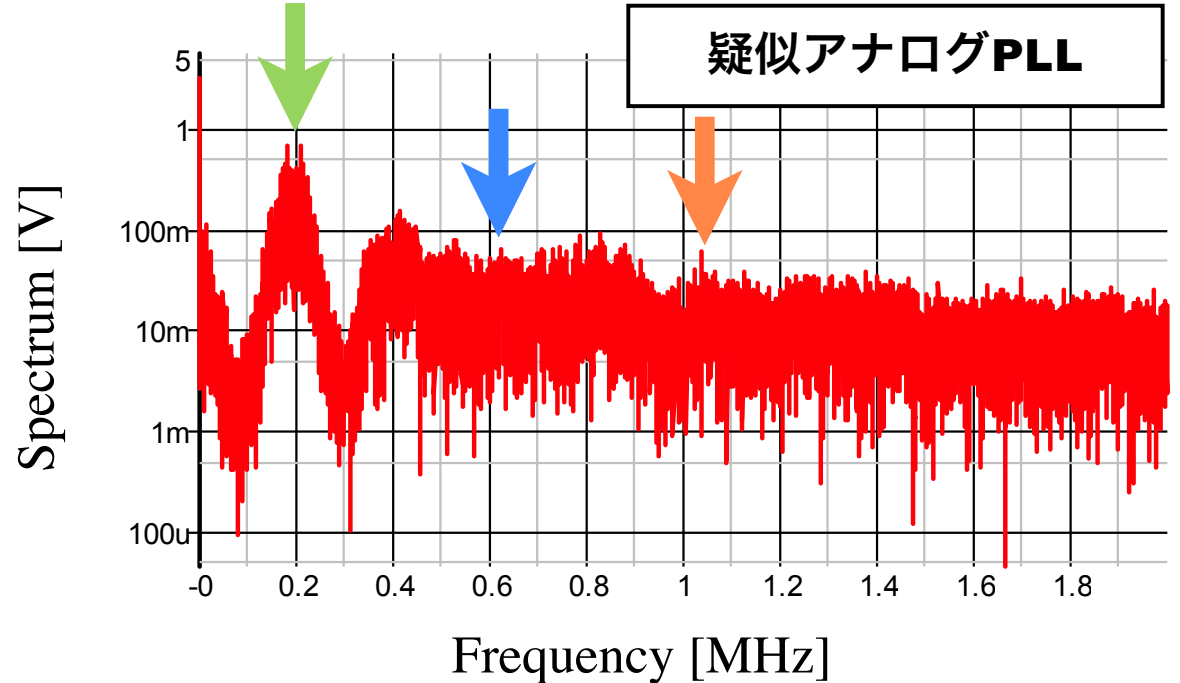
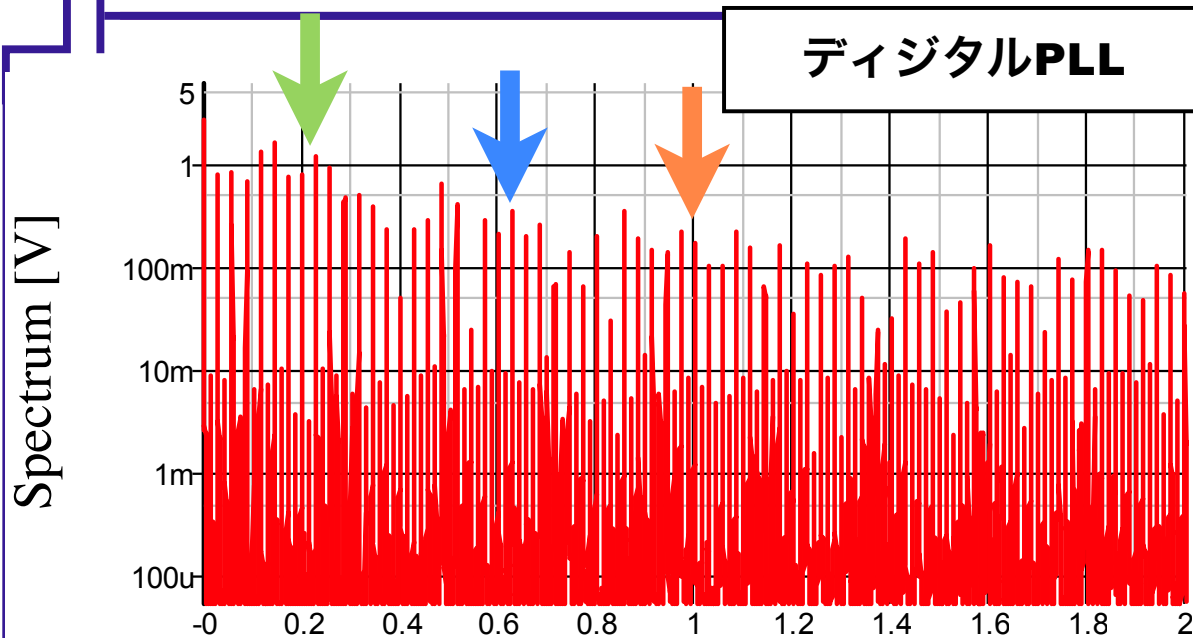
Simulation: スイッチング信号スペクトラム



固定パルス幅出力のスペクトラム比較

		Frequency		
		200kHz	600kHz	1MHz
Noise Power	従来方式	3140mV	574mV	100mV
	デジタルPLL	1200mV	340mV	219mV
	疑似アナログPLL (減衰比率)	663mV (55%)	63mV (19%)	63mV (29%)

スイッチング信号のスペクトラムノイズ



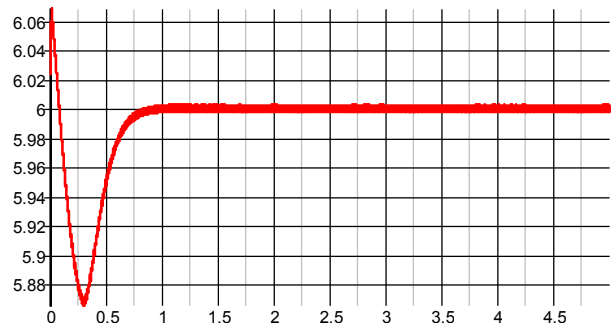
固定パルス幅出力のスペクトラム比較

		Frequency		
		200kHz	600kHz	1MHz
Noise Power	従来方式	3140mV	574mV	100mV
	デジタルPLL	1200mV	340mV	219mV
	疑似アナログPLL (減衰比率)	663mV (55%)	63mV (19%)	63mV (29%)

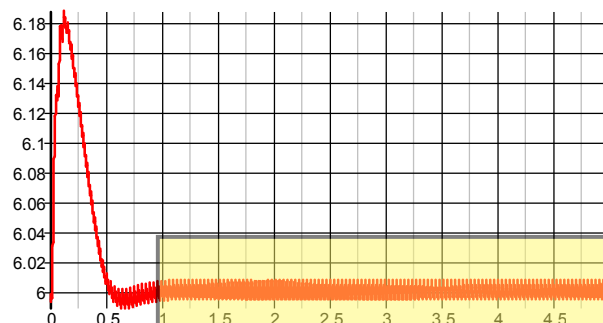
コンバータの出力リップル

縦軸：出力電圧[V] 横軸：時間[ms]

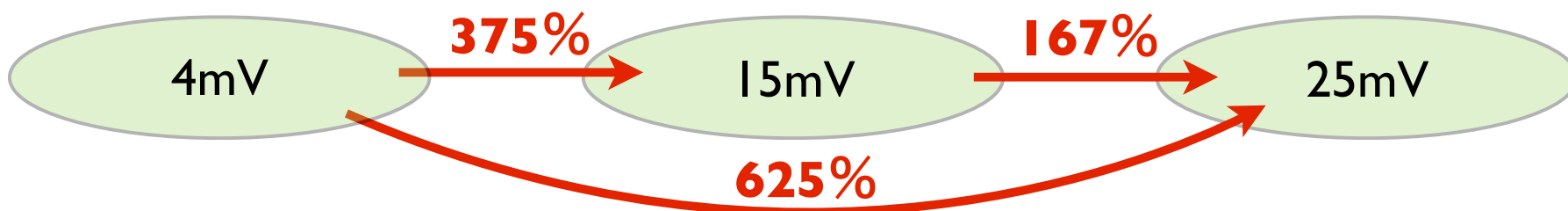
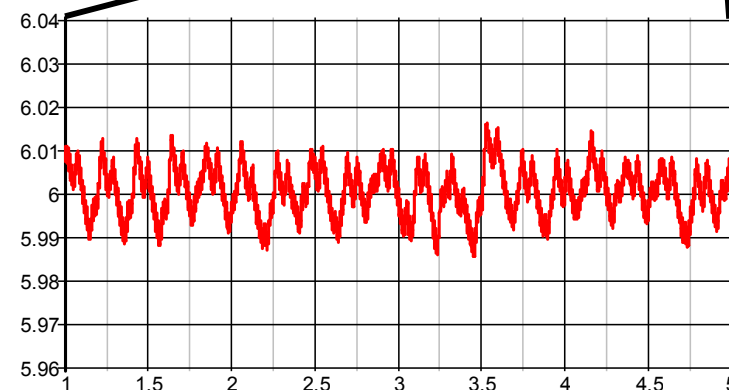
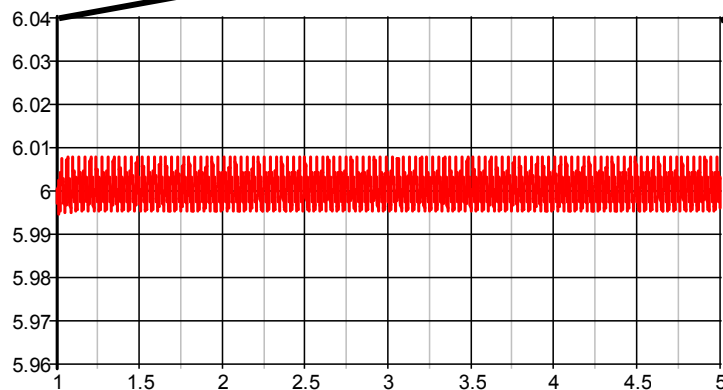
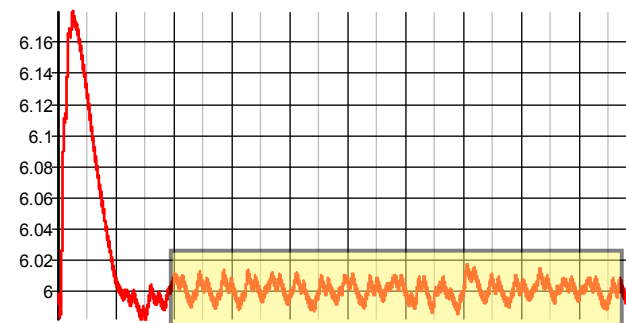
従来方式



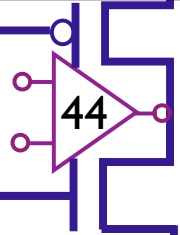
デジタルPLL



疑似アナログPLL



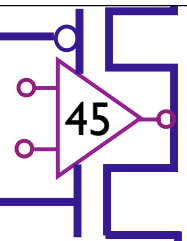
2014.3.3 Q&A ①



PLLはシミュレーションでもサイクリッドは出るものだが、今回のシミュレーション結果ではそれが見られず、綺麗な結果だった。
なぜ綺麗な結果となったのか？

>>>PLLをシミュレーションするにあたって、従来型の場合出力周波数は収束安定するのでスペクトラムはその周波数だけに立つはず。しかし、結果では周囲に少しだけ分散する結果となった。これがサイクリッドだと思われる。
また、コンバータのシミュレーションでは理想状態のピュアなCLKを用いているので、従来型のスペクトルにはサイクリッドが出なかったのだと思われる。

2014.3.3 Q&A ②



デジタルとアナログの信号においてサンプリングタイミングが同じだと、スペクトル拡散の効果は得られないよね。

だから、それはわざとずらしてサンプリングしてるってことなの？

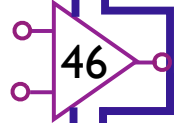
>>>その通りです。タイミングがあってしまうと分散周波数が少なくなり、アナログ信号を用いた利点がなくなってしまいます。

1bitだと正弦波なので、タイミングが合ってしまう可能性もあります。

そこで、ランダム信号をLPFに通すことで疑似アナログ信号を作り、非周期的な信号をサンプリングすることで分散周波数を確保します。

→3bitでやってるが、bitを増やすことでさらに低減が可能

2014.3.3 Q&A ③



良いことばかりだが、悪いことはないの？

>>>コンバータの出力リップルが大きくなる。

今回の結果では従来が4 mVのリップルに対して、アナログPLLは2.5 mVのリップル
周波数変調の影響で、コンバータリップルと変調リップルが重なっている状態である