

基準電流源生成のための永田穰電流ミラー回路の改良

平野 繭* 小林 春夫 (群馬大学)

Reference Current Source Using Improved Minoru Nagata Current Mirror

Mayu Hirano*, Haruo Kobayashi, (Gunma University)

This paper describes improved circuits of the “constant current source using Nagata Minoru current mirror circuit (peaking current mirror)” in order to achieve a reference current source insensitive to power supply voltage variation, used in MOS and Bipolar analog ICs. We show their circuit topologies, operations and simulation results. Proposed reference current circuits are simple, small yet well-insensitive to power supply voltage variations, and hence can be widely used in fairly precision analog ICs.

キーワード：基準電流源，永田電流ミラー回路，MOS アナログ回路，バイポーラアナログ回路，電源電圧変動，ピーキング電流ミラー回路

(Reference Current Source, Nagata Current Mirror, MOS Analog Circuit, Bipolar Analog Circuit, Supply Voltage Variation, Peaking Current Mirror)

1. はじめに

この論文で提案する永田穰電流ミラー回路の改良回路は、簡単、小チップ面積で、電源電圧変動によらず一定の基準電流源として用いることを目的としている。MOS およびバイポーラアナログ集積回路の両方に用いることができる。

基準電流とは、周囲環境（電源電圧、温度等）が変化しても一定の電流を出力する回路で、アナログ集積回路に1つは必要である。基準電流源（電圧源）の代表的な例として、バンドギャップリファレンス回路が用いられるが、この回路は高性能であるが、複雑な構造で、回路面積が大きいという問題点がある。

また永田穰氏により提案された永田電流ミラー回路がある。この回路は入力電流変化に対して出力電流がピークを持つ特性を実現している。そのピーク付近で用いると、入力電流変化に対して出力電流変化はわずかである。入力電流を電源電圧と抵抗で実現すると電源電圧変動によらず一定の出力電流が得られる。この構成はとてもシンプルではあるが、電源電圧の変動に対する出力電流の変動が一定となる範囲が非常に狭いという問題点がある。

そこで、本論文ではオリジナルの永田電流ミラー回路を基に、複数のミラー回路を用いて異なる入力電流でピークを持つ構成で、総出力電流を一定にする MOS、バイポーラ回路を考察し、理論解析、シミュレーションで動作を確認したので報告する。

2. 永田電流ミラー回路

永田電流ミラー回路の構成を図1に示す。ここで、永田電流ミラー回路がピークを持つ理由について考えていく。

入力電流 I_{IN} が小さな値から増加すると追従して出力電流 I_{OUT} も増加していく。 I_{IN} がある値を過ぎると R で発生する電圧降下により V_{GS2} が減少し、 $M2$ のドレイン電流 I_{OUT} が減少していく。入力電流 I_{IN} が増加すると、抵抗 R での電圧降下 RI_{IN} が発生し、これにより、 $M1$ のゲート-ソース間電圧 V_{GS1} より $M2$ のゲート-ソース間電圧 V_{GS2} が減少する。

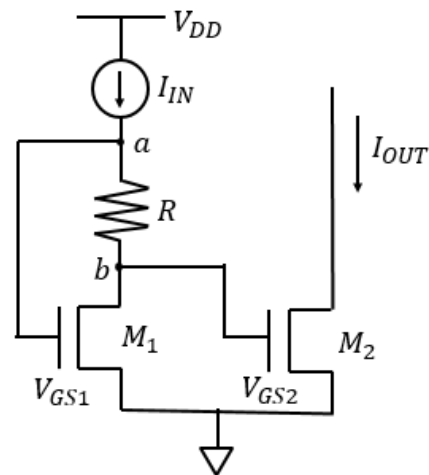


図1 永田電流ミラー回路

Fig.1. Nagata current mirror

点 $a \rightarrow V_{GS1} \rightarrow V_{GS2}$ → 点 b → 抵抗 R → 点 a の経路で考えると、キルヒホッフの電圧則より、次のようになる。

$$V_{GS1} - RI_{IN} - V_{GS2} = 0 \quad (1)$$

図1の $M1, M2$ のドレイン電流 I_{IN}, I_{OUT} はMOSFETの飽和領域での電流式より以下の(2)(3)のように表せる。

$$I_{IN} = K_1 (V_{GS1} - V_{TH})^2 (1 + \lambda V_{DS1}) \quad (2)$$

$$I_{OUT} = K_2(V_{GS2} - V_{TH})^2(1 + \lambda V_{DS2}) \quad (3)$$

このときの K_1, K_2 を以下のように表す。

$$K_1 = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L} \right)_1 \quad (4)$$

$$K_2 = \frac{1}{2} \mu C_{ox} \left(\frac{W}{L} \right)_2 \quad (5)$$

μ : キャリアの移動度 C_{ox} : ゲート酸化膜容量

W : MOSFET の幅 L : MOSFET のゲート長

(2), (3)式より V_{GS1}, V_{GS2} をそれぞれ表すと次式が得られる。

$$V_{GS1} = \sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} + V_{TH} \quad (6)$$

$$V_{GS2} = \sqrt{\frac{I_{OUT}}{K_2(1 + \lambda V_{DS2})}} + V_{TH} \quad (7)$$

(1) (6) 式を (3) 式に代入し, I_{OUT} について解くと

$$\begin{aligned} I_{OUT} &= K_2(V_{GS1} - R I_{IN} - V_{TH})^2(1 + \lambda V_{DS2}) \\ &= K_2 \left(\sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} - R I_{IN} \right)^2 (1 + \lambda V_{DS2}) \end{aligned}$$

$$= K_2 I_{IN} R^2 \left[\sqrt{I_{IN}} - \frac{1}{R \sqrt{K_1(1 + \lambda V_{DS1})}} \right]^2 (1 + \lambda V_{DS2}) \quad (8)$$

のように表せる。

次に永田電流ミラー回路の入出力特性の極値を求める。

(8) 式の一階微分は

$$I'_{OUT} = K_2 R^2 (1 + \lambda V_{DS2}) \left(\sqrt{I_{IN}} - \frac{1}{R \sqrt{K_1(1 + \lambda V_{DS1})}} \right) \left(2\sqrt{I_{IN}} - \frac{1}{R \sqrt{K_1(1 + \lambda V_{DS1})}} \right) \quad (9)$$

であり, $I'_{OUT} = 0$ となるのは

$$I_{IN} = \frac{1}{R^2 K_1 (1 + \lambda V_{DS1})}, \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})} \quad (10)$$

である。

I_{OUT}

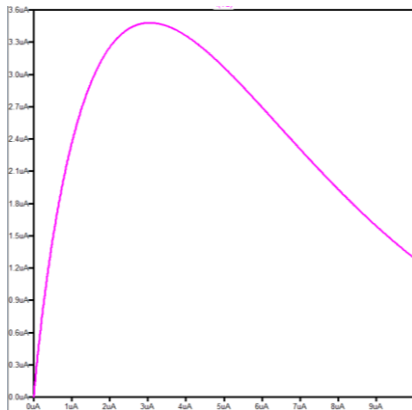


図2 永田電流ミラー回路の入出力特性

Fig. 2 I_{in} - I_{out} characteristics of Nagata current mirror.

しかし, $I_{IN} = \frac{1}{R^2 K_1 (1 + \lambda V_{DS1})}$ を(8)式に代入すると, $I_{OUT} = 0$

となり, この解は不適切な解である。

したがって, $I_{IN} = \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})}$ でピークをもつ。

$I_{IN} = \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})}$ を(8)式に代入し, ピークの出力電流の大きさを求めると, 次のようになる。

$$I_{OUT} = \frac{(W/L)_2}{4(W/L)_1} \frac{1}{4R^2 K_1} \frac{(1 + \lambda V_{DS2})}{(1 + \lambda V_{DS1})} \quad (11)$$

となる。永田電流ミラー回路の特性は図2のようになる。

この特性からわかるように, 永田電流ミラー回路は出力電流がピークを持つ構成となっており, 電源電圧の変動に対する出力電流の変動が一定となる範囲が狭い。

3. MOS 永田電流ミラー回路を用いた基準電流源 (提案回路1)

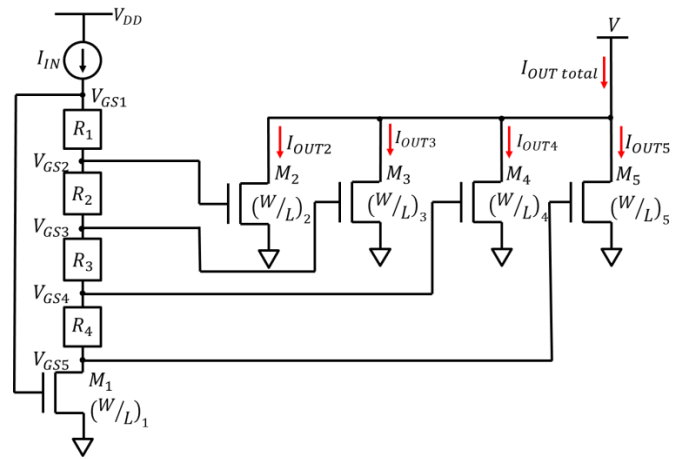


図3 MOS 永田電流ミラー回路を用いた基準電流源

Fig.3 Proposed reference current source using improved Nagata current mirror.

図3に MOS 永田電流ミラー回路を改良した基準電流源を示す。この回路は複数の MOS 永田電流ミラー回路を用いて異なるピークを持ちその電流の和をとる構成で, 電源電圧 (入力電流 I_{IN}) が変動しても一定電流 I_{OUT} を出力できる。

ここで, 図3の回路の動作原理を示す。2で説明した永田電流ミラー回路と同様に, キルヒホッフの電圧則より, 次のようになる。

$$V_{GSn} = V_{GS1} - R_{n-1} \quad (12)$$

$$(n=2,3,4,5)$$

$$(R_{n-1} = R_1 + R_2 + \dots + R_{n-1})$$

図3の $M1$ とその他の MOS に流れる電流, I_{IN}, I_{OUTn} は MOS の飽和領域での電流式より, 以下の(13), (14)式のように表せる。

$$I_{IN} = K_1(V_{GS1} - V_{TH})^2(1 + \lambda V_{DS1}) \quad (13)$$

$$I_{OUTn} = K_n(V_{GSn} - V_{TH})^2(1 + \lambda V_{DSn}) \quad (14)$$

(13), (14) 式より, V_{GS1}, V_{GSn} は次のようになる.

$$V_{GS1} = \sqrt{\frac{I_{IN}}{K_1(1+\lambda V_{DS1})}} + V_{TH} \quad (15)$$

$$V_{GSn} = \sqrt{\frac{I_{OUTn}}{K_n(1+\lambda V_{DSn})}} + V_{TH} \quad (16)$$

(12), (13) 式を(14) 式に代入し, それぞれの MOS の出力電流 I_{OUTn} について解く.

$$\begin{aligned} I_{OUTn} &= K_n(V_{GS1} - R_{n-1}I_{IN} - V_{TH})^2(1 + \lambda V_{DSn}) \\ &= K_n \left(\sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} - R_{n-1}I_{IN} \right)^2 (1 + \lambda V_{DSn}) \\ &= K_n I_{IN} R_{n-1}^2 \left[\sqrt{I_{IN}} - \frac{1}{R_{n-1}\sqrt{K_1(1+\lambda V_{DS1})}} \right]^2 (1 + \lambda V_{DSn}) \quad (17) \end{aligned}$$

次に図 3 の回路の入出力特性の極値を求める.

(17) 式の一階微分は次のようになる.

$$\begin{aligned} I'_{OUTn} &= K_n R_{n-1}^2 (1 + \lambda V_{DSn}) \left(\sqrt{I_{IN}} - \frac{1}{R_{n-1}\sqrt{K_1(1+\lambda V_{DS1})}} \right) \\ &\quad \left(2\sqrt{I_{IN}} - \frac{1}{R_{n-1}\sqrt{K_1(1+\lambda V_{DS1})}} \right) \quad (18) \end{aligned}$$

$I'_{OUTn} = 0$ となるのは 次のときである.

$$I_{IN} = \frac{1}{R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}, \quad \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})} \quad (19)$$

しかし, $I_{IN} = \frac{1}{R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$ を(17) 式に代入すると,

$I_{OUTn} = 0$ となり, この解は不適切な解である.

したがって, $I_{IN} = \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$ でピークをもつ.

$I_{IN} = \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$ を(17) 式に代入し, ピークの出力電流

の大きさを求めると, 次式が得られる.

$$I_{OUTn} = \frac{(W/L)_n}{4(W/L)_1} \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})} \quad (20)$$

以上のことから, 抵抗の大きさや MOS の幅, 長さを変えることによりピークの位置や, そのときの出力電流の大きさを変えることができる.

MOS 永田電流ミラー回路を用いた基準電流源の入出力特性は図 4 のようになる. これからわかるように, 複数のピークを足し合わせることで, 総出力電流 $I_{OUT total}$ がほぼ一定となる.

4. MOS 永田電流ミラー回路を用いた基準電流源のシミュレーション結果

図 5 に LTspice を用いてシミュレーション回路を示す. MOS モデルは TSMC 0.18 μm を用いた. 図 6 に図 5 の回路のシミュレーション結果を示す. 総出力電流がほぼ一定となっていることがわかる. (総出力電流の変動範囲は 2% 程度である.)

図 5 の出力側の電圧の大きさを 2V としてシミュレーションを行ない図 7 の結果を得た.

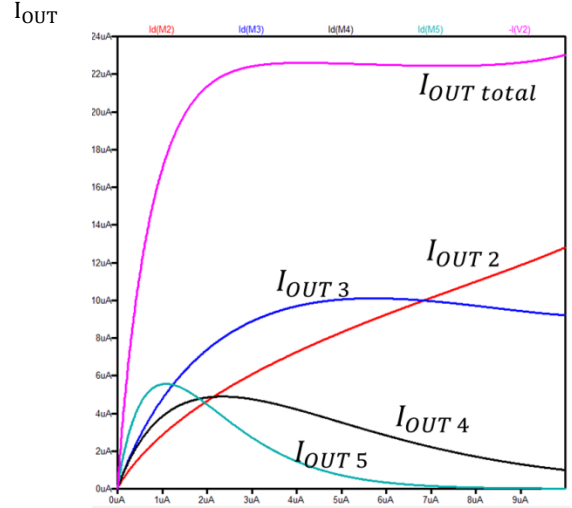


図 4 提案する MOS 永田電流ミラー改良回路を用いた基準電流源の入出力特性

Fig.4 I_{IN} - I_{OUT} characteristics of the proposed MOS current mirror.

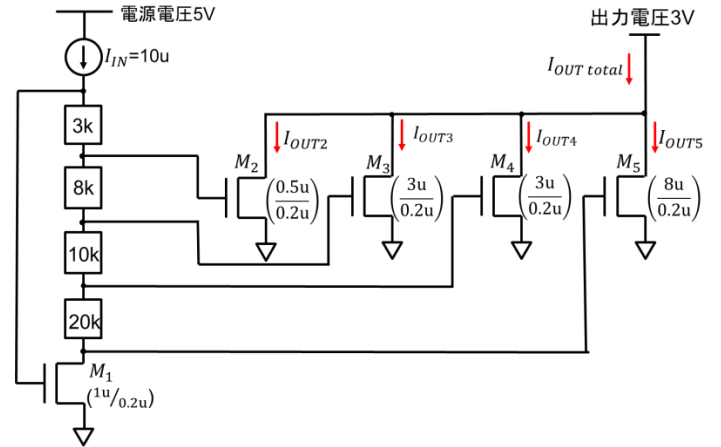


図 5 シミュレーション回路

Fig.5 Simulation circuit of the proposed current mirror.

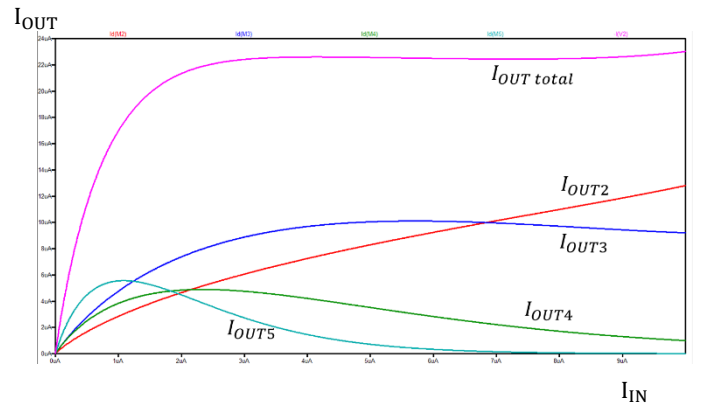


図 6 図 5 の回路のシミュレーション結果

(縦軸: 1メモリ 2uA 横軸: 1メモリ 1uA)

Fig.6 Simulation results of the proposed circuit in Fig.5.

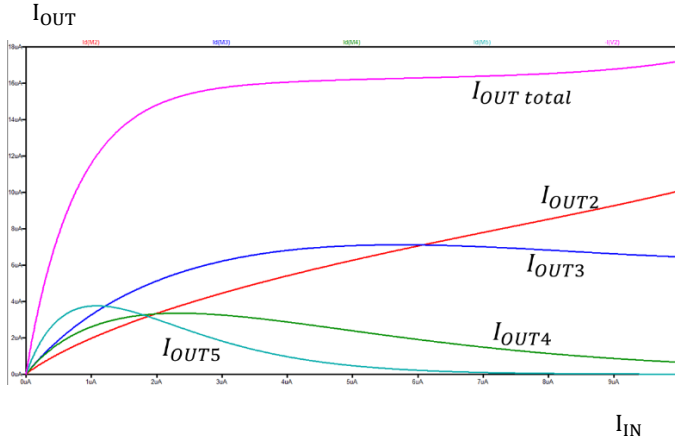


図7 図5の回路電圧を3Vから2Vに変更した場合のシミュレーション結果
(縦軸: 1メモリ 2uA 横軸: 1メモリ 1uA)

Fig.7 Simulation results of the proposed circuit in Fig.5, in case that the circuit voltage is 2V.

図6では、総出力電流 I_{out_total} が $22.5\mu A$ に対して、図7で $16.3\mu A$ である。回路電圧が変動すると、総出力電流も変動してしまう。この影響(回路電圧の変動による出力電流の変動)を抑えるために、図8に示すように、M6を付け加えカスコード接続し、電流源を抵抗に置き換えてシミュレーションを行った。

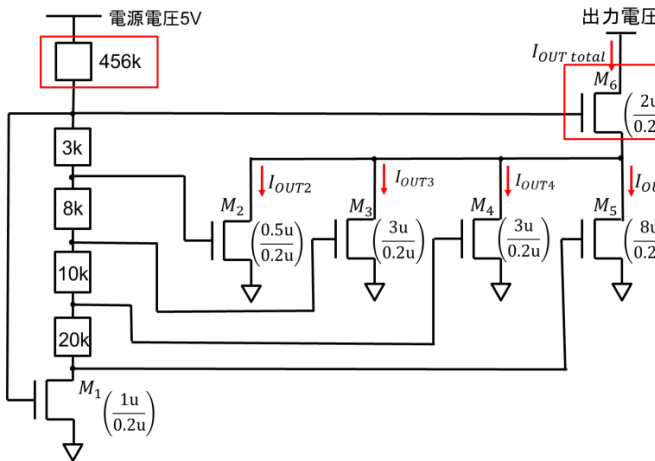


図8 シミュレーション回路図(カスコードM6を付加)
Fig.8 Simulation circuit of proposed current mirror with a cascode NMOS of M6.

図9では総出力電流が $4.4\mu A$ 、図10では $4.2\mu A$ である。回路電圧が変動しても出力電流はあまり変動しない。提案回路は電源電圧の変動によらず、一定の電流を出力する回路であることが示せた。

今回のシミュレーション回路では、4つのピークを用いて出力電流を一定としたが、ピーク数は4つに限定されない。ピークの数や抵抗値、L,Wは設計の自由度になる。

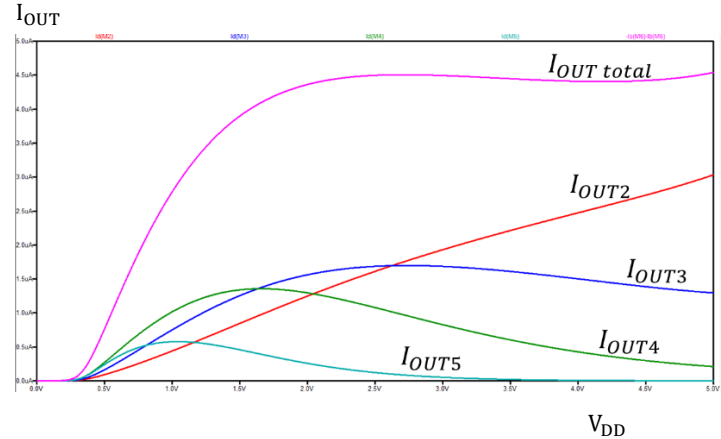


図9 図8のシミュレーション結果
(縦軸: 1メモリ 0.5uA 横軸: 1メモリ 0.5V)

Fig.9 Simulation results of the proposed circuit in Fig.8.

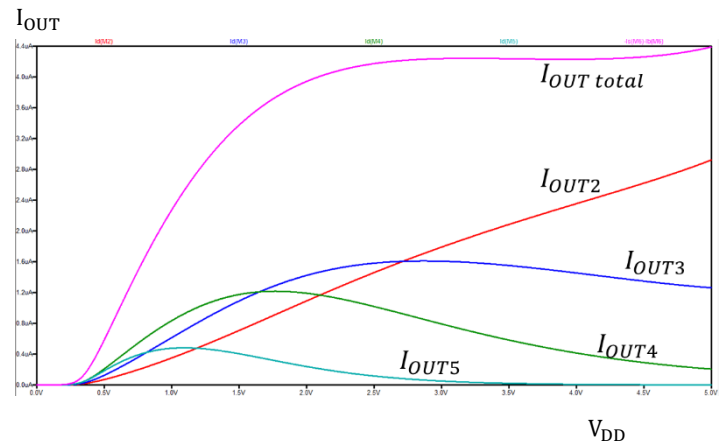


図10 図8の出力電圧を3Vから2Vに変更した場合のシミュレーション結果
(縦軸: 1メモリ 0.4uA 横軸: 1メモリ 0.5V)

Fig.10 Simulation results of the proposed circuit in Fig.8, in case that the circuit voltage is 2V.

5. MOS永田電流ミラー回路を用いた基準電流源(提案回路2)

図11に改良したバイポーラ永田電流ミラー回路を用いた基準電流源回路を示す。この回路は、3で示した基準電流源と同様に、複数のバイポーラ永田電流ミラー回路を用いて異なるピークを持つ構成であり、電源電圧が変動しても一定の電流出力を得る。

ここで、図11の回路を解析する。キルヒホッフの電圧則より、次の関係を得る。

$$V_{BE_n} = V_{BE1} - R_{n-1}I_{IN} \quad (21)$$

$$(n=2,3,4,5)$$

$$(R_{n-1} = R_1 + R_2 + \dots + R_{n-1})$$

(21)式より V_{BE1} は I_{IN} の対数に比例して増加する。抵抗での電圧降下は I_{IN} に比例する。よって I_{IN} の増加は $Tr_2 \sim Tr_5$ のベース・エミッタ間の電圧の減少を引き起こす。(出力電流が

ピークとなるのは $V_{BE2} \sim V_{BE5}$ が最大の時である.)

次に、それぞれのバイポーラトランジスタの出力電流 I_{OUTn} について考える. バイポーラトランジスタのベース・エミッタ間電圧は次のように表せる.

$$V_{BE1} = V_T \ln\left(\frac{I_{IN}}{I_{S1}}\right) \quad (22)$$

$$V_{BEn} = V_T \ln\left(\frac{I_{OUTn}}{I_{Sn}}\right) \quad (23)$$

(21) 式に(22), (23) 式を代入すると、次のようになる.

$$V_T \ln\left(\frac{I_{IN}}{I_{S1}}\right) - V_T \ln\left(\frac{I_{OUTn}}{I_{Sn}}\right) = R_{n-1} I_{IN} \quad (24)$$

全てのバイポーラトランジスタが同じ($I_{S1} = I_{Sn}$)とすると、それぞれのバイポーラトランジスタの出力電流 I_{OUTn} は、次のようになる.

$$I_{OUTn} = I_{IN} \exp\left(-\frac{I_{IN} R_{n-1}}{V_T}\right) \quad (25)$$

次に図 11 の回路の入出力特性の極値を求める.

(21)式の一階微分を求める.

$$I'_{OUTn} = \exp\left(-\frac{I_{IN} R_{n-1}}{V_T}\right) \left(1 - \frac{R_{n-1}}{V_T} I_{IN}\right) \quad (26)$$

$I'_{OUTn} = 0$ となる I_{IN} を得る.

$$I_{IN} = \frac{V_T}{R_{n-1}} \quad (27)$$

(25) 式より、そのときの I_{OUTn} は次のようになる.

$$I_{OUTn} = \frac{V_T}{R_{n-1}} \cdot \frac{1}{e} \quad (28)$$

したがって、ピークの位置は $I_{IN} = \frac{V_T}{R_{n-1}}$, ピークでの出力電

流の大きさは、 $I_{OUT} = \frac{V_T}{R_{n-1}} \cdot \frac{1}{e}$ となる.

以上のことから、抵抗の大きさを変えることによりピークの位置や、そのときの出力電流の大きさを変えることができる.(なお 熱電圧 V_T は $V_T = \frac{kT}{q}$ なので、ピークの位置や

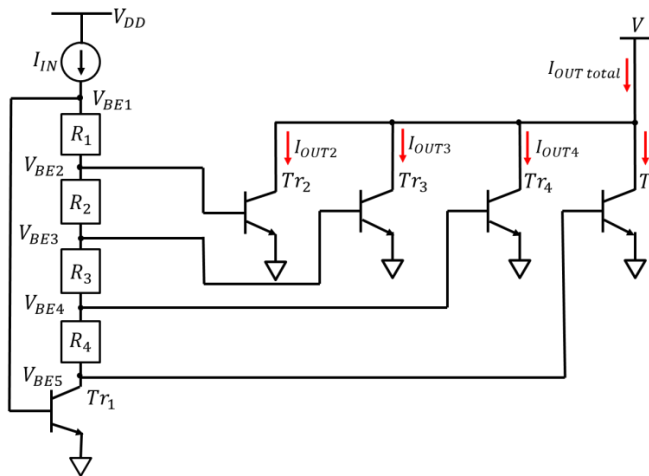


図 11 バイポーラ永田電流ミラー回路を用いた基準電流源
Fig.11 Proposed Bipolar reference current source circuit.

出力電流の大きさが温度によって変化してしまう.)

提案する改良バイポーラ永田電流ミラー回路を用いた基準電流源の入出力特性は図 12 のようになる. 複数のピークを合わせることで、総出力電流が一定となる. ことがわかる.

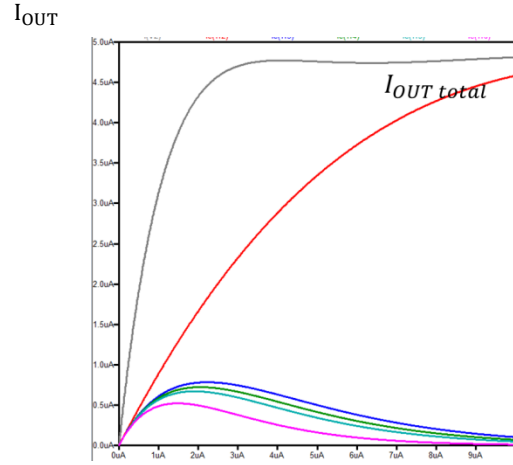


図 12 バイポーラ永田電流ミラー回路を用いた基準電流源の入出力特性

Fig.12 I_{in} - I_{out} characteristics of the proposed Bipolar reference current source.

6. MOS 永田電流ミラー回路を用いた基準電流源のシミュレーション結果

図 13 に LTspice を用いてのシミュレーション回路図を示す. モデルは, LTspice の standard のバイポーラモデルを使用した.

図 14 に図 13 の回路のシミュレーション結果である. 総出力電流がほぼ一定となっていることがわかる. (総出力電流の変動範囲は約 2%の変動である.)

また、図 13 の出力側の回路電圧の大きさを 2V に変更して、シミュレーションを行ったところ、図 15 の結果となった.

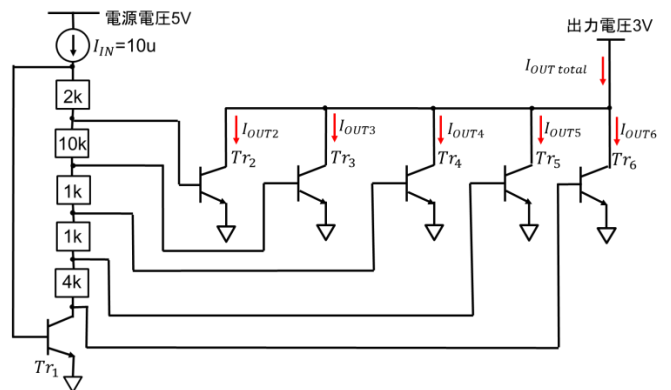


図 13 シミュレーション回路図

Fig.13 Simulation circuit of the proposed current mirror.

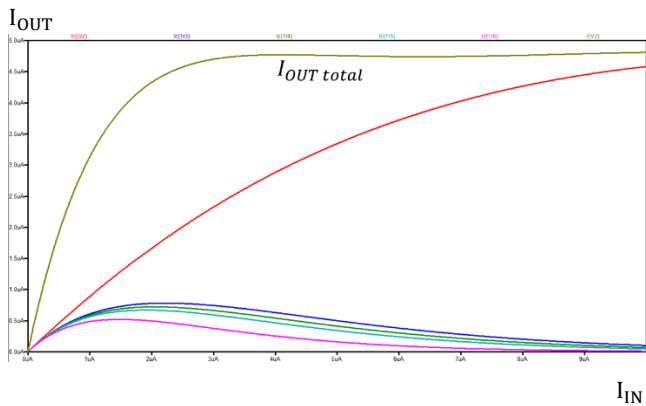


図 14 図 13 のシミュレーション結果
 (縦軸：1メモリ 0.5uA 横軸：1メモリ 1uA)
 Fig.14 Simulation results of the proposed circuit in Fig.13.

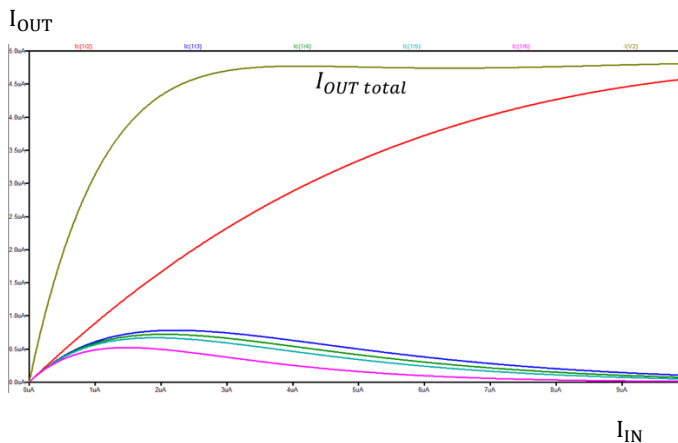


図 15 図 13 の出力電圧を 3V から 2V に変更した場合のシミュレーション結果
 (縦軸：1メモリ 0.5uA 横軸：1メモリ 1uA)
 Fig.15 Simulation results of the proposed circuit in Fig.13, in case that the circuit voltage is 2V.

図 14 では、総出力電流 I_{out_total} が、約 $4.7 \mu A$ 、図 15 では約 $4.7 \mu A$ であった。今回のシミュレーションで使用したトランジスタモデルでは、出力電圧に影響せず総出力電流は一定となる。

また MOS 永田電流ミラー回路を用いた基準電流源と同様に、電流源を抵抗に置き換え、図 16 の回路でシミュレーションを行った。図 17 に結果を示す。

今回のシミュレーションでは、5つのピークを用いて出力電流を一定としたが、ピークの数には制限されない。ピークの数や抵抗値は設計の自由度である。

7. まとめ

この論文では、MOS およびバイポーラ回路で、複数の永田電流ミラー回路を用いて、いくつかの異なるピークを持つ構成をとることで、電源電圧が大きく変動しても出力電

流は一定となる基準電流源の構成を提案した。提案回路は

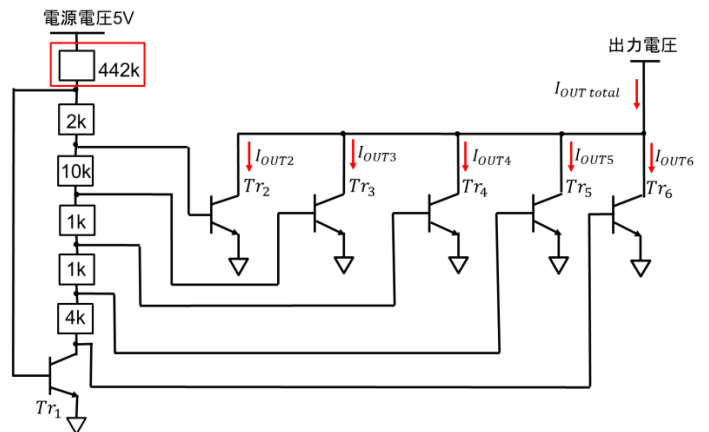


図 16 シミュレーション回路図
 Fig.16 Simulation circuit of the proposed current mirror.

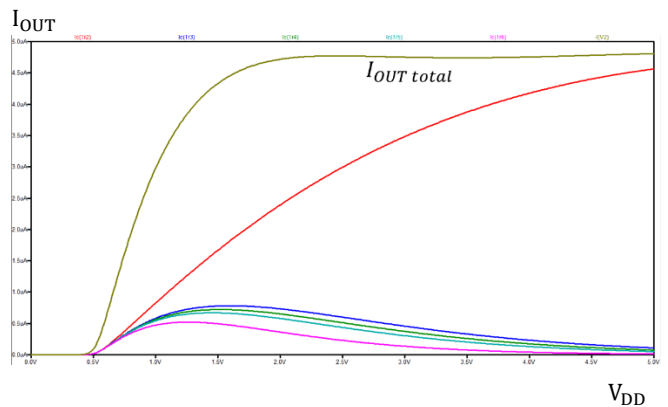


図 17 図 16 のシミュレーション結果
 (縦軸：1メモリ 0.5uA 横軸：1メモリ 0.5V)
 Fig.17 Simulation results of the proposed circuit in Fig.16.

簡単な構成で、小面積で実現可能である。回路の理論解析を行い、SPICE シミュレーションで効果を確認した。

謝辞：北見工業大学 谷本洋教授に同研究室での永田電流ミラー回路の卒業論文を送っていただき謝意を表します。

文 献

- (1) 特許広報 発明者 永田穰 出願日 昭和 41 年 (1966) 12 月 12 日
- (2) 志喜屋 孝倫 「MOS 永田電流源の改良」 北見工業大学 工学部 電気電子工学科 2003 年卒業論文
- (3) 真砂 秀基 「電源電圧に対する出力電流の変動を抑えた永田カレントミラーとその OPamp への応用」 北見工業大学 電気電子工学科 2001 年卒業論文
- (4) Zachary Zehner Nosker, "System and method for providing an input voltage invariant current source", US7436242B1, US Patent (Oct. 14, 2008).