

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-76951

(P2015-76951A)

(43) 公開日 平成27年4月20日(2015.4.20)

(51) Int.Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155

P

テーマコード(参考)

5H730

審査請求 未請求 請求項の数 4 O L (全 14 頁)

(21) 出願番号 特願2013-210919(P2013-210919)
 (22) 出願日 平成25年10月8日(2013.10.8)

(71) 出願人 303046277
 旭化成エレクトロニクス株式会社
 東京都千代田区神田神保町一丁目105番地
 (71) 出願人 504145364
 国立大学法人群馬大学
 群馬県前橋市荒牧町四丁目2番地
 (74) 代理人 110001243
 特許業務法人 谷・阿部特許事務所
 (72) 発明者 呉 ジュ
 群馬県桐生市天神町一丁目5番1号 国立
 大学法人群馬大学内
 (72) 発明者 山口 哲二
 宮城県仙台市青葉区一番町一丁目9番1号
 A K Mテクノロジー株式会社内
 最終頁に続く

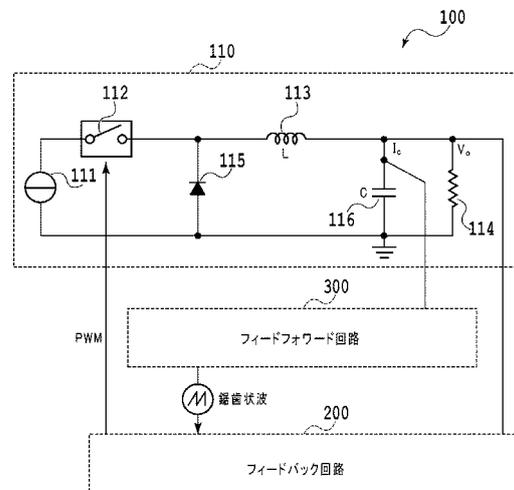
(54) 【発明の名称】 スイッチング電源装置の制御装置および電源システム

(57) 【要約】

【課題】スイッチング電源装置のフィードバック回路にフィードフォワード回路を追加し、負荷変動を検出し、パルス幅変調信号PWMのパルス幅変調をおこなう。

【解決手段】本発明のスイッチング電源装置の制御装置は、出力電圧をフィードバックしてパルス幅変調信号を生成するフィードバック回路と、直流電源に直列接続され、パルス幅変調信号に応じて駆動するスイッチング素子と、スイッチング素子の駆動に応じて、直流電源からの入力電圧が充電される単一のインダクタとを含み、制御装置は、単一のインダクタと直列接続された出力キャパシタの電流を異なる期間積分する2つの積分回路と、各積分回路の出力を比較して鋸歯状波信号を生成する鋸歯状波発生回路とを含み、フィードバック回路は、鋸歯状波信号と、出力電圧のフィードバック電圧とを比較してパルス幅変調信号のデューティを可変するように構成されていることを特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

スイッチング電源装置の制御装置であって、
前記スイッチング電源装置は、
出力電圧をフィードバックしてパルス幅変調信号を生成するフィードバック回路と、
直流電源に直列接続され、前記パルス幅変調信号に応じて駆動するスイッチング素子と

、
前記スイッチング素子の駆動に応じて、前記直流電源からの入力電圧が充電される単一のインダクタと、

を含み、

前記制御装置は、

前記単一のインダクタと直列接続された出力キャパシタの電流を異なる期間積分する 2 つの積分回路と、

前記各積分回路の出力を比較して鋸歯状波信号を生成する鋸歯状波発生回路と、

を含み、

前記フィードバック回路は、前記鋸歯状波信号と、前記出力電圧のフィードバック電圧とを比較して前記パルス幅変調信号のデューティ比を可変するように構成されていることを特徴とするスイッチング電源装置の制御装置。

【請求項 2】

前記 2 つの積分回路は、

前記出力キャパシタの電流を電圧信号に変換し、

前記変換された電圧信号に DC バイアスを加算し、

前記 DC バイアスが加算された電圧信号を、カレントミラー回路を介して積分キャパシタにチャージすることにより積分を行うことを特徴とする請求項 1 に記載のスイッチング電源装置の制御装置。

【請求項 3】

前記 2 つの積分回路の異なる積分期間は、前記鋸歯状波信号の 1 周期分の期間、及び、複数の周期にわたる期間であることを特徴とする請求項 1 又は 2 に記載のスイッチング電源装置の制御装置。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載のスイッチング電源装置の制御装置と、前記スイッチング電源装置とを備えたことを特徴とする電源システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチング電源装置の制御装置に関し、より詳細には、単一のインダクタを使用することにより PWM 制御を行うスイッチング電源装置の制御装置に関する。

【背景技術】

【0002】

携帯機器を含む電子機器の普及に伴い、電子機器への電源供給を行う電源装置への技術要求と市場規模が年々高まっている。このような状況下において、従来、インダクタを流れる電流に応じて、出力電圧の変動を抑えるようにしたスイッチング電源装置が知られている（特許文献 1、図 1 参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2005 - 51927 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

10

20

30

40

50

しかしながら、特許文献 1 に記載のスイッチング電源装置は、P W M 制御に応じた出力電圧を提供することができるものの、P W M 制御の高速応答を十分に行うことができないという問題があった。

【課題を解決するための手段】

【0005】

このような課題を解決するためのスイッチング電源装置の制御装置は、出力電圧をフィードバックしてパルス幅変調信号を生成するフィードバック回路と、直流電源に直列接続され、前記パルス幅変調信号に応じて駆動するスイッチング素子と、前記スイッチング素子の駆動に応じて、前記直流電源からの入力電圧が充電される単一のインダクタとを含み、前記制御装置は、前記単一のインダクタと直列接続された出力キャパシタの電流を異なる期間積分する 2 つの積分回路と、前記各積分回路の出力を比較して鋸歯状波信号を生成する鋸歯状波発生回路とを含み、前記フィードバック回路は、前記鋸歯状波信号と、前記出力電圧のフィードバック電圧とを比較して前記パルス幅変調信号のデューティ比を可変するように構成されている。

10

【0006】

ここで、前記 2 つの積分回路は、前記出力キャパシタの電流を電圧信号に変換し、前記変換された電圧信号に D C バイアスを加算し、前記 D C バイアスが加算された電圧信号を、カレントミラー回路を介して積分キャパシタにチャージすることにより積分を行うようにしてもよい。

【0007】

20

また、前記 2 つの積分回路の異なる積分期間は、前記鋸歯状波信号の 1 周期分の期間、及び、複数の周期にわたる期間としてもよい。

【0008】

また、このような課題を解決するための電源システムは、前記スイッチング電源装置の制御装置と、前記スイッチング電源装置とを備える。

【発明の効果】

【0009】

本発明によれば、過渡応答に優れた出力キャパシタに流れる電流を検出して鋸歯状波の振幅を制御するため、P W M 制御の高速応答を可能にする。

【図面の簡単な説明】

30

【0010】

【図 1】本発明の第 1 実施形態にかかるスイッチング電源装置を含むシステム全体の概略を示す構成図である。

【図 2】図 1 のフィードバック回路の構成例を示す図である

【図 3】図 1 のフィードフォワード回路の概略を示す概念図である。

【図 4】1 期間積分器の構成例を示す図である。

【図 5】n 期間積分器の構成例を示す図である。

【図 6】鋸波発生回路の構成例を示す図である。

【図 7】1 期間積分器のタイミングチャートを示す図である。

【図 8】n 期間積分器のタイミングチャートを示す図である。

40

【図 9】鋸歯状波発生回路と、フィードバック回路への入力及びパルス幅変調信号 P W M の出力のタイミングチャートを示す図である。

【図 10】第 2 実施形態にかかるスイッチング電源装置の構成を示す図である。

【発明を実施するための形態】

【0011】

[第 1 実施形態]

以下、図面を参照しながら本発明の第 1 実施形態について詳細に説明する。

【0012】

図 1 は、本発明の第 1 実施形態にかかるスイッチング電源装置 110 を含む電源システム（以下、単に「システム」という。）100 全体の概略例を示す図である。図 1 に示す

50

ように、システム 100 は、PWM 制御に応じた直流電圧 V_o を出力するスイッチング電源装置 110 と、スイッチング電源装置 110 の出力電圧 V_o をフィードバックしてパルス幅変調信号 PWM を生成するフィードバック回路 200 と、スイッチング電源装置 110 内の出力キャパシタ 116 の電流からの過渡応答分を利用して PWM 制御のための鋸歯状波のピーク値に反映させるフィードフォワード回路 (制御装置) 300 とを備える。

【0013】

スイッチング電源装置 110 は、直流電源 111 と、直流電源 111 の正極側に直列接続され、パルス幅変調信号 PWM に応じて駆動するスイッチング素子 112 と、スイッチング素子 112 に直列接続され、スイッチング素子 112 の駆動に応じて、直流電源 111 からの入力電圧が充電されるインダクタ 113 とを備える。また、スイッチング電源装置 110 は、インダクタ 113 に直列接続され、直流電源 111 から電源供給される負荷 114 と、インダクタ 113 に直列接続され、負荷電流変動時に負荷 114 に電力を供給する出力キャパシタ 116 とを備える。

10

【0014】

さらに、スイッチング電源装置 110 は、直流電源 111 と出力キャパシタ 116 にそれぞれ並列に接続されたダイオード 115 を備える。なお、負荷 114 と出力キャパシタ 116 の一端はともに接地される。

【0015】

スイッチング電源装置 110 は、単一インダクタ型単一出力の DC / DC 変換装置である。

20

【0016】

この実施形態のシステム 100 では、後述する鋸歯状波の 1 周期 (1 スwitching 期間) を基準として、PWM 制御が行うようになっている。

【0017】

フィードバック回路 200 は、スイッチング電源装置 110 の負荷 114 のインダクタ側から電圧を検出し、スイッチング素子 112 を制御するパルス幅変調信号 PWM を発生する。フィードフォワード回路 300 は、スイッチング電源装置 110 の出力キャパシタ 116 のインダクタ 113 側から電流を検出し、フィードフォワード回路に対し、検出した電流に基づく鋸歯状波を提供する。

【0018】

DC / DC 変換回路 110 のスイッチング素子 112 は、フィードバック回路 200 からのパルス幅変調信号 PWM のデューティ比に基づいて、スイッチングを行う。

30

【0019】

図 2 は、フィードバック回路 200 の構成例を示す図である。図 2 に示すように、フィードバック回路 200 は、スイッチング電源装置 110 の出力電圧と基準電圧 201 との差を増幅するエラーアンプ 202 からの出力 V_E と、フィードフォワード回路 300 からの鋸歯状波 V_{saw} とを比較してパルス幅変調信号 PWM を出力するコンパレータ 203 とを備える。

【0020】

スイッチング電源装置 110 からの出力電圧はエラーアンプ 202 に入力されて、基準電圧 V_{ref} からの差に対応する差信号がコンパレータ 203 に入力される。そして、フィードフォワード回路 300 からの鋸歯状波 V_{saw} とエラーアンプ 202 からの差信号 V_E とを比較することにより、パルス幅変調信号 PWM のパルス幅を変調する。

40

【0021】

ここで、コンパレータ 203 からは差信号 V_E が鋸歯状波 V_{saw} より大きい場合は HIGH が出力され、差信号 V_E が鋸歯状波 V_{saw} より小さい場合は LOW が出力される。スイッチング電源装置 110 のスイッチング素子 112 は、HIGH の信号により閉状態となり、LOW の信号により開状態となる。

【0022】

図 3 は、フィードフォワード回路 300 の構成例を示す図である。図 3 に示すように、

50

フィードフォワード回路300は、スイッチング電源装置110の出力キャパシタ116に流れる電流を検出し、電圧に変換するカレントセンサ310を備える。

【0023】

また、フィードフォワード回路300は、カレントセンサ310から出力した電圧を1のスイッチング期間で鋸歯状波制御信号 $V_{c.o.n}$ に変換する1期間積分器(第1の積分回路)400と、カレントセンサ310から出力した電圧を n スイッチング期間ごとに追跡し(n は2以上の整数)、制御値を補償する電圧信号 V を出力する n 期間積分器(第2の積分回路)500とを備える。

【0024】

さらに、フィードフォワード回路300は、1期間積分器400からの鋸歯状波制御信号 $V_{c.o.n}$ と、 n 期間積分器500からの電圧信号 V とを加算して制御信号 $V'_{c.o.n}$ を出力する加算器320と、加算器320からの信号を基に、パルス幅変調信号PWMを制御する鋸歯状波 V_{saw} を発生する鋸歯発生回路600とを備える。

【0025】

図4は、1期間積分器400の構成例を示す図である。図4に示すように、1期間積分器400は、カレントセンサ310からの電圧信号を V_{bias} (本実施形態において、例えば、5Vとする)のバイアスとともに出力する加算器410と、加算器410からの電圧を積分キャパシタ401にチャージさせるためのカレントミラー回路420とを備える。また、カレントミラー回路420の一方の出力(ゲート・ドレイン接続側)が負荷403に接続され、他方の出力が積分キャパシタ401に接続され、積分キャパシタ401は、スイッチング素子402と並列に接続される。さらに、1期間積分器400は、積分キャパシタ401にチャージされた電圧により鋸歯発生回路600を制御する信号を出力するためのサンプリングホルダ430を備える。

【0026】

サンプリングホルダ430は、積分キャパシタ401のチャージ電圧をバッファするOPアンプ431と、スイッチング素子432と、OPアンプ431からの電圧をチャージするサンプリングキャパシタ433と、サンプリングキャパシタ433の電圧をバッファするOPアンプ434とを備える。

【0027】

スイッチング素子402は、1スイッチング期間ごとにクロック信号CLK1が送信されることにより一時的に閉状態になるため、積分キャパシタ401のチャージ電圧は、1スイッチング期間ごとにリセットされる。またスイッチング素子432は、1スイッチング期間の終了時にクロック信号CLK1'が送信されることにより一時的に閉状態になるため、サンプリングキャパシタのチャージ電圧も、1スイッチング期間ごとにリセットされる。

【0028】

図5は、 n 期間積分器500を示す回路構成図である。図5に示すように、 n 期間積分器500は、カレントセンサ310からの電圧信号を V_{bias} のバイアスとともに出力する加算器510と、加算器510からの電圧を、各積分キャパシタ501-1~501-nにチャージするための多連出力型カレントミラー回路520とを備える。また、 n 期間積分器500のカレントミラー回路520の一方の出力(ゲート・ドレイン接続側)が負荷503に接続され、その他の出力が、それぞれ積分キャパシタ501-1~501-nに接続され、積分キャパシタ501-1~501-nには、スイッチング素子502-1~502-nが並列に接続される。さらに、 n 期間積分器500は、バッファ531-1~531-nを介して出力される積分キャパシタ501-1~501-nからの電圧により出力キャパシタ116のチャージバランスを判断するための比較信号 V_{SH} を出力するためのサンプリングホルダ530と、サンプリングホルダ530からの比較信号 V_{SH} としきい値を比較するコンパレータ540と、セクタ550を備える。

【0029】

スイッチング素子502-1は、 n スイッチング期間ごとにクロック信号CLK1が送

10

20

30

40

50

信されることにより一時的に閉状態になるため、積分キャパシタ501-1のチャージ電圧は、n期間ごとにリセットされる。スイッチング素子502-1へのクロック信号CLK1の送信から1スイッチング期間を経過した後、今度はスイッチング素子502-2にクロック信号CLK2が送信される。スイッチング素子502-2においてもnスイッチング期間ごとにクロック信号CLK2が送信され、積分キャパシタ501-2のチャージ電圧をn期間ごとにリセットする。同様に各スイッチング素子502-3~nについても同様にクロック信号を送信され、スイッチング素子502-nへのクロック信号の送信から1スイッチング期間後、再度スイッチング素子502-1にクロック信号を送信される。

【0030】

スイッチング素子532-1~532-nについても同様に、n期間のサイクルでクロック信号CLK1'~CLKn'が送信される。

【0031】

セレクタ550は、コンパレータ540の出力がHレベルのときに、正又は負の値の補償値Vを出力する。コンパレータ540の出力がLレベルのときに、補償値Vとして0を出力する。

【0032】

図6は、鋸歯状波発生回路600の構成例を示す図である。図6に示すように、鋸歯状波発生回路600は、電源601と、電源601に接続されたカレントミラー回路610とを備える。また、鋸歯発生回路600は、ドレインに鋸歯状波発生回路600のカレントミラー回路610の一方の出力(ゲート・ドレイン接続側)が接続され、ゲートが加算器320に接続されるトランジスタ602と、トランジスタ602に接続される抵抗605と、カレントミラー回路610の他方の出力に接続された鋸歯キャパシタ603とを備える。さらに、鋸歯発生回路600は、鋸歯キャパシタ603と並列に接続されたスイッチング素子604とを備える。

【0033】

図7は、1期間積分器400のタイミングチャートを示す図である。

【0034】

まず、出力キャパシタ116の電流 I_c が、カレントセンサ310により検出され、検出した電流 I_c が、電圧 V_{i_c} に変換される。次に、加算器410において、電圧 V_{i_c} を $V_{bias} = 5V$ のバイアスで送信するために、 V_{i_c} に5Vが加算される。加算された電圧 $V_{i_c} + 5V$ は、カレントミラー回路420を介して積分キャパシタ401にチャージされる。

【0035】

スイッチング素子402は、各スイッチング期間の開始時にクロック信号CLK1が送信され、この信号により一時的に閉状態になり、積分キャパシタ401にチャージした電流を放出し、リセットする(キャパシタの電位差がなくなる)。スイッチング素子402が開状態になると、電圧 $V_{i_c} + 5V$ が積分キャパシタ401にチャージされる。そして1スイッチング期間を経過すると、再度スイッチング素子402にクロック信号CLK1が送信され、再度閉状態になり、電圧V1が放出される。

【0036】

ここで、カレントミラーの伝送率を R_{cs} として設定し、 $R_1 = R_2 = R_3$ とすると、積分キャパシタにチャージされる電圧 V_I の1のスイッチング期間の終了時における電圧(ピーク電圧) V_{I_peak} は、

【0037】

【数1】

$$V_{I_peak} = \frac{1}{R_4 C_I} \int_0^{T_s} (R_{cs} I_c(t) + V_{bias}) dt$$

【0038】

10

20

30

40

50

となる。ここで T_s は、1のスイッチング期間である。

【0039】

サンプリングホルダ430は、スイッチング期間ごとのピーク電圧を、制御信号 V_{c_n} として出力する。

【0040】

積分キャパシタ401のチャージ電圧 V_I は、OPアンプ431によりバッファされる。ここで、スイッチング期間 T_s 末期にスイッチング素子432が閉状態になることにより、ピーク電圧 V_{I_peak} は、サンプリングキャパシタ433にチャージされる。サンプリングキャパシタ433のチャージ電圧となる V_{I_peak} は、OPアンプ434によりバッファされてスイッチング期間ごとに制御信号 V_{c_n} として出力される。

10

【0041】

このとき、図7に示すように、負荷114へ流れる電流が突然増えた場合、ピーク電圧 V_{I_peak} は小さくなる。これは、突然の負荷変動が生じた場合、インダクタ113に流れる電流は急には上昇せず、その代わりに出力キャパシタ116から負荷114に電流を供給するため、出力キャパシタ116に流れる電流 I_c の値が下降する。これにより、電圧 V_{i_c} が一時的に下降する。そのため、積分キャパシタ401の電圧 V_I も小さくなる。

【0042】

負荷変動の情報は、サンプリングホルダ430においてピーク電圧 V_{I_peak} として表現される。

20

【0043】

図8は、 n 期間積分器500のタイミングチャートを示す図である。

【0044】

図7に示すように、1期間積分器400において、積分は1スイッチング期間分しか行っていない。この積分回路は急激な負荷変動を感知することはできるが、チャージバランスは1期間分のみ考慮される。しかし過渡応答の間においては、チャージバランスは複数のスイッチング期間を考慮しなければならない。したがって、 n 期間において積分を行う n 期間積分器が必要になってくる。 n 期間積分器は急激な負荷変動を感知することはできないが、鋸歯状波信号の制御値を補償するのに使用され、過渡応答時に出力電圧を調整する。

30

【0045】

出力キャパシタ116の電流 I_c が、カレントセンサ310により検出され、検出した電流 I_c が、電圧 V_{i_c} に変換され、加算器410において、電圧 V_{i_c} を $V_{bias} = 5V$ のバイアスで送信するために、 V_{i_c} に5Vが加算されるのは、1期間積分器400と同様である。

【0046】

加算された電圧 $V_{i_c} + 5V$ は、カレントミラー回路520を介して積分キャパシタ501-1にチャージされる。ここで、スイッチング素子502-1は、各スイッチング期間の開始時にクロック信号CLK1が送信され、この信号により一時的に閉状態になり、積分キャパシタ501-1にチャージした電流を放出し、リセットする(キャパシタの電位差がなくなる)。

40

【0047】

スイッチング素子502-1には、 n スイッチング期間のサイクルでCLK1が送信されるため、 n スイッチング期間におけるチャージバランスを追跡することができる。

【0048】

n スイッチング期間の積分キャパシタ501-1へのチャージ電圧 V_{s_H} は、コンパレータ540においてしきい値(しきい値電圧 V_n)と比較される。しきい値電圧 V_n がチャージ電圧 V_{s_H} より大きい場合は、出力キャパシタ116のチャージバランスが電流放出に偏っているため、加算器320において、1期間積分器400からの出力電圧 V_{c_n} に補償電圧 V が加算され、電圧信号 V'_{c_n} として鋸歯発生回路600に送信され

50

る。

【0049】

一方で小さい値電圧 V_n がチャージ電圧 V_{SH} より小さい場合は、出力キャパシタ 116 のチャージバランスが均衡に近い状態であるため、出力電圧 $V_{c.o.n}$ に補償値 V は加算されず、 $V'_{c.o.n} = V_{c.o.n}$ として、鋸歯発生回路 600 に出力される。

【0050】

また、各スイッチング素子 502-1 ~ 502-n は 1 スwitching 期間ごとにクロック信号 CLK1 ~ CLKn が送信される。したがってスイッチング期間ごとに、n スwitching 期間前のチャージバランスを追跡して、補償値 $V_{c.o.n}$ を加算することが可能となる。

10

【0051】

なお、補償値 V は、負荷の電流が大きくなる場合は負の値であり、負荷の電流が小さくなる場合は正の値である。補償値 V の絶対値は動作条件により任意の値に設定することができ、負荷変動が大きくなるか小さくなるかは図示しない判定回路によって判定してもよい。

【0052】

図9は、鋸歯状波発生回路 600 と、フィードバック回路 200 への入力及びパルス幅変調信号 PWM の出力のタイミングチャートを示す図である。

【0053】

鋸歯状波発生回路 600 は、スイッチング素子 604 OFF の期間、電源 601 から鋸歯キャパシタ 603 に電流がチャージされる。電源 601 の電圧 V_{DD} は、トランジスタ 602 のゲートにかかる電圧 $V'_{c.o.n}$ によって調整されるため、鋸歯状波のピーク電圧（振幅）は電圧 $V'_{c.o.n}$ に比例した大きくなる。スイッチング素子が閉状態になると鋸歯キャパシタは放電され、電圧が 0 に戻る。その後、スイッチング素子 604 が開状態になると再び鋸歯キャパシタ 603 においてチャージが始まる。このようにして鋸歯発生回路 600 は鋸歯状波 V_{saw} を発生する。

20

【0054】

鋸歯状波の電圧信号 V_{saw} は、コンパレータ 203 の反転入力端子に入力される。また、負荷電圧 V_o と参照電源 V_{ref} との誤差信号 V_E は、コンパレータ 203 の非反転入力端子に入力される。ここで、 V_E が V_{saw} よりも大きい場合は、コンパレータ 203 は HIGH を出力し、 V_E が V_{saw} よりも低い場合は LOW を出力する。この出力がパルス幅変調信号 PWM となり、スイッチング素子 112 を制御する。HIGH によりスイッチング素子 112 は閉状態になり、直流電源 111 からインダクタ 113 を介して電流が負荷 114 に送られる。一方で LOW によりスイッチング素子 112 は開状態になり直流電源 111 からの電流の供給は停止する。

30

【0055】

このように、本実施形態のシステム 100 では、出力キャパシタ 116 の電流に応じて PWM 制御のための鋸歯状波のピーク値に反映させ、鋸歯状波の傾きを変える。ここで、PWM 周期は一定であるため、鋸歯状波の傾きが変わることにより、パルス幅変調信号 PWM のデューティ比を変更することができる。この場合、出力キャパシタ 116 は過渡応答性に優れるため、システム 100 における PWM 制御の高速応答が可能になる。

40

【0056】

本実施形態のシステム 100 では、負荷電流が大きくなると、出力キャパシタ 116 に流れる電流が減少するため、図7に示すように、 V_{I_peak} が低下するため、鋸歯状波発生回路 600 の制御電圧 $V'_{c.o.n}$ は下降する。鋸歯状波のピーク電圧（振幅）は電圧 $V'_{c.o.n}$ に比例した大きくなるため、このとき、鋸歯状波のピーク電圧（振幅）が小さくなり、鋸歯状波の傾きが小さくなる。

【0057】

また、本実施形態のシステム 100 では、負荷電流上昇により、鋸歯状波 V_{saw} の振幅が小さくなる、すなわち鋸歯状波の傾きが小さくなった場合、1 スwitching 期間にお

50

けるHIGHのデューティ比が大きくなり、その分スイッチング素子112の閉状態が長くなり、直流電源111から負荷114に電流がより長い時間供給される。

【0058】

ここで、 V_E の値も上昇するが、鋸歯状波 V_{saw} の振幅が小さくなるため、フィードバック回路のみを使用する場合よりもより長い時間HIGHを出力することができ、直流電源111から電流を供給する時間をより長くすることができる。さらに、フィードフォワード回路300は、出力キャパシタ116に流れる電流 I_c を検出するため、フィードバック回路が出力電圧 V_o の変化を検出するよりも早く電流の変化を検出することができ、鋸歯状波 V_{saw} の振幅もすばやく制御することができる。

【0059】

このように、短時間で負荷変動を検出し、さらにパルス幅変調信号PWMのデューティ比を制御することができるため、PWM制御の高速応答が可能になる。

【0060】

[第2実施形態]

本実施形態のスイッチング電源装置1010は、単一インダクタを使用することにより2つの出力を得るようにしたDC/DC変換装置とした点が第1実施形態と異なる。以下、この実施形態のスイッチング電源装置1010について説明する。

【0061】

図10は、第2実施形態にかかるスイッチング電源装置1010を含むシステム1000を示す構成図である。

【0062】

図10に示すように、スイッチング電源装置1010では、直流電源1011から出力される直流電流が2つの負荷1022、1032に供給され、単一インダクタを使用した二出力のDC/DC変換装置が実現される。

【0063】

図10において、システム1000は、図1に示したシステム100と同様に、直流電源1011が、スイッチング素子1012を介してインダクタ1013に接続されている。

【0064】

一方、図1に示すシステム100と異なり、システム1000は、インダクタ1013からの配線を分岐させ、第1の出力側(サブコンバータ1020)に出力キャパシタ1021と、負荷1022とを備える。また、システム1000は、第2の出力側(サブコンバータ1030)に出力キャパシタ1031と、負荷1032とを備える。

【0065】

インダクタ1013とサブコンバータ1030の間にはスイッチング素子1033が挿入され、スイッチング素子1033とスイッチング素子1012とにより各サブコンバータの出力電圧が制御される。

【0066】

また、システム1000は、システム100と同様にフィードバック回路1200及びフィードフォワード回路1300を備える。

【0067】

フィードバック回路1200は、サブコンバータ1020からの出力電圧 V_{out1} と参照電源 V_{ref1} との誤差 V_1 、及びサブコンバータ1030からの出力電圧 V_{out2} と参照電源 V_{ref2} との誤差 V_2 をコンパレータ1203で比較してSELスイッチ1205により選択して鋸歯状波と比較するためのコンパレータ1206に入力し、また、コンパレータ1203からの出力をフリップフロップ回路1204に入力し、フリップフロップ回路1204からの出力信号によりスイッチング素子1033を制御する点が、図1及び2に記載のフィードバック回路200と異なる。

【0068】

フィードフォワード回路1300は、サブコンバータ1020の出力キャパシタ102

10

20

30

40

50

1 に流れる電流 I_{c1} およびサブコンバータ 1030 の出力キャパシタ 1031 に流れる電流 I_{c2} を検出し、加算器 1301 において加算してカレントセンサ 1302 に入力する点を除いて、図 1 及び 3 に示したフィードフォワード回路 300 と同様である。

【0069】

このように構成することにより、このシステム 1000 でも、第 1 実施形態と同様に、PWM 制御の高速応答が実現できる。

【0070】

また、システム 1000 についても、フィードフォワード回路を介して鋸歯状波の振幅を制御することにより制御遅延を防止することができる。これにより、過渡応答を防止し、一方の負荷の負荷変動による他方の負荷への影響（クロスレギュレーション）の防止につながる。

10

【符号の説明】

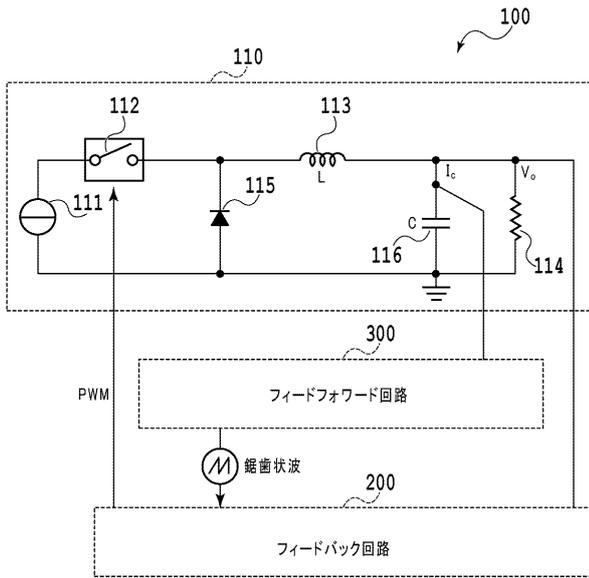
【0071】

- 100 電源システム
- 110 スイッチング電源装置
- 111 直流電源
- 112、402、502 - 1 ~ 502 - n スイッチング素子
- 113 インダクタ
- 114 負荷
- 116 出力キャパシタ
- 200 フィードバック回路
- 202、エラーアンプ
- 431、433、434 OPアンプ
- 203、540 コンパレータ
- 300 フィードフォワード回路
- 310 カレントセンサ
- 400 1 期間積分器
- 401、501 - 1 ~ 501 - n 積分キャパシタ
- 410 加算器
- 420、520 カレントミラー回路
- 500 n 期間積分器
- 600 鋸歯状波発生回路

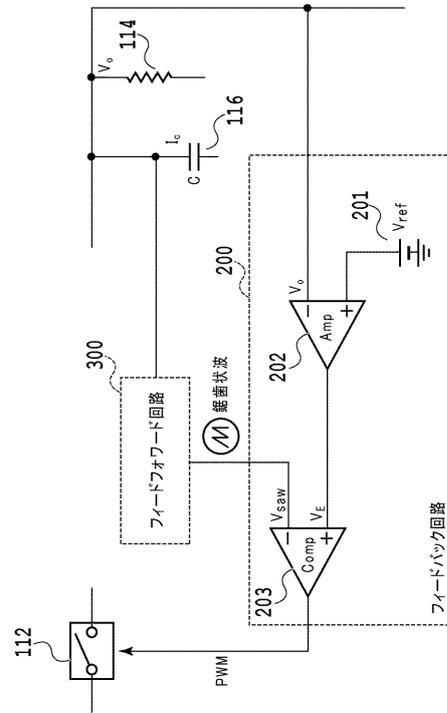
20

30

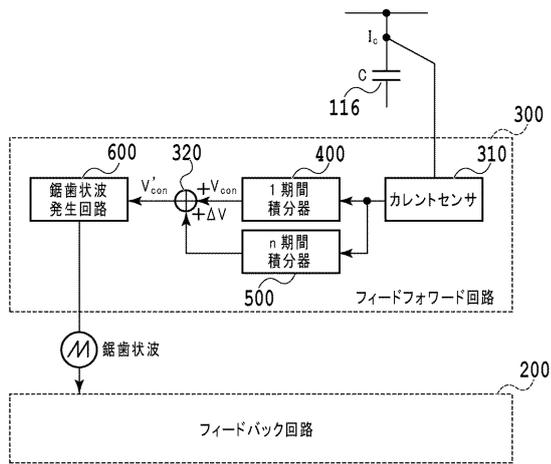
【図1】



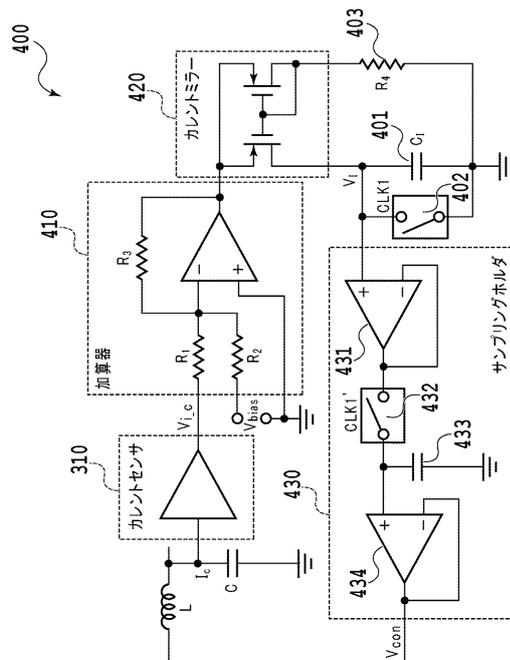
【図2】



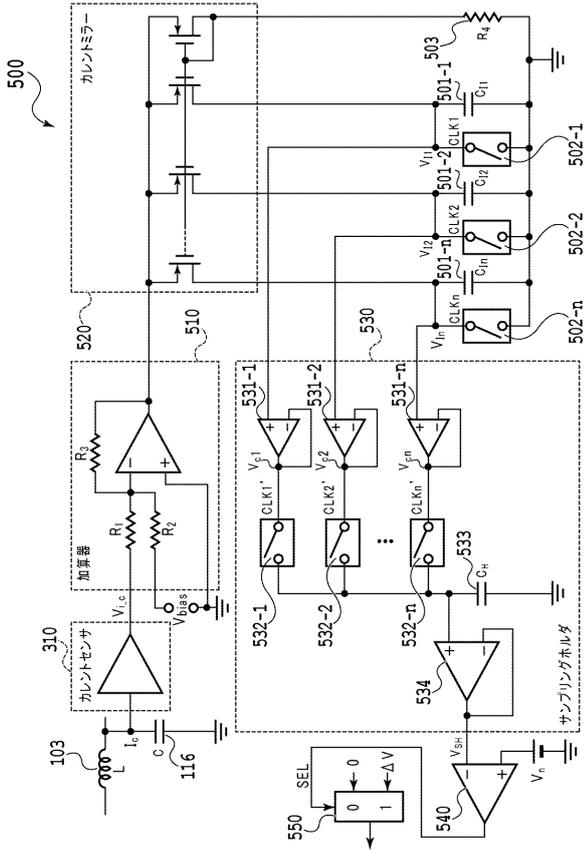
【図3】



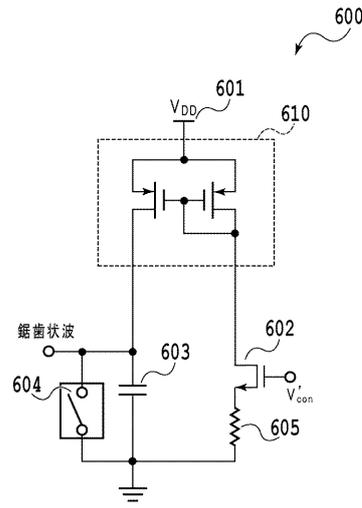
【図4】



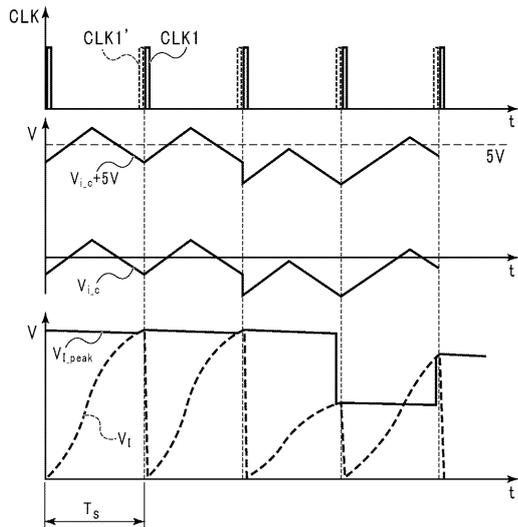
【図5】



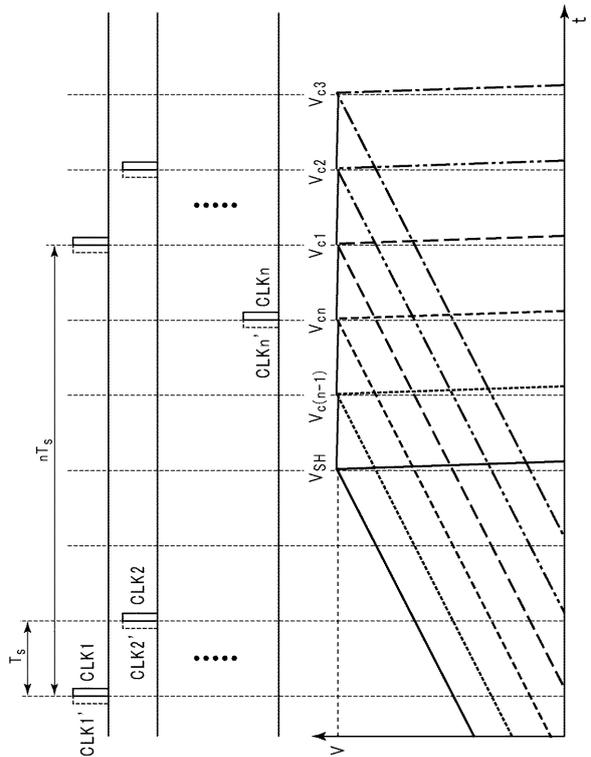
【図6】



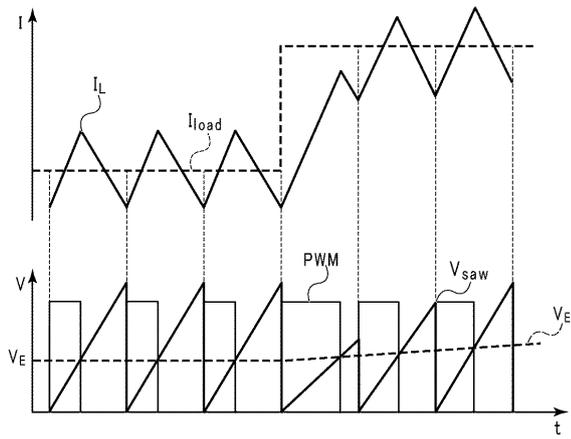
【図7】



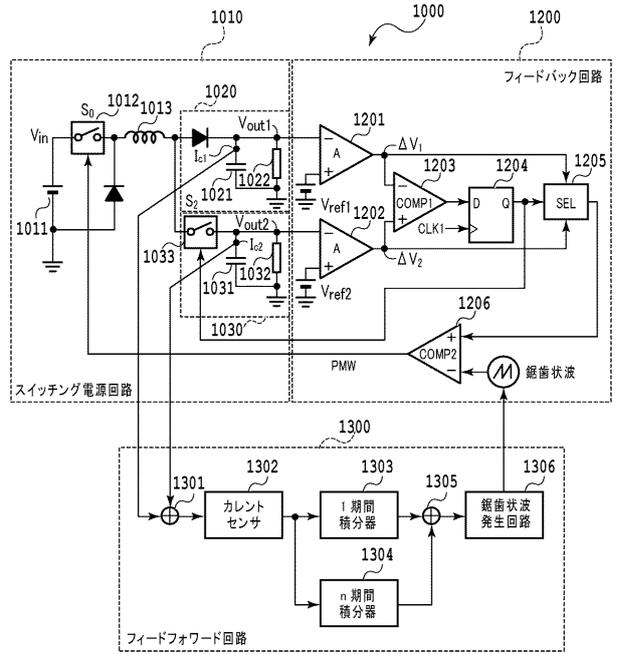
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 小林 春夫

群馬県桐生市天神町一丁目5番1号 国立大学法人群馬大学内

Fターム(参考) 5H730 AA04 AS01 AS05 BB13 BB57 FD01 FD51 FF02 FG05