

## 第28回 回路とシステムワークショップ

# インターフェーストラップと移動度 変動による, nチャネルMOSFETの 1/fノイズプロセスばらつきモデリング

群馬大学 大学院理工学府 電子情報部門  
客員教授 青木 均

# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# 現在の研究テーマ紹介

- デバイス・回路モデリング関連
  - － 学生と実施(企業による助成)
    - 信頼性モデリング  
[論文: JJAP, SSDMなど15件]
  - － 自身によるもの(企業による助成)
    - アクティブデバイスの自己発熱を含んだ、回路のサーマルモデリング  
[論文: IEEE Transactions on Electron Devices, IEEE Radio Frequency Integrated Circuits Symposiumなど5件]
- 技術経営(MOT)関連
  - － 自身によるもの(主に大学院講義)
    - 技術サービスビジネスにおける、長期契約を得るためのビジネスモデル研究
    - 企業から見た産学連携の意義と利益

# アウトライン

- 現在の研究テーマ紹介
- **本研究目的**
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# 本研究目的

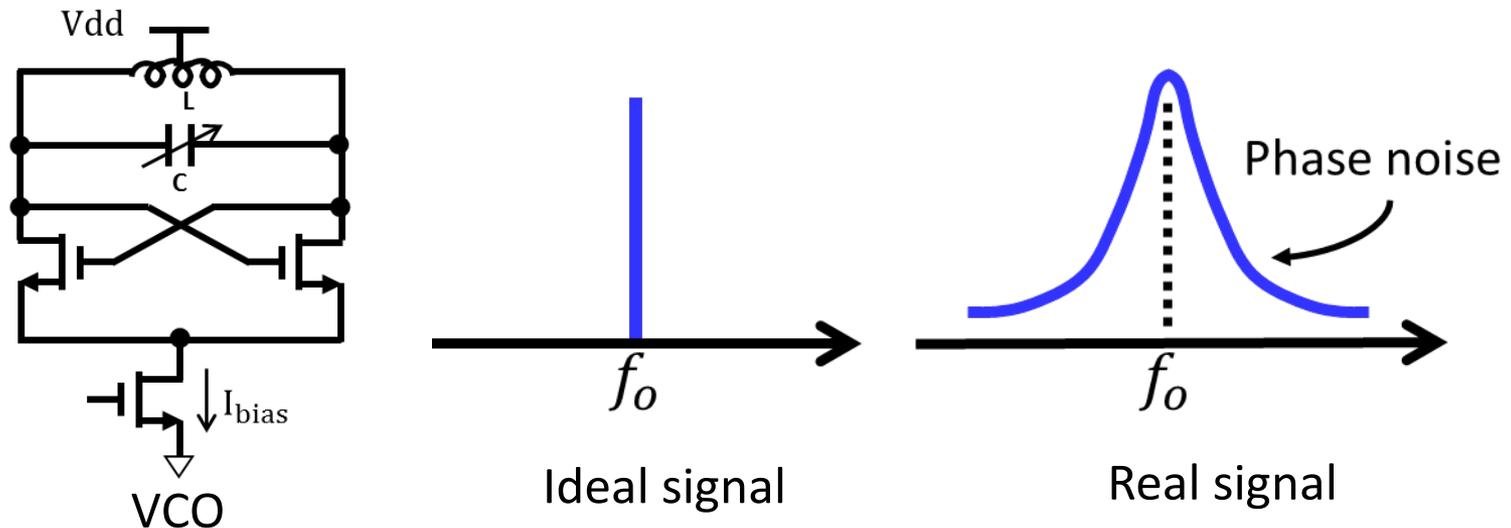
## MOSFET 1/fノイズの重要性

アナログ回路設計で重要な特性の1つ、発振回路(VCO)の位相ノイズ特性を劣化

### 1. MOSFET 1/fノイズモデルの改良

- 発生メカニズムの可視化
- プロセスばらつき
- ノイズの温度・経時劣化

### 2. アップコンバージョンにより、回路の位相雑音へ正確に反映



# アウトライン

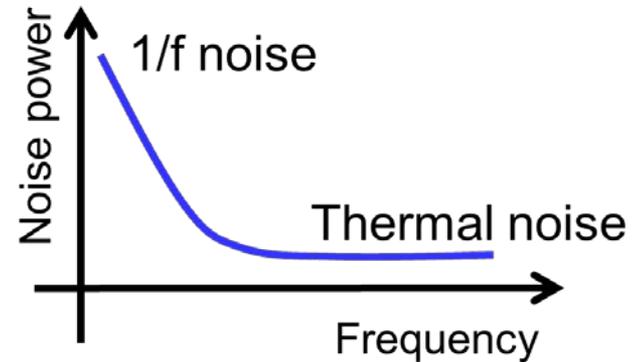
- 現在の研究テーマ紹介
- 本研究目的
- **研究背景**
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# 研究背景

- MOSFETでは1/fノイズとサーマルノイズが支配的

ノイズパワーが周波数に反比例

→1/fノイズについて検討



- 集積回路の微細化

製造ばらつき、ダイナミックレンジの低下、ノイズの増加

→アナログ回路設計の困難

新たな1/fノイズモデルを開発

SPICE3回路シミュレータに搭載・検証

# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- **研究の流れ**
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# 研究の流れ

◆ Hot Carrier Injection (HCI) NMOS劣化モデル

◆ 1/fノイズモデル開発

- 移動度変動による1/fノイズ発生
- インターフェースとラップ変動による1/fノイズ発生
- プロセスによるノイズばらつき

◆ HCIによるNMOS電流特性

温度・経時劣化測定

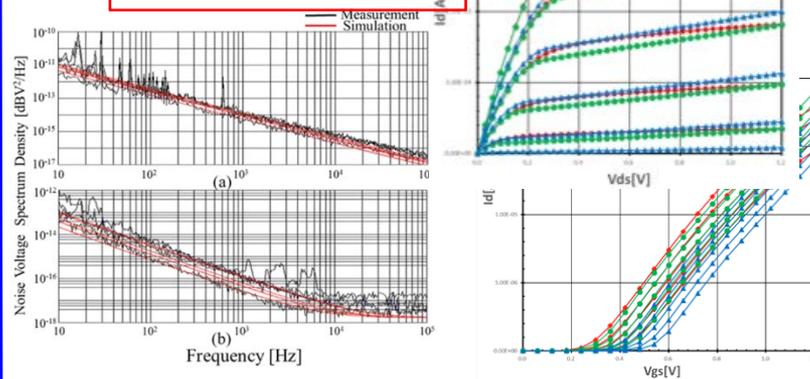
◆ HCIによるNMOS

1/fノイズ特性

温度・経時劣化測定

SPICE用劣化モデル  
生成・シミュレーションソフト  
ウェア

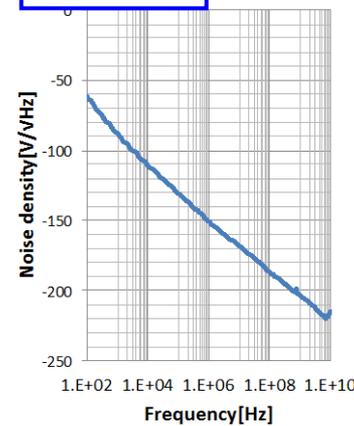
MDT-SPICE内蔵



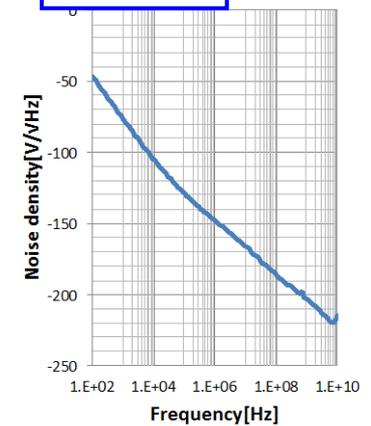
BSIM4モデルを改造

◆ 位相雑音劣化シミュレーションと測定

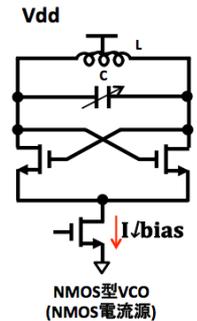
劣化前



劣化後



劣化SPICEモデル、  
ライブラリ化

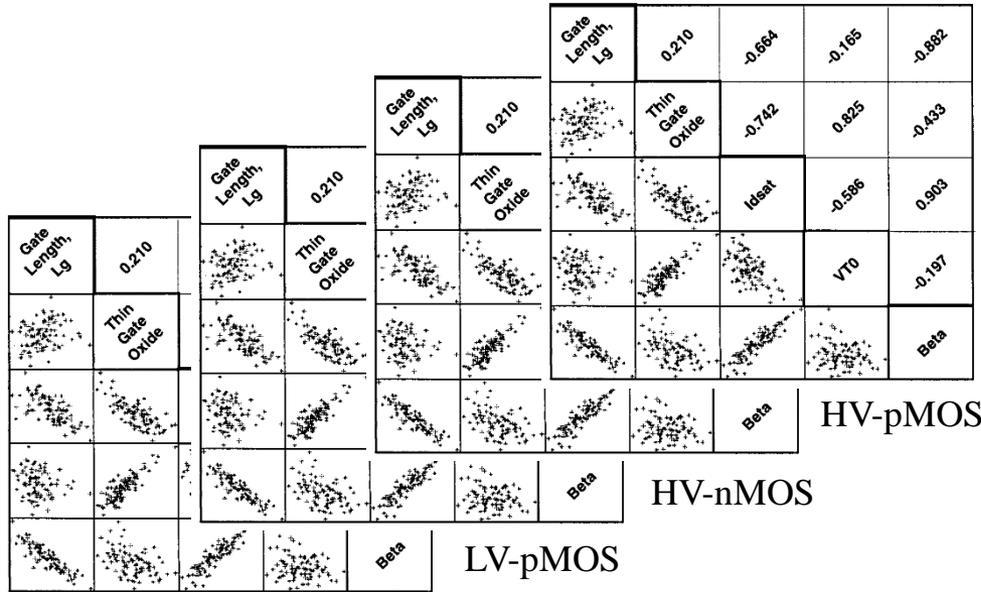


Voltage Controlled Oscillator (VCO) 等価回路  
(Cadence社 Spectre-RF)

# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# プロセス・ランダムばらつきモデリング



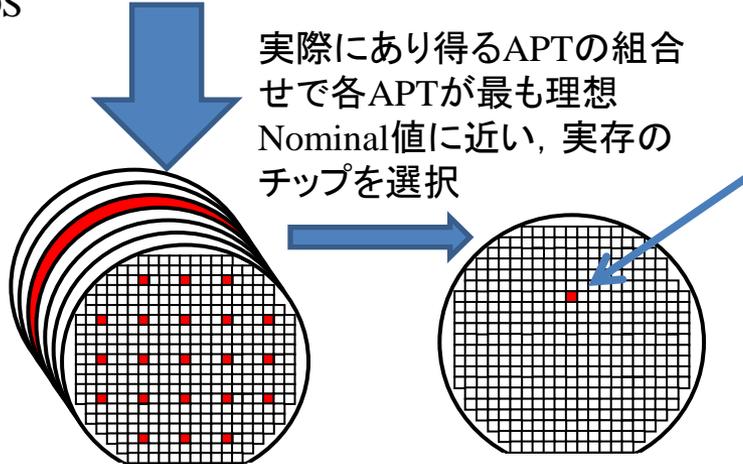
Robust PCA

支配的なコンポーネントにより  
支配的なAPTを非線形モデル化

Robust Regression

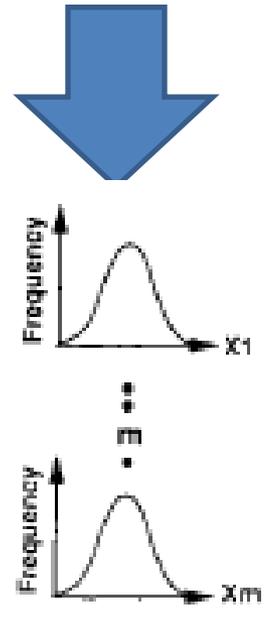
強相関のAPT同士を線形ひも付け

LV-nMOS

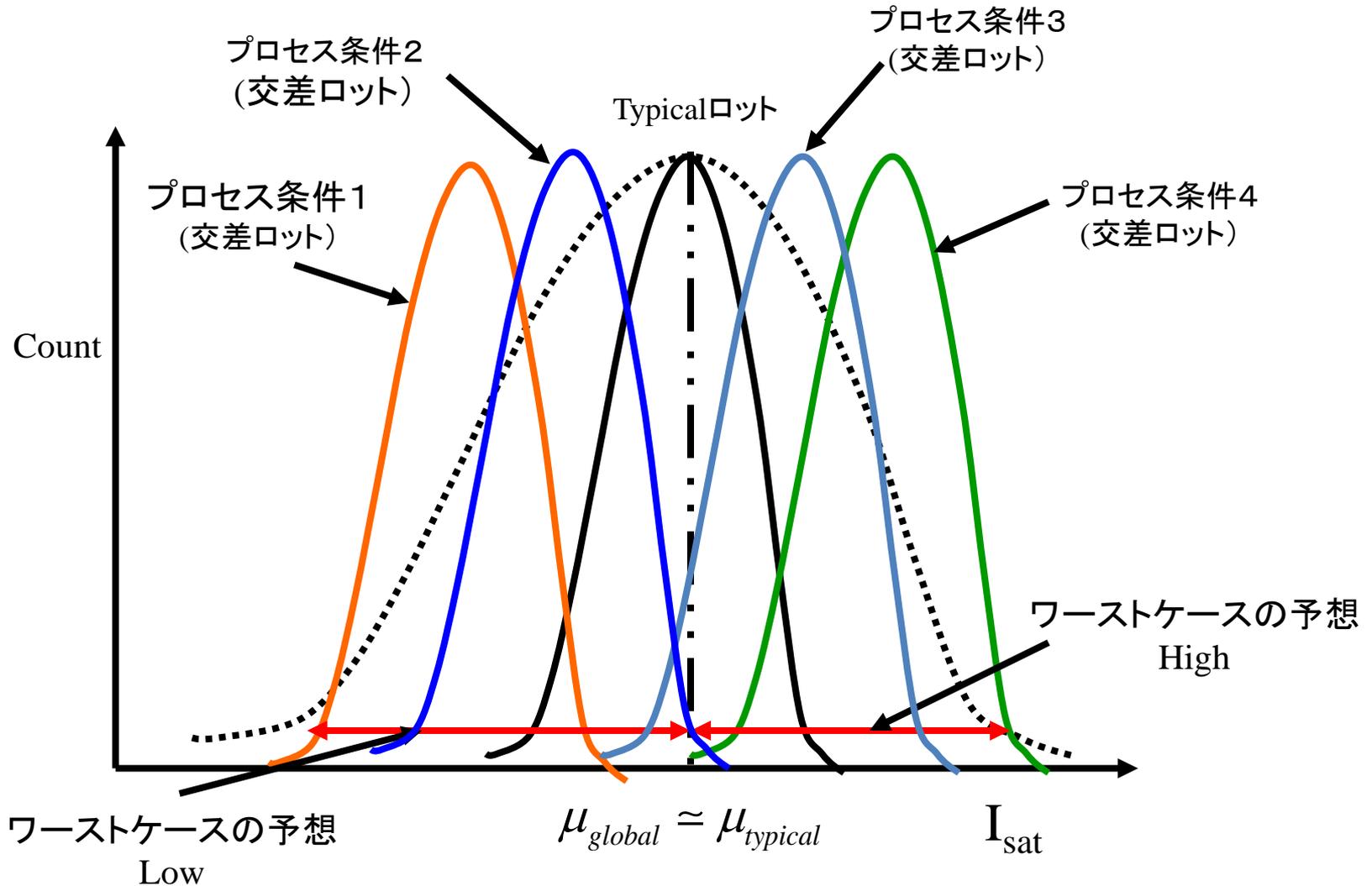


Nominalチップ

Cornerスペック



# ローカル分散とグローバル分散 ( $I_{sat}$ の例)



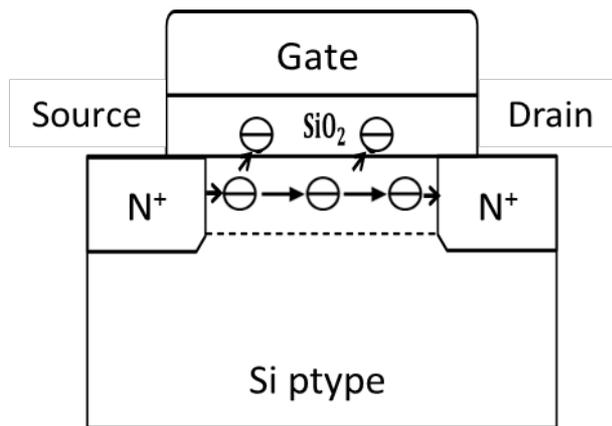
# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- **1/fノイズばらつきモデル導出**
- ドレイン電流の経時・温度劣化特性簡易モデリング
- 1/fノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

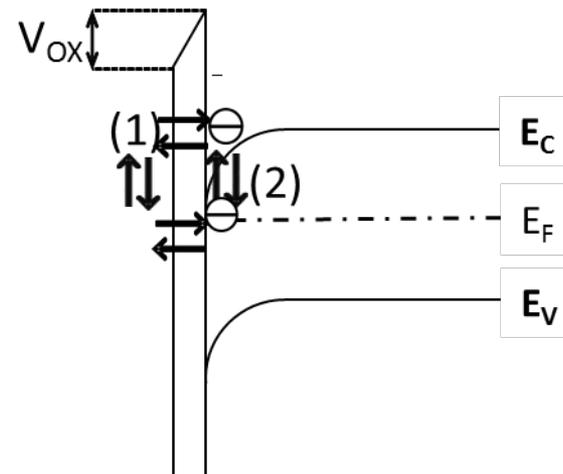
# 1/fノイズ発生原理(1)

- エネルギー準位の変動→トラップされる電子の数が変動

チャンネル中の電子が  
トラップされる



エネルギー準位

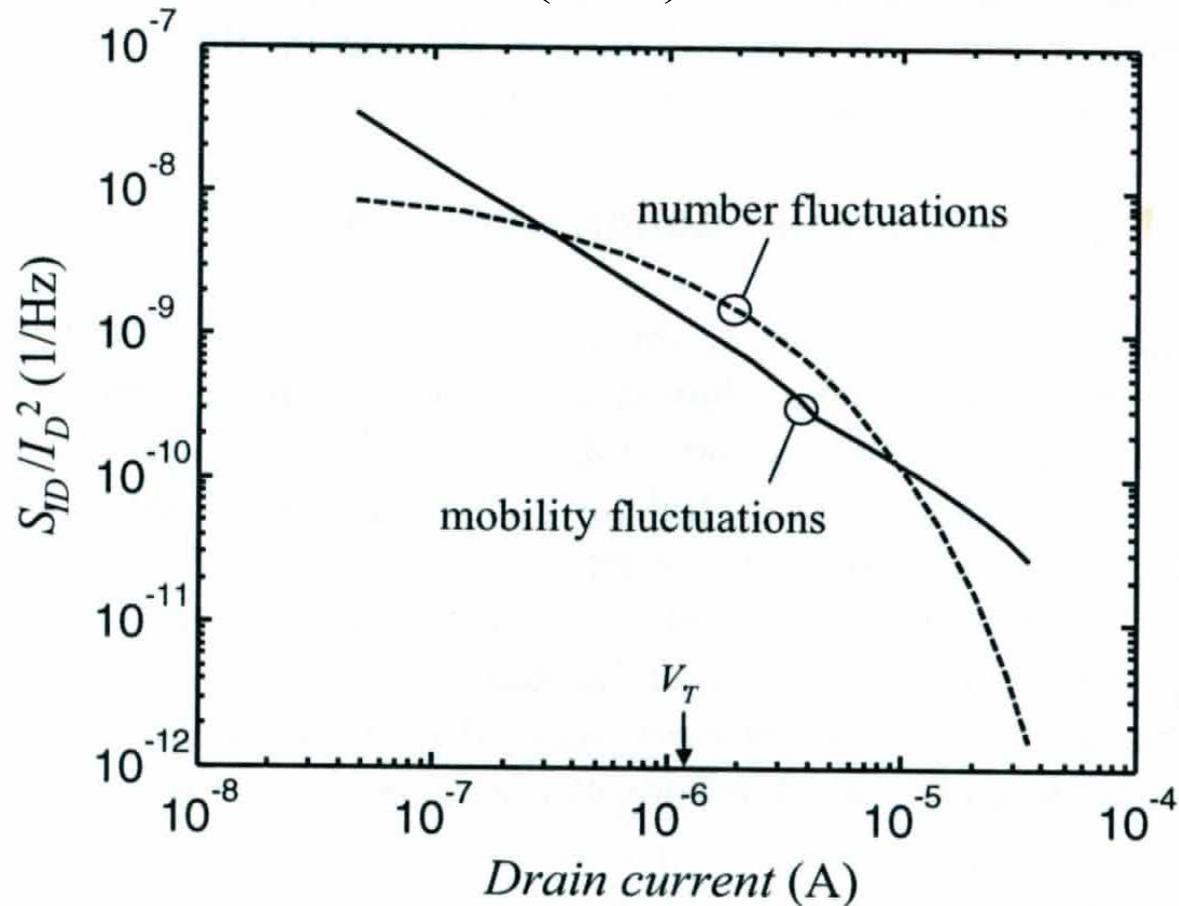


エネルギー準位による電子トラップ  
電子の変動によりノイズ発生

# 1/fノイズ発生原理(2)

- 移動度の変動→係数 $\alpha$ によりノイズが変動

$$\alpha_{meas} = \left( \frac{\mu_{meas}}{\mu_{latt}} \right)^2 \alpha_{latt}$$



# 2つの1/fノイズモデル

## ● McWortherのモデル

界面トラップによるエネルギー準位に基づき導出

$$S_{I_D}(f) = \frac{q^2 \cdot K \cdot T \cdot \lambda \cdot N_{it}}{C_{OX}^2 \cdot L_{eff} \cdot W_{eff} \cdot f^\gamma} \cdot \frac{I_D^2}{(V_{gs} - V_{th})^2}$$

## ● Hoogeのモデル

移動度の変動を考慮

$$S_{I_D} = \frac{\alpha_H \cdot \mu_{eff} \cdot 2KT \cdot I_D}{f \cdot L_{eff}^2}$$

$\alpha_H$ はPhonon Scattering(光子散乱)により生じる移動度の係数

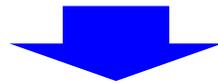
$\alpha_H$ がばらつくことで1/fノイズもばらつく

# 1/fノイズばらつきモデルの作成

## ● SPICE2タイプモデル

McWortherの1/fノイズ発生原理に基づいたモデル

$$S_{I_D}(f) = \frac{KF \cdot I_D^{AF}}{C_{OX} \cdot L_{eff}^2 \cdot f^{EF}}$$



- 1/fノイズのゲート依存性や、ばらつきが含まれていない
- ノイズ発生原理を直接パラメータに反映していない



- ✓ 1/fノイズモデル **Hoogeモデル**・**McWortherモデル**を取り込む
- ✓ プロセスばらつきシミュレーション出来るようにする

# 強反転領域から飽和領域

移動度変動を述べたHoogeモデルをSPICE2タイプモデルに追加

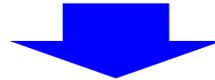
Hoogeの1/fノイズモデル

$$S_{I_D}(f) = \frac{\alpha_H \cdot \mu_{eff} \cdot 2kT \cdot I_{ds}}{fL^2}$$

SPICE2タイプモデル

$$S_{I_D}(f) = \frac{KF \cdot I_{ds}^{AF}}{C_{OX} L_{eff}^2 f^{EF}}$$

2式を比較



$$\alpha_H \cdot \mu_{eff} \cdot 2KT = \frac{KF}{C_{OX}}$$

理想的な1/fノイズとして $AF = EF = 1$

$$KF = C_{OX} \cdot \alpha_H \cdot \mu_{eff} \cdot 2KT$$

# 強反転領域から飽和領域

- $\alpha_H$ はゲート・ソース間の実効電圧に比例し減少



$$\alpha_H \propto e^{-(V_{gs}-V_{th})}$$

- 1/fノイズはプロセスばらつきを、Gaussian分布関数 $D$ を用いて表現



$$\alpha_H = (2 \cdot \alpha_{H_{nominal}} \cdot (D - 0.5) + KFN) \cdot e^{-(V_{gs}-V_{th})}$$



$$KF = C_{OX} \cdot \alpha_H \cdot \mu_{eff} \cdot 2kT \text{ に代入}$$

$$KF = C_{OX} \cdot \mu_{eff} \cdot 2kT \cdot (2 \cdot \alpha_{H_{nominal}} \cdot (D - 0.5) + KFN) \cdot e^{-(V_{gs}-V_{th})}$$

(移動度変動効果の $KF$ 置換)

# 強反転領域から飽和領域

SPICE2モデルに入れると群馬モデル完成  
ノイズを $V_{gs}$ の関係式で表現

$$S_{I_D}(f) = \frac{KF \cdot I_D^{AF}}{C_{OX} \cdot L_{eff}^2 \cdot f^{EF}}$$

$$KF = C_{OX} \cdot \mu_{eff} \cdot 2KT \cdot (2 \cdot \alpha_{H_{nominal}} \cdot (D - 0.5) + KFN) \cdot e^{-(V_{gs} - V_{th})}$$

# 弱反転領域

ドレイン電流は流れないが、非常に低いレベルの1/fノイズが発生

- 界面トラップ数の変化に伴うノイズ発生が支配的  
→ McWortherモデルを取り込む

McWortherの1/fノイズモデル

$$S_{I_D}(f) = \frac{q^2 \cdot K \cdot T \cdot \lambda \cdot N_{it}}{C_{OX}^2 \cdot L_{eff} \cdot W_{eff} \cdot f^\gamma} \cdot \frac{I_D^2}{(V_{gs} - V_{th})^2}$$

SPICE2タイプモデル

$$S_{I_D}(f) = \frac{KF \cdot I_D^{AF}}{C_{OX} \cdot L_{eff}^2 \cdot f^{EF}}$$

2式を比較

理想的な1/fノイズとして  $AF = EF = \gamma = 1$

$$KF = \frac{L_{eff}}{W_{eff}} \cdot \frac{q^2 \cdot K \cdot T \cdot \lambda \cdot I_D}{C_{OX} \cdot (V_{gs} - V_{th})^2} \cdot N_{it}$$

$N_{it}$  : 界面トラップ数の変化

# 強反転領域から飽和領域

SPICE2モデルに代入して、ノイズばらつきを  
 $V_{gs}$ の関係式で表現

$$S_{I_D}(f) = \frac{KF \cdot I_D^{AF}}{C_{OX} \cdot L_{eff}^2 \cdot f^{EF}}$$

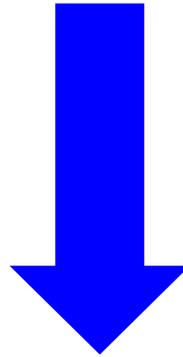
$$KF = \frac{L}{W} \cdot \frac{q^2 \cdot K \cdot T \cdot \lambda \cdot I_D^2}{C_{OX} \cdot (V_{GS} - V_{TH})^2} \cdot P_{HCL} \cdot t^{\frac{1}{1+nx}} \cdot D$$

# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- 1/fノイズばらつきモデル導出
- **ドレイン電流の経時・温度劣化特性簡易モデリング**
- 1/fノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# ドレイン電流の経時・温度劣化特性 簡易モデリング

- しきい値電圧の劣化
- 実効移動度の劣化



ドレイン電流劣化モデル

# N-MOSFETの劣化現象

- **HCI現象**

**(Hot Carrier Injection)**

高電界領域で電界加速により

チャネルが大きなエネルギーを得ることで

移動度劣化、しきい値電圧の上昇が起こる現象

より支配的であるHCI現象に着目

- **PBTI現象**

**(Positive Bias Temperature Instability)**

正の電圧ストレスを長時間かけて

しきい値電圧が上昇する現象

# N-MOSFETの劣化現象

- HCI現象

(Hot Carrier Injection)

高電界領域で電界加速により  
チャンネルが大きなエネルギーを得ることで  
移動度劣化、しきい値電圧の上昇が起こる現象

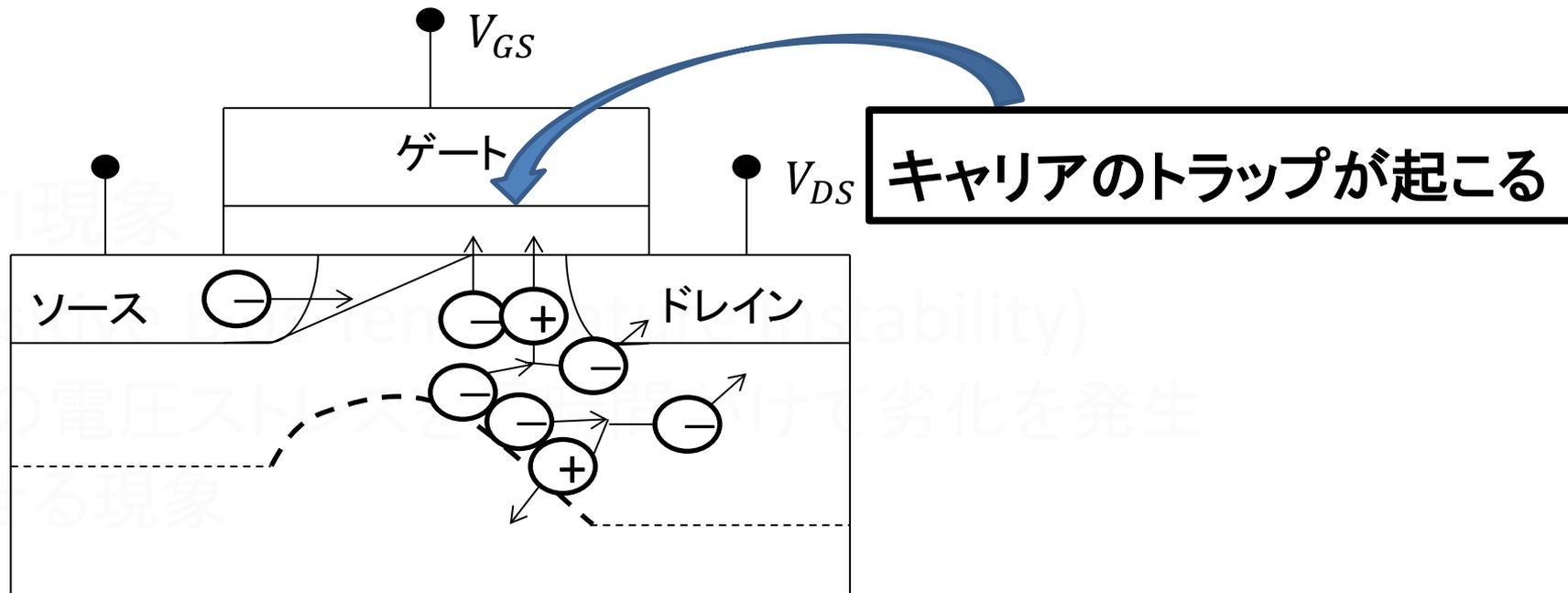


図1: ホットキャリア

# 基本とするモデル

2004年にKufluogluとAlamによって開発された  
**RDモデル**(Reaction-Diffusion model)を基に、  
BSIM4上で開発



ドレイン近傍で発生する  
**ホットキャリア効果のモデル化**が可能

水素拡散粒子の生成を方程式で  
表しているので**劣化を単純化**可能

# RDモデル

## 界面トラップ数

$$N_{H(0)} N_{it} \approx \frac{k_F}{k_R} N_0 \quad (1)$$

$N_{H(0)}$	界面における水素濃度の初期値
$N_{it}$	界面トラップ数
$k_F$	酸化物電界依存フォワード解離速度定数
$k_R$	アニーリング速度定数
$N_0$	Si-H結合の初期値

## チャネル/酸化膜界面での水素反応式

$$N_{H_x} = k_H N_H^{n_x} \quad (2)$$

$N_H$	体積あたりの水素粒子の濃度
$k_H$	反応定数
$n_x$	水素粒子あたりの水素原子数

## Si-H結合の数より界面トラップ数を算出可能

$$\begin{aligned} N_{it} &= \frac{\pi W}{2A_{tot}} n_x \int_0^{\sqrt{D_{Hxt}}} \left( N_{H_x(0)} \left[ r - \frac{r^2}{\sqrt{D_{Hxt}}} \right] \right) dr \\ &= N_{H_x(0)} \frac{\pi n_x}{12L} D_{Hxt} \quad (3) \end{aligned}$$

$D_{Hxt}$	$N_H$ の密度
$A_{tot}$	ゲート下の総面積
L	MOSFETの長さ
W	MOSFETの幅

# RDモデル→DC HCIモデル

(1),(2),(3)式を組み合わせると(4)式になる

$$N_{it} = \left( \frac{k_F N_0}{k_R} \right)^{\frac{n_x}{1+n_x}} \left( \frac{n_x \pi k_H}{12L} D_H \right)^{\frac{1}{1+n_x}} * t^{\frac{1}{1+n_x}} \quad (4)$$

- 界面トラップによる電圧依存特性はしきい値特性カーブのずれで表す

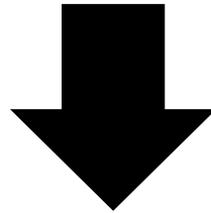
$$\Delta V_{th_{DEGRADATION}} = C_{HCI} \left( \frac{k_F N_0}{k_R} \right)^{\frac{n_x}{1+n_x}} \left( \frac{n_x \pi k_H}{12L} D_H \right)^{\frac{1}{1+n_x}} * t^{\frac{1}{1+n_x}} \quad (5)$$

$D_H$	水素原子の密度
$t$	時間
$C_{HCI}$	技術依存なパラメータ

# 開発したモデル

---

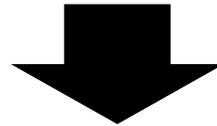
しきい値電圧のHCIによる  
ずれを移動度モデル式に代入



移動度劣化現象のモデル化  
BSIM4を改造

# 移動度モデル

しきい値パラメータを使用しているのは(1-7)式のみ



**MOBMOD=2**でモデルパラメータの抽出,最適化  
劣化のシミュレートを行う

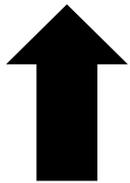
$$\mu_{\text{eff}} = \frac{U_0}{1 + (U_A + U_C * V_{b\text{seff}}) \left[ \frac{V_{g\text{steff}} + C_0 (V_{\text{TH0}} - V_{\text{FB}} - \phi_s)}{\text{TOXE}} \right]^{EU}} \quad (7)$$

U0	キャリア移動度	VFB	フラットバンド電圧
UA	移動度劣化の一次係数	$V_{g\text{steff}}$	$V_{gs} - V_{th}$ の実効値
UC	移動度劣化の基板効果係数	$V_{b\text{seff}}$	実効基板・ソース電圧
TOXE	電気ゲート酸化膜厚	$\phi_s$	表面電位
VTH0	ドレイン電圧がゼロにおけるしきい値電圧	$C_0$	定数でnMOSの場合2.0

# しきい値劣化のモデル式

BSIM4モデルのしきい値式に(5)式を加え  
直接しきい値が可変できる

$$\begin{aligned} V_{th} = & V_{TH0} + \Delta V_{th, body\_effect} - \Delta V_{th, charge\_sharing} - \Delta V_{th, DIBL} \\ & + \Delta V_{th, reverse\_short\_cannel} + \Delta V_{th, narrowwidth} \\ & + \Delta V_{th, small\_size} - \Delta V_{th, pocket\_implant} \\ & + \Delta V_{th\_DEGRADATION} \end{aligned} \quad (10)$$



$$\Delta V_{th\_DEGRADATION} = C_{HCI} \left( \frac{k_F N_0}{k_R} \right)^{\frac{n_x}{1+n_x}} \left( \frac{n_x \pi k_H}{12L} D_H \right)^{\frac{1}{1+n_x}} * t^{\frac{1}{1+n_x}} \quad (5)$$

# 200°C, 1,000時間後の $I_{ds}-V_{gs}$

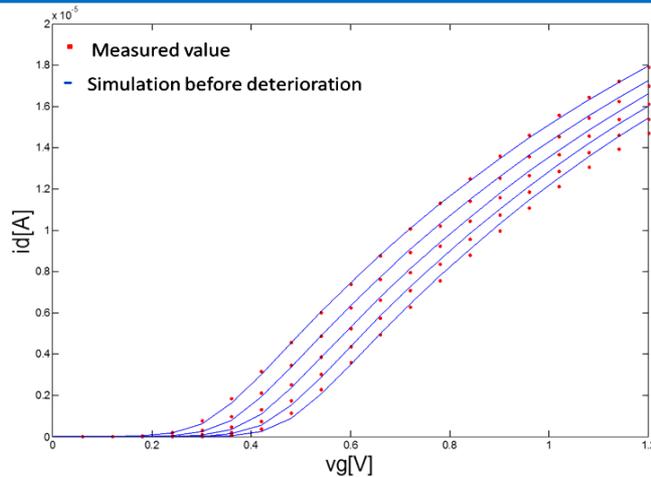


Fig. 1.  $I_{DS}$  vs.  $V_{DS}$  fresh n-MOSFET of Large  $L=10\mu\text{m}$ ,  $W=10\mu\text{m}$  ( $V_{DS} = 0.01$  V)

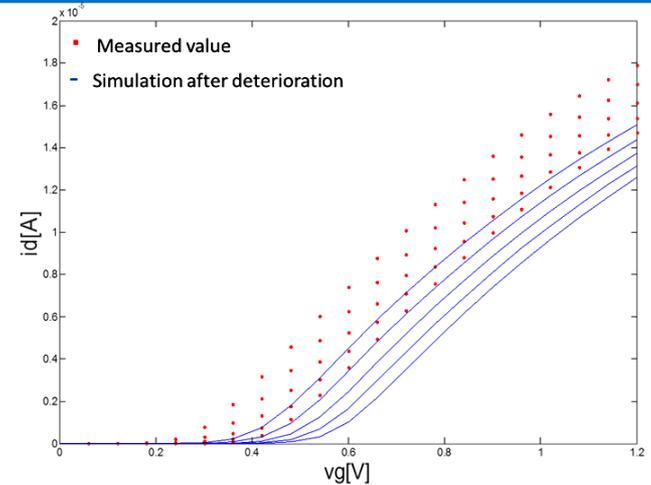


Fig. 2.  $I_{DS}$  vs.  $V_{DS}$  degraded n-MOSFET of Large ( $V_{DS} = 0.01$  V)

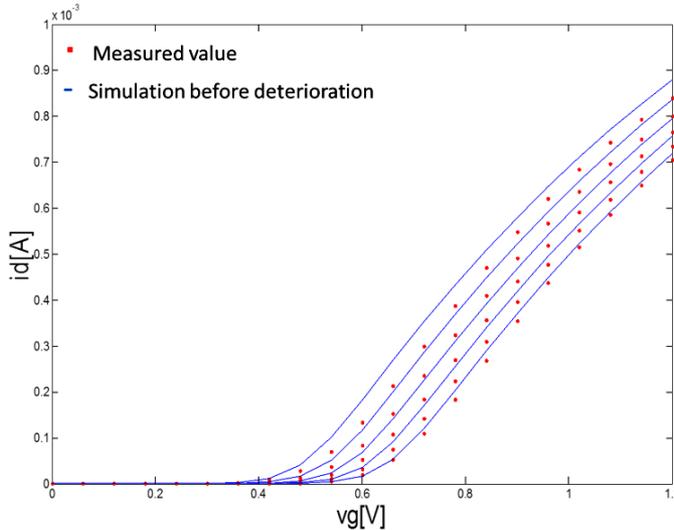


Fig. 3.  $I_{DS}$  vs.  $V_{DS}$  fresh n-MOSFET of Short  $L=0.1\mu\text{m}$ ,  $W=10\mu\text{m}$  ( $V_{BS} = 0.01$  V)

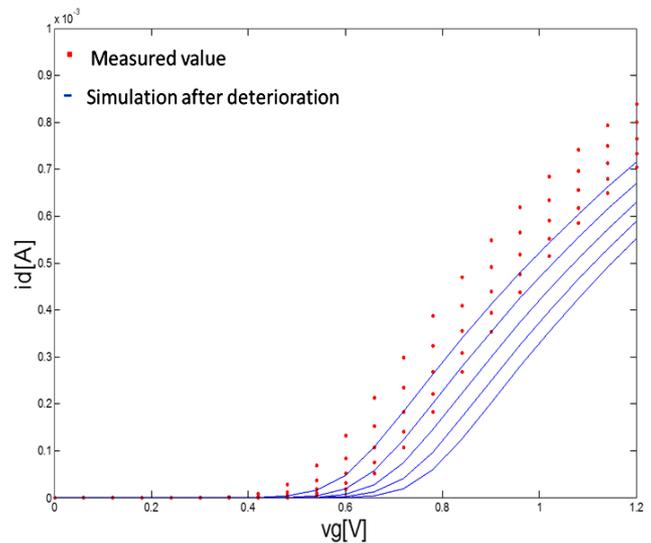


Fig. 4.  $I_{DS}$  vs.  $V_{DS}$  degraded n-MOSFET of Short ( $V_{BS} = 0.01$  V)

# 200°C, 1,000時間後の $I_{ds}-V_{ds}$

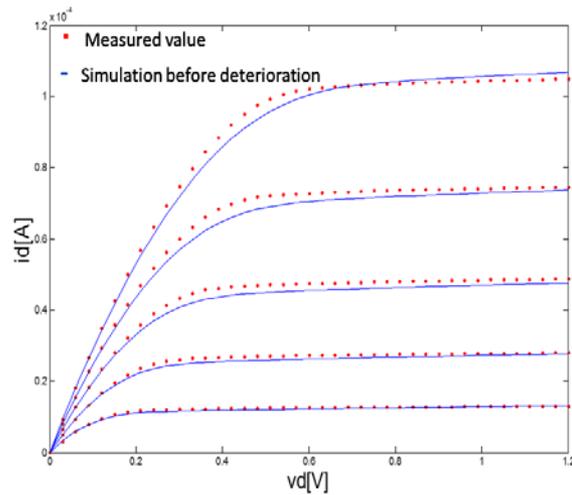


Fig.5.  $I_{DS}$  vs.  $V_{DS}$  fresh n-MOSFET of Large ( $V_{BS} = 0.0$  V)

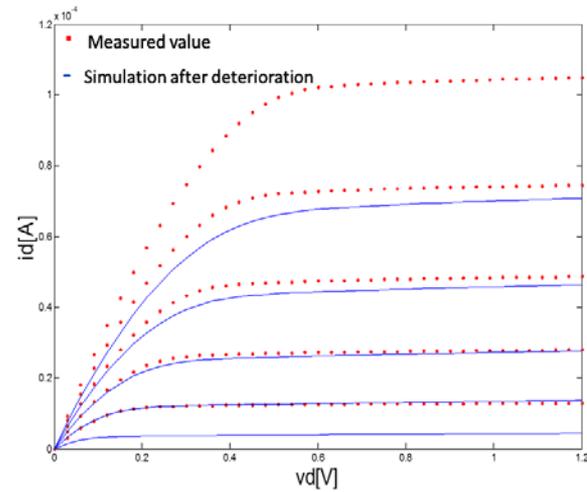


Fig.6.  $I_{DS}$  vs.  $V_{DS}$  degraded n-MOSFET of Large ( $V_{BS} = 0.0$  V)

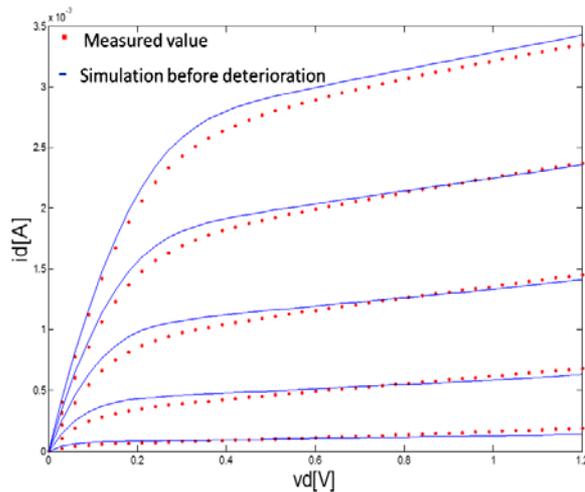


Fig.7.  $I_{DS}$  vs.  $V_{DS}$  fresh n-MOSFET of Short ( $V_{BS} = 0.0$  V)

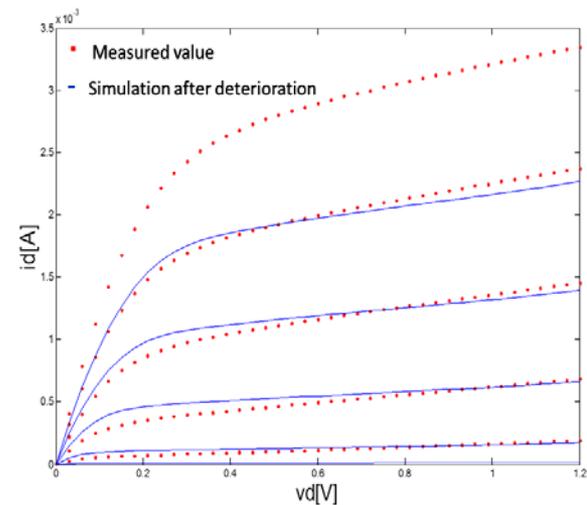


Fig.8.  $I_{DS}$  vs.  $V_{DS}$  degraded n-MOSFET of Short ( $V_{BS} = 0.0$  V)

# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# 1/fノイズ劣化モデルへの拡張

- 線形領域の1/fノイズモデル式

$$S_{I_D}(f) = \frac{KF \cdot I_D^{AF}}{C_{OX} \cdot L_{eff}^2 \cdot f^{EF}} \quad \text{Hoogeモデルを使用}$$

$$KF = C_{OX} \cdot \mu_{eff} \cdot 2 \cdot k \cdot T \cdot (2 \cdot ah \cdot df + KFN) \cdot D \cdot e^{-(V_{gs} - V_{th})}$$

**dfはプロセス分散から最適化**

- 弱反転領域の1/fノイズモデル式

$$S_{I_D}(f) = \frac{KF \cdot I_D^{AF}}{C_{OX} \cdot L_{eff}^2 \cdot f^{EF}} \quad \text{McWortherモデルを使用}$$

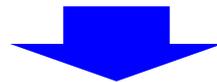
# 弱反転領域の劣化特性

$N_{it}$  : 界面トラップ数の変化

→ばらつきをGaussian分布関数 $D$ で表す

経時劣化 →MOSFETのストレス状態に依存する定数 $P_{HCL}$

$$N_{it} = P_{HCL} \cdot t^{\frac{1}{1+nx}}$$



$$KF = \frac{L}{W} \cdot \frac{q^2 \cdot K \cdot T \cdot \lambda \cdot I_D^2}{C_{OX} \cdot (V_{GS} - V_{TH})^2} \cdot \underbrace{P_{HCL} \cdot t^{\frac{1}{1+nx}}}_{N_{it}} \cdot D$$

➤  $N_{it}$  : しきい値電圧にも影響

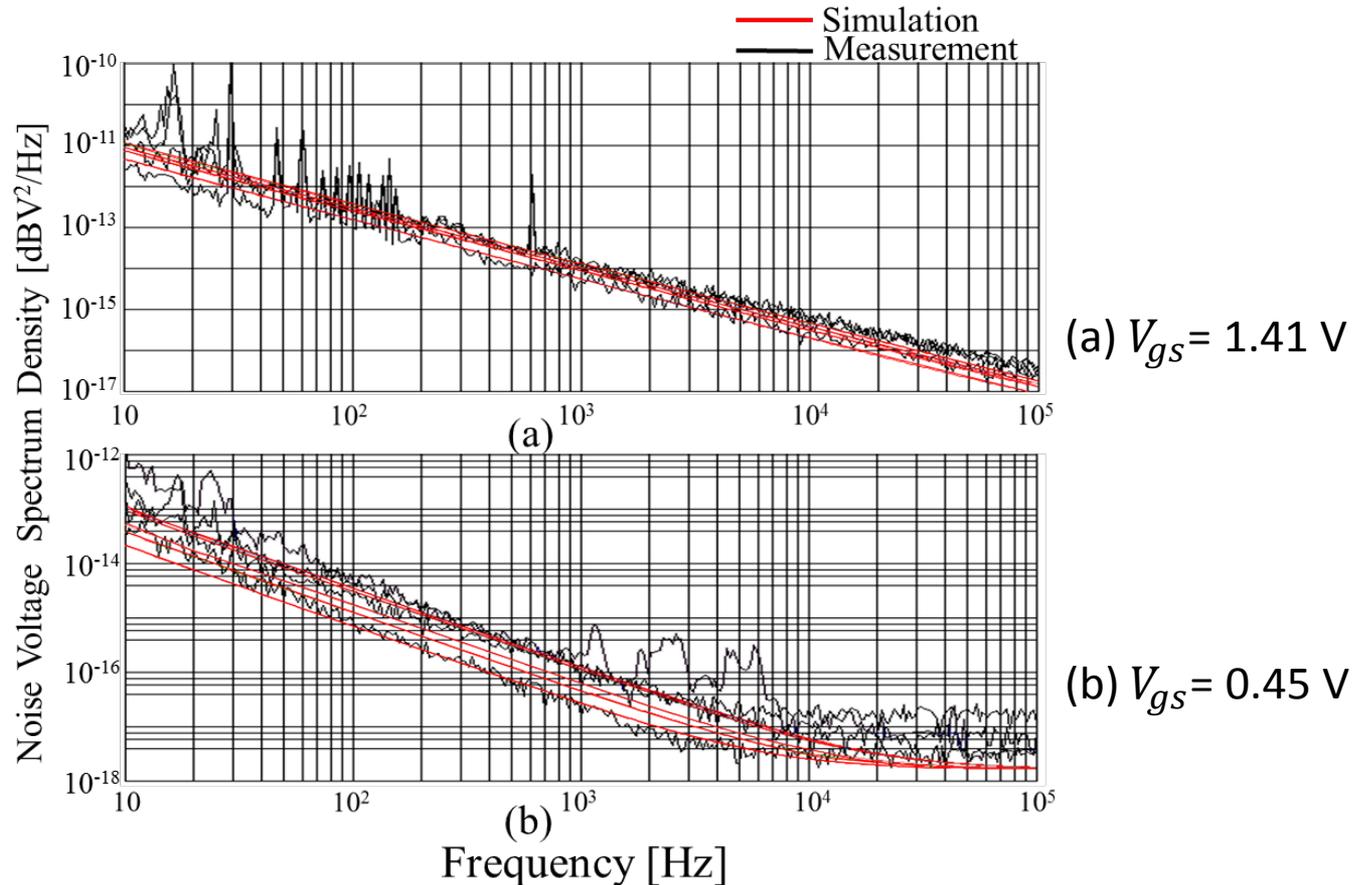
$$\Delta V_{TH} = A_{HCL} \cdot t^{\frac{1}{1+nx}}$$

$A_{HCL}$  はMOSFETのストレスによるしきい値電圧変化の定数

$V_{TH}$  が劣化 →  $V_{TH} + \Delta V_{TH}$

# 1/fノイズ測定とシミュレーション

## 強反転領域から飽和領域



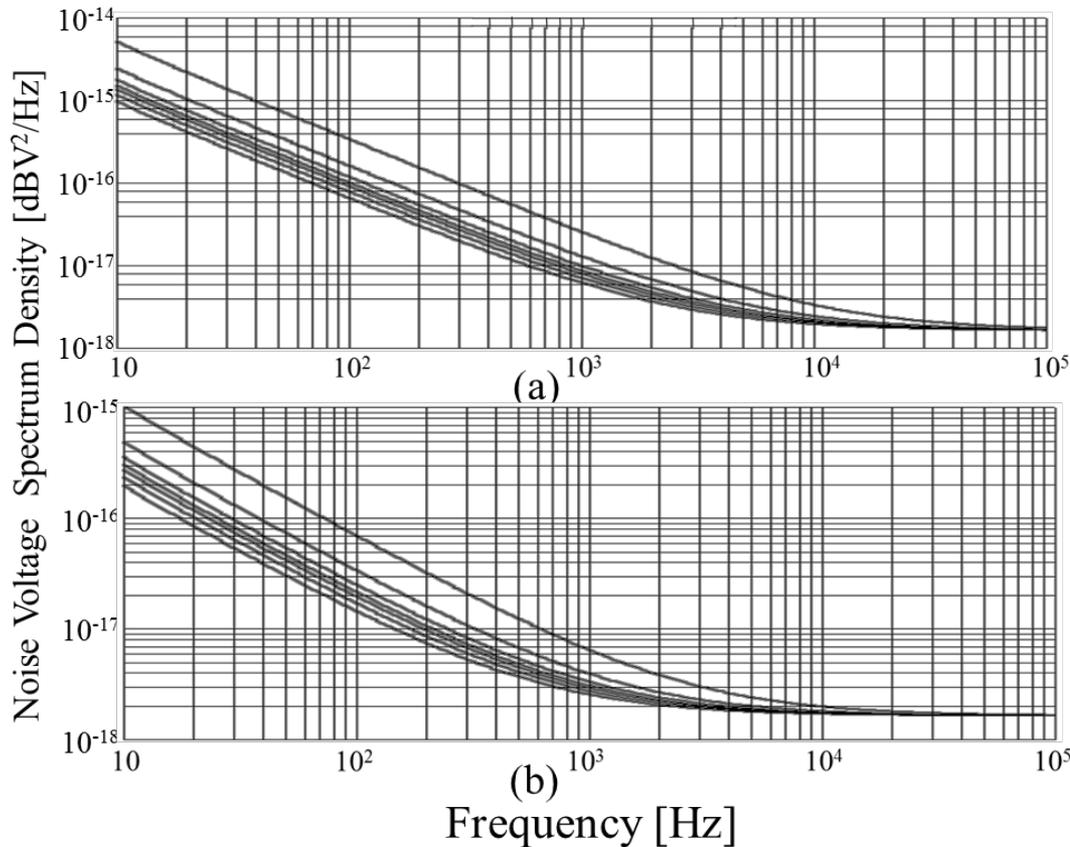
チャンネル長90 nm、チャンネル幅10 $\mu\text{m}$ のnMOSFET

$V_{DS} = 1.0 \text{ V}$ ,  $AF = 0.3$ ,  $EF = 1.45$ ,  $KF = 2.0 \times 10^{-3}$ ,  $\alpha_H = 8.0 \times 10^{-4}$ ,  $KFN = 4.0 \times 10^{-3}$

# 1/fノイズシミュレーション

## 弱反転領域

ノイズレベルが非常に低いため測定は不可能



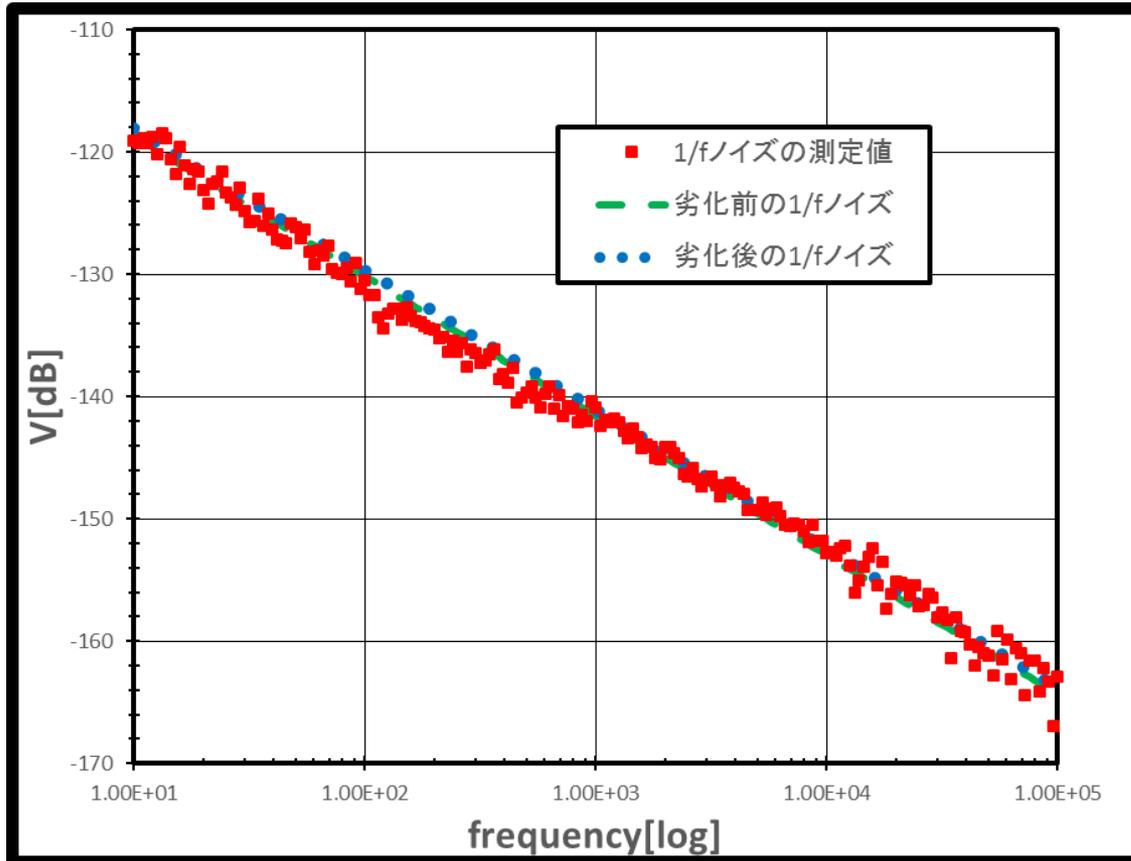
チャンネル長90 nm、チャンネル幅10 $\mu$ mのnMOSFET

$V_{DS}=1.0$  V,  $V_{GS} = 0.1$  V,  $AF = 0.3$ ,  $EF = 1.45$ ,  $KF = 2.0 \times 10^{-3}$

# 劣化前後のドレイン出力 ノイズ電圧密度シミュレーション

劣化後は室温300.15 K, 1,000時間後

$$S_{ID} = \frac{C_{OX} \cdot \mu_{eff} \cdot 2 \cdot k \cdot T \cdot \alpha_{H_{nominal}} \cdot D \cdot e^{-(V_{gs} - V_{th})} \cdot I_{ds}^{AF}}{C_{OX} L_{eff}^2 f^{EF}}$$



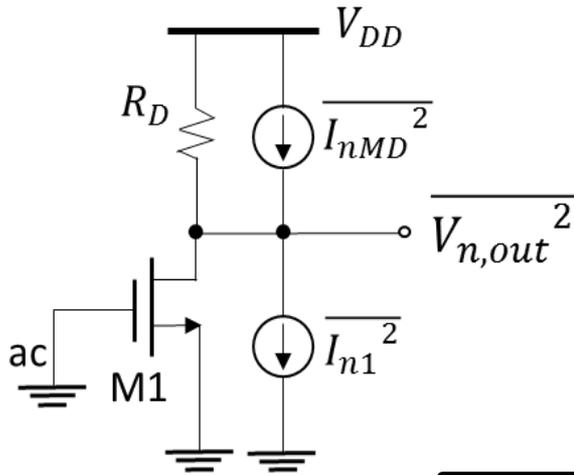
$$V_{th} \uparrow \rightarrow I_{ds} \downarrow \rightarrow S_{id} \downarrow$$

$$\alpha_{H_{normal}} \uparrow \rightarrow S_{id} \uparrow$$

打ち消し合うため

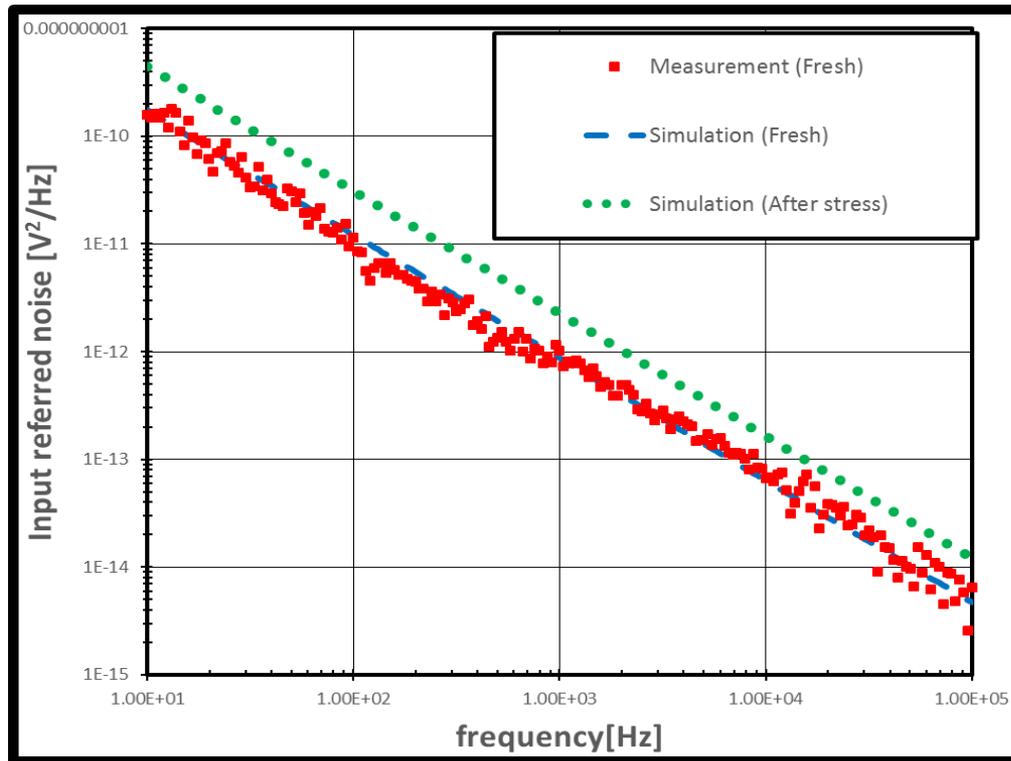
ドレイン出力1/fノイズ電圧密度特性

# 入力換算ノイズへの変換



$$\overline{V_{n,in}^2} = \frac{\overline{V_{n,out}^2}}{A_v^2} = \frac{\overline{V_{n,out}^2}}{g_m^2 R_D^2}$$

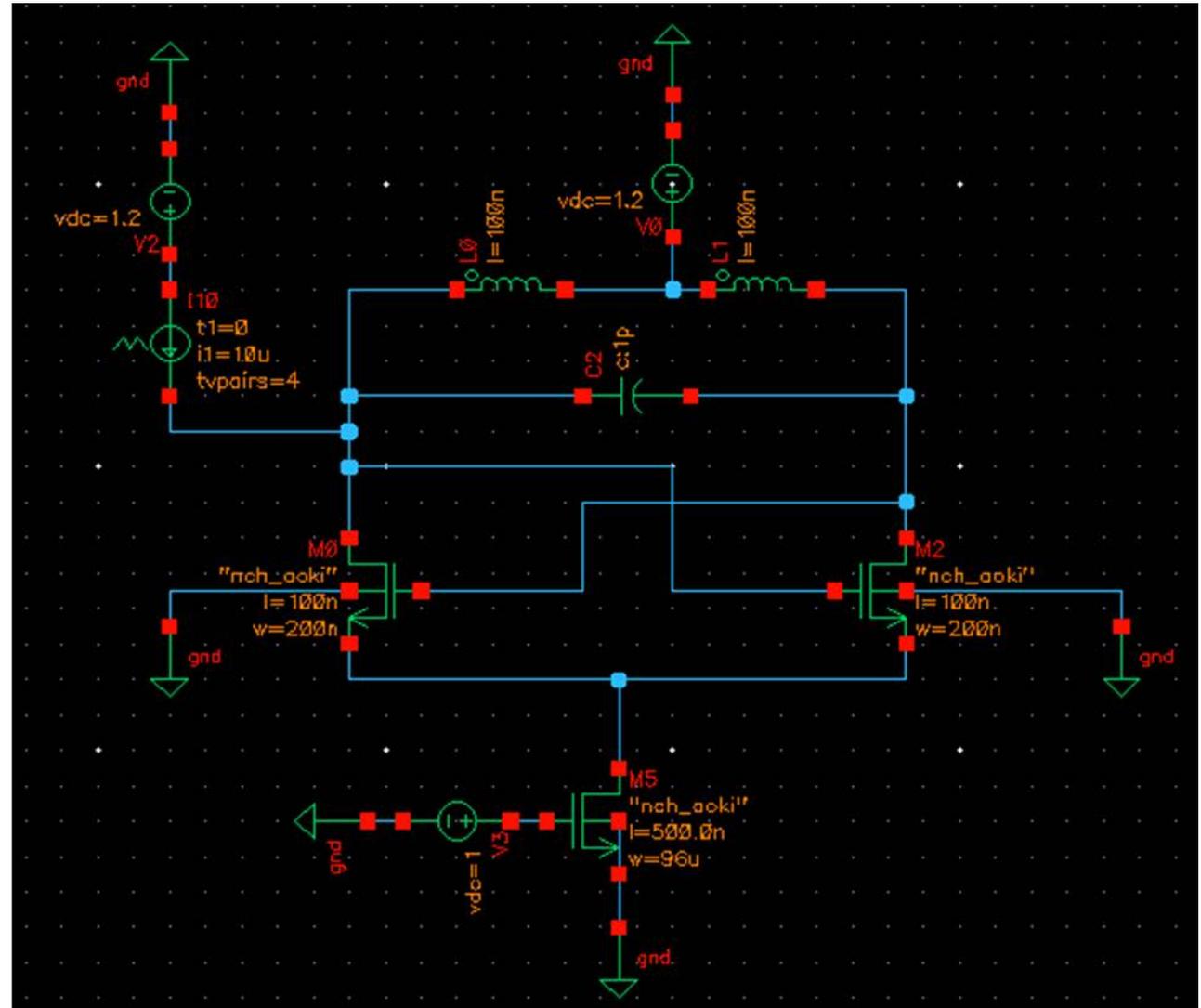
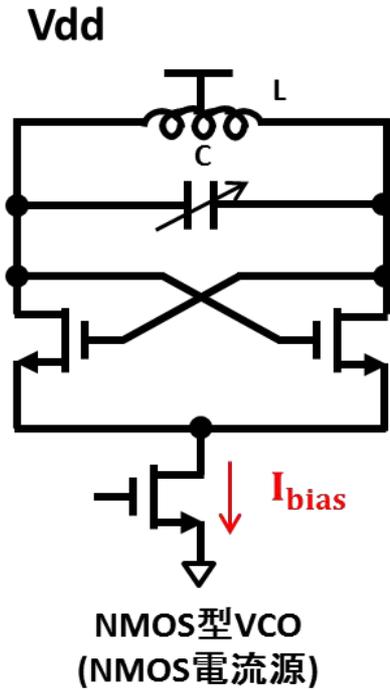
$g_m$ はDC  $I_{ds}-V_{gs}$ 測定から算出



# アウトライン

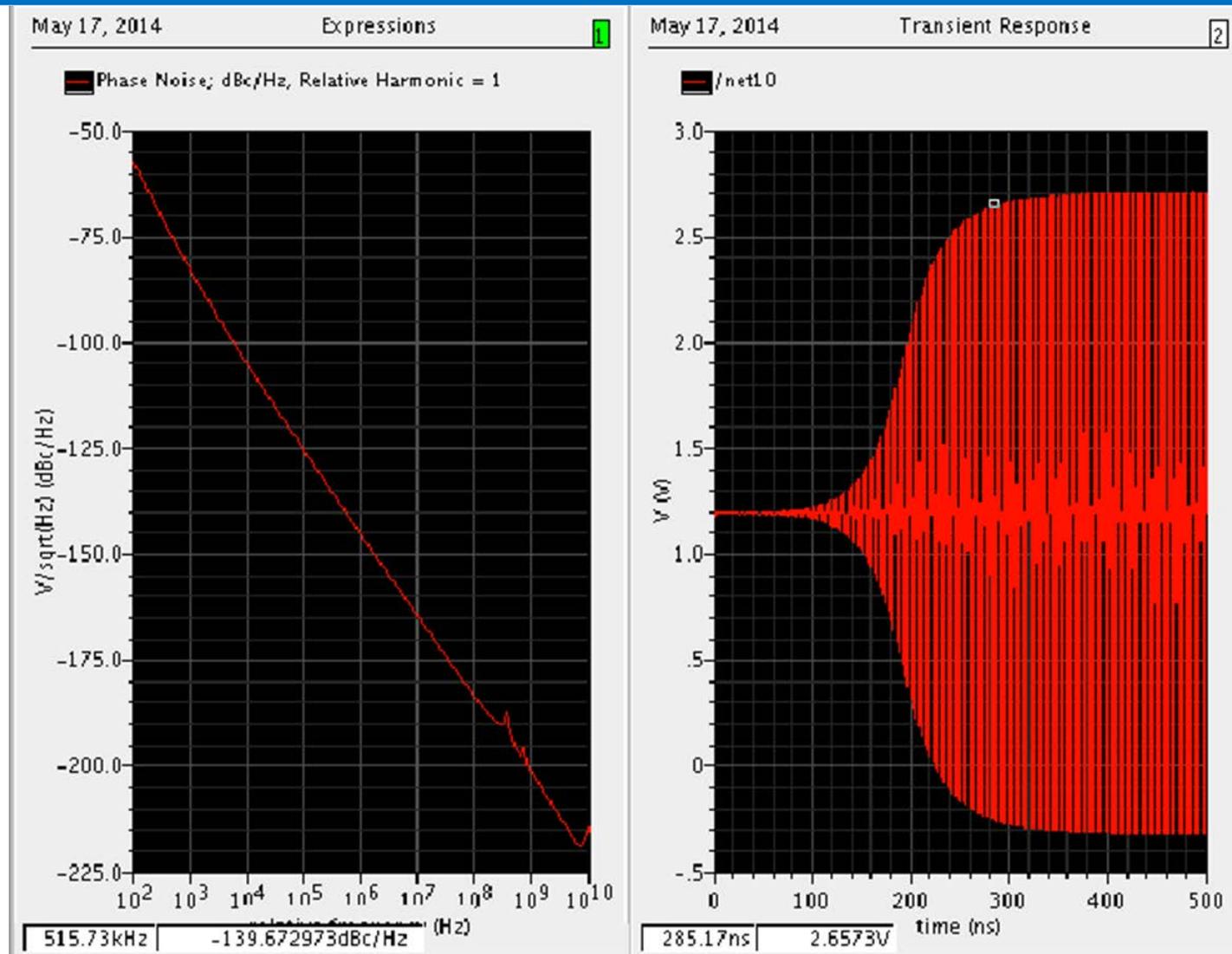
- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# VCOの設計



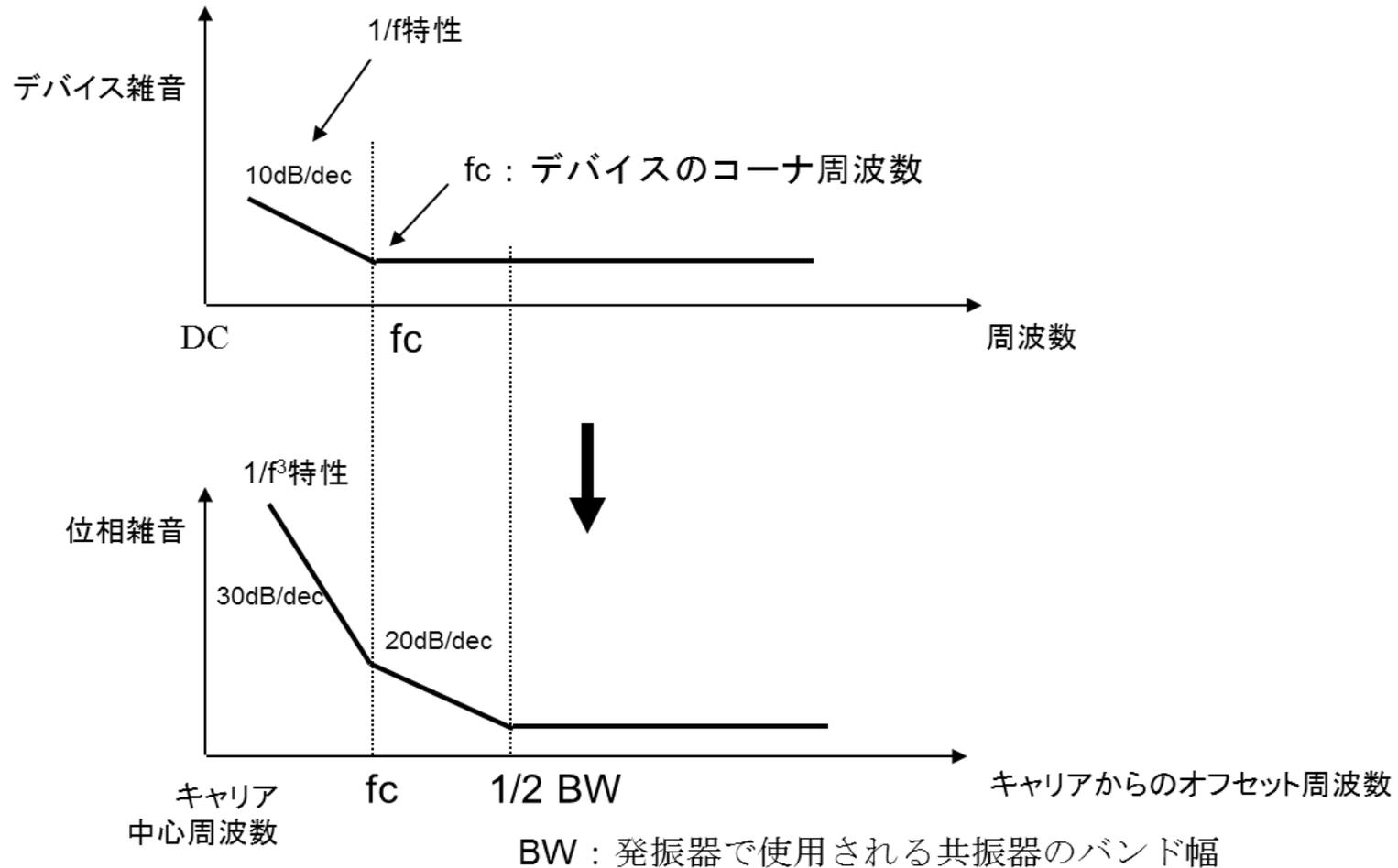
CADENCE社 Virtuoso使用

# 位相雑音シミュレーション結果

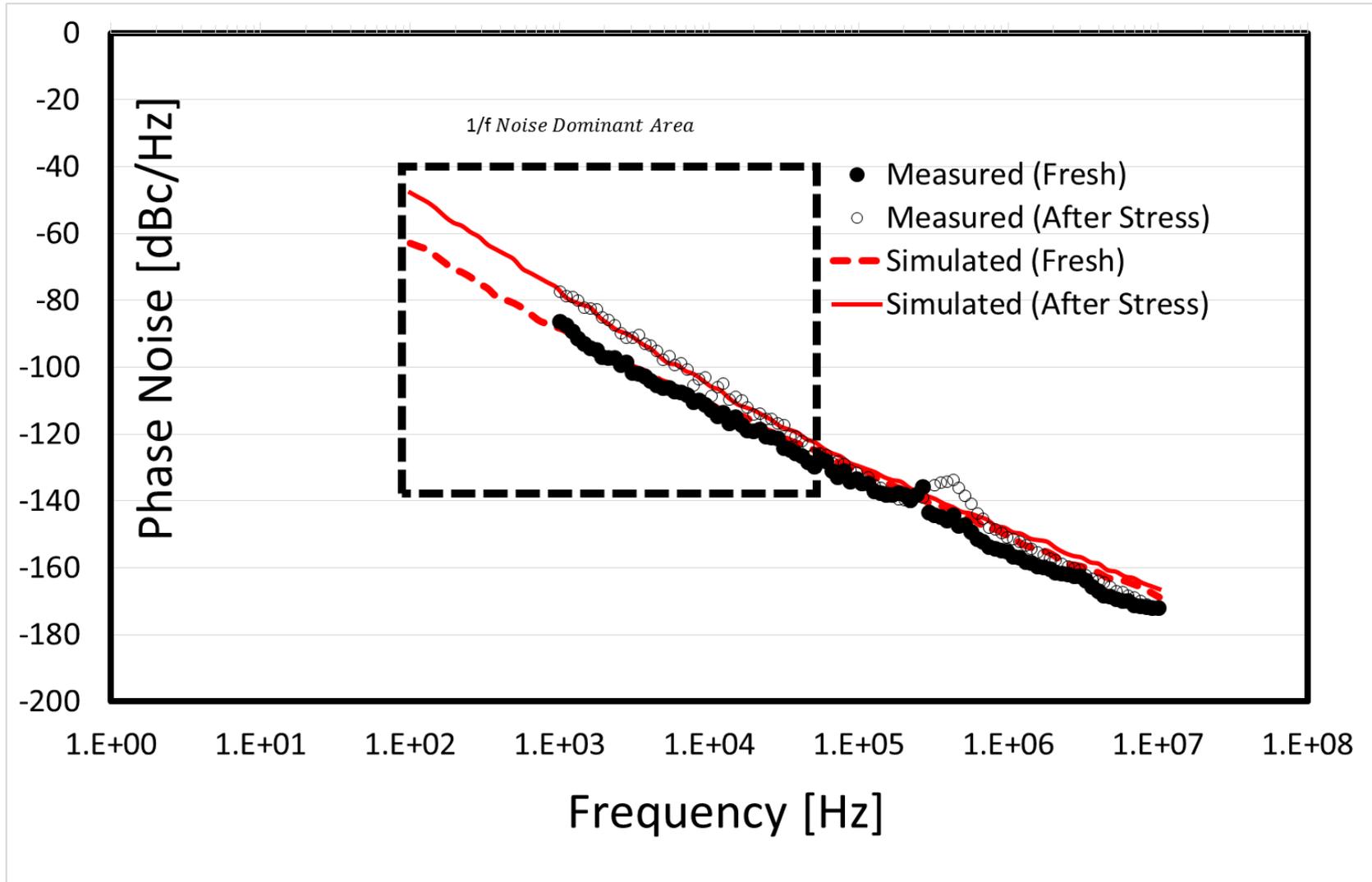


左が位相雑音で右が発振波形 (CADENCE Spectre-RF)

# MOSFETの1/f雑音と発振回路の位相雑音との関係



# VCO回路の位相雑音測定とシミュレーション結果



# アウトライン

- 現在の研究テーマ紹介
- 本研究目的
- 研究背景
- 研究の流れ
- プロセス・ランダムばらつきモデリング
- $1/f$ ノイズばらつきモデル導出
- ドレイン電流の経時・温度劣化特性簡易モデリング
- $1/f$ ノイズ劣化モデルへの拡張
- VCO位相ノイズシミュレーションと測定結果
- まとめ

# まとめ

## N-MOSFET の 1/f ノイズのばらつきモデルの開発

- 2つの重要な, 1/fノイズ発生原理に忠実なモデル開発
  - プロセスばらつきによる移動度と界面トラップの変動を追加
  - 直流電流特性の温度・経時劣化モデルの開発
  - 温度・経時劣化特性の, 1/fノイズモデルへの追加
  - RF発振回路の位相ノイズ特性でのアップコンバージョン検証
- SPICE3完全互換回路シミュレータ(MDT-SPICE)に搭載し, ゲート電圧に依存した, ノイズばらつき・劣化シミュレーションを可能にできた

n-MOSFETとVCOの測定結果とシミュレーション結果の一致