

基準電流源生成用 永田穰電流ミラー回路の改良

群馬大学

工学部 電気電子工学科 学部4年

平野 繭 小林春夫



群馬大学
GUNMA UNIVERSITY

OUTLINE

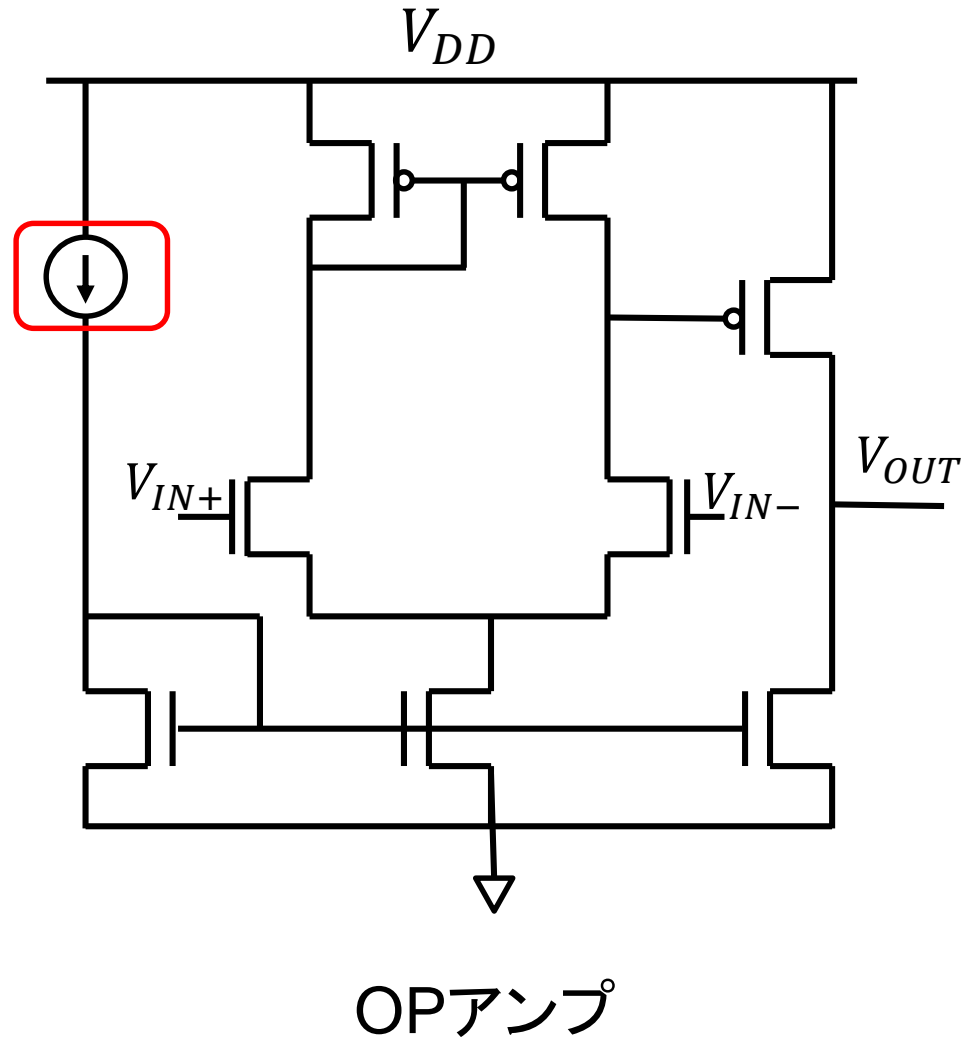
- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

研究背景

基準定電流源がアナログICに一つ必要



多くのアナログ集積回路では

電源電圧, 温度変動等に

依存が少ない

基準定電流源が必要

研究目的

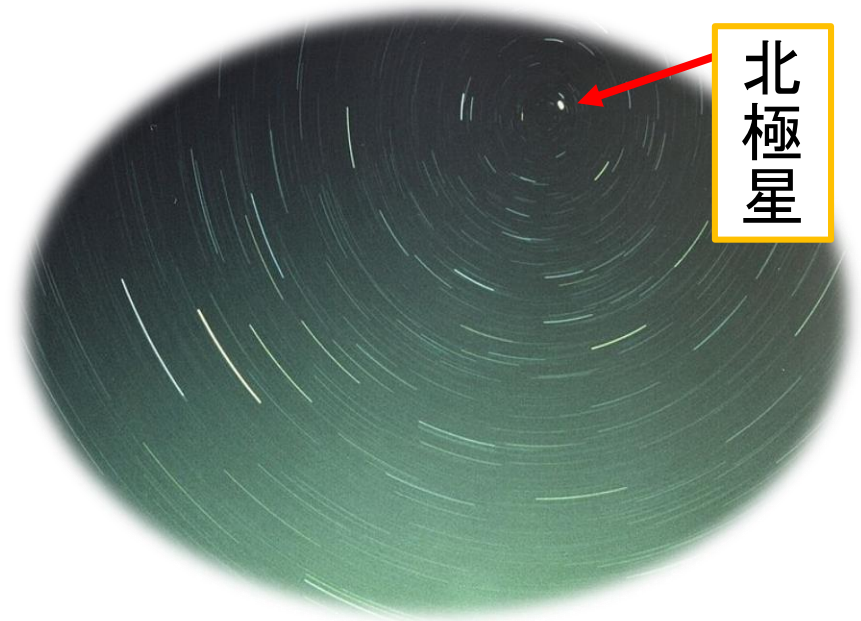
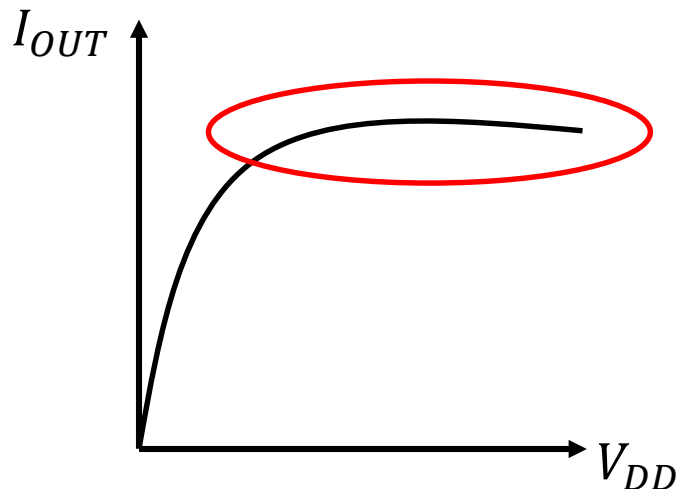
永田電流ミラー回路をもとに

簡単な構成で、ある程度精度がよい

電源電圧が変動しても、一定の電流を出力できる回路の設計

永田電流ミラー回路

発明 1966年 永田穰氏

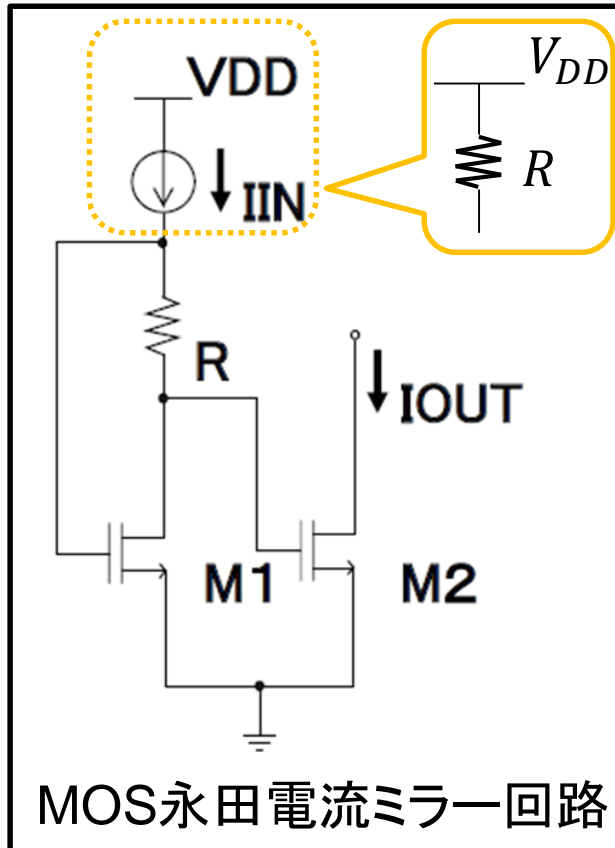


周りの環境の変化に影響されない!!

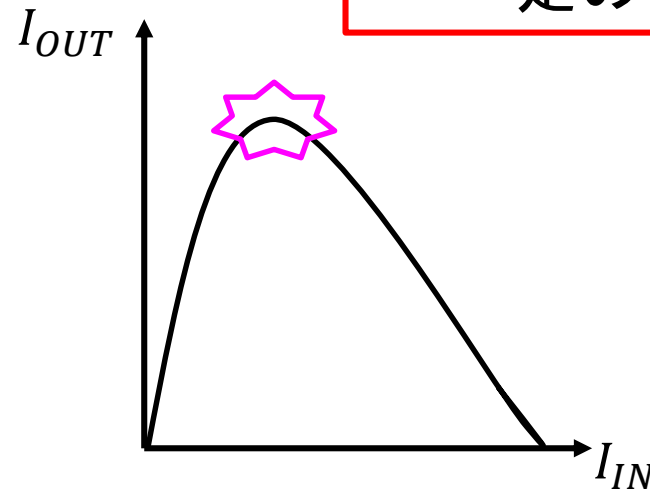
OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

永田電流ミラー回路



- ピーキングを持つ
- ピーキングに合わせて一定の電流を出力

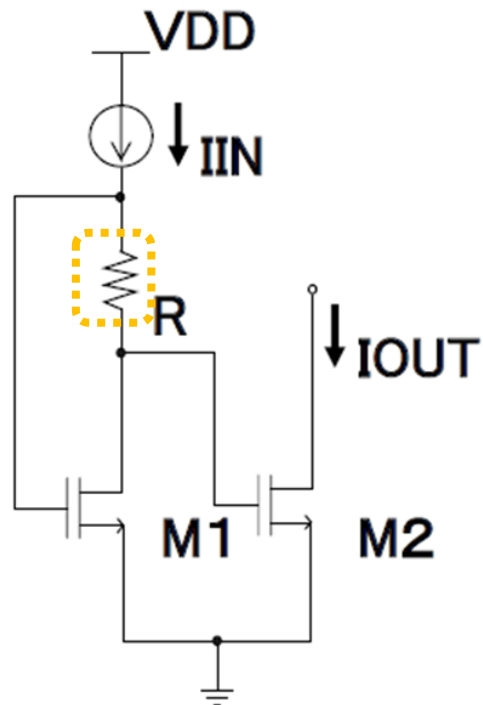


入力電流において出力電流がピークを持つ



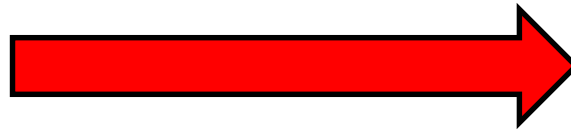
電源電圧に対する出力電流の変動を抑えている

ピークを持つ理由



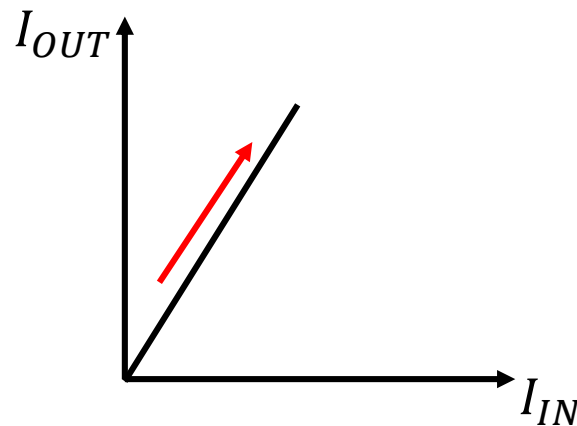
永田電流ミラー回路

I_{IN} が小さい場合

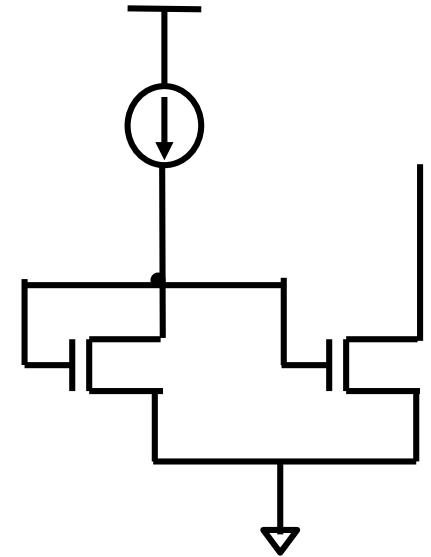


電圧降下 RI_{IN} が小さい

$$\rightarrow I_{IN} = I_{OUT}$$

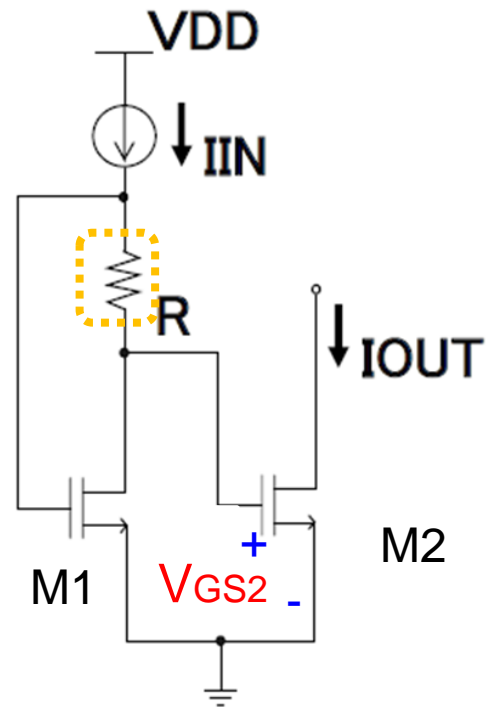


I_{IN} の増加に伴って I_{OUT} は増加



カレントミラー回路

ピークを持つ理由

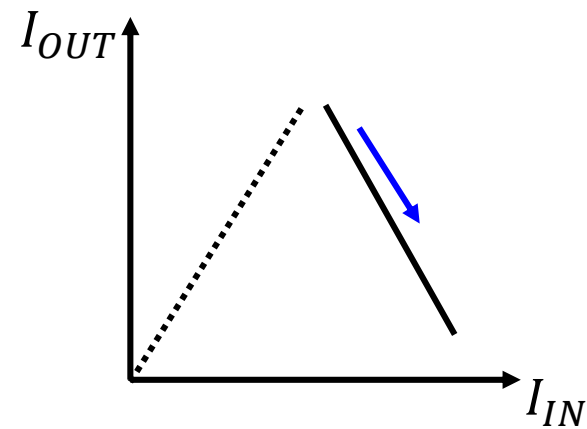


永田電流ミラー回路

I_{IN} が大きい場合

➡ 電圧降下 $R I_{IN}$ が大

➡ V_{GS2} が少



I_{IN} の増加に伴って I_{OUT} は減少

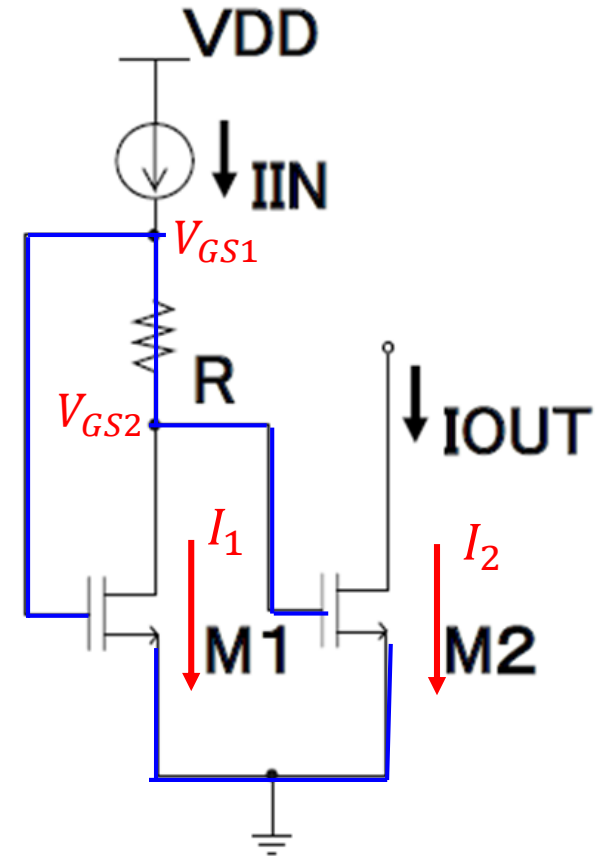
永田電流ミラー回路の動作

電圧則で考えると

$$V_{GS1} - I_{IN}R_1 - V_{GS2} = 0 \quad (1)$$

$$I_1 = I_{IN} = \underbrace{\frac{1}{2}\mu C_{ox} \left(\frac{W}{L}\right)_1}_{K_1} (V_{GS1} - V_{TH})^2 (1 + \lambda V_{DS1}) \quad (2)$$

$$I_2 = I_{OUT} = \underbrace{\frac{1}{2}\mu C_{ox} \left(\frac{W}{L}\right)_2}_{K_2} (V_{GS2} - V_{TH})^2 (1 + \lambda V_{DS2}) \quad (3)$$



出力電流

(2)(3)より

$$\left. \begin{aligned} V_{GS1} &= \sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} + V_{TH} \\ V_{GS2} &= \sqrt{\frac{I_{OUT}}{K_2(1 + \lambda V_{DS2})}} + V_{TH} \end{aligned} \right\} \quad (4)$$

$$V_{GS2} = V_{DS1}$$

(1)(3)(4)式より I_{OUT} は

$$I_{out} = K_2 I_{IN} R^2 \left(\sqrt{I_{IN}} - \frac{1}{R \sqrt{K_1(1 + \lambda V_{DS1})}} \right)^2 (1 + \lambda V_{DS2}) \quad (5)$$

入出力電流特性の極値

永田電流ミラー回路の入出力電流特性の極値を求める。

(5)式の1階微分は

$$I'_{OUT} = K_2 R^2 (1 + \lambda V_{DS2}) \left(\sqrt{I_{IN}} - \frac{1}{R \sqrt{K_1 (1 + \lambda V_{DS1})}} \right) \left(2\sqrt{I_{IN}} - \frac{1}{R \sqrt{K_1 (1 + \lambda V_{DS1})}} \right) \quad (6)$$

であり、 $I'_{OUT} = 0$ となるのは

$$I_{IN} = \frac{1}{R^2 K_1 (1 + \lambda V_{DS1})} \quad (7)$$

$$I_{IN} = \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})} \quad (8)$$

(7) のとき $I_{OUT} = 0$ となるので **不適切**

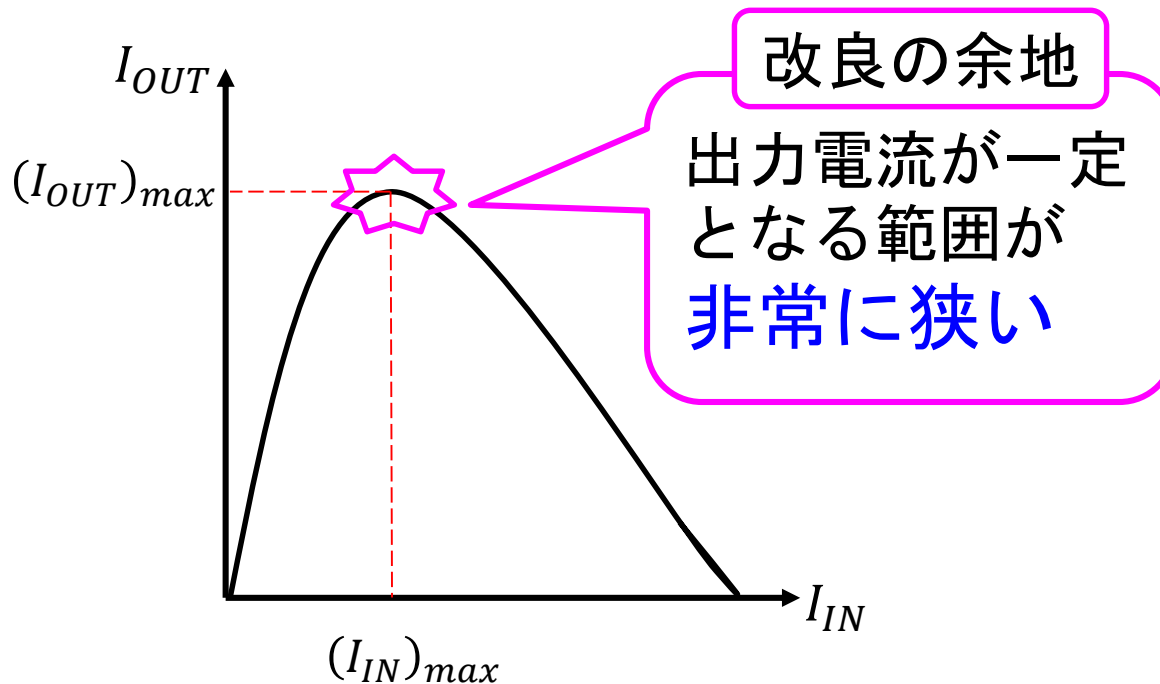
(8) のとき $I_{OUT} = \frac{K_2}{4K_1} \cdot \frac{(1 + \lambda V_{DS2})}{4R^2 K_1 (1 + \lambda V_{DS1})}$

入出力電流特性

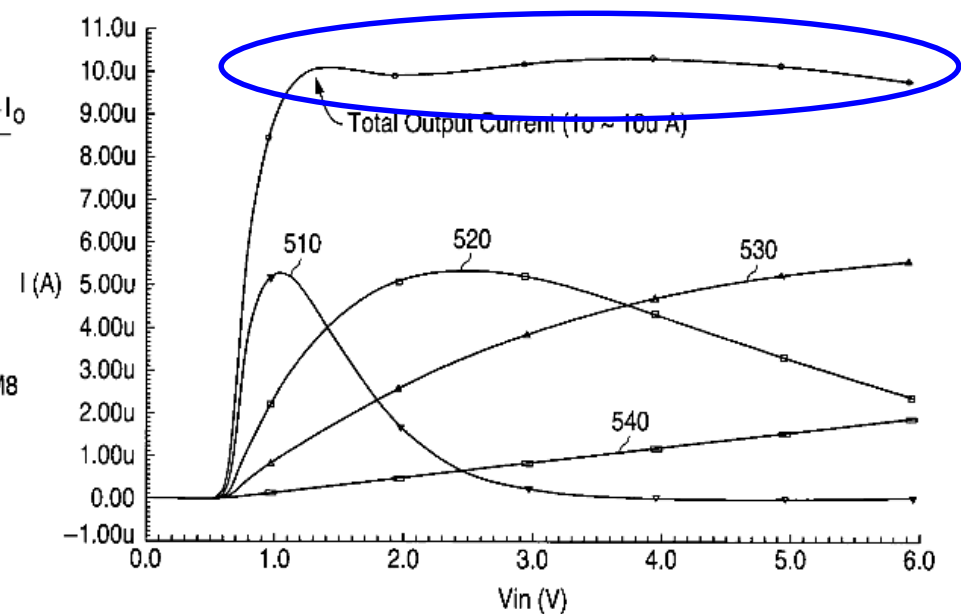
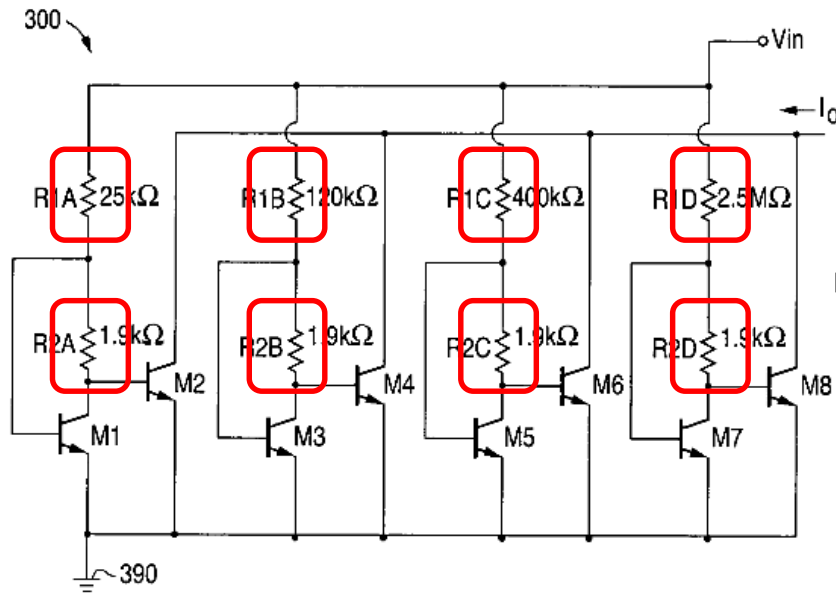
チャネル長変調効果を考えた場合

ピークの位置 \longrightarrow
$$(I_{IN})_{max} = \frac{1}{4R^2K_1(1 + \lambda V_{DS1})} \quad (9)$$

ピークでの出力電流 \longrightarrow
$$(I_{OUT})_{max} = \frac{(W/L)_2}{4(W/L)_1} \cdot \frac{1}{4R^2K_1} \frac{(1 + \lambda V_{DS2})}{(1 + \lambda V_{DS1})} \quad (10)$$



従来の改良回路案



US Patent

公告番号 US7436242 B1

公開日 2008年10月14日

発明者 Zachary Zehner Nosker

出願人 National Semiconductor Corporation

出願番号 US 11/035,331

出願日 2005年1月13日



← 発明者のZachは
小林研究室OB.
群馬大に来る前の
ナショセミでの仕事

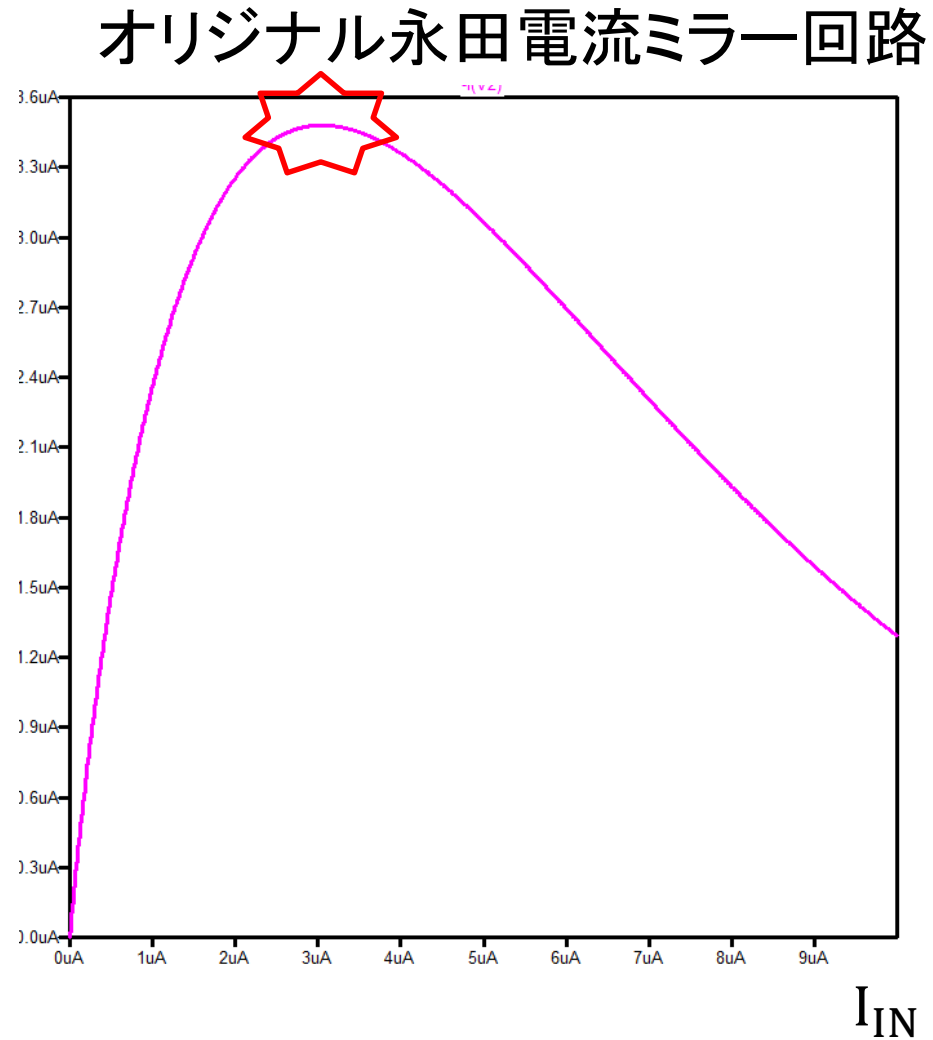
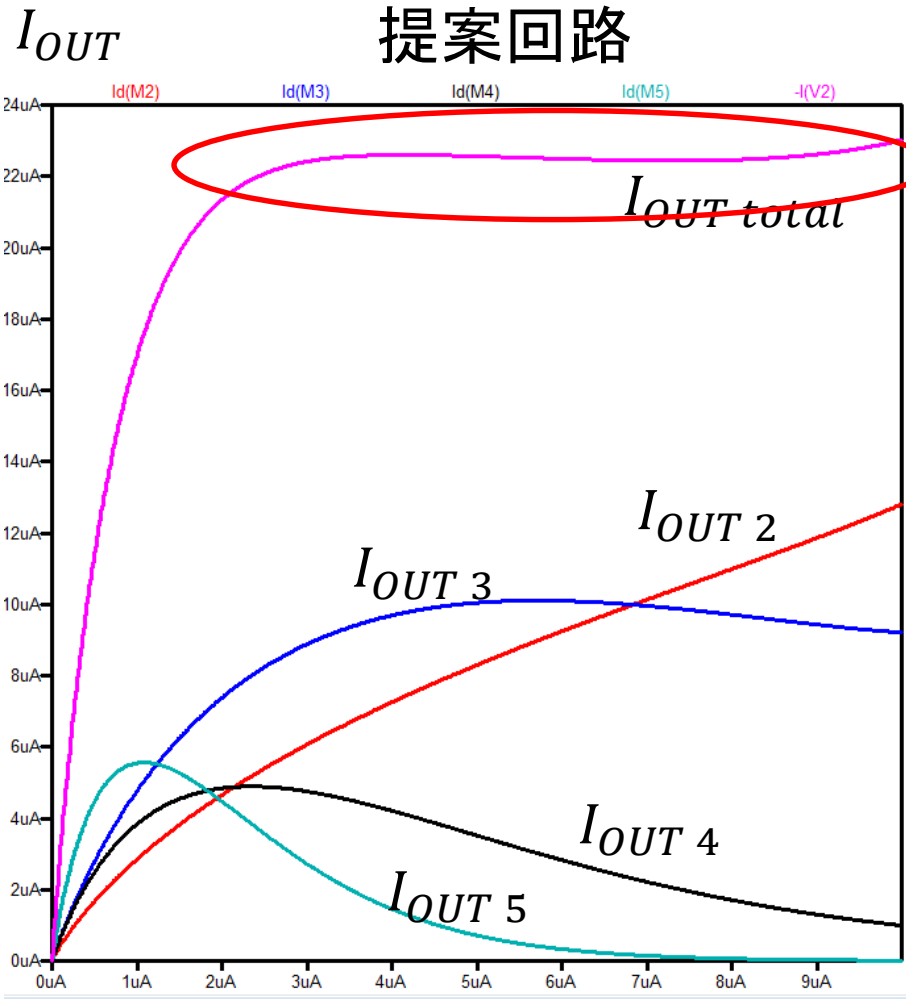
改良の余地

抵抗を並列に接続しているので回路面積が大きい

OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

提案回路とオリジナル回路との比較


 I_{IN}

提案回路の理論式の導出

電圧則で考えると

$$\left. \begin{aligned} V_{GS2} &= V_{GS1} - R_1 I_{IN} \\ &\vdots \\ V_{GS5} &= V_{GS1} - (R_1 + R_2 + R_3 + R_4) I_{IN} \end{aligned} \right\} \quad (11)$$

M1に流れる電流と、その他のMOSに流れる電流は

$$I_1 = I_{IN} = \underbrace{\frac{1}{2} \mu C_{ox} \left(\frac{W}{L}\right)_1}_{K_1} (V_{GS1} - V_{TH})^2 (1 + \lambda V_{DS1}) \quad (12)$$

$$I_{OUT\ n} = \underbrace{\frac{1}{2} \mu C_{ox} \left(\frac{W}{L}\right)_n}_{K_n} (V_{GSn} - V_{TH})^2 (1 + \lambda V_{DSn}) \quad (13)$$

$$(n=2,3,4,5) \quad R_{n-1} = R_1 + R_2 \cdots + R_{n-1}$$

提案回路の理論式(出力電流)

(12)(13)より

$$\begin{aligned}
 V_{GS1} &= \sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} + V_{TH} \\
 V_{GSn} &= \sqrt{\frac{I_{IN}}{K_n(1 + \lambda V_{DSn})}} + V_{TH}
 \end{aligned}
 \quad (14)$$

$V_{GS5} = V_{DS1}$

(14)式を(13)式に代入して I_{OUTn} について解くと

$$I_{OUTn} = K_n(V_{GSn} - V_{THn})^2(1 + \lambda V_{DSn}) \quad (13)$$

$$\begin{aligned}
 I_{OUTn} &= K_n(V_{GS1} - R_{n-1}I_{IN} - V_{TH})^2(1 + \lambda V_{DSn}) \\
 &= K_n I_{IN} R_{n-1}^2 \left[\sqrt{I_{IN}} - \frac{1}{R_{n-1} \sqrt{K_1(1 + \lambda V_{DS1})}} \right]^2 (1 + \lambda V_{DSn})
 \end{aligned}
 \quad (15)$$

入出力電流特性の極値

永田電流ミラー回路の入出力電流特性の極値を求める。

(15)式の1階微分は

$$I'_{OUT\ n} = K_n R_{n-1}^2 (1 + \lambda V_{DSn}) \left(\sqrt{I_{IN}} - \frac{1}{R_{n-1} \sqrt{K_1 (1 + \lambda V_{DS1})}} \right) \times \left(2\sqrt{I_{IN}} - \frac{1}{R_{n-1} \sqrt{K_1 (1 + \lambda V_{DS1})}} \right) \quad (16)$$

$I'_{OUT\ n} = 0$ となるのは

$$I_{IN} = \frac{1}{R_{n-1}^2 K_1 (1 + \lambda V_{DS1})} \quad (17)$$

$$I_{IN} = \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})} \quad (18)$$

(17)のとき $I_{OUT\ n} = 0$ となるので **不適切**

$$\text{(18)のとき } I_{OUT\ n} = \frac{K_n}{4K_1} \cdot \frac{(1 + \lambda V_{DSn})}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$$

入出力電流特性

ピークの位置 $(I_{IN})_{max}$

$$\frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$$

(19)

ピークでの出力電流 $(I_{OUT})_{max}$

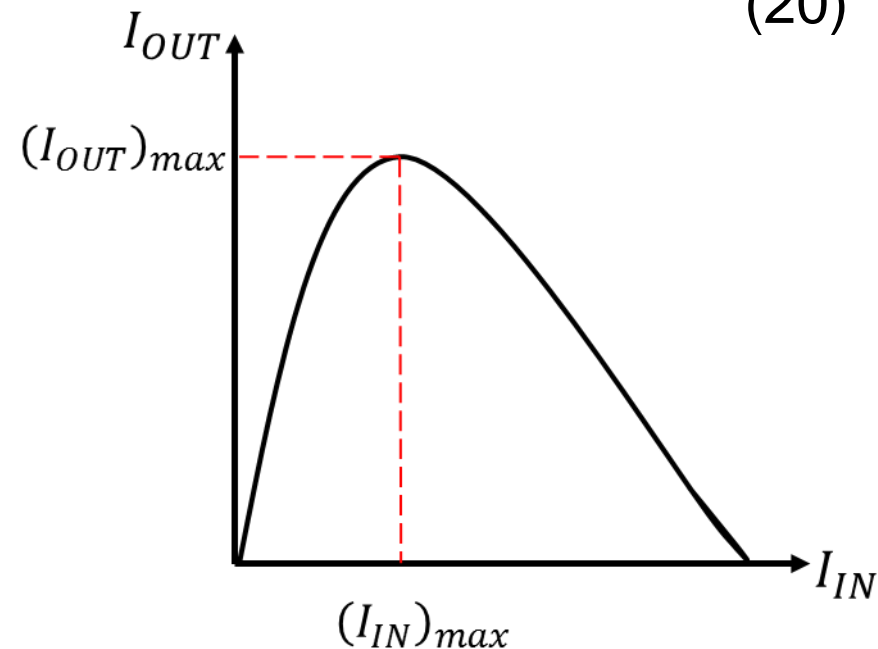
$$\begin{aligned} & \frac{K_n}{4K_1} \cdot \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})} \frac{(1 + \lambda V_{DSn})}{(1 + \lambda V_{DS1})} \\ &= \frac{(W/L)_n}{4(W/L)_1} \cdot (1 + \lambda V_{DSn})(I_{IN})_{max} \end{aligned}$$

(20)

※ $V_{DS1} = V_{GS5}$,

$$V_{DS2} = V_{DS3} = V_{DS4} = V_{DS5} = V$$

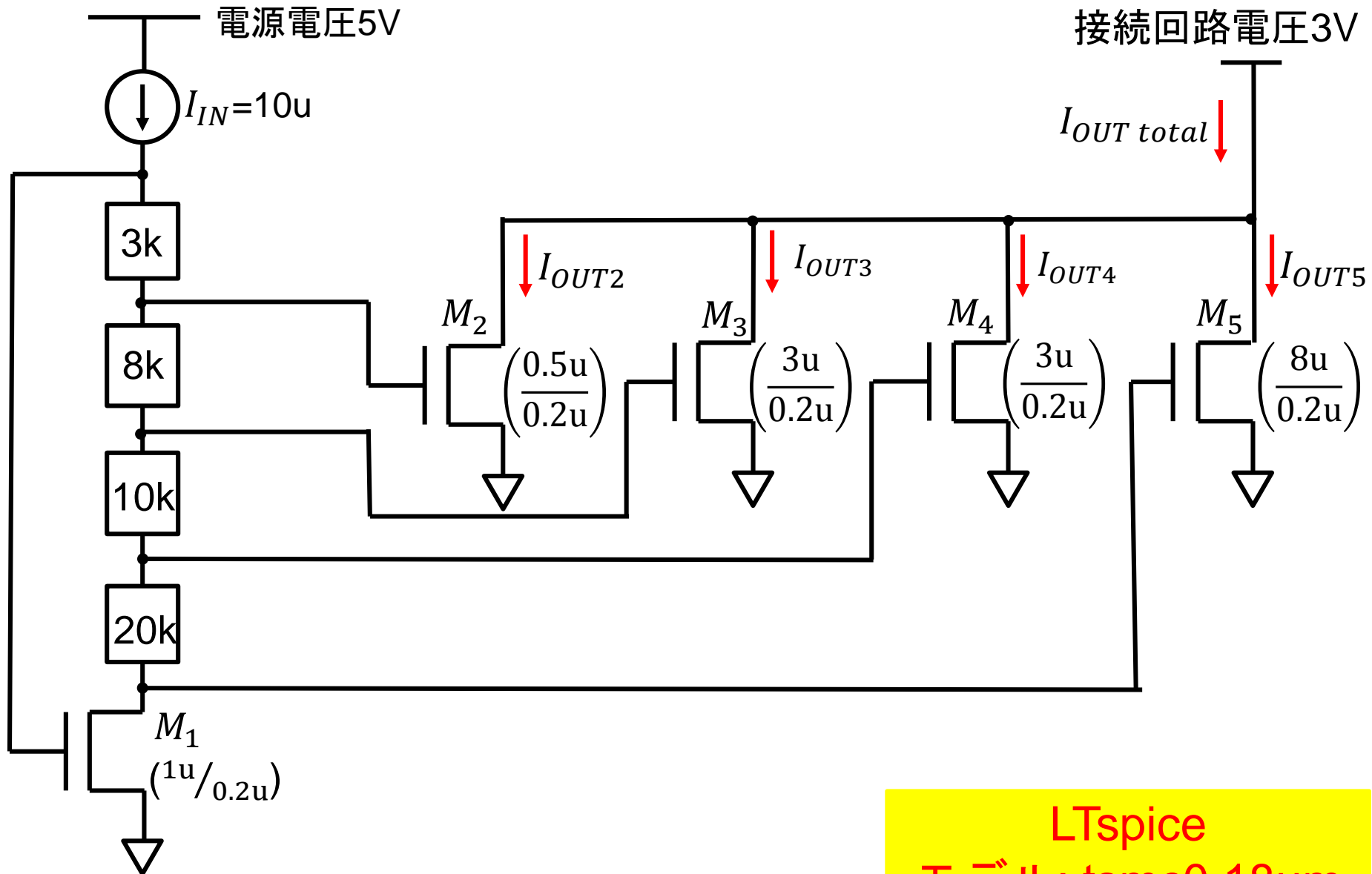
R, W(L) を変化させ、ピークの位置やそのときの出力電流の大きさを変えることで総出力電流が一定となるようにする。



OUTLINE

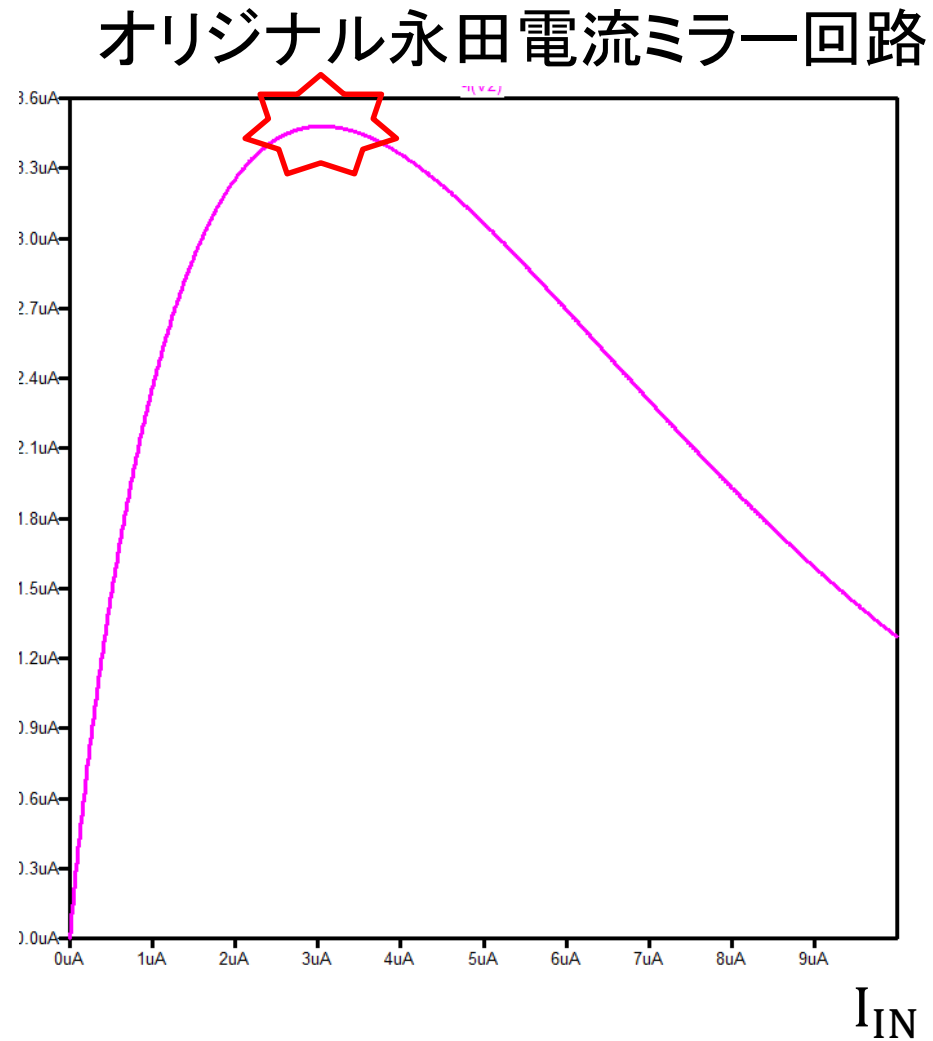
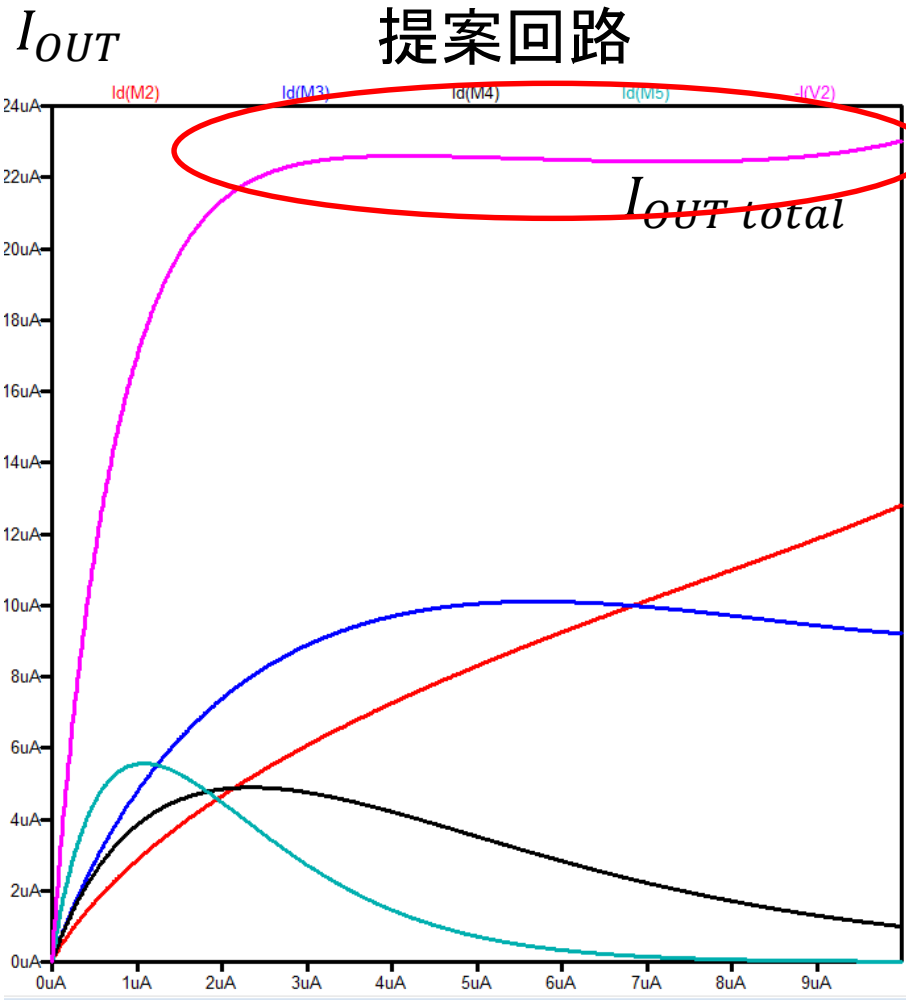
- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

提案回路



LTspice
モデル: tsmc0.18 μ m

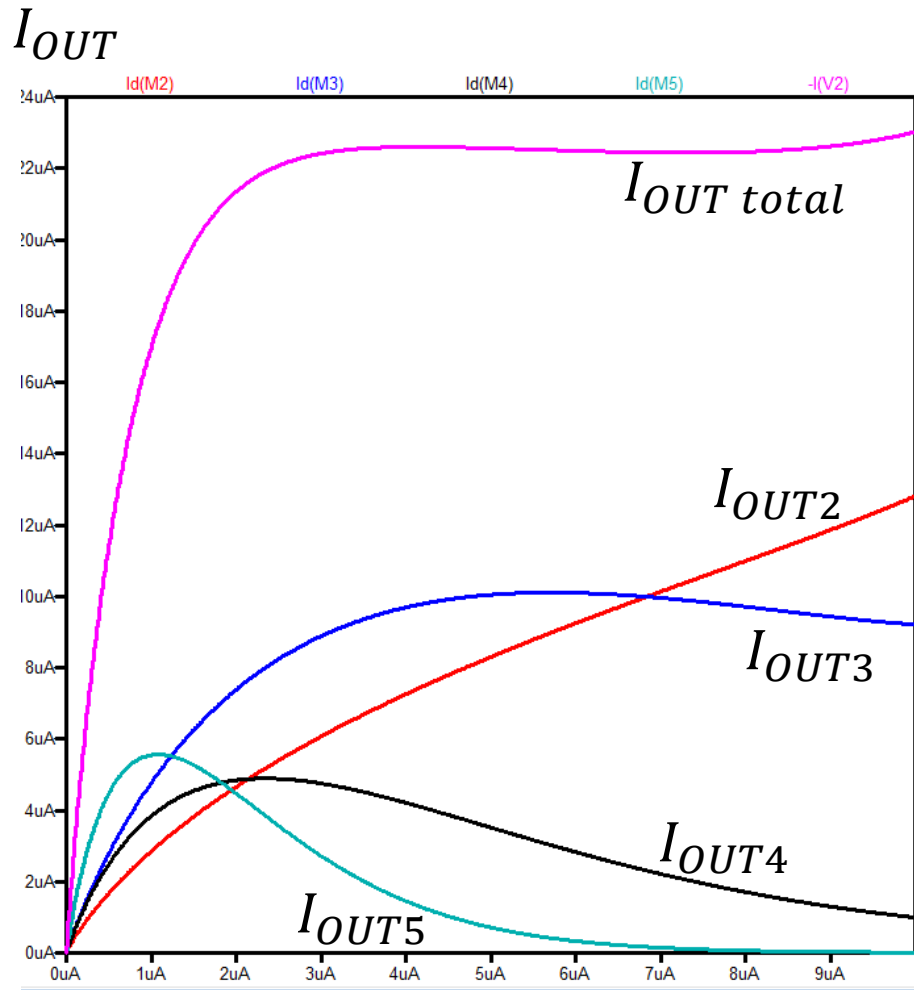
提案回路とオリジナル回路との比較



シミュレーション結果

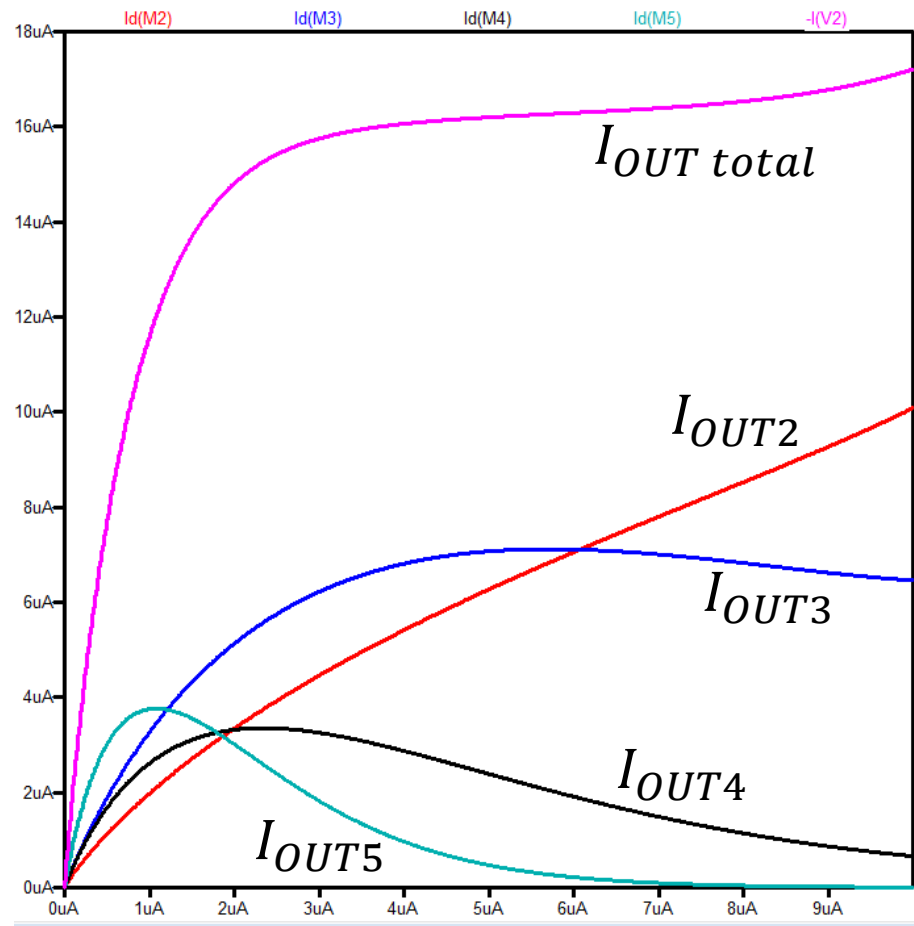
接続回路電圧 3V

➡ 総出力電流 22.5 μ A



接続回路電圧 2V

➡ 総出力電流 16.3 μ A



I_{IN}

シミュレーション回路の変更

- **カスコード接続**する(M6を付け加える)
→出力電圧に対する出力電流の変動を抑えるために

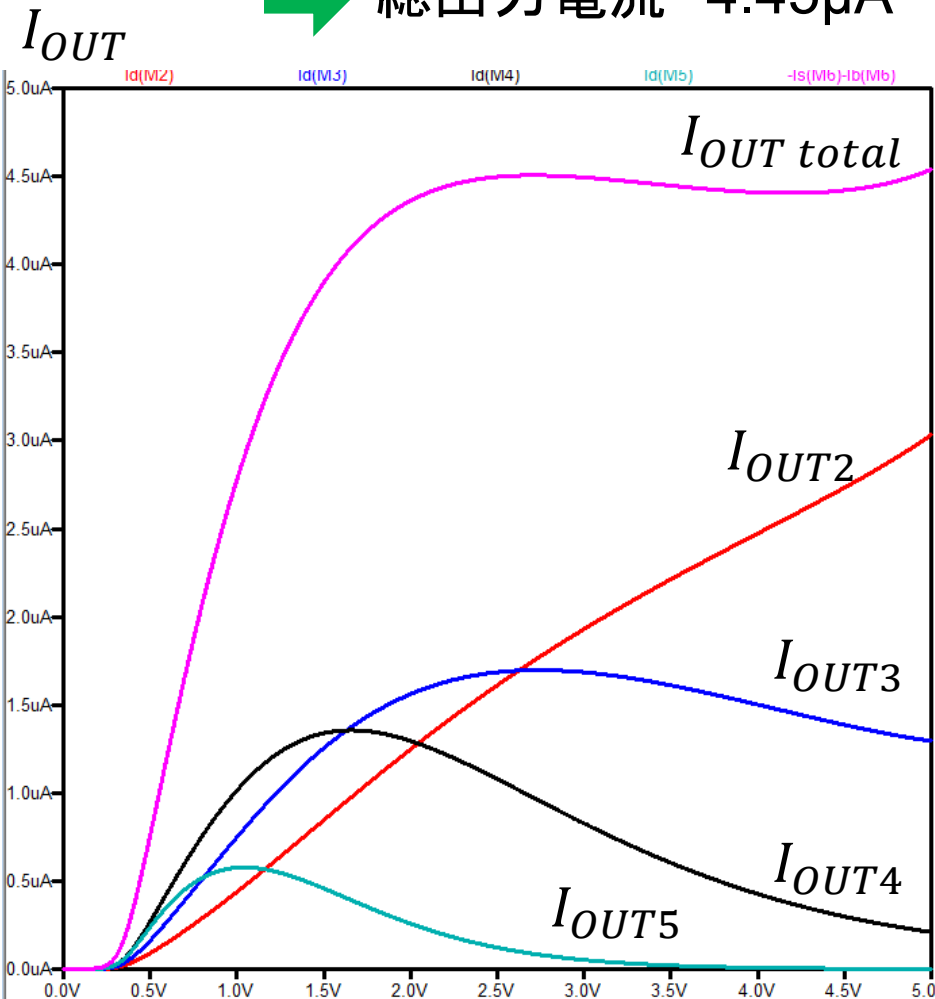
$$I_{OUTn} = K_n(V_{GSn} - V_{THn})^2(1 + \lambda V_{DSn}) \quad (3)$$

- 定電流源を**抵抗**に置き換える(⓪ を $-W_r$ に変更)
→定電流源を作りたいのに定電流源を接続していたら意味がない

シミュレーション結果

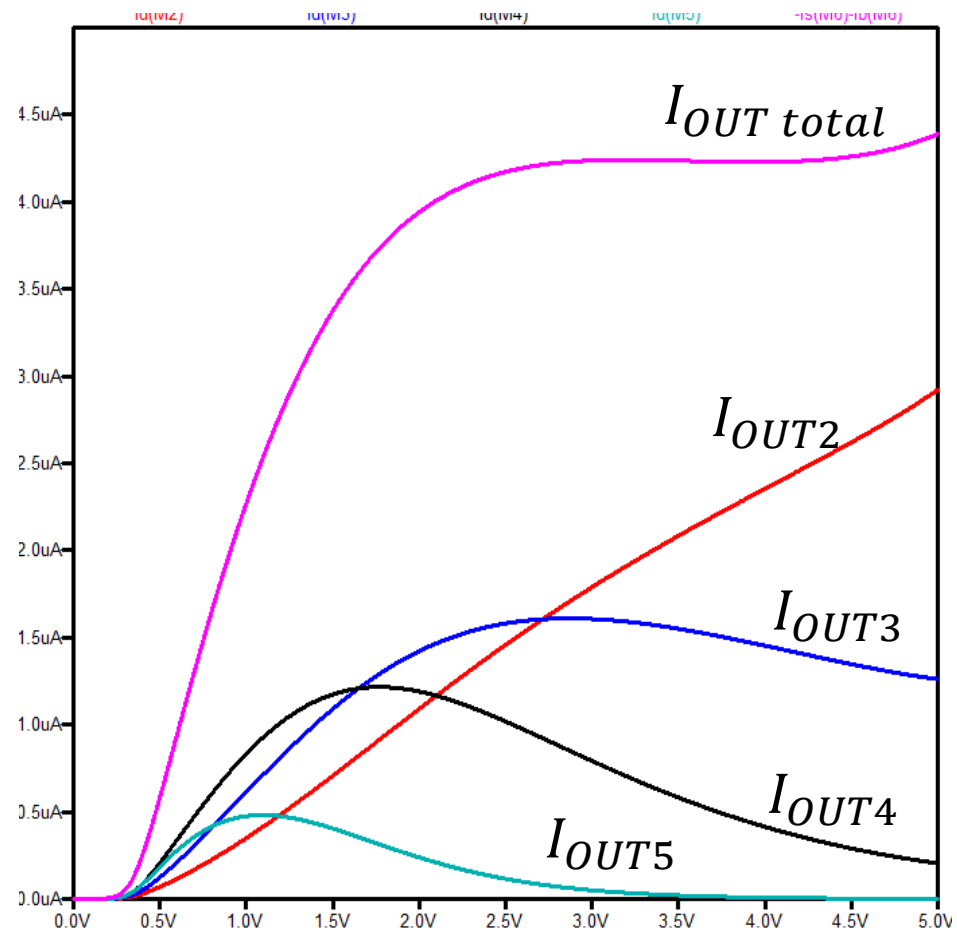
接続回路電圧 3V

➡ 総出力電流 4.45 μ A



接続回路電圧 2V

➡ 総出力電流 4.24 μ A



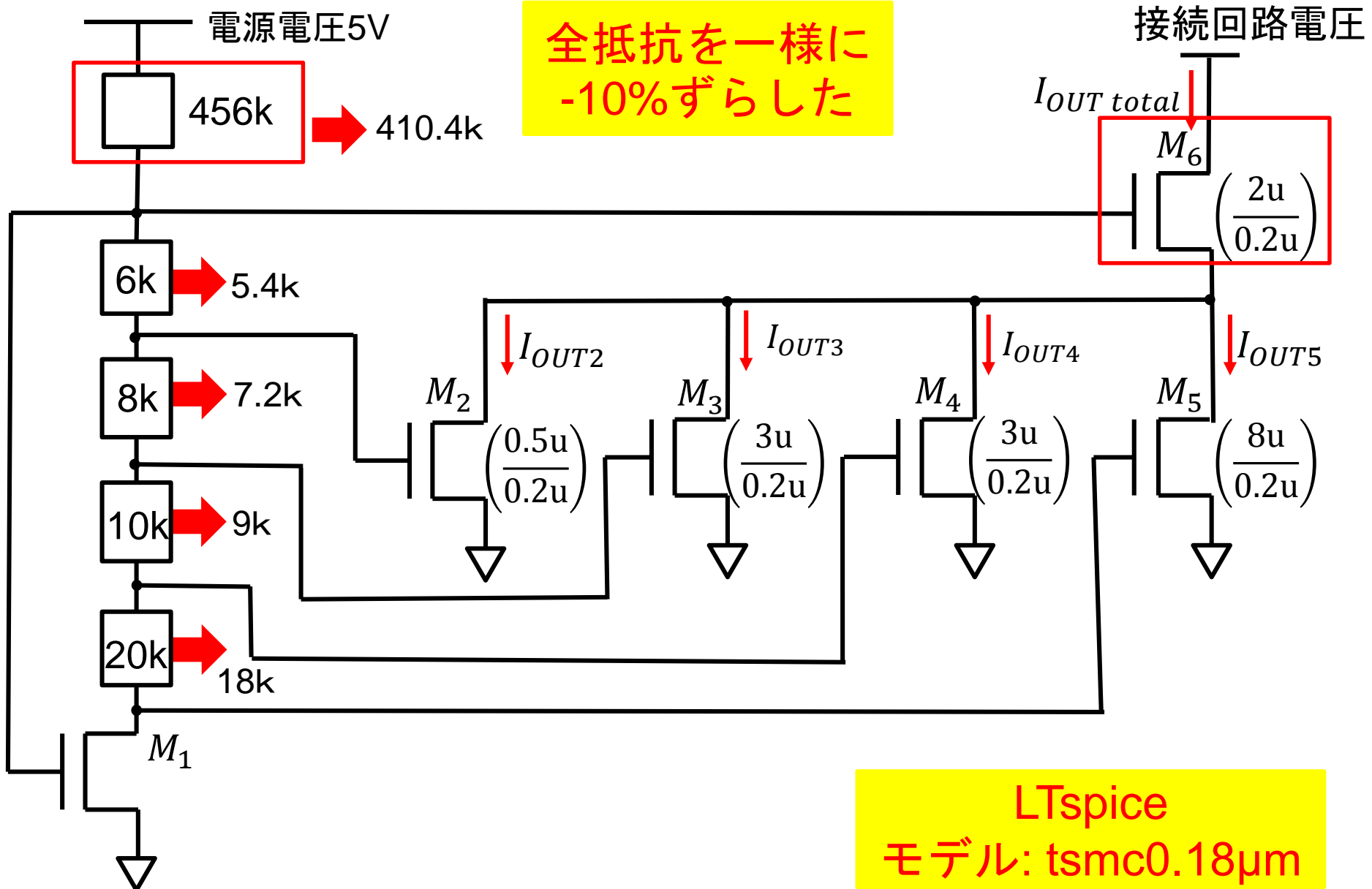
$V_1 =$ 電源電圧

V_1

OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

抵抗ばらつき-10%

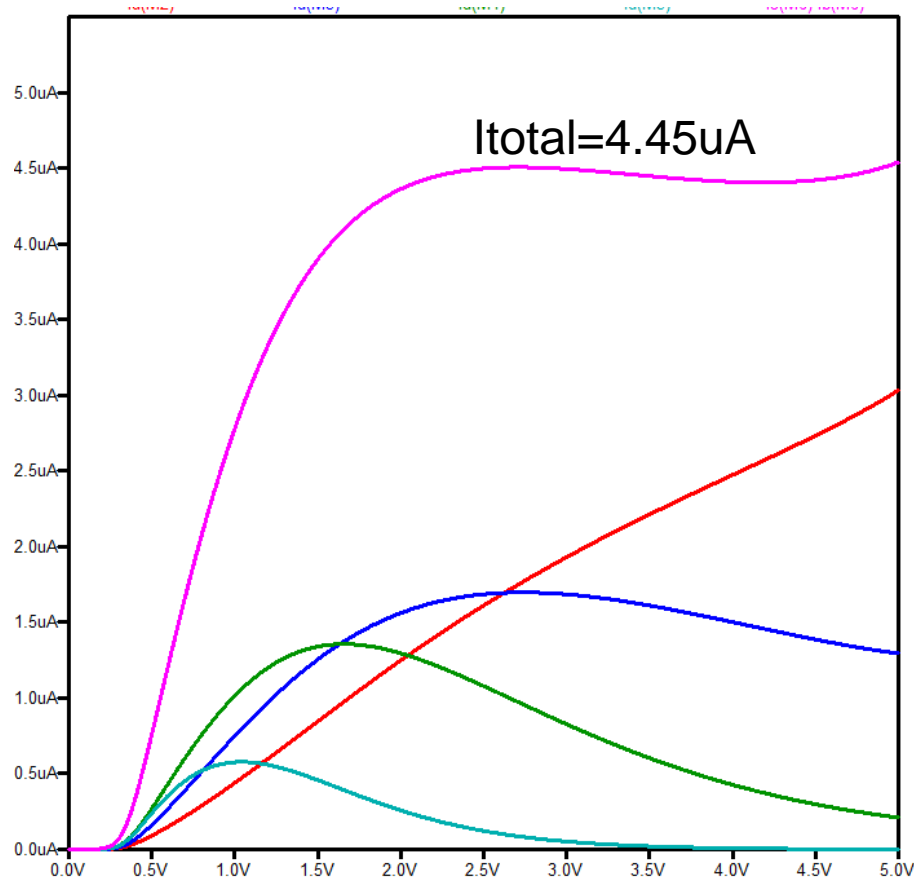


抵抗をばらつかせた場合との比較

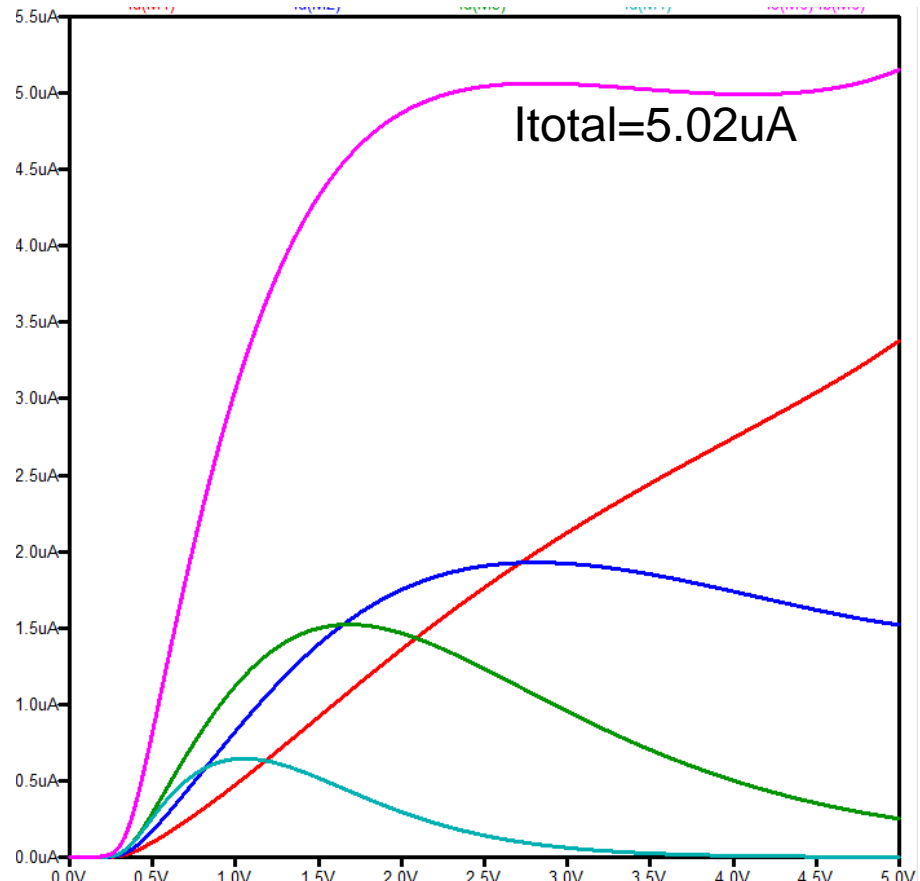
総出力電流変化 $\rightarrow \frac{5.02 - 4.45}{4.45} = 12.8\%$

I_{OUT}

抵抗ばらつき無し

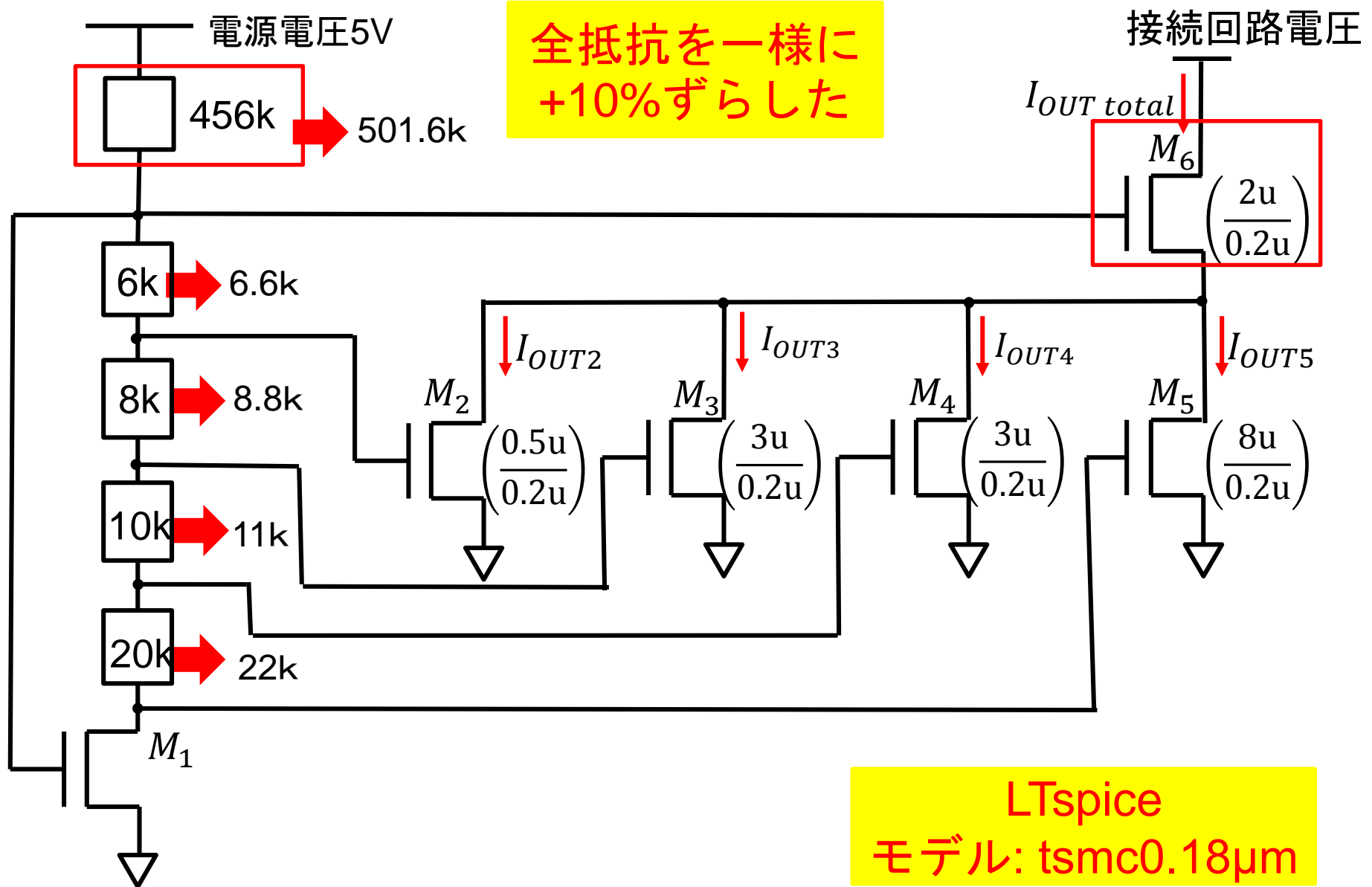


抵抗を-10%ばらつかせた場合



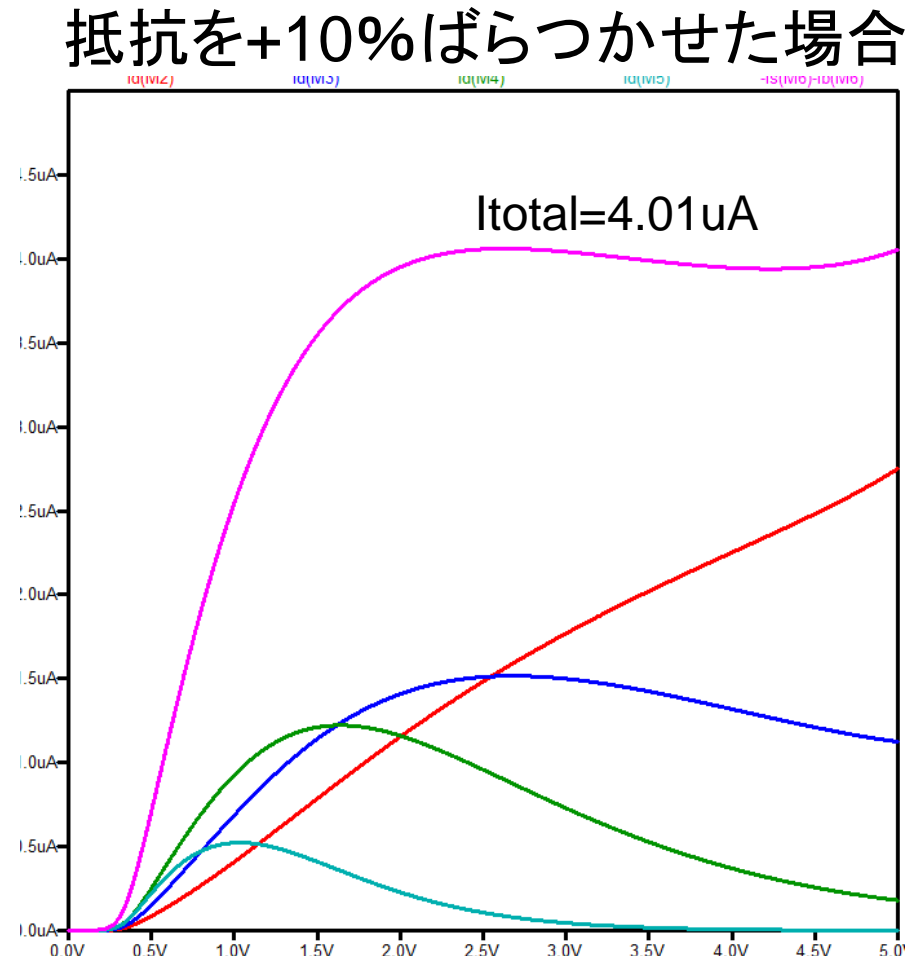
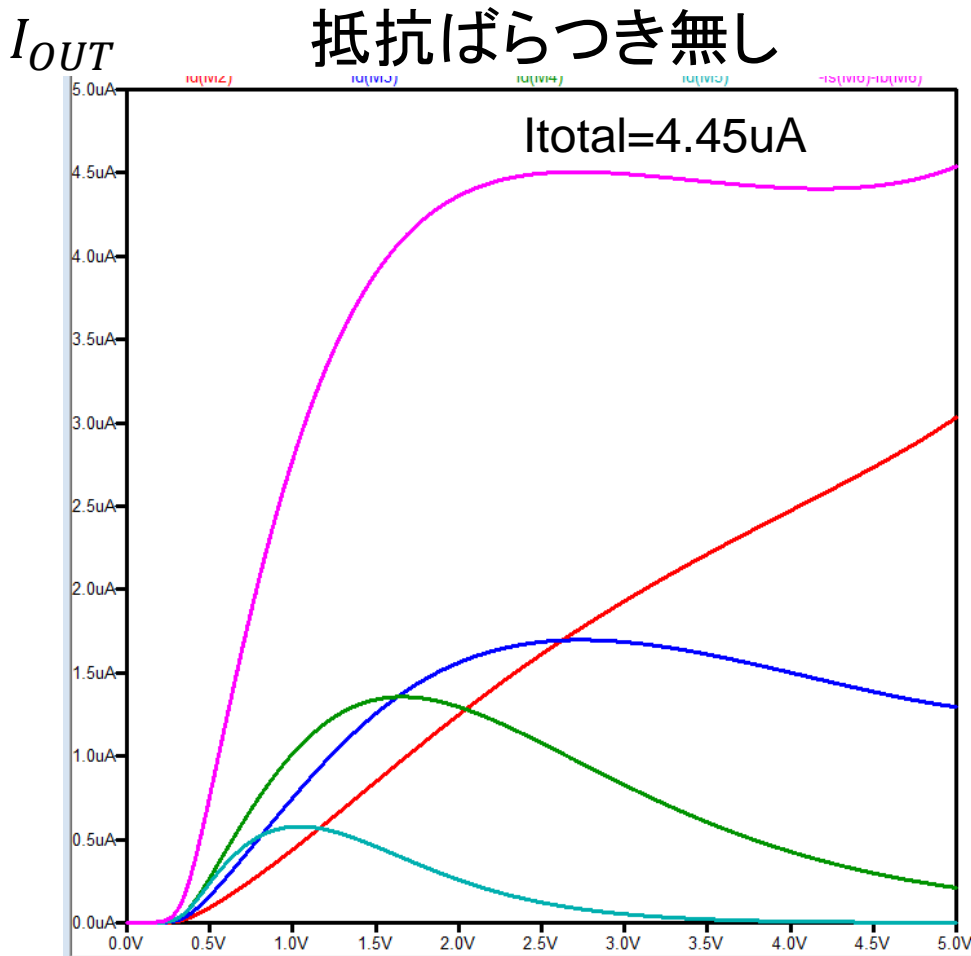
電源電圧

抵抗ばらつき+10%



抵抗をばらつかせた場合との比較

総出力電流変化 $\rightarrow \frac{4.01 - 4.45}{4.45} = -9.9\%$



電源電圧

抵抗のばらつきと出力電流の関係

抵抗ばらつき+10% ➡ 総出力電流 小

抵抗ばらつき-10% ➡ 総出力電流 大

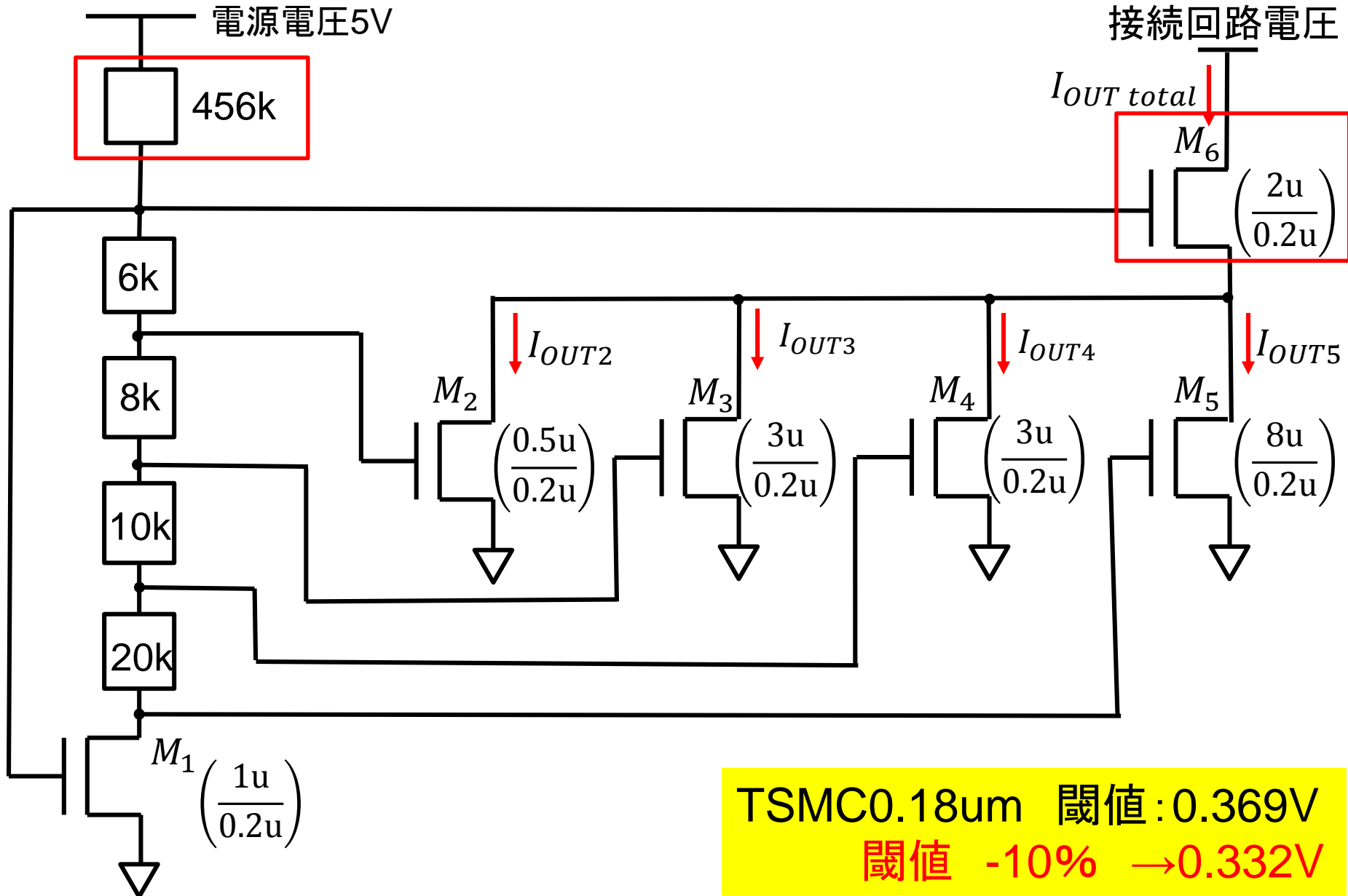
ピークの出出力電流の大きさ

$$(I_{OUT})_{max} = \frac{(W/L)_n}{4(W/L)_1} \cdot (1 + \lambda V_{DSn}) \underline{(I_{IN})_{max}}$$

$$(I_{IN})_{max} = \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$$

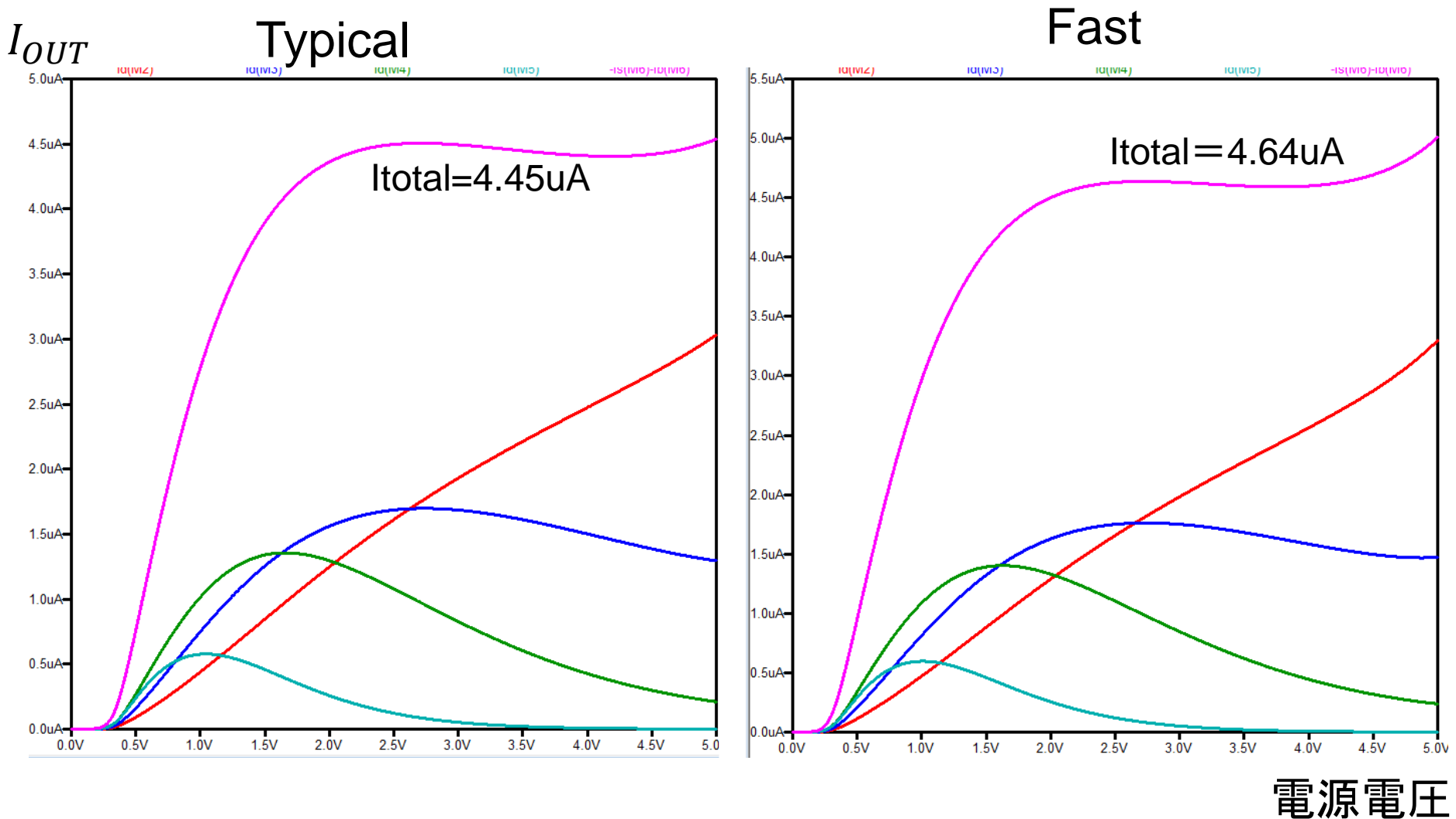
抵抗大 ➡ 分母大 ➡ 出力電流小

MOSモデルFAST

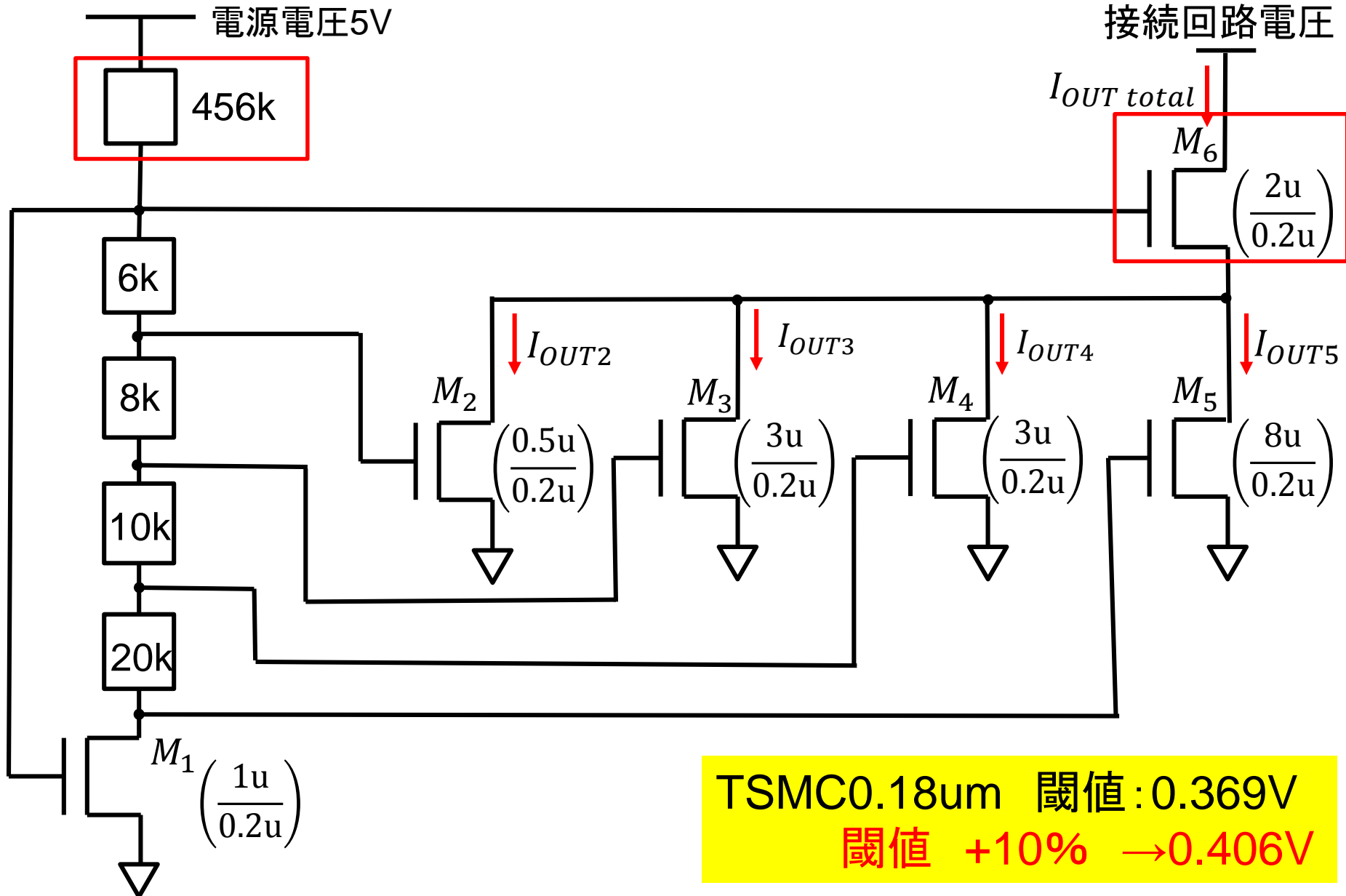


TypicalとFastの比較

総出力電流変化 $\rightarrow \frac{4.64 - 4.45}{4.45} = 4.3\%$

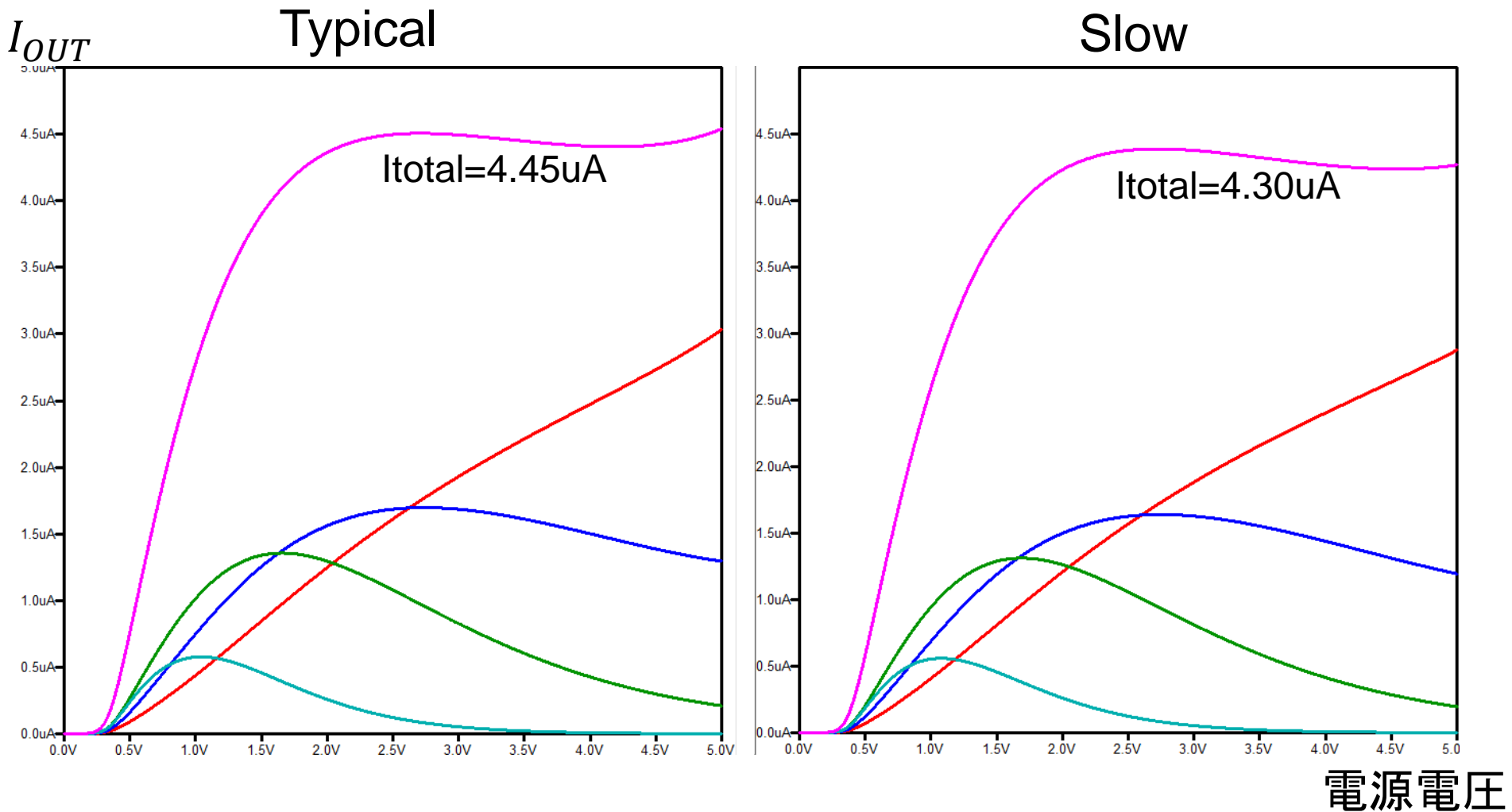


MOSモデルSLOW



TypicalとSlowの比較

総出力電流変化 $\rightarrow \frac{4.30 - 4.45}{4.45} = -3.4\%$



抵抗 & 素子ばらつき

ばらつきが $\pm 10\%$ 程度ならば総出力電流はほぼ一定に保てる



ばらつきが **大**きくなるにつれて



変動率
1%程度

総出力電流が一定となる
範囲が**狭**くなる

総出力電流の変化量も
大きくなる

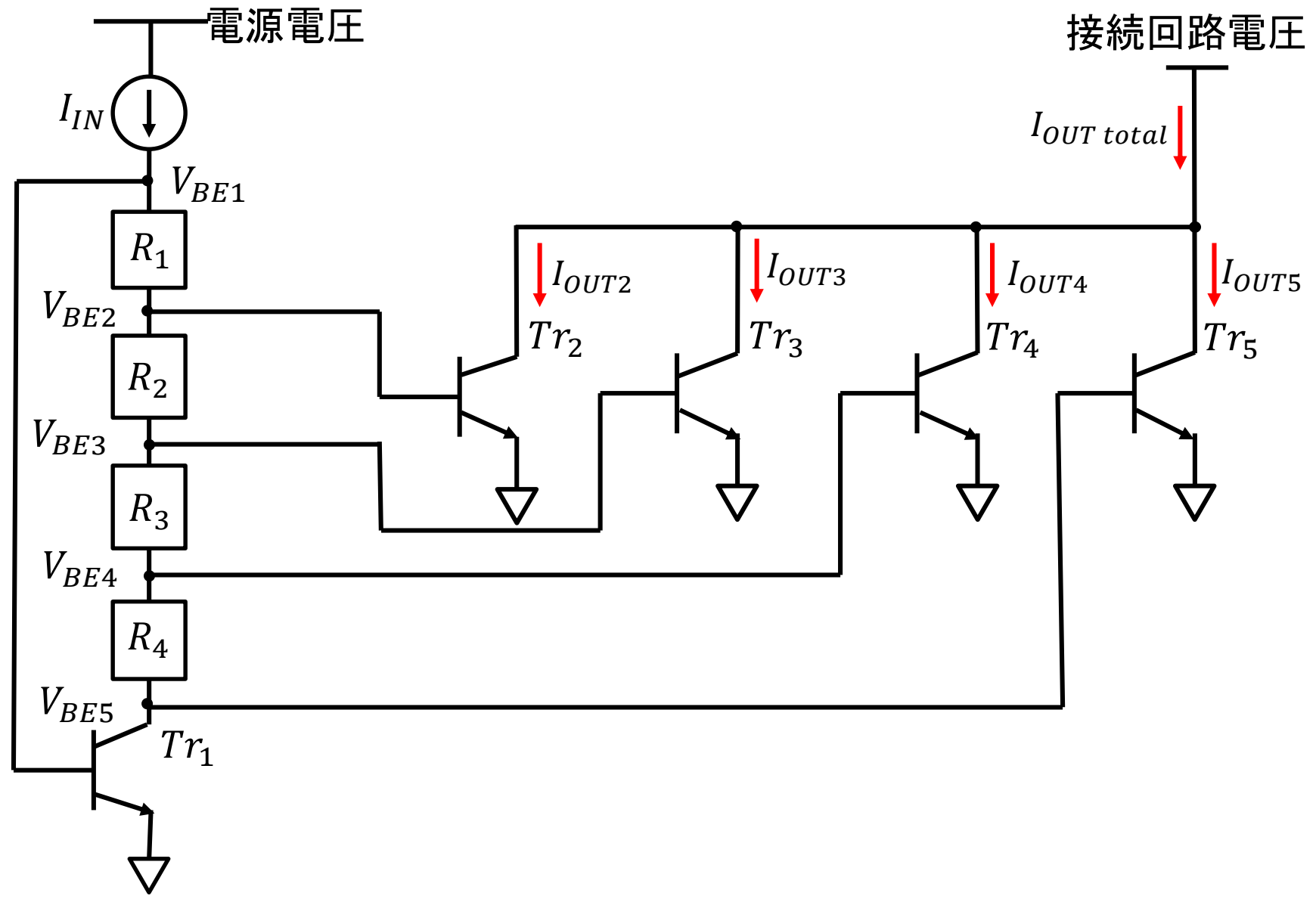
抵抗を $\pm 10\%$ 変化
→ 総出力電流の大きさ $\pm 10\%$ 変化

MOSを $\pm 10\%$ ばらつかせる
→ 総出力電流の大きさ $\pm 4\%$ 変化

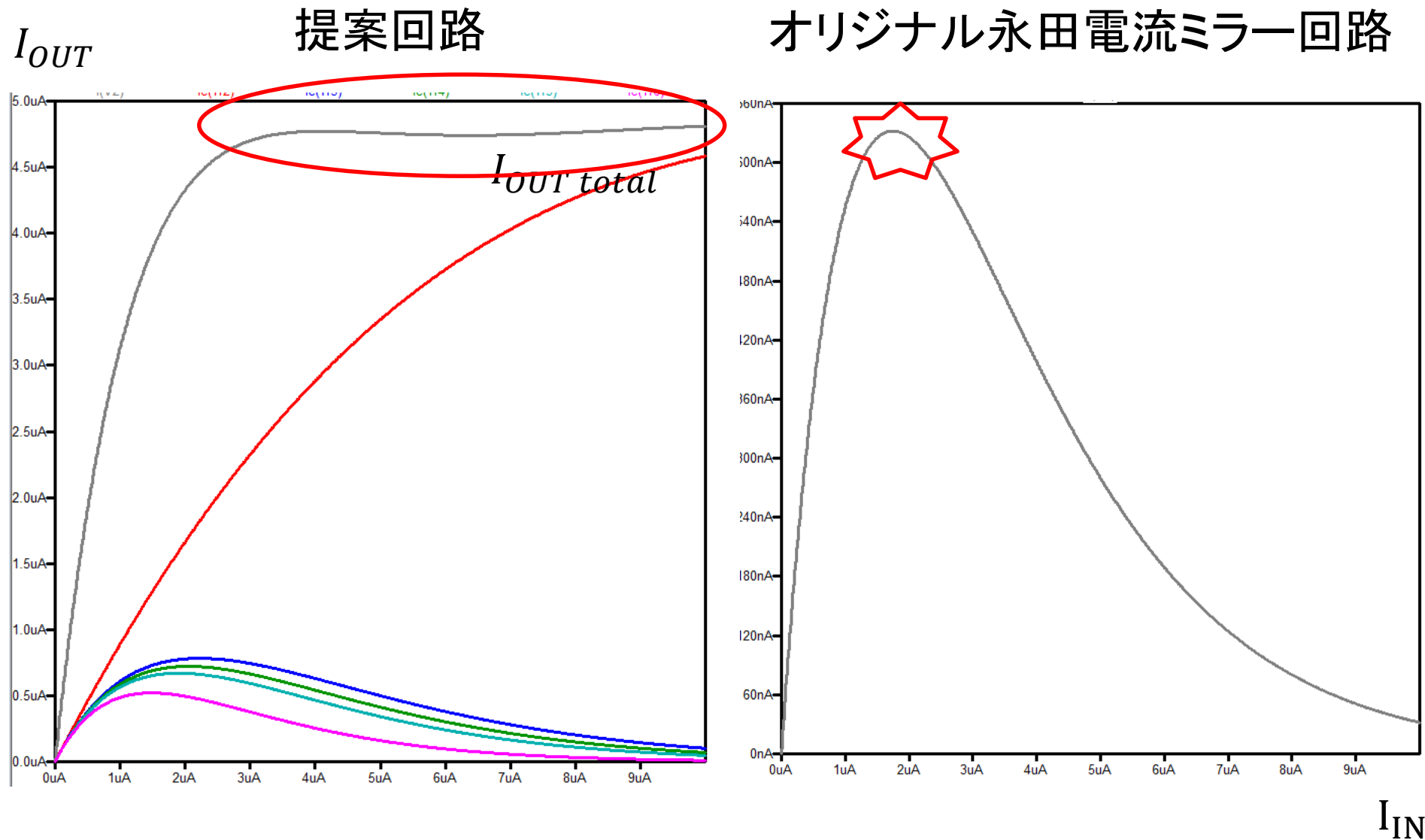
OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

提案回路



提案回路とオリジナル回路との比較



提案回路の理論式

Tr2, Tr3, Tr4, Tr5のベース・エミッタ間電圧について

$$V_{BE2} = V_{BE1} - R_1 I_{IN}$$

$$\vdots$$

$$V_{BE5} = \underbrace{V_{BE1}}_{(22)} - \underbrace{(R_1 + R_2 + R_3 + R_4) I_{IN}}_{(23)}$$

$$\left. \begin{array}{l} V_{BE2} = V_{BE1} - R_1 I_{IN} \\ \vdots \\ V_{BE5} = V_{BE1} - (R_1 + R_2 + R_3 + R_4) I_{IN} \end{array} \right\} V_{BE n} = V_{BE1} - R_{n-1} I_{IN} \quad (21)$$

$$V_{BE1} > V_{BE2} > V_{BE3} > V_{BE4} > V_{BE5}$$



V_{BE1} は I_{IN} の対数に比例して増加する

⊕ それに対して

抵抗での電圧降下は I_{IN} に比例して増加

||

I_{IN} の増加はTr2~5のB-E間の電圧の減少を引き起こす

$V_{BE2\sim5}$ が最大するとき
出力電流はピーク
(22)と(23)の差が最大)

出力電流

I_{OUT} について考える

$V_{BE1} = V_T \ln\left(\frac{I_{IN}}{I_{s1}}\right)$, $V_{BE n} = V_T \ln\left(\frac{I_{OUT n}}{I_{sn}}\right)$ を(21)式に代入

$$V_T \ln\left(\frac{I_{IN}}{I_{s1}}\right) - V_T \ln\left(\frac{I_{OUT n}}{I_{sn}}\right) = R_{n-1} I_{IN} \quad (24)$$

もし全てのTrが同じ($I_{s1} = I_{sn}$)ならば

$$I_{OUT n} = I_{IN} \exp\left(-\frac{I_{IN} R_{n-1}}{V_T}\right) \quad (25)$$

$$n = 2, 3, 4, 5$$

$$R_{n-1} = R_1 + R_2 \cdots + R_{n-1}$$

$$I_{IN} = I_{s1} \exp\left(\frac{V_{BE1}}{V_T}\right)$$

入出力電流特性の極値

(25)式を一階微分して、極値を求める。

$$I'_{OUT\ n} = \exp\left(-\frac{I_{IN}R_{n-1}}{V_T}\right) \left[1 - \frac{R_{n-1}}{V_T} I_{IN}\right] \quad (26)$$

$I'_{OUT\ n} = 0$ となる I_{IN} は

$$\underline{I_{IN} = \frac{V_T}{R_{n-1}}} \quad (27)$$

そのときの I_{OUT} は

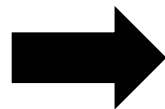
$$\underline{I_{OUT} = \frac{V_T}{R_{n-1}} \cdot \frac{1}{e}} \quad (28)$$

入出力電流特性

ピークの位置 \longrightarrow $(I_{IN})_{max} = \frac{V_T}{R_{n-1}}$ (29)

ピークでの
出力電流 \longrightarrow $(I_{OUT})_{max} = \frac{V_T}{R_{n-1}} \cdot \frac{1}{e}$ (30)

$$V_T = \frac{kT}{q}$$



問題点

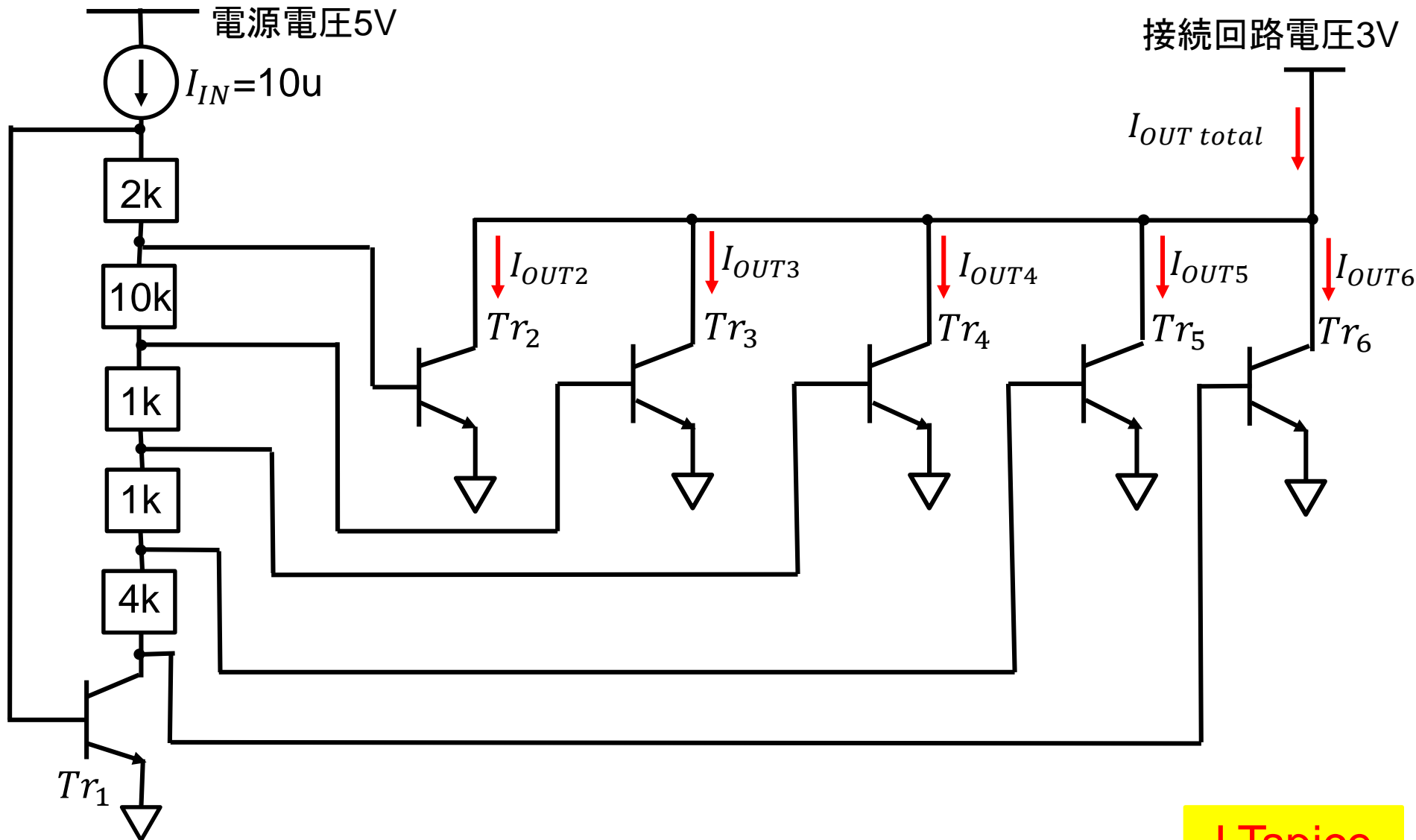
温度によって V_T が変化する
 \rightarrow ピークの位置や、そのときの出力電流
 の大きさも温度により変化してしまう

R_n を変化させ、ピークの位置やそのときの出力電流の大きさを変える
 ことで総出力電流が一定となるようにする。

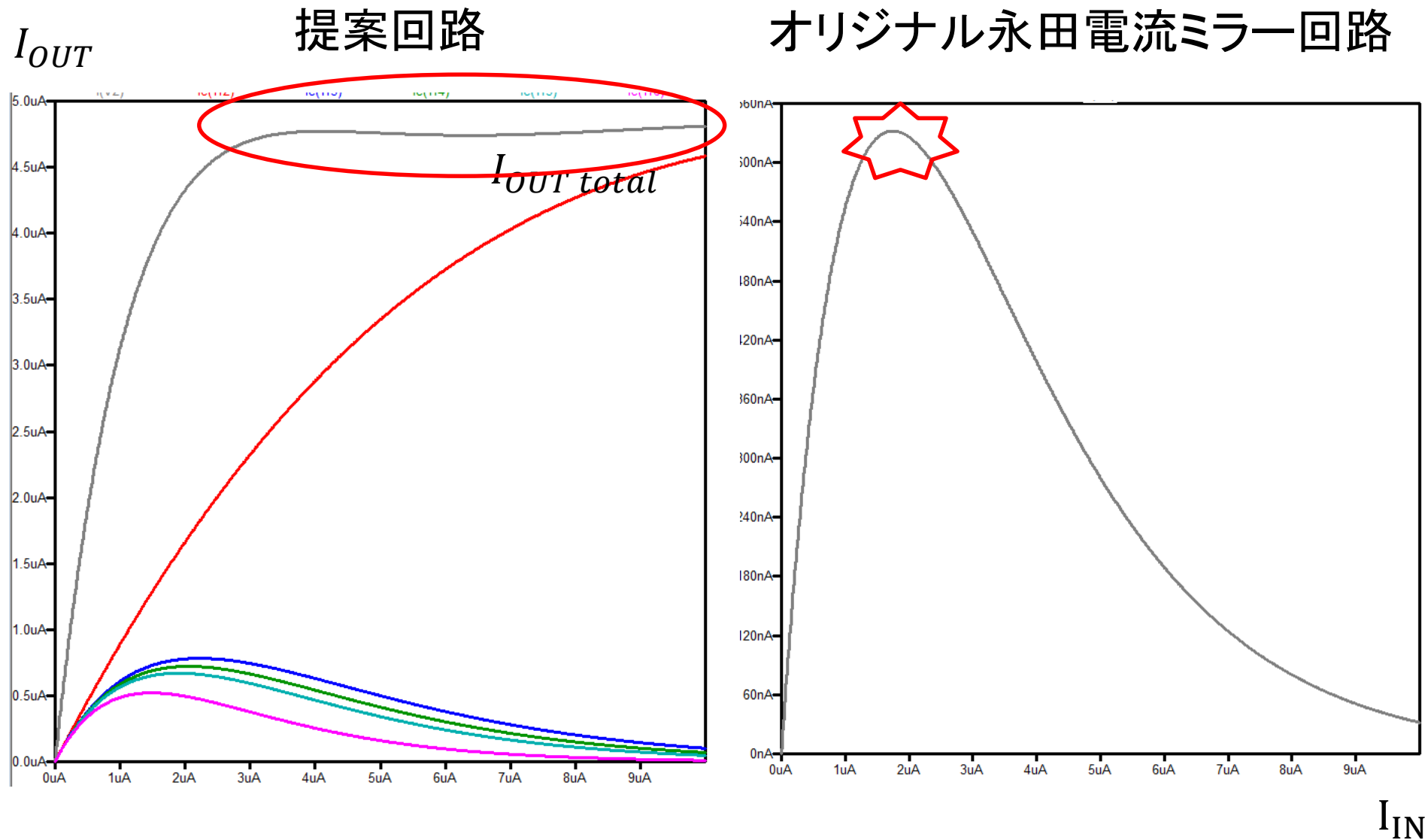
OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

提案回路



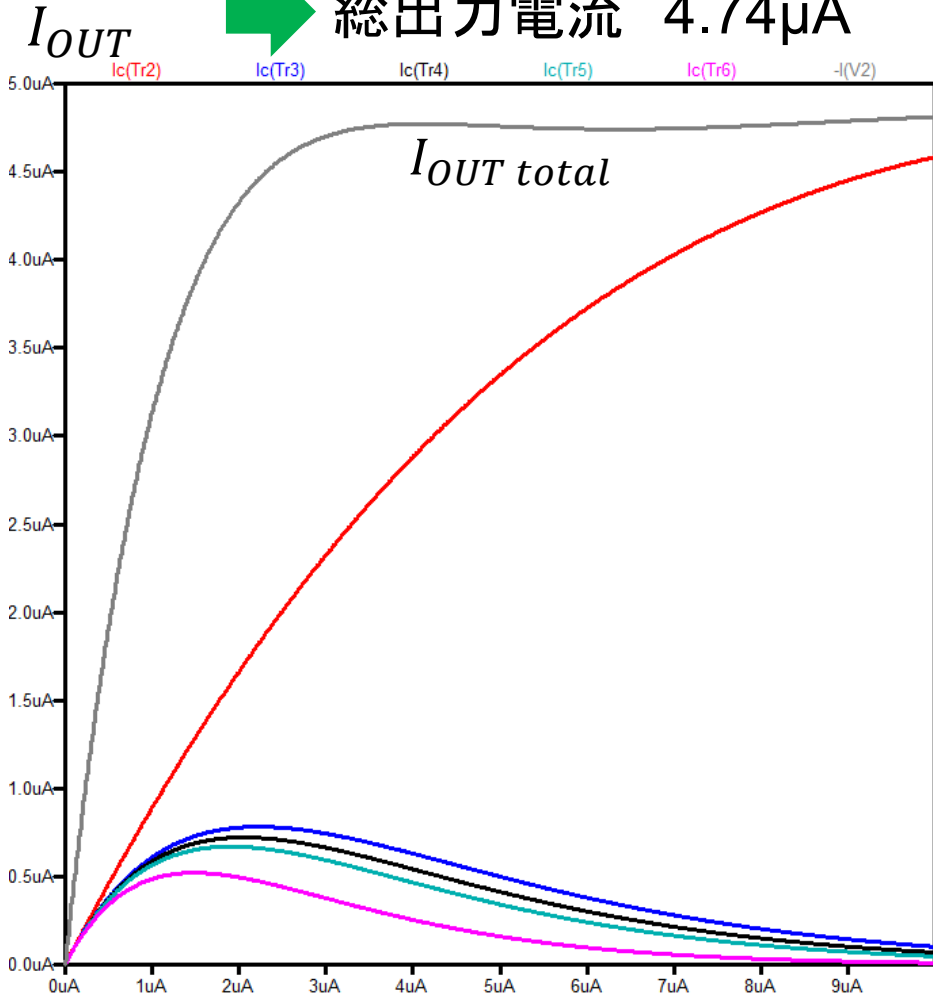
提案回路とオリジナル回路との比較



シミュレーション結果

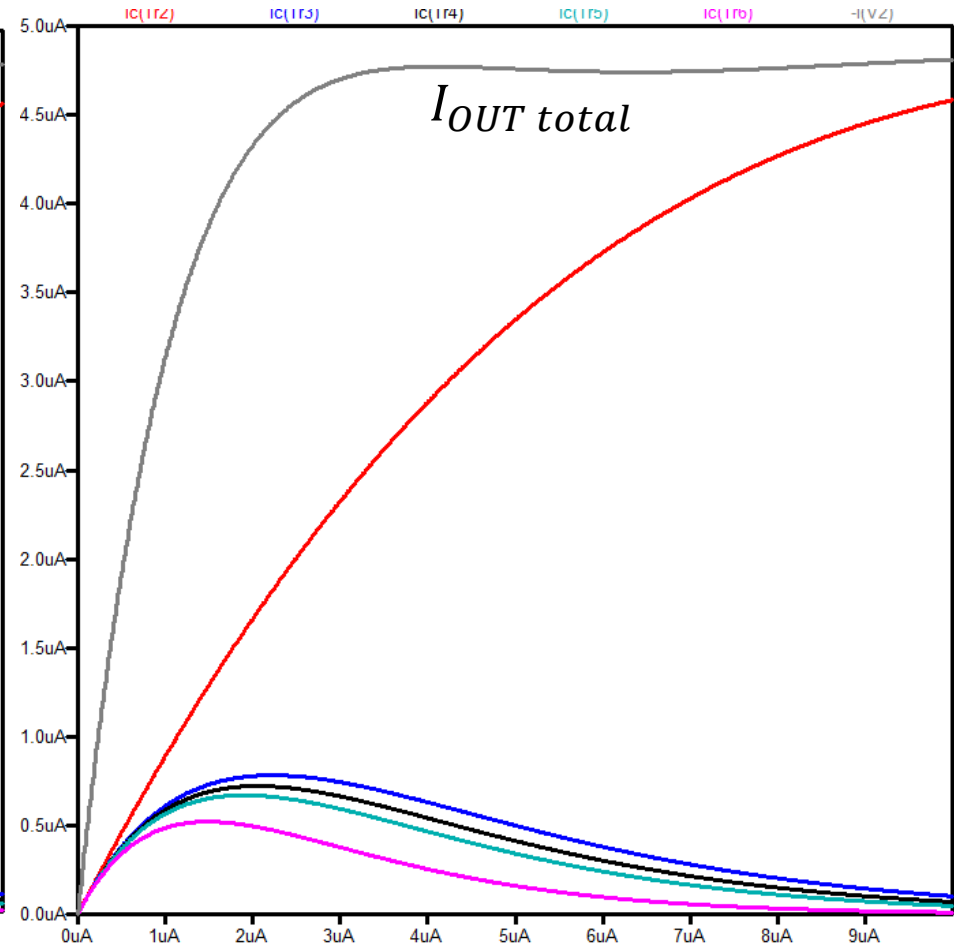
接続回路電圧 3V

➡ 総出力電流 4.74 μ A



接続回路電圧 2V

➡ 総出力電流 4.75 μ A

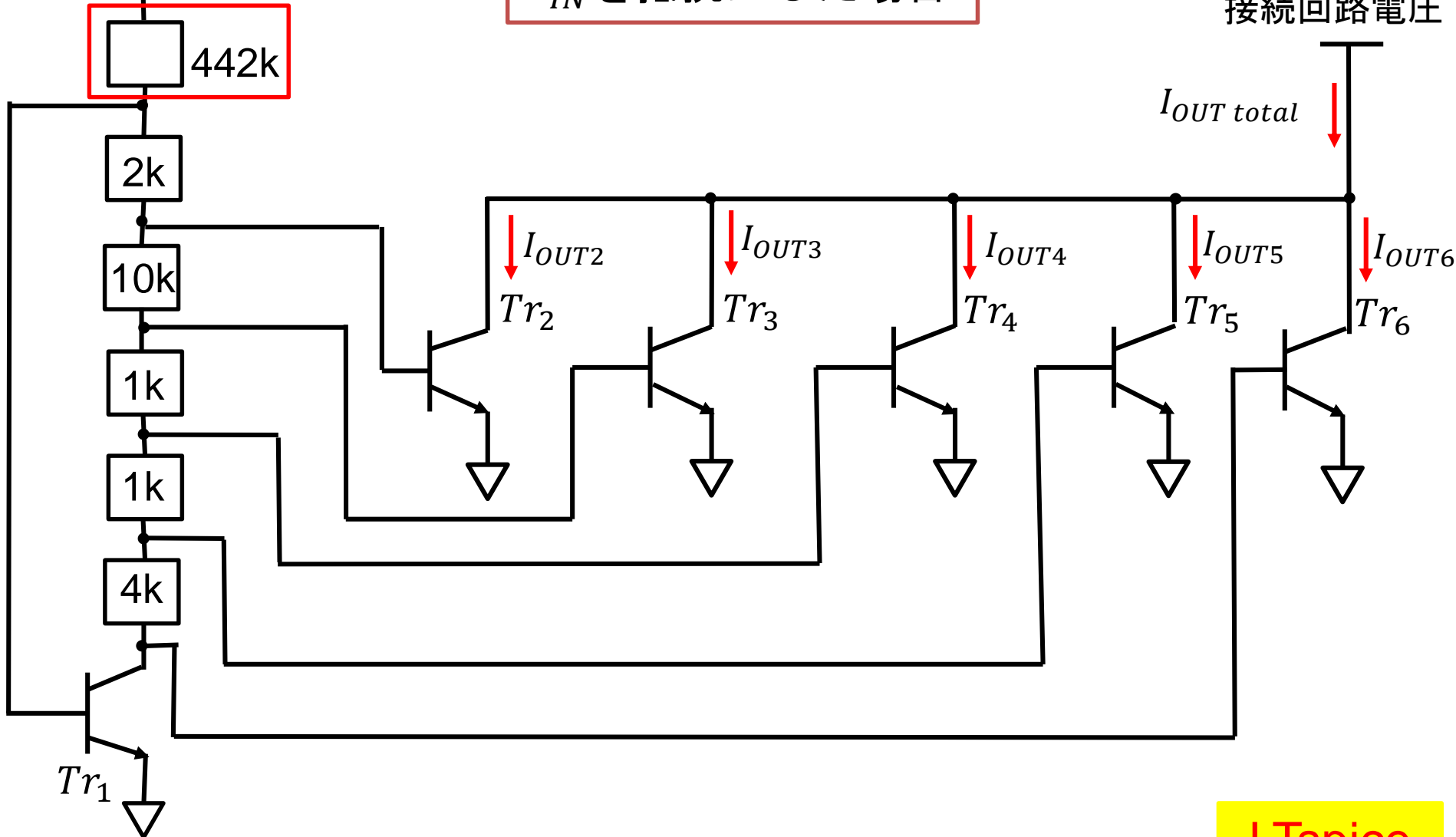


提案回路

電源電圧5V

I_{IN} を抵抗にした場合

接続回路電圧

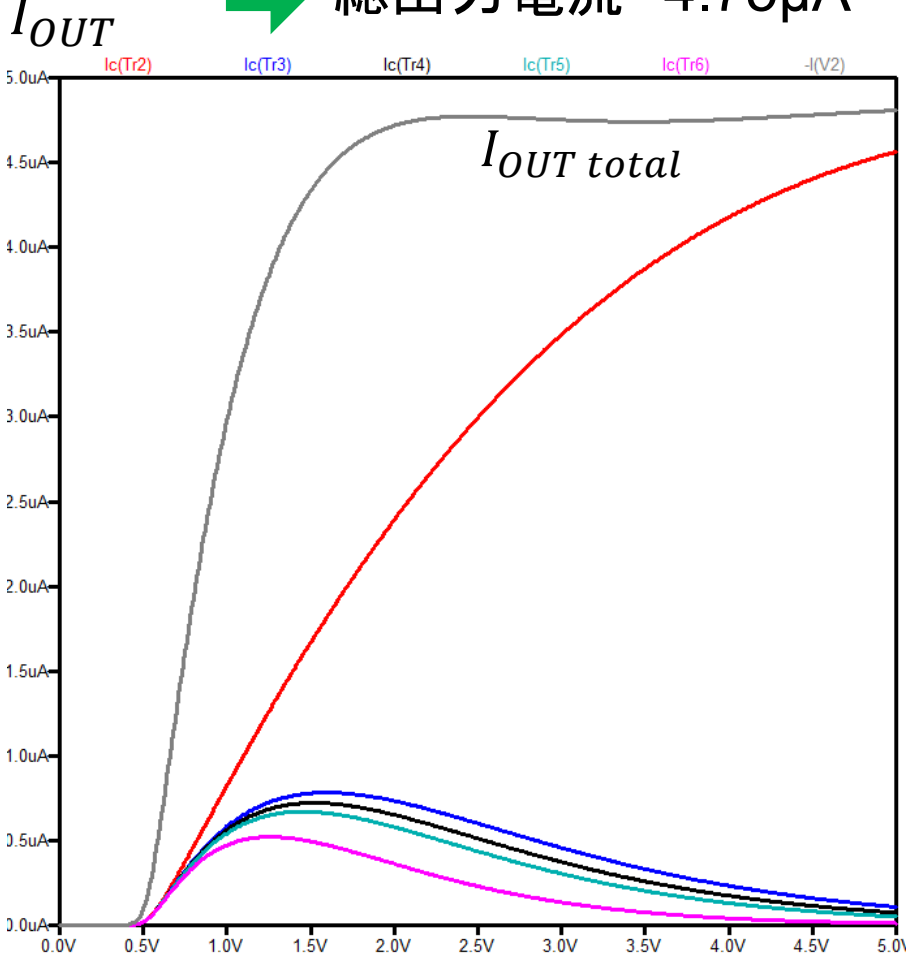


LTspice

シミュレーション結果

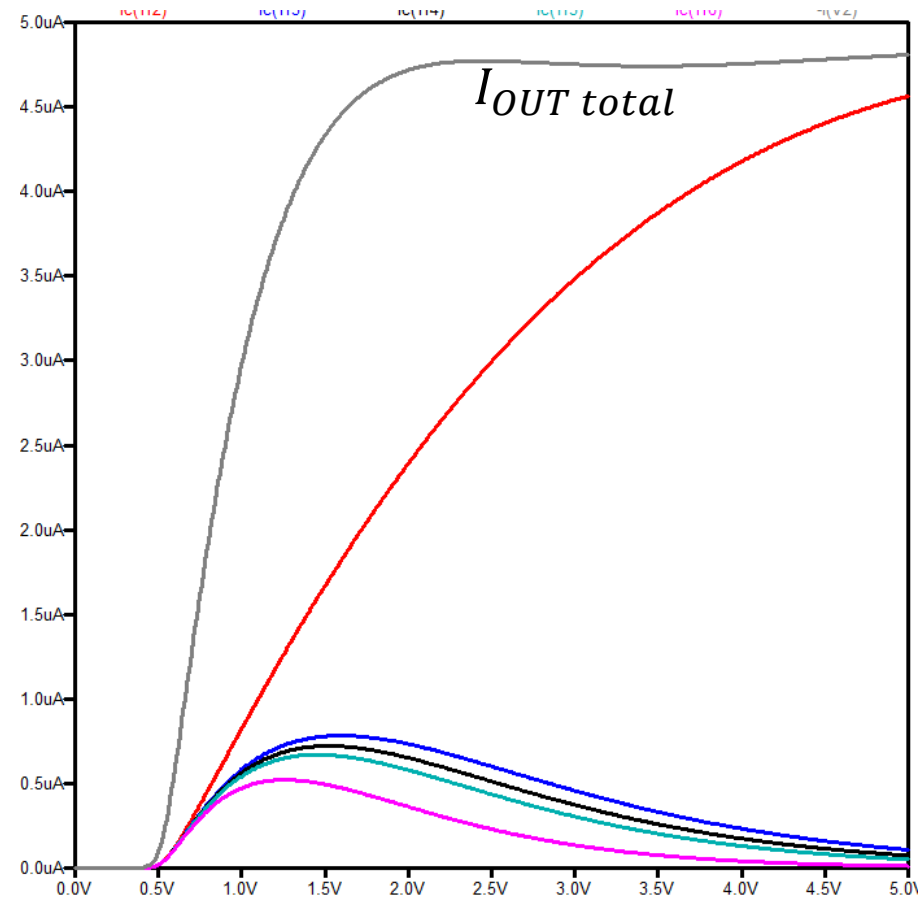
接続回路電圧 3V

➡ 総出力電流 4.75 μ A



接続回路電圧 2V

➡ 総出力電流 4.75 μ A

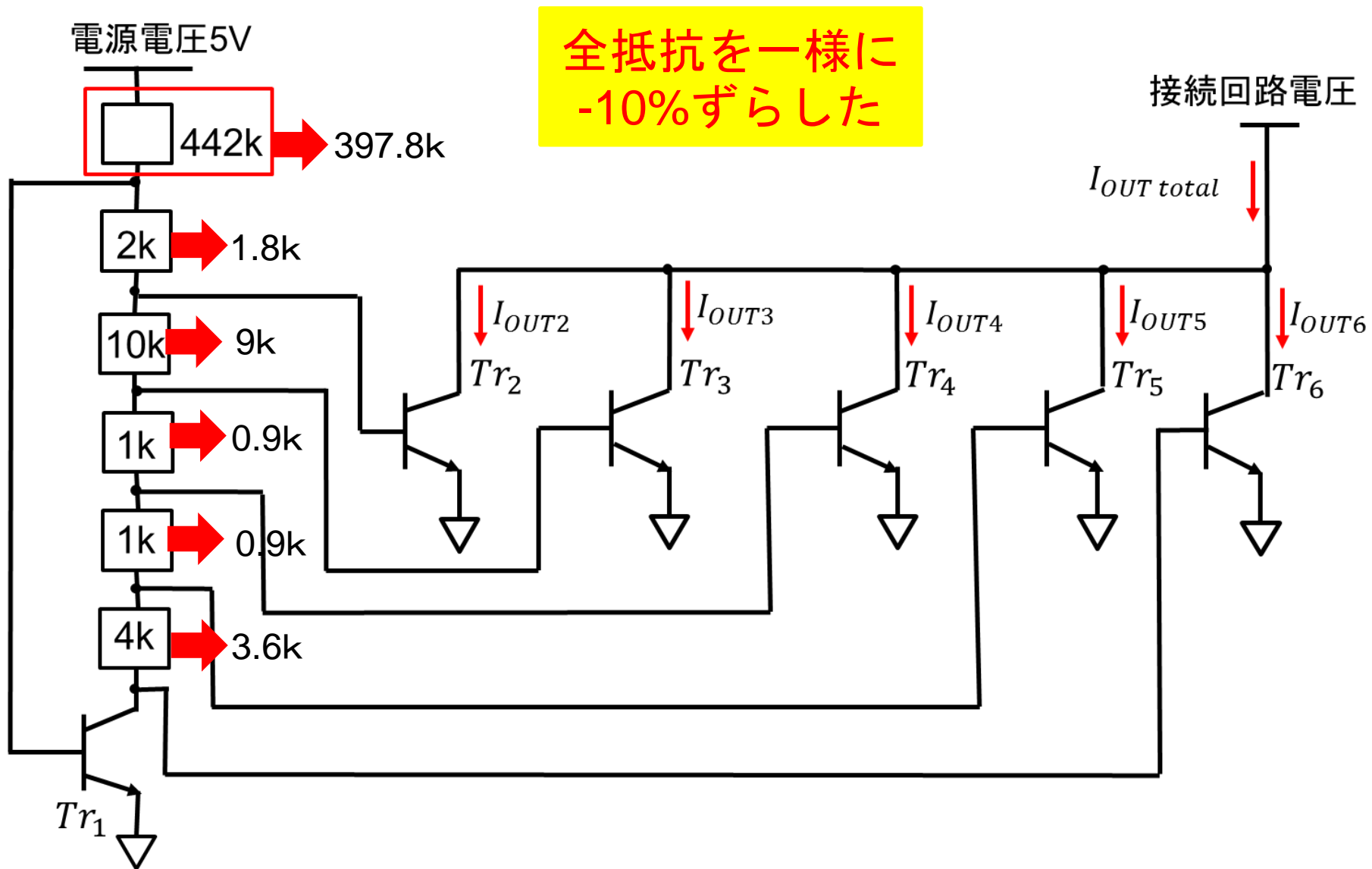


電源電圧

OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

抵抗ばらつき-10%

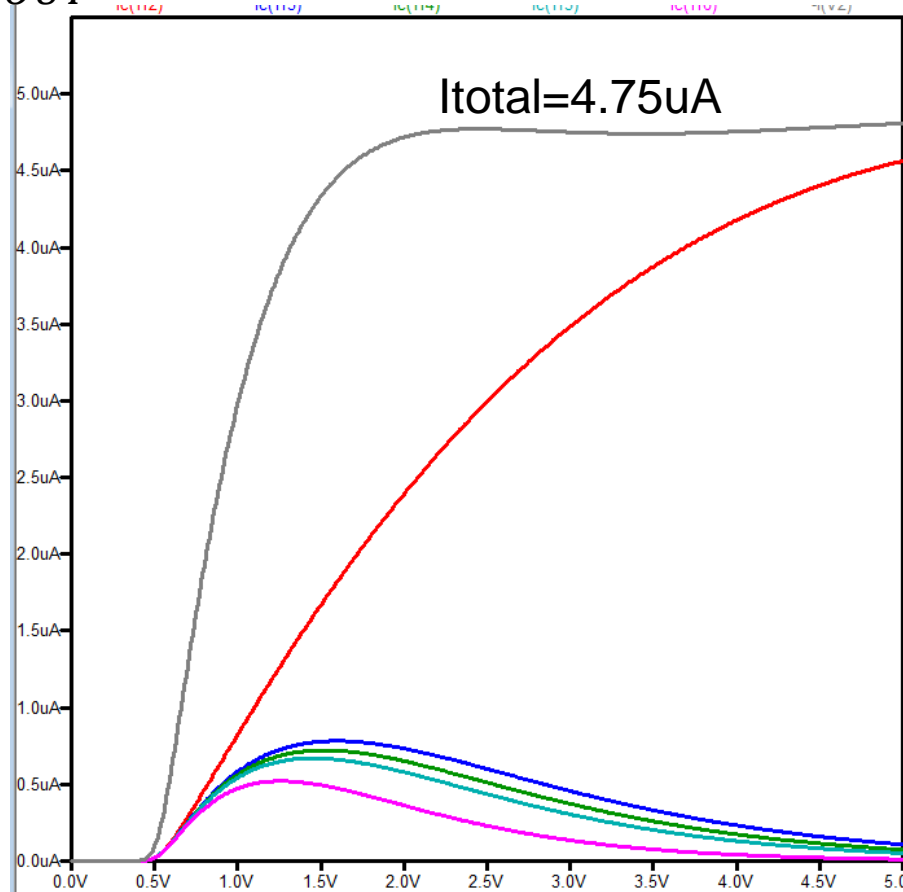


抵抗をばらつかせたときの比較

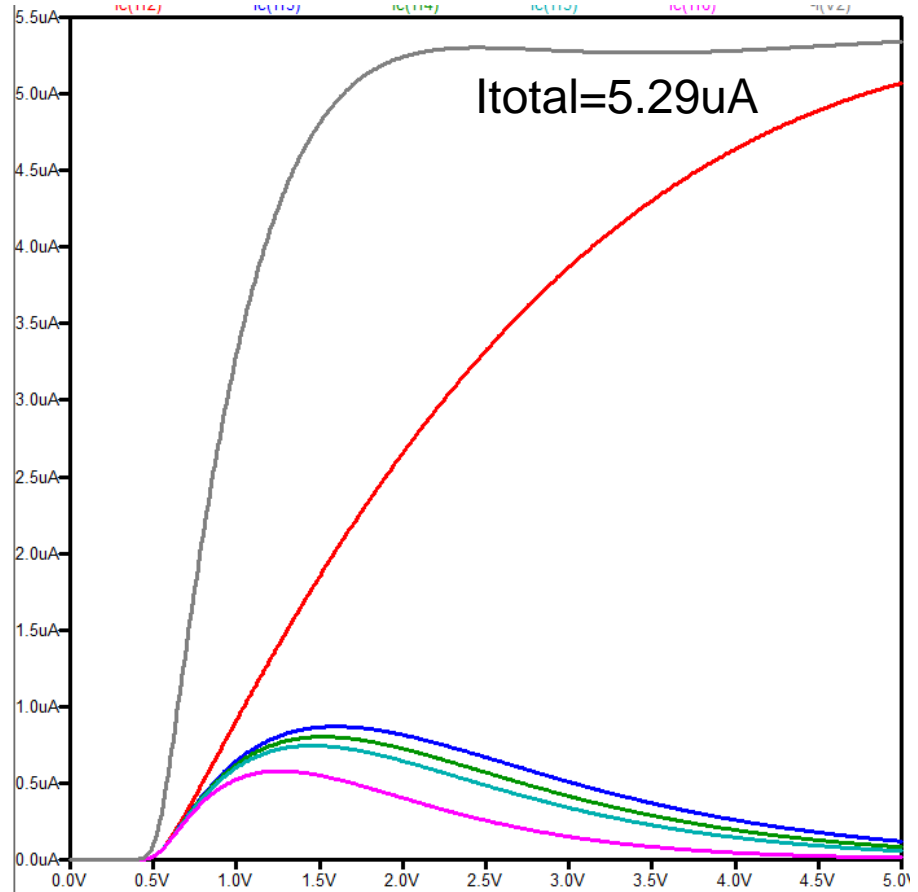
$$\frac{5.29 - 4.75}{4.75} = 11.4\%$$

I_{OUT}

抵抗ばらつき無し

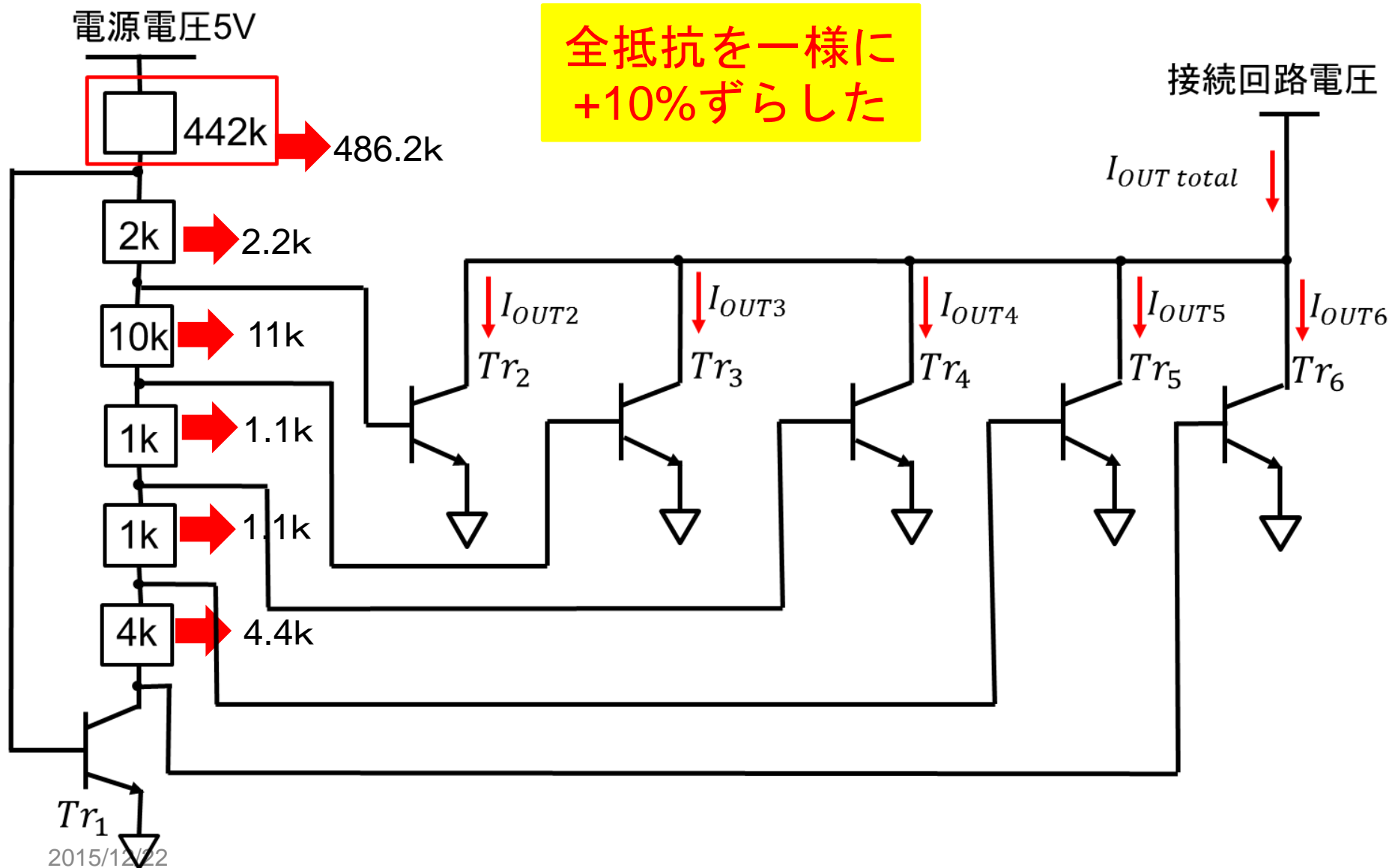


抵抗を-10%ばらつかせた場合



電源電圧

抵抗ばらつき+10%

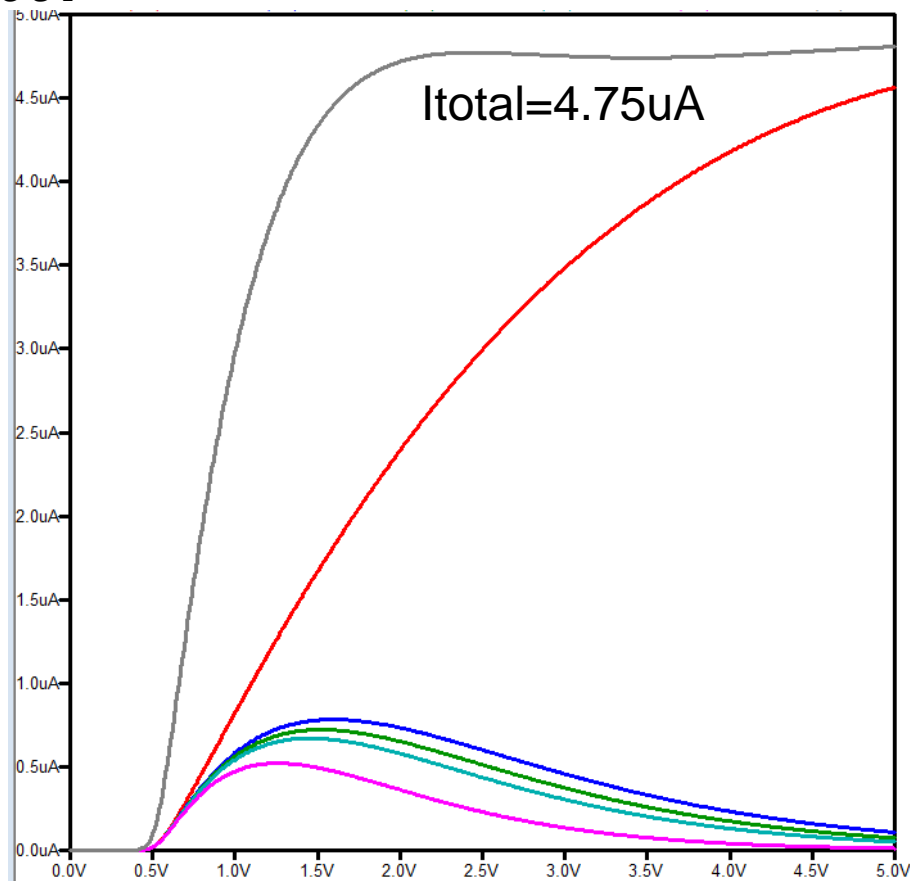


抵抗をばらつかせたときの比較

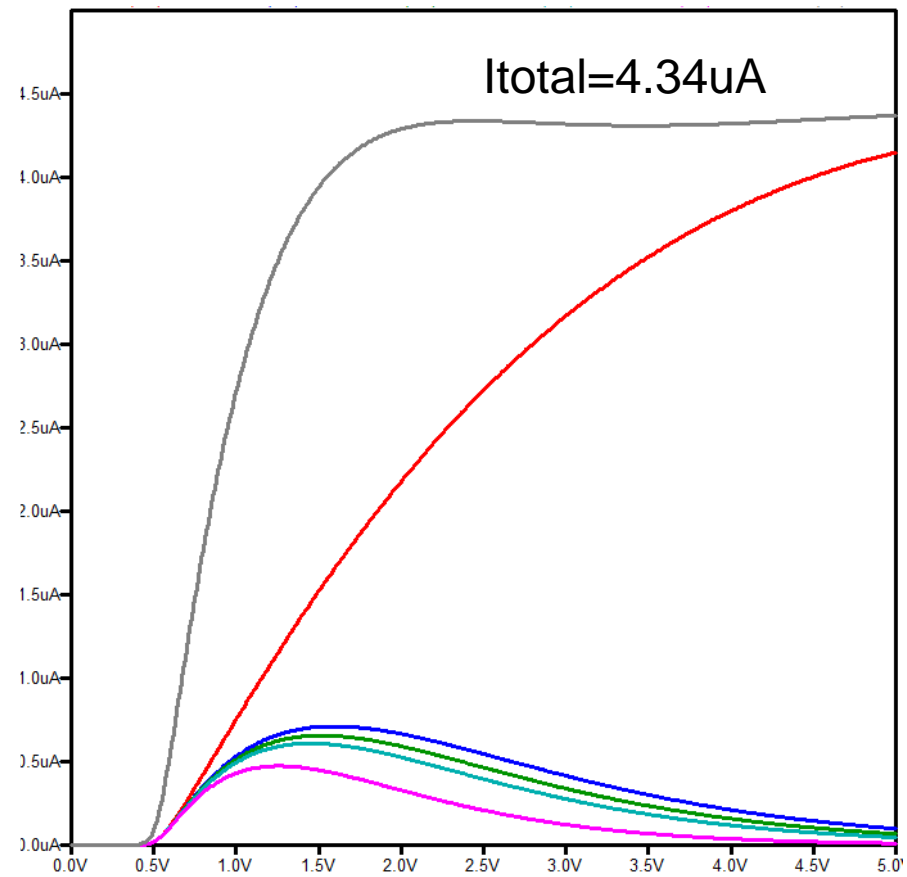
$$\frac{4.33 - 4.75}{4.75} = -8.8\%$$

I_{OUT}

抵抗ばらつき無し



抵抗を+10%ばらつかせた場合



電源電圧

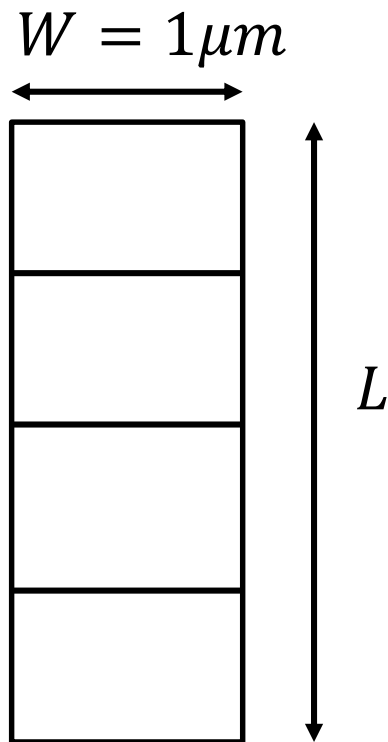
OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

面積について

シート抵抗 ρ_{\square} [Ω/\square]より抵抗の面積を求める

$$R = \rho_{\square} \frac{L}{W} [\Omega] \quad \longrightarrow \quad L = \frac{RW}{\rho_{\square}}$$



ポリシリコンで下記を想定

高抵抗の場合

$$\rho_{\square} = 10k\Omega/\square$$

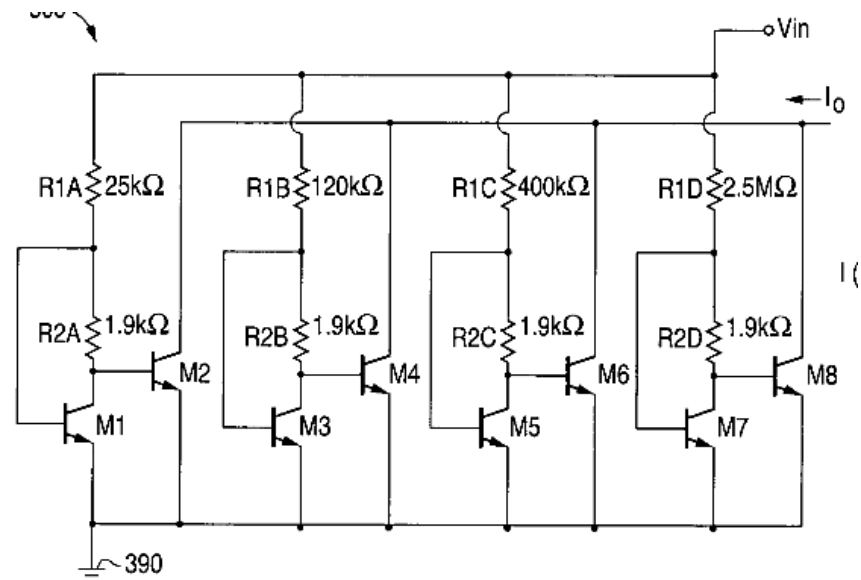
低抵抗の場合

$$\rho_{\square} = 2k\Omega/\square$$

$$W = 1\mu m$$

従来の改良回路案の面積

従来の改良回路案



高抵抗の場合の面積

$305 \mu\text{m}^2$



バイポーラトランジスタ8個

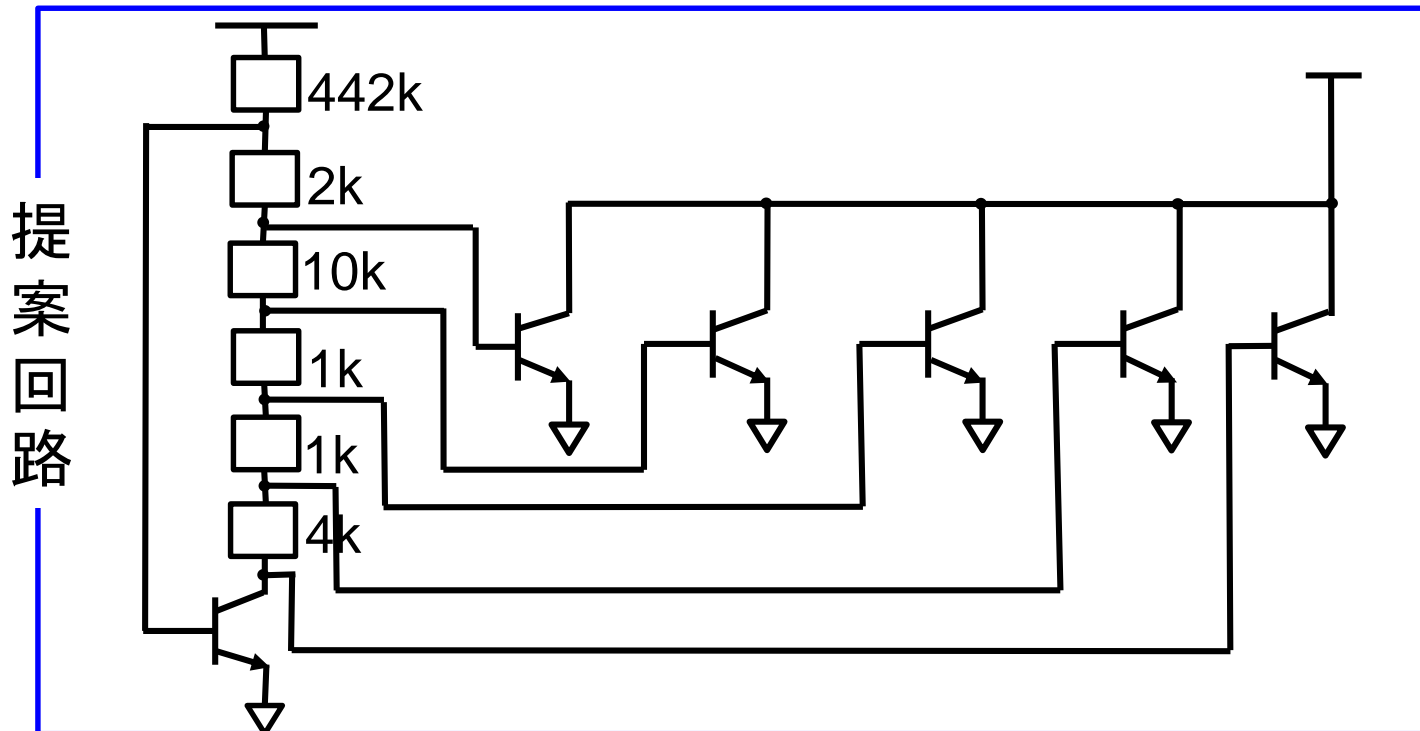
低抵抗の場合の面積

$1526 \mu\text{m}^2$



バイポーラトランジスタ8個

バイポーラ提案回路の面積



高抵抗の場合の面積

$$46 \mu\text{m}^2$$



バイポーラトランジスタ6個

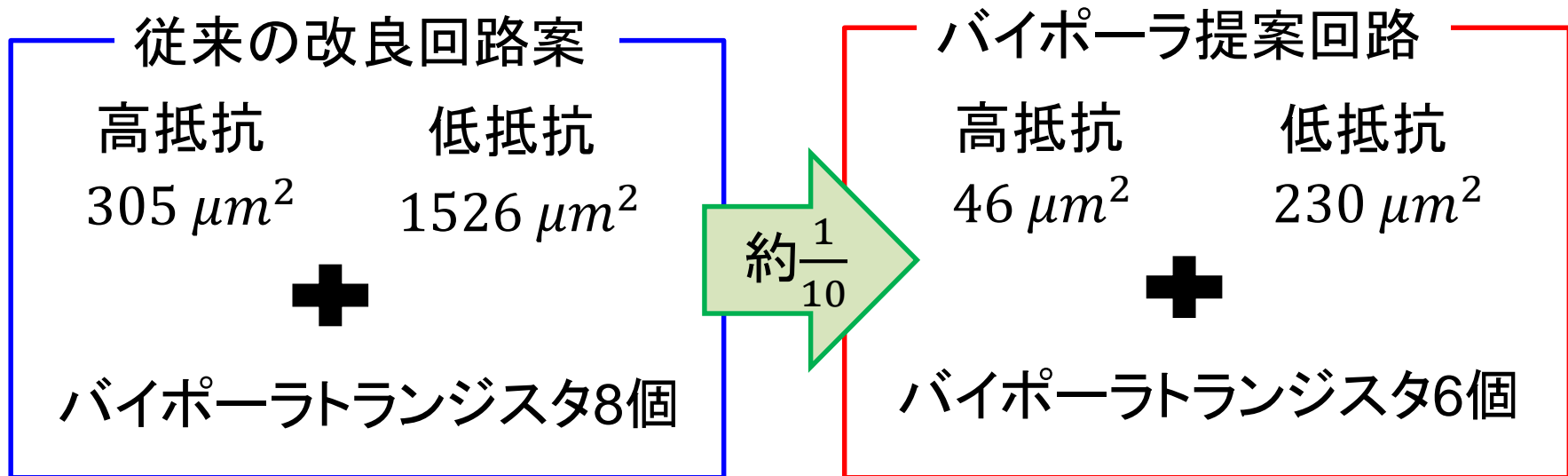
低抵抗の場合の面積

$$230 \mu\text{m}^2$$



バイポーラトランジスタ6個

従来の改良回路との面積比較

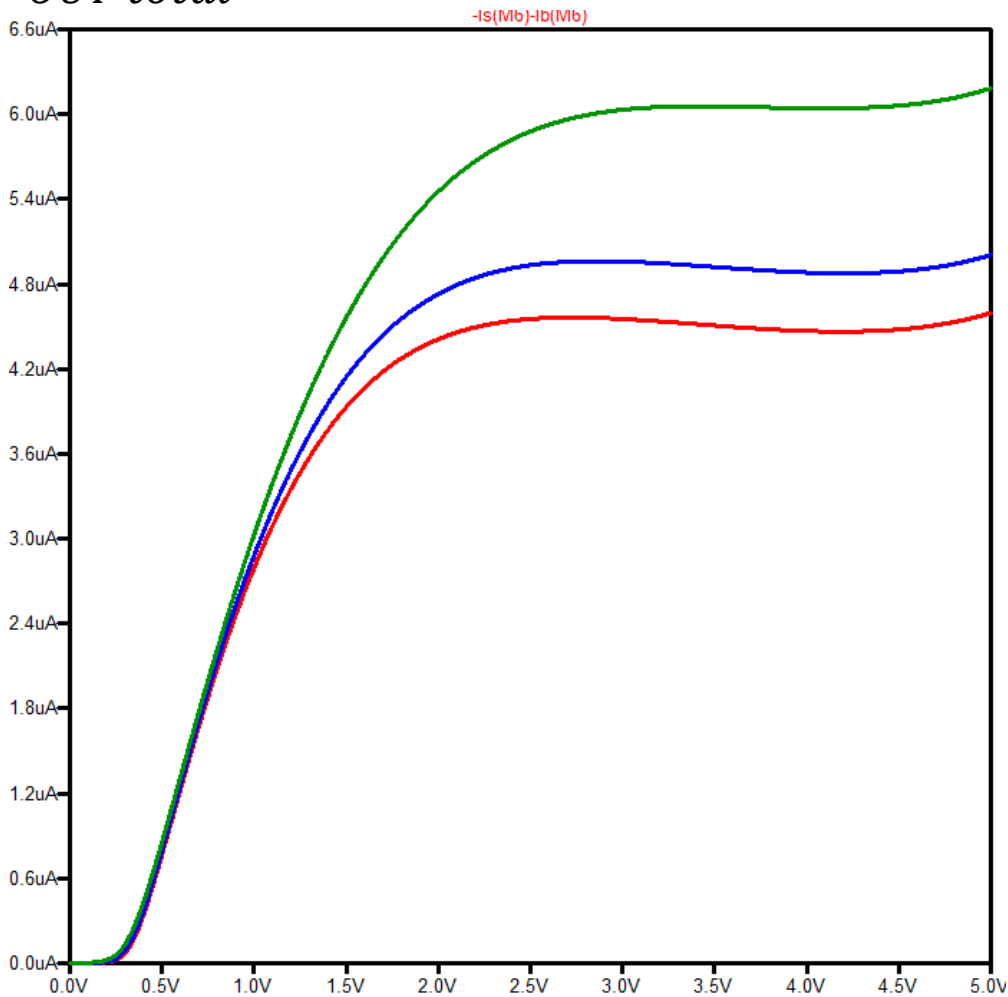


従来の改良回路案に比べ
提案回路のほうが
面積が小さくなっている

MOS回路の温度依存について

.TEMP 30 50 100

$I_{OUT\ total}$



温度[°C]	総出力電流[μA]
30	4.52
50	4.92
100	6.05

移動度が温度に依存
温度依存性あり

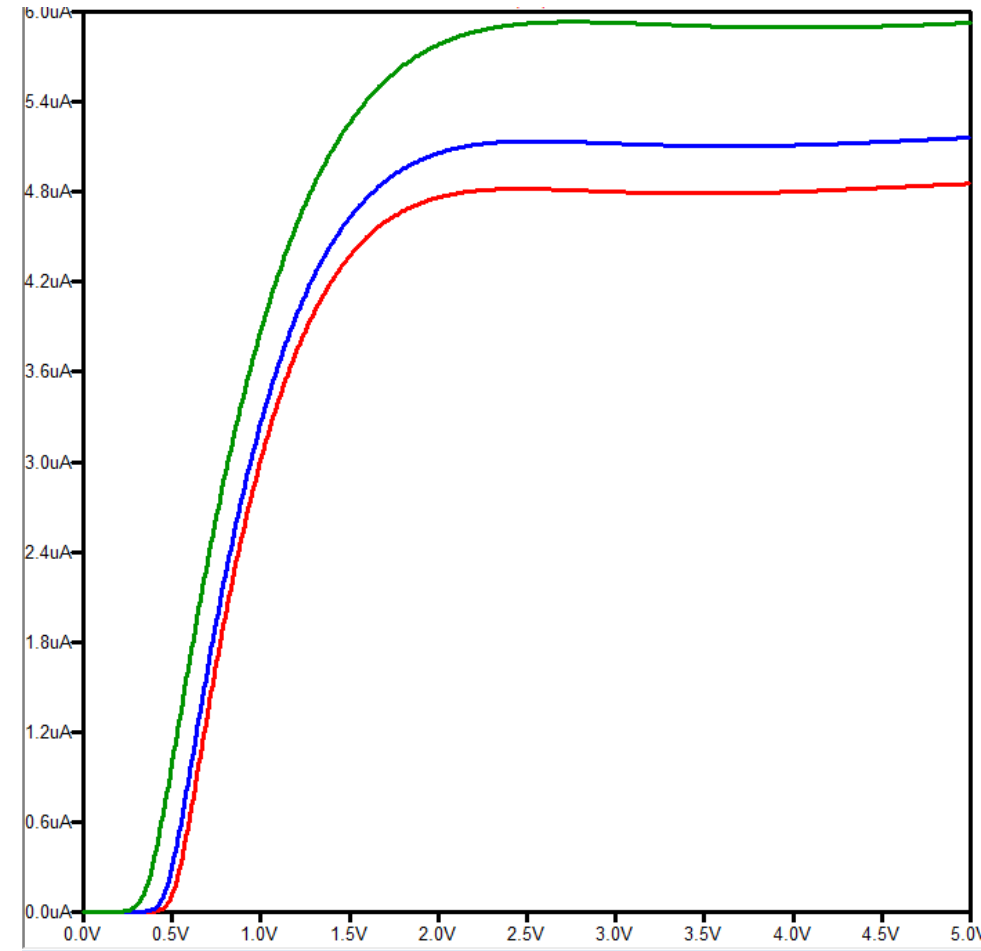
1°Cあたり約0.022 μA 増加

電源電圧

バイポーラ回路の温度依存性について

.TEMP 30 50 100

$I_{OUT\ total}$



100°C

50°C

30°C

温度[°C]	総出力電流[μA]
30	4.81
50	5.11
100	5.90

温度依存性あり

温度により熱電圧 V_T が変化する

1°Cあたり約0.015μA増加

電源電圧

OUTLINE

- 研究背景・目的
- 永田電流ミラー回路
- 提案回路(MOS)
 - └ シミュレーション結果
 - └ 抵抗・素子ばらつき
- 提案回路(バイポーラ)
 - └ シミュレーション結果
 - └ 抵抗ばらつき
- 面積 & 温度比較
- まとめ

まとめ

- MOS、バイポーラ提案回路について示した。
- 比較

回路	回路構成	電流一定範囲	温度
永田穰電流ミラー回路	◎	△	
Zach's回路	△	◎	
バンドギャップ リファレンス回路	×	○	◎
提案回路	○	◎	

- チップでも実現したい

トランジスタ数個の回路でまだまだ新しい回路を生み出すことができる!!

おわり

MOSばらつきについて

MOSばらつき

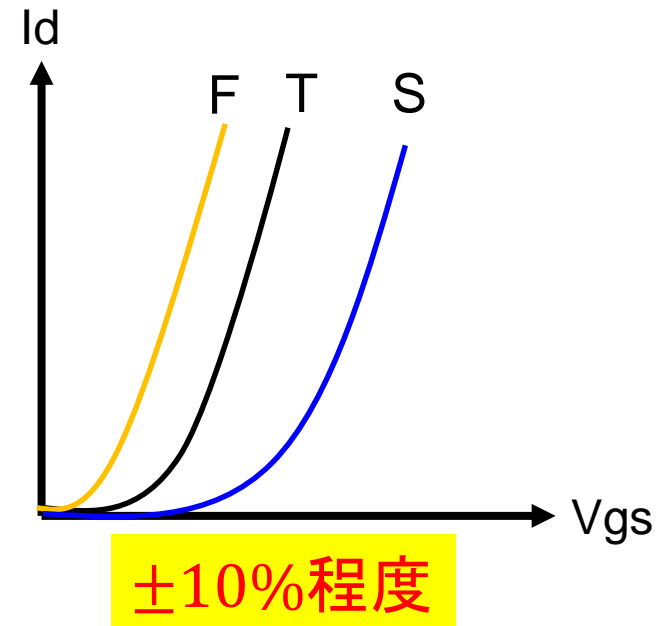
- **Slow** → MOSの閾値を**高く**する
- **Fast** → MOSの閾値を**低く**する

閾値を**高く**する

→ V_{gs} - I_d の立ち上がりが遅くなる

→ 同一の V_{gs} を与えても電流が小さくなる

→ 動作が**Slow**になる



12月21日 Q&A

Q. 出力電流が一定となる抵抗とMOSのサイズはどのように決めたか

A. MOSモデルによって異なってくるので、飽和領域の電流式である程度求めることができる。

Q. プロセスを変えるたびに抵抗やMOSのサイズを変えるのか

A. 変える

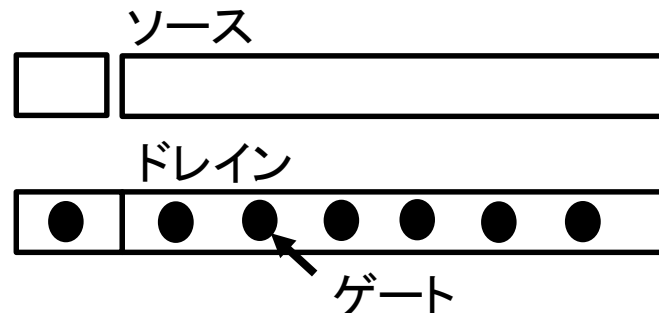
永田先生からのアドバイス

$\lambda=1$ の簡単な式で考えればわかりやすい

12月21日 永田穰さんアドバイス

回路そのもの、アナログを見ることは大切！！

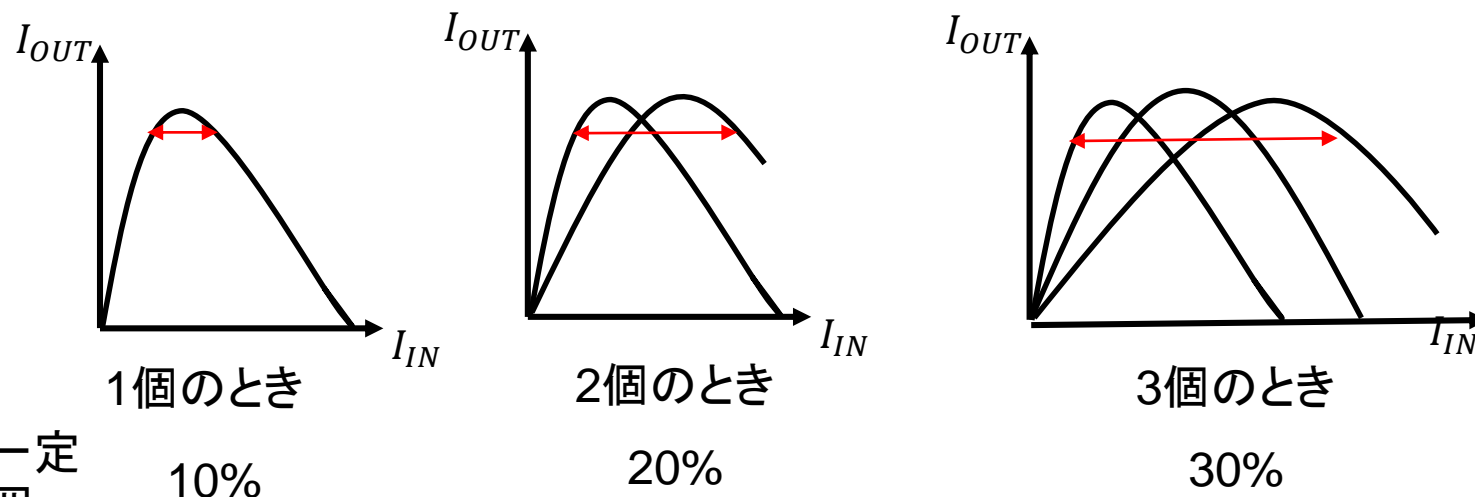
- (19)(20)式の $\lambda=1$ でのシミュレーション
→ $\lambda=1$ にすることで式が簡単でわかりやすくなる。
- 回路自体はシンプル
→レイアウトを上手くすれば良くなる、キレイになる。
- 提案回路図より、ソースが共通、ドレインが共通なので実際にチップを作ったら面積が小さくなるかも知れない。



- (29)(30)から温度特性があることがわかる
→チップでは抵抗以外の色々なところからの温度特性があるため、うまくすれば、打ち消すことができる。

12月21日 永田穰さんアドバイス

- (19)(20)式を $\lambda=1$ にすると簡単な式になる
→(永田さんいわく)癖のない回路。シンプルで使い勝手が良い
- (19)(20)式を $\lambda=0$ として理想的なもので、式、回路を眺める。
- 定電流源は他の回路と一緒に役になる
→実際にチップを作ってアンプなどにつなげてやってみる
- 最初は精度は気にせず、まずはMOSの個数を減らしてやってみる。
→回路によって要求させる精度が違う。



電流一定
範囲