

【特許請求の範囲】

【請求項1】 被測定信号(2)をクロック(9)でサンプリングしてサンプル値(11)を得るためのサンプリング処理(61)をし、

前記サンプリング処理(61)において取得した前記サンプル値(11)を記憶して取得データ(12)を得るための取得メモリ処理(62)をし、

前記取得メモリ処理(62)において記憶した取得データ(12)を、書込みアドレス信号(17)により波形を再現したときのアドレスに書込み、再現した波形データ(13)を読出すための波形メモリ処理(63)をし、

前記被測定信号(2)と同期した入力トリガ(1)の繰り返し周波数が所定の周波数を越えた場合に分周した所定の周波数以下の繰り返し周波数のトリガ(3)を得るためのトリガ分周処理(53)をし、

ホールド信号(6)がホールド期間(Thold)を終了して(t36)ホールドオフ(t36~t37)になったときに最初に印加された(t37)前記トリガ(3)に同期して同期信号(5)を発生するための同期信号発生処理(54)をし、

前記ホールドオフになる時点(t36)の直前および直後の期間において前記トリガ(3)が印加されたことを検出してメタステーブル検出信号(22)を出力し、このメタステーブル検出信号(22)が発生したときには前記ホールド期間(Thold)を所定の範囲で可変する可変期間(t35~t36)を設けて前記メタステーブル検出信号(22)が発生しないようにした前記ホールド信号(6)を発生する可変ホールド発生処理(55)をし、

前記同期信号(5)を受けて(t37)、その直後(t38)に印加された前記クロック9との間の時間差(Ts)を測定し、前記書込みアドレス信号(17)を発生し、前記同期信号(5)の発生に係わる前記トリガ(3)以後に取得した前記取得データ(12)を前記波形メモリ処理(63)をするためのポストトリガ・データ収録期間(t32~t33)と、前記取得データ(12)を前記波形メモリ処理(63)のために転送するデータ転送期間(t33~t34)と、前記同期信号(5)の発生に係わる前記トリガ(3)以前に取得した前記取得データ(12)を前記波形メモリ処理(63)をするためのプリトリガ・データ収録期間(t34~t35)の一連の期間(t32~t35)を制御して前記一連の期間の終了を示すプリトリガ・カウント終了信号(19)を出力するためのタイムベース処理(64)をするコヒーレント・サンプリング方法。

【請求項2】 前記可変ホールド発生処理(55)において、

前記ホールド信号(6)が前記ホールドオフになる時点(t55)の直前(t54)および直後(t56)の期

間を示すメタステーブル検出窓信号(23)を受けて、前記メタステーブル検出窓信号(23)の期間に前記トリガ(3)を受けたときには前記メタステーブル検出信号(22)を送出(t59)するためのメタステーブル検出処理(56)をし、

前記ホールドオフ状態において前記同期信号(5)を受けると、前記ホールド信号(6)を前記ホールド期間(Thold)において発生(t60~t67)し、前記ホールド期間(Thold)の終了(t67)の直前(t66)および直後(t68)の期間において前記メタステーブル検出窓信号(23)を送出するホールド処理(57)をする請求項1のコヒーレント・サンプリング方法。

【請求項3】 前記ホールド処理(57)において、前記タイムベース処理(64)における前記一連の期間(t32~t35)の終了を示すカウント終了信号(19)を受けて(t52)、キャリア(82)を印加される(t58)までの期間(t52~t58)イネーブル信号(81)を生成するカウンタ・イネーブル生成処理(74)をし、

前記イネーブル信号(81)を受けて前記クロック9をカウントしながらカウント数をカウンタ出力(83)として出力し、このカウンタ出力(83)が所定の数に達したとき(t57)前記キャリア(82)を出力する(t57~t58)タイミング・カウンタ処理(75)をし、

前記メタステーブル検出信号(22)をすでに印加されており前記イネーブル信号(81)を受けたときには(t62)、前記メタステーブル検出信号(22)の示している検出状況をラッチしてホールド信号(6)を制御するためにホールド期間(Thold)の可変の選択を指示する選択指示信号(85)を出力する(t62)ための制御信号ラッチ処理(85)をし、

前記選択指示信号(85)をまだ受けていないときには前記カウンタ出力(83)が1カウントしたとき(t53)選択信号(84)を出力し(t53~t55)、すでに前記選択指示信号(85)を受けているときには前記カウンタ出力(83)が前記可変期間(t35~t36)を設けるために所定値に達するのを待って(t65)選択信号(84)を出力する(t65~t67)ためのタイミング選択処理(76)をし、

前記選択信号(84)の指示により前記メタステーブル検出窓信号(23)を生成する(t54~t56、又は、t66~t68)ための検出窓生成処理(72)をし、

前記同期信号(5)を受けて(t60、又は、t69)、ホールド信号(6)を発生し、前記メタステーブル検出窓信号(23)の幅の中央(t55、又は、t67)において、前記ホールド信号(6)を終了せしめるように前記ホールド信号(6)を生成するホールド生成

10

20

30

40

50

処理(71)をする請求項2のコヒーレント・サンプリング方法。

【請求項4】 前記トリガ分周処理(53)において、前記入力トリガ(1)を受けて、分周指示信号(D2~16)の指示により分周したトリガ(3)を出力するための可変分周処理(100)をし、

前記クロック(9)を所定の分周比で分周して得た分周クロック(21)をカウントしてそのカウント数をシーケンス・データ(124)とするためのシーケンス・カウンタ処理(107)をし、

前記シーケンス・データ(124)が所定の時間窓設定値(Nw)を示している期間(t71~t72)を時間窓信号(125)として作成するための時間窓作成処理(108)をし、

前記シーケンス・データ(124)が、最高値を示したことを確認したとき(t74)、カウンタ・クリア信号(126)を出力(t74~t75)するためのカウンタ・クリア生成処理(109)をし、

前記時間窓信号(125)の期間中(t71~t72)に受けた前記トリガ(3)の数をカウントして、その値をトリガ・パルス数(121)として出力し(t71~t72)、前記カウンタ・クリア信号(126)を受けて前記トリガ・パルス数(121)をクリアする(t74~t75)ためのトリガ・カウンタ処理(102)をし、

前記トリガ・パルス数(121)が所定の上限設定値(Nu)よりも大きいことを示す上限比較結果(122)を出力する(t72~t74)ための上限比較処理(103)をし、

前記トリガ・パルス数(121)が所定の下限設定値(Nl)よりも小さいことを示す下限比較結果(123)を出力する(t72~t74)ための下限比較処理(104)をし、

前記上限比較結果(122)および前記下限比較結果(123)を受けていないときには、前記トリガ(3)の周期がトリガ周期の許容範囲内にあるという状態を示すステータス信号(20)を出力するためのステータス信号処理(105)をし、

前記シーケンス・データ(124)が最高値に達したとき(t73)、シフト・クロック(127)を生成する(t73~t74)ためのシフト・クロック生成処理(106)をし、

前記上限比較結果(122)および前記下限比較結果(123)にしたがって、前記トリガ(3)の周期が前記トリガ周期の許容範囲内となるように、前記分周指示信号(D2~16)をシフトするためのシフト・レジスタ処理(101)をする請求項1のコヒーレント・サンプリング方法。

【請求項5】 前記可変分周処理(100)において、前記分周指示信号(D2~16)の指示により、

前記入力トリガ(1)を分周して第1分周信号(DV2)を得るための第1分周処理(111)をし、前記第1分周信号(DV2)を分周して第2分周信号(DV4)を得るための第2分周処理(112)をし、これらの分周を繰り返して、第n-1分周信号(DV8)を分周して第n分周信号(DV16)を得るための第n分周処理(114)をし、

前記入力トリガ(1)と、前記第1ないし第n分周信号(DV2~16)とのオアをとって前記トリガ3を得るためのオア処理(115)をする請求項4のコヒーレント・サンプリング方法。

【請求項6】 前記トリガ分周処理(53B)において、

前記入力トリガ(1)を受けて、小さな分周比から大きな分周比までの複数の分周比選択信号(SL0~2)の指示により分周指示信号(D2~16)を選択して分周したトリガ(3)を出力するための可変分周処理(100B)をし、

前記クロック(9)を所定の分周比で分周して得た分周クロック(21)をカウントしてそのカウント数をシーケンス・データ(124)とするためのシーケンス・カウンタ処理(107)をし、

前記シーケンス・データ(124)が所定の時間窓設定値(Nw)を示している期間(t71~t72)を時間窓信号(125)として作成するための時間窓作成処理(108)をし、

前記シーケンス・データ(124)が、最高値を示したことを確認したとき(t74)、カウンタ・クリア信号(126)を出力(t74~t75)するためのカウンタ・クリア生成処理(109)をし、

前記時間窓信号(125)の期間中(t71~t72)に受けた前記トリガ(3)の数をカウントして、その値をトリガ・パルス数(121)として出力し(t71~t72)、前記カウンタ・クリア信号(126)を受けて前記トリガ・パルス数(121)をクリアする(t74~t75)ためのトリガ・カウンタ処理(102)をし、

前記トリガ・パルス数(121)が所定の上限設定値(Nu)よりも大きいことを示す上限比較結果(122)を出力する(t72~t74)ための上限比較処理(103)をし、

前記トリガ・パルス数(121)が所定の下限設定値(Nl)よりも小さいことを示す下限比較結果(123)を出力する(t72~t74)ための下限比較処理(104)をし、

前記上限比較結果(122)および前記下限比較結果(123)を受けていないときには、前記トリガ(3)の周期がトリガ周期の許容範囲内にあるという状態を示すステータス信号(20)を出力するためのステータス信号処理(105)をし、

前記シーケンス・データ(124)が最高値に達したとき(t73)、シフト・クロック(127)を生成する(t73~t74)ためのシフト・クロック生成処理(106)をし、

前記上限比較結果(122)および前記下限比較結果(123)にしたがって、前記トリガ(3)の周期が前記トリガ周期の許容範囲内となるように、前記分周指示信号(D2~16)をシフトし、前記分周比選択信号(SL0~2)を生成するための分周比選択信号生成処理(110)をする請求項1のコヒーレント・サンプリング方法。

【請求項7】 前記上限設定値(Nu)が、前記下限設定値(Nl)の2倍よりも大きな値となるように設定されている請求項4または6のコヒーレント・サンプリング方法。

【請求項8】 前記可変分周処理(100B)において、前記分周比選択信号(SL0~2)のうちの最小の分周比を示す分周比選択信号(SL0)以外の分周比選択信号(SL1,2)により前記分周指示信号(D2~16)により指示されて分周を重ねて、分周毎に得た各分周信号(DV2~16)のうちから1つを選択して選択された信号(141)を得るための選択処理(131)をし、

前記最小の分周比を示す分周比選択信号(SL0)と前記選択された信号(141)とのオアをとって前記入力トリガ(1)の1周期分遅延せしめた選択遅延信号(142)を得るための選択遅延処理(132、137)をし、

前記選択遅延信号(142)と、前記最小の分周比を示す分周比選択信号(SL0)の反転信号とのアンドをとり、前記トリガ(1)の1周期分遅延せしめた遅延信号(144)を得るための遅延処理(135、134、138)をし、

前記遅延信号(144)と前記選択遅延信号(142)の反転信号(143)と、前記入力トリガ(1)とのオアをとって、前記トリガ(3)を得るためのオア処理(133)をする請求項6のコヒーレント・サンプリング方法。

【請求項9】 前記同期信号発生処理(54)において、前記ホールド信号(6)をリセット信号とし、その反転信号(101)をデータ入力(D)とし、前記トリガ(3)をクロック入力として出力に前記同期信号(5)を得るDフリップフロップ処理(102)をする請求項1のコヒーレント・サンプリング方法。

【請求項10】 前記タイムベース処理(64)において、前記時間差(Ts)を測定するための時間差測定処理(181~183、185、186)を含んだタイムベ

ース処理(65)をし、

前記一連の期間を前記クロック(9)をカウントしながら制御するためのカウンタ処理(66)をする請求項1のコヒーレント・サンプリング方法。

【請求項11】 前記カウンタ処理(66)において、前記一連の期間(t32~t35)に含まれた前記ポストトリガ・データ収録期間(t32~t33)をカウントするためのポストトリガ・カウンタ処理(91)をし、

10 前記データ転送期間(t33~t34)を制御するためのデータ転送処理(92)をし、

前記プリトリガ・データ収録期間(t34~t35)をカウントして、前記プリトリガ・カウンタ終了信号(19)を出力するためのプリトリガ・カウンタ処理(93)をする請求項10のコヒーレント・サンプリング方法。

【請求項12】 前記時間差測定処理(181~183、185、186)において、

大きな定電流(1000×I、181)を前記同期信号

20 (5)の印加時点から前記時間差(Ts)の期間静電容量(183)に充電し、小さな定電流(I、182)で放電し、前記放電した電圧が前記充電の開始電圧に達するまでの放電期間(Tdis)を得て、この放電期間(Tdis)を前記クロック(9)を用いてカウントすることにより、前記時間差(Ts)をデジタル値として得るようにした請求項10のコヒーレント・サンプリング方法。

【請求項13】 前記可変ホールド発生処理(55)において、

30 前記可変期間(t35~t36)の最も短い期間である最小可変期間(Tshtmin、t124~t129)が前記クロック(9)の周期(Tc)の2.5倍以上である請求項1のコヒーレント・サンプリング方法。

【請求項14】 前記トリガ分周処理(53)において、

前記トリガ(3)の最小周期(Ttmin、t121~t131)が、前記クロック(9)の周期(Tc)の5倍以上である請求項1のコヒーレント・サンプリング方法。

40 【請求項15】 被測定信号(2)をクロック(9)でサンプリングしてサンプル値(11)を得るためのサンプリング手段(61)と、

前記サンプリング手段(61)において取得した前記サンプル値(11)を記憶して取得データ(12)を得るための取得メモリ手段(62)と、

前記取得メモリ手段(62)において記憶した取得データ(12)を、書込みアドレス信号(17)により波形を再現したときのアドレスに書込み、再現した波形データ(13)を读出するための波形メモリ手段(63)と、前記被測定信号(2)と同期した入力トリガ(1)の繰り返し周波数が所定の周波数を越えた場合に分周した所

定の周波数以下の繰り返し周波数のトリガ(3)を得るためのトリガ分周手段(53)と、
 ホールド信号(6)がホールド期間(Thold)を終了して(t36)ホールドオフ(t36~t37)になったときに最初に印加された(t37)前記トリガ(3)に同期して同期信号(5)を発生するための同期信号発生手段(54)と、
 前記ホールドオフになる時点(t36)の直前および直後の期間において前記トリガ(3)が印加されたことを検出してメタステーブル検出信号(22)を出力し、このメタステーブル検出信号(22)が発生したときには前記ホールド期間(Thold)を所定の範囲で可変する可変期間(t35~t36)を設けて前記メタステーブル検出信号(22)が発生しないようにした前記ホールド信号(6)を発生する可変ホールド発生手段(55)と、
 前記同期信号(5)を受けて(t37)、その直後(t38)に印加された前記クロック9との間の時間差(Ts)を測定し、前記書き込みアドレス信号(17)を発生し、前記同期信号(5)の発生に係わる前記トリガ(3)以後に取得した前記取得データ(12)を前記波形メモリ手段(63)において処理するためのポストトリガ・データ収録期間(t32~t33)と、前記取得データ(12)を前記波形メモリ手段(63)に転送するデータ転送期間(t33~t34)と、前記同期信号(5)の発生に係わる前記トリガ(3)以前に取得した前記取得データ(12)を前記波形メモリ手段(63)において処理するためのプリトリガ・データ収録期間(t34~t35)の一連の期間(t32~t35)を制御して前記一連の期間の終了を示すプリトリガ・カウント終了信号(19)を出力するためのタイムベース手段(64)とを含んでいるコヒーレント・サンプリング装置。

【請求項16】 前記可変ホールド発生手段(55)が、
 前記ホールド信号(6)が前記ホールドオフになる時点(t55)の直前(t54)および直後(t56)の期間を示すメタステーブル検出窓信号(23)を受けて、前記メタステーブル検出窓信号(23)の期間に前記トリガ(3)を受けたときには前記メタステーブル検出信号(22)を送出(t59)するためのメタステーブル検出手段(56)と、
 前記ホールドオフ状態において前記同期信号(5)を受けると、前記ホールド信号(6)を前記ホールド期間(Thold)において発生(t60~t67)し、前記ホールド期間(Thold)の終了(t67)の直前(t66)および直後(t68)の期間において前記メタステーブル検出窓信号(23)を送出するホールド手段(57)とを含んでいる請求項15のコヒーレント・サンプリング装置。

【請求項17】 前記ホールド手段(57)が、
 前記タイムベース手段(64)における前記一連の期間(t32~t35)の終了を示すカウント終了信号(19)を受けて(t52)、キャリア(82)を印加される(t58)までの期間(t52~t58)イネーブル信号(81)を生成するカウンタ・イネーブル生成手段(74)と、
 前記イネーブル信号(81)を受けて前記クロック9をカウントしながらカウント数をカウンタ出力(83)として出力し、このカウンタ出力(83)が所定の数に達したとき(t57)前記キャリア(82)を出力する(t57~t58)タイミング・カウンタ手段(75)と、
 前記メタステーブル検出信号(22)をすでに印加されており前記イネーブル信号(81)を受けたときには(t62)、前記メタステーブル検出信号(22)の示している検出状況をラッチしてホールド信号(6)を制御するためにホールド期間(Thold)の可変の選択を指示する選択指示信号(85)を出力する(t62)ための制御信号ラッチ手段(85)と、
 前記選択指示信号(85)をまだ受けていないときには前記カウンタ出力(83)が1カウントしたとき(t53)選択信号(84)を出力し(t53~t55)、すでに前記選択指示信号(85)を受けているときには前記カウンタ出力(83)が前記可変期間(t35~t36)を設けるために所定値に達するのを待って(t65)選択信号(84)を出力する(t65~t67)ためのタイミング選択手段(76)と、
 前記選択信号(84)の指示により前記メタステーブル検出窓信号(23)を生成する(t54~t56、又は、t66~t68)ための検出窓生成手段(72)と、
 前記同期信号(5)を受けて(t60、又は、t69)、ホールド信号(6)を発生し、前記メタステーブル検出窓信号(23)の幅の中央(t55、又は、t67)において、前記ホールド信号(6)を終了せしめるように前記ホールド信号(6)を生成するホールド生成手段(71)とを含んでいる請求項16のコヒーレント・サンプリング装置。

【請求項18】 前記トリガ分周手段(53)が、
 前記入力トリガ(1)を受けて、分周指示信号(D2~16)の指示により分周したトリガ(3)を出力するための可変分周手段(100)と、
 前記クロック(9)を所定の分周比で分周して得た分周クロック(21)をカウントしてそのカウント数をシーケンス・データ(124)とするためのシーケンス・カウンタ手段(107)と、
 前記シーケンス・データ(124)が所定の時間窓設定値(Nw)を示している期間(t71~t72)を時間窓信号(125)として作成するための時間窓作成手段

(108)と、
 前記シーケンス・データ(124)が、最高値を示したことを確認したとき(t74)、カウンタ・クリア信号(126)を出力(t74~t75)するためのカウンタ・クリア生成手段(109)と、
 前記時間窓信号(125)の期間中(t71~t72)に受けた前記トリガ(3)の数をカウントして、その値をトリガ・パルス数(121)として出力し(t71~t72)、前記カウンタ・クリア信号(126)を受けて前記トリガ・パルス数(121)をクリアする(t74~t75)ためのトリガ・カウンタ手段(102)と、
 前記トリガ・パルス数(121)が所定の上限設定値(Nu)よりも大きいことを示す上限比較結果(122)を出力する(t72~t74)ための上限比較手段(103)と、
 前記トリガ・パルス数(121)が所定の下限設定値(Nl)よりも小さいことを示す下限比較結果(123)を出力する(t72~t74)ための下限比較手段(104)と、
 前記上限比較結果(122)および前記下限比較結果(123)を受けていないときには、前記トリガ(3)の周期がトリガ周期の許容範囲内にあるという状態を示すステータス信号(20)を出力するためのステータス信号手段(105)と、
 前記シーケンス・データ(124)が最高値に達したとき(t73)、シフト・クロック(127)を生成する(t73~t74)ためのシフト・クロック生成手段(106)と、
 前記上限比較結果(122)および前記下限比較結果(123)にしたがって、前記トリガ(3)の周期が前記トリガ周期の許容範囲内となるように、前記分周指示信号(D2~16)をシフトするためのシフト・レジスタ手段(101)とを含んでいる請求項15のコヒーレント・サンプリング装置。
 【請求項19】 前記可変分周手段(100)が、前記分周指示信号(D2~16)の指示により、前記入力トリガ(1)を分周して第1分周信号(DV2)を得るための第1分周手段(111)と、前記第1分周信号(DV2)を分周して第2分周信号(DV4)を得るための第2分周手段(112)と、これらの分周を繰り返して、第n-1分周信号(DV8)を分周して第n分周信号(DV16)を得るための第n分周手段(114)と、前記入力トリガ(1)と、前記第1ないし第n分周信号(DV2~16)とのオアをとって前記トリガ3を得るためのオア手段(115)とを含んでいる請求項18のコヒーレント・サンプリング装置。
 【請求項20】 前記トリガ分周手段(53B)が、前記入力トリガ(1)を受けて、小さな分周比から大き

な分周比までの複数の分周比選択信号(SL0~2)の指示により分周指示信号(D2~16)を選択して分周したトリガ(3)を出力するための可変分周手段(100B)と、
 前記クロック(9)を所定の分周比で分周して得た分周クロック(21)をカウントしてそのカウント数をシーケンス・データ(124)とするためのシーケンス・カウンタ手段(107)と、
 前記シーケンス・データ(124)が所定の時間窓設定値(Nw)を示している期間(t71~t72)を時間窓信号(125)として作成するための時間窓作成手段(108)と、
 前記シーケンス・データ(124)が、最高値を示したことを確認したとき(t74)、カウンタ・クリア信号(126)を出力(t74~t75)するためのカウンタ・クリア生成手段(109)と、
 前記時間窓信号(125)の期間中(t71~t72)に受けた前記トリガ(3)の数をカウントして、その値をトリガ・パルス数(121)として出力し(t71~t72)、前記カウンタ・クリア信号(126)を受けて前記トリガ・パルス数(121)をクリアする(t74~t75)ためのトリガ・カウンタ手段(102)と、
 前記トリガ・パルス数(121)が所定の上限設定値(Nu)よりも大きいことを示す上限比較結果(122)を出力する(t72~t74)ための上限比較手段(103)と、
 前記トリガ・パルス数(121)が所定の下限設定値(Nl)よりも小さいことを示す下限比較結果(123)を出力する(t72~t74)ための下限比較手段(104)と、
 前記上限比較結果(122)および前記下限比較結果(123)を受けていないときには、前記トリガ(3)の周期がトリガ周期の許容範囲内にあるという状態を示すステータス信号(20)を出力するためのステータス信号手段(105)と、
 前記シーケンス・データ(124)が最高値に達したとき(t73)、シフト・クロック(127)を生成する(t73~t74)ためのシフト・クロック生成手段(106)と、
 前記上限比較結果(122)および前記下限比較結果(123)にしたがって、前記トリガ(3)の周期が前記トリガ周期の許容範囲内となるように、前記分周指示信号(D2~16)をシフトし、前記分周比選択信号(SL0~2)を生成するための分周比選択信号生成手段(110)とを含んでいる請求項15のコヒーレント・サンプリング装置。
 【請求項21】 前記上限設定値(Nu)が、前記下限設定値(Nl)の2倍よりも大きな値となるように設定されている請求項18または20のコヒーレント・サン

プリング装置。

【請求項22】 前記可変分周手段(100B)が、前記分周比選択信号(SL0~2)のうちの最小の分周比を示す分周比選択信号(SL0)以外の分周比選択信号(SL1, 2)により前記分周指示信号(D2~16)により指示されて分周を重ねて、分周毎に得た各分周信号(DV2~16)のうちから1つを選択して選択された信号(141)を得るための選択手段(131)と、

前記最小の分周比を示す分周比選択信号(SL0)と前記選択された信号(141)とのオアをとって前記入力トリガ(1)の1周期分遅延せしめた選択遅延信号(142)を得るための選択遅延手段(132、137)と、

前記選択遅延信号(142)と、前記最小の分周比を示す分周比選択信号(SL0)の反転信号とのアンドをとり、前記トリガ(1)の1周期分遅延せしめた遅延信号(144)を得るための遅延処理(135、134、138)をし、

前記遅延信号(144)と前記選択遅延信号(142)の反転信号(143)と、前記入力トリガ(1)とのオアをとって、前記トリガ(3)を得るためのオア手段(133)とを含んでいる請求項20のコヒーレント・サンプリング装置。

【請求項23】 前記同期信号発生手段(54)が、前記ホールド信号(6)をリセット信号とし、その反転信号(101)をデータ入力(D)とし、前記トリガ(3)をクロック入力として出力に前記同期信号(5)を得るDフリップフロップ手段(102)を含んでいる請求項15のコヒーレント・サンプリング装置。

【請求項24】 前記タイムベース手段(64)が、前記時間差(Ts)を測定するための時間差測定手段(181~183、185、186)を含んだタイムベース手段(65)と、

前記一連の期間を前記クロック(9)をカウントしながら制御するためのカウンタ手段(66)とを含んでいる請求項15のコヒーレント・サンプリング装置。

【請求項25】 前記カウンタ手段(66)が、前記一連の期間(t32~t35)に含まれた前記ポストトリガ・データ収録期間(t32~t33)をカウントするためのポストトリガ・カウンタ手段(91)と、前記データ転送期間(t33~t34)を制御するためのデータ転送手段(92)と、

前記プリトリガ・データ収録期間(t34~t35)をカウントして、前記プリトリガ・カウンタ終了信号(19)を出力するためのプリトリガ・カウンタ手段(93)とを含んでいる請求項24のコヒーレント・サンプリング装置。

【請求項26】 前記時間差測定手段(181~183、185、186)が、

大きな定電流(1000×I、181)を前記同期信号

(5)の印加時点から前記時間差(Ts)の期間静電容量(183)に充電し、小さな定電流(I、182)で放電し、前記放電した電圧が前記充電の開始電圧に達するまでの放電期間(Tdis)を得て、この放電期間(Tdis)を前記クロック(9)を用いてカウントすることにより、前記時間差(Ts)をデジタル値として得るように動作する請求項24のコヒーレント・サンプリング装置。

10 【請求項27】 前記可変ホールド発生手段(55)において、前記可変期間(t35~t36)の最も短い期間である最小可変期間(Tshtmin、t124~t129)が前記クロック(9)の周期(Tc)の2.5倍以上である請求項15のコヒーレント・サンプリング装置。

【請求項28】 前記トリガ分周手段(53)において、

前記トリガ(3)の最小周期(Ttmin、t121~t131)が、前記クロック(9)の周期(Tc)の5倍以上である請求項15のコヒーレント・サンプリング装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は繰り返し入力信号を高時間分解能でコヒーレント・サンプリングにより測定する、時間補間機能を有する等価時間サンプリングを用いたタイム・ドメイン測定器に関し、特にメタステーブル現象によって引き起こされるジッタの低減をヒステリシス分周と可変ホールドオフを用いて可能とした方法と装置に関する。

【0002】

【従来の技術】等価時間サンプリングはサンプリング周期より細かな時間分解能で、繰り返し信号の波形データ収録を可能とする技術であり、次の文献に紹介されている。

【0003】文献1 Edmund K, Miller, et al. "Time-Domain Measurements in Electromagnetics," VAN NOS TRAND REINHOLD, 1986

【0004】文献2 特願平11-198272 コヒーレント・サンプリング方法と装置小林 1999年7月13日 出願

【0005】文献3 特願平10-293140 ランダム・サンプリングのホールドオフ方法と回路 内田 小林 1997年4月18日 出願

【0006】文献4 特公平7-85089 ランダム・ホールドオフ

【0007】文献5 R.W. Dover, "Metastability and the ECLinPS Family" MOTOROLA High Performance ECL Data, Application Note AN1504, pp4-75-4-7-82, 199

【0008】文献6 特公平7-111444 メタステーブル検出器

【0009】文献7 U.S.P.4,694,244 "Apparatus for random repetitive sampling." Sep., 1987

【0010】文献8 Waveform Missing Mechanisms and a Countermeasure in a Random Sampling System, IE EE Instrumentation and Measurement Technology Conference, St. Paul Minnesota, U.S.A. May 18-21, 1998, K. Uchida et al

【0011】文献1には、波形データのタイムベースを実現する手法の1つのランダム・サンプリングが開示されている。ランダム・サンプリングを用いたデジタル・ストレージ・オシロスコープ(DSO)では、入力信号とサンプリング時刻との時間差(T_s)を測定(時間補間と呼ばれる)して、サンプリング時刻を決定している。この時間補間データの処理及びデータ収録と転送に要する期間、同期回路が新たなトリガ入力を受け付けられないようにする必要があり、禁止期間を確保するための信号をホールド信号(Hold)、その禁止期間をホールド期間(T_{hold})と呼んでいる。

【0012】図35には、文献2に開示されたストレージ・オシロスコープ(DSO)のタイム・チャートが示されている。(a)は被測定信号に同期したトリガ(Trig)、(b)にはホールド信号(Hold)、(c)にはクロック(Clk)、(d)には処理の内容(Proc)が示されている。この図を用いてホールド期間(T_{hold})を説明する。

【0013】プリセットされた数のクロック分だけ後のトリガ以降の信号をサンプルするポストトリガ・データ収録期間(T_{post})、時間補間に要する期間(T_{tim})、データ処理および転送に要する期間(T_{tran})、この T_{tran} 終了後プリセットされた数のクロック分信号をサンプルするプリトリガ・データ収録期間(T_{pre})、上記すべての期間が終了した時点でホールド信号を解除する。

【0014】時点 t_1 の参照トリガとして用いられるRef. Trig から最初のクロックの時点 t_2 までの時間差を T_{sn} とする。(b)のホールド信号(Hold)がオフとなる時点 t_5 に最も近い(a)のトリガ(Trig)入力時点 t_4 又は t_6 との時間差は、以下の T_{dpren} または T_{dpostn} のどちらか小さい方となる。

$$T_{dpren} = T_{hold} - M \times T_t$$

$$T_{dpostn} = (M+1) \times T_t - T_{hold}$$

但し $M = \text{Floor} [T_{hold} / T_t]$

Floor[X]はX以下で最大の整数

$0 < T_{sn} < T_c$ であるから T_{dpren} と T_{dpostn} の最大変化量はクロック周期 T_c となる。

【0015】文献2のオシロスコープでは、クロック周期とホールド期間を制御して、オシロスコープの管面上に再現された波形の一部が抜けて欠けてしまう、波形抜

け現象を防止している。

【0016】一般にオシロスコープでは、被測定信号に同期した(a)のトリガ(Trig)を基準として掃引信号あるいは時間補間測定用の傾斜波(Ramp)信号を発生するため、トリガにより状態遷移するラッチ回路が必要である。このラッチ回路は(b)のホールド信号(Hold)を解除(ホールドオフ)している“L”の期間に入力する最初のトリガ(Ref. Trig)で(b)のホールド信号(Hold)を“L”から“H”に変化するよう動作する。この出力を同期信号(sync)と呼称している。

【0017】通常(b)のホールド信号(Hold)は同期信号(sync)をスタート信号として“L”から“H”に変化し、ホールド期間(T_{hold})経過後、(c)のクロック(Clk)に同期して“H”から“L”に変化してホールド状態を終了(ホールドオフ)する。

【0018】同期信号(Sync)の発生に関するトリガ(Trig)が参照トリガ(Ref. Trig)であり、(b)のホールド信号(Hold)も、そのタイミングで“L”(ホールドオフ)の状態から“H”(ホールド)の状態となって、ホールド状態において印加されるトリガに対しては応答しない。

【0019】ホールド期間(T_{hold})経過後、ホールドオフとなり、その直後に印加されるのが参照トリガ(Ref. Trig+1)である。

【0020】参照トリガ(Ref. Trig)とその直後に印加される(c)のクロック(Clk)との時間差 T_s が測定される。この測定に要する期間が時間補間に要する期間 T_{tim} である。この時間差 T_s は、被測定信号とそれをサンプリングするクロック(Clk)の時間位置関係を表している。 n 番目の T_s が T_{sn} 、 $n+1$ 番目の T_s が T_{sn+1} である。

【0021】時間補間に要する期間 T_{tim} がポストトリガ・データ収録期間 T_{post} より早く終了する場合には、ホールド期間(T_{hold})はプリセット・クロック数の計数時間 $T_{ps} (T_{post} + T_{tran} + T_{pre}) + T_s$ となって、 T_s の変動幅の最大値でクロック1周期(T_c)分の揺らぎを持つことになる。この場合ホールド期間(T_{hold})の揺らぎによって同期信号(Sync)の周期(T_{rr})は $T_t \times N$ または $T_t \times (N+1)$ の混在した出力となり(N は整数)、波形抜けの原因となる。

【0022】この問題を解決する手段として、測定時間差 T_s をプリセット・クロック数計数時間 T_{ps} に加えることで、ホールド期間(T_{hold})を時間差 T_s の変化に影響されず常に一定にする、コンスタント・ホールドオフがある。

【0023】文献3には、このコンスタント・ホールドオフが開示されている。このコンスタント・ホールドオフは同期信号周期が $T_t \times N$ または $T_t \times (N+1)$ になるという混在出力を解決しているが、時間差 T_s 分を

10

20

30

40

50

加えるための高速アナログ回路が必要となり、システムのコストを増加させる。

【0024】文献4には、ホールド期間 (Thold) をランダムにするランダム・ホールドオフが開示されている。ホールドオフの発生タイミングをクロックに対してランダム化している。ランダムにホールド期間を設定するための、ふらふらさせるディザ (dizier) を発生させるためにクロックとは別の信号源を必要とする。そのため、この信号源とクロック間の干渉による雑音によってジッタが増加する。このジッタの増加については、文献3にも説明されている。

【0025】被測定信号に同期したトリガのうちの一部を参照トリガ (Ref・Trig) として用い、それと同時にホールド状態にしてトリガを受け付けない。このホールド状態からトリガを受け付けるホールドオフ状態になって、その直後に印加されるトリガを参照トリガ (Ref・Trig +1) として用いている。この参照トリガ (Ref・Trig +1) によって再びホールド状態に移行するのは同期信号 (Sync) が出力された結果である。

【0026】しかしながら、トリガを受け付けないホールド状態から、トリガを受け付けるホールドオフ状態に移行する遷移期間 (過渡状態) が存在する。この過渡状態においてトリガが印加されると、再びホールド状態に移行し同時に同期信号 (Sync) が出力されてしまうことがある。

【0027】この過渡状態において出力される同期信号は、安定なホールドオフ状態にトリガを印加される場合に出力される同期信号よりもトリガの印加から若干の遅れを生じる。これがジッタの原因となる。この過渡状態をメタステーブル (準安定) 状態と呼んでいる。

【0028】文献5においては、このメタステーブル状態について詳細な解析がなされている。この文献5によれば、一般に同期信号を発生する同期信号発生器には、フリップフロップが用いられる。フリップフロップでは、データ入力遷移とクロック入力のタイミングが、要求される仕様を満足しない場合、データ出力が所定の時間内に定められた電圧レベルに到達しないいわゆるメタステーブル状態となる可能性がある。

【0029】通常オシロスコープにおいて、被測定信号からピックアップされるトリガ信号 (Trig) と、クロックに同期して動作するホールド状態からホールドオフ状態に移行するタイミングは同期関係にないため、同期信号がメタステーブル状態で出力され、ジッタの問題が発生する。

【0030】メタステーブル状態の発生自体を抑制することは困難なため、従来技術ではメタステーブル現象の発生確率の低減や、メタステーブル状態の検出を目的としたものが発表されている。

【0031】図36には、文献5に示されたジッタフリー回路または二重同期回路と呼ばれる回路を示している。ここで1は入力トリガであり、Dフリップフロップ161のクロック端子と遅延素子DL10を介して遅延トリガ信号169を得ている。6はホールド信号であり、インバータ163を介してホールドオフ信号となっており、Dフリップ・フロップ161のデータ端子 (D) に印加されている。

【0032】Dフリップフロップ161の出力 (Q) はDフリップフロップ162のデータ端子 (D) に印加されている。そのクロック端子には遅延トリガ信号169が印加され、出力端子 (Q) から同期信号5を得ている。

【0033】ホールド状態からホールドオフ状態に移行する過渡状態と、トリガ入力のタイミングが一致して、前段のDフリップフロップ161がメタステーブル状態となった場合でも、データ出力が遅延素子DL10の持つ遅延時間以内に定められた電圧レベルに達すれば、後段のDフリップフロップ162の出力である同期信号5が出力されるタイミングはメタステーブル状態とはならないようにしている。

【0034】しかし、このジッタフリー回路ではメタステーブル発生の確率を低減することは可能だが、初段のDフリップフロップ161の出力が、遅延素子DL10の伝搬遅延時間を越えても所定の電圧レベルに達しない場合には、メタステーブル現象発生の可能性は無くない。

【0035】図37は、文献6に開示されたメタステーブル現象発生の可能性を検出する回路を示している。ここではホールド状態からホールドオフ状態に移行する過渡状態にトリガの入力タイミングが一致してメタステーブル状態となる可能性を検出し、その可能性があるか否かを表す信号を出力することにより、同期信号を選択的に利用することを目的としている。

【0036】図37において、入力トリガ1はラッチ171, 172のデータ端子 (D) およびDフリップフロップ173のクロック端子に印加されている。ホールド信号6は、ラッチ171のクロック端子に印加されている。

【0037】ホールド信号6は、反転中間タップを有する遅延素子DL9を介してラッチ172のクロック端子に印加され、反転中間タップの出力は、Dフリップフロップ173のデータ端子 (D) に印加されている。

【0038】Dフリップフロップ171のノット出力 (NQ) とDフリップフロップ172の出力 (Q) はアンド・ゲート175に加えられ、メタステーブルの可能性を示すメタステーブル検出信号22を得ている。Dフリップフロップ173の出力 (Q) からは、同期信号5を得ている。

【0039】ホールド信号6をゲートとする入力トリガ

1のラッチ171の反転出力(NQ)と、遅延素子DL9による遅延を加えたホールド信号6をゲートとする入力トリガ信号のラッチ172の出力(Q)の論理積(AND)をメタステーブル検出信号(メタステーブル状態となる可能性があることを示す信号)22としてアンド・ゲート175から出力する。

【0040】この遅延素子DL9の途中から引き出した信号(タップ出力と呼ばれ、伝搬遅延時間に対して中間の遅延時間を持つ)をホールドオフ信号として、フリップフロップ173を用いて入力トリガ1から同期信号5を発生した場合、メタステーブル可能性を示すメタステーブル検出信号22が“H”のときは同期信号5がメタステーブル状態で出力された可能性があるため、その同期信号5を基に得られた測定データは信頼できないとするものである。

【0041】メタステーブル可能性を示すメタステーブル検出信号22はメタステーブル状態発生の可能性を検出してはいるが、メタステーブル状態の発生確率低減や回避の効果は持たない。このため完全な被測定信号の再現と測定データが得られないケースを生ずるという欠点がある。さらにメタステーブルの可能性を示すメタステーブル検出信号22がメタステーブル状態となる可能性があり、その可能性のある期間中はシステムがメタステーブル検出信号22を参照できないため、余分な待ち時間をシーケンスに加える必要があるという問題点がある。

【0042】文献7および8には、波形抜けの原因について詳しく述べられている。それらの文献では、クロックの位相および周期を固定にしたランダム・サンプリングではホールド信号の生成方式に起因する波形抜け現象(波形データの一部が欠落する現象)が発生することが述べられている。波形抜け現象は、ホールド状態からホールドオフ状態に変化する過渡の時点基準としたトリガ分布が、その過渡の時点を跨ぐことに起因する。

【0043】文献7および8に述べられた波形抜け現象を回避する手法として、文献4のホールド解除の発生タイミングをクロックに対してランダム化する方法や、文献3の時間補間データを基にホールドオフ期間を一定時間コントロールする方法などが提案されてきた。

【0044】ホールド期間(Thold)が終了してホールドオフになる過渡状態(図35の時点t5)に、入力トリガが一致したときにジッタを生ずる可能性がある。そこでその過渡状態付近に入力トリガが印加された場合を想定する。

【0045】図38, 図39および図40には、ホールドオフとなる時点(図35の時点t5)を基準とした入力トリガが、ホールド信号の発生度に如何なる値を取るかを数値シミュレーションした例を示している。トリガ時刻はTdprenとTdpostn(図35参照)の絶対値の小さな値を選んでいる。数値計算の条件は、クロック周

期Tc = 1、Tsは初期値=0.99、クロック数(図35参照)N = 13であり、トリガ周期は各図においてTt = 6.99と6.51および0.19とした。

【0046】縦軸はトリガの時間位置を、クロック周期Tcを1として示しており、0はホールド信号が終了し、ホールドオフとなる過渡時点(図35のt5)であり、入力トリガの時間位置が1であることは、その過渡の時点よりクロック周期1個分Tcだけ遅れ、-1であることは過渡の時点よりTcだけ以前に入力トリガが印加されたことを示している。

【0047】横軸はホールド信号(図35(b)Hold)の発生回数であり、多くの小さいドットは入力トリガの分布をTtの幅にわたり示し、大きな黒点はメタステーブル状態の発生を表している。たとえば、図38の場合、ホールド信号の発生回数50および150でTdpren = 0あるいはTdpostn = 0となって、メタステーブル状態が発生している。

【0048】入力トリガ時点の分布範囲はトリガ信号周期Tt、クロック周期Tcおよびホールド期間Tholdの間に計数されるクロック数N(図35参照)により定まる。Tc, N, Tholdは通常はシステム固有の値なので変化せず、被測定信号の周期でもあるTtが、図40のTt = 0.19Tcの値になると、メタステーブル状態が繰り返し発生することになる。

【0049】メタステーブル状態が繰り返し発生することを回避するためには、ホールドオフになるタイミングを入力トリガ時点の分布する範囲外へ移動すればよいことが解る。ホールドオフになるタイミングをコントロールし、ホールド期間Tholdを変化させることを以下において可変ホールドオフと呼称する。

【0050】最初に入力トリガが、メタステーブル状態の発生する可能性があるタイミングで印加されたことを検出する方法を述べる。検出するにはホールドオフとなった時点を中心として時間窓(Time Window)を形成する検出用パルスが発生させればよい。この時間窓内に入力トリガがあればメタステーブル状態の発生する可能性があるとするのである。

【0051】例えばクロックの同一エッジに同期して簡便に発生できる1クロック幅の検出用パルスが発生させてDフリップフロップのデータ端子に入力する。このパルスが“1”の期間にDフリップフロップのクロック端子に入力トリガのエッジが印加されると、Dフリップフロップの出力は“1”に変化するので、時間窓期間にトリガ入力があったことが検出できる。

【0052】次に検出結果が1であった場合、可変ホールドオフでメタステーブル発生を避ける必要がある。このためには、新たなホールドオフとなった時点を中心に関与された入力トリガの検出に対して、入力トリガ時点の分布範囲が重ならないようにする必要がある。

【0053】図41には、メタステーブル状態の発生原

因とそれを回避する条件を説明するための可変ホールドとトリガ周期の関係が示されている。(a)と(b)にはトリガのタイミングが示されている。(a)ではTrig 1が時点t15とt16の間の斜線の範囲で印加され、次のTrig 1はそれから $4 \times Tc$ 後に印加される場合である。同じく(b)ではTrig 2が時点t11とt13の間の斜線の範囲で印加され、次のTrig 2はそれから $4 \times Tc$ 後に印加される場合である。

【0054】同図(c)はクロック(Clk)を表し、その周期は Tc である。(d)はホールド信号(Hold) 1を表し、時点t14でホールドオフとなっている。(e)はメタステーブルの発生の可能性のある範囲(タイム・ウィンドウ)を時点t14を中心にして $\pm Tc/2$ の期間検出するための検出窓信号DW1である。

【0055】同図(f)はホールド信号(Hold) 2を表し、時点t17でホールドオフとなった場合を示している。(d)のホールド信号(Hold) 1のホールドオフとなった時点よりも $2 \times Tc$ だけ遅らせた場合である。(g)はメタステーブルの発生の可能性のある範囲(タイム・ウィンドウ)を時点t17を中心にして $\pm Tc/2$ の期間検出するための検出窓信号DW2である。

【0056】いま(a)の入力トリガであるTrig 1が、丁度時点t15の直前に印加されたとすると、(e)の検出窓信号DW1により検出されてしまう。その場合には、(d)のホールド信号(Hold) 1のt14から(f)のホールド信号(Hold) 2のt17へと $2 \times Tc$ だけ遅らせるようにコントロールするならば、メタステーブル状態に入力トリガが印加されてしまうことを避けることができる。

【0057】同図(e)および(g)の検出窓信号(DW) 1または2に(b)の入力トリガ(Trig) 2が検出されないためには、(b)の(Trig) 2の周期は $4 \times Tc$ またはそれ以上でなければならない。

【0058】すなわち、(1)ホールド信号のコントロール範囲は $2 \times Tc$ またはそれ以上でなければならない、(2)入力トリガの周期は $4 \times Tc$ またはそれ以上(入力トリガの周波数では、 $1/(4 \times Tc)$ 以下)でなければならない、ことが解る。

【0059】そこで、入力トリガの周期は $4 \times Tc$ またはそれ以上でなければならないから、この条件を満足しない $4 \times Tc$ 以下の場合、すなわち、入力トリガ周波数 f_t が高い場合、これを分周して分周後のトリガを得る必要がある。その分周後のトリガ周波数を f_{dvd} とする。

【0060】図42には、トリガ分周の機能図を示している。入力トリガ1はバイナリ・カウンタ150で分周され、分周後のトリガ3を得ている。そのトリガ3の繰り返し周波数は周波数カウンタ152でモニタしており、トリガ3の繰り返し周波数 f_{dvd} が、所定の周波数を越えた時には、バイナリ・カウンタ150の分周比を

大にするように制御し、トリガ3の繰り返し周波数 f_{dvd} が所定の周波数を越えないように制御する。ここで所定のトリガ繰り返し周波数とは、図41で説明した条件では $1/(4 \times Tc)$ を意味する。

【0061】図43には、図42の構成における入力トリガ1の入力トリガの繰り返し周波数 f_t と分周後のトリガ3の繰り返し周波数 f_{dvd} の特性を示している。縦軸はトリガ3の繰り返し周波数 f_{dvd} であり、所定のトリガ繰り返し周波数を1としている。横軸は入力トリガの繰り返し周波数 f_t であり、所定のトリガ繰り返し周波数を1として、その何倍であるかを表している。

【0062】トリガ3の繰り返し周波数 f_{dvd} が1を越えようとすると、周波数カウンタ152からの指示でバイナリ・カウンタ150の分周比が増加し、以下の問題が発生する。

【0063】入力トリガ1の繰り返し周波数が低い場合には、その測定を行うためには、入力トリガ1の1周期分の測定時間を要する。このため、入力トリガ1が高周波数(すなわち入力分周比大なる時)から低い周波数に変化すると、分周後のトリガ3の出力周波数 f_{dvd} は非常に低い周波数となっているため、計数に多大の時間を要する。

【0064】図43に示されているように、トリガ3の繰り返し周波数 f_{dvd} が設定値(=1)に達した直後に0.5に移行する大きな跳びが生ずる。入力トリガの繰り返し周波数 f_t がこの跳びの近傍にあると、ノイズや周波数揺らぎで分周比が常に変動する。

【0065】

【発明が解決しようとする課題】(1)入力トリガの印加がホールドオフになると同時に行われ、メタステーブル状態におけるジッタを発生することを防止すること。

(2)入力トリガ(周波数 f_t)を分周して同期信号を得る場合に、分周比がNからN+1に変動したときに同期信号の周期に跳びを生ずる。この跳びを防止すること。

【0066】

【課題を解決するための手段】入力トリガの繰り返し周波数が所定の値を越えた場合には分周して、常に所定の周波数以下の繰り返し周波数のトリガを得るためのトリガ分周器と、入力トリガを受け付けないホールド期間が終了しホールドオフ期間が開始する時点の直前および直後の所定の期間をメタステーブル検出窓とし、このメタステーブル検出窓内にトリガが入ったことを検出するメタステーブル検出をし、メタステーブル検出結果によってホールド期間の長さを変化せしめる同期信号を受けて直ちにホールド期間に入る可変ホールド発生器と、ホールドオフ期間において受けたトリガに同期して同期信号を発生する同期信号発生器とを備えたコヒーレント・サンプリング手段を構成した。

【0067】この構成により、分周されたトリガの周期は、クロック周期 T_c に対して、例えば $4 \times T_c$ を越えることなく、メタステーブル状態において同期信号を発生することを回避するホールド期間を設定するようにした。すなわち、可変分周と可変ホールドを用いてジッタの発生を除去した。このようにして、ジッタと波形抜けの無いコヒーレント・サンプリングが可能になった。

【0068】

【発明の実施の形態】図1および図2には本発明の実施の形態を示す回路構成およびその動作を示すタイムチャートが示されている。

【0069】信号入力端子52には、測定される被測定信号2が印加され、サンプラ61でサンプルされる。このサンプルは、クロック発生器59で発生された周期 T_c のクロック9(図2(e))によって実行される。サンプルされた被測定信号2の振幅値はデジタル化されて、サンプル値11となって出力される。サンプル値11は取得メモリ62に記憶される。

【0070】タイムベース64にはタイムベース制御器65とカウンタ群66が含まれている。このタイムベース制御器65からの書込み信号15(図2(f))によって、サンプル値11の取得メモリ62への書込みがなされる。

【0071】この書込み動作により、トリガ3の以後のデータを収録するポストトリガ・データ収録(図2(g)の時点 $t_{32} \sim t_{33}$ および $t_{38} \sim t_{39}$)とトリガ3の以前のデータを収録するプリトリガ・データ収録(図2(g)の $t_{34} \sim t_{35}$)が実行される。これらデータ収録の実行は、タイムベース64によって制御される。

【0072】取得メモリ62はタイムベース制御器65からのデータ転送指示信号16を受けて取得データ12を波形メモリ63へ送る。このデータ転送は図2(g)の時点 $t_{33} \sim t_{34}$ のデータ転送の処理において行われる。

【0073】波形メモリ63では、タイムベース制御器65からのデータ転送クロック18を受けて、タイムベース制御器65からの書込みアドレス信号17に従って、指示されたアドレスに取得データ12を収納する。この波形データ13は、図示されていない表示装置に印加されて、被測定信号2の波形を表示する。

【0074】入力トリガ端子51には、被測定信号2に同期した入力トリガ1(図2(a))が印加され、トリガ分周器53に入力される。入力トリガ1は、多くの場合、被測定信号2の一部を分岐することによって得ている。クロック9は多くの回路に印加されている。クロック分周器58に印加されたクロック9は所定の分周(たとえば、16分周)をし、分周クロック21をトリガ分周器53に送出している。

【0075】トリガ分周器53は、タイムベース制御器

65からのリセット信号14により動作を開始し、分周クロック21を受けている。入力トリガ1(図2(a))の周期が所定値(たとえば $4 \times T_c$)よりも小さくなったときには、それを分周して、トリガ3(図2(b))を得ている。またトリガ3の周期が所定値以上の状態、すなわち、設定範囲内に入っていることを表すステータス信号20を出力している。

【0076】可変ホールド発生器55は、メタステーブル検出器56とホールド回路57を含んでいる。メタステーブル検出器56は、トリガ3とステータス信号20とホールド回路57からのメタステーブル検出窓信号23を受けている。メタステーブル検出窓信号23は、図41(e)又は(g)の検出窓信号DW1又はDW2に同じである。

【0077】メタステーブル検出器56では、検出窓信号23の示す期間にトリガ3が印加された場合には、メタステーブル検出信号22を“H”にしてホールド回路57に送出する。この動作は、図2(d)のホールド信号6が時点 t_{36} で終了する直前および直後の(g)の可変ホールド発生器55のメタステーブル検出処理の期間(メタステーブル検出窓信号23の期間に同じ)に(b)のトリガ3が印加された場合に行われる。図2に示した例では、メタステーブル検出処理の期間にトリガ3は印加されていないから、メタステーブル検出信号22は出力されない。すなわち、“L”である。

【0078】メタステーブル検出信号22が発生して“H”になった場合には、ホールド回路57では、図2(g)の時点 $t_{35} \sim t_{36}$ の可変期間の変更(図41の(d) Hold 1から(f) Hold 2への変更)に相当)をする。

【0079】同期信号発生器54では、図2(b)の時点 t_{31} においてトリガ3を受けると(c)の同期信号5を出力する。この同期信号5を出力せしめるトリガ3を、特に、参照トリガ(リファレンス・トリガ)と呼んでいる。この同期信号5はタイムベース64とホールド回路57に印加される。

【0080】ホールド回路57は、同期信号5(図2(c))を時点 t_{31} で受けると、図2(d)のホールド信号6を“H”にして、ホールド信号6によって、同期信号発生器54は、(b)のトリガ3を受けてもホールド期間 T_{hold} の間は同期信号5を出力することはない。

【0081】図2(d)のホールド信号6が時点 t_{36} において終了し“L”となりホールドオフとなって、時点 t_{37} になる。

【0082】そこで(b)のトリガ3が印加され、再び(c)の同期信号5が出力される。それと同時に(d)のホールド信号6も“H”になり、以上の動作が繰り返される。

【0083】ここで時点 $t_{31} \sim t_{32}$ の時間差 T_{sn}

(n 番目の時間差)と時点 $t_{37} \sim t_{38}$ の時間差 $T_{sn} + 1$ ($n + 1$ 番目の時間差)は、被測定信号 2、あるいは、それに同期したトリガ 3 とクロック 9 との時間差を表すものである。この時間差 T_s の測定は、図 2 (g) の時点 t_{31} および t_{37} から始まる時間補間処理において、タイムベース制御器 65 によって実行される。

【0084】タイムベース制御器 65 はカウンタ群 66 との間でカウンタ制御信号 24 をやり取りし、時間補間、ポストトリガ・データ収録、データ転送、プリトリガ・データ収録、可変期間、メタステーブル検出の各処理のタイミングを制御している。

【0085】カウンタ群 66 では、リセット信号 14 で動作を開始し、同期信号 5 を図 2 の時点 t_{31} で受けるとカウンタ動作を開始して、プリトリガ・データ収録処理の終了を通知するために、時点 t_{35} においてプリトリガ・カウンタ終了信号 19 をホールド回路 57 に送出する。ホールド回路 57 では、必要に応じて可変期間 ($t_{35} \sim t_{36}$) を付加する。

【0086】図 3 には、図 1 の構成要素であるホールド回路 57 の内部構成が示されている。そこには、ホールド生成器 71、検出窓生成器 72、制御信号ラッチ回路 73、カウンタ・イネーブル生成器 74、タイミング・カウンタ 75、タイミング選択器 76 を含んでいる。

【0087】図 4 には、図 1 の構成要素である同期信号発生器 54 の回路が示されている。ここで 101 はインバータ、102 は D フリップフロップである。D フリップフロップ 102 のリセット端子 R にはホールド信号 6 が印加されている。このホールド信号 6 はインバータ 101 を介して反転され、D フリップフロップ 102 のデータ端子 D に印加される。その出力端子 Q からは同期信号 5 が出力されている。

【0088】図 5 には図 1 の構成要素であるカウンタ群 66 の内部構成が示されている。そこにはポストトリガ・カウンタ 91、データ転送シーケンサ 92、プリトリガ・カウンタ 93 が含まれている。ポストトリガ・カウンタ 91、データ転送シーケンサ 92、プリトリガ・カウンタ 93 はクロック 9 を受けて、カウンタ制御信号 24 を用いてタイムベース制御器 65 との間でやりとりしている。

【0089】図 6 および図 7 には、図 3、図 4 および図 5 に示したホールド回路 57、同期信号発生器 54 およびカウンタ群 66 の動作を説明するためのタイムチャートが示されている。

【0090】図 6 (a) のクロック 9 が、カウンタ群 66 のプリトリガ・カウンタ 93 に時点 t_{51} で印加されると、(b) のプリトリガ・カウンタ終了信号 19 を “H” にし、次のクロック 9 の時点 t_{52} で “L” になる。このプリトリガ・カウンタのカウンタ動作が終了したことを 1 クロック間 “H” にして、カウンタ・イネーブル生成器 74 に対して出力する。

【0091】カウンタ・イネーブル生成器 74 では、図 6 (b) のプリトリガ・カウンタ終了信号 19 が “H” のとき、時点 t_{52} において (a) のクロック 9 のポジティブ・エッジで “H” となる (c) のイネーブル信号 81 を出力する。イネーブル信号 81 はタイミング・カウンタ 75 と制御信号ラッチ回路 73 に入力される。タイミング・カウンタ 75 から出力される (e) のキャリア 82 が “H” ($t_{57} \sim t_{58}$) のとき、次の時点 t_{58} のクロック 9 で (c) のイネーブル信号 81 を “L” にする。

【0092】タイミング・カウンタ 75 は、(c) のイネーブル信号 81 が “H” の期間 ($t_{52} \sim t_{58}$)、クロック 9 のポジティブ・エッジ (t_{53} , t_{55} , t_{57}) でインクリメントする 2 ビットカウンタである。(d) のカウンタ出力 83 が 3 を示したとき、(e) のキャリア 82 を時点 $t_{57} \sim t_{58}$ において出力する。(e) のキャリア 82 はカウンタ・イネーブル生成器 74 に入力され、(c) のイネーブル信号 81 を “L” にする。

【0093】タイミング選択器 76 では、(k) の選択指示信号 85 が “L” のときは、カウンタ出力 83 が 1 ($t_{53} \sim t_{55}$) のとき “H” となる (f) の選択信号 84 を出力する。選択指示信号 85 が “H” (図 7 の t_{62} 以降) のときは、カウンタ出力 83 が 3 (図 7 の $t_{65} \sim t_{67}$) のとき “H” となる (f) の選択信号 84 を出力する。選択信号 84 は検出窓生成器 72 に印加される。

【0094】制御信号ラッチ回路 73 は、メタステーブル状態においてトリガ 3 を印加された可能性のあることを検出したことを示す (j) のメタステーブル検出信号 22 が “L” のときは選択指示信号 85 を、メタステーブル検出信号 22 が “H” のときは選択指示信号 85 の反転を (c) のイネーブル信号 81 の時点 t_{62} (図 7) のポジティブ・エッジでラッチして、(k) の選択指示信号 85 として出力する。選択指示信号 85 はタイミング選択器 76 に入力される。

【0095】メタステーブル検出信号 22 が “H” のときには (時点 t_{59} 以後) には、イネーブル信号 81 のポジティブ・エッジの印加の前後において、選択指示信号 85 はそのレベルを反転する (“H” “L” または、“L” “H”)。また、メタステーブル検出信号 22 が “L” のときには (時点 t_{59} 以前) には、イネーブル信号 81 の印加によって、選択指示信号 85 はそのレベルを反転することはない。

【0096】検出窓生成器 72 は、(g) のメタステーブル検出窓信号 23 を生成している。(f) の選択信号 84 を時点 t_{54} (図 6) のクロック 9 のネガティブ・エッジでラッチし、(g) のメタステーブル検出窓信号 23 を $t_{54} \sim t_{56}$ で出力している。(g) のメタステーブル検出窓信号 23 はメタステーブル検出器 56

(図1)およびホールド生成器71に入力される。
 【0097】メタステーブル検出器56では、(g)のメタステーブル検出窓信号23の期間中(t54~t56)の時点t59においてトリガ3の印加があったときは、(j)のメタステーブル検出信号22を“H”にしてホールド回路57(図1)に知らせる。(g)のメタステーブル検出窓信号23(t54~t56)は、(h)のホールド信号6がホールドオフとなる時点t55に対して±Tc/2の幅の窓となっている。

【0098】ホールド生成器71は(h)のホールド信号6を生成している。(l)の同期信号5を受けたとき、(h)のホールド信号6が“L”(t55~t60)であれば、(h)のホールド信号6は“H”になる(t60)。その後は(h)のホールド信号6が“H”である期間中は同期信号発生器54において同期信号5を発生することはない。

【0099】タイミング・カウンタ75のカウンタ動作が時点t52(図6)で開始されたとき、(j)のメタステーブル検出信号22は“L”であり、メタステーブル現象の発生の可能性は無いものと判断され、ホールド信号6を可変する必要は無いから、(d)のカウンタ出力83が時点t53で1にインクリメントされると、直ちに(f)の選択信号84を出力し(t53~t55)、そこで(h)のホールド信号6は終了してホールドオフとなっている。

【0100】これに対して、タイミング・カウンタ75のカウンタ動作が時点t62(図7)で開始されたとき(j)のメタステーブル検出信号は“H”であり、メタステーブル現象の発生の可能性があるものと判断され、(d)のカウンタ出力83が時点t63でインクリメントされて1になっても、(f)の選択信号84は出力されず、(d)のカウンタ83が、所定の値である3に達したとき(t65)、(f)の選択信号84を出力し(t65~t67)、そこで(h)のホールド信号6は終了してホールドオフとなっている。

【0101】このホールドオフとなった時点t67(図7)は、t55(図6)でホールドオフとなった場合に比べて、メタステーブル現象の発生を回避するために、(d)のカウンタ出力83で2カウント分(2Tc)だけ遅れている。すなわち、図7の場合の方が図6の場合に比べてホールド期間T_{hold}が2Tcだけ長くなっている。これが図2の時点t35~t36に示した可変期間である。

【0102】ホールド期間T_{hold}が2Tcだけでなく長くなっている図7の時点t67以降においてメタステーブル現象が発生せずメタステーブル検出信号22が“H”から“L”になり、再びメタステーブル検出信号22が発生した(“L”から“H”になった)場合、あるいは、メタステーブル検出信号22が時点t67において“H”であり、その後も“H”の状態を続ける場合

がある。

【0103】このような場合には、(c)のイネーブル信号81の直後の(d)のカウンタ出力83が1にインクリメントされた時点(この場合は図示されていないが、図6の時点t53に対応)で(f)の選択信号84が出力され、Tcの2分の1遅れて(g)のメタステーブル検出窓信号23が出力され、更にTcの2分の1遅れた時点(t55に対応)で(h)のホールド信号6は終了する。

10 【0104】この場合はホールド期間T_{hold}には可変期間(図2のt35~t36)は追加されず、図7の時点t67で終る(h)のホールド信号6のホールド期間T_{hold}よりは2Tcだけ短いものとなる。

【0105】図8には、図1の構成要素であるトリガ分周器53の内部構成が示されている。そこには可変分周回路100、シフト・レジスタ101、トリガ・カウンタ102、上限比較器103、下限比較器104、ステータス信号器105、シフトクロック生成器106、シーケンス・カウンタ107、時間窓作成器108および

20 カウンタ・クリア生成器109を含んでいる。
 【0106】このトリガ分周器53では、所定の期間である時間窓を設け、その時間窓の期間中に、分周器53の出力であるトリガ3が発生した回数をカウントし、そのカウント値が上限設定値より大きいときには、入力トリガ1を分周してトリガ3を得る分周比を大きくして、上限設定値に入るようにする。逆にそのカウント値が下限設定値より小さい時には入力トリガ1を分周してトリガ3を得る分周比を小さくして設定値以上に入るようにしている。

30 【0107】図9には図8の構成要素の一つである可変分周回路100の内部の回路構成が示されている。111~114は入力を2分の1に分周する分周器であり、D2、D4、D8、D16は分周指示信号である。入力トリガ1は各分周器で分周され、分周された分周信号DV2、DV4、DV8、DV16を出力する。

【0108】分周信号DV2は入力トリガ1を2分の1に分周、分周信号DV4は入力トリガ1を4分の1に分周、分周信号DV8は入力トリガ1を8分の1に分周、分周信号DV16は入力トリガ1を16分の1に分周した信号である。分周指示信号D2、D4、D8、D16により各分周動作をオンまたはオフすることができる。入力トリガ1および各分周信号DV2、DV4、DV8、DV16は、オア回路115に入力され、トリガ3を出力する。

【0109】図10、11および12には図8および図9に示したトリガ分周器53の動作を示すタイムチャートが示されている。このタイムチャートを用いてトリガ分周器53の動作を説明する。

50 【0110】シーケンス・カウンタ107は、たとえば3ビットのカウンタで、分周クロック21に同期してイ

ンクリメントし、0～7の値を示すシーケンス・データ124を出力する。リセット信号14が“H”のときはシーケンス・カウンタ107の出力をすべて“L”にする。シーケンス・データ124は時間窓作成器108、カウンタ・クリア生成器109、シフト・クロック生成器106、ステータス信号器105に入力される。

【0111】時間窓作成器108は、所定の期間だけ“H”となる(b)の時間窓信号125を発生する。(d)のシーケンス・データ124が1の時、次の時点t71における(c)の分周クロック21で(b)の時間窓信号125を“H”にする。(d)のシーケンス・データ124が時間窓設定値 $N_w + 1$ と一致した時、時点t72の分周クロック21で時間窓信号125を“L”にする。(b)の時間窓信号125の“H”の期間(t71～t72)は分周クロック周期×分周クロック個数(N_w)となる。時間窓信号125はトリガ・カウンタ102のカウント・イネーブル端子(EN)に入力される。

【0112】カウンタ・クリア生成器109は、トリガ・カウンタ102をクリアするための分周クロック21の1周期分のパルス幅のカウント・クリア信号126を生成している。シーケンス・データ124が($N_w + N_c + 2$)の時、分周クロック21で時点t74において(e)のカウント・クリア信号126を“H”(t74～t75)にする。このカウンタ・クリア信号126は、トリガ・カウンタ102のリセット端子(RC)に入力される。

【0113】ここで N_c は、上限比較器103および下限比較器104の出力である上限比較結果122および下限比較結果123を確定するために要する時間を分周クロック21の周期で表したものであり、図示の例では、 $N_c = 1$ として描いている。時間窓設定値 N_w は、図示の例では $N_w = 4$ として描いている。

【0114】トリガ・カウンタ102は、(b)の時間窓信号125が“H”の期間(t71～t72)に入力される(a)のトリガ3のパルス数をカウントしている。トリガ・カウンタ102は、時間窓信号125が“H”である期間においてのみクロック入力端子(CK)に入力される(a)のトリガ3のポジティブ・エッジでインクリメントするアップカウンタである。

【0115】リセット端子(RC)に印加される(e)のカウント・クリア信号126が“H”のとき(t74～t75)は、トリガ・カウンタ102の出力(8ビットとする)である(f)のトリガ・パルス数121をすべて“L”に初期化(clear)する。(f)の時間窓信号125をカウント・イネーブル端子ENに、(a)のトリガ3をクロック端子CKに、(e)のカウント・クリア信号126をリセット端子RCに入力している。

【0116】トリガ・カウンタ102のデータ出力であるトリガ・パルス数121は上限比較器103および下

限比較器104に入力される。(f)のトリガ・パルス数121において、時点t71～t72の期間は入力トリガ1を分周して得たトリガ3の(T_{dvd})パルス数をカウントしている。

【0117】上限比較器103は、上限設定値 N_u と(f)のトリガ・パルス数121を受けて、予め設定された時間窓の上限設定値 N_u の値を(f)のトリガ・パルス数121の値と比較し、トリガ・パルス数121の値が上限設定値 N_u の値を越えている時には、(g)の上限比較結果122(Result)において時点t72～t74で“H”を出力する。

【0118】下限比較器104は、下限設定値 N_l と(f)のトリガ・パルス数121を受けて、予め設定された時間窓の下限設定値 N_l の値を(f)のトリガ・パルス数121の値と比較し、トリガ・パルス数121の値が下限設定値 N_l の値より大きい時には、(h)の下限比較結果123(Result)において時点t72～t74で“L”を出力する。

【0119】シフト・クロック生成器106は、シーケンス・データ124から、シフト・レジスタをシフトするための(j)のシフト・クロック127を出力している。(d)のシーケンス・データ124が($N_w + N_c + 1$)の時、分周クロック21(t73～t74)でシフト・クロック127を“H”にする。

【0120】 N_c は上限比較器103および下限比較器104の上限および下限比較結果122と123の出力が確定する迄に要する時間から決定する。図示した例では、分周クロック21の周期を単位にして、 $N_c = 1$ で描いている。時間窓設定値 N_w は、図示の例では $N_w = 4$ となっている。シフト・クロック127はシフト・レジスタ101のクロック入力端子(CK)に入力されている。

【0121】ステータス信号器105では、(c)の分周クロック21と、(d)のシーケンス・データ124と、(g)の上限および(h)の下限比較結果122および123を受けて、(l)のステータス信号20を出力している。このステータス信号20は、分周して得られたトリガ3の周期が設定範囲内に入ったことを示している。

【0122】(g)の上限比較結果122が“L”で、かつ(h)の下限比較結果123が“L”の時(図11のt77～t79)、かつ、(d)のシーケンス・データ124が($N_w + N_c + 2$)の時、分周クロック21で(l)のステータス信号20を、時点t79において“H”にする。図示した例では、 $N_w = 4$ 、 $N_c = 1$ としている。

【0123】(g)および(h)の上限および下限比較結果122と123のどちらかが“H”の時は(t72～t74の場合)、(d)のシーケンス・データ124が($N_w + N_c + 2$)の時、分周クロック21で、時点

10

20

30

40

50

t 7 4において(1)のステータス信号20を“L”にする。図示の時点t 7 4以前において、(1)のステータス信号20は“L”であったから、時点t 7 4になっても、“L”のままである。

【0124】シフト・レジスタ101には、上限および下限比較結果122および123がシフト方向選択端子S2およびS1に印加されている。シフト・レジスタ101のDR端子には“0”を入力している。これにより右シフト時に出力端子Q3に出力されるデータは“0”となる。DL端子には“1”を入力している。これにより左シフト時に出力端子D0に出力されるデータには“1”を出力する。

【0125】クロック端子CKにはシフト・クロック127が印加されている。リセット端子RSにはリセット信号14が印加されている。出力端子Q3、Q2、Q1、Q0からは、それぞれ、分周指示信号D2、D4、D8、D16が出力されている。

【0126】シフト・レジスタ101のシフト方向は、シフト方向選択端子S1およびS2により、次のように決まる。S1が“H”かつS2が“L”の時、左シフト。S1が“L”かつS2が“H”の時、右シフト。S1が“L”かつS2が“L”の時、シフト停止となる。リセット端子RSに印加されているリセット信号14が“H”の時、シフト・レジスタ101の出力端子Q0～Q3は、すべて“1”に初期化される。

【0127】シフトレジスタ101の出力Q3、Q2、Q1、Q0の状態は図10～12の(i)にバイナリコード(bin)で示されている。時点t 7 3以前においては(i)のシフト・レジスタ101は“1111”であり、これはQ3、Q2、Q1、Q0の各出力が“1”であることを意味し、このときは、分周器111～114(図9)は分周動作をしないから、入力トリガ1がオア回路115に印加され、時点t 7 4までは入力トリガ1がそのままトリガ3として出力される。

【0128】時点t 7 3以降は、(i)のシフト・レジスタ101の出力Q3、Q2、Q1、Q0の各出力は、バイナリ表示で“0111”になっている。Q3が“0”であり、Q2～Q0はすべて“1”である。そこで分周器111は分周動作をして入力トリガ1を2分の1に分周した分周信号DV2を出力するが、他の分周器112～114は動作をしない。この時はオア回路115には入力トリガ1と分周信号DV2が印加される。

【0129】図示されていないが、(i)のシフト・レジスタ101の出力Q3、Q2、Q1、Q0の各出力が“0011”のときには、分周器111および112からそれぞれ入力トリガ1を2分の1および4分の1にそれぞれ分周した分周信号DV2、DV4を出力する。この場合には、オア回路115には、入力トリガ1、分周信号DV2とDV4が印加される。分周器113と114は動作をしない。

【0130】同様に図示されていないが、(i)のシフト・レジスタ101の出力Q3、Q2、Q1、Q0の各出力が“0001”のときには、分周器111、112および113から、それぞれ入力トリガ1を2分の1に、4分の1に、および8分の1にそれぞれ分周した分周信号DV2、DV4、DV8を出力する。この場合には、オア回路115には入力トリガ1、分周信号DV2、DV4、DV8が印加される。

【0131】同様に図示されていないが、(i)のシフト・レジスタ101の出力Q3、Q2、Q1、Q0の各出力が“0000”のときには、分周器111、112、113および114からそれぞれ入力トリガ1を2分の1に、4分の1に、8分の1におよび16分の1にそれぞれ分周した分周信号DV2、DV4、DV8、DV16を出力する。この場合には、オア回路115には入力トリガ1、分周信号DV2、DV4、DV8、DV16が印加される。

【0132】図13には、図9に示した可変分周回路100の分周器111、112、113および114の出力を表すタイム・チャートが示されている。(a)には入力トリガ1が、(b)には入力トリガ1を2分の1に分周した分周信号DV2が、(c)には入力トリガ1を4分の1に分周した分周信号DV4が、(d)には入力トリガ1を8分の1に分周した分周信号DV8が、(e)には入力トリガ1を16分の1に分周した分周信号DV16が示されている。

【0133】ここで(b)の分周信号DV2の立上りは、(a)の入力トリガ1の立上りエッジである時点t 9 1に対して、分周器111における図示できない程度の僅かな遅延を生ずる。(c)の分周信号DV4は(b)の分周信号DV2に対して、分周器112における図示できない程度の僅かな遅延を生ずる。(d)の分周信号DV8は(c)の分周信号DV4に対して、分周器113における図示できない程度の僅かな遅延を生ずる。(e)の分周信号DV16は(d)の分周信号DV8に対して、分周器114における図示できない程度の僅かな遅延を生ずる。

【0134】ところが、オア回路115の出力である(f)のトリガ3は、(a)の入力トリガ1の立上り時点t 9 1で立上るから、分周信号DV2、DV4、DV8、DV16の立上りの僅かな遅れは、(f)のトリガ3には現れない。したがって、図9の可変分周回路100によるならば、分周比を変えても、出力である(f)のトリガ3の立上りエッジは、常に(a)の入力トリガ1の立上りエッジによって決定されている。

【0135】一般に、従来のフリップフロップで分周された信号出力と、分周比が1(スルー)である場合の信号出力では、信号入力時刻から出力時刻までの遅延時間が異なる。トリガの遅延時間が異なると、参照トリガ(Ref. Trig)とクロックの時間差を測定する時間補

間測定結果が分周比によって変化し、正確な波形表示が得られない(図35参照)。

【0136】そのような従来例に対して図9の可変分周回路100は分周比の変化によって入力トリガ1と分周された出力のトリガ3の立上りエッジは全く影響を受けないという特徴を有している。

【0137】図14には、図8に示したトリガ分周器53とは異なる構成のトリガ分周器53Bを示している。このトリガ分周器53Bも図1のトリガ分周器53として使用することができる。図8に示したトリガ分周器53との相違点はシフト・レジスタ101に替えて分周比選択信号生成器110と、可変分周回路100に替えて可変分周回路100Bを用いている点である。分周信号DV2、DV4、DV8、DV16を一括してDVとして表示している。したがって、以下においては、その相違点について説明する。

【0138】図15には、図14の可変分周回路100Bの内部構成が示されている。131はマルチプレクサ、132と133はオア・ゲート、134はアンド・ゲート、135はインバータ、137と138はDフリップフロップである。

【0139】図16には、図15の可変分周回路100Bの入力(Input)である分周比選択信号SL2、SL1、SL0と出力(Output)であるトリガ(Trig)3の関係を示している。

【0140】図17には、図14~16に示した構成の動作を説明するためのタイム・チャートを示している。ここでは、分周信号DV2、DV4、DV8、DV16のうち、DV4を用いた場合を説明している。

【0141】図16のデータ選択信号図によると、分周比選択信号生成器110の出力である分周比選択信号SL0が“1”であればSL2とSL1にかかわらず(Don'tcare)可変分周回路100Bの入力トリガ(Input Trig)1がそのまま分周されずにトリガ(Trig)3となって出力される。すなわち、図10~12の(i)101のデータが“1111”となっている場合に相当する。

【0142】分周比選択信号SL2、SL1、SL0が“000”の場合は、入力トリガ1を2分の1分周した分周信号DV2が、同じく“010”では4分の1分周した分周信号DV4が、同じく“100”では8分の1分周した分周信号DV8が、同じく“110”では16分の1分周した分周信号DV16がトリガ(Trig)3として出力される。

【0143】図15を参照しながら図17を説明する。(a)のトリガ1はDフリップフロップ137、138のクロック端子およびオア・ゲート133に入力されている。

【0144】入力トリガ1を分周器111で2分の1に分周した分周信号DV2はマルチプレクサ131のデー

タ端子D0に、同じく入力トリガ1を分周器112で4分の1に分周した分周信号DV4はマルチプレクサ131のデータ端子D1に、同じく入力トリガ1分周器113で8分の1に分周した分周信号DV8はマルチプレクサ131のデータ端子D2に、同じく入力トリガ1を分周器114で16分の1に分周した分周信号DV16はマルチプレクサ131のデータ端子D16に印加されている。

【0145】分周比選択信号SL2、SL1で選択された信号をマルチプレクサ131の出力端子から(c)の信号141として出力される。(b)の分周信号DV4が選択されている場合(SL2=0、SL1=1、SL=0)は(c)の信号141には、(b)の分周信号DV4が得られる。

【0146】Dフリップフロップ137の出力端子Qからは、(d)の信号142が得られる。信号142は、(c)の信号141に対して入力トリガ1の1周期分遅れて得られる。(e)の信号143は、(d)の信号142のノット信号である。Dフリップフロップ138の出力端子Qからは(f)の信号144が得られる。この信号は、(d)の信号142に対して入力トリガ1の1周期分遅れて得られる。

【0147】かくして、(a)の入力トリガ1、(e)の信号143、(f)の信号144を印加されたオア・ゲート133は、(g)のトリガ3を出力する。ここで(g)のトリガ3のネガティブ・エッジは時点t94の入力トリガ1のネガティブ・エッジに一致しており、トリガ3のポジティブ・エッジは、時点t95の入力トリガ1のポジティブ・エッジに一致している。

【0148】(b)の分周信号DV4や、(e)の信号143、(f)の信号144の入力トリガ1のポジティブ・エッジ(t95)からの図示されてはいない僅かな遅延時間は、(g)のトリガ3のポジティブ・エッジ(t95)には現われない。

【0149】この可変分周回路100Bの場合も、図9および図13で説明した可変分周回路100の場合と同様に、分周比を変化させても、入力トリガ1と分周して得られたトリガ3のポジティブ・エッジのタイミングは変化しないことが解る。

【0150】図18には、図8および図14に示したトリガ分周器53および53Bの動作の流れを示している。動作が開始すると、入力トリガ1の周期は未知であるから、分周比は1として可変分周回路100(および100B)の出力であるトリガ3を出力する(S1)。

【0151】トリガ・カウンタ102では、設定した時間窓に入るトリガ3のパルス数を計数する(S2)。そのパルス数が上限値Nu以上であれば(S3Y)、ステータス信号20を“L”にし(S4)、いま最大分周比に設定されていないことを確認し(S5N)、分周比を現在の分周比の2倍として(S6)、ステップS2へも

どる。いま、最大分周比に設定されている場合には (S5Y)、ステップS2にもどる。

【0152】トリガ・カウンタ102の計数値が上限値以上でない場合は (S3N)、下限値以下であれば (S7Y)、ステータス信号20を“L”にし (S8)、現在の分周比が1でなければ (S9N)、分周比を現在の分周比の2分の1にする。現在の分周比が1であれば (S9Y)、ステータス信号20を“H”にし、ステップS2にもどる。トリガ・カウンタ102の計数値が下限値以下でなければ (S7N)、ステータス信号20を“H”にし (S11)、ステップS2にもどる。

【0153】図19には、図8および図14に示したトリガ分周器53および53Bの機能図を示している。ここでバイナリ・カウンタ150は、図8および図14の可変分周回路100および100Bの機能に対応し、時間窓発生器151は、図8および図14の可変分周回路100および100Bを除いたすべての回路の機能に対応している。バイナリ・カウンタ150には入力トリガ1が印加されトリガ3が出力される。

【0154】時間窓発生器151において予め設定した期間である時間窓 T_w を発生し、この時間窓 T_w の間に発生するトリガ3の数を計数する。その計数値が設定値より大きいときは分周比を増加し、逆に設定値より小さいときには分周比を減少するようバイナリ・カウンタ150に制御信号を送出する。

【0155】この構成では、1回の時間窓 T_w の測定について、分周比を現在の2倍、あるいは、2分の1にするように変化するので、分周比を設定するのに必要な時間は、最大で、

T_w の発生周期 $\times \log_2$ (最大分周比)

となる。

【0156】トリガ3の繰り返し周波数を f_{dvd} 、入力トリガ1の繰り返し周波数を f_t とする。そこで、 f_{dvd} を50MHz、最大の f_t を3.2GHzとすれば最大分周比は64である。時間窓 T_w は100~200ns程度、また時間窓 T_w の発生周期は1 μ s以下に設定できるので、入力トリガ1が1GHzから数MHz以下に変化しても6 μ sで分周比を確定できる。

【0157】図20には、図19のバイナリ・カウンタ150の入力である入力トリガ1の繰り返し周波数 f_t を横軸に、バイナリ・カウンタ150の出力であるトリガ3の繰り返し周波数 f_{dvd} を縦軸にとり、シミュレーションした結果を示している。

【0158】特定の入力トリガ1の周波数 $f_t = 1$ としたとき、時間窓 $T_w = 4$ にし、分周比を2倍あるいは2分の1倍に変えるか否かを判定する。1つの入力トリガ1の周波数 f_t あたり10回計算している。出力周波数 f_{dvd} が2値間で変動している。

【0159】時間窓 T_w の期間に計測されるトリガ3 (周波数 f_{dvd} 、周期 T_{dvd})の数 N_t は、時間窓 T_w の

発生時におけるトリガ3の入力位相 (タイミング)の影響を次ぎの式で示すように受けるからである。

$$N_t = \text{Ceiling} [x]$$

$$x = [T_w - (\text{位相} / 2) \times T_{dvd}] / T_{dvd}$$

また、 $\text{Ceiling} [x]$ は x 以上で最小の整数である。

【0160】入力位相は0から2 π 迄の乱数(ばらつき)となるので、 N_t は量子化誤差1を有する。図20では、出力周波数 f_{dvd} は大きな跳びを生じている。 f_{dvd} がこの跳びを生ずる周波数の近傍にあると、ノイズや入力トリガ1の周波数の揺らぎによって、分周比が常に変動する。

【0161】この分周比の変動による出力周波数 f_{dvd} の跳びを抑制するために、図8および図14の構成例では、上限および下限設定値 N_u および N_l の比を $N_u / N_l > 2$

に設定している。これによってヒステリシス特性が得られ、出力周波数 f_{dvd} の跳びが防止される。

【0162】図21には、 $T_w = 4$ 、 $N_u = 7$ 、 $N_l = 3$ すなわち、

$$N_u / N_l = 7 / 3 > 2$$

の場合が例示されている。これにより入力トリガ1の周波数 f_t が変動しても、その変動幅が大きく変動しなければ、安定に分周した出力周波数 f_{dvd} を得ることができる。

【0163】図22には、特定の出力されるトリガ3の繰り返し周波数 f_{dvd} を1として、図8あるいは図14に示したトリガ分周器53あるいは53Bにおいて上限設定値 N_u を下限設定値 N_l の2倍より大きな値とするための必要性を示すため、 N_u が N_l の2倍より小さい場合の数値シミュレーションを行っている。下限設定値 N_l 、上限設定値 N_u 以外すべて図21と同じ条件で、 $N_l = 3$ 、 $N_u = 5$ としている。

【0164】図22では図21に見られていたヒステリシスが無く、分周比が2値間で変動を繰り返している。このことから、分周比が2値間で変動を繰り返す動作を避けたい場合には、 $N_u > 2N_l$ に設定して図21に示すように、ヒステリシス特性をもたせればよいことが解る。

【0165】本発明によるトリガ分周器53および53Bにおいて、上限設定値 N_u と N_l の関係を $N_u > 2N_l$ に設定すれば、図21に示すようにヒステリシス特性を示す。そこで、このヒステリシス特性は入力トリガ1の繰り返し周波数 f_t によってどのような影響を受けるのか検討する。

【0166】図21において、ヒステリシスの横軸(周波数軸)方向の高い周波数 f_H と低い周波数 f_L 、その幅をヒステリシス量 $f_H - f_L$ とし、時間窓 T_w 、分周比 N_{dvd} 、上限設定値 N_u 、下限設定値 N_l 、横軸におけるヒステリシス中心周波数 f_{cnt} を用いると次の関係がある。

$$【0167】 f_L = (N_I / T_W) 2^{N_{dvd}} \times 2$$

$$f_H = (N_U / T_W) 2^{N_{dvd}}$$

$$f_H - f_L = (N_U - 2N_I) 2^{N_{dvd}} / T_W$$

$$f_{cnt} = (f_H + f_L) / 2$$

【0168】入力トリガ1の周波数 f_t の揺らぎ(変動)が、ヒステリシス量($f_H - f_L$)の範囲内にある限りは、トリガ分周器53または53Bの分周後の出力であるトリガ3の周波数 f_{dvd} は、2値間で変動を繰り返すことなく、安定した動作が得られる。

【0169】トリガ分周器53または53Bがその出力周波数 f_{dvd} を2値間で変動することなく、安定に動作し得る入力トリガ周波数 f_t の揺らぎ(変動)の最大値 $\max f_{dt}$ は、次式で示される。

$$【0170】 \max f_{dt} = (f_H - f_L) / f_{cnt}$$

これを書き換えると、

$$\max f_{dt} = (N_U - 2N_I) / (N_U / 2 + N_I)$$

となる。

【0171】 $N_I = 3$ 、 $N_U = 8$ の場合、

$$\max f_{dt} = (8 - 2 \times 3) / (8/2 + 3) = 2/7$$

であるからヒステリシス中心周波数 f_{cnt} に対して入力トリガ1の周波数 f_t の揺らぎ(変動)幅が28.57%以下であれば安定動作をする。

【0172】図23には、図1の主要な構成要素であるトリガ分周器53(または53B)可変ホールド発生器55および同期信号発生器54の機能すなわち、メタステーブル状態を回避してジッタを低減する機能を確認するための測定用の構成が示されている。ここで分周機能と可変ホールド機能を個別に確認できるよう、それぞれの機能を無効にできる機能無効(disable)信号28と29を追加した。

【0173】信号発生器190には周期可変発振器OSC(HP8131A:ヒューレット・パッカード社製)があり、その出力は2分されて、HP8131Aに内蔵の2つの可変遅延器VDL1およびVDL2に印加される。

【0174】可変遅延器VDL2の出力はバッファ191とインバータ192を介して出力される。バッファ191を介した出力は、クロック9となる。インバータ192を介した出力は、セミリジッド同軸ケーブルである遅延素子DL1を通してオシロスコープ195(HP54750:ヒューレット・パッカード社製)のチャンネルCH1に印加される。

【0175】可変遅延器VDL1の出力は、微調整可能な可変遅延器VDL3(機械式)を介して入力トリガ1となり、トリガ分周器53に印加される。トリガ分周器53から出力されたトリガ3は、可変ホールド発生器55と同期信号発生器54に印加される。トリガ分周器53から出力されたステータス信号20は可変ホールド発生器55に加えられる。

【0176】可変ホールド発生器55は、ホールド信号

6を出力し、同期信号発生器54に印加している。トリガ3とホールド信号6を受けた同期信号発生器54では、トリガ3に同期した同期信号5を出力する。同期信号5は、シグナルT(ST)で同期信号5のパワーの大部分はオシロスコープのトリガ端子Trigに入力し、同期信号5のパワーの一部を取り出して遅延素子DL2を介してオシロスコープ195のチャンネルCH2に印加される。

【0177】このような構成で、可変遅延器VDL1およびVDL3を調整してメタステーブル現象を発生し易い条件にすることができる。ホールド信号6が終了し、ホールドオフになるうとする時点の近傍でトリガ3が同期信号発生器54に印加されると、メタステーブル現象が発生し、同期信号5はトリガ3に対してジッタを生ずる。このジッタの増大する様子はオシロスコープ195の管面上で観察できる。

【0178】トリガ分周器53(又は53B)に機能無効信号28が印加されたときには、可変分周回路100(又は100B)は入力トリガ1を分周せずにそのままトリガ3として出力する。

【0179】可変ホールド発生器55に機能無効信号29が印加されたときには、メタステーブル検出信号22はホールド回路57に印加されず、ホールド回路57におけるホールド期間 T_{hold} (図2の $t_{31} \sim t_{36}$)の変更(図2の $t_{35} \sim t_{36}$)は行われない。

【0180】図24には、機能無効信号28および29を印加して、入力トリガ1に対する分周機能をオフに、ホールド期間 T_{hold} を変更するための可変ホールド機能をオフにした場合の、大きなジッタの発生を示している。これは、メタステーブル状態を回避できないためである。

【0181】図25には、機能無効信号29を印加して、入力トリガ1に対する分周機能はオンにしたまま、ホールド期間 T_{hold} を変更するための可変ホールド機能をオフにした場合の、大きなジッタの発生を示している。入力トリガ1に対する分周機能だけでは、メタステーブル現象を十分に回避できないことを示している。

【0182】図26には、機能無効信号28および29をともに印加しないで入力トリガ1に対する分周機能およびホールド期間 T_{hold} を変更するための可変ホールド機能をともに活かした場合、すなわち、本発明による装置の機能を十分に発揮した場合のジッタ発生状況を示している。図24および図25の場合と異なり、メタステーブル現象を回避してジッタを低減している様子を確認できる。さらに可変遅延器VDL1とVDL3を可変してもジッタの発生量は増加せず、メタステーブル現象を回避できることを確認した。

【0183】本発明によれば、入力トリガ1の周期が一定である限り、同期信号5の周期は一定値が得られる。このことは文献2の「コヒーレント・サンプリング方法

10

20

30

40

50

と装置」のように、同期信号の周期を測定し、測定した値を基にクロック周期をコントロールするシステムにおいては不可欠の機能である。本発明は文献2の装置にも適用することができる。

【0184】従来例として、図38、図39および図40を用いて、トリガ時間位置とホールド信号発生回数の関係を説明した。これらの図においては、トリガ時間位置が0の時に、大きな黒点で示すメタステーブル現象が発生していた。そこで本願の装置の機能を、入力トリガ1の周期 $T_t=6.88$ とし、その他の条件、すなわち、 $T_c=1$ 、 $T_s[0]=0.99$ 、 $T_{hold}=13+T_s[N]$ は、従来例の図38、図39および図40と同じにして数値シミュレーションした。

【0185】図27には、このトリガ時間位置とホールド信号発生回数との関係が示されている。ホールド信号の発生回数が100回に達するまでは、可変ホールド機能および入力トリガの分周機能をオフにしている。即ち、従来と同じ動作をしている。トリガ時間位置は、0の周辺にある。このことは、トリガ時間位置が0となったときにはメタステーブル現象が発生するから、大きなジッタの発生が生じていることを意味している。

【0186】ホールド信号の発生回数が100回を越える時点で、入力トリガの分周機能と可変ホールド機能をオンにして、コントロールを開始している。すなわち、本願発明の機能を発揮する状態にしている。すると、ホールド期間 T_{hold} がコントロールされて、変更された結果、トリガ時間位置が0となることは全く生じない。すなわち、メタステーブル現象の発生が無くなっている。

【0187】図28には、図27のデータを得る最中における同期信号5の周期の変動を表している。すなわち、入力トリガの分周機能と可変ホールド機能のコントロールを開始するまでのホールド信号発生回数100回までは、同期信号5の周期は、 T_t で規格化して、2と3の間で変動を繰り返している。しかし、コントロール開始以降のホールド信号発生回数100回以上では、同期信号5の周期は3で固定化されて一定となって本発明の効果が発揮されている。

【0188】図29には、図23に示した測定系を用いて、同期信号5を観測した場合のオシロスコープ195の管面上の波形を示している。図29の測定においては、図23の機能無効信号28をオフにし、機能無効信号29をオンにして、トリガ分周機能をオン、可変ホールド機能をオフにしている。

【0189】観測している同期信号5の周期が変動しているため、最左端のパルス(同期信号5)を基準にし、左から2番目のグループには2つの、3番目のグループには3つの、4番目のグループには4つの異なるタイミングのパルスが観測される。

【0190】図30には、図23に示した測定系を用いて、同期信号5を観測した場合のオシロスコープ195

の管面上の波形を示している。図30の測定においては、図23の機能無効信号28をオフにし、機能無効信号29をオフにして、トリガ分周機能をオン、可変ホールド機能もオンにしている。

【0191】観測している同期信号5の周期の変動がないため、最左端のパルス(同期信号5)を基準にし、左から2番目、3番目、4番目のパルスともに各1個のパルスが観測される。これは、同期信号5の周期が変動せず、一定となっていることを示している。

10 【0192】トリガ3を受け付けないホールド期間が終了、トリガ3を受け付けるホールドオフに移行する過渡期にトリガ3が印加されると、直ちに同期信号5を発生することができず、遅れて発生してジッタの原因となる。これがメタステーブル(準安定)状態である。メタステーブル状態で可変ホールド発生器55が、その機能を十分に発揮できない状況が生ずる可能性がある。これを図1を参照しながら説明する。

20 【0193】ケース1：同期信号5がメタステーブル状態において発生しているにもかかわらず、メタステーブル検出器56が、トリガ3をメタステーブル検出窓信号23の期間中に検出せず、メタステーブル検出信号22をホールド回路57に対して出力しない可能性があり得る。

【0194】ケース2：メタステーブル状態となる可能性がないタイミングで同期信号5が発生しているにもかかわらず、メタステーブル検出器56が、トリガ3をメタステーブル検出窓23の期間中に検出し、メタステーブル検出信号22をホールド回路57に対して出力してしまう可能性があり得る。

30 【0195】ケース1および2の問題が生ずるのは、メタステーブル検出器56においてメタステーブル検出信号22を発生する際にも、トリガ3がメタステーブル検出窓信号23の立上りあるいは立下りエッジ付近の過渡状態で印加される可能性があるからである。

【0196】図31には、メタステーブル検出器56およびホールド回路57における過渡状態における問題点を説明するためのタイムチャートが示されている。

(a)のホールド信号6が、時点 t_{105} において、“H”から“L”のホールドオフに遷移している。
40 (b)のメタステーブル検出窓信号23は時点 t_{102} で“L”から“H”になり、時点 t_{108} で“H”から“L”に遷移している。

【0197】(b)のメタステーブル検出窓信号23が時点 t_{102} において印加されても、その前後に誤って(c)のトリガ3を検出するあるいは検出しない期間が存在する。この前後の誤りを生ずる可能性のある検出期間をホールド・タイム t_{hd} およびセット・アップ・タイム t_{su} と呼んでいる。

50 【0198】すなわち、時点 t_{102} の前後に t_{hd2} と t_{su2} 、時点 t_{105} の前後に t_{hd1} と t_{su1} 、時点 t

108の前後に t_{hd2} と t_{su2} が存在する。

【0199】たとえば、時点 $t_{101} \sim t_{102}$ の t_{hd2} において、メタステーブル検出器56にトリガ3が印加されると、誤ってトリガ3を検出し、メタステーブル検出信号22を出力してしまうことがある。また、時点 $t_{102} \sim t_{103}$ において、メタステーブル検出器56にトリガ3が印加されると、トリガ3を検出せずにメタステーブル検出信号22を出力しないという誤った動作をしてしまう可能性がある。

【0200】このような誤作動を発生する可能性のある期間が T_{23a} である。また時点 t_{105} や t_{108} を中心にしてそのような誤作動を発生する可能性のある期間 T_6 や T_{23b} が存在する。これらの期間 T_{23a} と T_6 の間隔($t_{103} \sim t_{104}$)および T_6 と T_{23b} の間隔($t_{106} \sim t_{107}$)が0にならないように(b)のメタステーブル検出窓信号23のパルス幅($t_{102} \sim t_{108}$)が設定されなければならない。

【0201】そこで、前記ケース1を避けるためには、(a)のホールド信号6がホールドオフになる時点 t_{105} 以前の(b)のメタステーブル検出窓信号23のパルス幅 t_{da} ($t_{102} \sim t_{105}$)は、 t_{su2} ($t_{102} \sim t_{103}$)と t_{hd1} ($t_{104} \sim t_{105}$)の和よりも大でなければならない。

$$t_{da} > t_{su2} + t_{hd1}$$

【0202】(a)のホールド信号6がホールドオフになる時点 t_{105} 以後の(b)のメタステーブル検出窓信号23のパルス幅 t_{db} ($t_{105} \sim t_{108}$)は、 t_{su1} ($t_{105} \sim t_{106}$)と t_{hd2} ($t_{107} \sim t_{108}$)の和よりも大でなければならない。

$$t_{db} > t_{su1} + t_{hd2}$$

【0203】したがって、(b)のメタステーブル検出窓信号23のパルス幅

$$t_{da} + t_{db}$$

$$t_{da} + t_{db} > t_{su2} + t_{hd1} + t_{su1} + t_{hd2}$$

でなければならない。

【0204】前記のケース2を避けるための、ホールド信号6の最小可変期間 T_{shtmin} およびトリガ3の最小周期 T_{tmin} が求められる。

【0205】最小可変期間 T_{shtmin} は、(b)のメタステーブル検出窓信号23の幅($t_{102} \sim t_{108}$)を最小($t_{103} \sim t_{104}$ を0、 $t_{106} \sim t_{107}$ を0)にしたときの幅にクロック9の1クロック周期 T_c を加えた値、 $T_{23a} + T_6 + T_{23b} + T_c$ となる。

【0206】そこで(c)のトリガ3の最小の周期 $T_{tmin} = 2 T_{shtmin}$ となる。

【0207】ここで、 t_{su1} ($t_{105} \sim t_{106}$)、 t_{hd1} ($t_{104} \sim t_{105}$)、 t_{su2} ($t_{102} \sim t_{103}$ または $t_{108} \sim t_{109}$)と t_{hd2} (t_{101}

$\sim t_{102}$ または $t_{107} \sim t_{108}$)のすべてが、それぞれ、 $T_c / 4$ と仮定すると、 $T_{shtmin} = (5 / 2) T_c$ となるので、

$$T_{tmin} = 5 T_c$$

とすれば、ケース2の事態は避けられる。

【0208】ここで通常は、(a)のホールド信号6や(b)のメタステーブル検出窓信号23の制御は、クロック9の同一エッジで行うのが容易であるから、

$$T_{shtmin} = 3 T_c$$

$$10 \quad T_{tmin} = 6 T_c$$

として実施することができる。

【0209】図32は、可変ホールド発生器55とトリガ分周器53において決定される図31を用いて説明したホールド信号6の最小可変期間 T_{shtmin} とトリガ3の最小周期 T_{tmin} の発生状況を示すタイムチャートである。

【0210】図32(a)の時点 t_{124} における周期 T_c のクロック9に制御されて(b)のホールド信号6は“H”から“L”になりホールドオフとなる。(c)のメタステーブル検出窓信号23は、ホールドオフになった時点 t_{124} を中心にして $\pm T_c / 2$ の幅を有している。

【0211】(c)のメタステーブル検出窓信号23の後縁の時点 t_{125} から、すくなくとも、 $(1 / 4) T_c$ 離れた時点 $t_{126} \sim t_{127}$ で、(f)のトリガ3が印加されればメタステーブル現象の発生はなく、ジッタも発生しない。ここでは(f)のトリガ3の発生範囲は斜線の T_c の期間にあると仮定している。

【0212】そこでホールド信号9の可変期間が変更されて、(d)のホールド信号9のように、時点 t_{129} でホールドオフになった場合(e)のメタステーブル検出窓信号23cも時点 t_{129} を中心にした時点 $t_{128} \sim t_{130}$ に移行して、(f)のトリガ3の分布の後縁である時点 t_{127} と、(e)のメタステーブル検出窓信号23cの前縁の時点 t_{128} の時間間隔は $(1 / 4) T_c$ となる。

【0213】このときのホールド信号9のホールドオフへの移行時点 t_{124} から t_{129} へのシフト量は、 $2.5 T_c$ であり、これが、ホールド信号9のシフト量最小可変期間 T_{shtmin} であることを示している。

【0214】(c)のメタステーブル検出窓信号23に対して時点 $t_{121} \sim t_{122}$ の範囲に(h)のトリガ3cが分布してもメタステーブル検出はされない。この(h)の時点 $t_{121} \sim t_{122}$ のトリガ3cに対し、ホールド信号9が(d)のホールド信号9cにシフトし、(e)のメタステーブル検出窓信号23cになったとき、メタステーブル検出がされないようにコントロールしなければならない。

【0215】そのためには、たとえば、時点 t_{121} にトリガ3cがあったとき、次のトリガ3cは時点 t_{12

1からすくなくとも $5T_c$ 離れた時点 $t_{131} \sim t_{132}$ で発生するならば、メタステーブル検出はなされない。この $5T_c$ がトリガ3の最小周期 T_{tmin} である。

【0216】図33および図34には、タイムベース制御器65に含まれた時間補間器の回路とその動作を示すタイムチャートを示している。この図33の回路は、デュアル・スロープ方式と呼ばれる公知の回路であるが、本発明の目的を達成するためのコントロールが必要となるので、それについて説明する。

【0217】定電流源181は、たとえば、 $1000I$ の定電流を、スイッチ185が同期信号5によってオンになっている期間、たとえば、時間差 T_s （図2の $t_{31} \sim t_{32}$ または $t_{37} \sim t_{38}$ ）の間に容量 C を充電する。

【0218】時間差 T_s の期間が終ると放電期間(T_{dis})がスタートし、その間、スイッチ186はオンとなって定電流 I を流す定電流源182により容量 C の電荷を放電する。全電荷が放電されると、放電期間 T_{dis} は終了する。この放電期間 T_{dis} は、その期間のクロック9の数をカウントすることによって計数される。すなわち、 $T_{dis} = 1000T_s$ となる。

【0219】図2のホールド期間 T_{hold} は、 $T_{hold} = T_s + T_{dis} + T_{tran} + T_{pre} = 1001T_s + T_{tran} + T_{pre}$

となる。ここで、 T_{tran} は図35のデータ処理および転送の期間（図2の $t_{33} \sim t_{34}$ ）、 T_{pre} は図35のプリトリガデータ収録の期間（図2の $t_{34} \sim t_{35}$ ）である。この放電期間 T_{dis} はクロック周期 T_c のクロック9でカウントされるから、 T_{dis} の値は、クロック9の1個分(T_c)の揺らぎを誤差として持つ。

【0220】 $T_c \quad T_s \quad 2T_c$ の場合は、ホールド期間 T_{hold} の変動幅（揺らぎ）は、 T_s の変動を無視して $1000T_c$ となる。ホールド信号6の必要な変動幅、すなわち、最小可変期間 T_{shtmin} は、 $2000T_c$ となる。そこでトリガ分周器53が出力すべきトリガ3の最小周期 T_{tmin} は $2T_{shtmin}$ 、すなわち、 $4000T_c$ となる。

【0221】図33および図34の例示においては、充電用の定電流源181の電流値を $1000I$ 放電用の定電流源182の電流値を I とした場合、すなわち、その電流比 $N_i = 1000$ の場合であった。この N_i は他の値であっても同様であるから、 $T_{shtmin} = 2N_iT_c$
 $T_{tmin} = 4N_iT_c$
とするならば、メタステーブル現象を避けることができる。

【0222】

【発明の効果】以上の説明から明らかなように、ホールド信号が終ってホールドオフとなる時点トリガの分布範囲外へシフトするように可変期間を設け、この要件を

満足するトリガの繰り返し周波数となるように入力トリガを分周するようにした。

【0223】したがって、ホールド信号がホールドオフになる時点でトリガが印加されることがなくなり、同期信号の発生周期も一定となるため、メタステーブル現象の発生を回避し、ジッタの極めて小さなコヒーレント・サンプリングが可能になった。したがって、本発明の効果は極めて大きい。

【図面の簡単な説明】

10 【図1】本発明の実施の形態を示す回路構成図である。

【図2】図1の回路の動作を示すタイムチャートである。

【図3】図1の構成要素であるホールド回路の内部の回路構成図である。

【図4】図1の構成要素である同期信号発生器の内部の回路構成図である。

【図5】図1の構成要素であるカウンタ群の内部の回路構成図である。

20 【図6】図3～図5の回路の動作を示すタイムチャートである。

【図7】図6とともに、図3～図5の回路の動作を示すタイムチャートである。

【図8】図1の構成要素であるトリガ分周器の内部の回路構成図である。

【図9】図8の構成要素である可変分周回路の内部の回路構成図である。

【図10】図8および図9に示したトリガ分周器の動作を示すためのタイムチャートである。

30 【図11】図10とともに、図8および図9に示したトリガ分周器の動作を示すためのタイムチャートである。

【図12】図10、図11とともに、図8および図9に示したトリガ分周器の動作を示すためのタイムチャートである。

【図13】図9に示した可変分周回路の動作を示すタイムチャートである。

【図14】図1の構成要素であるトリガ分周器の他の実施例の内部の回路構成図である。

【図15】図14の回路構成要素である可変分周回路の実施例を示す内部の構成図である。

40 【図16】図15の可変分周回路のデータ選択信号図である。

【図17】図15の回路の動作を示すタイムチャートである。

【図18】図8および図14に示したトリガ分周器の動作の流れを示すフローチャートである

【図19】図1の構成要素の1つであるトリガ分周器の機能を説明するための機能図である。

【図20】図19のトリガ分周器の機能のシミュレーション図である。

50 【図21】図19のトリガ分周器にヒステリシス特性を

持たせた場合のシミュレーション図である。

【図 2 2】図 1 9 のトリガ分周器にヒステリシス特性を持たせない場合のシミュレーション図である。

【図 2 3】図 1 の主要な構成要素であるトリガ分周器、可変ホールド発生器および同期信号発生器の機能を確認するための測定構成図である。

【図 2 4】図 2 3 の測定系において、トリガ分周器の機能をオフ、可変ホールド発生器の機能をオフにした場合に観測した信号のジッタ発生状況を示すオシロスコープの観測波形図である。

【図 2 5】図 2 3 の測定系において、トリガ分周器の機能をオン、可変ホールド発生器の機能をオフにした場合に観測した信号のジッタ発生状況を示すオシロスコープの観測波形図である。

【図 2 6】図 2 3 の測定系において、トリガ分周器の機能をオン、可変ホールド発生器の機能をオンにして、本発明の機能を発揮した場合に観測した信号のジッタ発生状況を示すオシロスコープの観測波形図である。

【図 2 7】図 1 の回路構成において可変ホールド発生器の機能をオフまたはオンした場合のトリガ時間位置とホールド信号の発生回数の分布を示すシミュレーション図である。

【図 2 8】図 1 の回路構成において同期信号の周期とホールド信号の発生回数の関係を示す図 2 7 に対応したシミュレーション図である。

【図 2 9】図 2 3 の測定系においてトリガ分周器の機能をオン、可変ホールド発生器の機能をオフにした場合のオシロスコープに観測される信号波形図である。

【図 3 0】図 2 3 の測定系においてトリガ分周器の機能をオン、可変ホールド発生器の機能をオンにした場合のオシロスコープに観測される信号波形図である。

【図 3 1】図 1 の構成要素である可変ホールド発生器に含まれたメタステーブル検出器とホールド信号の関係を示すメタステーブル状態図である。

【図 3 2】図 1 の構成要素である可変ホールド発生器とトリガ分周器のメタステーブル発生状況における動作を示すタイムチャートである。

【図 3 3】図 1 の構成要素であるタイムベース制御器に含まれた時間補間器の回路構成図である。

【図 3 4】図 3 3 の時間補間器の動作を説明するためのタイムチャートである。

【図 3 5】従来のサンプリング・オシロスコープのホールド期間を説明するためのタイムチャートである。

【図 3 6】従来の同期信号発生器の回路図である。

【図 3 7】従来のメタステーブル発生の可能性を検出する検出回路図である。

【図 3 8】従来のトリガ時間位置とホールド信号の発生回数の変化を示すシミュレーション図である。

【図 3 9】従来の図 3 8 の場合とは異なるトリガ周期によるトリガ時間位置とホールド信号の発生回数の変化を

示すシミュレーション図である。

【図 4 0】従来の図 3 8 および図 3 9 の場合とは異なるトリガ周期によるトリガ時間位置とホールド信号の発生回数の変化を示すシミュレーション図である。

【図 4 1】従来のメタステーブル状態の発生原因とそれを回避する条件を説明するための可変ホールドとトリガ周期の関係を示すタイムチャートである。

【図 4 2】従来のトリガ分周の機能を説明するための機能構成図である。

10 【図 4 3】従来の図 4 2 に示した構成によるトリガ分周機能を説明するための分周機能特性図である。

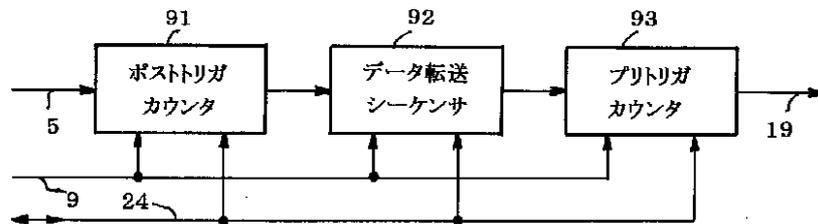
【符号の説明】

- 1 入力トリガ
- 2 被測定信号
- 3 トリガ
- 5 同期信号
- 6 ホールド信号
- 9 クロック
- 11 サンプル値
- 20 12 取得データ
- 13 波形データ
- 14 リセット信号
- 15 書込み信号
- 16 データ転送指示信号
- 17 書込みアドレス信号
- 18 データ転送クロック
- 19 プリトリガ・カウント終了信号
- 20 ステータス信号
- 21 分周クロック
- 30 22 メタステーブル検出信号
- 23 メタステーブル検出窓信号
- 24 カウンタ制御信号
- 28, 29 機能無効信号
- 51 入力トリガ端子
- 52 信号入力端子
- 53 トリガ分周器
- 54 同期信号発生器
- 55 可変ホールド発生器
- 56 メタステーブル検出器
- 57 ホールド回路
- 58 クロック分周器
- 59 クロック発生器
- 61 サンプラ
- 62 取得メモリ
- 63 波形メモリ
- 64 タイムベース
- 65 タイムベース制御器
- 66 カウンタ群
- 71 ホールド生成器
- 50 72 検出窓生成器

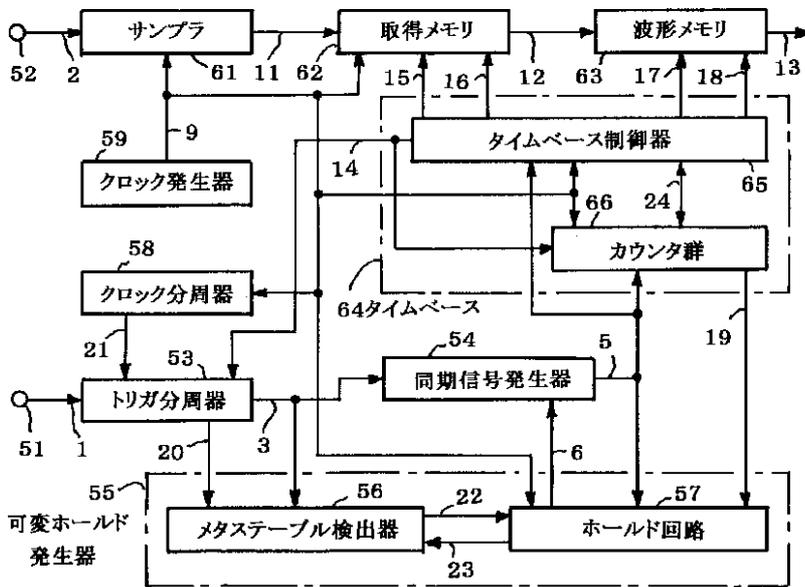
- 7 3 制御信号ラッチ回路
- 7 4 カウンタ・イネーブル生成器
- 7 5 タイミング・カウンタ
- 7 6 タイミング選択器
- 8 1 イネーブル信号
- 8 2 キャリー
- 8 3 カウンタ出力
- 8 4 選択信号
- 8 5 選択指示信号
- 9 1 ポストトリガ・カウンタ
- 9 2 データ転送シーケンサ
- 9 3 プリトリガ・カウンタ
- 1 0 0 , 1 0 0 B 可変分周回路
- 1 0 1 シフト・レジスタ
- 1 0 2 トリガ・カウンタ
- 1 0 3 上限比較器
- 1 0 4 下限比較器
- 1 0 5 ステータス信号器
- 1 0 6 シフト・クロック生成器
- 1 0 7 シーケンス・カウンタ
- 1 0 8 時間窓作成器
- 1 0 9 カウンタ・クリア生成器
- 1 1 0 分周比選択信号生成器
- 1 1 1 ~ 1 1 4 分周器
- 1 1 5 オア回路
- 1 2 1 トリガ・パルス数
- 1 2 2 上限比較結果
- 1 2 3 下限比較結果
- 1 2 4 シーケンス・データ
- 1 2 5 時間窓信号
- 1 2 6 カウンタ・クリア信号
- 1 2 7 シフト・クロック
- 1 3 1 マルチプレクサ
- 1 3 2 , 1 3 3 オア・ゲート
- 1 3 4 アンド・ゲート
- 1 3 5 インバータ
- 1 3 7 , 1 3 8 Dフリップフロップ
- 1 4 1 ~ 1 4 4 信号

- * 1 5 0 バイナリ・カウンタ
- 1 5 1 時間窓発生器
- 1 5 2 周波数カウンタ
- 1 6 1 , 1 6 2 Dフリップフロップ
- 1 6 3 インバータ
- 1 6 9 遅延トリガ信号
- 1 7 1 , 1 7 2 ラッチ
- 1 7 3 Dフリップフロップ
- 1 7 5 アンド・ゲート
- 1 0 1 8 1 , 1 8 2 定電流源
- 1 8 3 キャパシタ
- 1 8 5 , 1 8 6 スイッチ
- 1 9 0 信号発生器
- 1 9 1 バッファ
- 1 9 2 インバータ
- 1 9 5 オシロスコープ
- D 2 , D 4 , D 8 , D 1 6 分周指示信号
- D L 遅延素子
- D V 2 , D V 4 , D V 8 , D V 1 6 分周信号
- 2 0 D W 検出窓信号
- f d v d トリガ周波数
- f t 入力トリガ周波数
- N l 下限設定値
- N u 上限設定値
- N w 時間窓設定値
- O S C 周期可変発振器
- R e f . T r i g 参照トリガ
- S L 0 , S L 1 , S L 2 分周比選択信号
- S T シグナルT
- 3 0 T d i s 放電期間
- T h o l d ホールド期間
- T s 時間差
- T s h t m i n 最小可変期間
- T t m i n 最小周期
- T t i m 時間補間期間
- T w 時間窓
- t 時点
- * V D L 可変遅延器

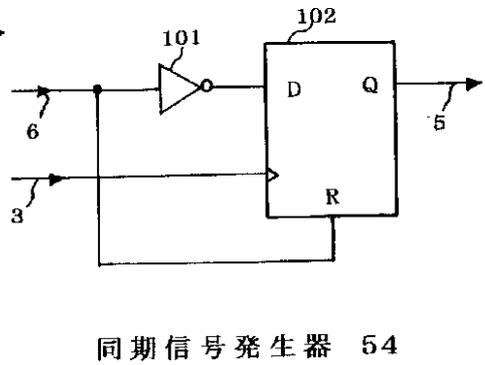
【図5】



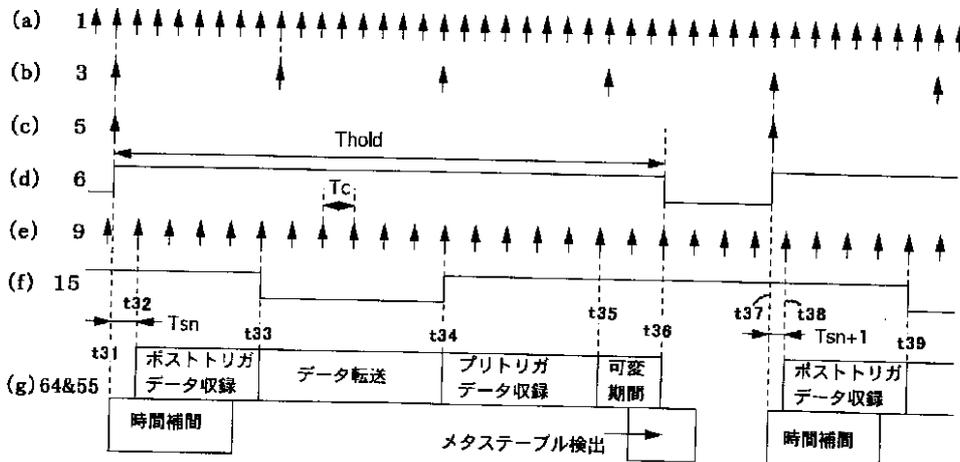
【図1】



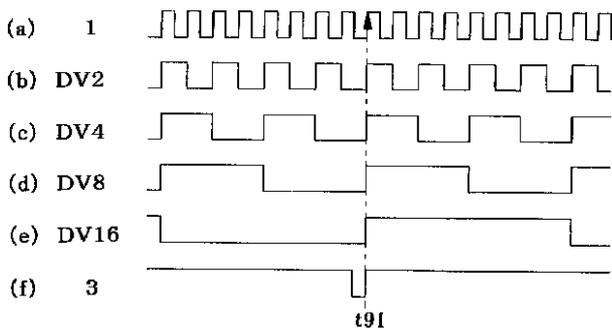
【図4】



【図2】



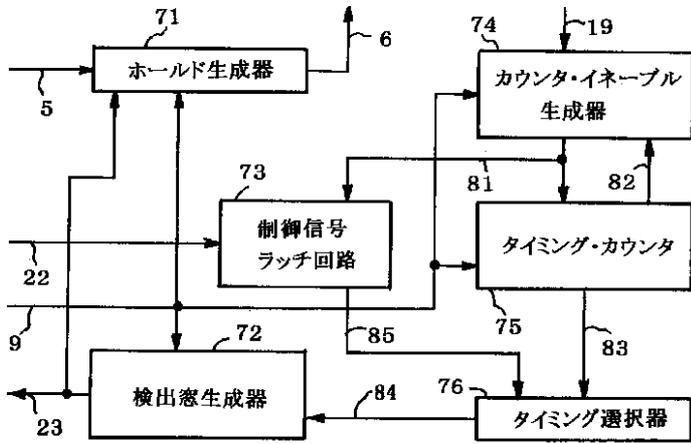
【図13】



【図16】

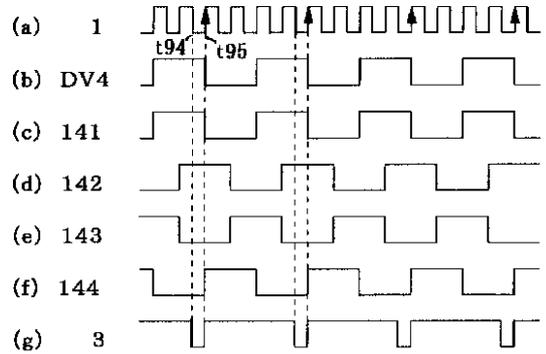
	Input			Output
	SL2	SL1	SL0	Trig3
Don't care	Don't care	1	1	Input Trig1
0	0	0	0	DV2
0	1	0	0	DV4
1	0	0	0	DV8
1	1	0	0	DV16

【図3】

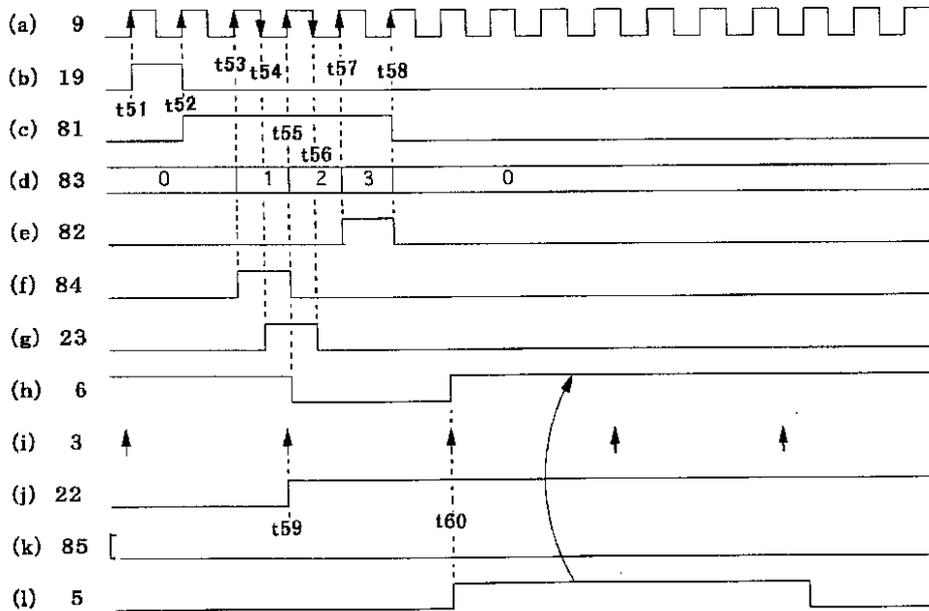


ホールド回路 57

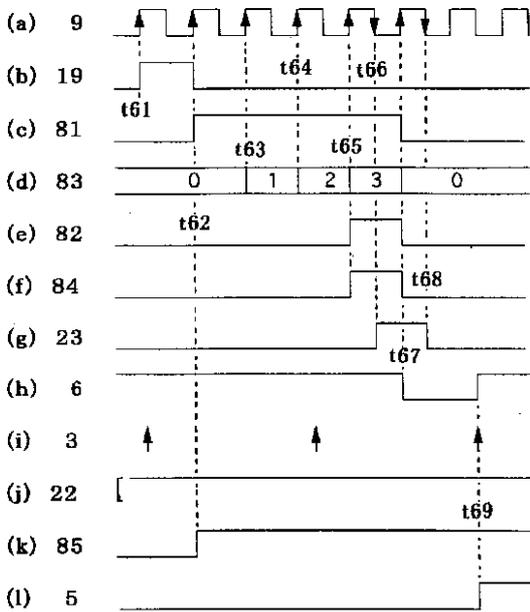
【図17】



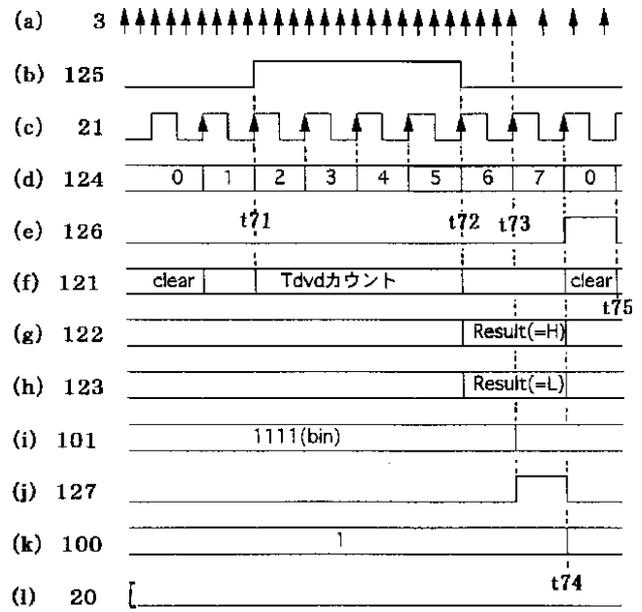
【図6】



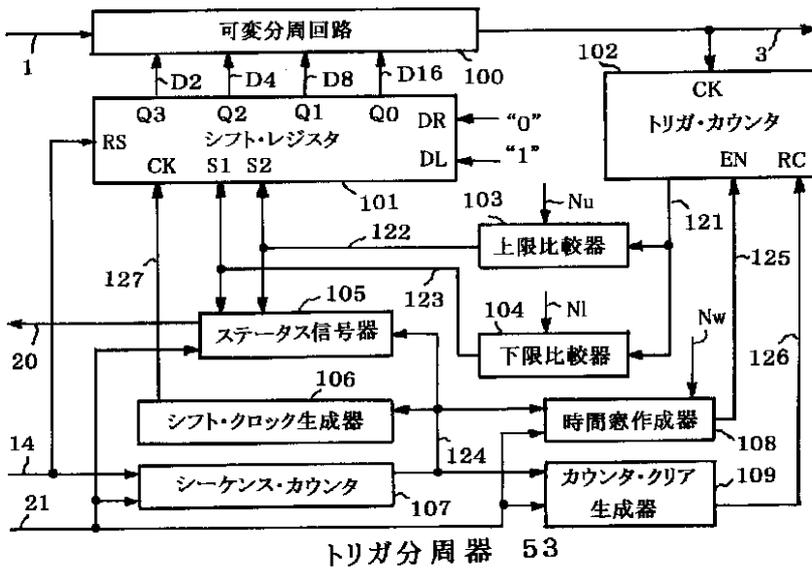
【図7】



【図10】

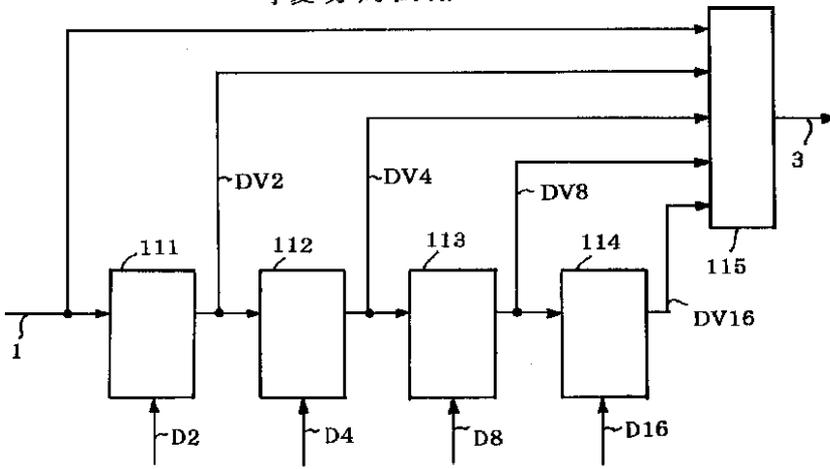


【図8】

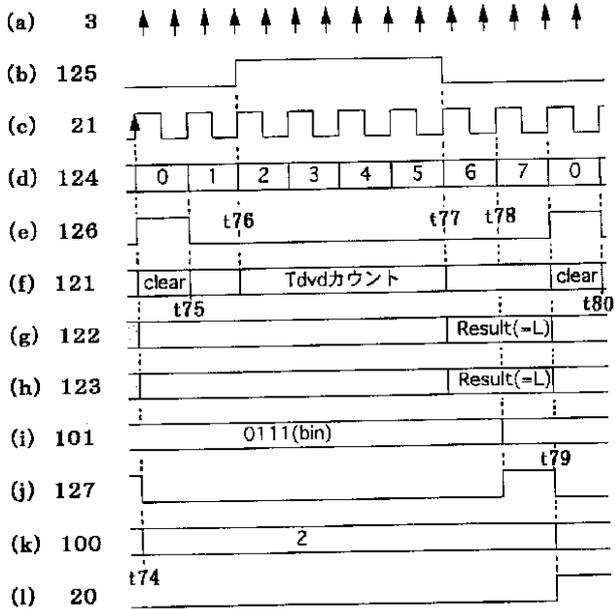


【図9】

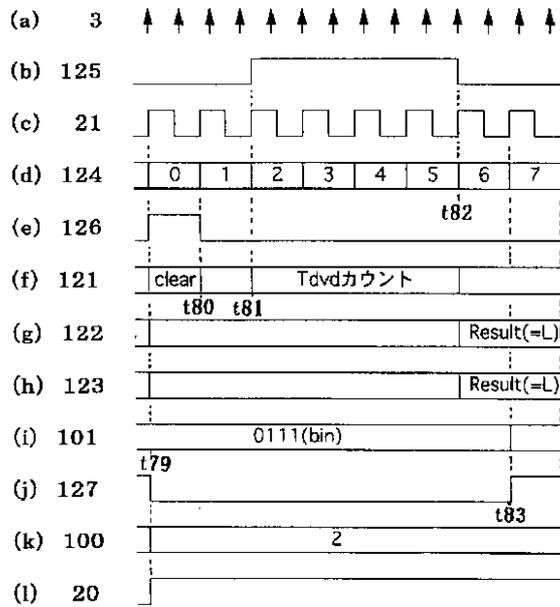
可変分周回路 100



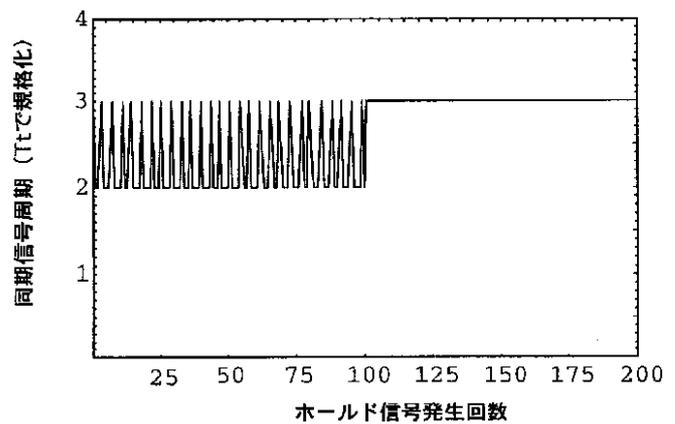
【図11】



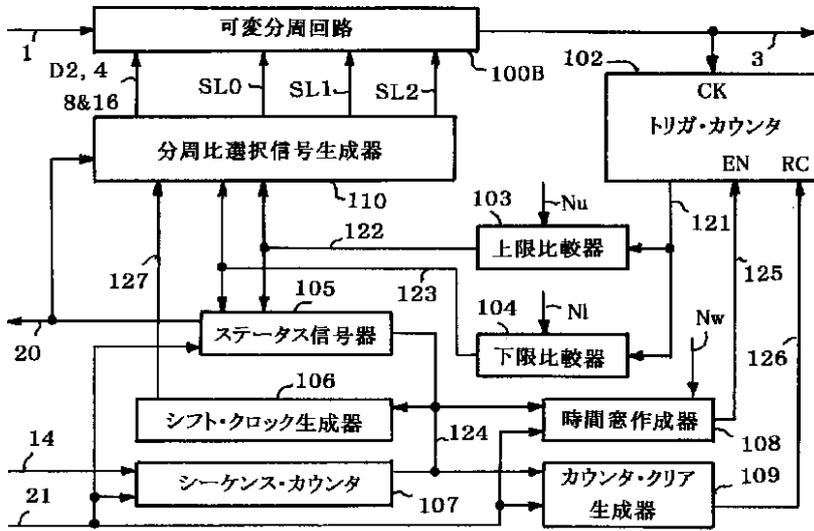
【図12】



【図28】

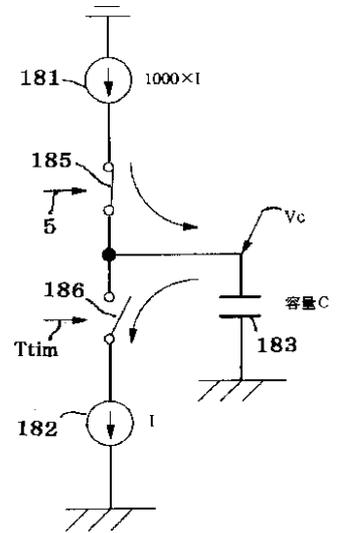


【図14】

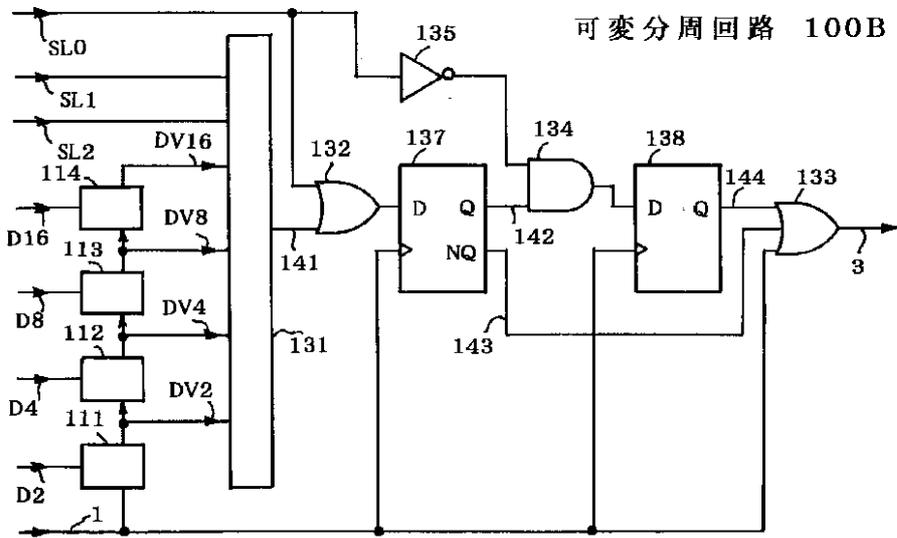


トリガ分周器 53B

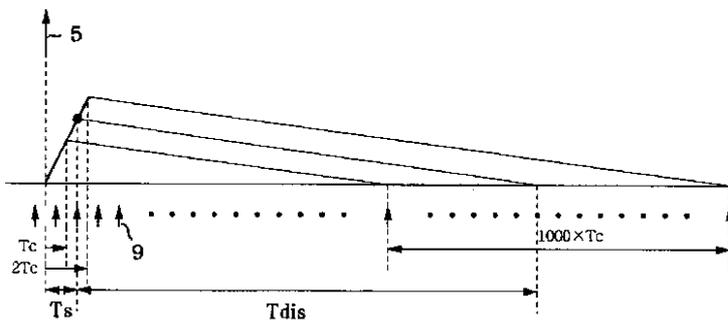
【図33】



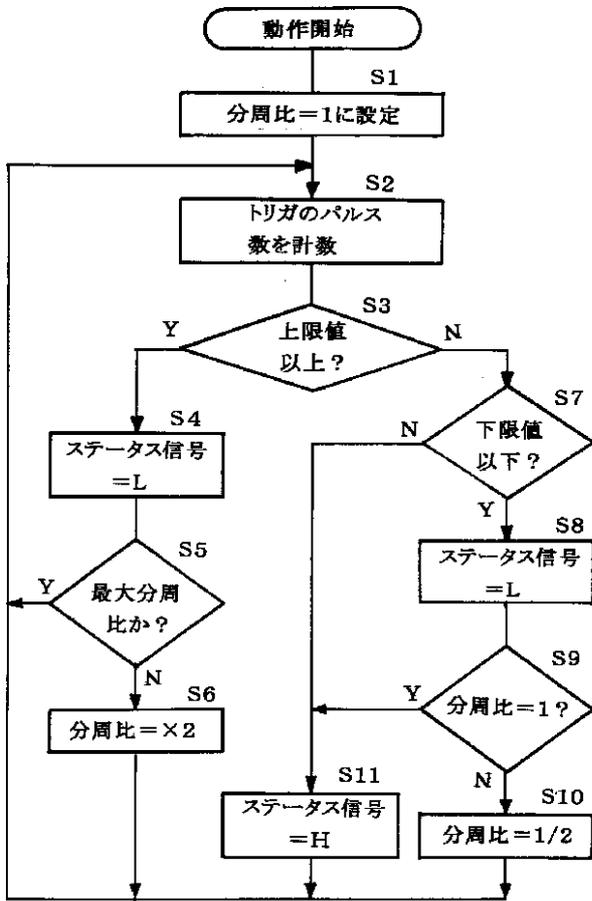
【図15】



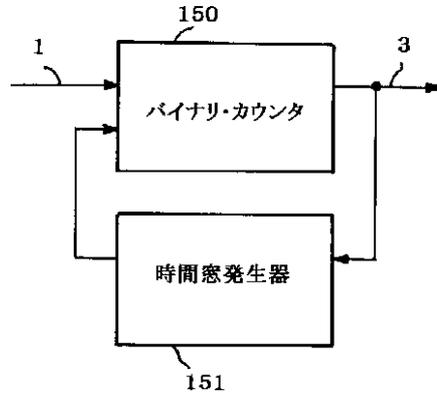
【図34】



【図18】

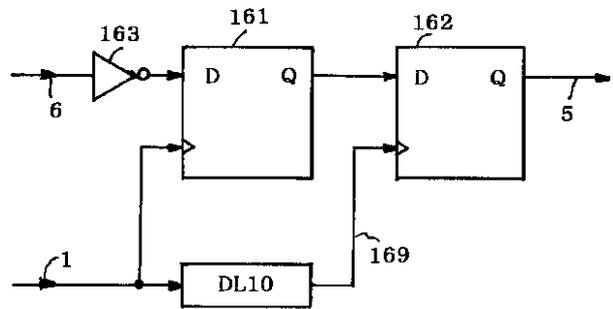


【図19】

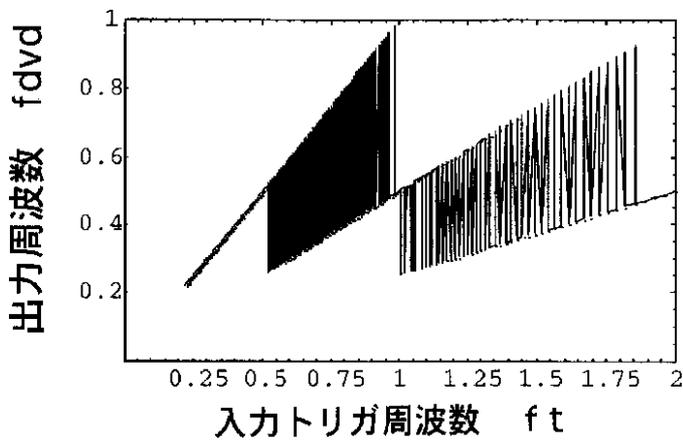


トリガ分周器の機能

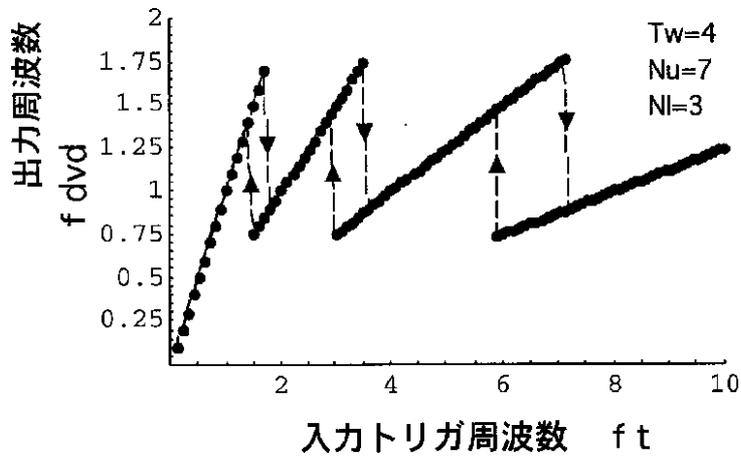
【図36】



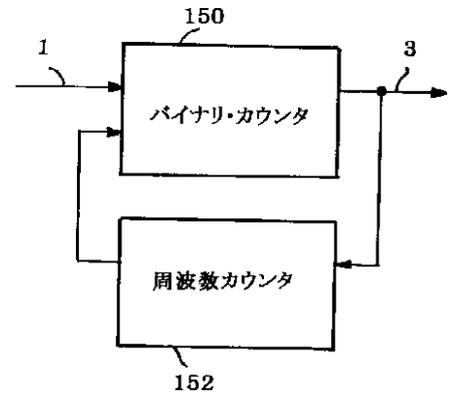
【図20】



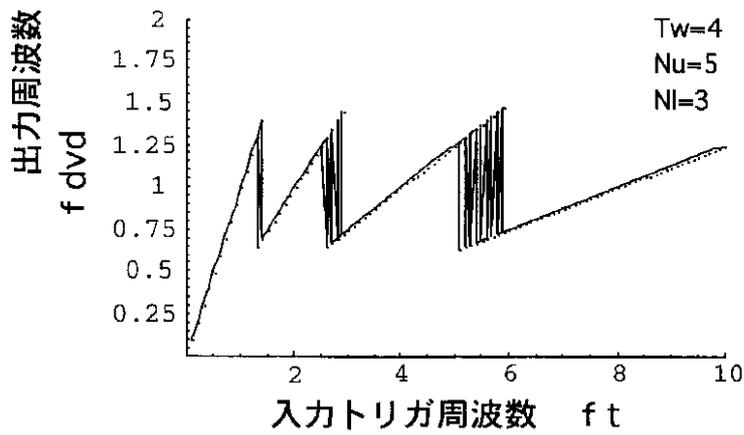
【図21】



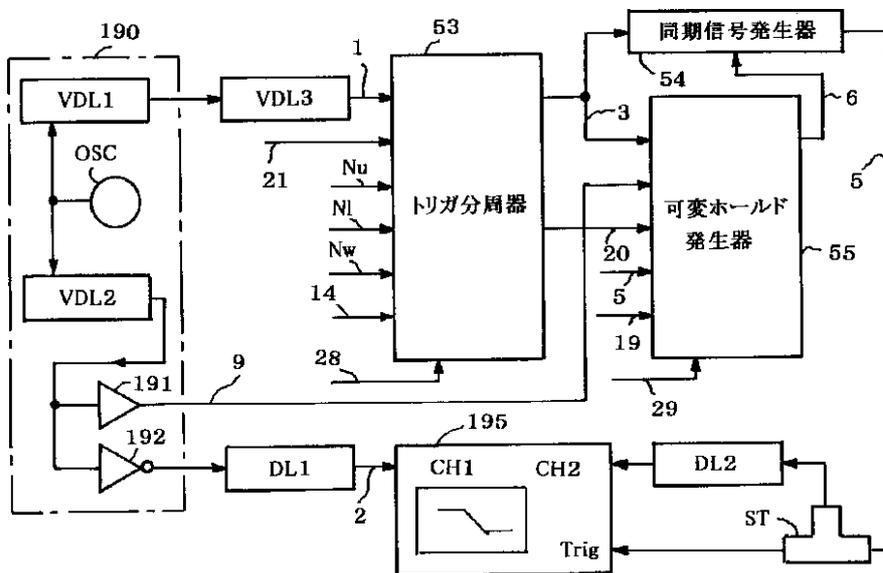
【図42】



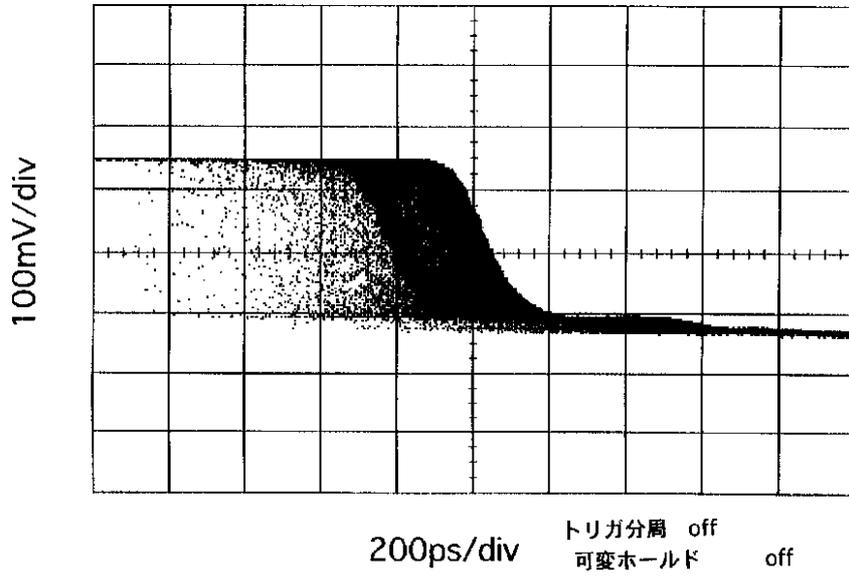
【図22】



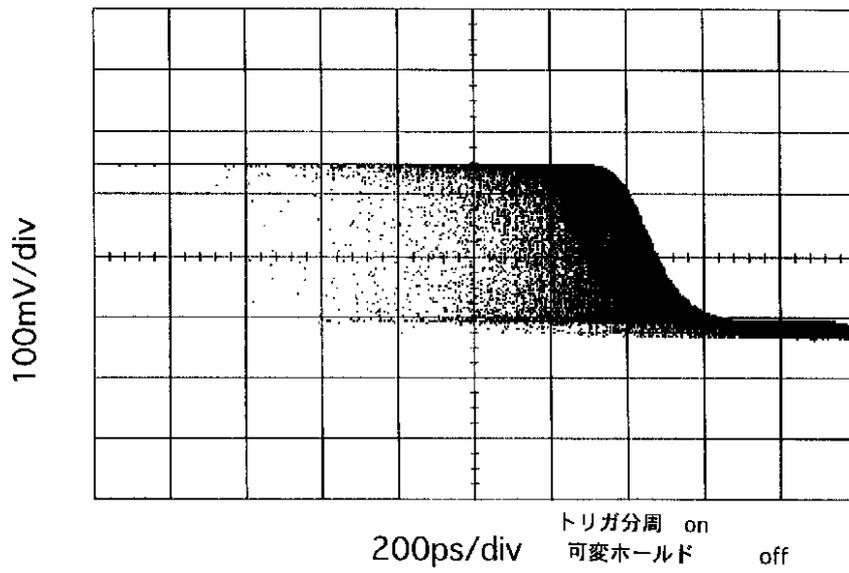
【図23】



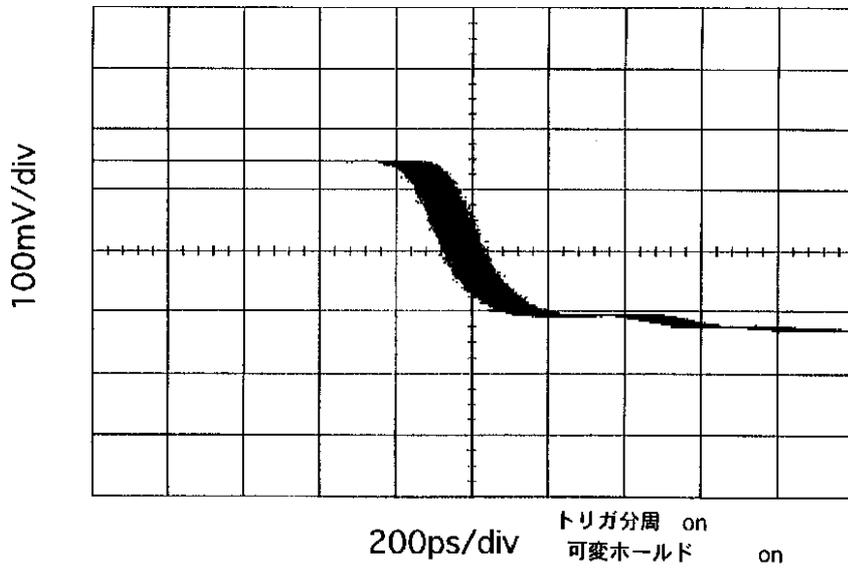
【図24】



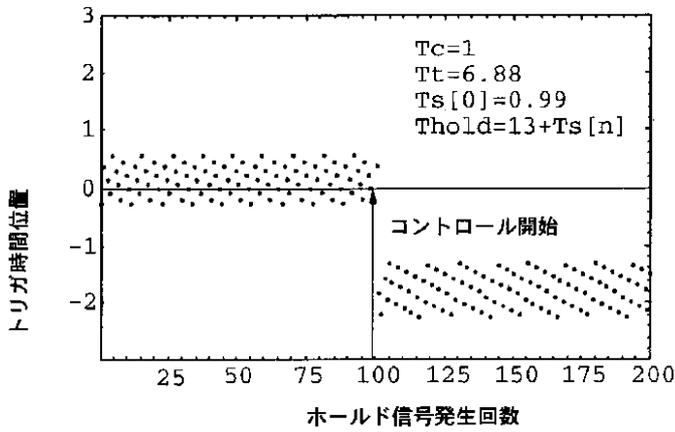
【図25】



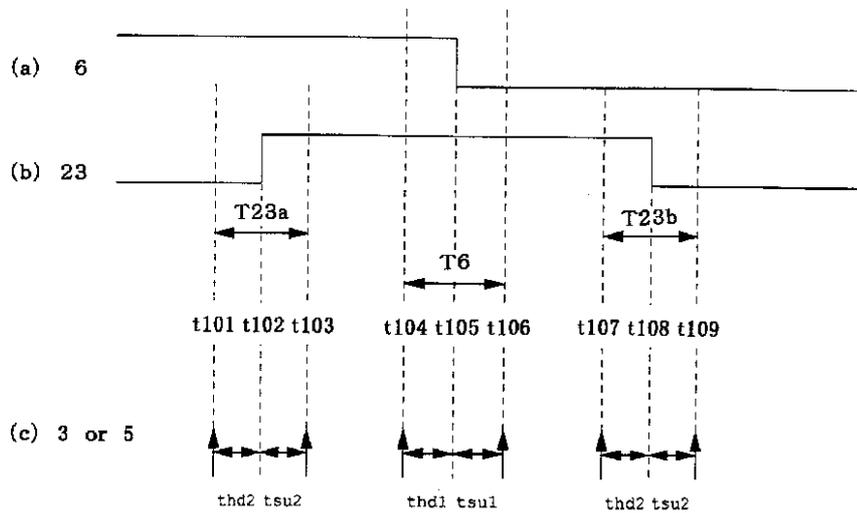
【図26】



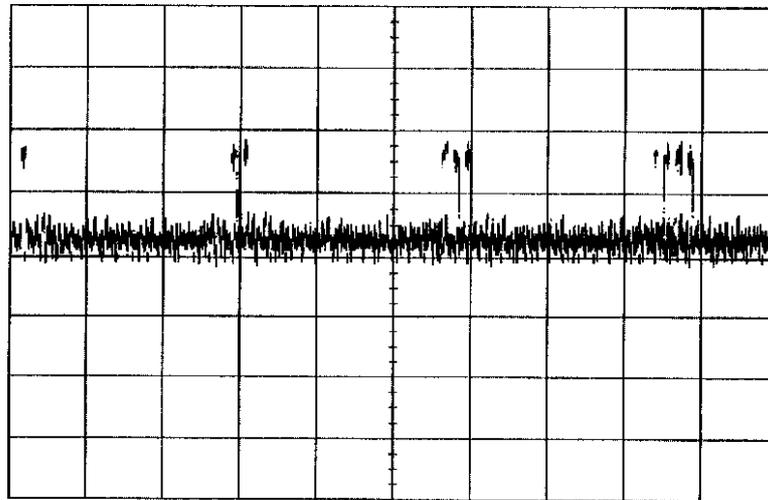
【図27】



【図31】

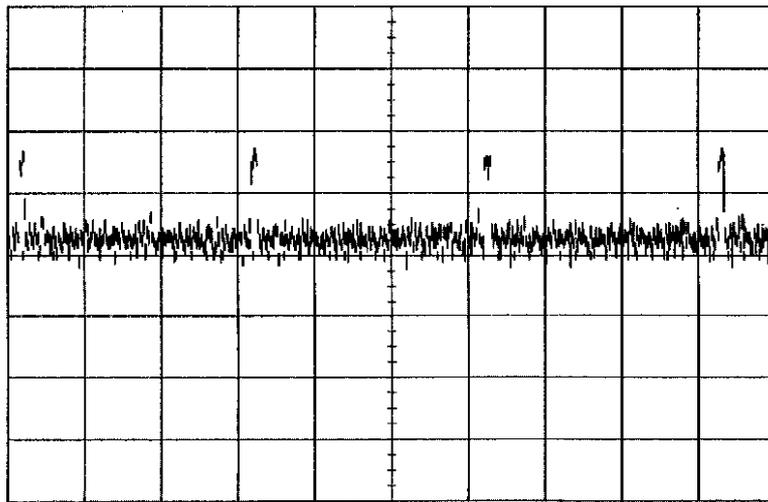


【図29】



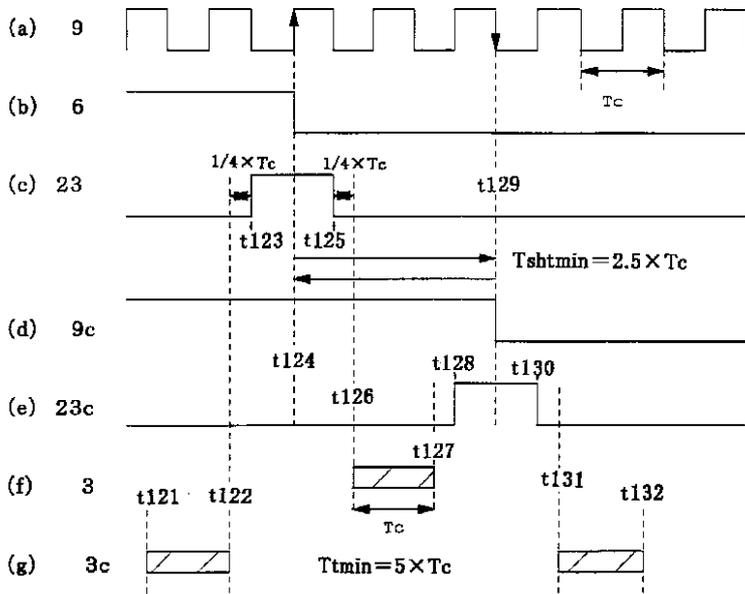
200ns/div トリガ分周 on
 可変ホールド off

【図30】

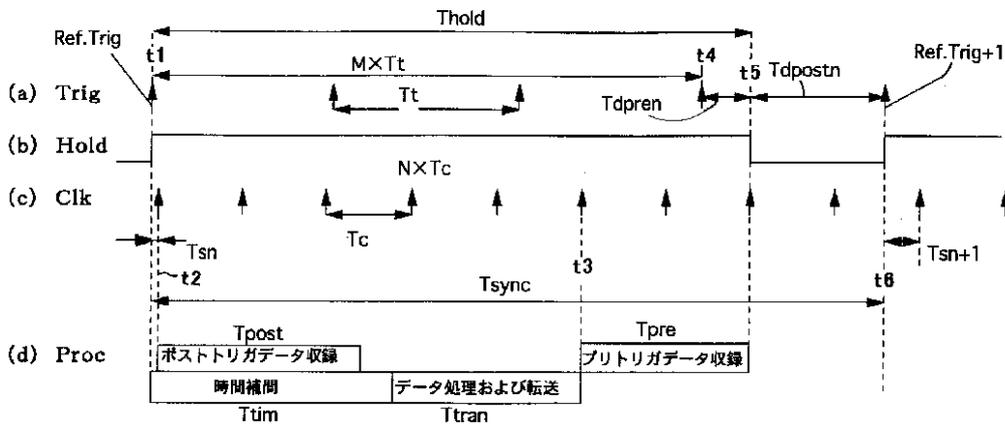


200ns/div トリガ分周 on
 可変ホールド on

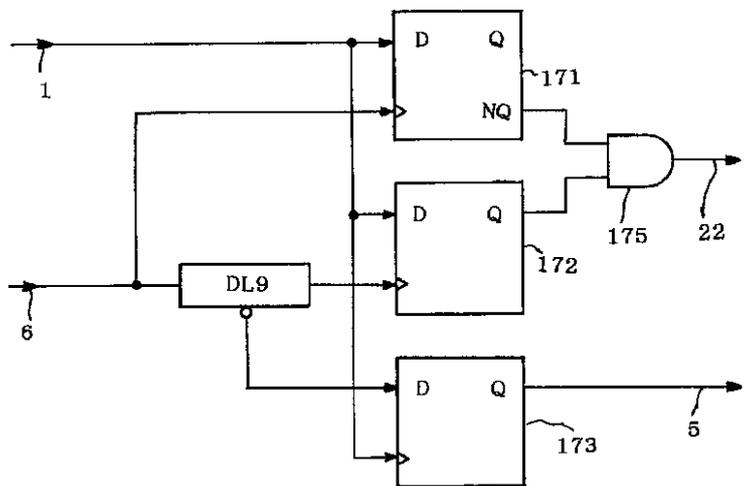
【図32】



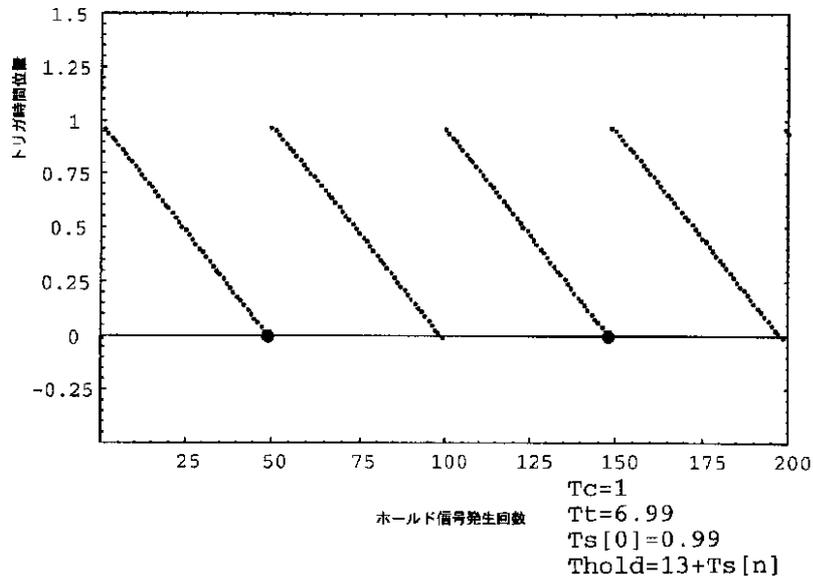
【図35】



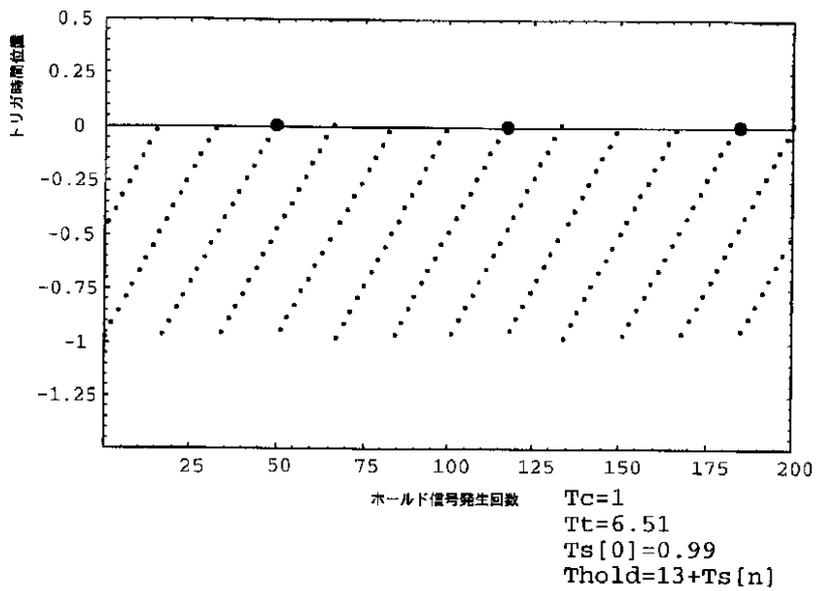
【図37】



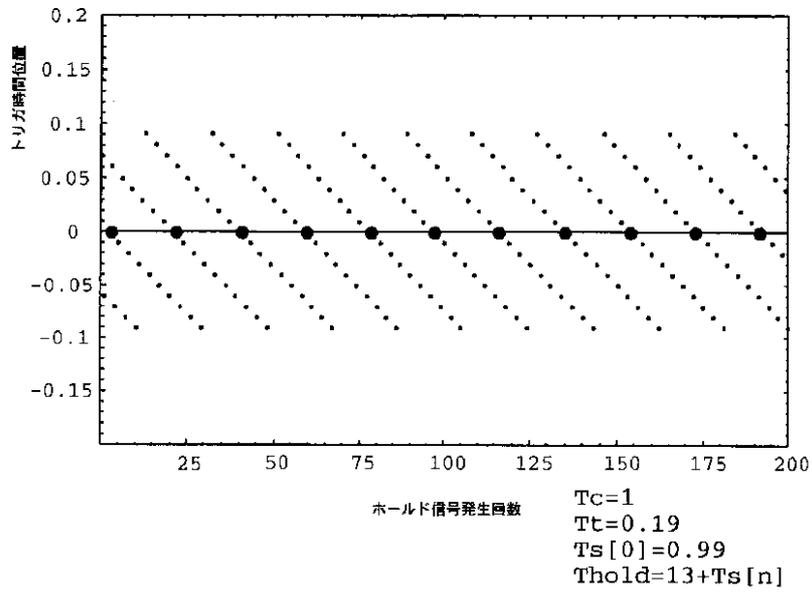
【図38】



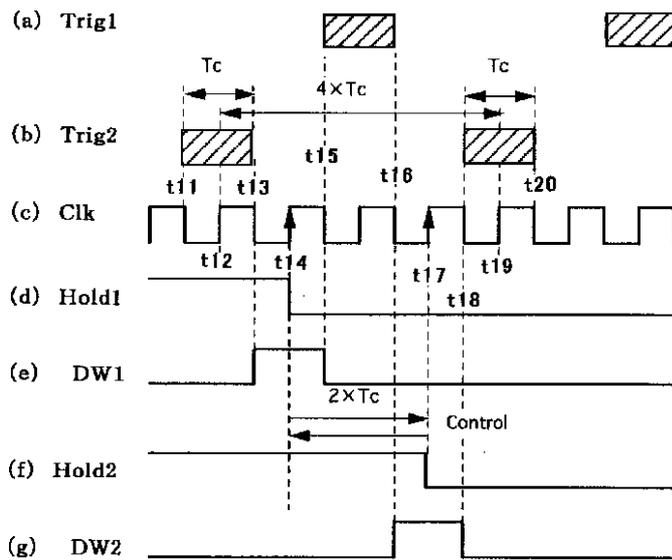
【図39】



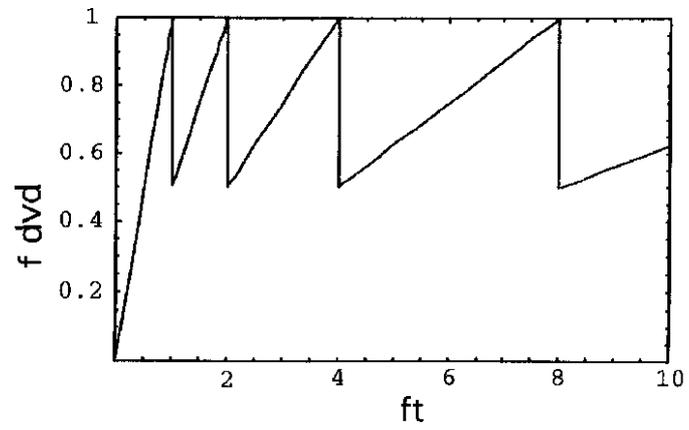
【図40】



【図41】



【図43】



フロントページの続き

(72)発明者 小林 謙介
東京都武蔵野市中町二丁目11番13号 株式
会社テラテック内

(72)発明者 小林 春夫
群馬県桐生市相生町2丁目620番地12号
相生住宅1-202