

## 2ステップ逐次比較時間デジタイザの 自己校正法とトリガ回路の検討

井田貴士、小澤祐喜、姜日晨、小林春夫 (群馬大)、塩田良治(socionext)

群馬大学 理工学部 電子情報理工学科

小林研究室 学部4年

井田貴士

t13304014@gunma-u.ac.jp

# OUTLINE

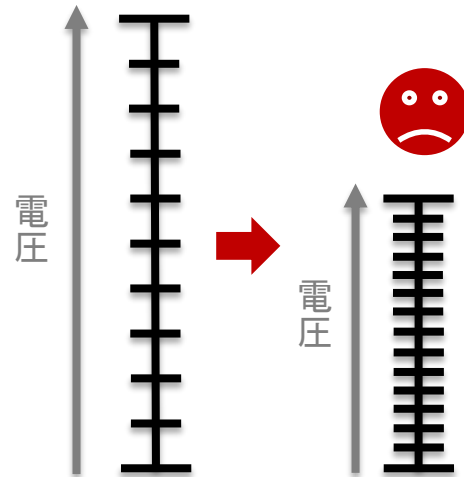
- 研究背景
- TDCとは
- SAR-ADCとSAR-TDC
- SAR-TDC
  - 残差時間の利用
  - 高時間分解能のサブTDC
- 2ステップ方式による高分解能化  
SAR+Vernier-Type TDC
- 校正アルゴリズム概要
- シミュレーションによる概要と検証
  - シミュレーション結果
  - 評価
- SARTDCの自己校正を行うための  
トリガ回路を用いた単発タイミング測定
- まとめ

# OUTLINE

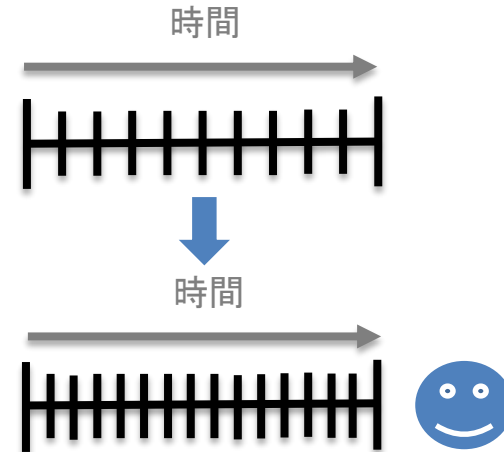
- 研究背景
- TDCとは
- SAR-ADCとSAR-TDC
- SAR-TDC
  - 残差時間の利用
  - 高時間分解能のサブTDC
- 2ステップ方式による高分解能化  
SAR+Vernier-Type TDC
- 校正アルゴリズム概要
- シミュレーションによる概要と検証
  - シミュレーション結果
  - 評価
- SARTDCの自己校正を行うための  
トリガ回路を用いた単発タイミング測定
- まとめ

# 研究背景

電圧分解能型



時間分解能型



時間ディジタル化回路  
(Time-to-Digital Converter : TDC)

CMOSプロセス技術の微細化

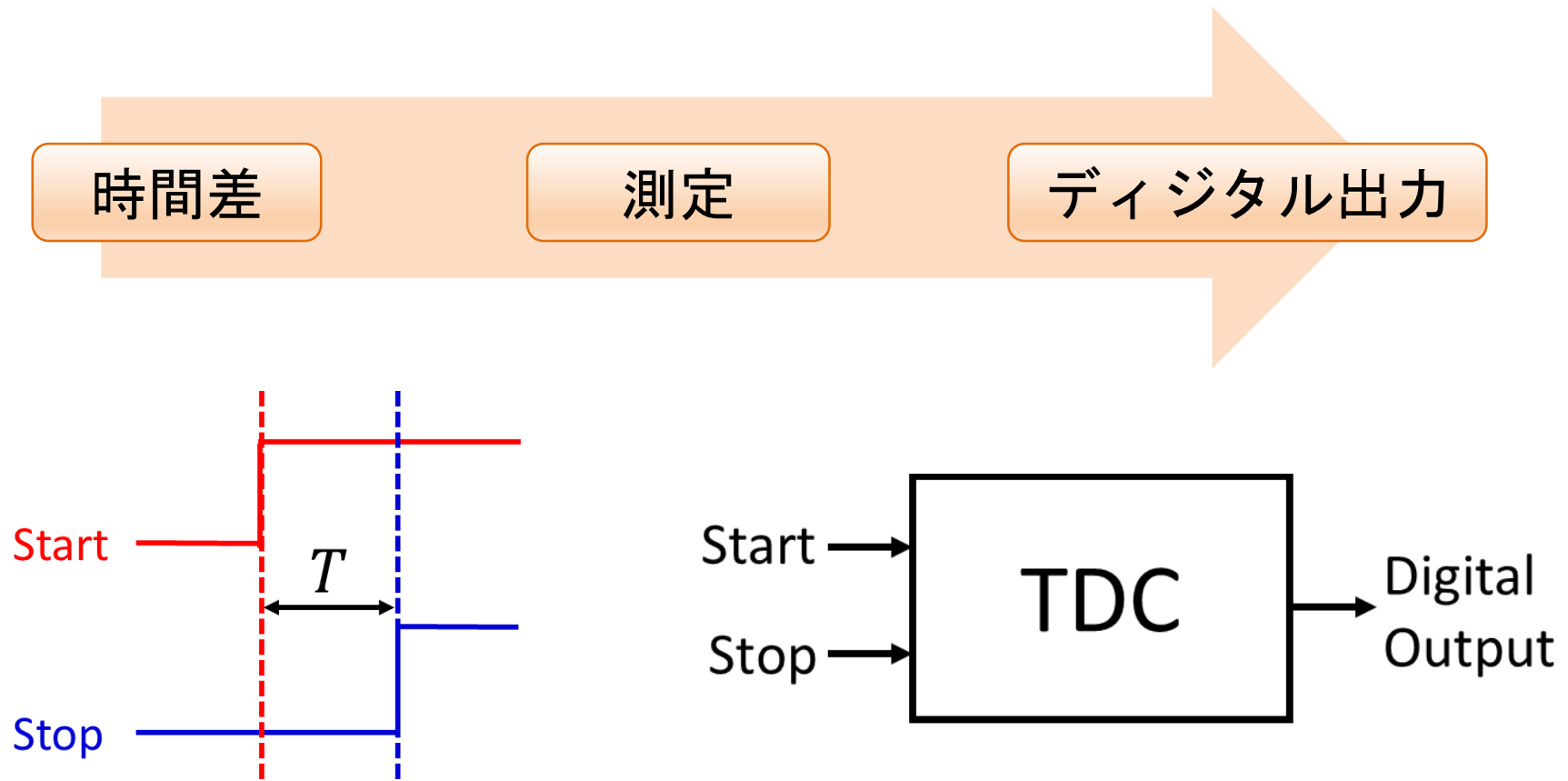
時間分解能が上がる



# OUTLINE

- 研究背景
- TDCとは
- SAR-ADCとSAR-TDC
- SAR-TDC
  - 残差時間の利用
  - 高時間分解能のサブTDC
- 2ステップ方式による高分解能化  
SAR+Vernier-Type TDC
- 校正アルゴリズム概要
- シミュレーションによる概要と検証
  - シミュレーション結果
  - 評価
- SARTDCの自己校正を行うための  
トリガ回路を用いた単発タイミング測定
- まとめ

# 時間デジタイザ回路の役割

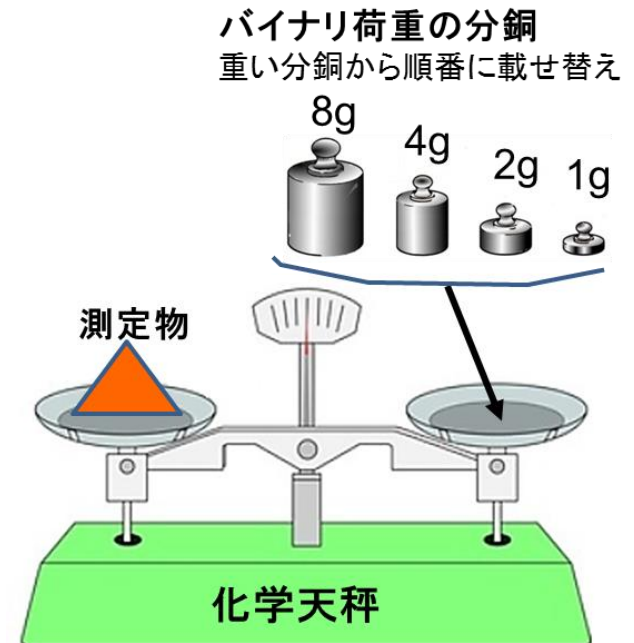
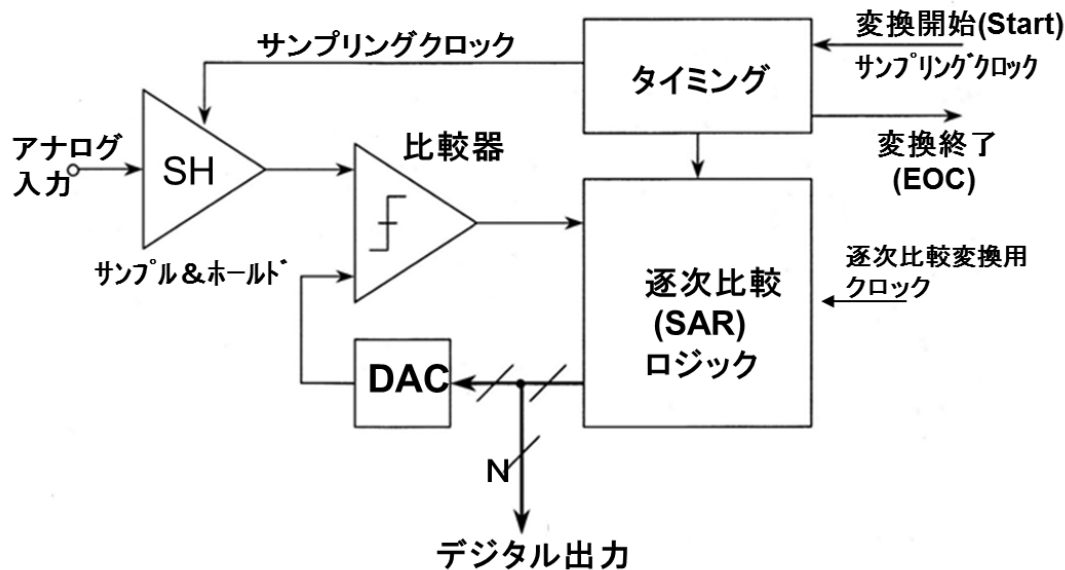
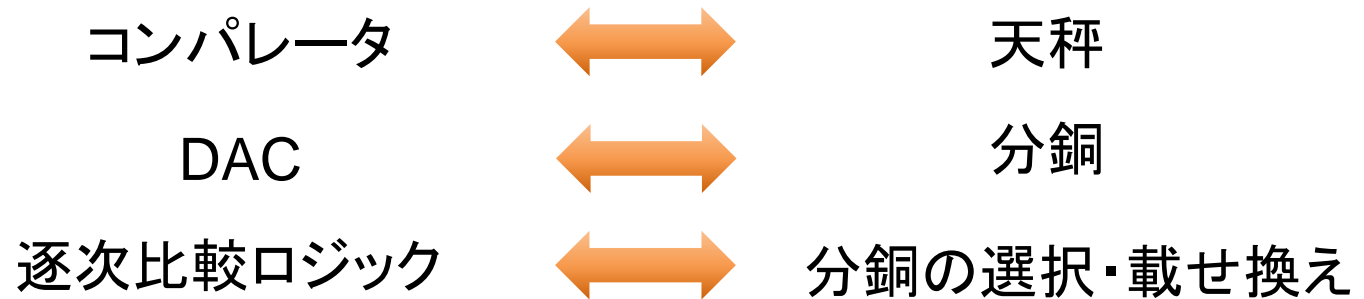


時間デジタイザ回路 (Time-to-Digital Converter、TDC) ;  
タイミング信号の時間差を測定しデジタル出力

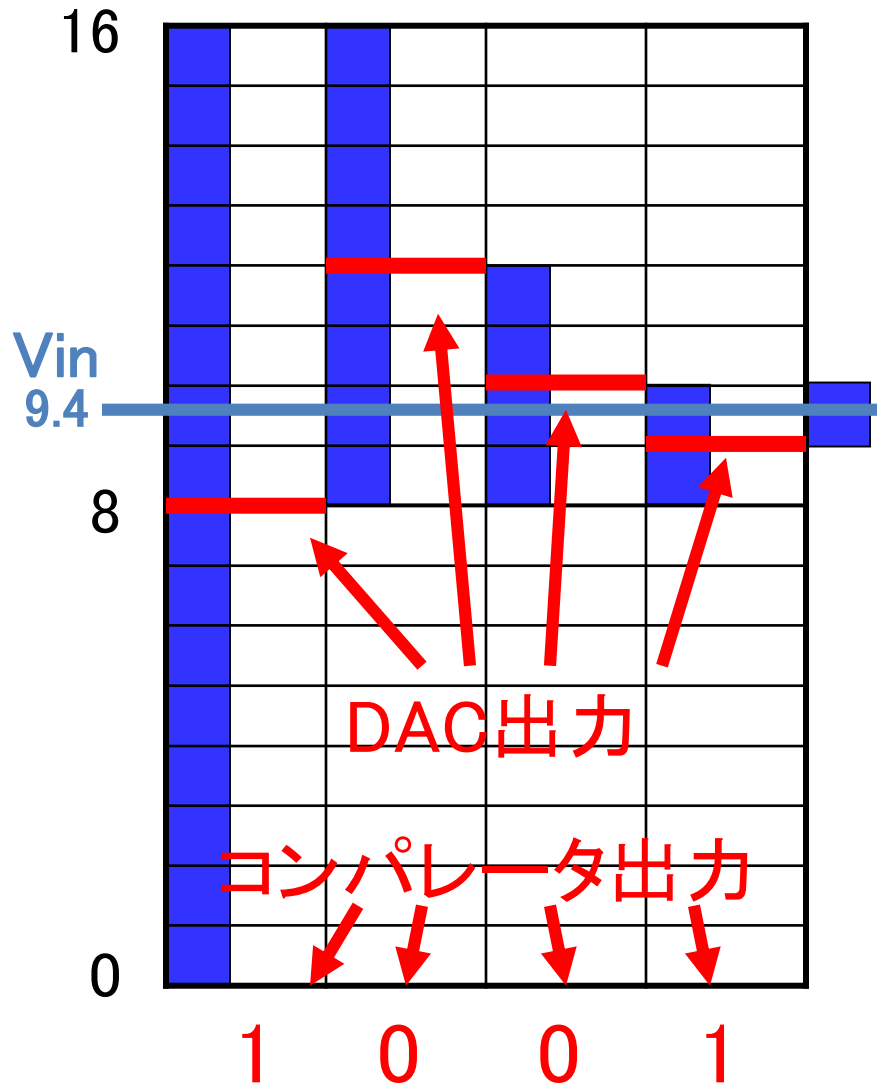
# 逐次比較の原理

## 例 逐次比較型ADC

速度と精度のバランスが良く、チップ面積が小さく汎用ADCに最も多く使用される方式



# 逐次比較: 2進探索アルゴリズム

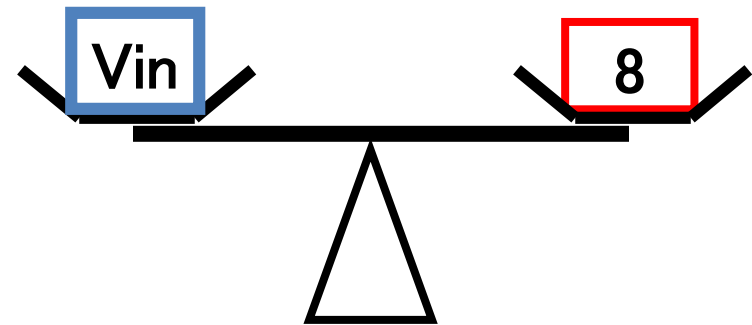


“天秤の原理”

4bit 4step

8 4 2 1 2進荷重

1  
2 4



$$V_{in} = \begin{matrix} 4 \\ 8 \end{matrix} - \begin{matrix} 1 \\ 2 \end{matrix} = 9$$

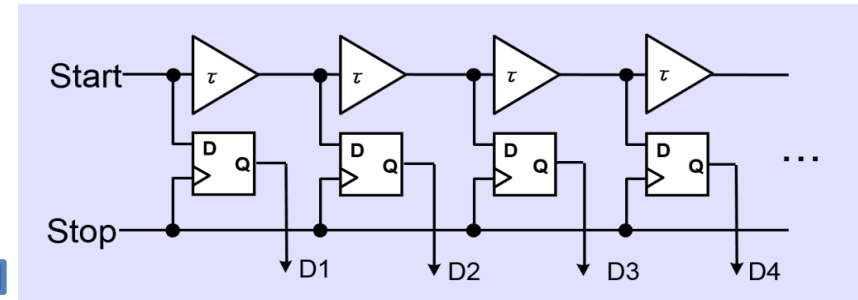


# 逐次比較型TDCの構成

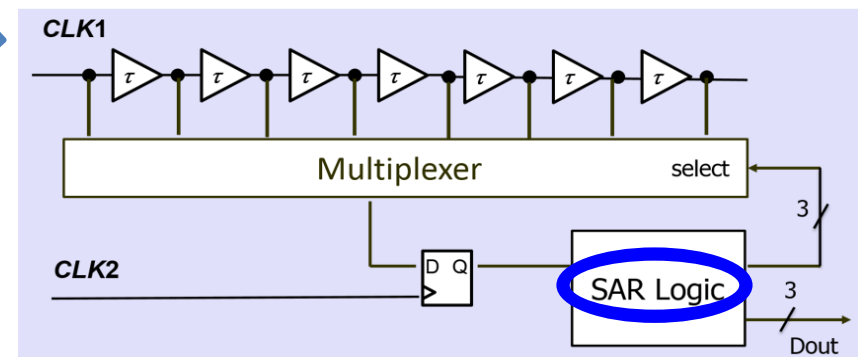
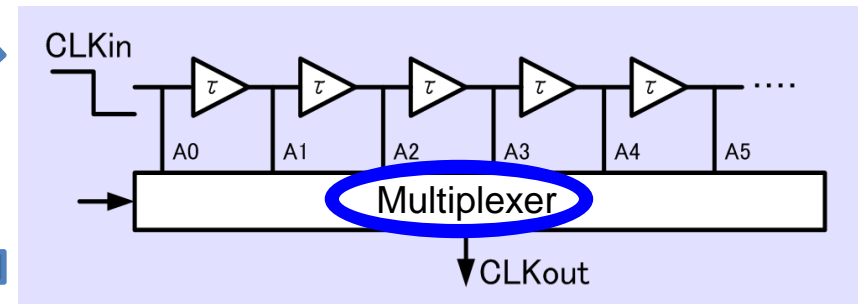
マルチプレクサを使用し  
Dフリップ-フロップ数を大幅削減

逐次比較近似の原理を利用し  
回路の動作ループを作る

逐次比較型  
SAR: Successive Approximation Register



基本フラッシュ型TDC

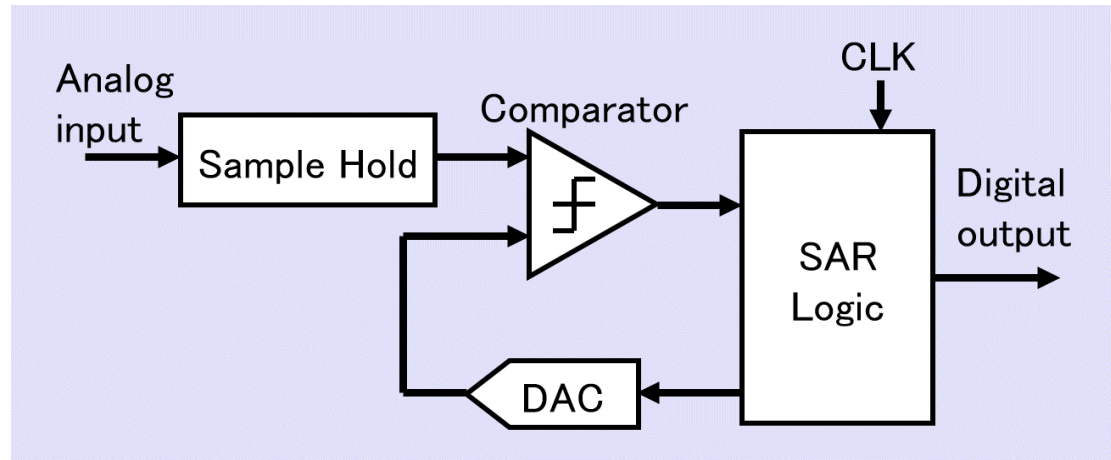


逐次比較型TDC

# SAR-ADCとSAR-TDCの比較

天秤の原理で動作:

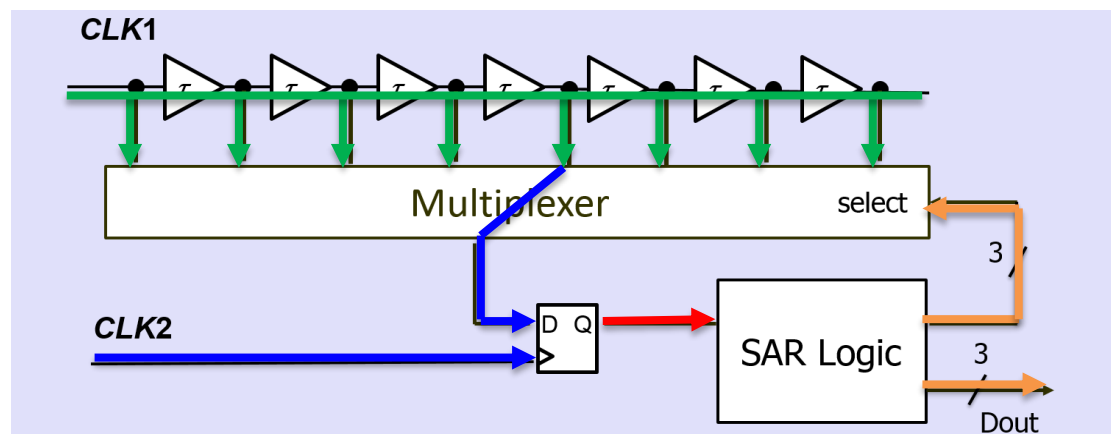
- 天秤がコンパレータ
- 分銅がDAC



SAR-ADC

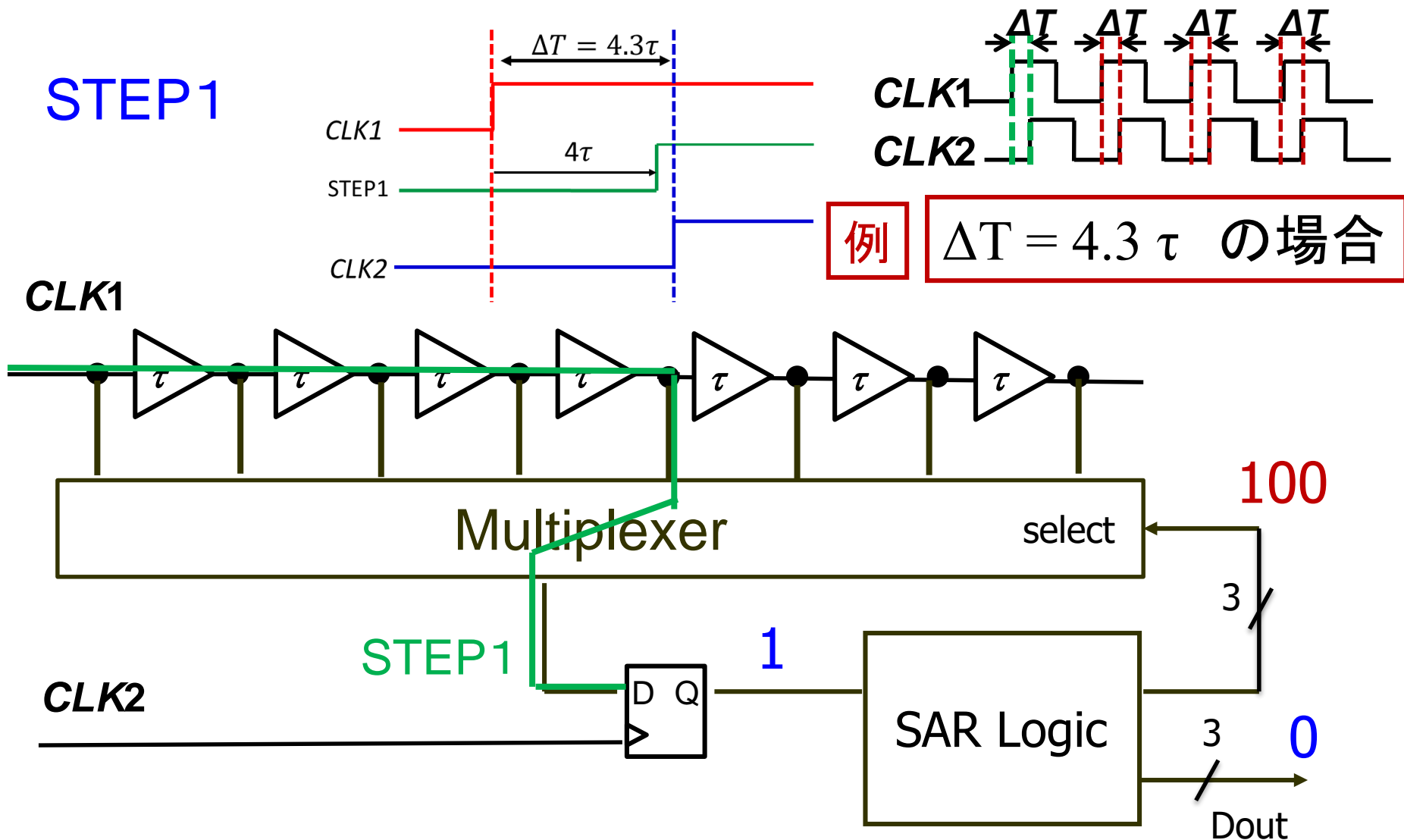
天秤の原理で動作:

- 天秤がD-FF
- 分銅が遅延素子

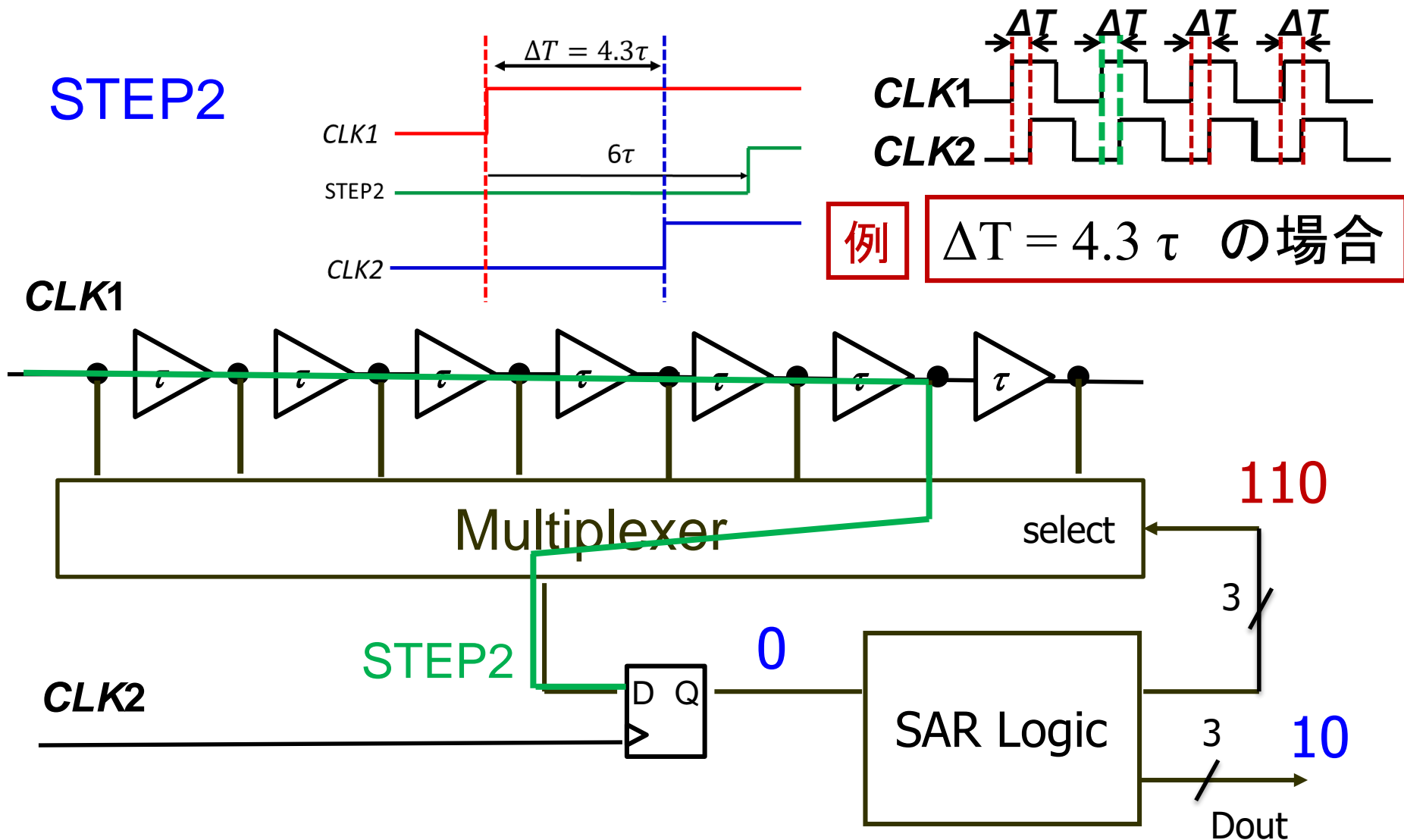


SAR-TDC

# 逐次比較型(SAR)TDCの構成と動作

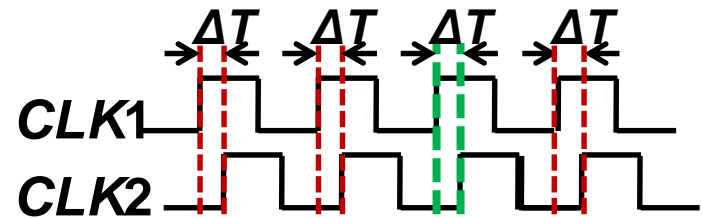
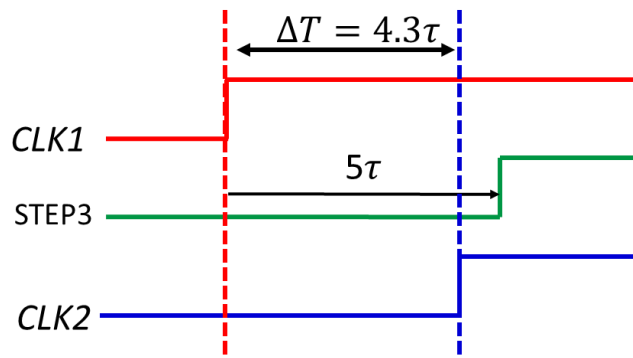


# 逐次比較型(SAR)TDCの構成と動作



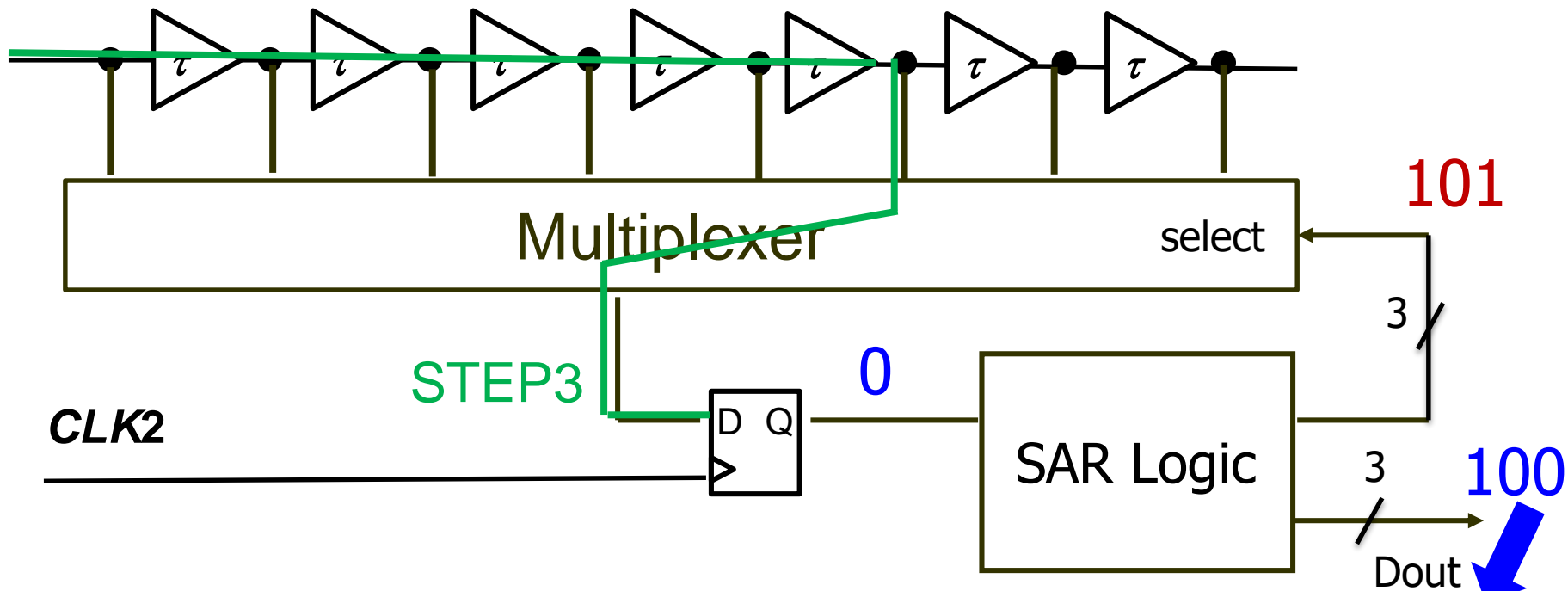
# 逐次比較型(SAR)TDCの構成と動作

STEP3



例

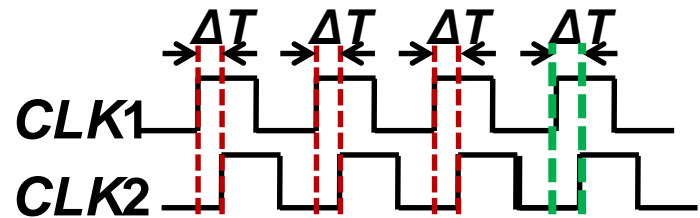
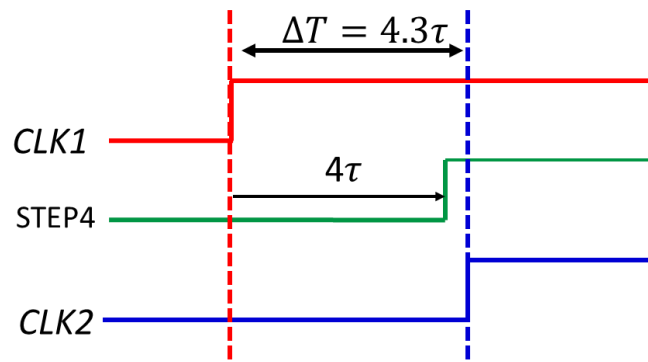
$\Delta T = 4.3 \tau$  の場合



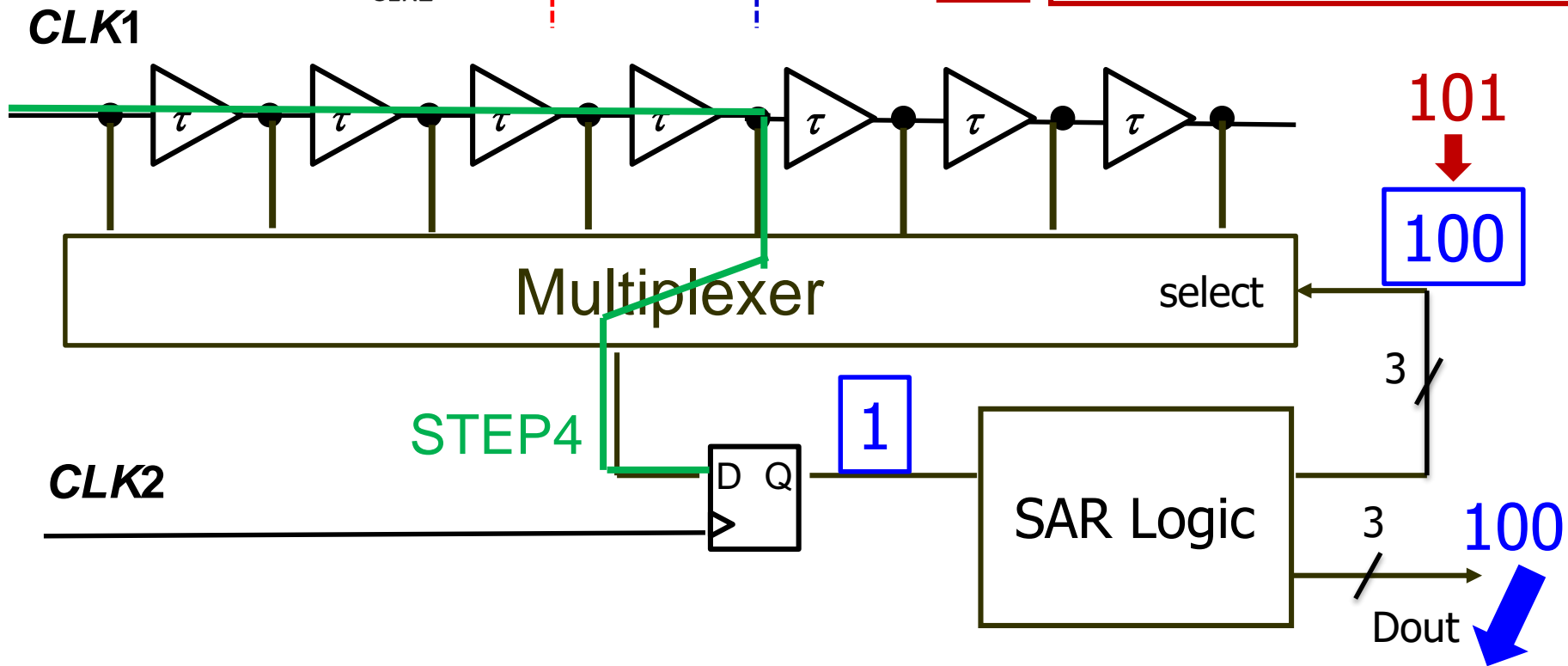
デジタル出力: 4

# 逐次比較型(SAR)TDCの構成と動作

STEP4  
(安定状態)

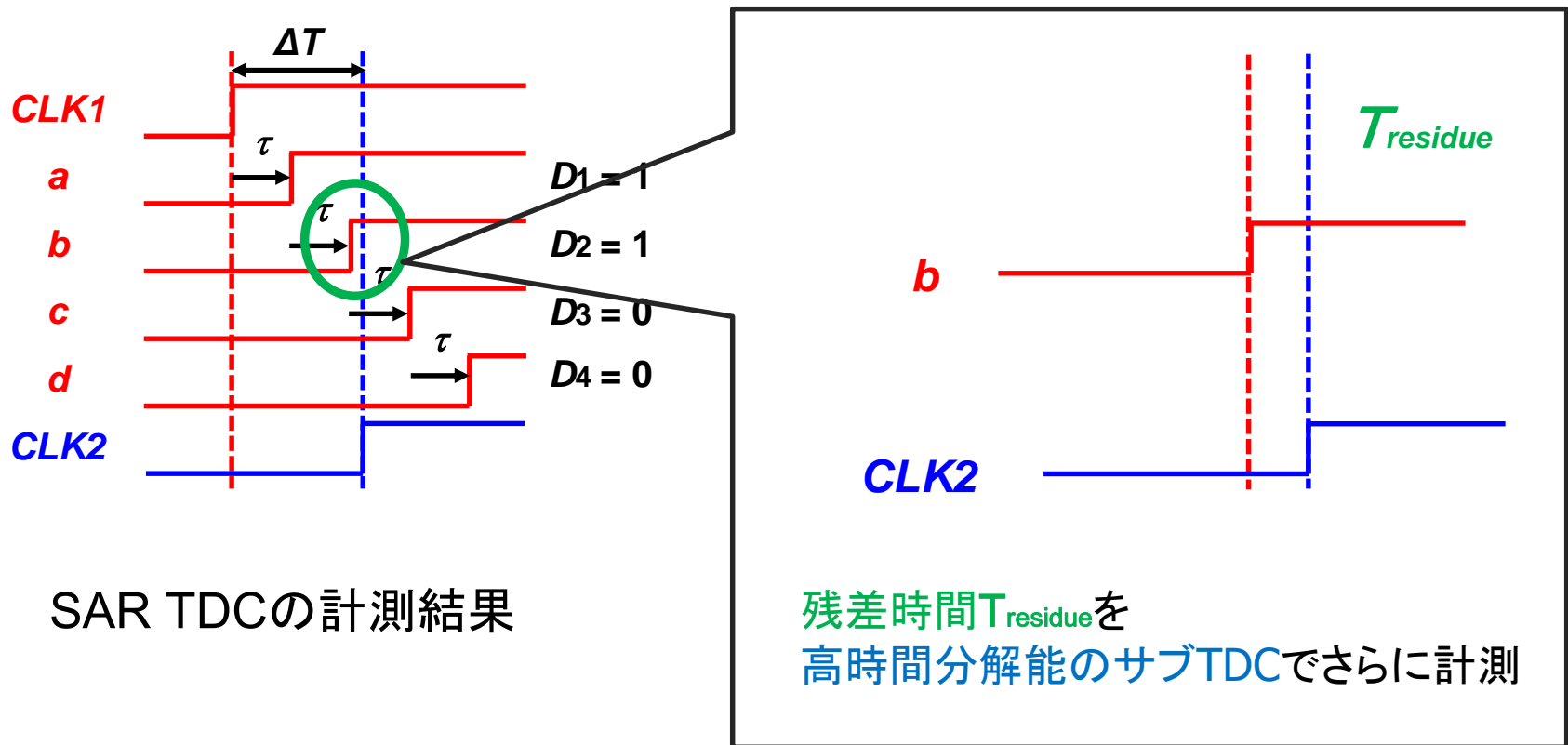


例  $\Delta T = 4.3 \tau$  の場合



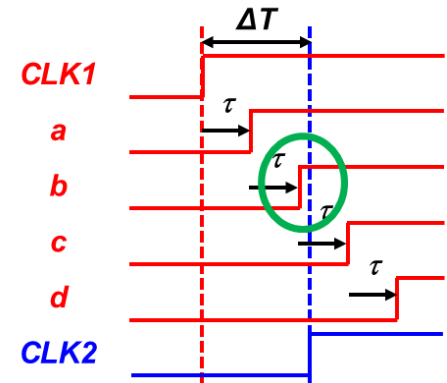
デジタル出力: 4

# 残差時間の利用



# 2ステップ方式による高分解能化

## 2ステップ方式による高分解能化 SAR+Vernier-Type TDC



ステップ1: 逐次比較近似TDC →

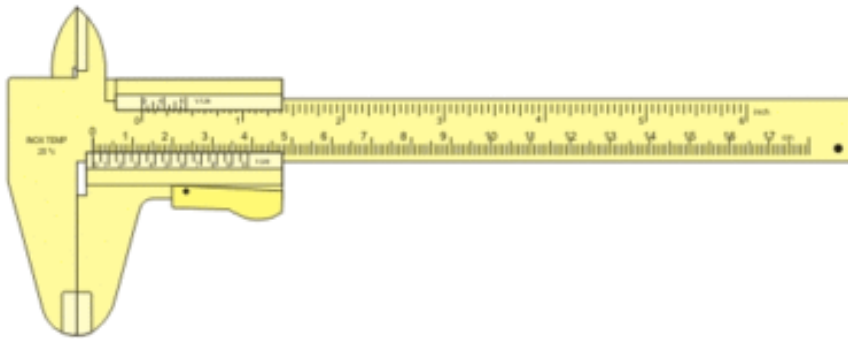
時間差の  
整数部分 **残差時間**

ステップ2: 逐次比較近似+バーニア型TDC → **時間差の小数部分**



# 補足：Vernierとは

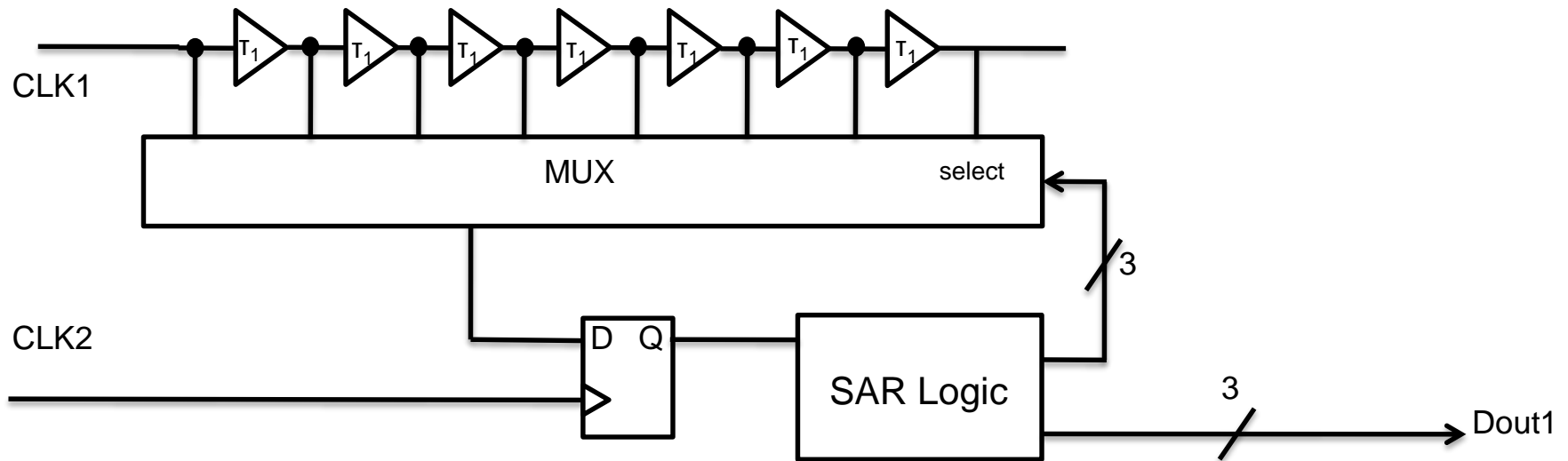
- ・ノギス等に付随し最小目盛以下の数値を読取る補助をするもの
- ・フランスの数学者  
ピエール・ヴェルニエによる発明



Pierre Vernier

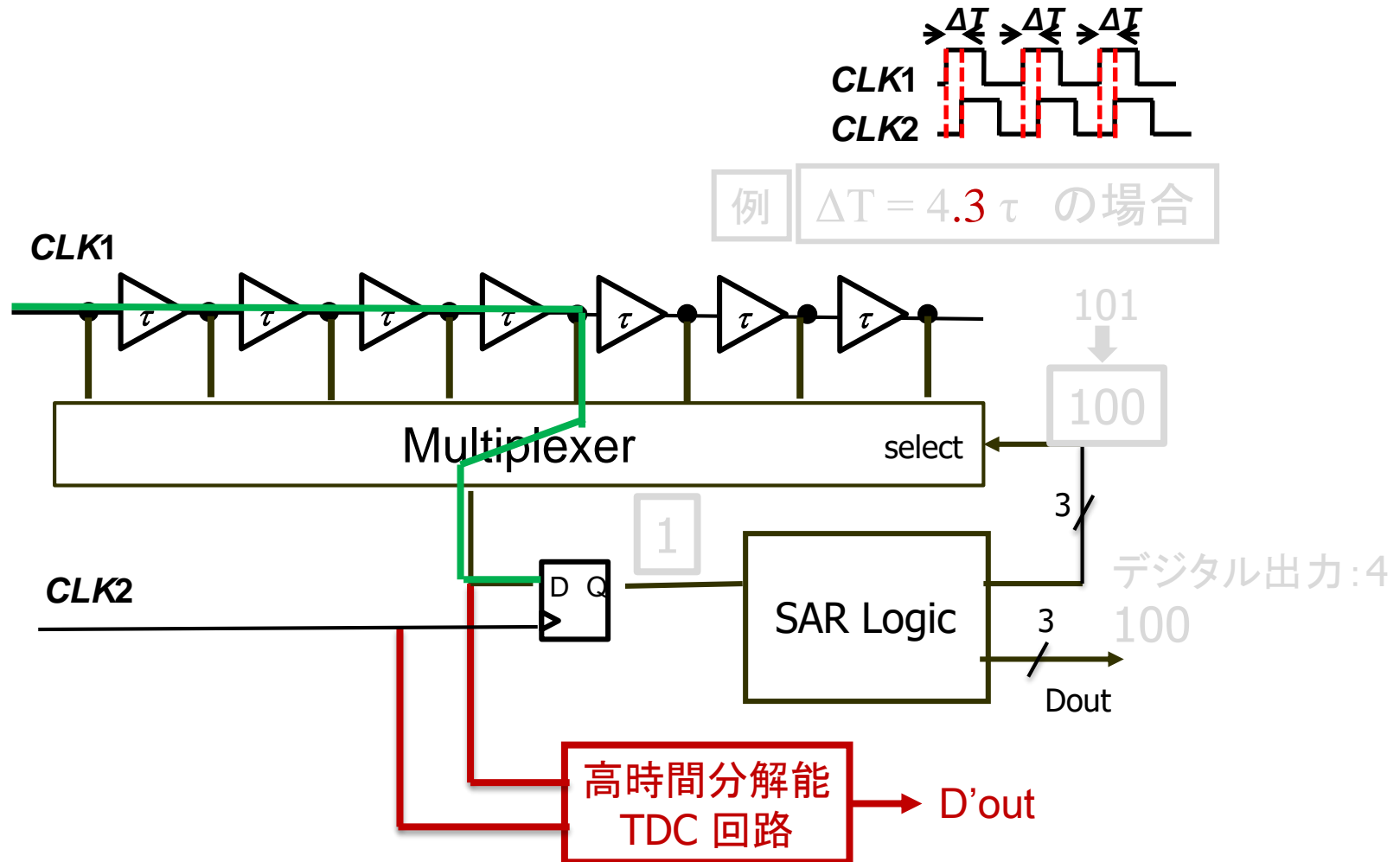
1580/8/19 – 1637/9/14

# 3bit SAR TDCの構成



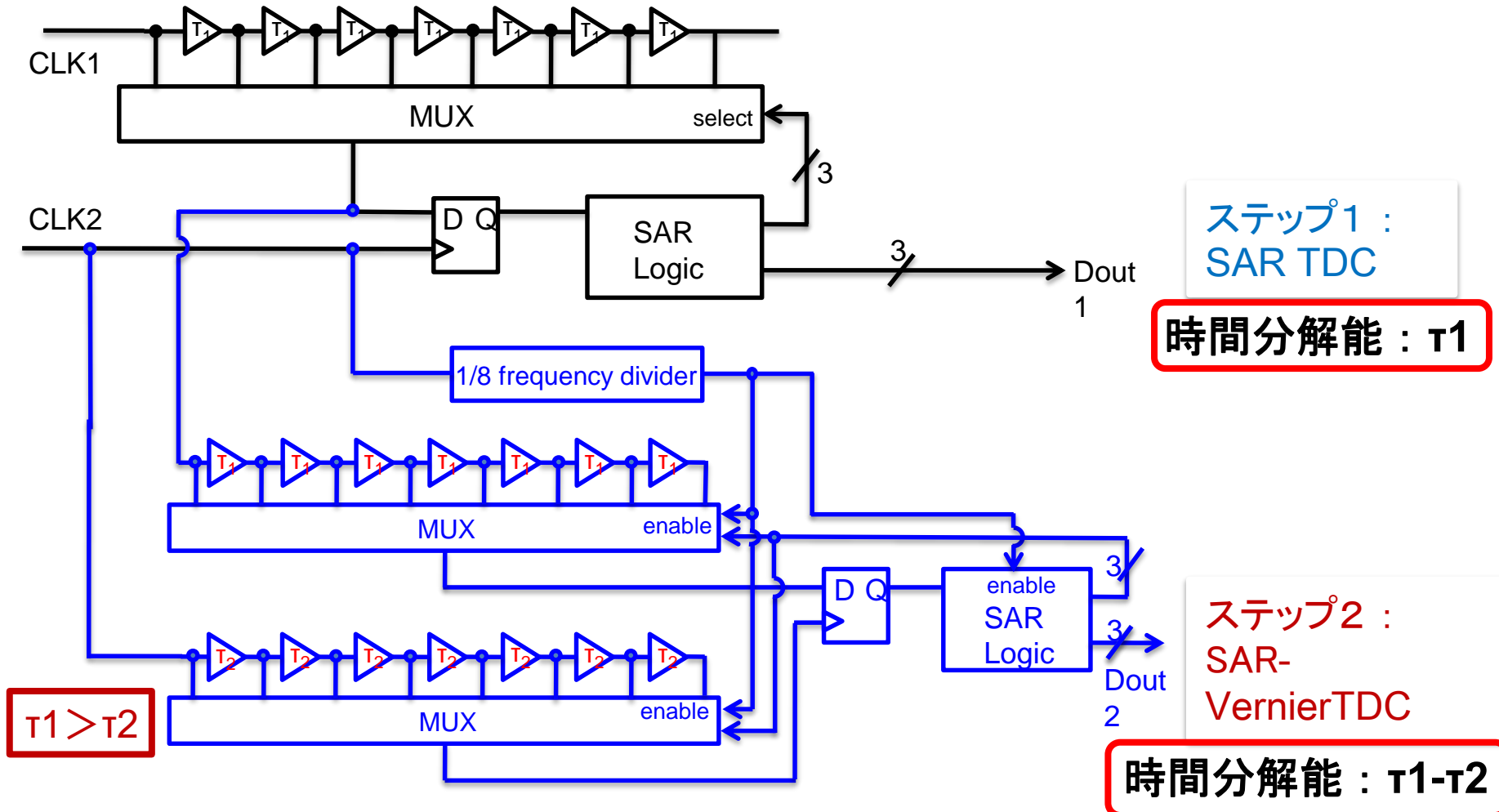
ステップ1 :  
SAR TDC  
時間分解能 :  $T_1$

# 高時間分解能のサブTDC



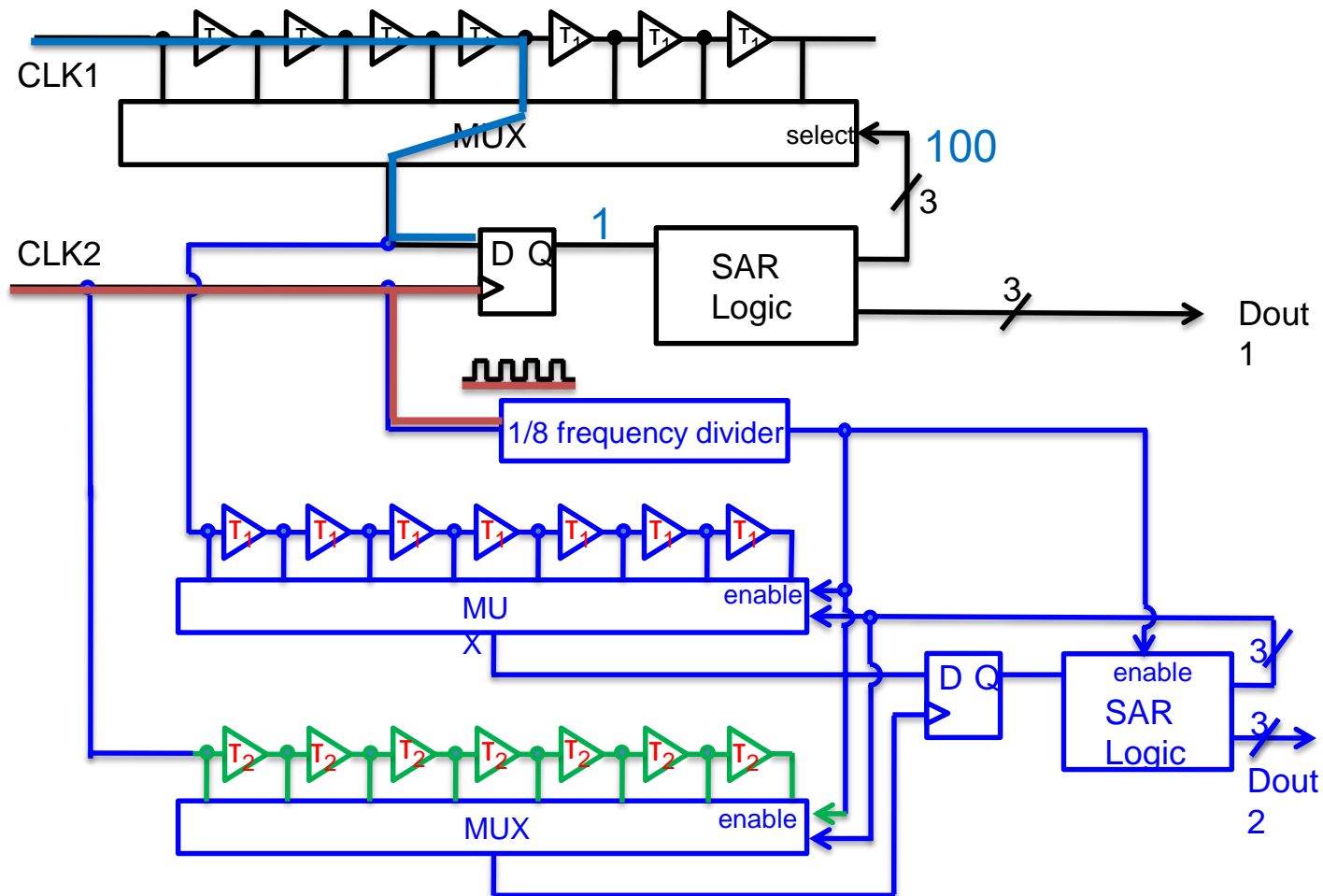
# SAR + Vernier-Type TDC

## 3bit SAR + 3bit SAR-Vernier TDCの構成



# SAR + Vernier-Type TDC

## 3bit SAR + 3bit SAR-Vernier TDCの動作①



例:  $\Delta T = 4.3 T_1$  の場合

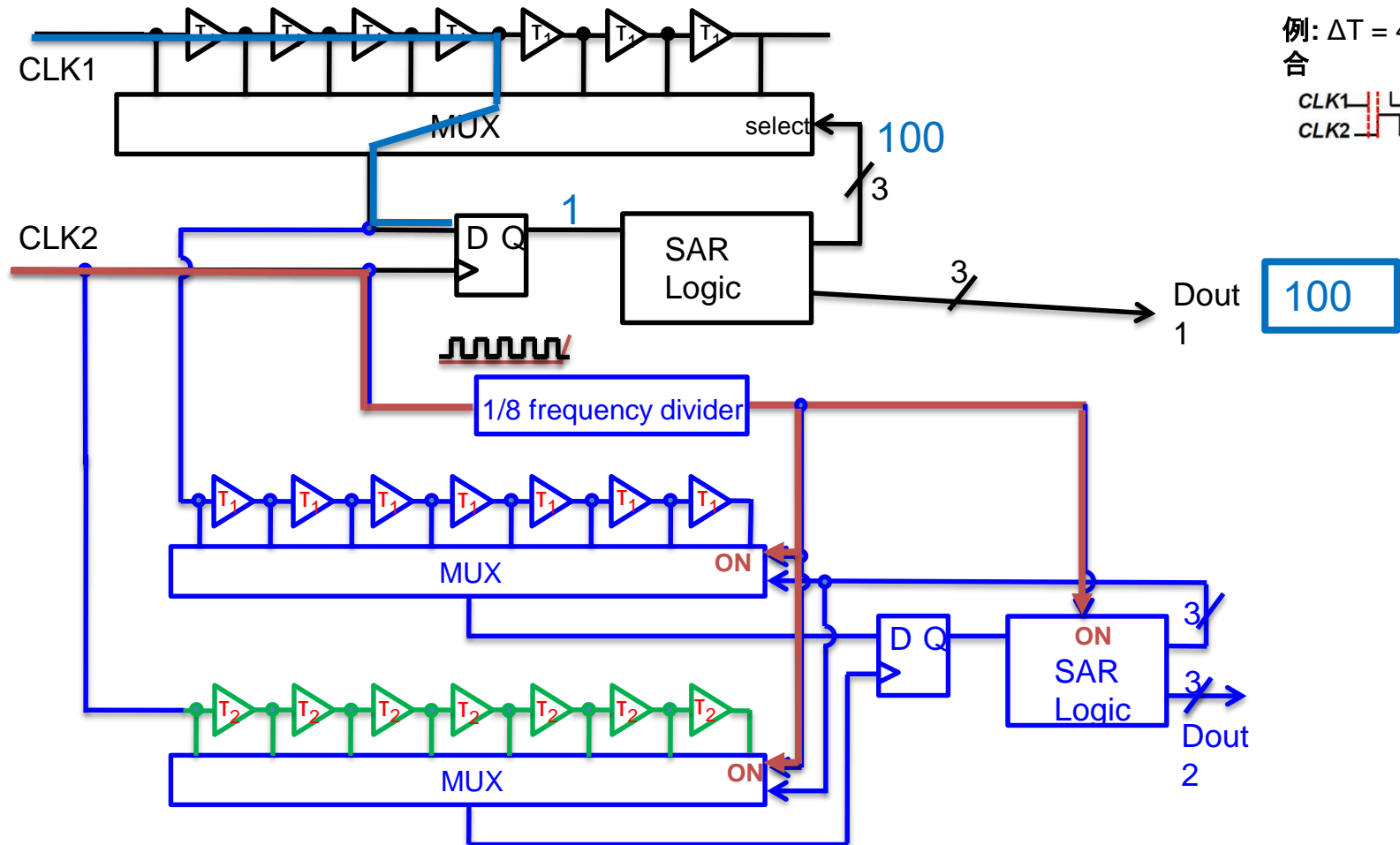


Dout1を得る

100

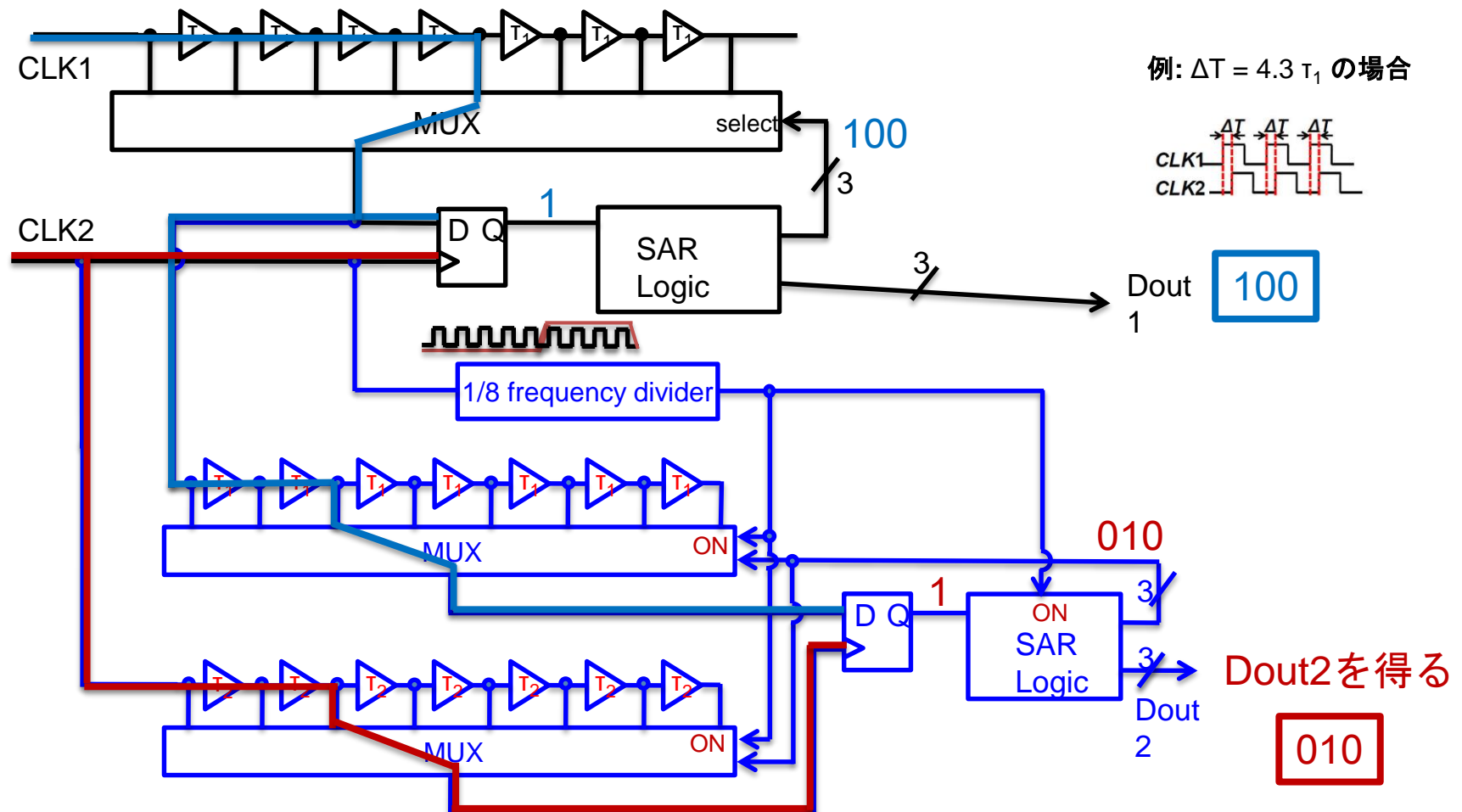
# SAR + Vernier-Type TDC

## 3bit SAR + 3bit SAR-Vernier TDCの動作②



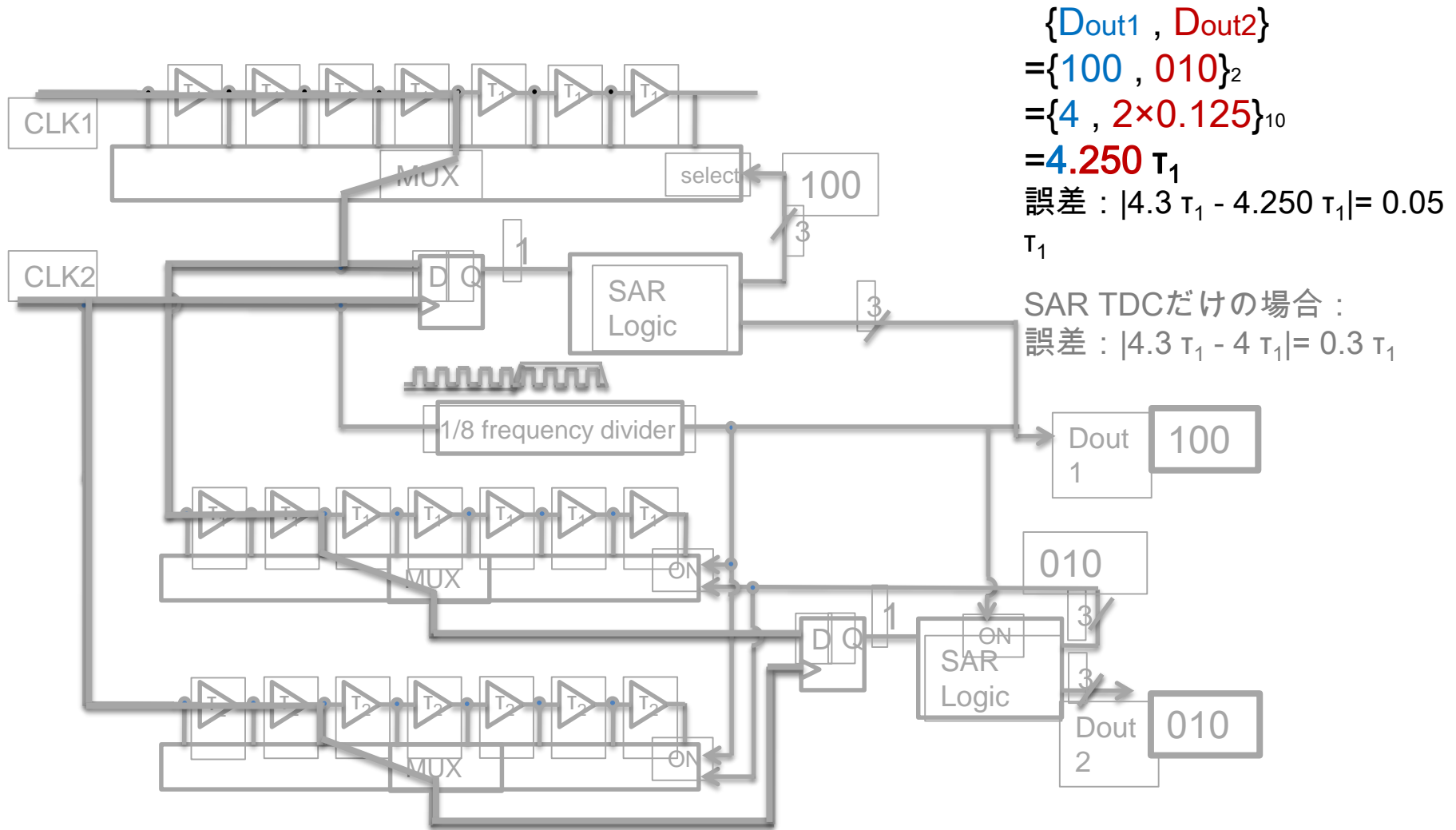
# SAR + Vernier-Type TDC

## 3bit SAR + 3bit SAR-Vernier TDCの動作③



# SAR + Vernier-Type TDC

## 3bit SAR + 3bit SAR-Vernier TDCの出力

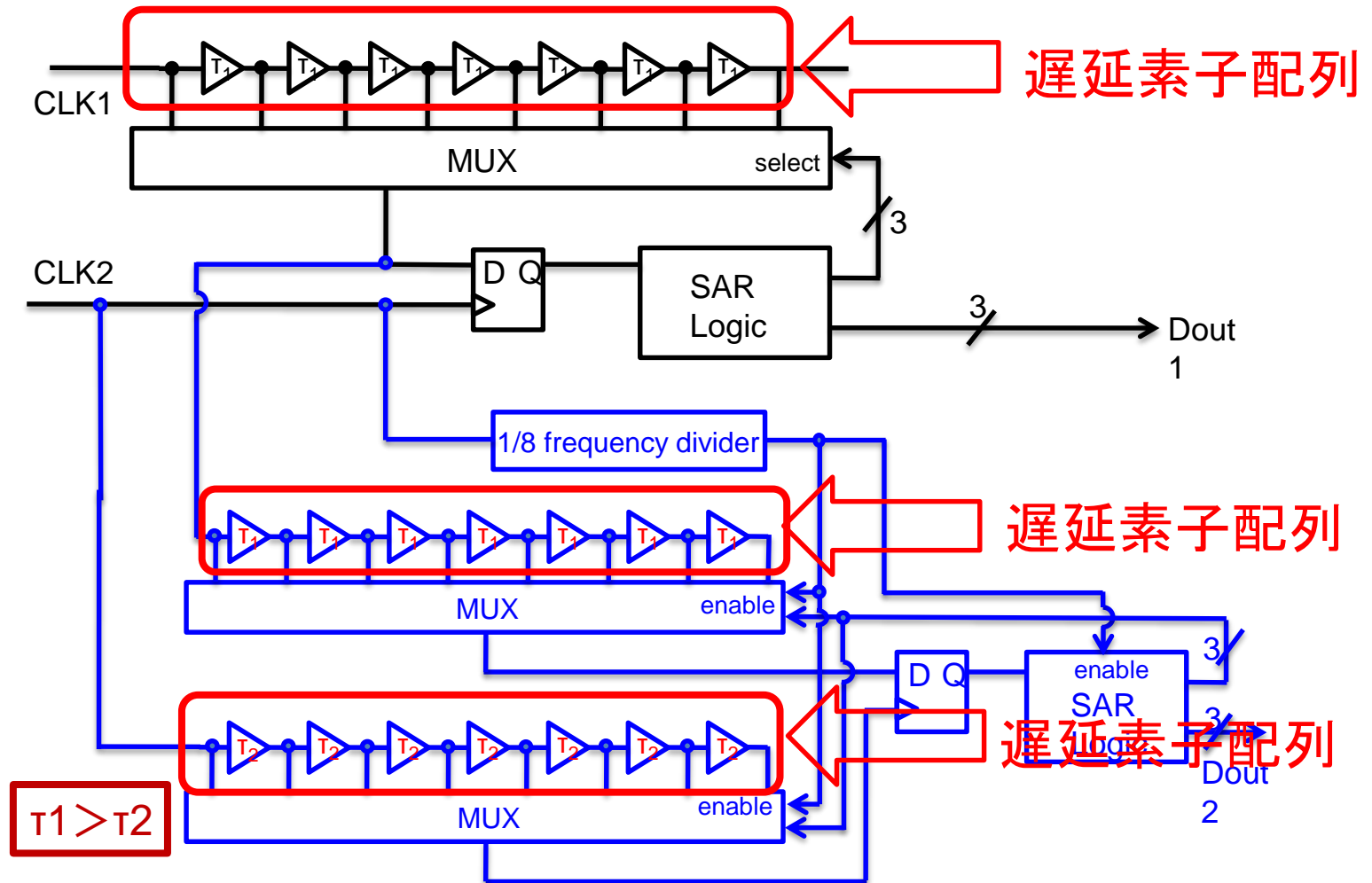




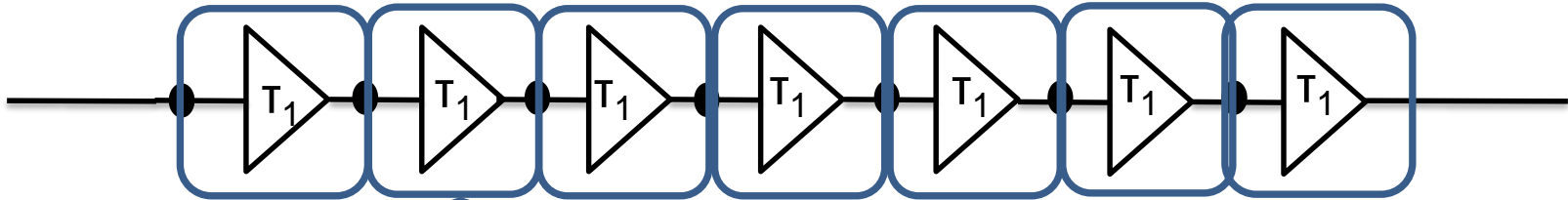
# OUTLINE

- 研究背景
- TDCとは
- SAR-ADCとSAR-TDC
- SAR-TDC
  - 残差時間の利用
  - 高時間分解能のサブTDC
- 2ステップ方式による高分解能化  
SAR+Vernier-Type TDC
- 校正アルゴリズム概要
- シミュレーションによる概要と検証
  - シミュレーション結果
  - 評価
- SAR TDCの自己校正を行うための  
トリガ回路を用いた単発タイミング測定
- まとめ

# SAR + Vernier-Type TDC



# 自己校正の目的



遅延配列のもつ平均値の遅延値がばらつく

- ・ 素子配列
- ・ プロセス電源電圧
- ・ 温度変動



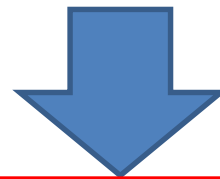
相対ばらつき

こちらに注目

- ・ 1つの遅延素子の遅延



絶対ばらつき



恣意的に信号を発生させ、多数のサンプルを収集することにより素子の実際の遅延値を推定

# 校正アルゴリズム概要

$n_{\blacksquare}$ : 出力データ  
 $T_{\blacksquare}$ : 既知の入力データ

例: サンプル数「3」

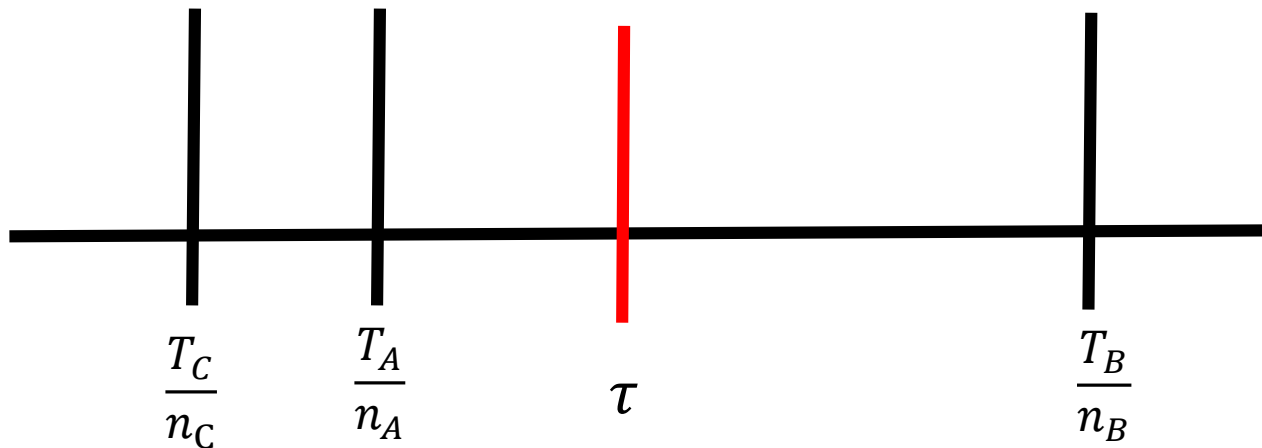
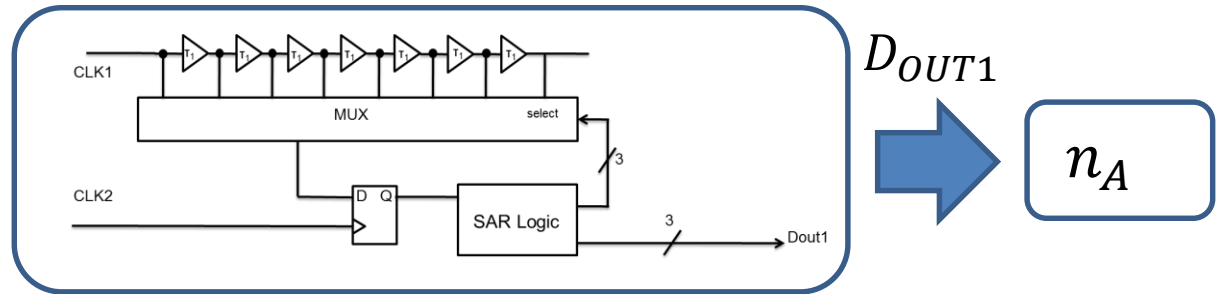
$$\begin{cases} n_A \tau \cong T_A \\ n_B \tau \cong T_B \\ n_C \tau \cong T_C \end{cases}$$



$$\begin{cases} \tau \cong T_A/n_A \\ \tau \cong T_B/n_B \\ \tau \cong T_C/n_C \end{cases}$$



$$\tau = \frac{\frac{T_A}{n_A} + \frac{T_B}{n_B} + \frac{T_C}{n_C}}{3}$$



多数のサンプルの平均をとることによって、数値を推定する

# 2ステップ逐次比較TDCにおける校正アルゴリズム概要

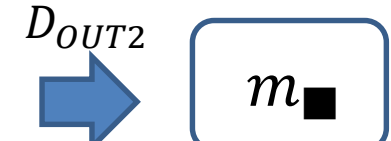
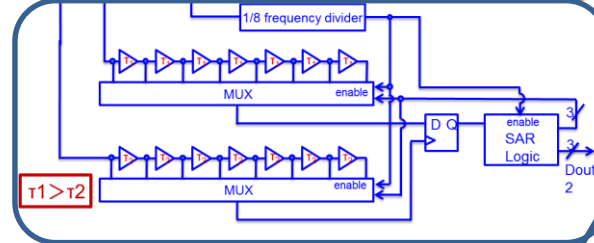
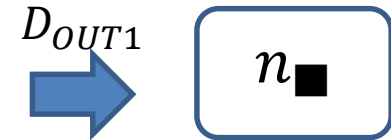
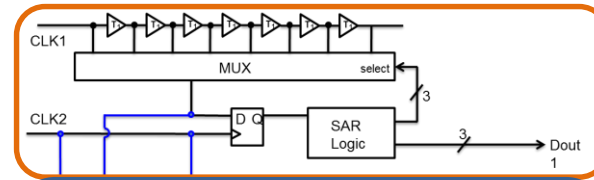
今回の計算方法例  
「サンプル数：3の時」

$n_{\blacksquare}, m_{\blacksquare}$  : 出力データ  
 $T_{\blacksquare}$  : 既知の入力データ

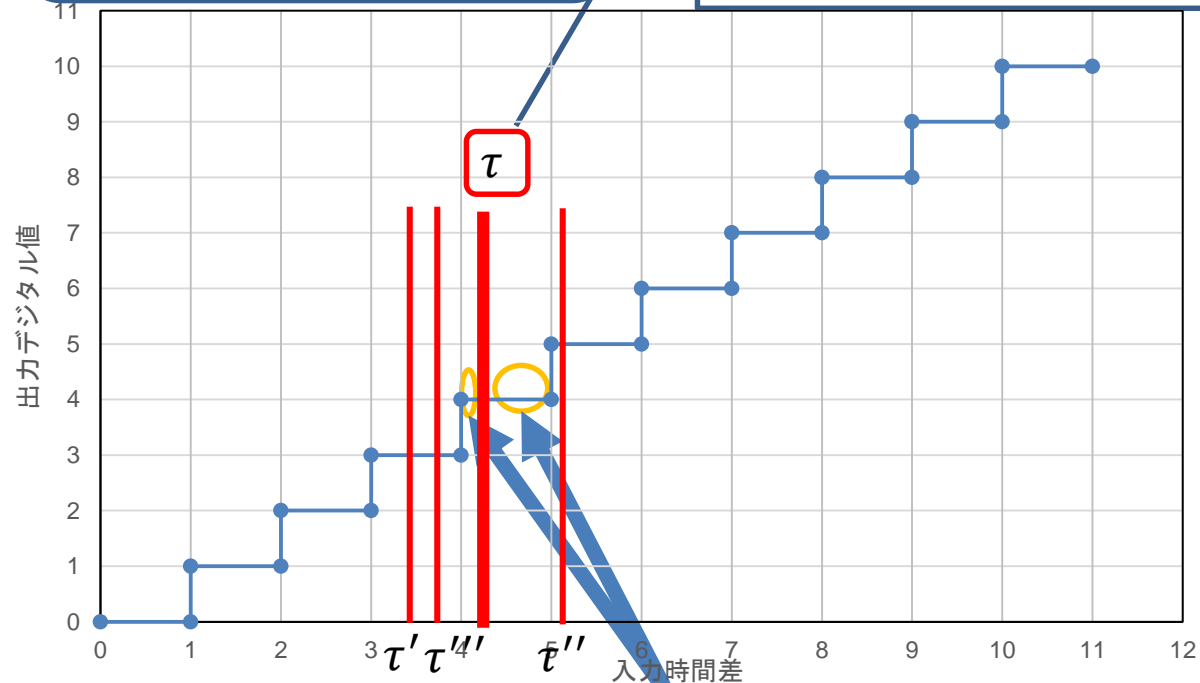
$$\begin{cases} n_A \tau_1 + m_A \tau_3 \cong T_1 \\ n_B \tau_1 + m_B \tau_3 \cong T_2 \\ n_C \tau_1 + m_C \tau_3 \cong T_3 \end{cases}$$

※  $\tau_3 = \tau_1 - \tau_2$

$$\begin{cases} \tau' = m_1 \tau_1 + n_1 \tau_3 \doteq T_1 \\ \tau'' = m_2 \tau_1 + n_2 \tau_3 \doteq T_2 \\ \tau''' = m_3 \tau_1 + n_3 \tau_3 \doteq T_3 \end{cases}$$



$\tau$ の正確な値を求める



残差時間

# 2ステップ逐次比較TDCにおける 校正アルゴリズム概要

$$n_A \tau_1 + m_A \tau_3 \cong T_A$$

$$n_B \tau_1 + m_B \tau_3 \cong T_B$$

$$n_C \tau_1 + m_C \tau_3 \cong T_C$$

▪  
▪  
▪

$n_{\blacksquare}, m_{\blacksquare}$  : 出力データ

$T_{\blacksquare}$  : 既知の入力データ

※  $\tau_3 = \tau_1 - \tau_2$

$T, m, n$  は既知とし、式を満たす  $\tau_1, \tau_3$  を求める



サンプル数を増やすことにより実際の遅延素子の遅延値  $\tau_1, \tau_3$  を推定

今回、 $\tau_1 (= 1.0)$   $\tau_3 (= 0.1)$  と仮想的に設定

# 計算方法(シミュレーション概要)

1.恣意的に発生させた値(T)から出力データ(m, n)を決定(100パターン)

[例: T=2.345とすると、n = 2(整数), m = 3(小数点第一位)]



2.求めた100パターンの各数値から $\tau_1$ と $\tau_3$ の平均値を求める

[例:サンプル数2の時の $\tau_1$ 、 $\tau_3$ を100パターンとり、各平均をとる]

$$\begin{cases} n_A\tau_1 + m_A\tau_3 \cong T_A \\ n_B\tau_1 + m_B\tau_3 \cong T_B \\ n_C\tau_1 + m_C\tau_3 \cong T_C \\ \vdots \\ \vdots \\ \vdots \end{cases}$$

補足

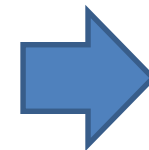
3段以降は総当たりで連立方程式を立て総当たりの平均値を100個求め、その平均値に対する平均値を出し $\tau_1$ と $\tau_3$ を決定する

$$\begin{cases} n_A\tau_1 + m_A\tau_3 \cong T_A \\ n_B\tau_1 + m_B\tau_3 \cong T_B \\ n_C\tau_1 + m_C\tau_3 \cong T_C \end{cases}$$



$$\frac{\tau_{1(A\&B)} + \tau_{1(B\&C)} + \tau_{1(A\&C)}}{3}$$

$$\frac{\tau_{3(A\&B)} + \tau_{3(B\&C)} + \tau_{3(A\&C)}}{3}$$



$$\begin{cases} \tau_{1(Average)} \\ \tau_{3(Average)} \end{cases}$$

以上により計算により導出した $\tau_1$ と $\tau_3$ と仮想設定した $\tau_1(= 1.0)$ と $\tau_3(= 0.1)$ 比較、評価

# 推定値に対する測定誤差

$\tau_1$  の推定値に対する測定誤差

サンプル数「2」の時  
約3.7%



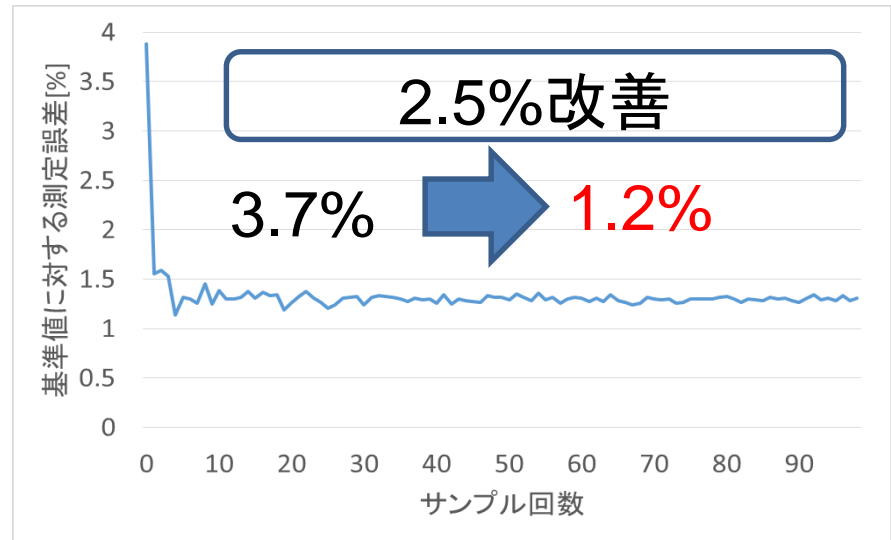
サンプル数「100」の時  
約1.2%

$\tau_3$  の推定値に対する誤差割合

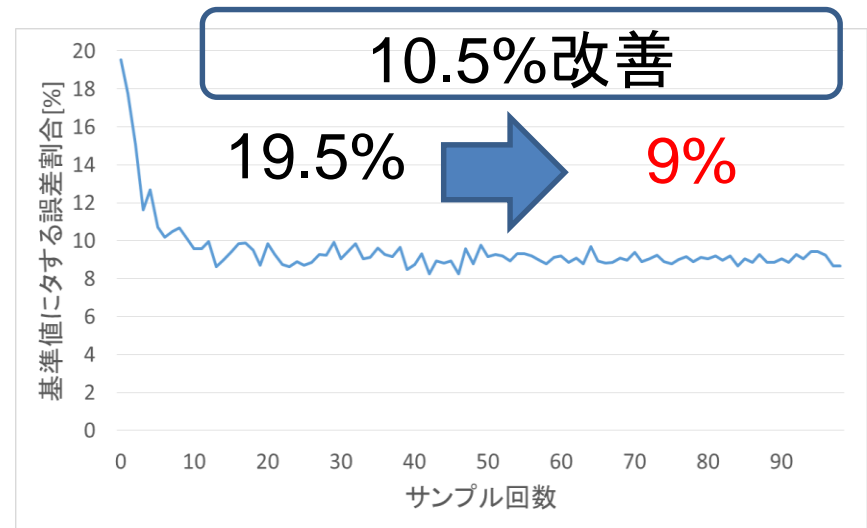
サンプル数「2」の時  
約19.5%



サンプル数「100」の時  
約9.0%



$\tau_1$  の推定値に対する測定誤差





# 推定値に対する誤差のばらつき

$\tau_1 (= 1.0)$ に対する誤差ばらつき

サンプル数「2」の時  
0.86(-14%) ~ 1.08(+22%)



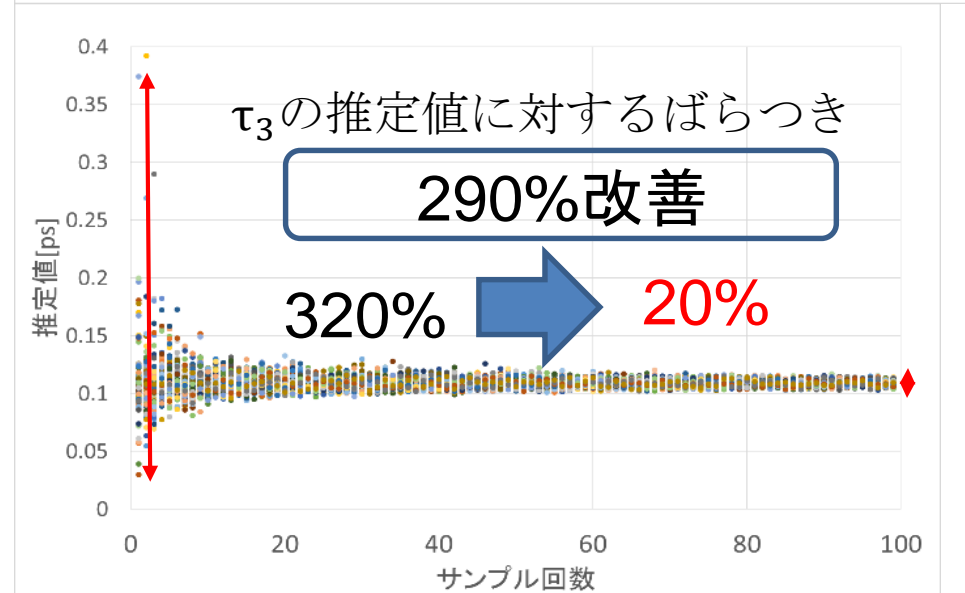
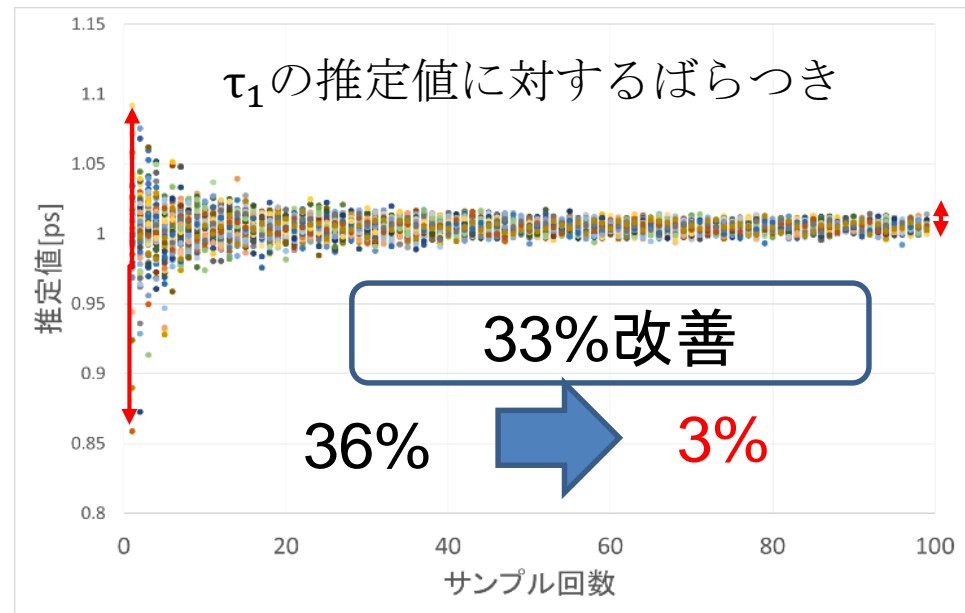
サンプル数「100」の時  
0.98(-2%) ~ 1.01(+1%)

$\tau_3 (= 0.1)$ に対する誤差ばらつき

サンプル数「2」の時  
0.03(-70%) ~ 0.35(+250%)



サンプル数「100」の時  
0.1(0%) ~ 0.12(20%)



# OUTLINE

- 研究背景
- TDCとは
- SAR-ADCとSAR-TDC
- SAR-TDC
  - 残差時間の利用
  - 高時間分解能のサブTDC
- 2ステップ方式による高分解能化  
SAR+Vernier-Type TDC
- 校正アルゴリズム概要
- シミュレーションによる概要と検証
  - シミュレーション結果
  - 評価
- SAR TDCの自己校正を行うための  
トリガ回路を用いた単発タイミング測定
- まとめ

# トリガ回路とは

入力信号に対するしきい値を2つもつデジタル回路

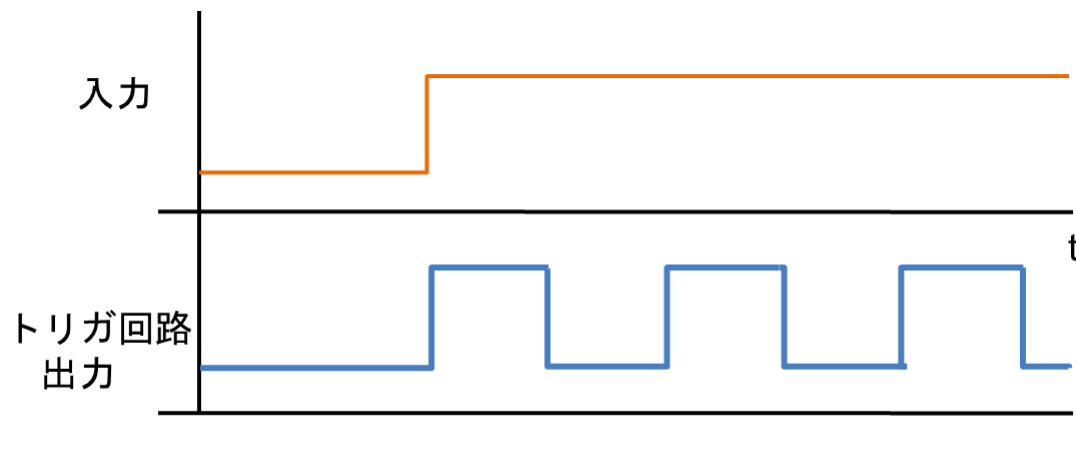
入力信号の電位が高いしきい値を超えたとき → 論理Hの電位を出力  
入力信号の電位が低いしきい値を下回ったとき → 論理Lの電位を出力  
入力信号が低いしきい値と高いしきい値の間にあるとき → 前の出力電位を保持

今回は

「入力信号が入った時

**そのタイミングで位相ゼロで**

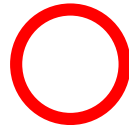
一定の周期で発振する回路」を使用



# SAR TDCの自己校正を行うための トリガ回路を用いた単発タイミング測定

## 「トリガ回路」

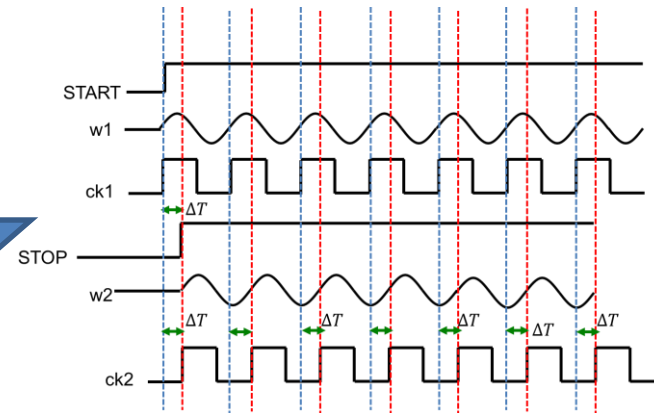
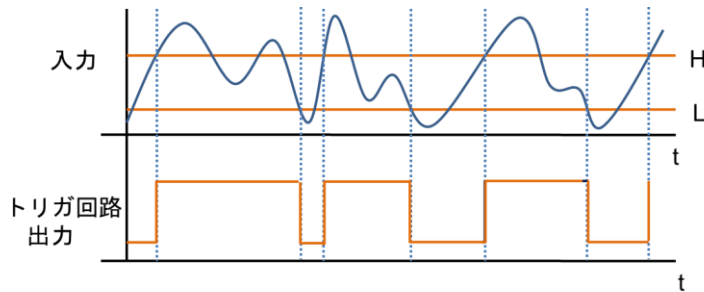
従来



電圧信号は保持できる



時間信号差は保持できない



SAR TDCは単発タイミング信号は測定できず  
繰り返しタイミング信号のみ測定できる

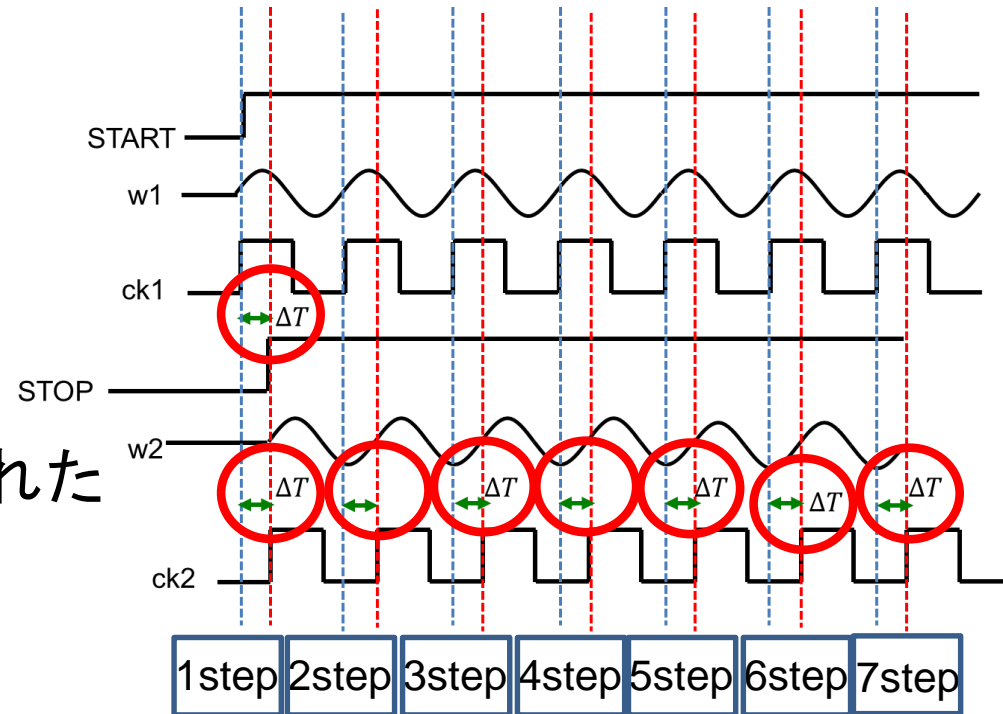
# SAR TDCの自己校正を行うための トリガ回路を用いた単発タイミング測定

今回

START, STOP信号を入力



入力のタイミングから決められた  
初期位相で発振を開始



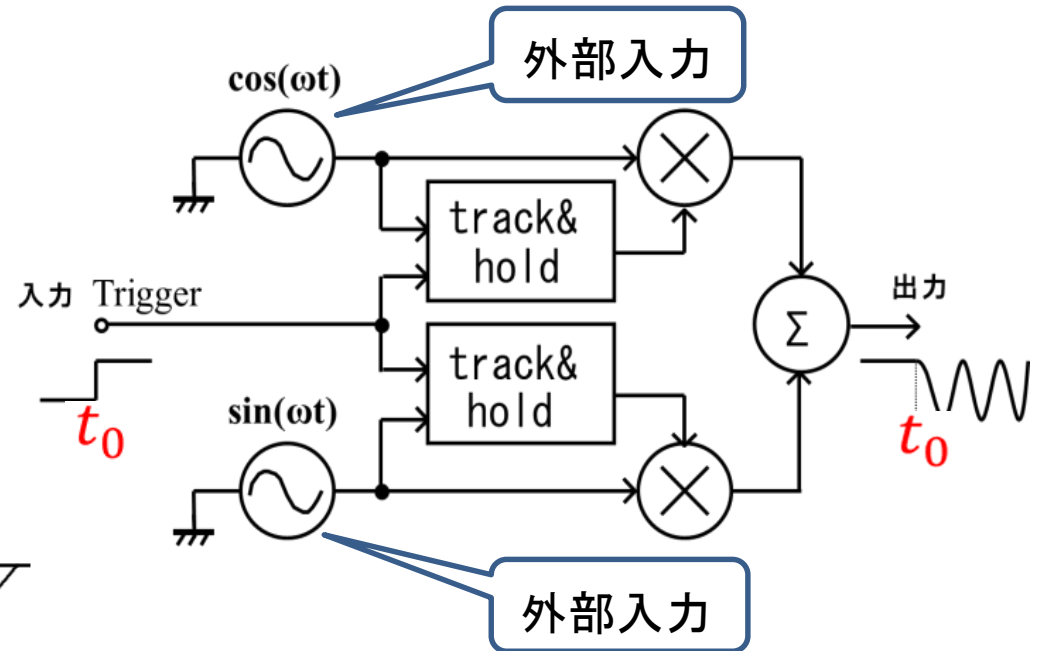
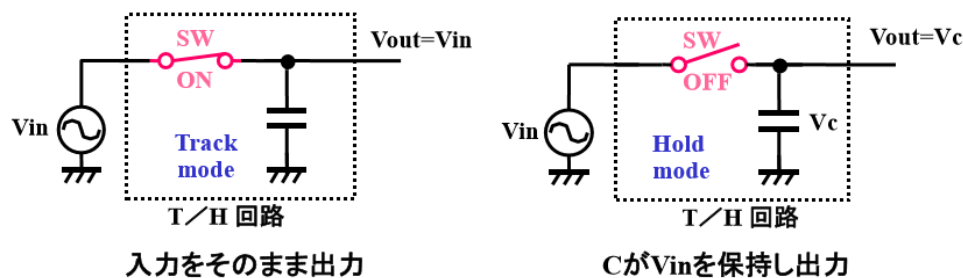
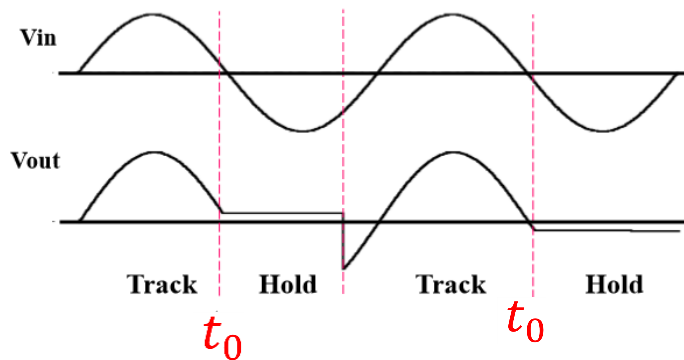
二つのトリガ回路を用いることで**時間信号差の保持**が可能

SAR TDCの自己校正には複数のstepが必要

SAR TDCの前段に用いる単発信号も測定できる構成を提案

# SAR TDCの自己校正を行うための トリガ回路を用いた単発タイミング測定

## 「トリガ回路の例」



track-and-hold回路が

• **track mode**

$$\begin{aligned} V_{out} &= \cos(\omega t) \cos(\omega t) + \cos(\omega t + \pi/2) \cos(\omega t + \pi/2) \\ &= \cos^2(\omega t) + \sin^2(\omega t) \\ &= \underline{1} \quad (\text{一定の値}) \end{aligned}$$

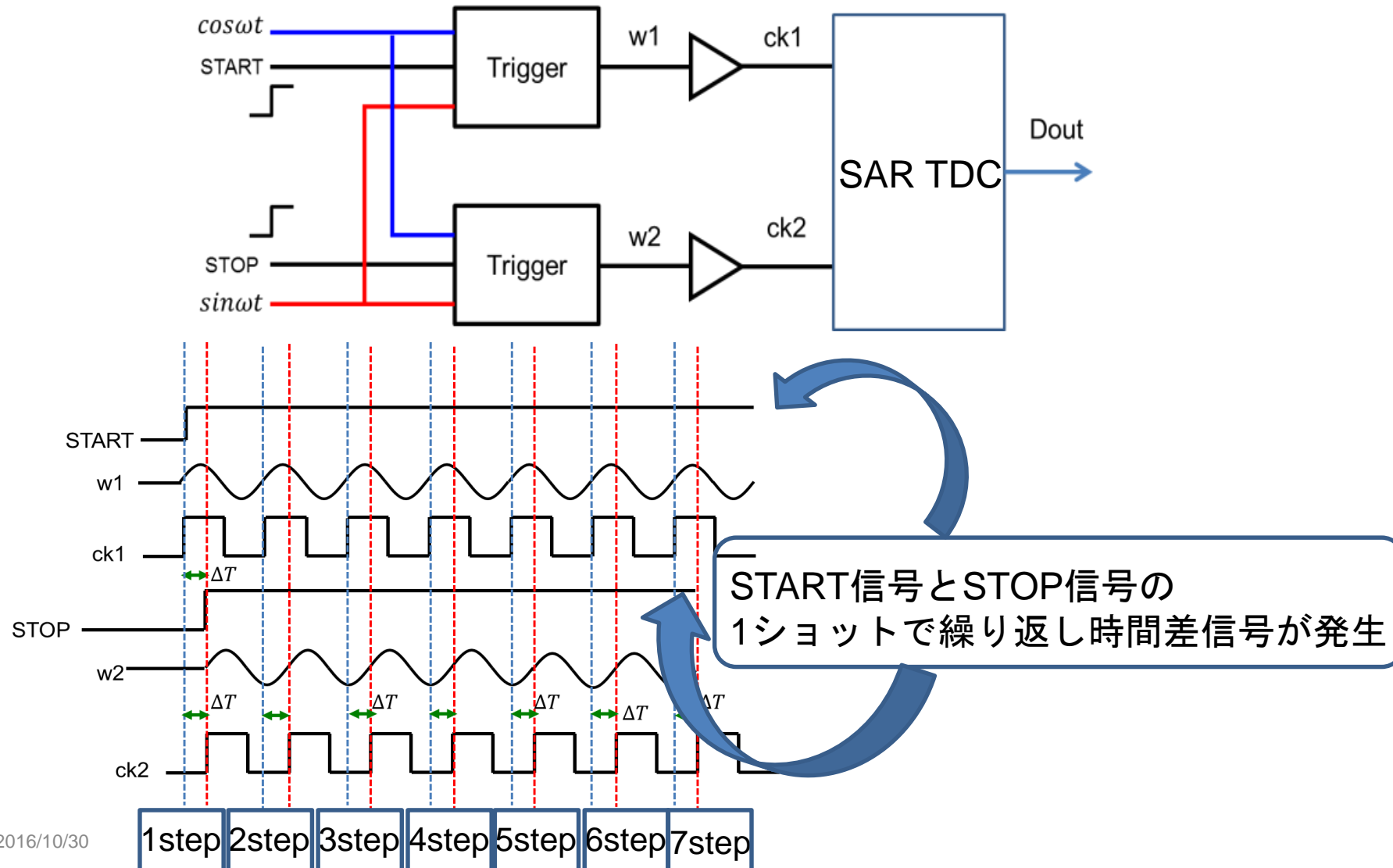
• **hold mode**

$$\begin{aligned} V_{out} &= \cos(\omega t) \cos(\omega t_0) + \sin(\omega t) \sin(\omega t_0) \\ &= \underline{\cos(\omega(t - t_0))} \end{aligned}$$

※ **trigger time:  $t_0$**

# トリガ回路を用いた単発タイミング測定

## トリガ回路を用いたSAR TDC



# OUTLINE

- 研究背景
- TDCとは
- SAR-ADCとSAR-TDC
- SAR-TDC
  - 残差時間の利用
  - 高時間分解能のサブTDC
- 2ステップ方式による高分解能化  
SAR+Vernier-Type TDC
- 校正アルゴリズム概要
- シミュレーションによる検証
  - シミュレーションにおける計算方法
  - シミュレーション結果
  - 評価
- トリガ回路を用いた単発タイミング測定
- まとめ



# まとめ

## 研究課題

- ・ 高時間分解能・高線形性TDC回路を  
少量回路/低消費電力で実現する
- ・ SAR TDCで単発タイミング測定を可能にする



## 考案

- ・ 2ステップSAR TDCの構成とその遅延素子配列の  
(平均)遅延値のばらつきの測定・補正法を検討
- ・ 前段にトリガ回路を用いる構成を提案

# 時間は最も貴重な資源である

成果をあげる者は  
仕事からスタートしない。  
時間からスタートする。



Effective executives do NOT start with their **tasks**.  
They start with their **time**.

(Peter F. Drucker)

# 付録:「中心極限定理」及び「点推定」

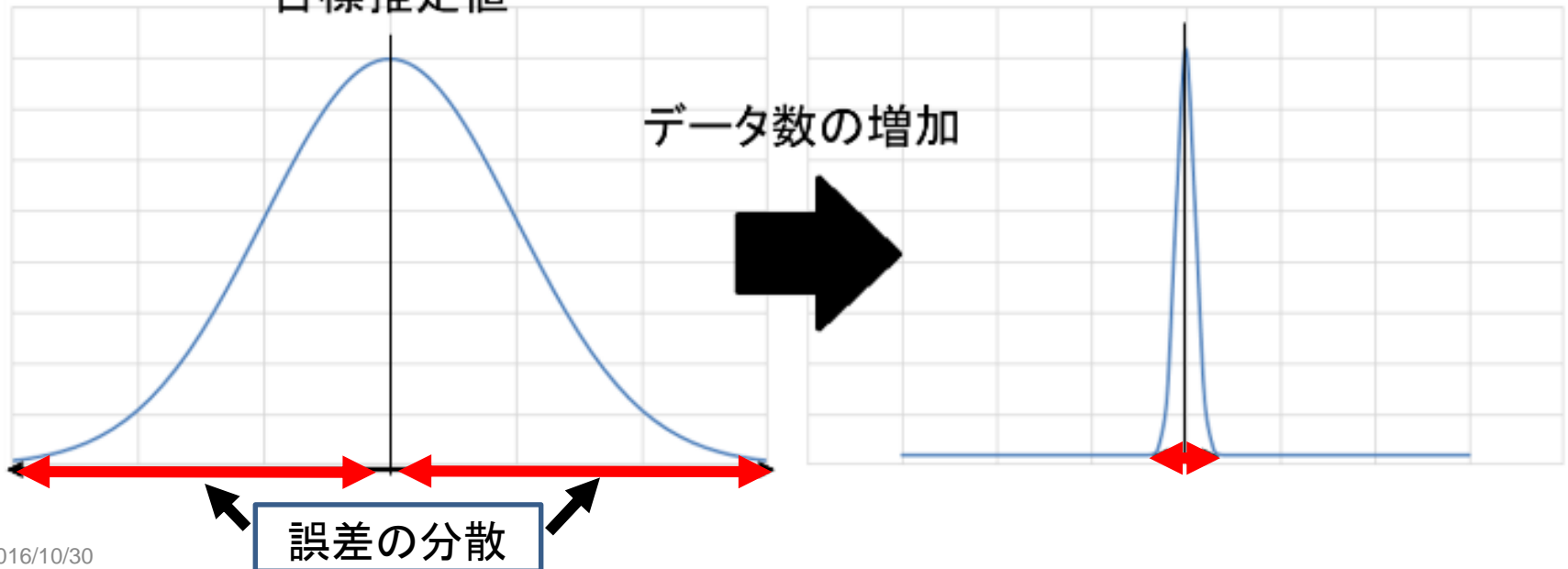
中心極限定理において  
データ(サンプル)数の増加により  
目標値に対する誤差の分散の割合を減少させることが可能となる



点推定(目標値に対する一点推定)が可能

目標推定値

目標推定値



# Q&A

- Q.トリガ回路に関して、本来想定していたものよりも位相差が生じてしまうのではないかと？また、もしそのようなことが生じた場合どのようなことが生じるのか？
- A.(最初の質問に対しては勉強不足のため断言して答えることができなかった。)もし仮にこのようなことが生じた場合、自己校正に対して影響が出ることが想定される。
- Q.位相差0で発振するためには？(sin波cos波の発生はどのように行うことを想定しているか?)そもそも位相差0できちんと発振することができるのか？
- A. $\Delta\Sigma$ 回路を用いることを想定している。これにより位相差0で発振することが可能だと考えている。
- Q.自己校正でsample回数を100としているが、これと同じ方法で回路を実際に組んだ時、実際に多くの時間を必要としないのか？
- A.TDC自体が時間分解能を用いた回路なので多少時間はかかるかもしれないが、アルゴリズム的には単純な計算を行うのでそこまで自己校正に時間を必要としないと考える。