

# 高信頼性・低特性オン抵抗100Vデュアル RESURF LDMOSTトランジスタ

松田順一，小島潤也，築地伸和，神山雅貴，小林春夫  
群馬大学

場所：九州工業大学 戸畑キャンパス

開催日：2016年11月14(月)～15日(火)

# 概要

- はじめに
- 従来型と提案型LDMOSTランジスタ構造
- シミュレーション結果
  - 電気的基本特性:  $I_{DS}$ - $V_{DS}$  特性、特性オン抵抗、 $BV_{DS}$  特性、 $I_{DS}$ - $V_{GS}$  特性(弱反転)
- 解析
  - 正孔電流密度と電界強度プロファイル
  - 特性オン抵抗成分
  - ブレークダウン特性
  - 特性オン抵抗 対 ブレークダウン電圧特性
- まとめ

# はじめに

目的: 車載向けに高信頼性・低特性オン抵抗の 100V LDMOSを開発

## ・高信頼性の必要性

要求される信頼性: 車載用LDMOS(厳しい使用環境) ≫ 民生用LDMOS

## ・高信頼性化の手段

(1) ホットキャリア耐性の強化(インパクトイオン化抑制、Kirk効果抑制)

(2) ESD耐性の強化(バルクブレイクダウンの発生)

## ・低特性オン抵抗の必要性

低消費電力とコストダウン

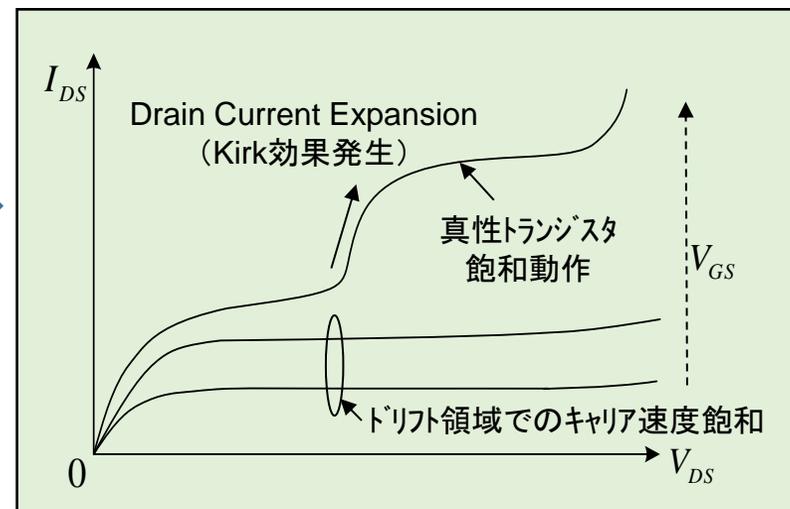
## ・低特性オン抵抗の手段

RESURF強化によるドリフト領域のドーピング濃度増加

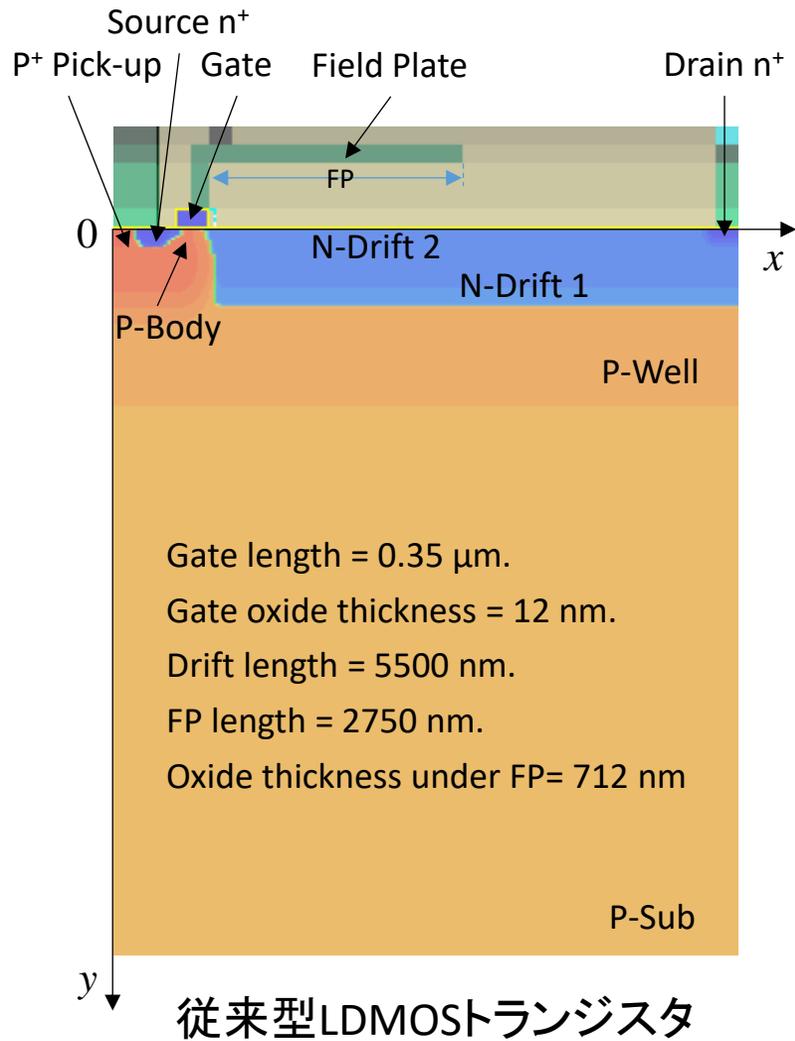
・シミュレーションによる検討 (アドバンスソフト社 デバイスシミュレータ Advance/DESSERT(サンプル版)を使用)

30-50VデュアルRESURF LDMOS(高信頼性・低特性オン抵抗化) ⇒ 100V用に展開

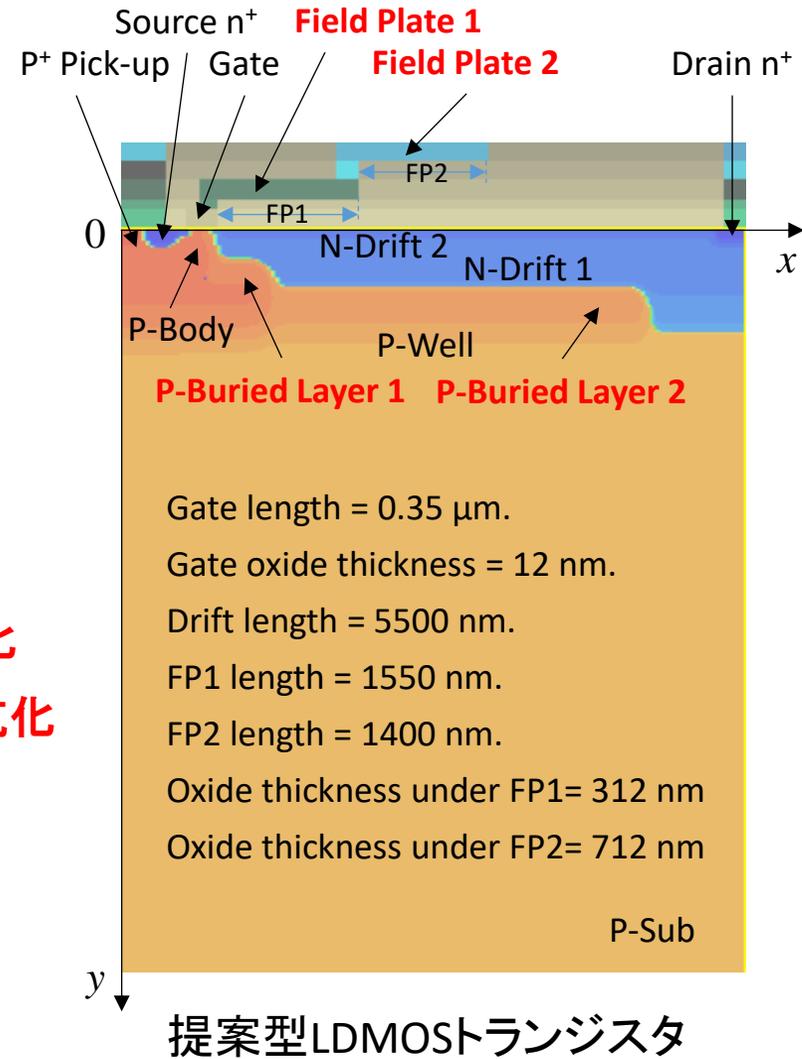
(第63回応用物理学会春季学術講演会, 20a-S422-11 (2016)で発表)



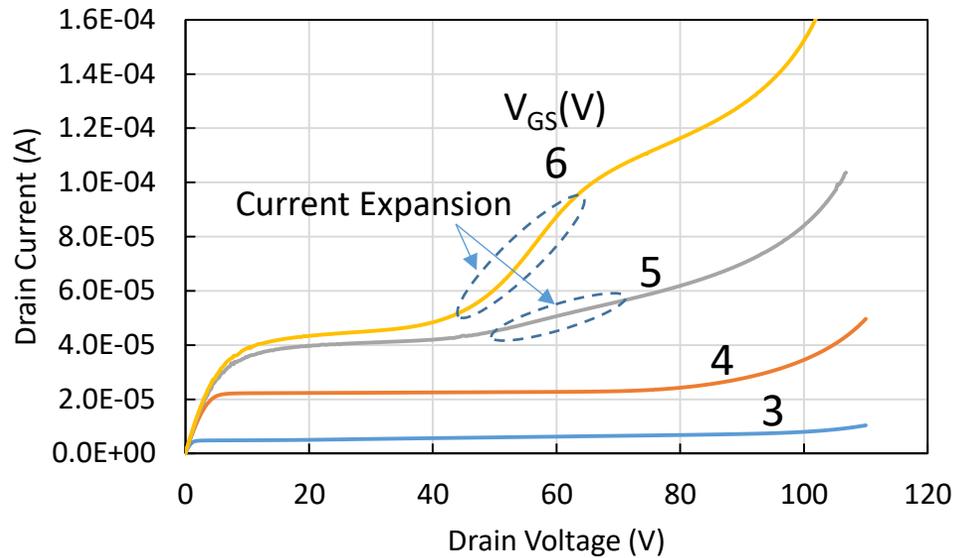
# 従来型と提案型LDMOSTランジスタ断面構造



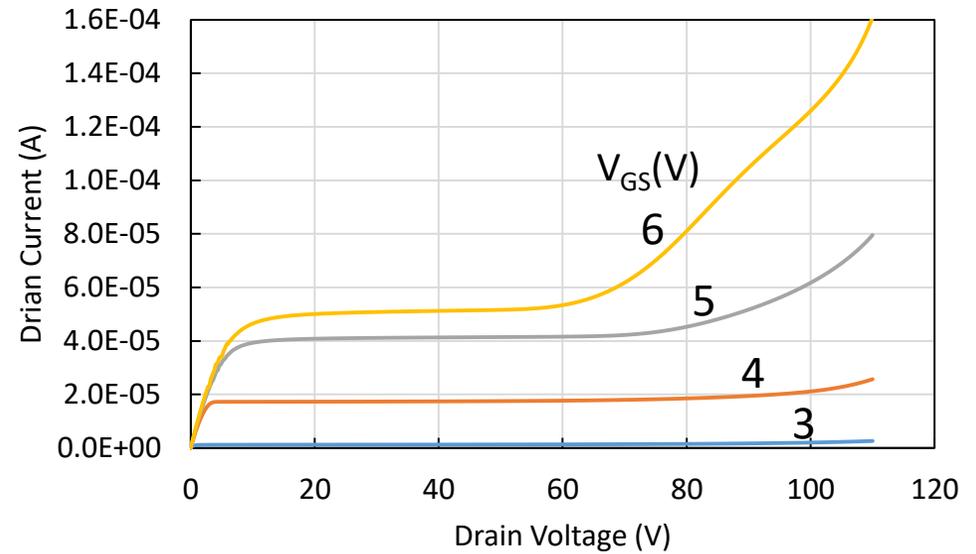
**RESURFの強化**  
**低特性オン抵抗化**



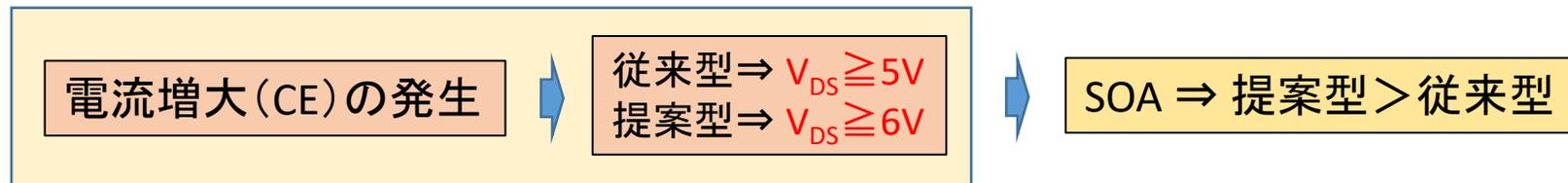
# $I_{DS}-V_{DS}$ 特性



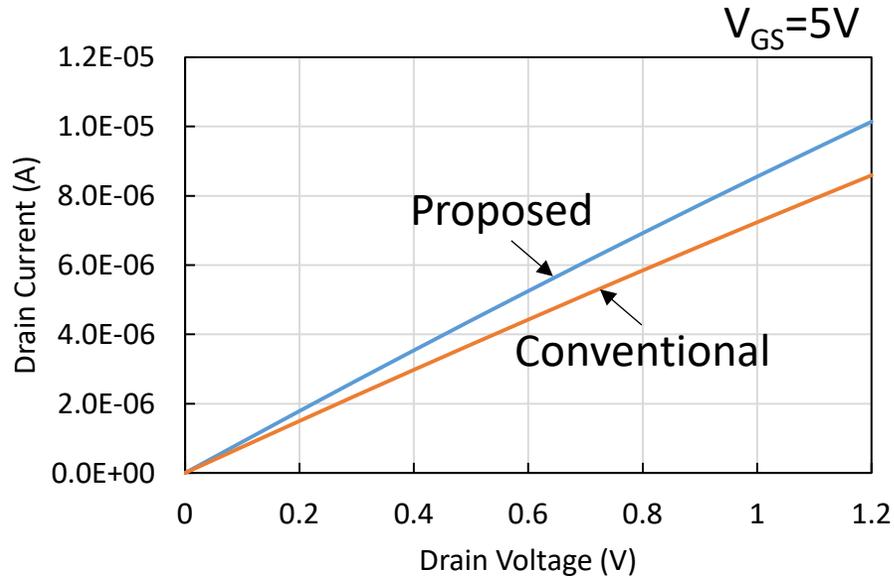
従来型LDMOSの $I_{DS}-V_{DS}$  特性



提案型LDMOSの $I_{DS}-V_{DS}$  特性.



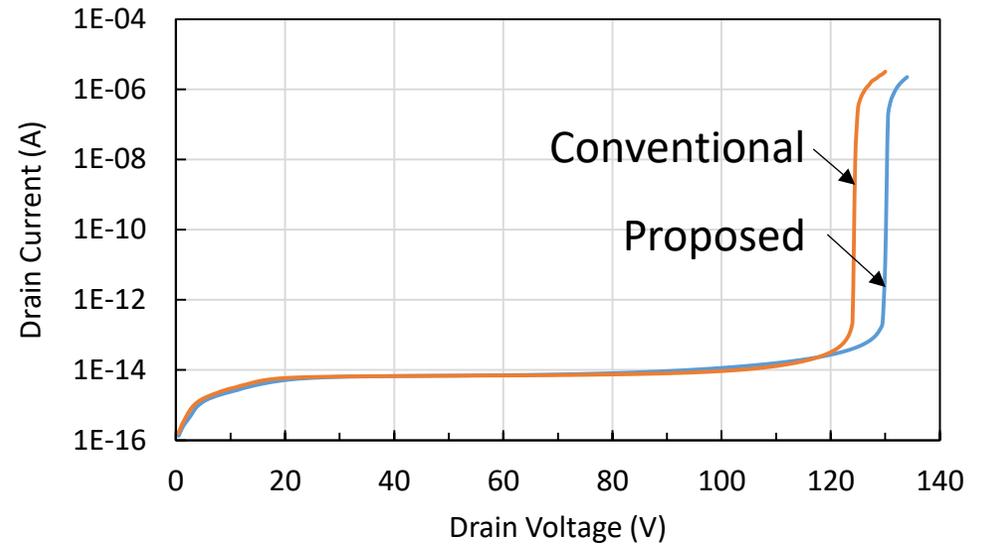
# 特性オン抵抗とブレイクダウン特性



$I_{DS}-V_{DS}$  特性 (線形領域)

特性オン抵抗

従来型  $\Rightarrow R_{on}A = 178 \text{ m}\Omega\text{mm}^2$   
 提案型  $\Rightarrow R_{on}A = 150 \text{ m}\Omega\text{mm}^2$

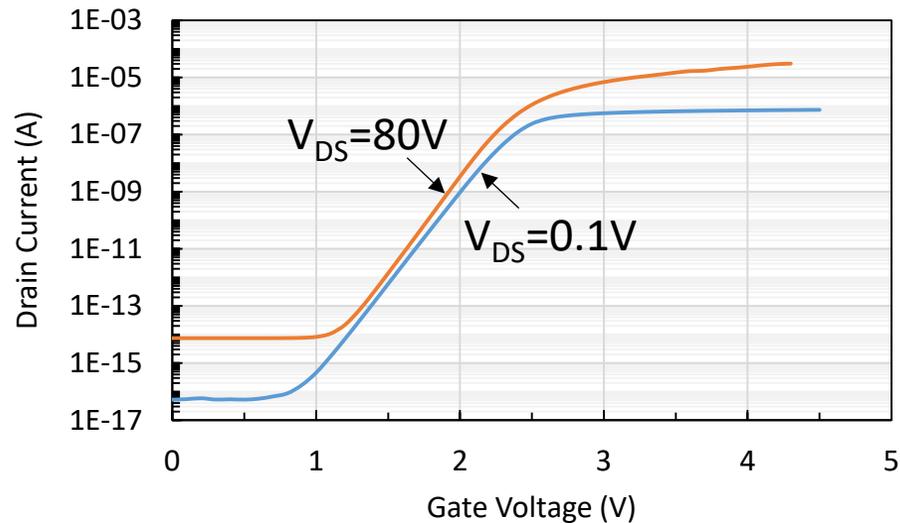


$I_{DS}-V_{DS}$  特性 ( $V_{GS}=0V$ ) (ブレイクダウン特性)

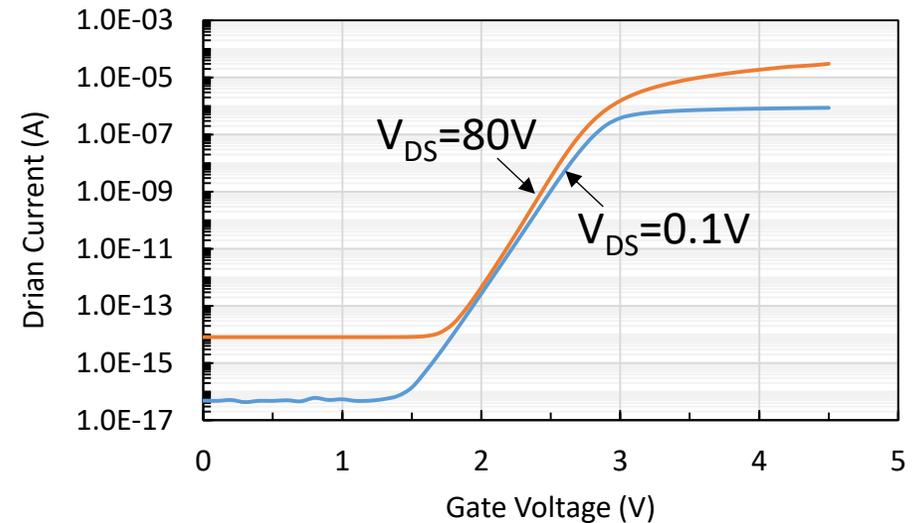
従来型  $\Rightarrow BV_{DS}(\text{at } I_{DS}=1 \times 10^{-13}\text{A})=124\text{V}$   
 提案型  $\Rightarrow BV_{DS}(\text{at } I_{DS}=1 \times 10^{-13}\text{A})=129\text{V}$

従来型、提案型ともに100V動作問題無し

# $I_{DS}-V_{GS}$ 特性 (弱反転領域)



従来型LDMOSの $I_{DS}-V_{GS}$  弱反転特性



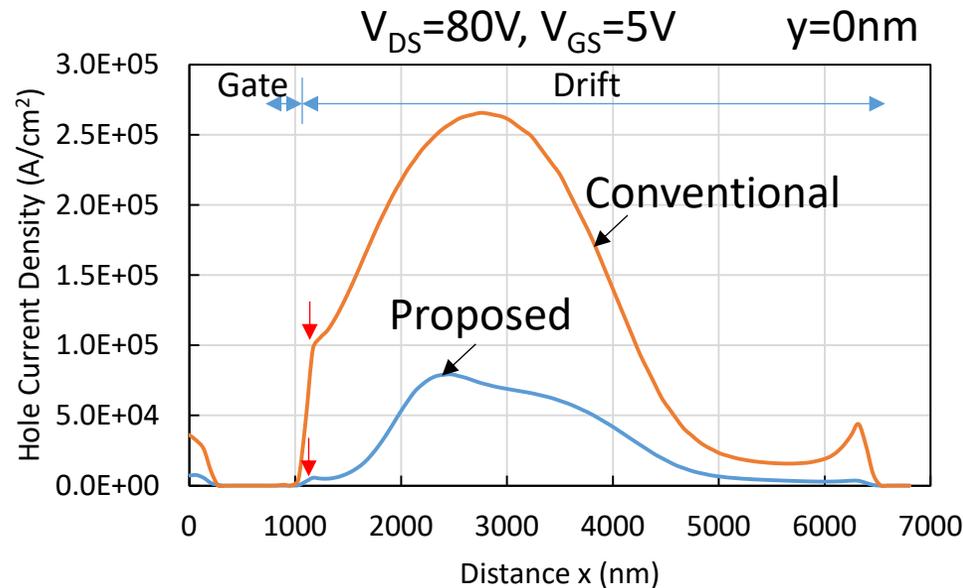
提案型LDMOSの $I_{DS}-V_{GS}$  弱反転特性

$V_{TH}$ (Conventional LDMOS)=**2.18V** (at  $I_{DS}=1 \times 10^{-8}$  A,  $V_{DS}=0.1$ V), 2.07V (at  $I_{DS}=1 \times 10^{-8}$  A,  $V_{DS}=80$ V)

$V_{TH}$ (Proposed LDMOS)=**2.63V** (at  $I_{DS}=1 \times 10^{-8}$  A,  $V_{DS}=0.1$ V), 2.57V (at  $I_{DS}=1 \times 10^{-8}$  A,  $V_{DS}=80$ V)

従来型、提案型ともにDIBL⇒小

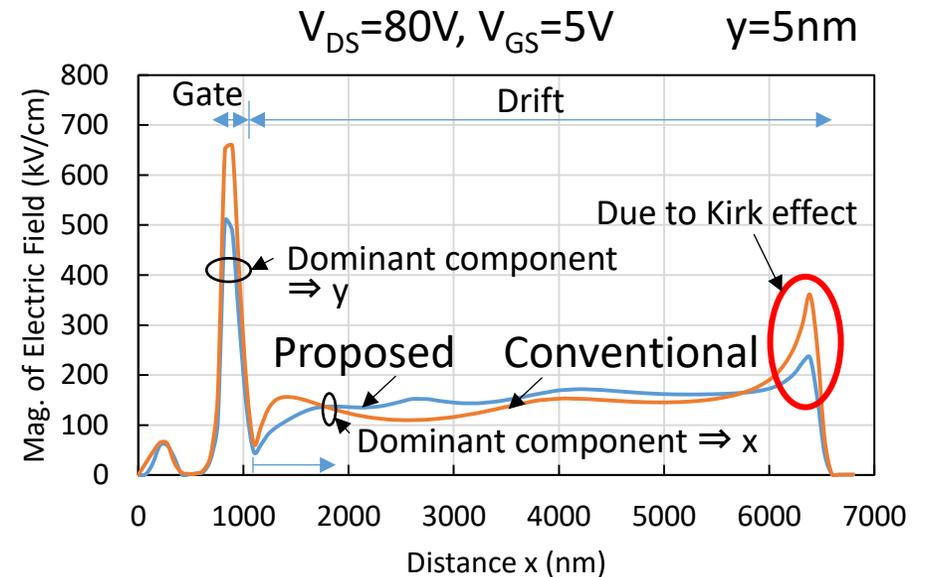
# 界面に沿った正孔電流密度と電界強度プロファイル



界面に沿った正孔電流密度プロファイル

正孔電流密度(ゲート側ドリフト端) ⇒ 提案型(1桁以上) < 従来型

ホットキャリア耐性 ⇒ 提案型 > 従来型

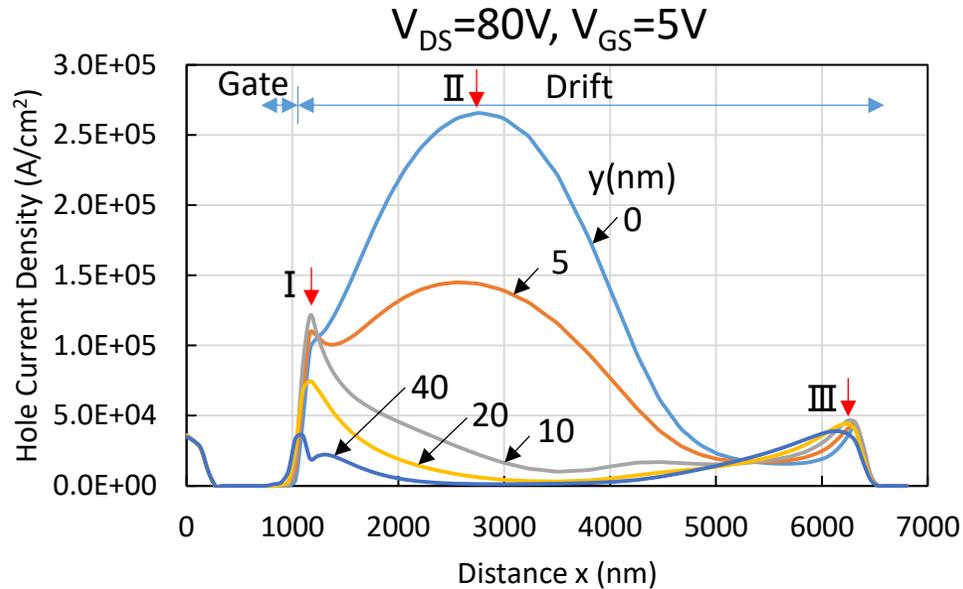


界面に沿った電界強度プロファイル

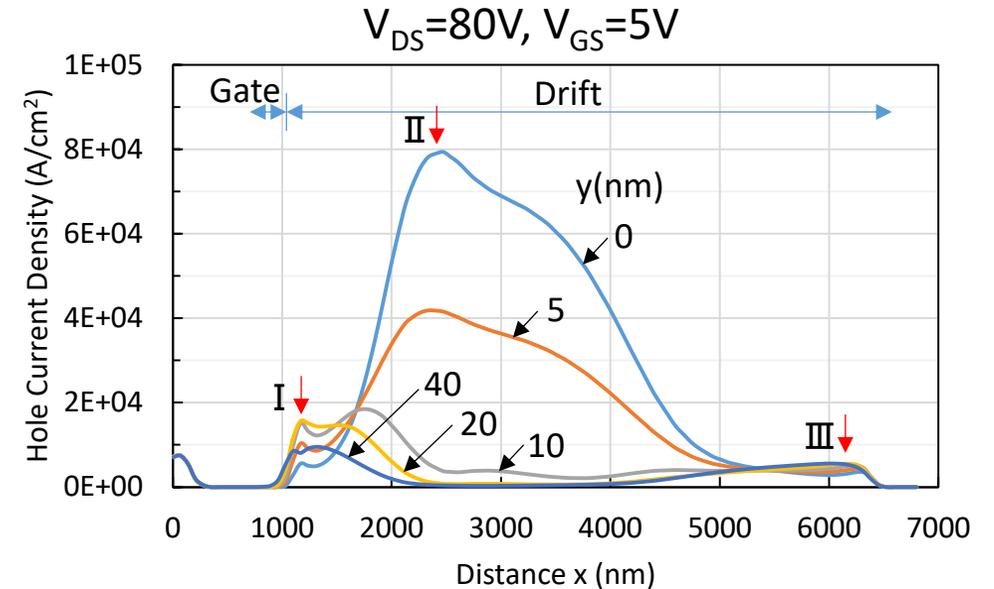
Kirk効果 ⇒ 提案型 < 従来型

従来型のCE発生顕著

# 界面に沿った正孔電流密度プロファイルの 深さ依存性



従来型LDMOSの正孔電流密度プロファイルの  
深さ依存性



提案型LDMOSの正孔電流密度プロファイルの  
深さ依存性

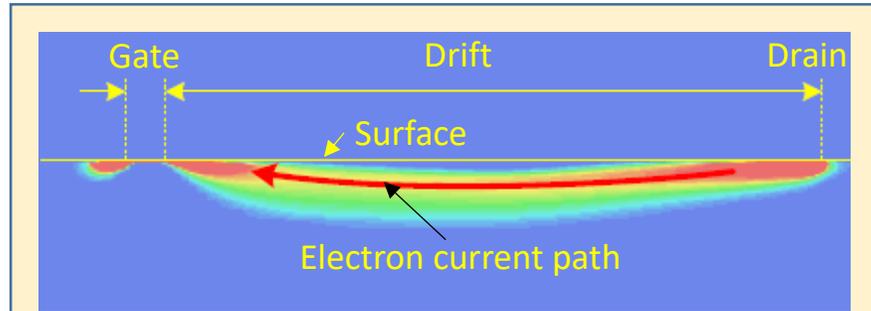
$0 < y < 40\text{nm}$  の範囲の  
正孔電流密度プロファイル



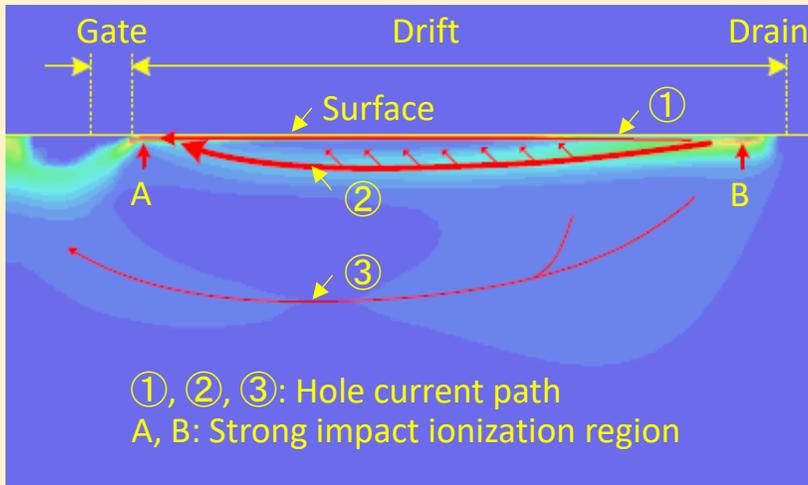
- ゲート側ドリフト端 I ⇒ 従来型、提案型ともにピークをもって低下
- ドリフト中央近辺 II ⇒ 従来型、提案型ともに急峻に低下
- ドレイン側ドリフト端 III ⇒ 従来型、提案型ともにほぼ一定

# 電子と正孔の電流経路

$V_{DS}=80V, V_{GS}=5V$



Electron current path

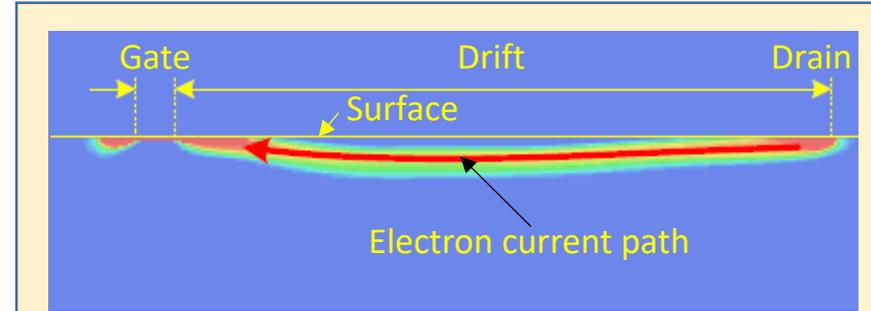


①, ②, ③: Hole current path  
A, B: Strong impact ionization region

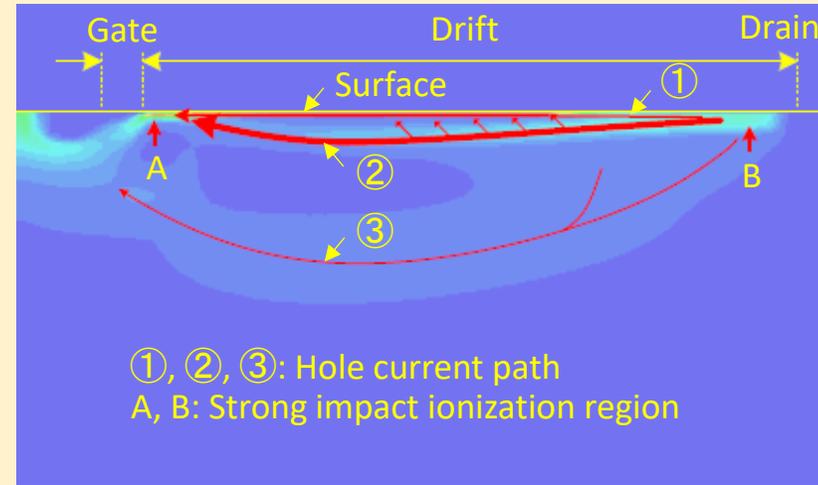
Hole current path

従来型LDMOS

$V_{DS}=80V, V_{GS}=5V$



Electron current path

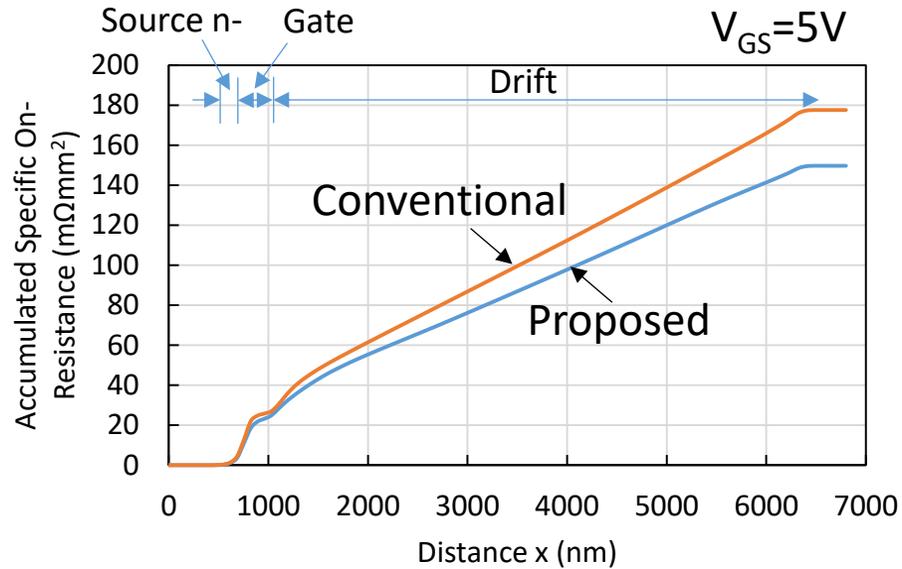


①, ②, ③: Hole current path  
A, B: Strong impact ionization region

Hole current path

提案型LDMOS

# 特性オン抵抗成分



## 累積特性オン抵抗成分

Region	Conventional LDMOS ( $m\Omega mm^2$ )		Proposed LDMOS ( $m\Omega mm^2$ )	
	Value	Percentage	Value	Percentage
Source n-	4.5	2.5%	3.6	2.4%
Channel	25.8	14.5%	24.4	16.3%
Drift	147.4	83.0%	121.6	81.3%
Total	177.6	100%	149.7	100%

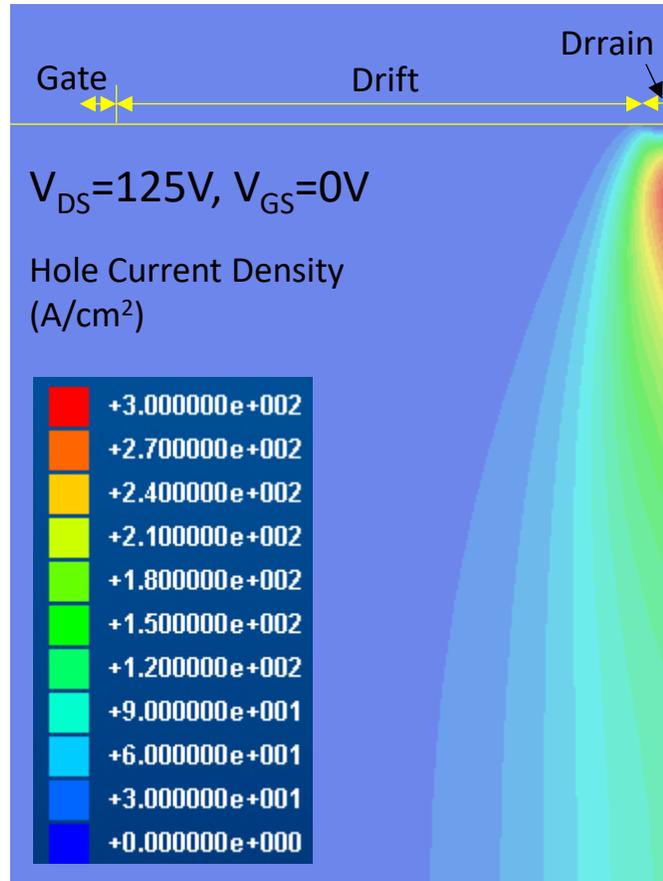
## 累積特性オン抵抗の比較

RESURF: 提案型 > 従来型

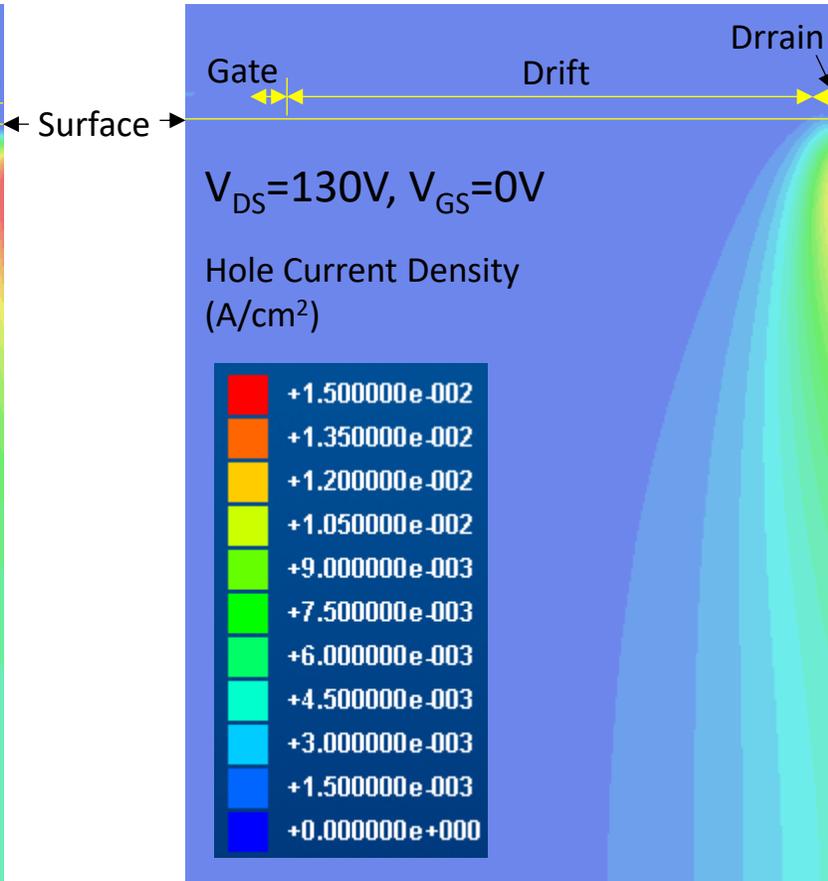
ドリフト領域のドーズ量: 提案型 > 従来型

ドリフト領域の特性オン抵抗: 提案型 < 従来型

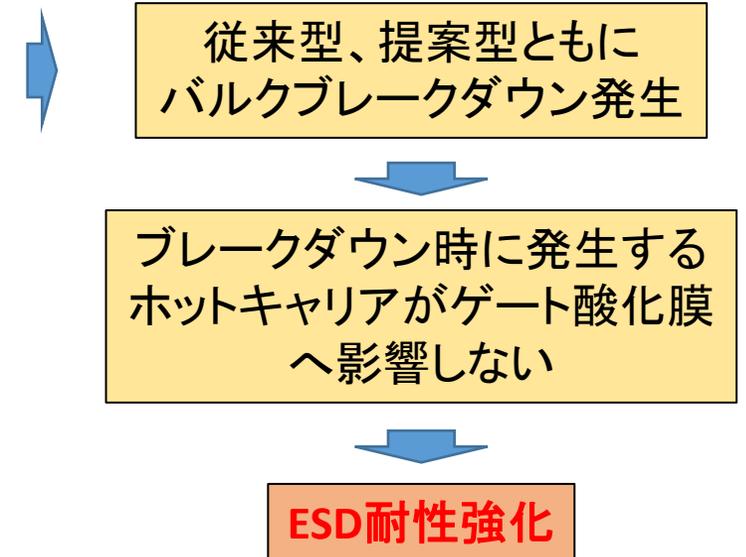
# ブレークダウン直後の正孔電流密度分布



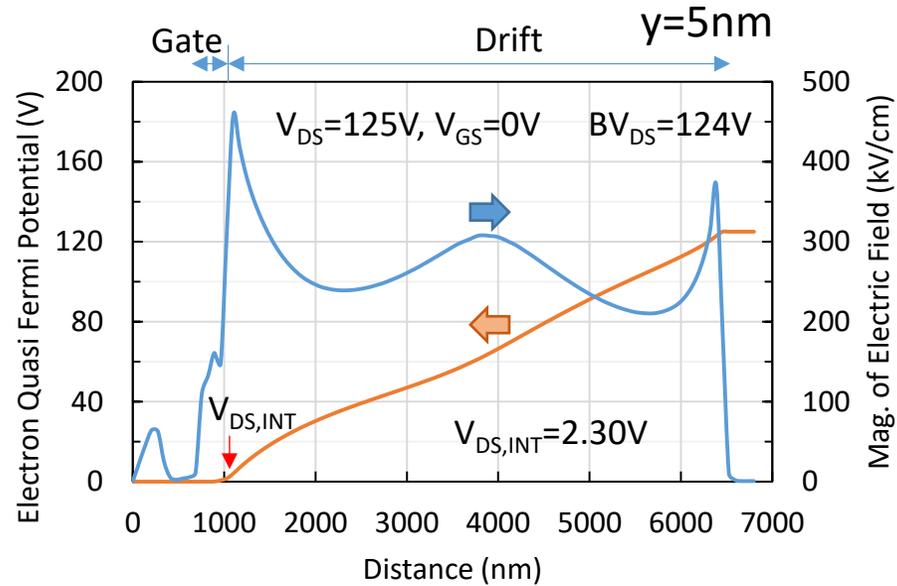
従来型LDMOS



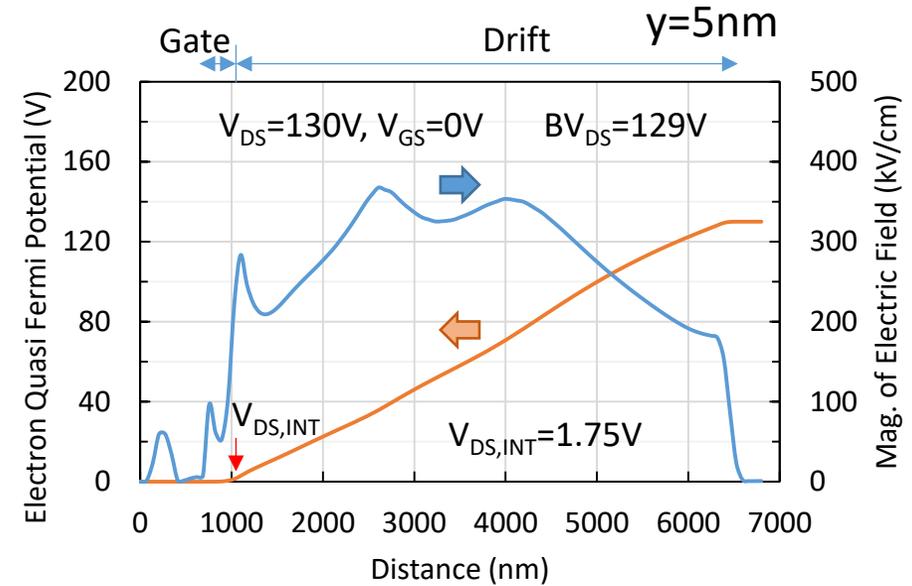
提案型LDMOS



# ブレークダウン直後の界面に沿った電子の擬フェルミ電位と電界強度プロファイル



従来型LDMOS



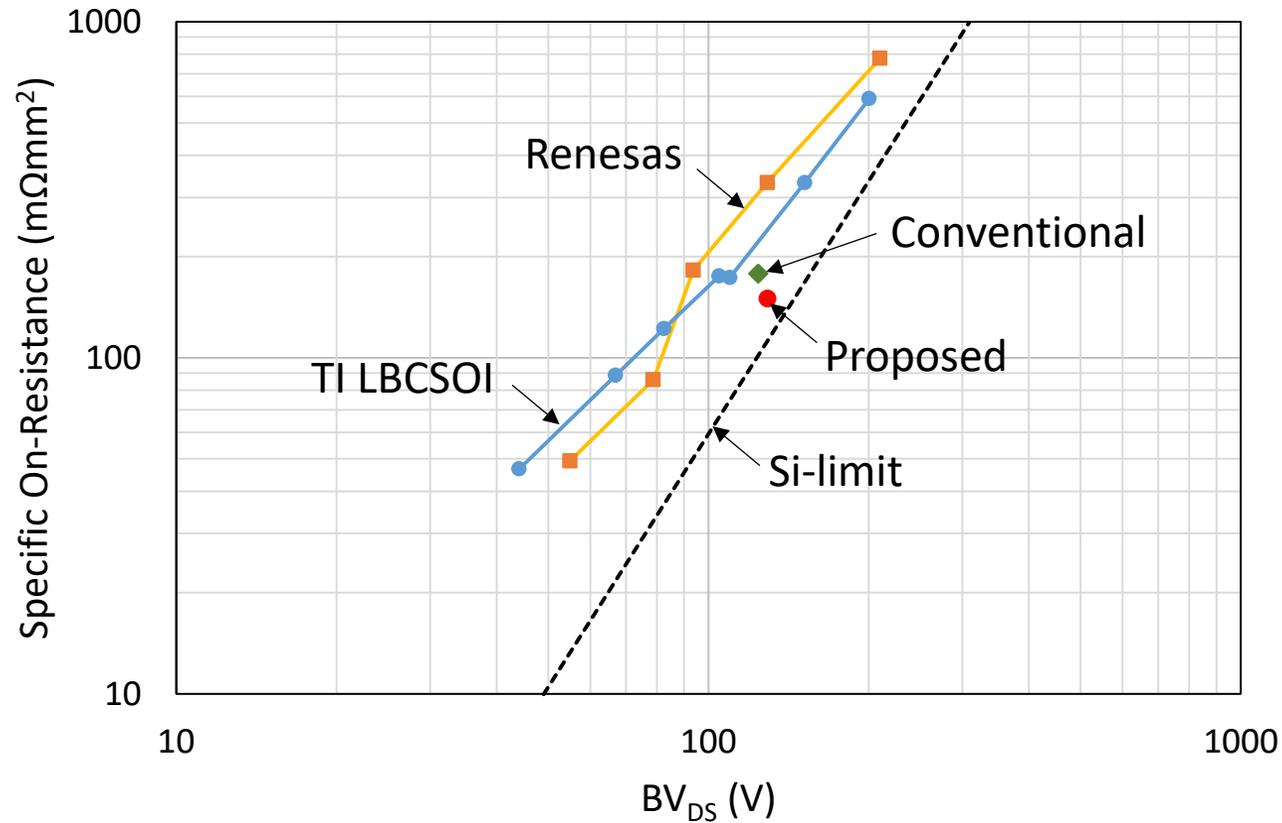
提案型LDMOS

- ・電界強度：従来型⇒ドリフト端で高い、提案型⇒ドリフト端で低い ⇒ 繰り返しESD耐性 ⇒ 提案型 > 従来型
- ・真性MOSFETのドレイン電圧 ( $V_{DS,INT}$ )：従来型 > 提案型 ⇒  $E_{OX}=1.9\text{MV/cm}$  (従来型)、 $1.5\text{MV/cm}$  (提案型)

⇒ 従来型、提案型ともにゲート酸化膜破壊電界強度 (>10MV/cm) に対し余裕有り

( $E_{OX}$ : ゲート酸化膜内の電界強度)

# 特性オン抵抗 対 ブレークダウン特性



R<sub>on</sub>A-BV<sub>DS</sub> 特性

提案型のR<sub>on</sub>A-BV<sub>DS</sub>特性  
⇒最先端レベル

# まとめ

提案型LDMOSTランジスタ(100V)

⇒ ① 高ホットキャリア耐性、② 広いSOA、③ 最先端レベルの $R_{on}A$ - $BV_{DS}$ 特性、④ 良好なESD特性

項目	従来型LDMOS	提案型LDMOS	
ゲート側ドリフト端の正孔電流密度	高い	低い	⇒①
ドレイン側ドリフト端近傍の電界強度	高い	低い	⇒②
ブレークダウンの箇所	バルク	バルク	⇒④
Current Expansion (at $V_{GS}=5V$ )	有り	無し	⇒②
$R_{on}A$ ( $m\Omega \cdot mm^2$ )	178	150	⇒③
$BV_{DS}$ (V)	124	129	⇒③
$V_{TH}$ (V) at $I_{DS}=1 \times 10^{-8}A$ , $V_{DS}=0.1V$	2.18	2.63	

# 謝辞

本研究を進めるにあたり、3次元デバイス・シミュレータをお貸し頂いたアドバンスソフト社に深謝致します。

このシミュレータは、国立研究開発法人科学技術振興機構 A-STEPプログラムの助成を受けてアドバンスソフト社で開発されました。