

基準電流源生成用改良永田穰電流ミラー回路の設計とその考察

平野 繭* 小林 春夫 (群馬大学)

キーワード：基準電流源，永田電流ミラー回路，MOS アナログ回路，バイポーラアナログ回路，電源電圧変動，ピーキング電流ミラー回路

(Reference Current Source, Nagata Current Mirror, MOS Analog Circuit, Bipolar Analog Circuit, Supply Voltage Variation, Peaking Current Mirror)

1. はじめに

この論文で提案する永田穰電流ミラー回路の改良回路は、簡単、小チップ面積で、電源電圧変動によらず一定の基準電流源として用いることを目的としている。

基準電流とは、電源電圧、温度等が変化しても一定の電流を出力する回路で、アナログ集積回路に1つは必要である。基準電流源（電圧源）の代表的な例として、バンドギャップリファレンス回路が用いられるが、この回路は高性能であるが、複雑な構造で、回路面積が大きいという問題点がある。

また永田穰氏により提案された永田電流ミラー回路がある。この回路は入力電流変化に対して出力電流がピークを持つ特性を実現している。そのピーク付近で用いると、入力電流変化に対して出力電流変化はわずかである。入力電流を電源電圧と抵抗で実現すると電源電圧変動によらず一定の出力電流が得られる。この構成はとてもシンプルではあるが、電源電圧の変動に対する出力電流の変動が一定となる範囲が非常に狭いという問題点がある。

そこで、本論文ではオリジナルの永田電流ミラー回路を基に、複数のミラー回路を用いて異なる入力電流でピークを持つ構成で、総出力電流を一定にする MOS 回路を考察し、理論解析、シミュレーションで動作を確認したので報告する。

2. 永田穰電流ミラー回路

永田穰電流ミラー回路の構成を図1に示す。ここで、永田穰電流ミラー回路がピークを持つ理由について考えていく。

入力電流 I_{IN} が小さな値から増加すると追従して出力電流 I_{OUT} も増加していく。 I_{IN} がある値を過ぎると R で発生する電圧降下により V_{GS2} が減少し、 M_2 のドレイン電流 I_{OUT} が減少していく。入力電流 I_{IN} が増加すると、抵抗 R での電圧降下 RI_{IN} が発生し、これにより、 M_1 のゲート-ソース間電圧 V_{GS1} より M_2 のゲート-ソース間電圧 V_{GS2} が減少する。

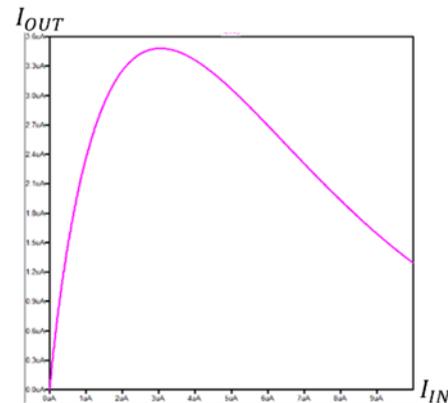
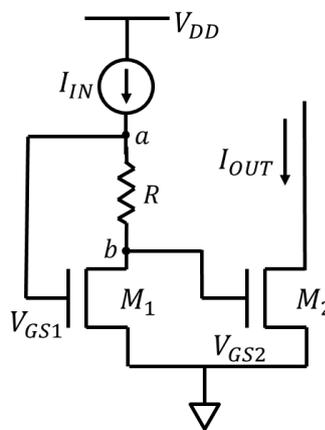


図1 永田穰電流ミラー回路

図2 図1の入出力特性

Fig.1. Nagata current mirror

Fig. 2 I_{in} - I_{out} characteristics of Nagata current mirror.

点 a → V_{GS1} → V_{GS2} → 点 b → 抵抗 R → 点 a の経路で考えると、キルヒホッフの電圧則より、次のようになる。

$$V_{GS1} - RI_{IN} - V_{GS2} = 0 \quad (1)$$

図1の M_1 , M_2 のドレイン電流 I_{IN} , I_{OUT} はMOSFETの飽和領域での電流式より以下の(2)(3)のように表せる。

$$I_{IN} = K_1(V_{GS1} - V_{TH})^2(1 + \lambda V_{DS1}) \quad (2)$$

$$I_{OUT} = K_2(V_{GS2} - V_{TH})^2(1 + \lambda V_{DS2}) \quad (3)$$

このときの K_1 , K_2 を以下のように表す。

$$K_1 = \frac{1}{2} \mu C_{OX} \left(\frac{W}{L} \right)_1 \quad (4)$$

$$K_2 = \frac{1}{2} \mu C_{OX} \left(\frac{W}{L} \right)_2 \quad (5)$$

μ : キャリアの移動度 C_{OX} : ゲート酸化膜容量

W : MOSFETのゲート幅 L : MOSFETのゲート長

(2), (3)式より V_{GS1} , V_{GS2} をそれぞれ表すと次式が得られる。

$$V_{GS1} = \sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} + V_{TH} \quad (6)$$

$$V_{GS2} = \sqrt{\frac{I_{OUT}}{K_2(1 + \lambda V_{DS2})}} + V_{TH} \quad (7)$$

(1) (6) 式を (3) 式に代入し, I_{OUT} について解くと次のようになる.

$$\begin{aligned} I_{OUT} &= K_2(V_{GS1} - RI_{IN} - V_{TH})^2(1 + \lambda V_{DS2}) \\ &= K_2 \left(\sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} - RI_{IN} \right)^2 (1 + \lambda V_{DS2}) \\ &= K_2 I_{IN} R^2 \left[\sqrt{I_{IN}} - \frac{1}{R\sqrt{K_1(1 + \lambda V_{DS1})}} \right]^2 (1 + \lambda V_{DS2}) \quad (8) \end{aligned}$$

次に永田積電流ミラー回路の入出力特性の極値を求める.
(8) 式の一階微分は

$$I'_{OUT} = K_2 R^2 (1 + \lambda V_{DS2}) \left(\sqrt{I_{IN}} - \frac{1}{R\sqrt{K_1(1 + \lambda V_{DS1})}} \right) \left(2\sqrt{I_{IN}} - \frac{1}{R\sqrt{K_1(1 + \lambda V_{DS1})}} \right) \quad (9)$$

であり, $I'_{OUT} = 0$ となるのは

$$I_{IN} = \frac{1}{R^2 K_1 (1 + \lambda V_{DS1})}, \quad \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})} \quad (10)$$

である.

しかし, $I_{IN} = \frac{1}{R^2 K_1 (1 + \lambda V_{DS1})}$ を (8) 式に代入すると, $I_{OUT} = 0$ となり, この解は不適切な解である.

したがって, $I_{IN} = \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})}$ でピークをもつ.

$I_{IN} = \frac{1}{4R^2 K_1 (1 + \lambda V_{DS1})}$ を (8) 式に代入し, ピークの出力電流の大きさを求めると, 次のようになる.

$$I_{OUT} = \frac{(W/L)_2}{4(W/L)_1} \frac{1}{4R^2 K_1} \frac{(1 + \lambda V_{DS2})}{(1 + \lambda V_{DS1})} \quad (11)$$

永田電流ミラー回路の特性は図 2 のようになる.

この特性からわかるように, 永田積電流ミラー回路は出力電流がピークを持つ構成となっており, 電源電圧の変動に対する出力電流の変動が一定となる範囲が狭い.

3. MOS 永田電流ミラー回路を用いた基準電流源

〈3.1〉提案回路と動作原理

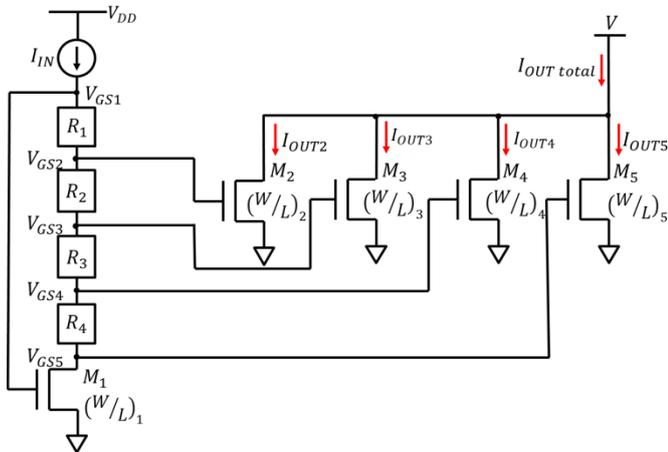


図 3 MOS 永田電流ミラー回路を用いた基準電流源

Fig.3 Proposed reference current source using

improved Nagata current mirror.

図 3 に MOS 永田電流ミラー回路を改良した基準電流源を示す. この回路は複数の MOS 永田電流ミラー回路を用いて異なるピークを持ちその電流の和をとる構成で, 電源電圧 (入力電流 I_{IN}) が変動しても一定電流 I_{OUT} を出力できる.

ここで, 図 3 の回路の動作原理を示す. 2 で説明した永田電流ミラー回路と同様に, キルヒホッフの電圧則より, 次のようになる.

$$V_{GSn} = V_{GS1} - R_{n-1} \quad (12)$$

($n=2,3,4,5$)

$$(R_{n-1} = R_1 + R_2 + \dots + R_{n-1})$$

図 3 の M_1 とその他の MOS に流れる電流, I_{IN}, I_{OUTn} は MOS の飽和領域での電流式より, 以下の (13), (14) 式のように表せる.

$$I_{IN} = K_1(V_{GS1} - V_{TH})^2(1 + \lambda V_{DS1}) \quad (13)$$

$$I_{OUTn} = K_n(V_{GSn} - V_{TH})^2(1 + \lambda V_{DSn}) \quad (14)$$

(13), (14) 式より, V_{GS1}, V_{GSn} は次のようになる.

$$V_{GS1} = \sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} + V_{TH} \quad (15)$$

$$V_{GSn} = \sqrt{\frac{I_{OUTn}}{K_n(1 + \lambda V_{DSn})}} + V_{TH} \quad (16)$$

(12), (13) 式を (14) 式に代入し, それぞれの MOS の出力電流 I_{OUTn} について解く.

$$\begin{aligned} I_{OUTn} &= K_n(V_{GS1} - R_{n-1}I_{IN} - V_{TH})^2(1 + \lambda V_{DSn}) \\ &= K_n \left(\sqrt{\frac{I_{IN}}{K_1(1 + \lambda V_{DS1})}} - R_{n-1}I_{IN} \right)^2 (1 + \lambda V_{DSn}) \\ &= K_n I_{IN} R_{n-1}^2 \left[\sqrt{I_{IN}} - \frac{1}{R_{n-1}\sqrt{K_1(1 + \lambda V_{DS1})}} \right]^2 (1 + \lambda V_{DSn}) \quad (17) \end{aligned}$$

次に図 3 の回路の入出力特性の極値を求める.

(17) 式の一階微分は次のようになる.

$$I'_{OUTn} = K_n R_{n-1}^2 (1 + \lambda V_{DSn}) \left(\sqrt{I_{IN}} - \frac{1}{R_{n-1}\sqrt{K_1(1 + \lambda V_{DS1})}} \right) \left(2\sqrt{I_{IN}} - \frac{1}{R_{n-1}\sqrt{K_1(1 + \lambda V_{DS1})}} \right) \quad (18)$$

$I'_{OUTn} = 0$ となるのは 次のときである.

$$I_{IN} = \frac{1}{R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}, \quad \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})} \quad (19)$$

しかし, $I_{IN} = \frac{1}{R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$ を (17) 式に代入すると, $I_{OUTn} = 0$ となり, この解は不適切な解である.

したがって, $I_{IN} = \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$ でピークをもつ.

$I_{IN} = \frac{1}{4R_{n-1}^2 K_1 (1 + \lambda V_{DS1})}$ を (17) 式に代入し, ピークの出力電流の大きさを求めると, 次式が得られる.

$$I_{OUTn} = \frac{(W/L)_n}{4(W/L)_1} \frac{1}{4R_{n-1}^2 K_1} \frac{(1 + \lambda V_{DSn})}{(1 + \lambda V_{DS1})} \quad (20)$$

以上のことから, 抵抗の大きさや MOS の幅, 長さを変え

ることによりピークの位置や、そのときの出力電流の大きさを変えることができる。

MOS 永田電流ミラー回路を用いた基準電流源の入出力特性は図4のようになる。これからわかるように、複数のピークを足し合わせることで、総出力電流 $I_{OUT\ total}$ がほぼ一定となる。

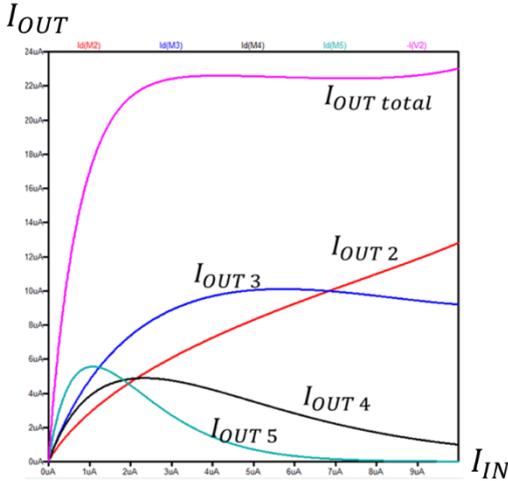


図4 提案するMOS永田電流ミラー改良回路を用いた基準電流源の入出力特性

Fig.4 I_{IN} - I_{OUT} characteristics of the proposed MOS current mirror.

〈3・2〉提案回路の設計上の考察1

図3の回路設計では、接続回路電圧が変動すると、総出力電流も変動してしまう。この影響（回路電圧の変動による出力電流の変動）を抑えるために、図5に示すように、M6を付け加えカスコード接続し、電流源を抵抗に置き換えてシミュレーションを行った。

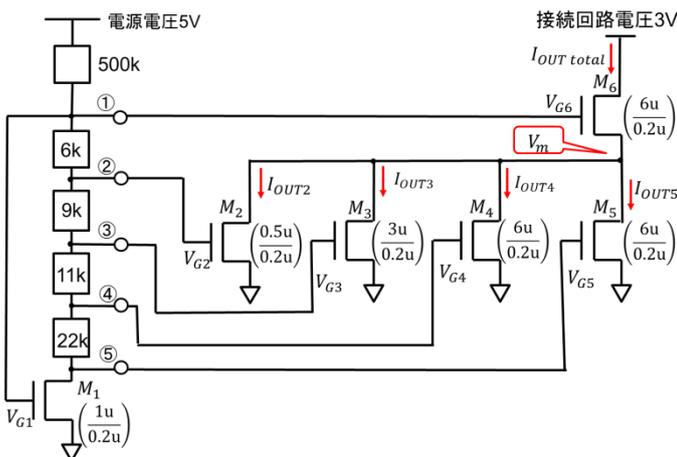


図5 カスコードM6を付加した提案回路

Fig.5 Simulation circuit of proposed current mirror with a cascode NMOS of M6.

図6では総出力電流が $4.55\mu A$ 、図7では $4.42\mu A$ と変動率は2パーセント以内であり、出力電流はほぼ一定である。

また、接続回路電圧が変動しても出力電流の変動は小さい。したがって、提案回路は電源電圧の変動によらず、一定の電流を出力する回路であることが示された。

今回のシミュレーション回路では、4つのピークを用いて出力電流を一定としたが、ピークの数には4つに限定されない。ピークの数や抵抗値、L,Wは設計の自由度になる。

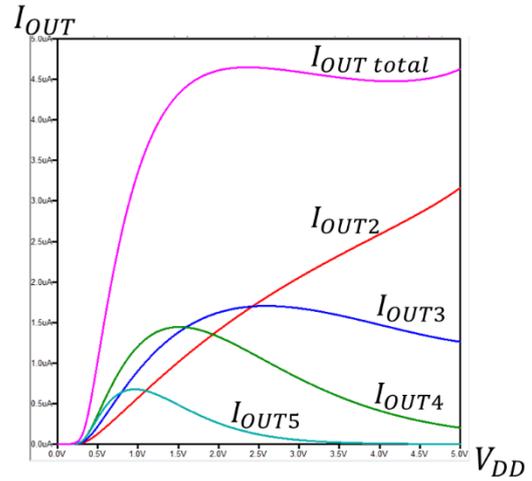


図6 図5のシミュレーション結果
(縦軸：1メモリ0.5uA 横軸：1メモリ0.5V)

Fig.6 Simulation results of the proposed circuit in Fig.5.

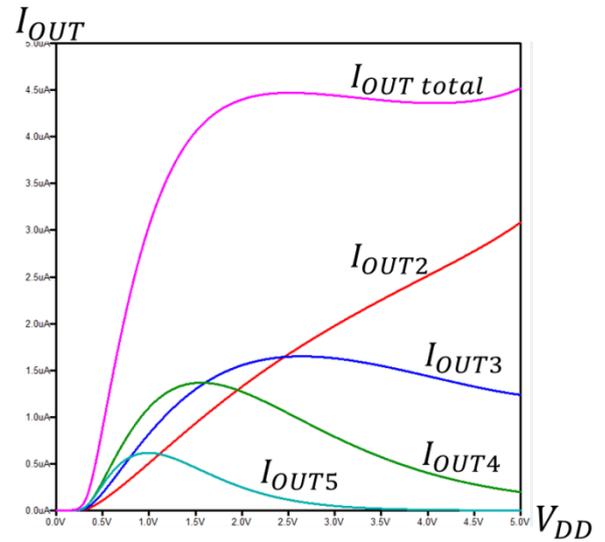


図7 図5の接続回路電圧を3Vから2Vに変更した場合のシミュレーション結果
(縦軸：1メモリ0.5uA 横軸：1メモリ0.5V)

Fig.7 Simulation results of the proposed circuit in Fig.5, in case that the circuit voltage is 2V.

〈3・4〉提案回路の設計上の考察2

接続側の電圧が広範囲で使用できることが望ましい。そこで、High Swing cascodeの考え方を基に、接続側の電圧がより広範囲で使用できる回路接続方法を考察した。

図5のカスコード接続したM6のゲート電圧 V_{G6} の接続箇所によって接続側の電圧 V_{OUT} の許容範囲は広がる。しか

し,MOS は線形領域で動作することが望ましい.そこで,MOS が飽和領域で動作する条件に付いて考えてみる. V_m は M2~M5 のゲート・ソース間電圧の最大値から閾値 V_{TH} を引いた値より大きくなければならない.

$$V_m > \max(V_1, V_2, V_3, V_4) - V_{TH} \quad (21)$$

また, 接続側の電圧 V_{OUT} は M6 のゲート・ソース間電圧 V_{G6} の最大値から閾値 V_{TH} を引いた値より大きい.

$$V_{OUT} > \max(V_{G6}) - V_{TH} \quad (22)$$

表 1 M2~M5 の最大ゲート・ソース間電圧

Table1 maximum gate-to-source voltage of M2~M5

$\max(V_{G2})$ [mV]	$\max(V_{G3})$ [mV]	$\max(V_{G4})$ [mV]	$\max(V_{G5})$ [mV]
518.4	455.3	427.2	399.2

表 2 M2~M5 の動作領域

Table2 Operating area of M2 ~ M5

$V_{G2} - V_{TH}$ [mV]	$V_{G3} - V_{TH}$ [mV]	$V_{G4} - V_{TH}$ [mV]	$V_{G5} - V_{TH}$ [mV]
148.4	85.3	57.2	29.2

表 3 $\max(V_G)$ のときの V_m の値

Table3 Value of V_m when the $\max(V_G)$

V_{G6} の 接続	$\max(V_{G2})$ [mV]	$\max(V_{G3})$ [mV]	$\max(V_{G4})$ [mV]	$\max(V_{G5})$ [mV]
①	159.9	100.3	68.8	51.4
②	111.3	80.8	60.0	47.7
③	47.3	53.4	47.3	41.6
④	7.98	27.8	33.9	35.0
⑤	0.05	5.12	16.1	24.0

表 2 と表 3 より,M2~M5 が飽和領域となる回路接続は,図 5 の①または①②間に接続した場合である.

表 4 各接続時の $\max(V_{G6})$ の関係

Table4 Relationship of $\max(V_{G6})$ when connecting①~⑤

V_{G6} の接続	$\max(V_{G6})$ [mV]	$\max(V_{G6}) - V_{TH}$ [mV]
①	571.6	201.6
②	518.4	148.4
③	455.3	85.3
④	427.2	57.2
⑤	399.2	29.2

表 1~4 より,(21)(22)式が成り立つのは, V_{G6} を図 5 の①または①②間に接続した場合だと考える.したがって,M6 のゲート電圧 V_{G6} を①または①②間に接続した場合, 接続側の電圧 V_{OUT} の許容範囲は広がる.

4. まとめ

この論文では, MOS 回路で, 複数の永田穰電流ミラー回路を用いて, いくつかの異なるピークを持つ構成をとることで, 電源電圧が大きく変動しても出力電流は一定となる基準電流源の構成を提案した. 提案回路は, 簡単な構成で, 小面積で実現可能である. 回路の理論解析を行い, SPICE シミュレーションで効果を確認した.

また,提案回路は MOS をバイポーラトランジスタに置き換えた場合も,出力電流が一定となることを確認した.

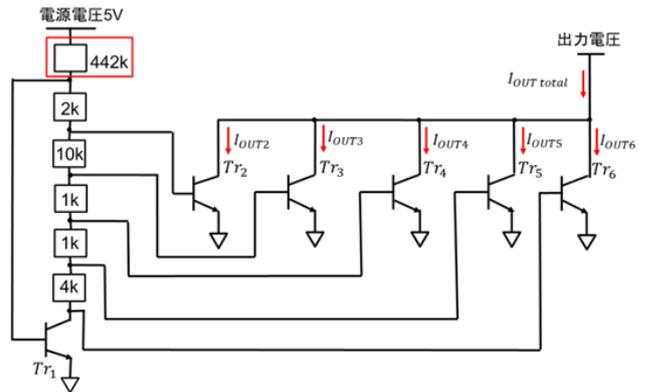


図 8 シミュレーション回路図

Fig.8 Simulation circuit of the proposed current mirror.

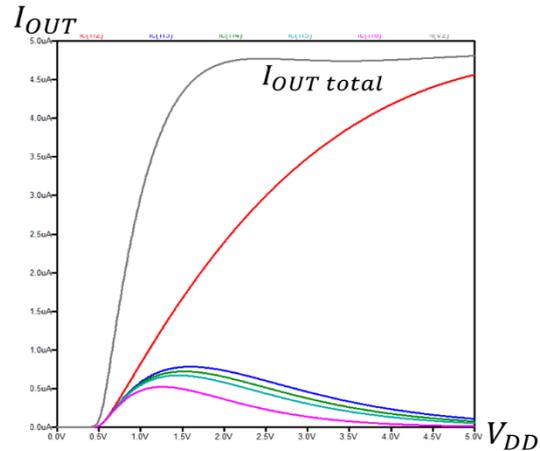


図 9 図 8 のシミュレーション結果

Fig.9 Simulation results of the proposed circuit in Fig8.

謝辞: 北見工業大学 谷本洋教授に同研究室での永田電流ミラー回路の卒業論文を送っていただき謝意を表します.

文 献

- (1) 特許公報 発明者 永田穰 出願日 昭和 41 年 (1966) 12 月 12 日
- (2) 志喜屋 孝倫 「MOS 永田電流源の改良」 北見工業大学 工学部 電気電子工学科 2003 年卒業論文
- (3) 真砂 秀基 「電源電圧に対する出力電流の変動を抑えた永田カレントミラーとその OPamp への応用」 北見工業大学 電気電子工学科 2001 年卒業論文
- (4) Zachary Zehner Nosker, "System and method for providing an input voltage invariant current source", US7436242B1, US Patent (Oct. 14, 2008).