

第 63 回「システム LSI 合同ゼミ」開催のお知らせ

発表時間制限のない自由な研究討論の場として、標記合同ゼミを下記のように企画いたしました。この合同ゼミは、不定期に開催される非公式の公開研究発表会で、1 研究室や 1 研究部署で行われている研究発表を複数の研究機関合同で行い、幅広く忌憚のない意見交換を行おうとするものです。ご興味のおありの方は是非お誘い合わせの上ご参加ください。なお、本合同ゼミは年 3 回程度の割で、今後も引続き開催していく予定です。皆様からもご発表頂けるようでしたら、これほど嬉しいことはありません。ご遠慮無くご相談いただきたく、お待ち申し上げます。

金子峰雄(北陸先端科学技術大学院大学) 北澤仁志, 藤吉邦洋(東京農工大学),

高島康裕(北九州市立大学), 小平行秀, 富岡洋一(会津大学),

山田昭彦(コンピュータシステム&メディア研究所),

梶谷洋司(設計アルゴリズム研究所), 貴家仁志(首都大学),

高橋篤司, 岡田健一, 原祐子(東京工業大学), 戸川望, 史又華(早稲田大学),

築山修治(中央大学) 白石洋一、小林春夫(群馬大学),

記

日時: 2016 年 6 月 25 日(土) 午後 1 時から午後 7 時頃まで(予定)

場所: 中央大学理工学部, 後楽園キャンパス 3 号館 10 階 31008 会議室

http://www.chuo-u.ac.jp/chuo-u/access/access_korakuen_j.html

ポスター懇談会: 午後 5 時半頃より同会場にて。

ポスター懇談会では、発表のあった研究に関してポスターボードを用いた研究討論を予定しております。軽食・アルコール飲料を準備いたします。ポスター懇談会のみ参加も歓迎します。

協賛: IEEE CEDA All Japan Joint Chapter

参加費: 1,000 円 (予定, 当日払い)

申し込み: 合同ゼミ(ポスター懇談会のみも可)に参加ご希望の方は, 準備の都合上, 2016 年6月 21 日(火)までに, 以下の連絡先までお申し込みください.

申し込み, ご質問等宛先: 中央大学 築山修治 E-mail: tsuki@elect.chuo-u.ac.jp

【発表】

=====

(1) 制御理論のオペアンプ安定性設計・解析への応用

群馬大学大学院理工学府 電子情報・数理教育プログラム 小林研究室

博士後期課程1年 **王建龍**

概要: オペアンプ安定性の設計・解析には、多くの場合、その開ループ伝達関数のボーデ線図、ナイキスト線図が使われる。しかし、その安定化のためのシステムテックな回路パラメータ設計法はかならずしも明確でない。ここでは、オペアンプが小信号等価回路モデルで記述できる場合に、制御工学での Routh-Hurwitz 法等の安定性理論を併用することで、安定化のためにどの回路パラメータを増減したらよいか等の見通しを良くする手法を検討している内容を報告する。

=====

(2) グレイコード入力デジタル・アナログ変換器アーキテクチャの検討

群馬大学大学院理工学府 電子情報・数理教育プログラム 小林研究室

博士前期課程1年 **Gopal Adhikari**

概要: Gray-code はデジタル数値の符号化法のひとつで、前後に隣接する符号間のハミング距離が必ず 1 であるという特性を持つ。Gray-code はある値から隣接した値に変化する際に、常に 1 ビットしか変化しない。この性質を利用して、グリッチが小さいクリーンなアナログ出力を生成できる Gray code 入力デジタルアナログ変換器アーキテクチャを検討したので報告する。

(3) Random Forest を用いたハードウェアトロイを示すネットの指標評価と機械学習による識別

早稲田大学大学院 基幹理工学研究科 情報理工・情報通信専攻 戸川研究室

博士前期課程1年 長谷川健人

概要: 近年, ハードウェアの需要増加に伴い, ハードウェアの設計・製造の一部を第三者に外部委託することがある. そのため, 悪意のある第三者によりハードウェアに悪意のある機能(ハードウェアトロイ)を挿入される危険性が増加している. このような現状から, ハードウェアを出荷する前にハードウェアトロイを検出することが求められている. ハードウェアトロイを構成する回路には, 通常の機能の回路とは異なる特徴が存在する. 本発表では, ハードウェアトロイかどうかを示す有効な指標を提案し, 評価する. ネットリスト中のそれぞれのネットに対していくつかの特徴量を抽出し, Random Forestを用いて機械学習する. Random Forestの学習により得られる重要度をもとに, ハードウェアトロイかどうかを示すのに有効な指標を提案し, その指標を用いて機械学習にもとづきネットがハードウェアトロイかどうかを識別する.

=====

(4) アプリケーション特化型 Approximate Adder

東京工業大学 大学院理工学研究科 通信情報工学専攻 原研究室

博士前期課程2年 齋藤晴樹

概要: 近年, メディア処理だけでなく, データマイニングや機械学習等のアプリケーションも組み込みシステムにおいても重要なアプリケーションとして使用されている. これらのアプリケーションは, 多少の誤差を許容できるという特徴がある. Approximate Computing はその特徴を活用し, 計算の複雑さを緩和する(計算誤差を許容する)ことでアプリケーションの処理を効率良く高速化する新たな計算パラダイムとして注目されている. しかし, Approximate Computing に沿った集積回路設計の既存手法は汎用的であり, アプリケーションによっては依然非効率である. 本研究では, 集積回路の汎用的な演算器である加算器の高性能化を検討する. 加算器ではキャリー伝搬の遅延がボトルネックであるため, 既存の Approximate Adder はキャリー伝搬の単純化を対象としていた. 本研究では, アプリケーションによってキャリー伝搬が発生しやすいビットに偏りがある点に注目し, アプリケーションに特化した加算器の設計および最適化を提案する.

=====

(5) Approximate Computing に基づいたデータ再利用型組込みプロセッサ

東京工業大学 大学院理工学研究科 通信情報工学専攻 原研究室

博士前期課程1年 大澤永始

概要: 近年、計算結果の誤差を許容し処理性能を向上させる新しい計算パラダイム、approximate computing が注目されている。本研究ではこのパラダイムに基づき、アプリケーションの出力誤差を許容することで実行命令数を削減する組込みプロセッサを提案する。提案プロセッサでは、アプリケーション内のループ構造に着目し、ループ中の既計算結果を複数保存・再利用することで、ループ中の命令を一部スキップする。既計算結果は極小のメモリに格納され、LRU アルゴリズムによって管理する。実験では MIPS アーキテクチャを拡張し、Verilog-HDL を用いて FPGA 向けに論理合成した。評価の結果、回路面積オーバーヘッドと最終出力精度を抑えつつ、処理性能を最大 1.43 倍まで改善することができた。

=====

(6) SADP のための 2 彩色可能な配線法の提案

東京工業大学 工学院 情報通信系 情報通信コース 高橋研究室

博士前期課程1年 木村優介

概要: SADP とは側壁プロセスをパターン作成に利用する技術であり、これによって微細なパターンの作成が可能となる。SADP を用いてパターンを実現するには、配線が 2 彩色可能でなければならない。本研究では、配線を逐次改善することで、2 彩色可能な配線が得られる配線法を提案する。盤面にコストを設定し、再小コスト路で配線を行う。得られた配線が 2 彩色不可能であっても新たにコストを設定し、再配線することで、2 彩色可能な配線を得ることができる。

=====

注意事項:

- (1) 質問は発表の途中でも構いません。発表者を育てるという趣旨もありますので活発なご発言を期待します。
- (2) 発表時間に制限がありません。従って、予定されていた発表が次回送りになる可能性があります。
- (3) 発表には研究途中の未発表のものも含まれます。このようなことはないと思いますが、アイディアの盗用は決してなさないようにお願いします。
