

第 65 回「システム LSI 合同ゼミ」開催のお知らせ

発表時間制限のない自由な研究討論の場として、標記合同ゼミを下記のように企画いたしました。この合同ゼミは、不定期に開催される非公式の公開研究発表会で、1 研究室や 1 研究部署で行われている研究発表を複数の研究機関合同で行い、幅広く忌憚のない意見交換を行おうとするものです。ご興味のおありの方は是非お誘い合わせの上ご参加ください。

なお、本合同ゼミは年 3 回程度の割で、今後も引続き開催していく予定です。皆様からもご発表頂けるようでしたら、これほど嬉しいことはございません。ご遠慮無くご相談いただきたく、お待ち申し上げます。

金子峰雄（北陸先端科学技術大学院大学）、
北澤仁志，藤吉邦洋（東京農工大学）、
高島康裕（北九州市立大学）、
小平行秀，富岡洋一（会津大学）、
山田昭彦（コンピュータシステム&メディア研究所）、
梶谷洋司（設計アルゴリズム研究所）、
貴家仁志（首都大学）、
築山修治（中央大学）、
高橋篤司，岡田健一，原祐子（東京工業大学）、
戸川望，史又華（早稲田大学）
白石洋一，小林春夫（群馬大学）、

記

日時: 2017 年 1 月 21 日(土) 午後 1 時から午後 7 時頃まで(予定)

場所: 早稲田大学西早稲田キャンパス

発表: 55 号館 S 棟 2 階第 3 会議室 (午後 1 時より)

ポスター: 55 号館 S 棟 2 階第 4 会議室 (午後 5 時 30 分(予定)より)

※ 以下の URL をご参照下さい。

<https://www.waseda.jp/fsci/access/>

ポスター懇談会では、発表のあった研究に関してポスターボードを用いた研究討論を予定しております。軽食・アルコール飲料を準備いたします。ポスター懇談会のみ参加も歓迎します。

協賛: IEEE CEDA All Japan Joint Chapter

申し込み・ご質問等宛先: 早稲田大学・戸川望

Email ntogawa@waseda.jp

【発表】

(1) DA 変換器の線形性向上に向けた魔方陣アルゴリズムの検討

群馬大学大学院理工学府理工学専攻電子情報数理教育プログラム

情報通信システム分野第二 小林研究室

修士 2 年 東野将史

近年、電子機器は高速化及び小型化が求められており、デジタル回路はそれらに適している。デジタル化の進展に伴い、多くの電子機器にはデジタル・アナログ変換器 (Digital-to-Analog Converter : DAC, DA 変換器) が搭載されている。身の回りの信号、自然界の信号 (音声, 画像, 光など) は、アナログ信号であり、それらをデジタル信号処理するにあたり、AD 変換器及び DA 変換器が必要であり、ますます高性能なものが求められている。しかし、半導体素子を構成しているシリコンウェハ上では、MOSFET の特性、抵抗値 R 、容量値 C に素子固有にランダム及びシステムティックなミスマッチが生じる。DA 変換器の入出力関係は、理想的には線形関係にあるはずが、これらのミスマッチにより線形性が劣化してしまう問題がある。そこで、古典数学の一種である魔方陣を用いた電流源並び替えアルゴリズムを検討し、ユナリ型 DA 変換器の線形性向上をシミュレーション上で示した。

(2) 任意波形発生器を用いた低歪み単一正弦波および 2 トーン信号生成技術

群馬大学大学院理工学府電子情報数理教育プログラム 小林研究室

博士前期課程 (修士課程) 1 年 柳田 朋則

本発表はアナログ/ミックストシグナル半導体集積回路のテスト容易化、低コスト化に関する研究内容である。アンプや AD 変換器等のアナログ/ミックストシグナル集積回路テストには様々な項目があるが、中でも線形性テストではテスト信号として高調波成分の小さい低歪み正弦波が必要となる。本研究では任意波形発生器 (Arbitrary Waveform Generator : AWG) を用いて低歪み正弦波を生成する手法を提案・発展させた。提案「位相差スイッチング」アルゴリズムを用いて任意の高調波成分を消去する。AWG の非線形同定や較正を行う必要がなく、AWG の波形生成プログラム変更とシンプルなアナログフィルタだけで構成でき、産業導入がしやすい。今回は先行研究の低周波信号生成に加え、高周波信号や 2 トーン信号も対象にして、低歪み信号生成アルゴリズムを開発したので報告する。

(3) 小型 LCD 用 nMOS ダイナミックシフトレジスタの設計手法

中央大学大学院理工学研究科電気電子情報通信工学専攻 築山研究室

博士前期課程 2 年 康 榮太

近年、小型液晶ディスプレイの駆動回路は、SoG (System on Glass) 技術により、液晶と同じガラス基板上に形成された TFT によって構成されるようになっているが、これを nMOS のみで構成すると、製造コストの削減が計れる。ここでは、新しい nMOS 単チャネル 2 相ダイナミックシフトレジスタ回路と、そこで用いられる nMOS のゲート幅を最適化する手法を提案する。シフトレジスタ回路はアクティブマトリックス型のディスプレイ駆動回路に不可欠な回路であり、既に幾つかの回路が提案されているが、これらとの性能比較も行う。

(4) 単層プリント基板における目標配線長を達成するための配線修正手法

東京工業大学大学院理工学研究科通信情報工学専攻 高橋研究室

修士 2 年 杉原 舜

プリント基板における各ネットの配線は遅延やノイズなどの要求を満たすため、それぞれ目標とする配線長を達成する必要がある。近年、各ネットの目標配線長を達成するため様々な配線手法が提案され、良い配線結果が得られているが誤差を持つ配線が残っている。周りに未配線領域があれば誤差配線は修正可能だが、多くの場合誤差配線の周りに利用可能な未配線領域はない。誤差配線を修正するには他の配線を修正し、誤差配線の周りに利用可能な未配線領域を生成する必要がある。本研究では、誤差配線以外の配線長を変えず配線経路を変更して、未配線領域を誤差配線の周りに確保した後に、誤差配線の配線経路を変更し目標配線長を達成する配線修正手法を提案した。

(5) LELE ダブルパターンニングにおけるパターン局所修正手法

東京工業大学大学院理工学研究科通信情報工学専攻 高橋研究室

修士 2 年 尾頭篤

現在の半導体設計では、高品質で短時間の設計が求められている。近年主要なリソグラフィ技術の一つであるダブルパターンニングでは、デザインルールに従うパターンにおいても歩留まり向上の妨げとなるホットスポットが存在することがある。一般にホットスポット解消のために、パターンの修正とシミュレーションを繰り返し、ホットスポットのないパ

ターンを得て設計を収束させる。しかし、さらに短時間でのホットスポット解消が求められている。そこで本研究では、ホットスポット解消が期待される、必要なシミュレーション時間が短い修正パターンを得る手法を提案した。手法により求めたパターン修正を用いることで設計を短時間で収束させ、効率的な半導体設計を達成する。