

電力変換効率曲線を用いた降圧形 DC/DC 電源回路の 回路素子値推定に関する検討

Estimation of Circuit Component Values in Buck Converter Using Efficiency Curve

櫻井 翔太郎 築地 伸和 小堀 康功 小林 春夫

Shotaro Sakurai, Nobukazu Tsukiji, Yasunori Kobori, Haruo Kobayashi

キーワード：スイッチングコンバータ，DC/DC コンバータ，電源効率

(Keywords: Switching Converter, DC/DC Converter, Power Efficiency)

1. はじめに

DC/DC 電源回路(コンバータ)は、直流電圧を降圧または昇圧変換する回路である。近年、高周波でスイッチングすることで、電源回路の実装面積を小さくしたものが主流となっており、電子機器等で広く使用されている。スイッチング形のコンバータは、出力電圧やインダクタ電流を帰還するフィードバック制御を用いている。したがって、電源回路の安定性を保つためには、最適な位相補償回路設計が重要であり、コンバータの位相余裕が充分でない場合は出力が発振してしまう恐れがある。一般的にコンバータの位相補償は、誤差増幅器段(エラーアンプ)で行う。最適な位相補償回路設計にはパワーステージに用いる回路素子値が必要である。しかし、MOSFET の直流抵抗値、インダクタや出力コンデンサの等価直列抵抗などは値が非常に小さく、電源回路に実装された状態ではこれらの値を正確に測定するのは難しい。

本研究では、降圧型 DC/DC コンバータから測定された効率カーブを用いて各損失の理論式から対象に用いられている回路素子を逆算し、素子値を推定できることを検討したので報告する。

2. スwitchング電源の損失と電力変換効率

電源回路の効率 η は出力電力=入力電力(P_{out}/P_{in})で表せる。そして、入力電力は出力電力と損失が足し合わされた値($P_{in} = P_{out} + P_{loss}$)である。したがって DC/DC コンバータの効率は、次式で表すことができる。

$$\eta = \frac{V_{out} \cdot I_o}{V_{out} \cdot I_o + P_{loss}} \quad (1)$$

損失には効率に対して負荷電流 I_o に依存するものと、依存しないものがある。これらは、一次損失、二次損失、固定損失の3つに分類することができる。本研究で考慮した各損失をそれぞれ、 P_1, P_2, P_c と表すと、

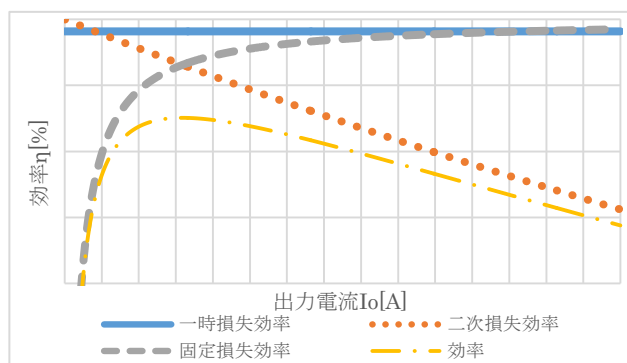


図 1. 各損失が効率に与える影響

Fig. 1. Effect of each loss to DC/DC converter efficiency

- 一次損失 P_1
スイッチング損失 P_{sw}
- 二次損失 P_2
インダクタ損失 P_L , キャパシタ損失 P_C , MOSFET 導通損失 P_{cond}
- 固定損失 P_{const}
自己消費電流による損失 P_{const}

が存在し、これら全てを足し合わされたものが DC/DC コンバータの全体損失 P_{loss} となる。

これらの損失を(1)式に代入し、計算したものが図 1 である。各損失が効率に対しどのような特性を持つかがわかり、一次損失は無次元で固定効率、二次損失は負に比例した効率、固定損失は反比例の効率曲線を描いていることがわかる。全体の効率曲線は、一次損失により最大効率、二次損失と固定損失によって最大効率の変曲点、二次損失によって変曲点後の効率の低下分の傾きに影響することがわかる。

図 2 に同期整流方式降圧形 DC/DC コンバータのパワーステージの回路図と回路素子で発生する損失箇所、電流経路を示す。

<2-1>一次損失 P_1

・ スイッチング損失 P_{sw}

スイッチング損失は、MOSFET、ダイオードがオン/オフの状態遷移が（ゼロではなく）有限時間のためが発生する。例えば ΔT_{on} の時間をかけてスイッチング素子にかかっている電圧が V_i から 0V まで低下し、スイッチング素子に流れる電流が 0A から I_o までに上昇する時、また ΔT_{off} の時間をかけて逆の動作をする時を考えると、それぞれの時間にかかる電圧と電流の積がスイッチング損失となる。図 3 に概念図を示す。

以上の範囲を積分すると、次式となる。

$$P_{sw} = \frac{1}{6} f_{sw} V_o I_o (T_{on} + T_{off}) \quad (2)$$

<2-2>二次損失 P_2

二次損失はインダクタ、キャパシタに寄生する等価直列抵抗 ESR (Equivalent Series Resistance) による導通損失と、MOSFET のオン抵抗による導通損失である。これらの導通損失は電流の二乗に比例する。インダクタの ESR を r_L 、キャパシタの ESR を r_C とすると各損失は以下の通りとなる。

・ インダクタの ESR による導通損失 P_L

$$P_L = I_o^2 * r_L \quad (3)$$

・ キャパシタの ESR による導通損失 P_C

$$P_C = I_o^2 * r_C \quad (4)$$

・ MOSFET のオン抵抗による導通損失

本損失はハイサイドとローサイドの MOSFET ドレインソース間抵抗(オン/オフ 抵抗)によって消費される電力である。図 4(a)・(b)に概念図を示す。MOSFET に導通する電流はスイッチングされ、MOSFET のオン抵抗に導通する電流は電源回路全体の ON 時間、OFF 時間に流れるインダクタのリップル電流(図 2: I_{ON} , I_{OFF})からなる。リップルの大きさを ΔI とし、平均電流を I_o とした時、ハイサイド側のオン抵抗 R_{ds1} による損失は次のように表せる。

$$P_{cond1} = \frac{V_o}{V_{in}} * \left(I_o^2 + \frac{\Delta I^2}{12} \right) * R_{ds1} \quad (5)$$

ローサイド側のオン抵抗 R_{ds2} による損失は次のようになる。

$$P_{cond2} = \left(1 - \frac{V_o}{V_{in}} \right) * \left(I_o^2 + \frac{\Delta I^2}{12} \right) * R_{ds2} \quad (6)$$

両サイドの MOSFET の損失 P_{cond} は、(5)(6)式を足し合わせることで与えられる。リップル電流 ΔI は出力電流の 30% 未満となるので $\Delta I^2/12$ の項を無視すると、次式で与えられる[2]。

$$P_{cond} = I_o^2 * \left[\frac{V_o}{V_{in}} * (R_{ds1} - R_{ds2}) + R_{ds2} \right] \quad (7)$$

<2-3>固定損失 P_{const}

インダクタのコアで発生するヒステリシス損失や渦電流損失等多々発生する損失はあるが、今回は電源回路に用いられる制御回路に用いられるコンパレータやロジック IC の自

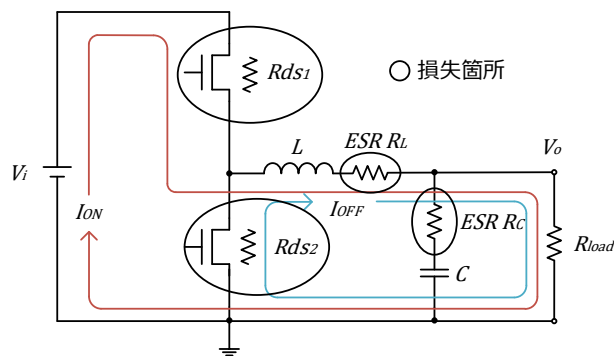


図 2.同期整流方式降圧形 DC/DC コンバータ
パワーステージ回路

Fig. 3. Power stage of synchronous buck converter.

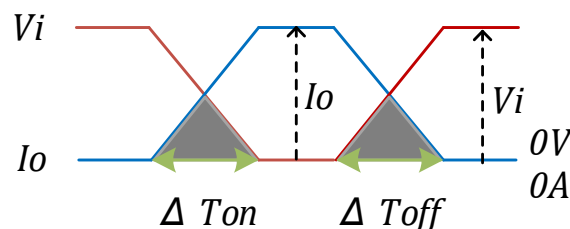


図 3. スイッチング損失

Fig. 3. Switching loss

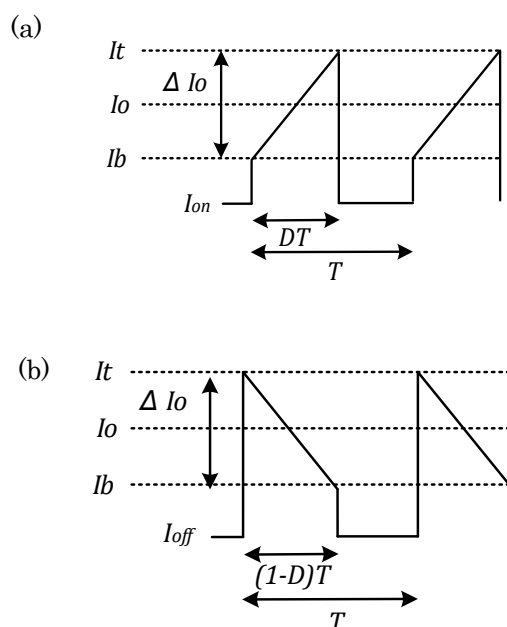


図 4. MOSFET 導通損失

(a)ハイサイド MOSFET, (b)ローサイド MOSFET

Fig. 4. MOSFET conduction losses

(a)High-side MOSFET, (b)Low-side MOSFET.

己消費電流によって発生する損失を主とし、それを固定損失のパラメータとして計算する。

以上が本論文で計算する損失のパラメータで、各損失と全損失は次式(8) (9)のようになる。

$$\begin{aligned} P_2 &= P_{MOS} + P_L + P_C = K_2 * I_o^2 \\ P_1 &= P_{sw} = K_1 * I_o \\ P_{const} & \end{aligned} \quad (8)$$

$$\begin{aligned} P_{loss} &= P_2 + P_1 + P_{const} \\ &= K_2 * I_o^2 + K_1 * I_o + P_{const} \end{aligned} \quad (9)$$

電力変換効率は(1)式より次のようになる。

$$\eta(\Delta I_o) = \frac{V_o * I_o}{V_o * I_o + K_2 * I_o^2 + K_1 * I_o + P_{const}} \quad (10)$$

3. 素子値の推定

本実験では市販の同期整流降圧形 DCDC コンバータの評価基盤で測定した効率曲線を用いた。測定時のパラメータ、設定したパラメータを表 1 に示す。

表 1. 評価基板 測定パラメータ

Table 1. Measurement parameters of the evaluation board.

入力電圧 V_i	12.0V
出力電圧 V_o	1.0V/1.8V/3.3V/5.0V/9.0V
スイッチング周波数 f_{sw}	380kHz
出力インダクタ L	10 μ H
出力キャパシタ C	20 μ F

以上より、効率曲線をフィッティングする際に調整したパラメータは次のものである。

- ・ インダクタ ESR R_L
- ・ キャパシタ ESR R_C
- ・ MOSFET のハイ/ローサイドオン抵抗 R_{ds1}, R_{ds2}
- ・ MOSFET のターンオン/オフ時間 T_{on}, T_{off}
- ・ 固定損失 P_{const}

以上のパラメータを変更することで電力変換効率曲線を変化させ、測定された電力変換効率曲線とフィッティングし、波形の外形が一致した時のパラメータを回路素子推定値とする。

4. 回路素子値 推定結果

各出力電圧での電力変換効率曲線測定値と計算値を図 5 に示す。破線が実測値、実線が計算値である。出力電圧が 9.0V, 5.0V, 3.3V 時に関してはフィッティングにより測定値が実測値とほぼ一致していることが確認できる。この波形フィッティングのデータにより、回路素子値の推定パラメータとして表 3 が求まる。なお、出力電圧が低くなるほど、実測値とずれが発生しているが、これは低出力電圧において固定損失が実測値よりも大きいことを表している。よって、出力電圧に応じて変化するような損失を考慮できていないために発生

表 2. 評価基板 推定パラメータ

Table 1. Estimated parameters of the evaluation board.

インダクタ ESR r_L	19.43m Ω
キャパシタ ESR r_C	30m Ω
ハイサイド MOSFET オン抵抗 R_{ds1}	150m Ω
ローサイド MOSFET オフ抵抗 R_{ds2}	130m Ω
MOSFET ターンオン時間 T_{on}	10nsec
MOSFET ターンオフ時間 T_{off}	40nsec
固定損失 P_{const}	150mW

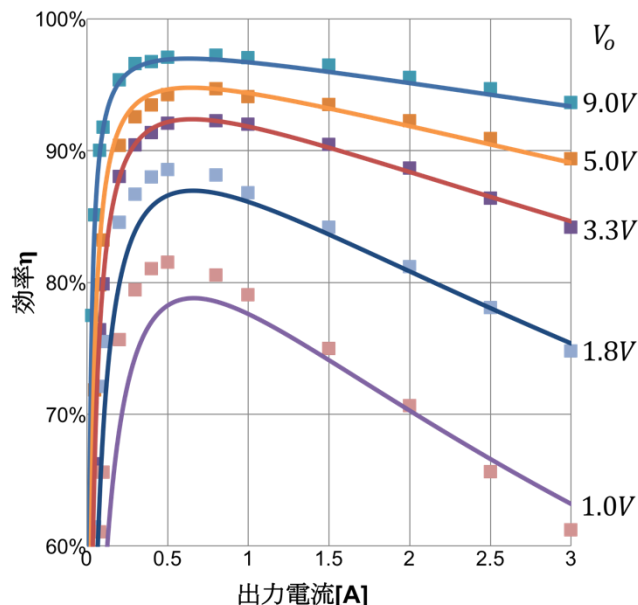


図 5. 電力変換効率曲線測定値と推定値

Fig. 5. Difference between measured and estimated values of power efficiency conversion curve.

した誤差だと考えられるが、回路素子値の推定に大きく影響する式は二次損失だけなので、評価上問題にはならない。

5. 推定結果を用いたパワーステージ伝達関数の計算

図 6 (a)に開ループでの降圧 DC/DC コンバータの回路、図 6(b)に伝達関数ブロック図を示す。図 6(b)のように、降圧形 DC/DC コンバータのパワーステージの開ループにおける伝達関数は、時比率変動 ΔD 、入力電圧変動 ΔV_i 、出力電流変動 ΔI_o に対する出力電圧 V_o の応答を表す伝達関数の足し合わせで構成される。各々の伝達関数は、次式の通りである。

$$\Delta V_o(s) = G_{av}(s)\Delta D + G_{vv}(s)\Delta V_{in} - Z_o\Delta I_o \quad (12)$$

$$G_{av}(s)|_{\Delta V_i=0} = \frac{\Delta V_o}{\Delta D} = \frac{V_i}{P(s)} \left(1 + \frac{s}{\omega_{esr}}\right) \quad (13)$$

$$G_{vv}(s)|_{\Delta D=0} = \frac{\Delta V_o}{\Delta V_i} = \frac{D}{P(s)} (1 + Cr_c s) \quad (14)$$

$$Z_o(s)|_{\Delta D=0} = -\frac{\Delta V_o}{\Delta V_i} = \frac{1}{P(s)} \{s^2 LC r_c + s(L + r_c C(r_{ds} + r_L)) + r_{ds} r_L\} \quad (15)$$

$$P(s) = \frac{V_i}{s^2 LC + sC(r_{ds} + r_L + r_c) + 1} \quad (16)$$

以上の式より、前章で推定した回路素子値を用いることで、各々求めることができる。測定パラメータのL、Cと推定値を用いて算出した出力電圧 V_o の伝達関数を図7に示す。

通常、MOSFETの直流抵抗値、インダクタや出力コンデンサの等価直列抵抗などは値が非常に小さく、電源回路に実装された状態では、これらの値を正確に測定するのは困難である。しかし、提案方法を用いれば素子値を推定し、図7のようにコンバータの伝達関数を導出することが可能であり、これらの結果から最適な位相補償設計が可能となる。

6. まとめ

本論文では、降圧形DC/DC電源回路の回路素子値の推定手法として電源回路で発生する代表的な損失と理論式を述べた後、実測した電力変換効率と損失の理論式から数値計算することで求めた電力変換効率をフィッティングすることによりパワーステージに用いられる重要な素子値の推定手法を検討した。そして、その推定値からパワーステージの開ループ伝達関数を計算で求めることができることを示した。

本論文では測定対象を降圧形DC/DCコンバータとしたが、提案手法は昇圧形や昇降圧形に対しても適応可能であり、また閉ループの伝達関数だけでなく、開ループの伝達関数についても計算で求めることができると考えられる。

今後の課題として、推定値の精度を上げるためおよび測定対象を広げるために、本論文で考慮していない損失について計算すること、並びに推定値が妥当な値であるか回路素子値を測定した電源回路でどこまで差異が発生するかを確認する必要がある。

文 献

- [1] N. Tsukiji, Y. Kobori, H. Kobayashi "Derivation of the loop gain from output impedances in DC-DC buck converter" 2016 IEEE 13th International Conference on Solid-State and Integrated Circuit Technology (ICSICT-2016), Hangzhou, China (Oct. 25-28, 2016).
- [2] 電源回路の効率の計算
<http://www.tij.co.jp/jp/lit/an/jaja220/jaja220.pdf>
- [3] スイッチモード DC-DC コンバータ電源効率のための読本
<https://www.maximintegrated.com/jp/app-notes/index.mvp/id/4266>

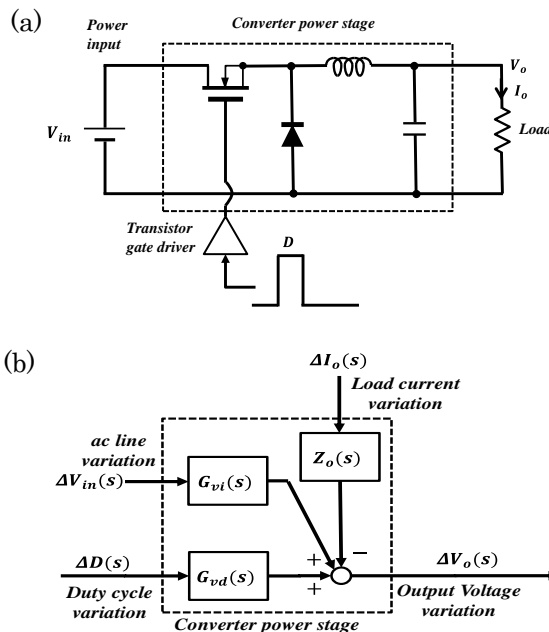


図6.降圧DC/DCコンバータの開ループシステム
(a) 開ループの回路図 (b) 開ループの伝達関数ブロック図
Fig. 6. Open-loop system in DC/DC buck converter. (a) Block diagram of open loop circuit. (b) Functional block diagram of open loop system transfer function [1].

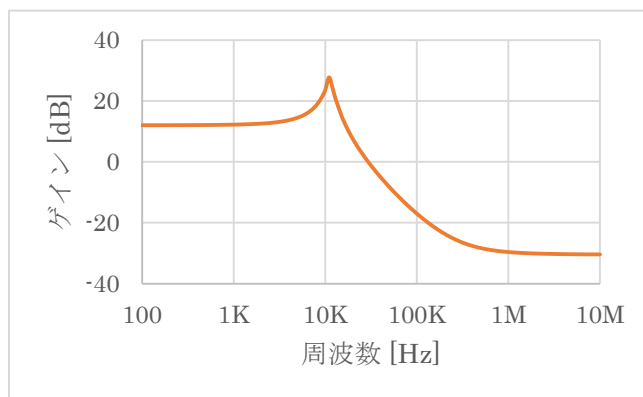


図7 推定値を用いた降圧形DC/DCコンバータ
パワーステージの開ループ伝達関数

Fig.7. DC/DC buck converter's open-loop transfer function using the estimate values.