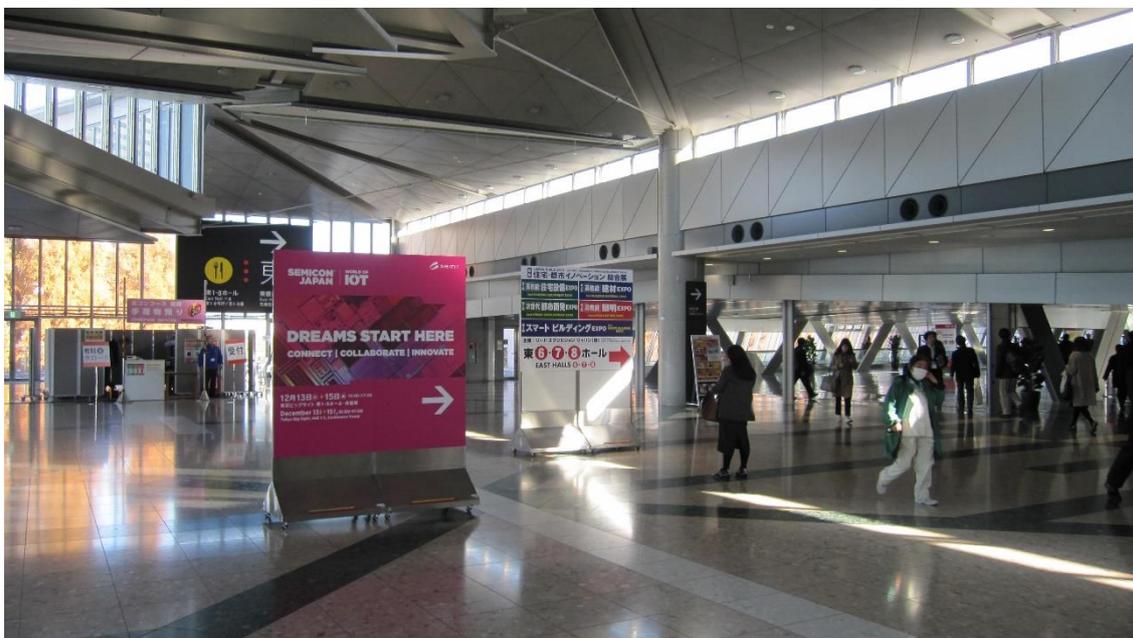
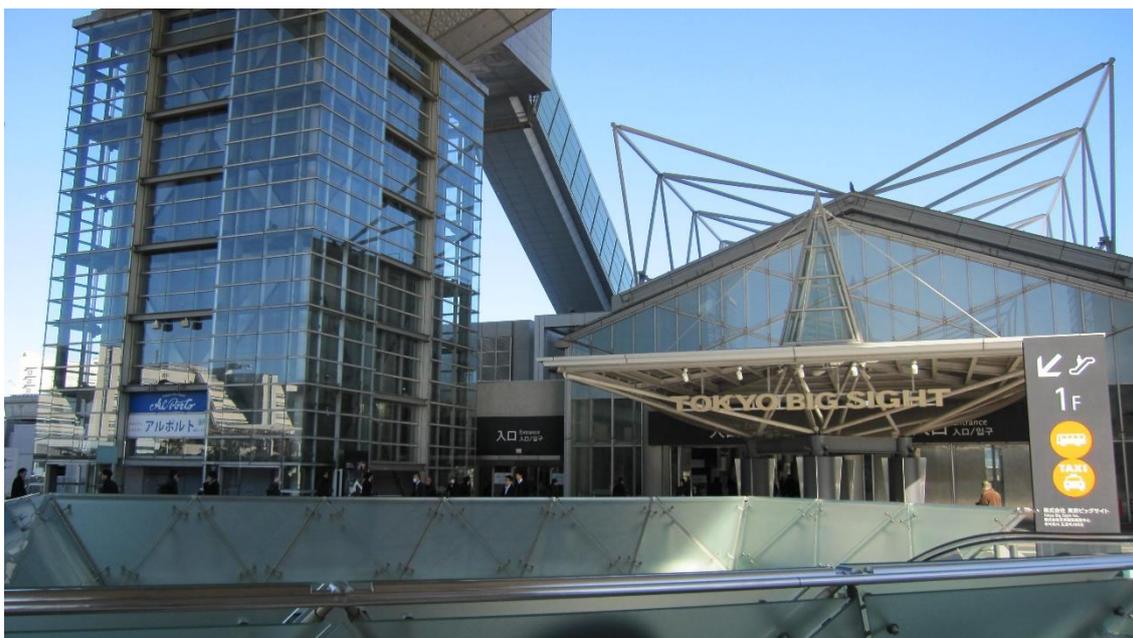


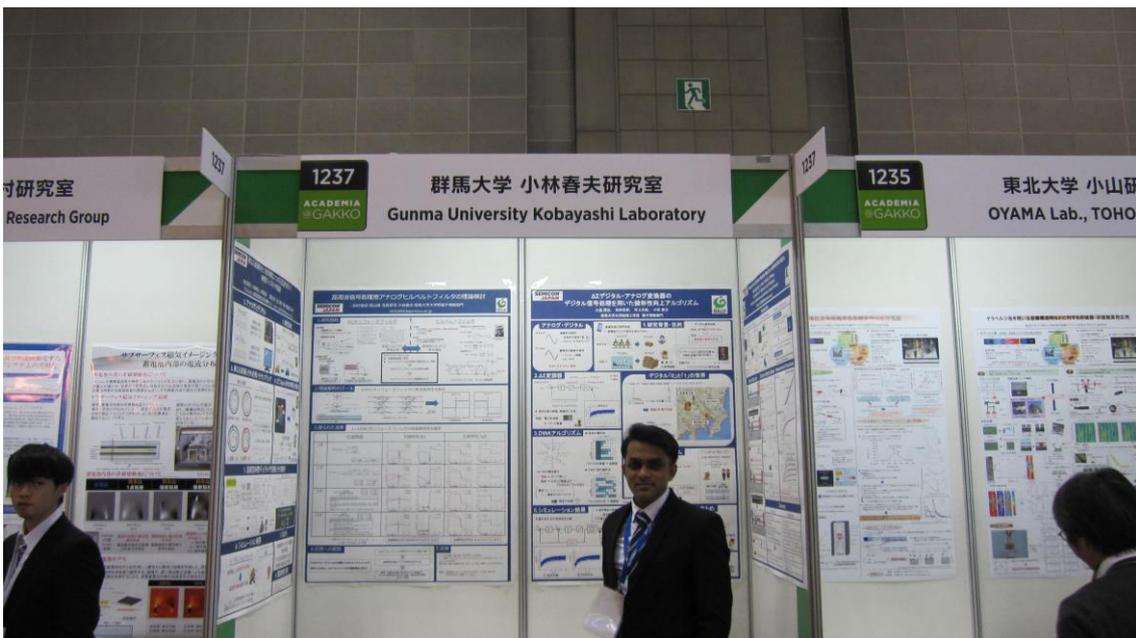
2017年12月13日-15日

セミコンジャパン 2017 参加・ポスター展示

セミコン HP <http://www.semiconjapan.org/>



2017年12月13日-15日





ΔΣデジタル・アナログ変換器の デジタル信号処理を用いた線形性向上アルゴリズム

小島 潤也, 串田 弥音, 村上 正敏, 小林 春夫
群馬大学大学院理工学府 電子情報部門



アナログ・デジタル

アナログ
連続的な信号
・自然界の信号 (音, 光)
・カセット, ビデオテープ

デジタル
離散的な数値の信号
・パソコン, 2進数
・CD, DVD

生活に欠かせない信号

1. 研究背景・目的

集積回路の信号処理
✓ 高精度アナログ信号生成のために...

今までは...
アナログ → アナログ

今回!!
デジタル → アナログ

量. 質 OK
24時間稼働

デジタル信号技術

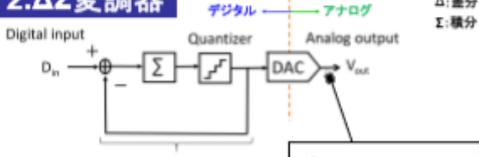
DWA, 自己校正アルゴリズム

目的
高純度な信号の生成

イノベーションに成功する者は、
右脳と左脳の両方を使う。

回路では
アナログとデジタル両方必要

2. ΔΣ変調器



Δ: 差分
Σ: 積分

● 信号を高分解能, 高線形に生成

用途: 電子計測器, オーディオ装置

デジタル「0」と「1」の世界

16bit ⇒ "0000 0000 0000 0000" ~ "1111 1111 1111 1111"

100km / 2¹⁶ (=65536) ≈ 1.5m で分割

10bit ⇒ 100km / 2¹⁰ (=1024) ≈ 97.7m

20bit ⇒ 100km / 2²⁰ (=1048576) ≈ 0.095m (9.5cm)



3. DWAアルゴリズム

従来の選択法
バラツキが累積 ⇒ 低精度

DWA* 型の選択法
バラツキが分散 ⇒ 高精度

● 自己校正のフィードバック

精度の低減

4. 自己校正アルゴリズム

自己校正のフィードバック

Look Up Table: LUT

LUT Input	LUT Output
2	2.135

猫の年齢 人間の相当年齢

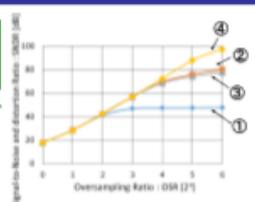
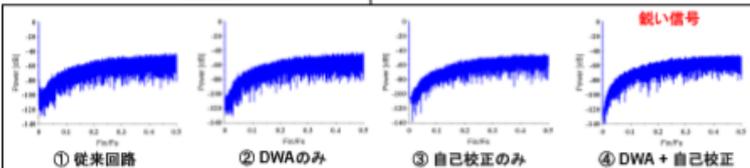
1	17
2	23
3	28

5. シミュレーション結果

● 組み合わせの有効性を比較



● 信号精度の評価
信号電力 / (ノイズ電力 + ひずみ電力)

6. まとめ

高精度な信号生成を検討

DWA・自己校正アルゴリズムを使用

① 従来 < ② DWA < ④ DWA + 自己校正 < ③ 自己校正

精度向上

参考文献

[1] R. Schreier, G.C. Temes, Understanding Delta-Sigma Data Converters, Wiley-IEEE press (2009).

[2] 小島潤也, 村上正敏, 小林春夫, "マルチビットΔΣDA変換器の線形性向上アルゴリズムの検討-DWA, 自己校正およびその組み合わせ", 第7電気学会東支会秋学術大会・群馬支会合同研究発表会, 足利, ETT-17-58, ETG-17-58 (2017年1月)



異なる周期をもつ非同期な2つの正弦波を用いた 時間ディジタイザ回路

町田恒介, 小林春夫, 小澤祐喜 群馬大学 理工学部 電子情報理工学科
〒376-8515 群馬県桐生市天神町1-5-1 Email: t14304108@gunma-u.ac.jp

1. アナログとデジタル

アナログ

連続的な信号
回路規模が大きい
複雑で扱いづらい

デジタル

離散的な信号
回路規模が小さい
単純で扱いやすい

2. 研究目的

・時間ディジタイザ回路

START, STOPの立ち上がりの時間差 t_0 を測定する回路

・アプリケーション

車間距離の測定など

3. 異なる周期とそれを用いたサンプリング

異なる周期

短針周期: 12時間
長針周期: 1時間

サンプリング

長針が1周した時の短針の数字

12 → 1 → 2 → 3 → 4 → 5 → 6 → 7
→ 8 → 9 → 10 → 11 → 12 → 1

$n_{beat} = 12$

サンプリングした値は周期性をもつ
 n_{beat} : サンプリング1周期にある点の数

D_1 周期: a 秒

D_2 周期: b 秒

D_2 が1周した時の D_1 の数字

0 → 0 → 0 → 1 → 1 → 1 → 0 → 0
→ 0 → 1 → 1 → 1 → 0 → 0

$n_{beat} = 6$

4. 1ピコ(pico)秒の時間分解能

1 pico = 10^{-12} = 0.000000000001 ?

地球の年齢
45億年 → 約1.6日
(1秒) (1p秒)

$\frac{45 \times 10^8}{10^{12}} \times 365 \approx 1.6$ 日

時間を細かく刻める

5. 提案型時間ディジタイザ回路とその動作

提案回路

タイミングチャート

① D_2 が1周した時の D_1 を測定
② Q が1周した時に n_{all}, \bar{n}_{all} を更新

☆ $n_{all} = 1$ の数
☆ $\bar{n}_{all} = 0$ の数

アナログ $A_1 = \sin(2\pi f_1 t)$
 $A_2 = \begin{cases} 0 & (0 \leq t \leq t_0) \\ \sin(2\pi f_2 (t - t_0)) & (t_0 < t) \end{cases}$

変換

デジタル $D_1 = \begin{cases} 1 & (A_1 > 0) \\ 0 & (A_1 \leq 0) \end{cases}$
 $D_2 = \begin{cases} 1 & (A_2 > 0) \\ 0 & (A_2 \leq 0) \end{cases}$

6. シミュレーション結果

$t_0 = (\bar{n}_{all} - n_{all}) \times |a - b|$

周波数 f_1, f_2 の周期がほぼ等しい

高時間分解能測定が可能

n_{beat} : $|f_1 - f_2|$ の周波数をもつなり波の1周期分に存在するサンプリング点の数

$t_0 = 1 \times 10^{-9}$ [s] (1ナノ秒) の場合

GOOD!

7. まとめ

- ・提案時間ディジタイザ回路の動作を確認
- ・2つの正弦波周期が近いほど高時間分解能測定が可能

8. 関連発表文献

I. Y. Ozawa, T. Iida, S. Sakurai, S. Takigami, N. Tsukiji, R. Shiota, and H. Kobayashi, "SAR TDC Architecture With Self-Calibration Employing Trigger Circuit", *IEEE Asian Test Symposium*, Taipei, Taiwan (20017)

高周波信号処理用アナログヒルベルトフィルタの理論検討



○田村善郎 関山燎 浅見幸司 小林春夫 群馬大学大学院電子情報部門
t161d062@gunma-u.ac.jp



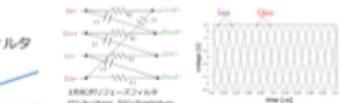
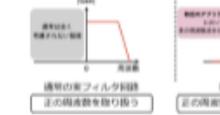
1. 研究目的

RCポリフェーズフィルタ

- 特徴
- 受動素子R, Cで構成
- アナログバンドパスフィルタ
- 複素信号処理



- 重要な役割
- 自己遅延生成
- イメージ信号除去



複素(I,Q)入力
アナログ

ヒルベルトフィルタ

- 特徴
- もとの信号 $x(t)$ より90度位相がずれた信号を生成
- ヒルベルト変換
- 1入力2出力
- 両邊
- Single Side Band通信の90度遅延
- デジタル通信の周波数シフト

実数信号 $x(t)$ から複素信号を生成

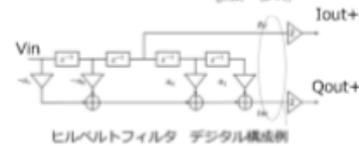
$$x(t) = x(t) + j\hat{x}(t)$$
 ヒルベルト変換

$$\hat{x}(t) = \int_{-\infty}^{\infty} x(\tau) h(t-\tau) d\tau = x(t) * h(t)$$

$$H(\omega) = \frac{1}{j\omega}$$
 インパルス応答をフーリエ変換

$$h(t) = \frac{1}{\pi} \int_{-\infty}^{\infty} \frac{e^{j\omega t}}{\omega} d\omega = \frac{1}{\pi} \left[\ln \left| \frac{t+\infty}{t-\infty} \right| \right]$$
 高周波特性 $H(\omega)$

$$F\{x\} = F\{x(t) + j\hat{x}(t)\} = \left[\frac{1-j}{\omega} \right] X(\omega)$$



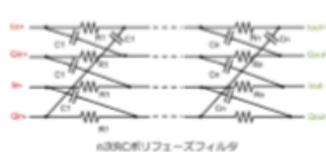
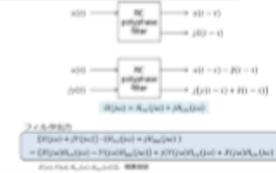
実数部(Vin)入力
デジタル

RCポリフェーズフィルタ
 ● 無線通信回路で使用
 ● ヒルベルトフィルタの特性に類似性ありと考察

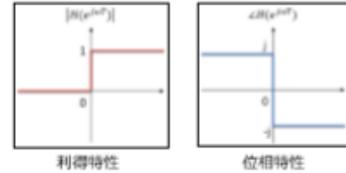
RCポリフェーズフィルタの特性を解析
 ヒルベルトフィルタとの関連性を示す

2. 理論解析のゴール

N次RCポリフェーズフィルタの周波数特性を解析



近似



3. 得られた成果

1~4次RCポリフェーズフィルタの周波数特性を解析

	伝達関数	利得特性[倍]	位相特性[rad]
1次	$H_1(j\omega) = \frac{1 + \omega R_1 C_1}{1 + j\omega R_1 C_1}$ $R_1 = 1k\Omega, C_1 = 10pF$		
2次	$H_2(j\omega) = \frac{(1 + \omega R_1 C_1)(1 + \omega R_2 C_2)}{1 - \omega^2 R_1 R_2 C_1 C_2 + j\omega(R_1 C_1 + R_2 C_2 + 2R_1 C_2)}$ $R_1 = 1k\Omega, C_1 = 10pF$ $R_2 = 2k\Omega, C_2 = 3pF$		
3次	$H_3(j\omega) = \frac{(1 + \omega R_1 C_1)(1 + \omega R_2 C_2)(1 + \omega R_3 C_3)}{1 - \omega^2(R_1 R_2 C_1 C_2 + R_1 R_3 C_1 C_3 + R_2 R_3 C_2 C_3) + j\omega(R_1 C_1 + R_2 C_2 + R_3 C_3 + 2R_1 C_2 + 2R_1 C_3 + 2R_2 C_3)}$ $R_1 = 1k\Omega, C_1 = 10pF$ $R_2 = 2k\Omega, C_2 = 3pF$ $R_3 = 3k\Omega, C_3 = 1pF$		
4次	$H_4(j\omega) = \frac{(1 + \omega R_1 C_1)(1 + \omega R_2 C_2)(1 + \omega R_3 C_3)(1 + \omega R_4 C_4)}{1 - \omega^2(R_1 R_2 C_1 C_2 + R_1 R_3 C_1 C_3 + R_1 R_4 C_1 C_4 + R_2 R_3 C_2 C_3 + R_2 R_4 C_2 C_4 + R_3 R_4 C_3 C_4) + j\omega(R_1 C_1 + R_2 C_2 + R_3 C_3 + R_4 C_4 + 2R_1 C_2 + 2R_1 C_3 + 2R_1 C_4 + 2R_2 C_3 + 2R_2 C_4 + 2R_3 C_4)}$ $R_1 = 1k\Omega, C_1 = 10pF$ $R_2 = 2k\Omega, C_2 = 3pF$ $R_3 = 3k\Omega, C_3 = 1pF$ $R_4 = 4k\Omega, C_4 = 5pF$		

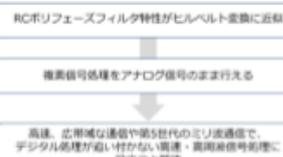
一般のn次 (n=1, 2, 3, 4, 5, ...) においても成立と予想

利得特性はゼロ点のみヒルベルトフィルタ

位相特性は完全にヒルベルトフィルタ

4. 応用への展開

RCポリフェーズフィルタは複素入力のヒルベルトフィルタ
高次になるほど、ヒルベルトフィルタの理想特性に近づく



5. 詳細

[1] 田村善郎, 関山燎, 浅見幸司, 小林春夫
「複素アナログヒルベルトフィルタとしてのRCポリフェーズフィルタの特性」
電気学会 電子回路研究会, ECT-16-046, 静岡 (2016年6月9日).

謝辞: 有意義なコメントをいただきました北沢工業大学 谷本洋先生に感謝いたします。

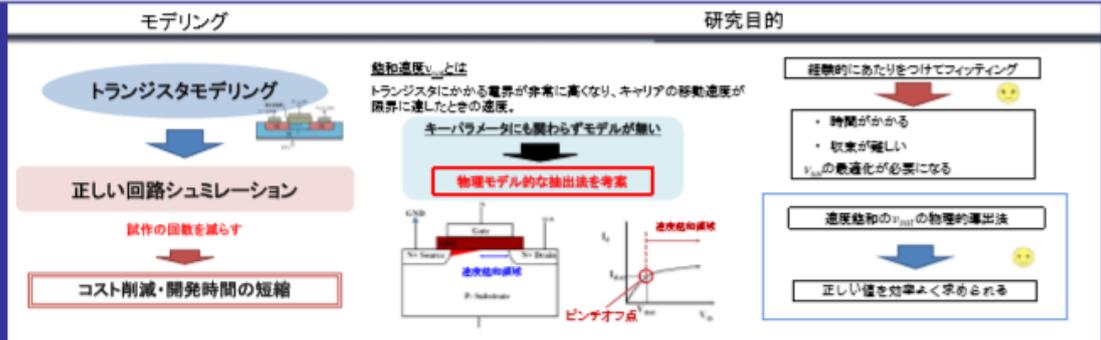
90nm NMOSFETの速度飽和パラメータ新抽出方法

高橋莉乃, 青木均, 築地伸和, 東野将史, 湊谷将平, 栗原圭汰, 小林春夫

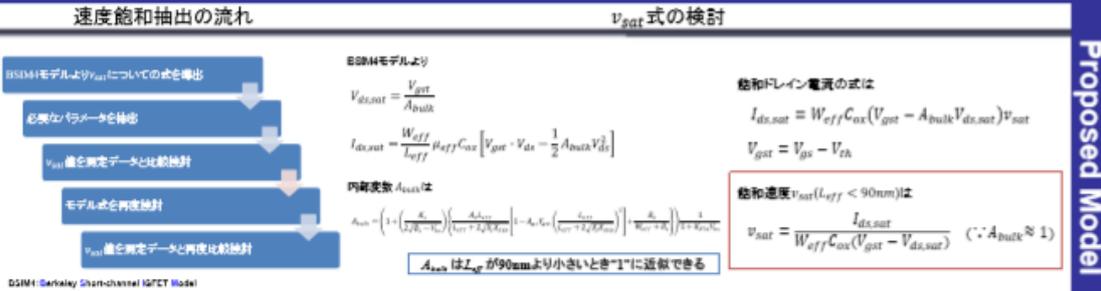
群馬大学, 帝京平成大学



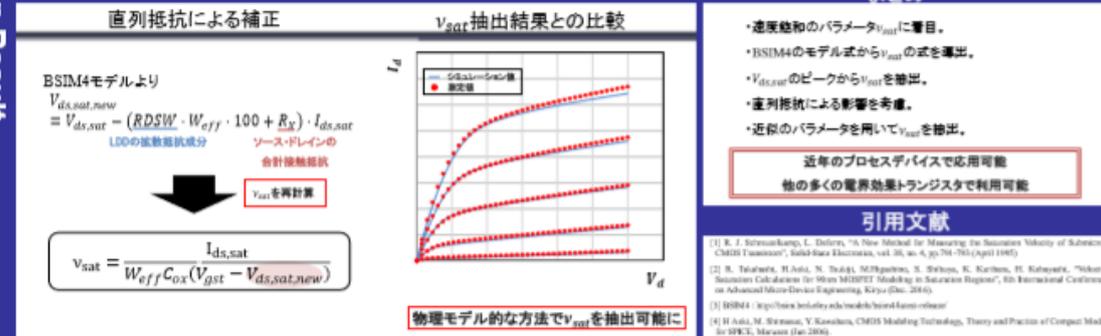
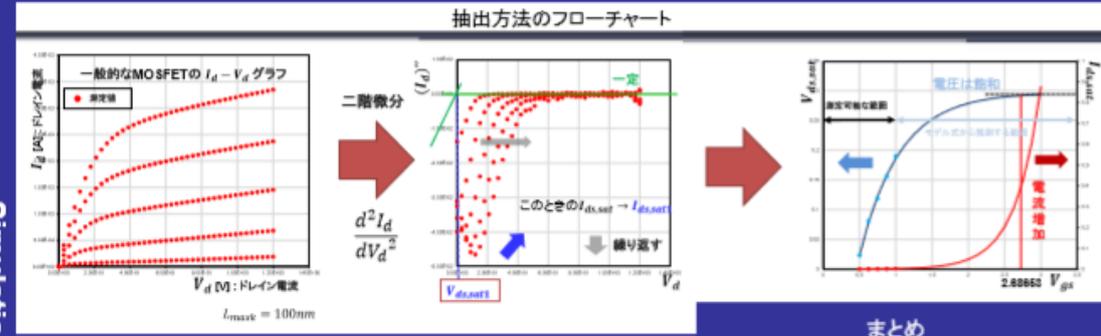
Introduction



Proposed Model



Simulation Result



まとめ

- 速度飽和のパラメータ v_{sat} に着目。
- BSIM4のモデル式から v_{sat} の式を導出。
- $V_{ds,sat}$ のピークから v_{sat} を抽出。
- 直列抵抗による影響を考慮。
- 近似のパラメータを用いて v_{sat} を抽出。

近年のプロセスデバイスで応用可能
他の多くの電界効果トランジスタで利用可能

引用文献

- [1] R. J. Schrimper, L. Delany, "A New Method for Measuring the Saturation Velocity of Admixed CMOS Transistors", Solid State Electronics, vol. 38, no. 4, pp.756-763 (April 1995)
- [2] N. Takahashi, H. Aoki, N. Tsuboi, M. Higashimura, S. Saitoh, K. Kuroki, H. Kobayashi, "Mobility Saturation Calculations for 90nm MOSFET Modeling in Simulation Engines", 4th International Conference on Advanced Silicon Device Engineering, Kyoto Univ. (2014)
- [3] BSIM4 - http://www.infocenter.intel.com/6/nand/bsim4/bsim4.htm#vdsat
- [4] H. Aoki, M. Shimizu, Y. Kashiwa, CMOS Modeling Technology, Theory and Practice of Compact Model for SPICE, Maruzen (Jan.2006)



Research on Electron Mobility Model for AlN/GaN MIS-HEMTs

Keita Kurihara*, H. Aoki, N. Tsukiji, S. Shibuya,
M. Higashino, R. Takahashi, and H. Kobayashi

Division of Electronics and Informatics, Gunma University

* Email: t12306028@gunma-u.ac.jp



Introduction

Electronic circuit simulator

Device Modeling

Research Background

Research Background
Gallium Nitride(GaN) is used in spotlights as the material of semiconductor.
Especially, GaN HEMT is expected to be used for **high power applications**.
Drain currents of GaN HEMTs are **normally-on**.
→ **NOT** suitable for switching devices.

Research Objective
Research & develop the drain current model of **normally-off** GaN-MIS HEMTs

Device Structure

Employ MIS gate structure

Drain-source current : Normally-on (sad face)
Normally-off (happy face)
Apply for switching circuits

Add Embedded Source Field-Plate (ESFP)

Electric Field : Concentrate (sad face)
Distributed (happy face)
For high breakdown voltage

Electron Mobility Model

New Electron Mobility Model

$$\mu_{eff} = \frac{\mu_0 \cdot U_{Leff}}{1 + U_{Gate} \cdot U_{SFP}}$$

Effective channel length $U_{Leff} = 1.0 - UP \cdot e^{-L/LP}$

Gate voltage $U_{Gate} = UA \left(\frac{V_{gs} + 2 \cdot V_{th}}{T_{fn}} \right) + UB \left(\frac{V_{gs} + 2 \cdot V_{th}}{T_{fn}} \right)^2$

Source field plate $U_{SFP} = 1 + \frac{USFP}{V_{ds}}$

Surface Electric field $\mu_s = \frac{\mu_{eff}}{\sqrt{1 + \left(\frac{E_s}{E_c} \right)^2}} = \frac{\mu_{eff}}{\sqrt{1 + \theta_{sa}^2 \cdot V_{ds}^2}}$

Temperature $\mu_{eff_temp} = \mu_s / \left(\frac{T_{dev}}{T_{nom}} \right)^{\epsilon}$

MIT Virtual Source Model

Drift Current $I_{ds} = W \cdot Q_{i,x0} \cdot v_x \cdot F_{sat}$
 Gate width, Charge, Drift speed of carrier, Empirical function

Measurement & Simulations

Id vs Vg Saturation region

Log(Id) vs Vg

Id vs Vd

● Excellent agreements
● Characterization of ESFP dependencies

Summary

Conclusion

- The electron mobility model for drain current simulations of GaN MIS-HEMTs has been developed.
- The model has been implemented in MIT Virtual Source model with modifications of Verilog-A source codes.
- The results of HSPICE simulations showed excellent agreements with the measurements.

Future work

- Develop Scalable model for gate length and width, gate fingers, and the number of cells
- Support small signal AC and transient behaviors

Reference

- [1] K. Chikamatsu, et al., "SSDM2015 Conf. Dig.", pp. 122-123, Sept., 2015.
- [2] H. Hanawa, et al., "Similarities of Lags, Current Collapse and Breakdown Characteristics between Source and Gate Field-Plate AlGaN/GaN HEMTs," IEEE IRPS Symp. Dig., pp. CD1.1-5, June 2013.
- [3] U. Radhakrishna, et al., "Physics-based GaN HEMT Transport and Charge Model: Experimental Verification and Performance Projection," IEEE IEDM, Dig., pp. 13.6.1-4, Dec. 2012.
- [4] H. Aoki, "Dynamic Characterization of a-Si TFT-LCD Pixels," IEEE Trans. Electron Devices, vol. 43, no. 1, pp. 31-39, 1996.
- [5] BSIM: <http://www-device.eecs.berkeley.edu/bsim/>

2017年12月13日-15日

