

## 第 68 回「システム LSI 合同ゼミ」開催のお知らせ

発表時間制限のない自由な研究討論の場として、標記合同ゼミを下記のように企画いたしました。この合同ゼミは、不定期に開催される非公式の公開研究発表会で、1 研究室や 1 研究部署で行われている研究発表を複数の研究機関合同で行い、幅広く忌憚のない意見交換を行おうとするものです。ご興味のおありの方は是非お誘い合わせの上ご参加ください。

なお、本合同ゼミは年 3 回程度の割で、今後も引続き開催していく予定です。皆様からもご発表頂けるようでしたら、これほど嬉しいことはございません。ご遠慮無くご相談いただきたく、お待ち申し上げます。

金子峰雄（北陸先端科学技術大学院大学）、  
北澤仁志、藤吉邦洋（東京農工大学）、  
高島康裕（北九州市立大学）、  
小平行秀、富岡洋一（会津大学）、  
山田昭彦（コンピュータシステム&メディア研究所）、  
梶谷洋司（設計アルゴリズム研究所）、  
貴家仁志（首都大学）、  
築山修治（中央大学）、  
高橋篤司、岡田健一、原祐子（東京工業大学）、  
戸川望、史又華（早稲田大学）、  
白石洋一、小林春夫（群馬大学）

### 記

日時: 2018 年 1 月 20 日(土) 午後 1 時 30 分から午後 7 時頃まで(予定)

場所: 早稲田大学西早稲田キャンパス

発表・ポスター: 62 号館 1 階 大会議室 (午後 1 時 30 分より)

※ 以下の URL をご参照下さい。

<https://www.waseda.jp/fsci/access/>

ポスター懇談会では、発表のあった研究に関してポスターボードを用いた研究討論を予定しております。軽食・アルコール飲料を準備いたします。ポスター懇談会のみ参加も歓迎します。

協賛: IEEE CEDA All Japan Joint Chapter

参加費: 1,000 円(予定, 当日払い)

申し込み: 合同ゼミ(ポスター懇談会のみも可)に参加ご希望の方は、準備の都合上、  
2018年1月16日(火)までに、以下の連絡先までお申し込みください。

申し込み・ご質問等宛先:

早稲田大学・史又華

Email: [shi@waseda.jp](mailto:shi@waseda.jp)

## 【発表】

---

### (1) イベント駆動カメラを用いた物体検出における高速・電力効率に優れた

FPGA実装に関して

東京工業大学 中原研究室

学部4年 下田 将之

近年、畳み込みニューラルネットワーク (CNN: Convolutional Neural Network) を用いて物体検出を行う研究が盛んに行われている。特に、セキュリティカメラやドローン等の組み込みシステム上での実現が求められている。ここで、フレーム毎に学習済み CNN でリアルタイムに推論を行わなければならないが、計算量が多いため高速な CNN 専用ハードウェアが求められている。

本研究では、イベント駆動カメラを用いた高速・電力効率に優れた物体検出システムを提案する。イベント駆動カメラは、カメラで撮影した映像に動きがあった場合のみ差分画像 (通常は2値) を出力する。この出力を物体検出システムの入力とすることで、物体領域候補の提案時や CNN における演算精度が低ビットとなるため計算量を削減できる。この物体検出システムを FPGA 実装し、GPU 等に比べ低消費電力化・高速化を実現できることを示す。

---

### (2) 矩形波を使った低歪み信号生成アルゴリズム

群馬大学大学院理工学府理工学専攻電子情報数理教育プログラム 小林研究室

博士前期課程 (修士課程) 2年 柳田朋則

本研究は、単一のデジタル出力ピンのみを使用したデジタル LSI 試験装置 (Automatic Test Equipment: ATE) に用いるための、アナログ/ミクストシグナル IC テスト用の低歪み信号生成技術を提案する。提案アルゴリズムは、特定の高調波が抑制された単一トーンまたは2トーンに近似された矩形波を生成する。波形パターンをデジタルで制御し、基本波に近い高調波を抑制することで後段に続くアナログ LPF の要求性能を緩和できる。提案手法の利点は DAC と比較すると、波形パターン長の短さ、実装

の簡易さ、信号の高周波対応である。発表では構成、原理、シミュレーションおよび実験結果を提示する。また、アナログ回路テスト用の高速 DA 変換器と組み合わせた提案手法の応用例についても説明する。

---

### (3) DWA アルゴリズムと自己校正法を用いたマルチビット $\Delta\Sigma$ DA 変換器の線形性向上の検討

群馬大学大学院理工学府理工学 専攻電子情報数理教育プログラム 小林研究室  
博士前期課程（修士課程）2年 小島潤也

マルチビット・デジタルアナログ変換器（DA 変換器）は IC チップ製造上での特性ばらつきにより非線形性が生じ、それをデジタル変調器と組み合わせて  $\Delta\Sigma$  型 DA 変換器を実現すると全体の線形性が劣化する。この問題を軽減するために新規 Data-Weighted Averaging (DWA) アルゴリズム、デジタル自己校正およびこれらの組み合わせた方式を検討し、様々なタイプの  $\Delta\Sigma$  型 DA 変換器でシミュレーションを用いて有効性を確認したので報告する。

---

### (4) リーク削減による低消費電力 SRAM の設計

早稲田大学大学院基幹理工学研究科電子物理システム学専攻 史研究室  
修士 2年 伊藤卓

近年の半導体技術の進歩により電子機器が普及し、回路の低消費電力化が常に求められている。多くの電子機器に搭載されている回路としてメモリ回路がある。SRAM は比較的消費電力が少ないメモリの 1 種である。本研究では低消費電力 SRAM の設計を目指し、新しい回路の提案をする。既存の低消費電力 SRAM 回路を元にリーク電流の削減を行うことで全体の消費電力を抑えた回路の提案をし、その回路について既存回路とあわせてシミュレーションを行った。そして、それらの回路の性能について電力、遅延、安定性などを指標に比較を行った。