

電力変換効率曲線を用いた 降圧型DC/DCスイッチング電源の 寄生回路素子推定

○櫻井 翔太郎 築地 伸和 小堀 康功 小林 春夫

群馬大学理工学府電子情報数理教育プログラム
通信処理システム工学第二研究室小林研究室
修士1年 櫻井翔太郎

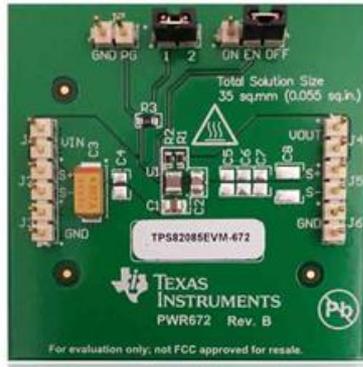
アウトライン

1. 研究背景と目的
2. 推定原理—DCDC電源の損失と効率
3. 推定結果
4. まとめと課題

アウトライン

1. 研究背景と目的
2. 推定原理—DCDC電源の損失と効率
3. 推定結果
4. まとめと課題

背景



スイッチング電源



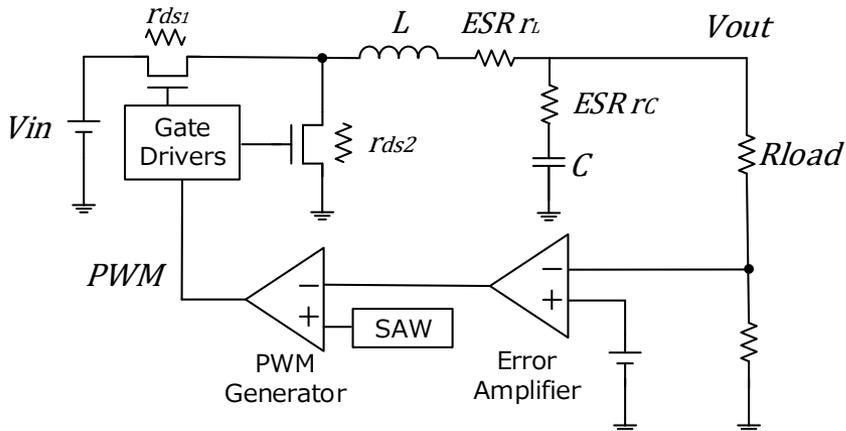
電子機器



IoT デバイス



情報端末



高周波でスイッチング



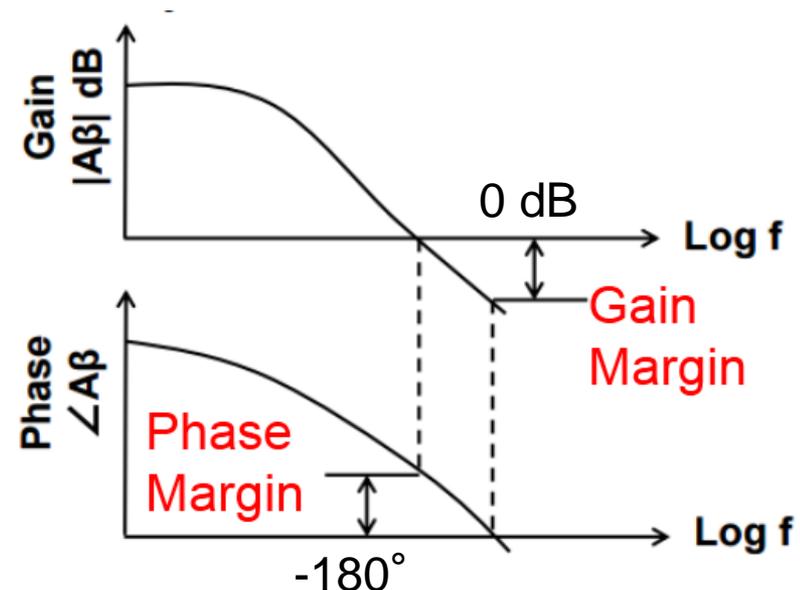
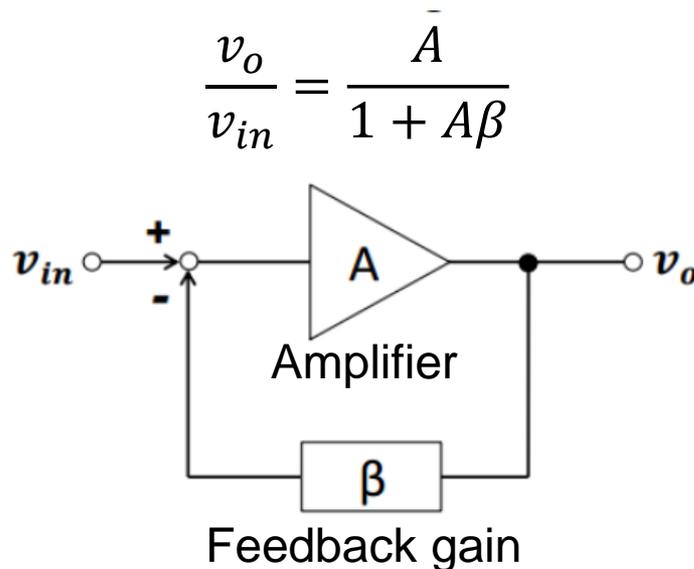
実装面積が小さい電源回路

負帰還回路

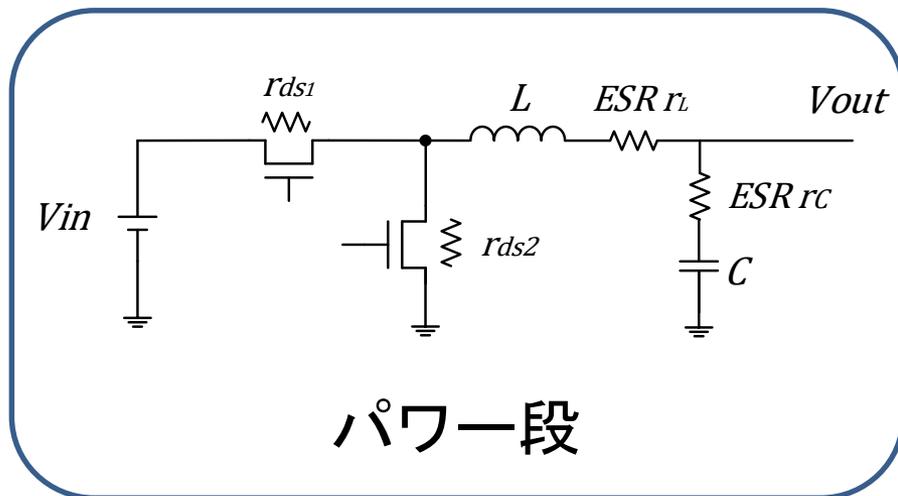
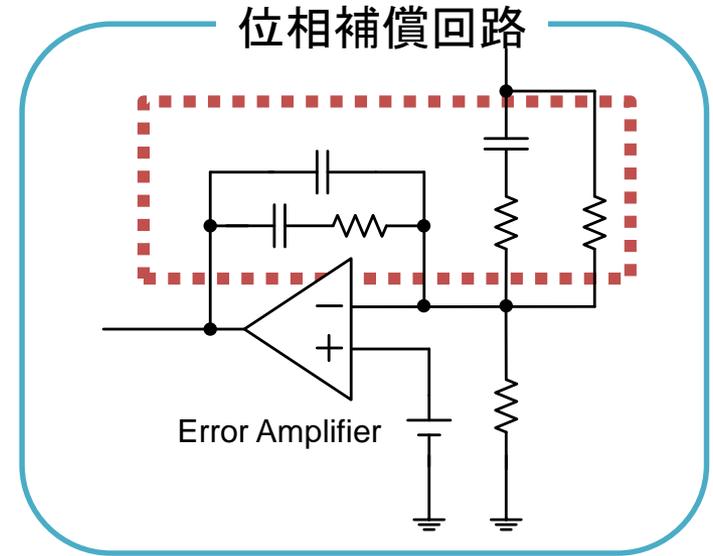
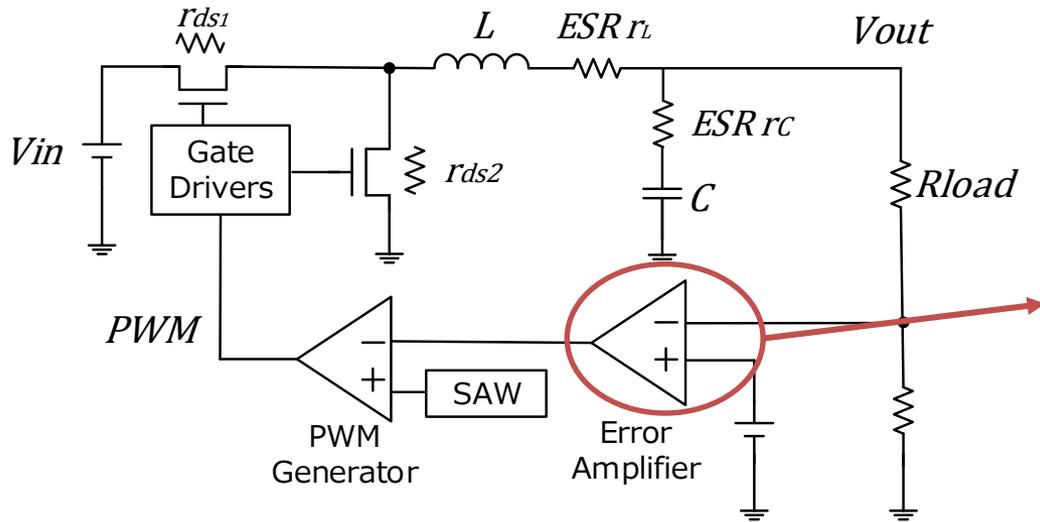
スイッチング電源は負帰還制御を用いる
 ループゲインが $A\beta = -1$ の時, 回路は発振する



最適な位相補償が必要



位相補償設計



$$G_{dv}(s) \Big|_{\substack{\Delta V_i=0 \\ \Delta I_o=0}} = \frac{\Delta V_o}{\Delta D} \rightarrow \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

パワー一段の伝達関数

設計に必須

パワーステージの伝達関数と回路素子値

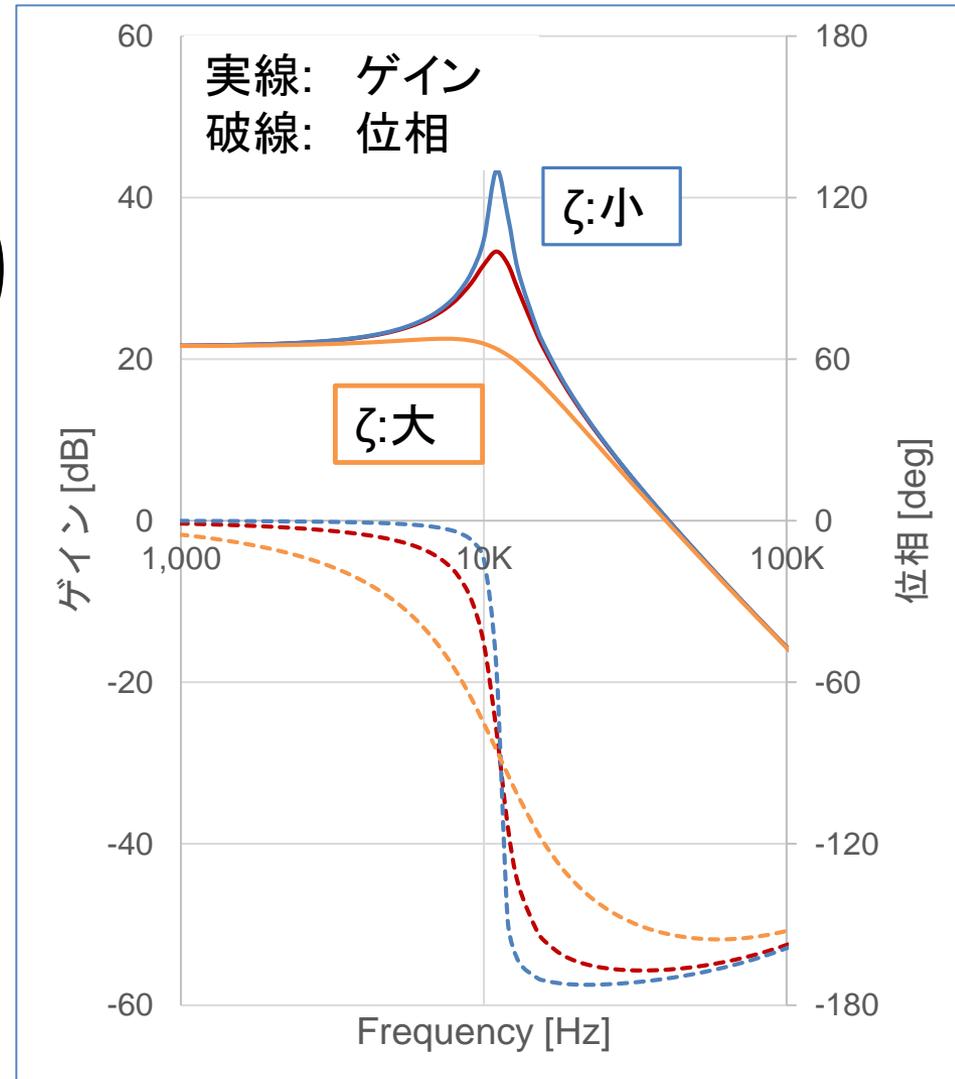
$$G_{dv}(s) \Big|_{\substack{\Delta V_i=0 \\ \Delta I_o=0}} = \frac{\Delta V_o}{\Delta D} \rightarrow \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

$$= \frac{V_i \cdot \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \left(1 + \frac{s}{\omega_{esr}} \right)$$

$$\zeta = \frac{r_L + r_C + r_{ds}}{2} \sqrt{\frac{C}{L}}, \quad \omega_n = \frac{1}{\sqrt{LC}}, \quad \omega_{esr} = \frac{1}{Cr_C}$$

振動係数 ζ

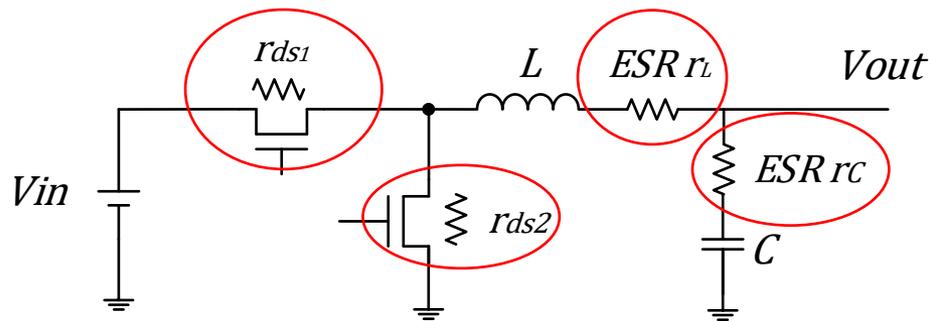
ζ	Gain	Phase
大	ピーク無	緩やか
小	ピーク有	急峻



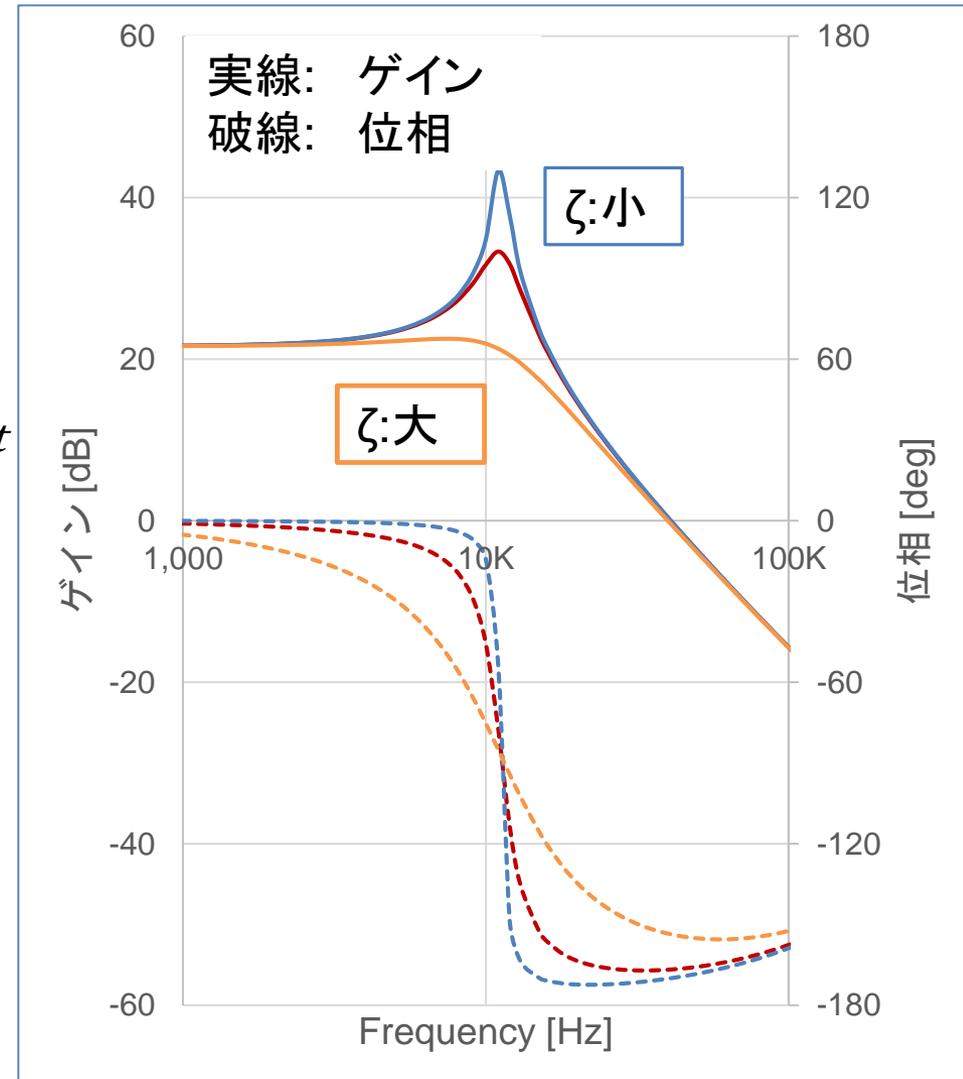
回路素子値の重要性

ζ は寄生回路素子値に依存

$$\zeta = \frac{r_L + r_{ds} + r_C}{2} \sqrt{\frac{C}{L}}$$

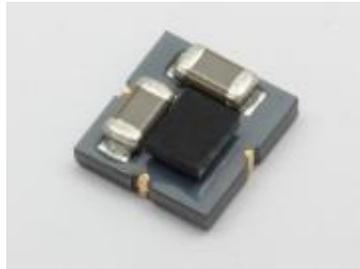
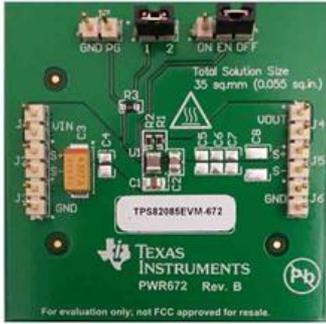


位相補償の設計に
必要

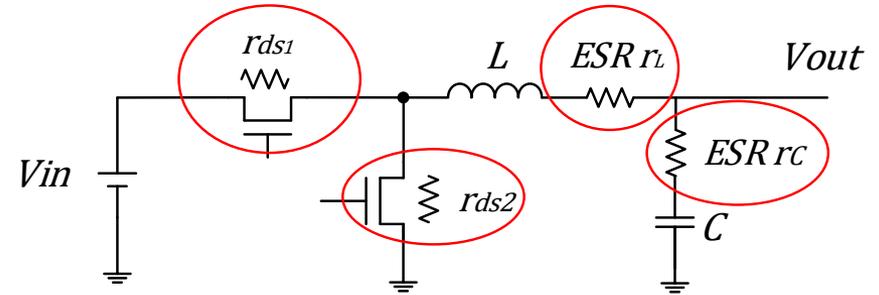


現状と問題

実装済みの電源回路



寄生回路素子値

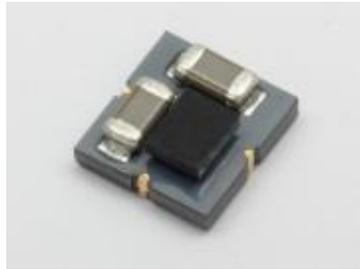
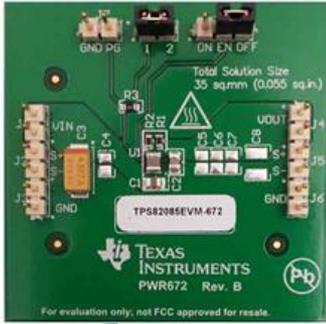


測定は困難



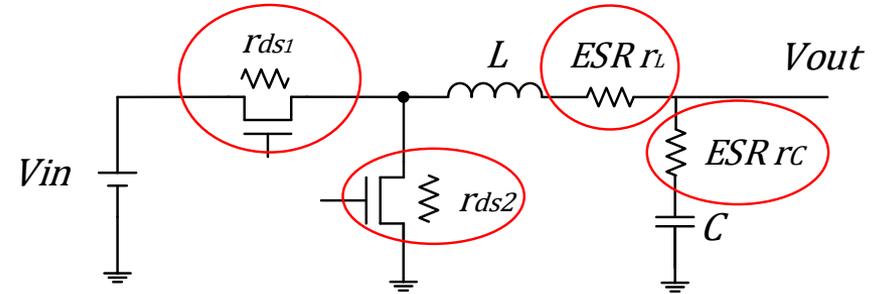
提案手法

実装済みの電源回路



容易

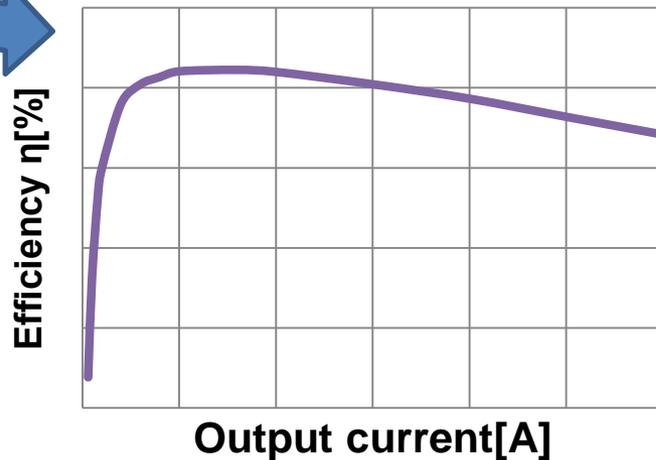
寄生回路素子値



推定

提案手法

測定された 効率曲線



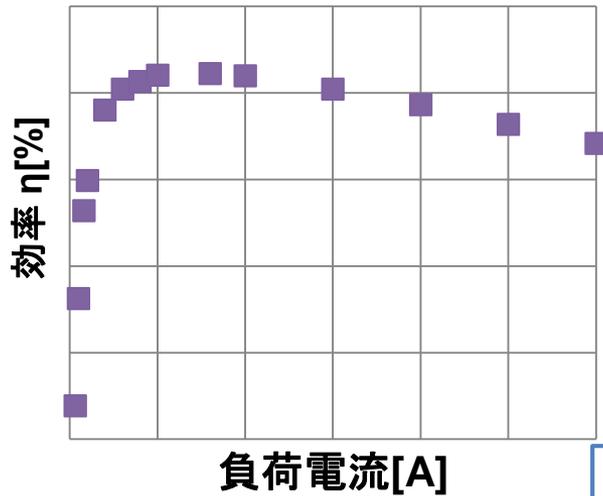
直接測定するのではなく、
測定された効率曲線のみを
用いて推定する

アウトライン

1. 研究背景と目的
2. 推定原理—DCDC電源の損失と効率
3. 推定結果
4. まとめと課題

推定手法

測定した効率



損失の理論式

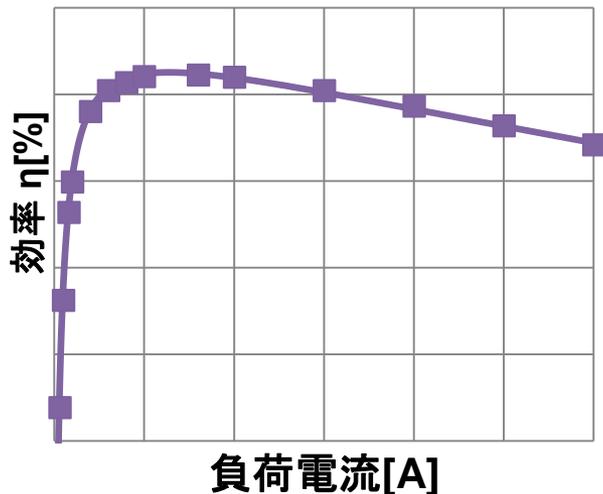
$$P_{sw\ loss} = \frac{1}{2} V_i I_o (\Delta T_{ON} + \Delta T_{OFF}) \cdot f_{sw}$$

$$P_L = R_L \cdot I_o^2 \quad P_C = R_C \cdot I_C^2$$

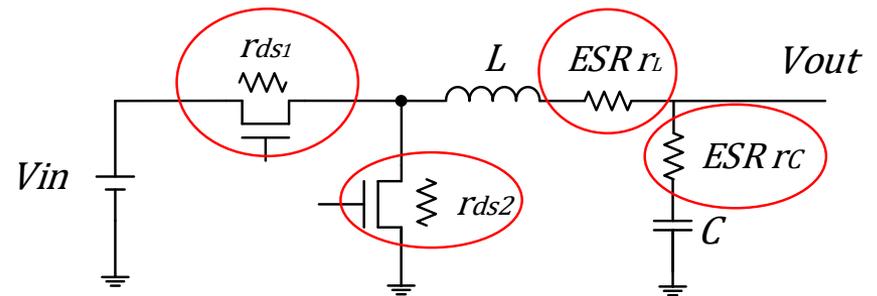
$$\eta = \frac{V_{out} \cdot I_o}{V_{out} \cdot I_o + P_{loss}}$$

フィッティング

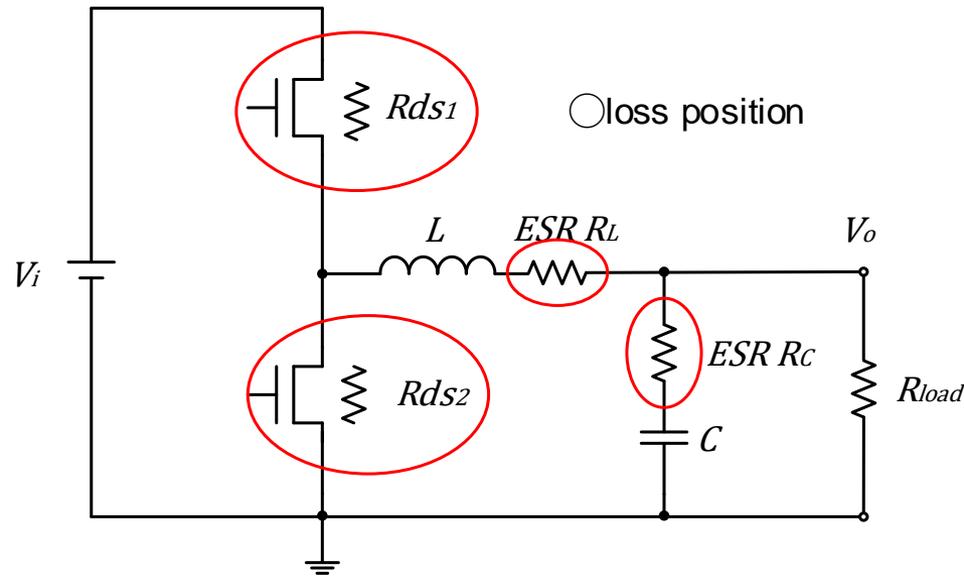
フィッティング済み効率曲線



寄生回路素子値



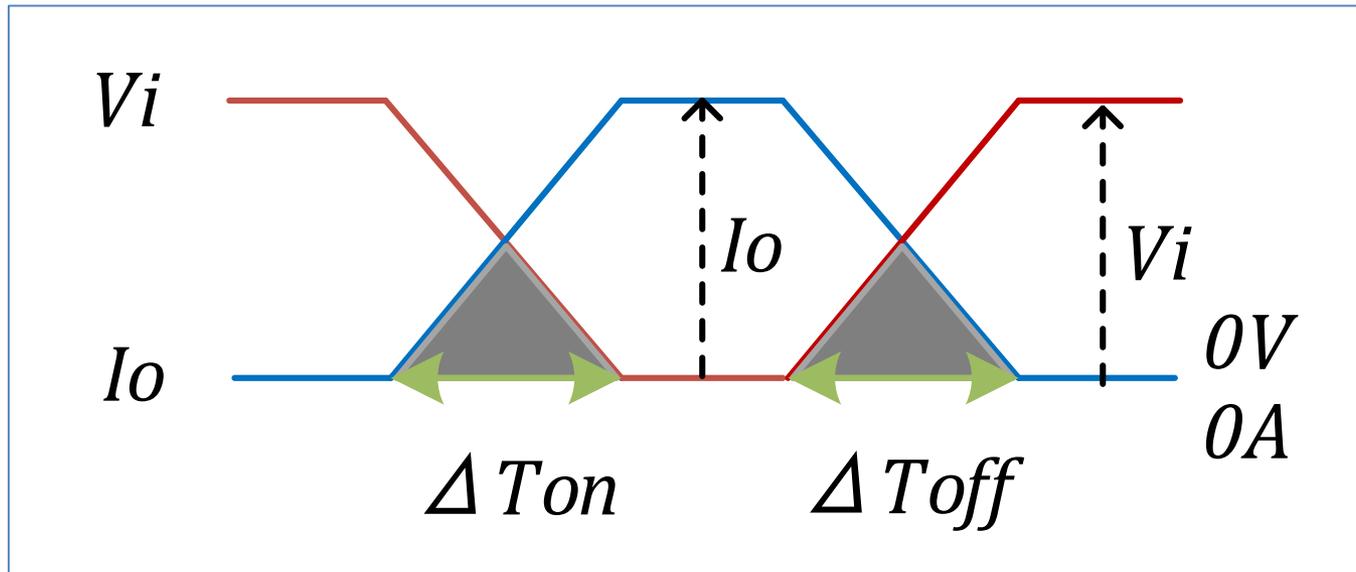
スイッチング電源の各損失



1. 負荷電流に比例する損失
スイッチング損失 : P_1 [W]
2. 負荷電流の二乗に比例する損失
導通損失 : P_2 [W]
3. 固定損失 : P_{const} [W]

スイッチング損失 (P_1)

一次損失



$$P_{sw\ loss} = f_{sw} \left[\int_0^{\Delta T_{on}} v_{tr}(t) \cdot i_{tr}(t) dt + \int_0^{\Delta T_{off}} v_{tr}(t) \cdot i_{tr}(t) dt \right]$$

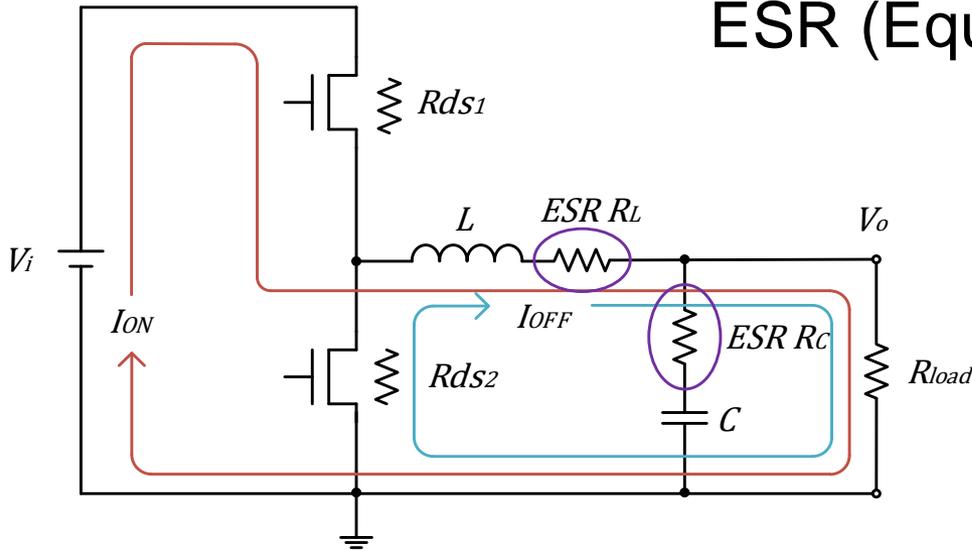
$$= \frac{1}{2} V_i \cdot I_o (\Delta T_{ON} + \Delta T_{OFF}) \cdot f_{sw}$$

V_i : ドレイン-ソース間電圧[V]
 I_o : 負荷電流[A]

L, Cによる導通損失(P_2)

二次損失

ESR (Equivalent Series Resistance)



配線、金属皮膜による
 I^2R ドロップにより発生

インダクタ 損失

$$P_L = R_L \cdot I_o^2$$

R_L : インダクタ ESR
 I_o : 負荷電流

キャパシタ 損失

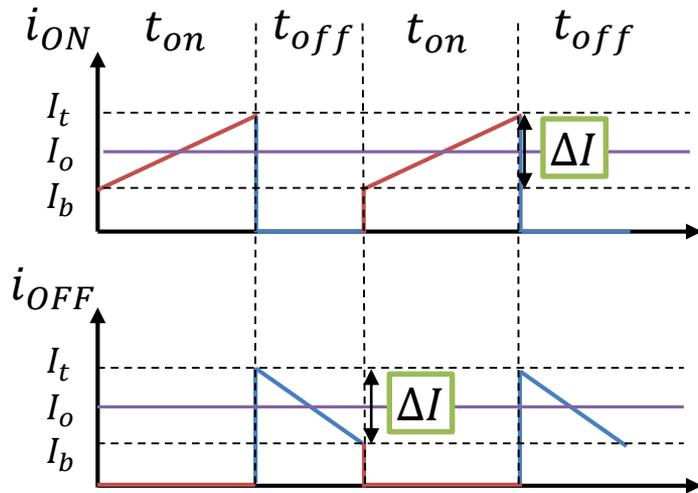
$$P_C = R_C \cdot I_c^2 \quad \text{※ } I_c = \frac{I_o}{V_{in}} * \sqrt{[V_o(V_{in} - V_o)]}$$

R_C : キャパシタ ESR
 I_c : リップル電流

MOSFET 導通損失 (P_2)

二次損失

MOSFET 導通損失

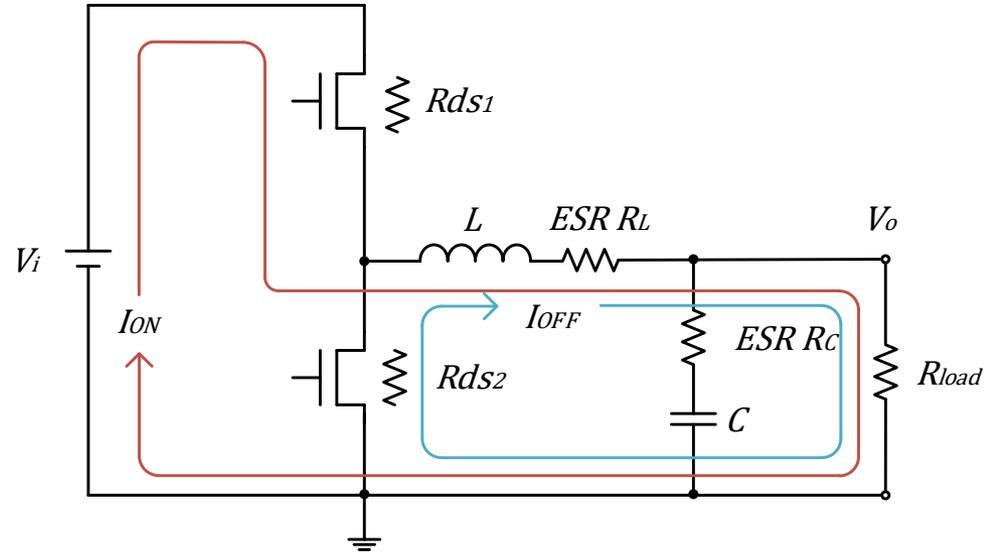


$$P_{cond1}$$

$$\frac{V_o}{V_{in}} \left(I_o^2 + \frac{\Delta I^2}{12} \right) \cdot R_{ds1}$$

$$P_{cond2}$$

$$\left(1 - \frac{V_o}{V_{in}} \right) \left(I_o^2 + \frac{\Delta I^2}{12} \right) \cdot R_{ds2}$$



$$P_{cond} = I_o^2 \left[\frac{V_o}{V_{in}} (R_{ds1} - R_{ds2}) + R_{ds2} \right]$$

I_o : 負荷電流

ΔI : リップル電流

R_{DS1} : ハイサイド MOS 抵抗

R_{DS2} : ローサイド MOS 抵抗

損失式

一次損失: P_1

$$P_{sw\ loss} = \frac{1}{2} V_i I_o (\Delta T_{ON} + \Delta T_{OFF}) \cdot f_{sw}$$

二次損失: P_2

$$P_L = R_L \cdot I_o^2 \quad P_C = R_C \cdot I_C^2 \quad ※ I_C \propto I_o$$

$$P_{cond} = I_o^2 \left[\frac{V_o}{V_{in}} (R_{ds1(on)} - R_{ds2(on)}) + R_{ds2(on)} \right]$$

固定損失: P_{const}

制御段の	エラーアンプ コンパレータ ゲートドライバ	自己消費電流
		定数で与えられる

損失式 - ハイライト -

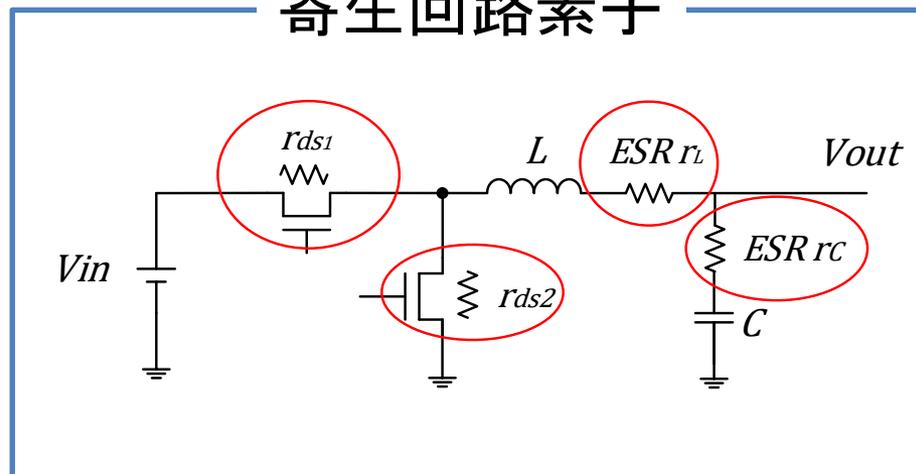
最も重要!

二次損失: P_2

$$P_L = R_L \cdot I_o^2 \quad P_C = R_C \cdot I_C^2 \quad \ast I_C \propto I_o$$

$$P_{cond} = I_o^2 \left[\frac{V_o}{V_{in}} (R_{ds1(on)} - R_{ds2(on)}) + R_{ds2(on)} \right]$$

寄生回路素子



効率のフィッティング

$$P_2 = P_{MOS} + P_L + P_C = K_2 \cdot I_o^2$$

$$P_1 = P_{sw} = K_1 \cdot I_o$$

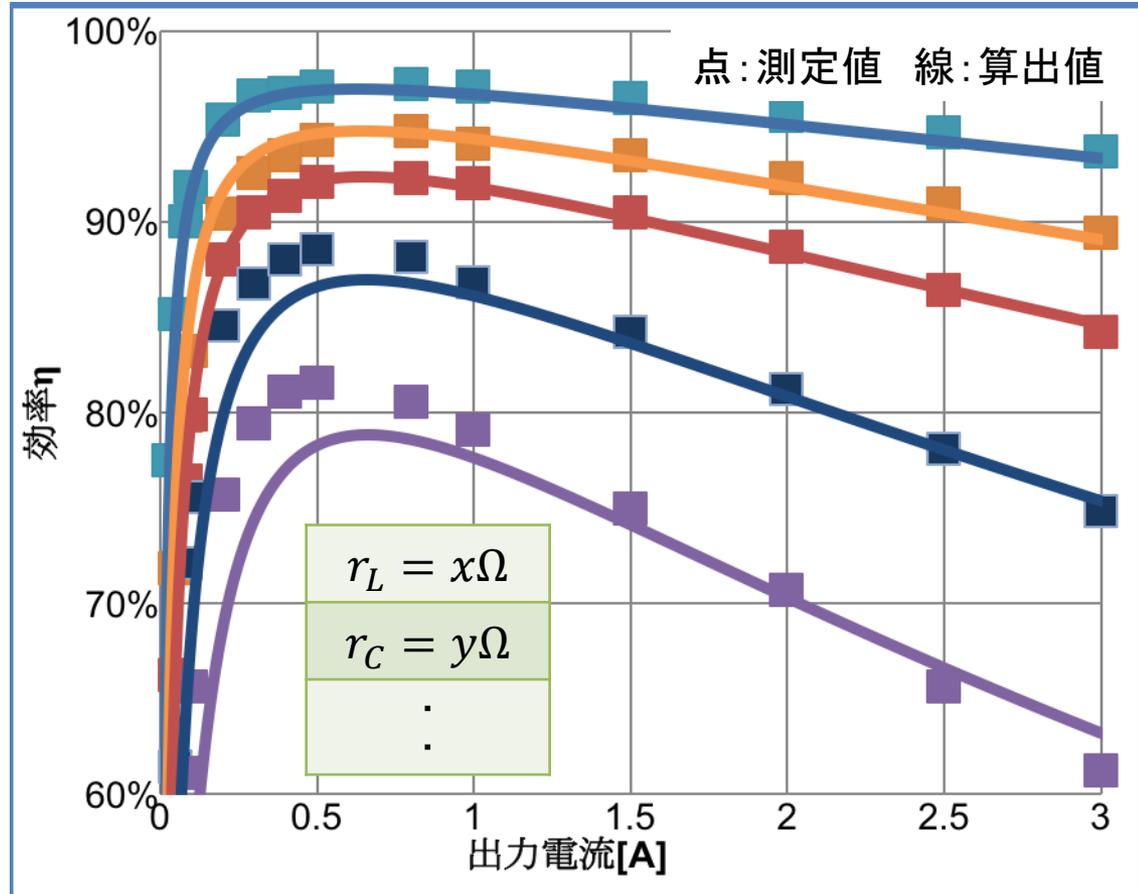
$$P_{const}$$

$$P_{loss} = P_2 + P_1 + P_{const}$$



電力変換効率

$$\eta = \frac{V_{out} \cdot I_o}{V_{out} \cdot I_o + P_{loss}}$$

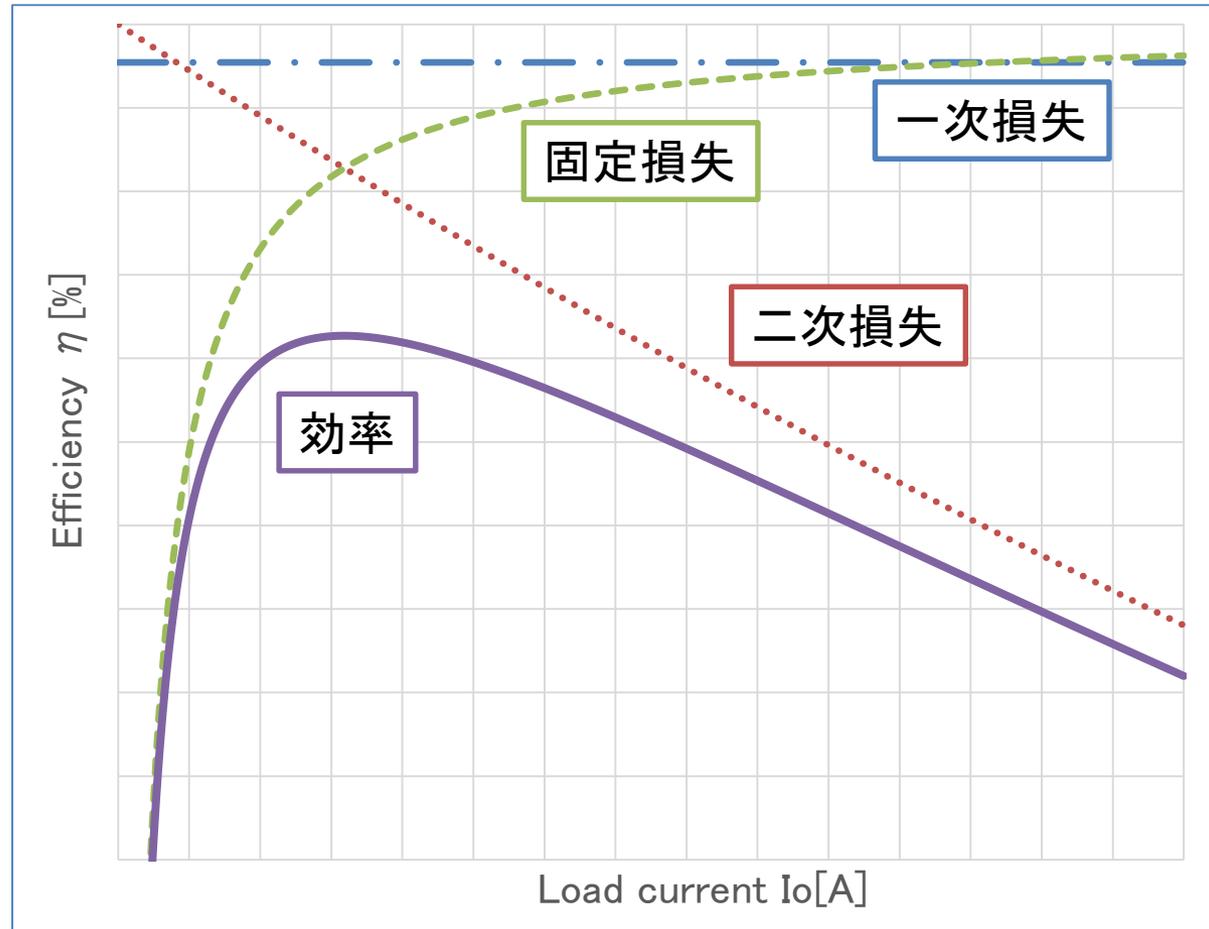


測定した効率曲線に計算値を近づけていく

各損失の効率に対する影響

負荷電流の増加に従い

- 一次損失
→ 一定
- 二次損失
→ 単調減少
- 固定損失
→ 対数損失



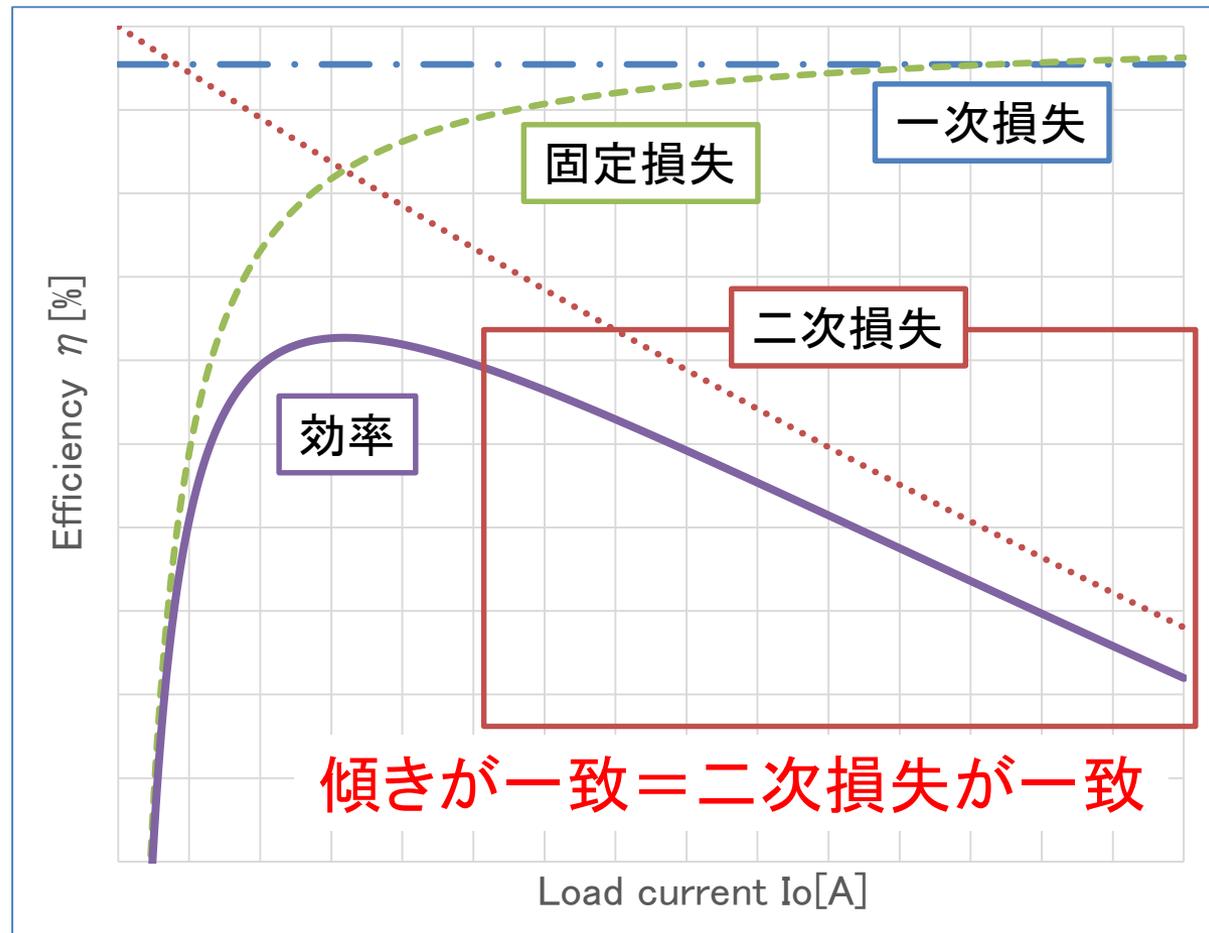
各損失の効率に対する影響

負荷電流の増加に従い

- 一次損失
→一定

- 二次損失
→単調減少

- 固定損失
→対数損失



回路素子値が推定！

アウトライン

1. 研究背景と目的
2. 推定原理—DCDC電源の損失と効率
3. 推定結果
4. まとめと課題

実験環境

- 同期整流方式降圧型 DC/DC コンバータ
(TPS54317 Texas Instruments)
- 実測した効率曲線を使用

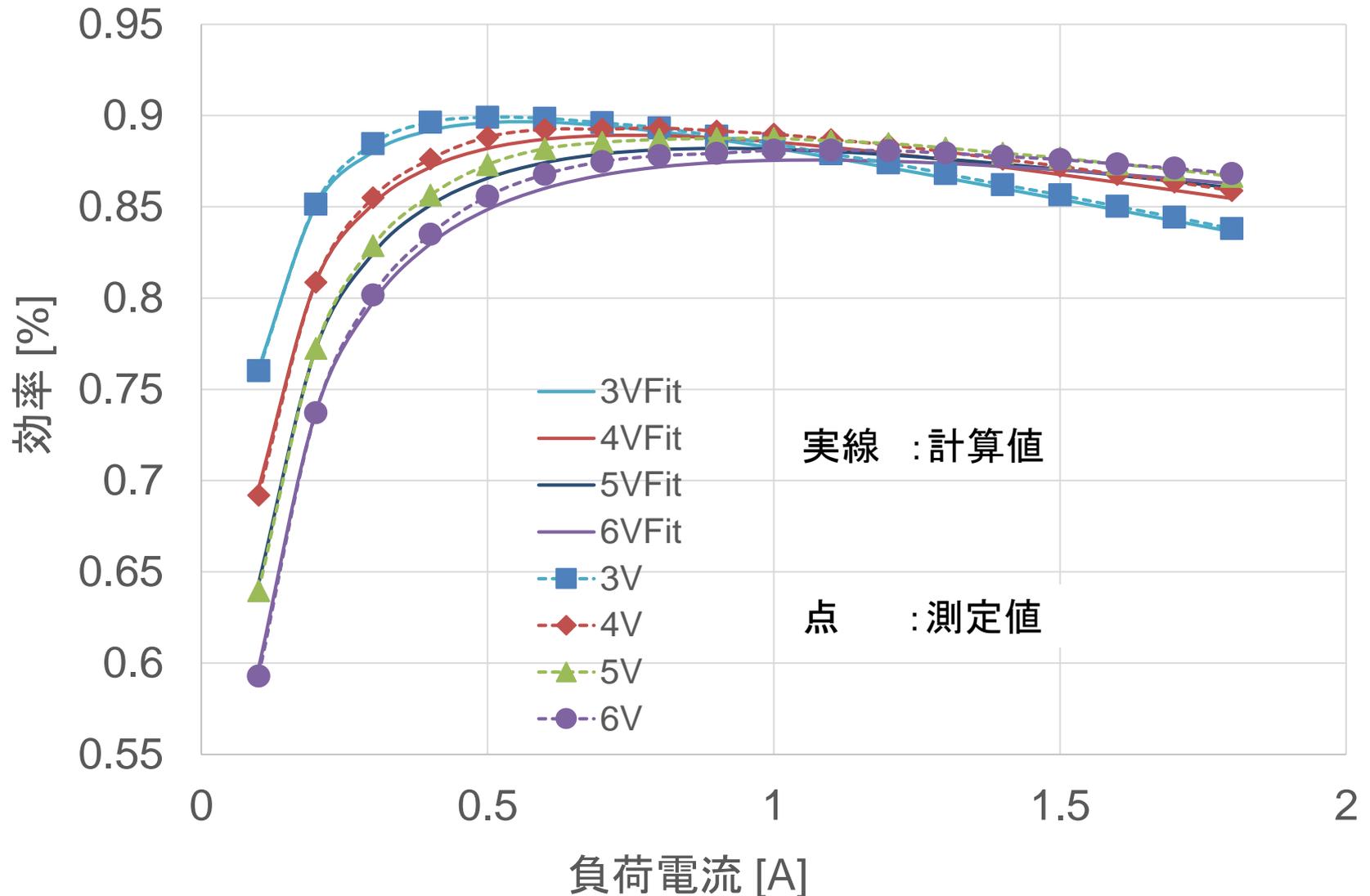
推定パラメータ

- | | |
|---|--|
| <input type="checkbox"/> インダクタ ESR | <input type="checkbox"/> キャパシタ ESR |
| <input type="checkbox"/> ハイサイド MOSFET DC 抵抗 | <input type="checkbox"/> ローサイド MOS DC 抵抗 |
| <input type="checkbox"/> MOSFET ターンオン時間 | <input type="checkbox"/> MOSFET ターンオフ時間 |
| <input type="checkbox"/> 固定損失 | |

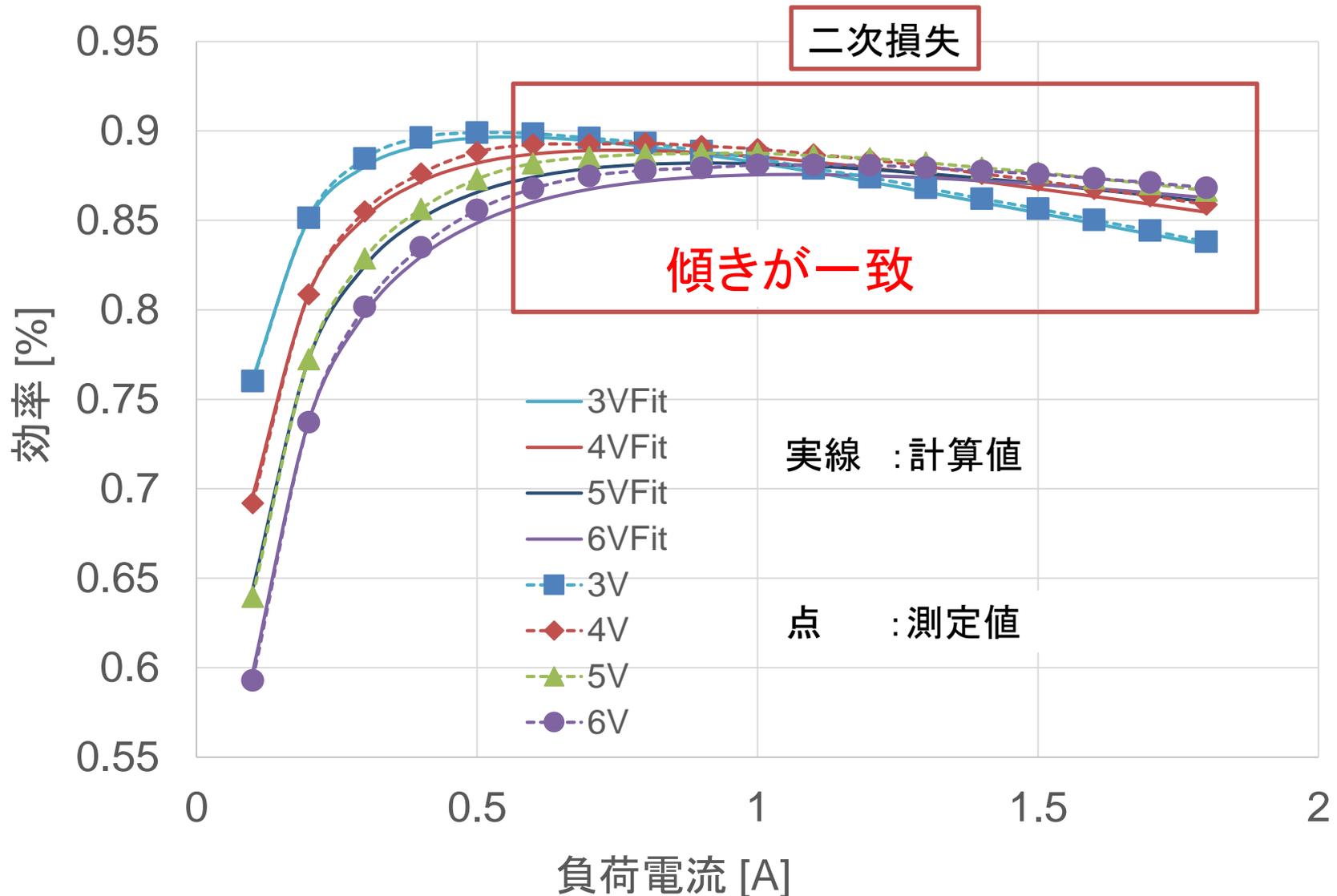
設定パラメータ

入力電圧 V_i	3.0V/4.0V/5.0V/6.0V
出力電圧 V_o	1.8V
スイッチング周波数 f_{sw}	550kHz
インダクタ L	1.5 μ H
キャパシタ C	200 μ F(100 μ F*2+1.0nF)

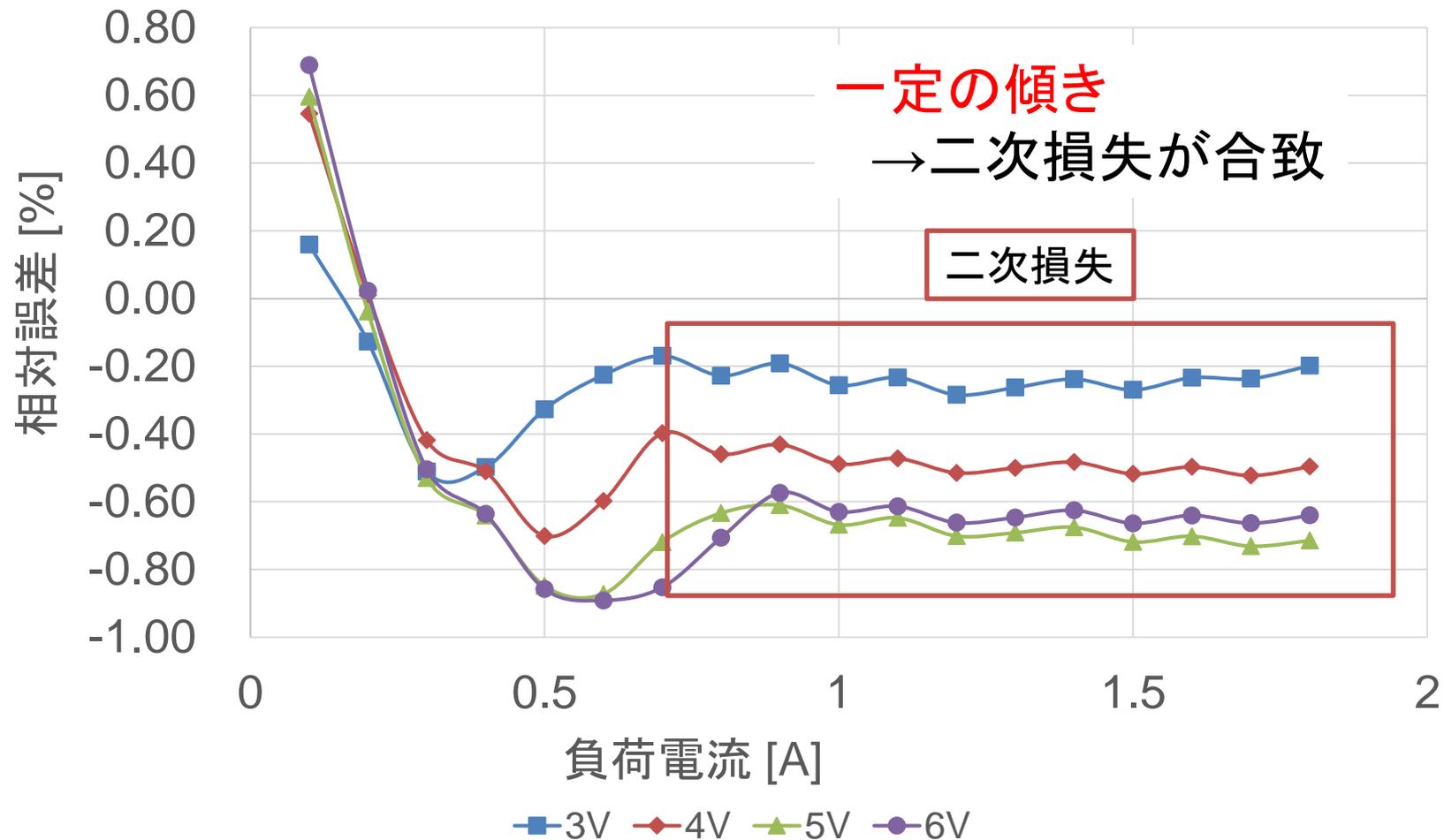
フィッティング結果



フィッティング結果

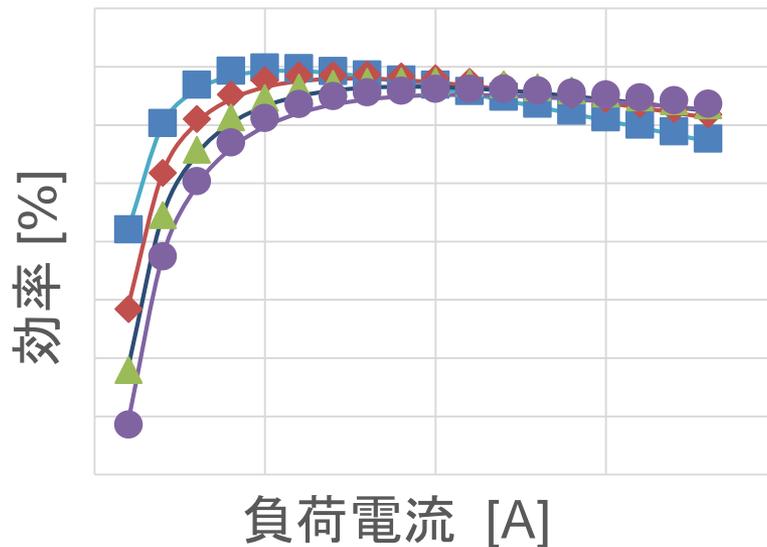


フィッティング結果 – 相対誤差



寄生回路素子値が一致

回路素子値推定結果



推定結果

インダクタ ESR	15mΩ
キャパシタ ESR	1mΩ
MOSFETハイサイド ON抵抗 R_{ds1}	30mΩ at 3V 20mΩ at 4V 15mΩ at 5V 10mΩ at 6V
MOSFETローサイド ON抵抗 R_{ds2}	45mΩ at 3V 30mΩ at 4V 24mΩ at 5V 20mΩ at 6V
ICの自己消費電流 I_{IC}	4.8mA at 3V 5.1mA at 4V 5.2mA at 5V 5.3mA at 6V

MOSFET ターンオン時間 T_{on}	2nsec
MOSFET ターンオフ時間 T_{off}	4nsec

伝達関数の計算

パワー段の伝達関数 G_{dv} は位相補償の設計に必須



推定値を使用することができる

3.0V時の G_{dv} パラメータ

スイッチング周波数 f_{sw}	550kHz	入力電圧 V_i	3.0V
インダクタ L (68%)	1.0 μ H	キャパシタ C (68%)	135 μ F
インダクタ ESR r_L	15m Ω	キャパシタ ESR r_C	1m Ω
ハイサイド MOSFET ON 抵抗 r_{ds1}	30m Ω	ローサイド MOSFET ON 抵抗 r_{ds2}	32m Ω

パワー一段の伝達関数

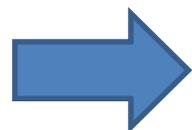
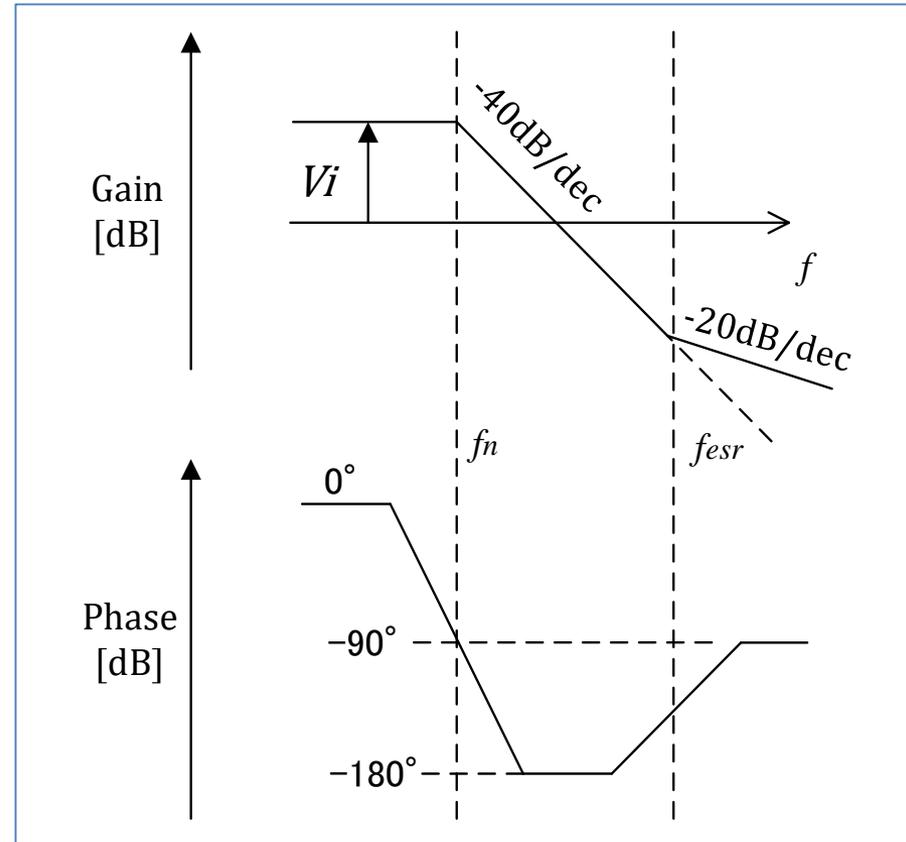
$$G_{dv}(s) \Big|_{\substack{\Delta V_i=0 \\ \Delta I_o=0}} = \frac{\Delta V_o}{\Delta D} \rightarrow \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

$$= \frac{V_i \cdot \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \left(1 + \frac{s}{\omega_{esr}} \right)$$

$$\zeta = \frac{r_L + r_C + r_{ds}}{2} \sqrt{\frac{C}{L}}, \quad \omega_n = \frac{1}{\sqrt{LC}}, \quad \omega_{esr} = \frac{1}{Cr_C}$$

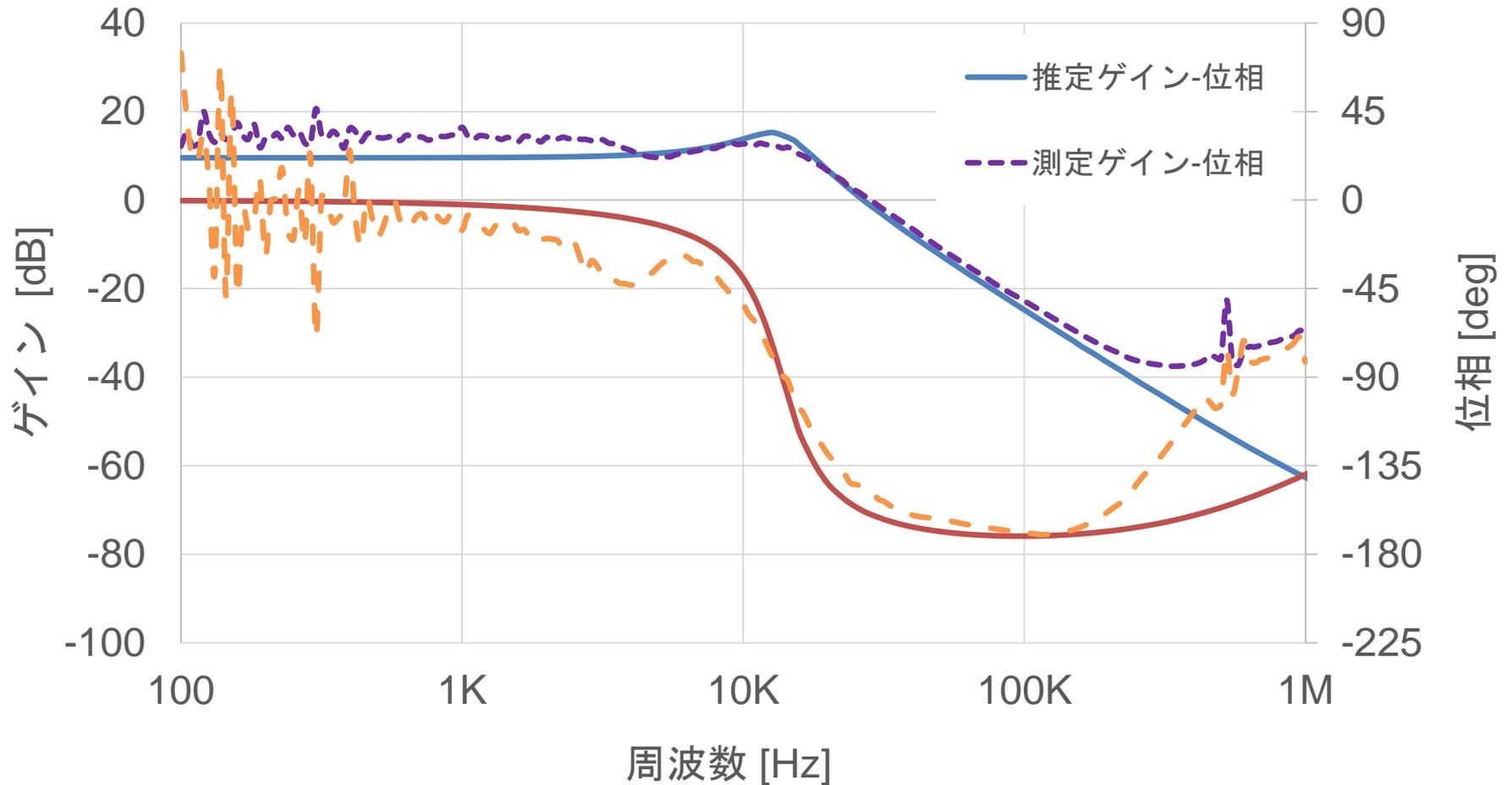
L、Cは 折点周波数
振動係数 を決定

それぞれ同じ比率で変化させる

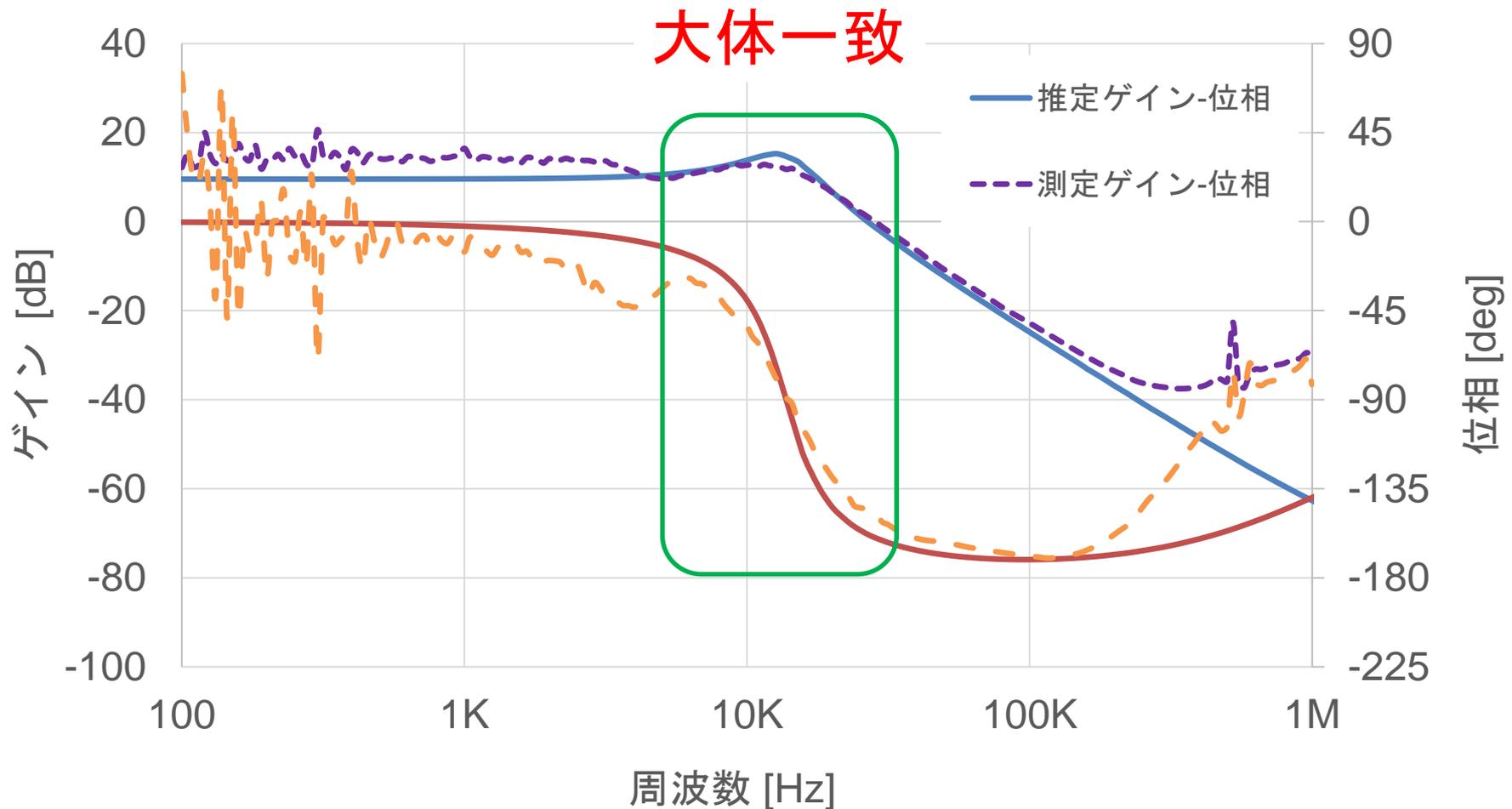


折点周波数は変わるが振動係数は変わらない

伝達関数の比較—実測 vs 計算



伝達関数の比較—実測 vs 計算



推定結果は位相補償に使用可能！

アウトライン

1. 導入
2. 推定原理—DCDC電源の損失と効率
3. 推定結果
4. まとめと課題

まとめ

- 提案手法によりDC-DCコンバータの寄生回路素子値を効率曲線から推定
- パワー一段の伝達関数を推定結果を用いて計算が可能
- 測定値と推定値がおおよそ合致

今後の課題

- 実際に回路素子値が一致しているか、測定済みの実装電源と比較
- 推定結果を用いた位相補償の再設計
- 考慮していない損失式を含めたフィッティング精度の向上

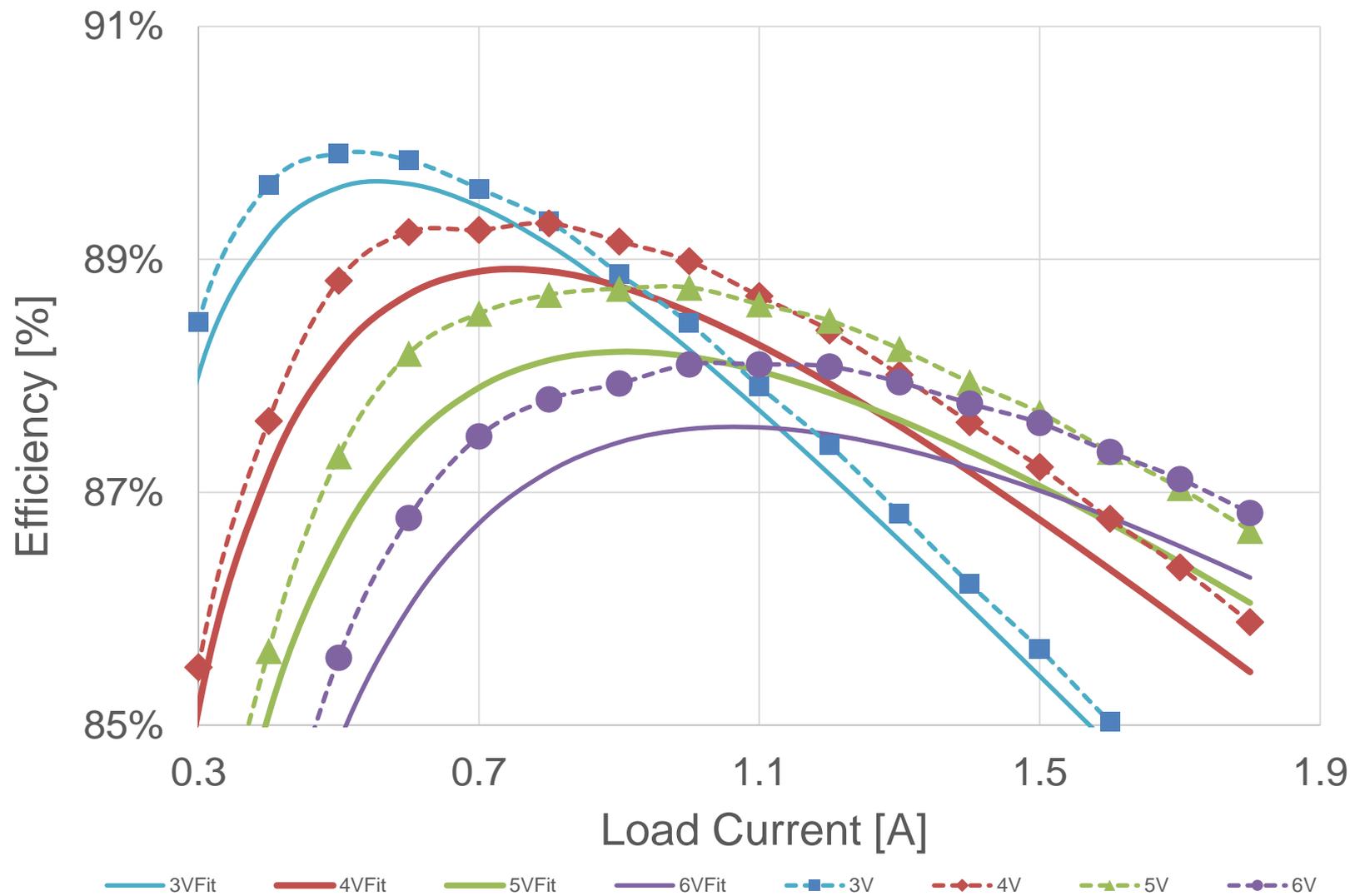
終わり

1. 導入
2. 推定原理—DCDC電源の損失と効率
3. 推定結果
4. まとめと課題

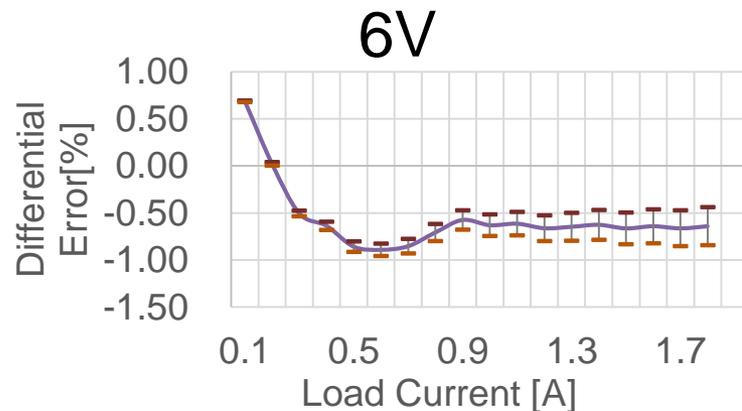
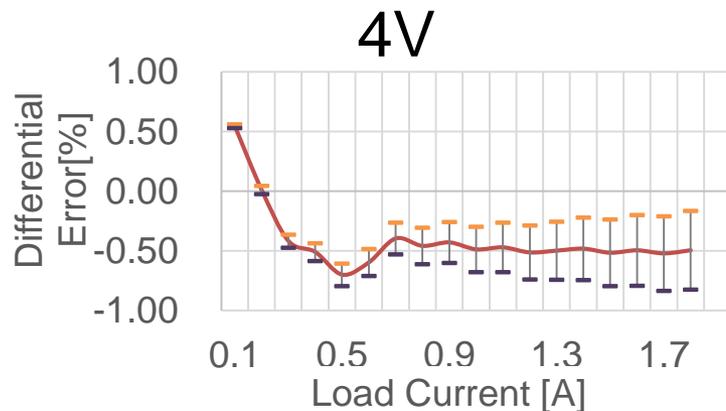
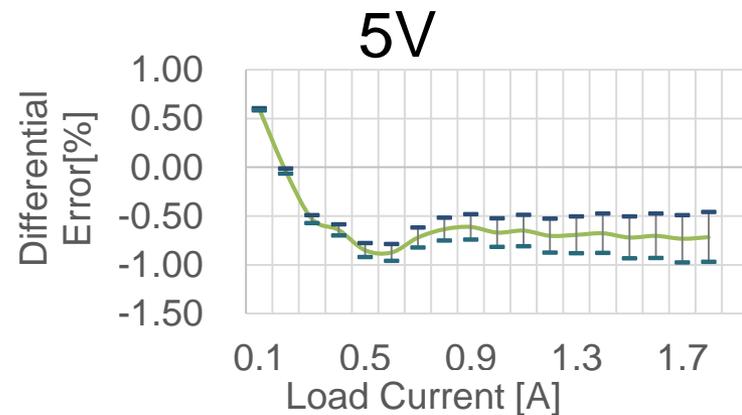
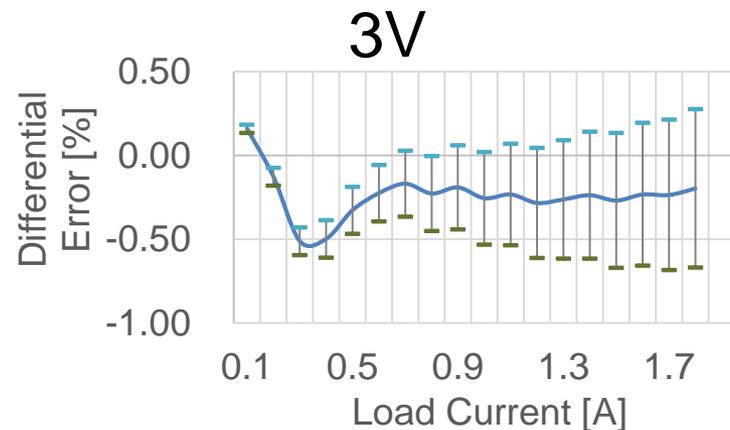
Appendix

Appendix

効率フィッティングー拡大図



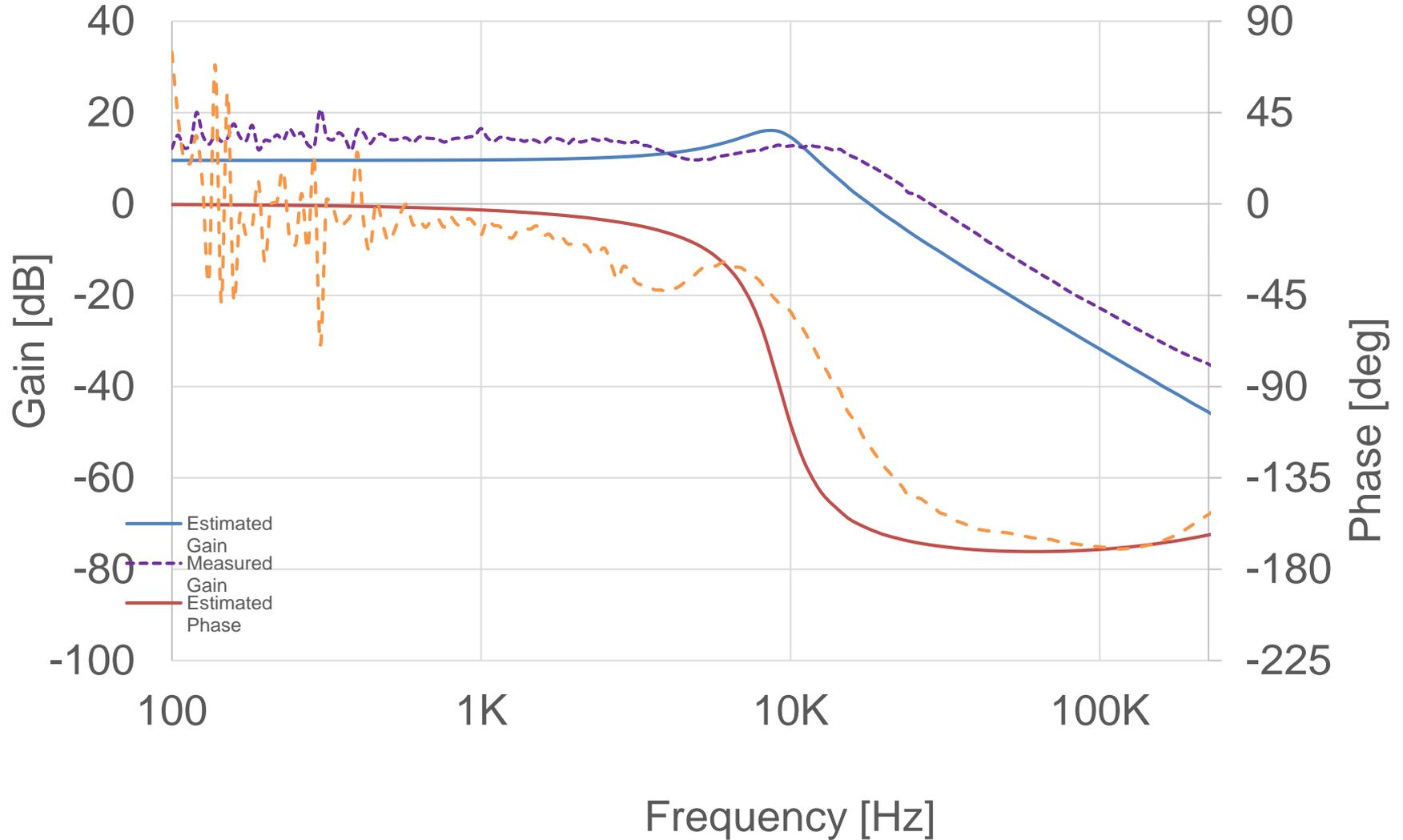
相対誤差のバラつき $\pm 5\%$



MOSFETのON抵抗をそれぞれ $\pm 5\%$ 変化

値の変動を確認しながらフィッティング

接点周波数のズレ



Q&A

- 北見工大の先生

普通に考えると設計する場合、ESRなどを考慮して設計するが本手法はどういう場合に必要？

→評価基板やパッケージ化されたものなどでさらに最適化したいときに用いる。

+ 負荷応答の最適化、オーバーシュートやセトリング時間を規定におさめるために用いる。

Q&A

- ラピスセミコンダクタ？

測定されて検討されていて素晴らしい。

温度の変化などは考慮している？

誤差が使用している間に中の温度上昇して
しまつて誤差となっているのでは？

→温度変化に対しては未検討。😞

効率をどのタイミングで、どんな温度で測るかが
大切かもしれない...

Q&A

- 名工大 の先生

いやらしい素子のアルミ電解コンデンサの
温度変化に対してはどのような対策をとっている？

→今回は積層セラミックコンデンサを
使用しているので、温度変化に対しては
まだ検討していなかった。今後の課題。

Q&A

- 名工大 の先生

負荷モデルは実際に何が付くかわからない、、
(負荷インピーダンス)

→考えていなかったなので今後の課題。

というかあくまで電源のみに適用する研究だから
考える必要ないかもしれない

出カインピーダンスの話じゃないよね...?

Q&A

- ・デンスー

位相余裕を責めたいと言っていたが、
通常なら伝達関数から合わせに行くが、
なぜ今回は効率をフィッティングして責めたのか？

p30

→今回伝達関数がわからないのが
前提としてあるので効率からフィッティングした。

データシートに伝達関数が載っていないことも
背景で言えばよかった