

単位セル並び替えと巡回選択法による DA変換器の高線形化

群馬大学

串田 弥音 小島潤也 村上正紘 小林春夫

アウトライン

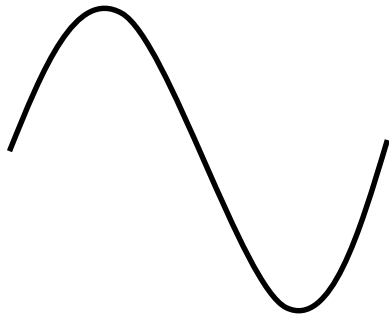
- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - 巡回選択方法
 - 単位セル並び替え
- ◆ シミュレーション検証
 - 2次 $\Delta\Sigma$ DA変換器LP型
 - 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

アウトライン

- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - 巡回選択方法
 - 単位セル並び替え
- ◆ シミュレーション検証
 - 2次 $\Delta\Sigma$ DA変換器LP型
 - 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

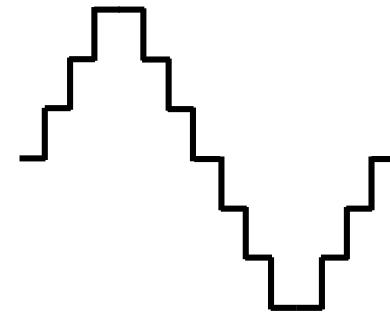
研究背景

アナログ信号



連続的な信号
自然界に存在する物理量

デジタル信号



離散的な信号
2進数

- アナログデジタル/デジタルアナログ変換器(ADC/DAC) 必須
- $\Delta\Sigma$ DA変換器 大部分がデジタル回路
 - 直流信号・低周波信号を高分解能、高線形に生成

研究目的



□ セグメント型DAC

➤ 各電流源のばらつき



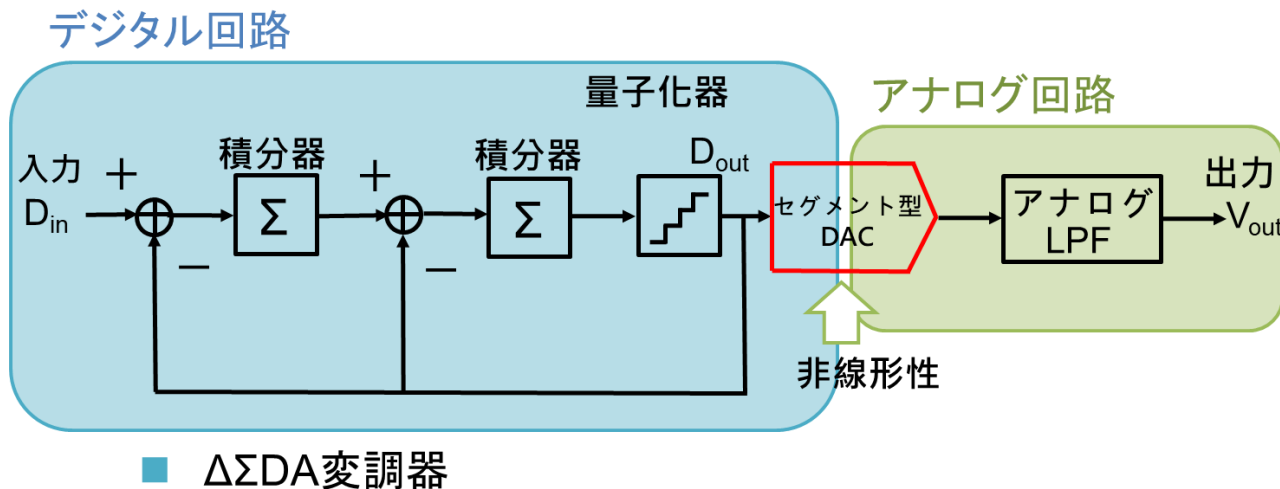
全体の $\Delta\Sigma$ DAC: 線形性劣化

□ $\Delta\Sigma$ DA変換器

➤ 上記の影響を軽減



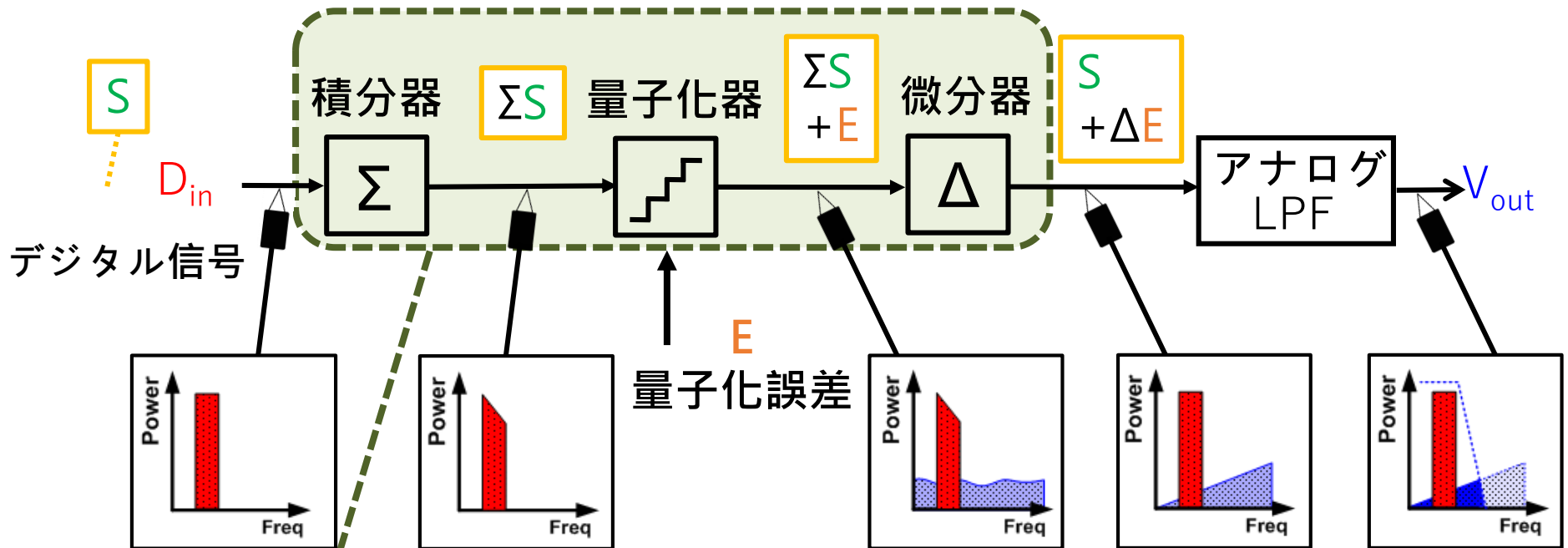
全体の $\Delta\Sigma$ DAC: 線形性向上



アウトライン

- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - 巡回選択方法
 - 単位セル並び替え
- ◆ シミュレーション検証
 - 2次 $\Delta\Sigma$ DA変換器LP型
 - 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

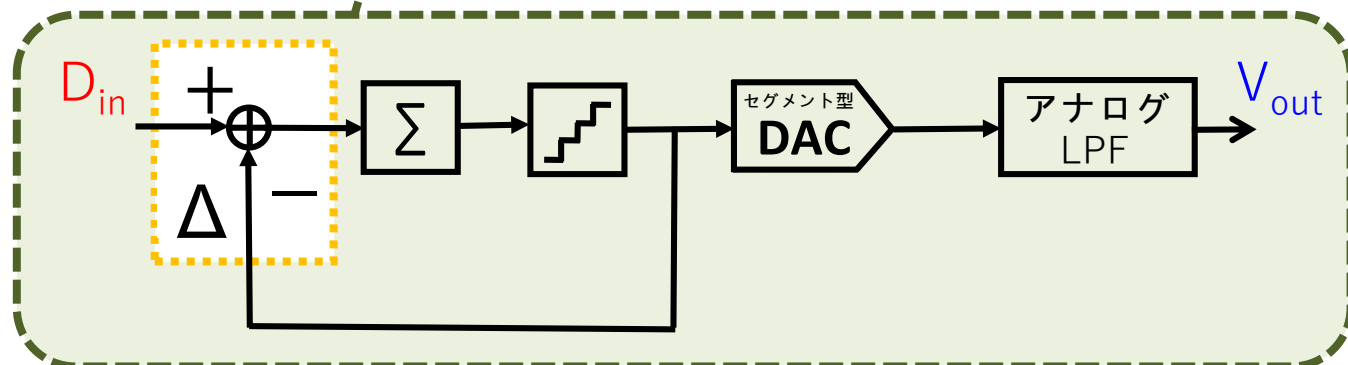
$\Delta\Sigma$ DA変換器の構成・原理



E
量子化誤差

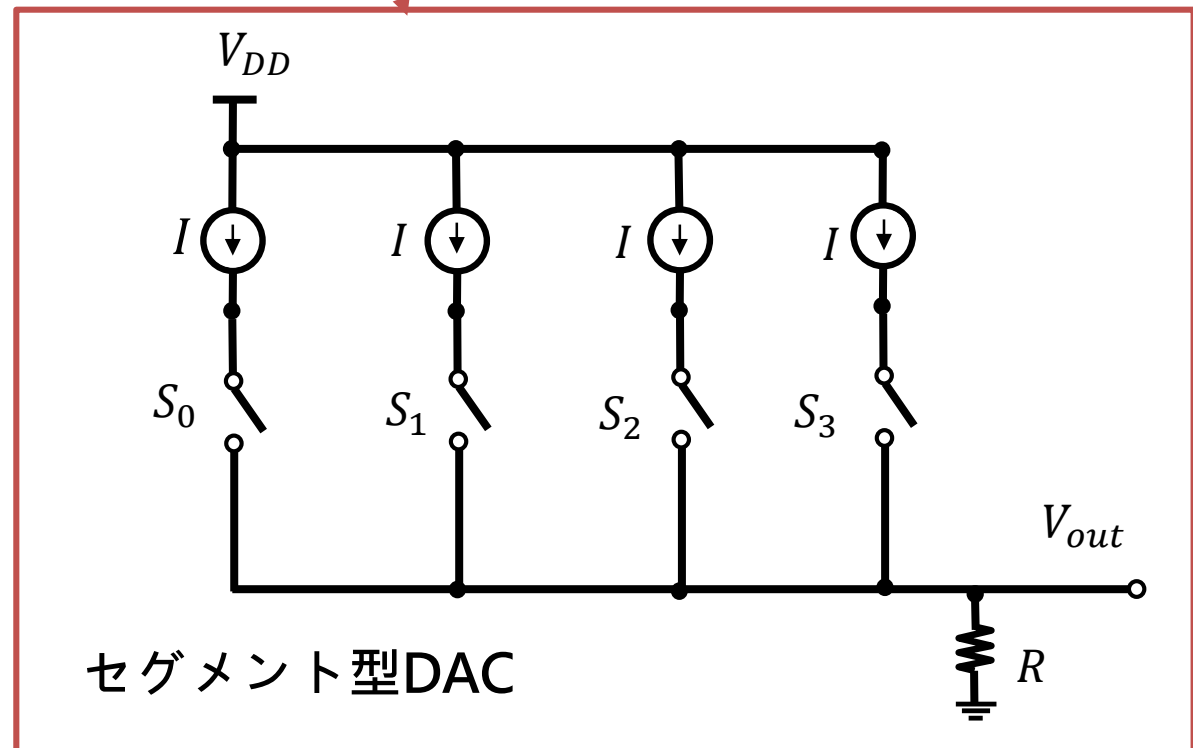
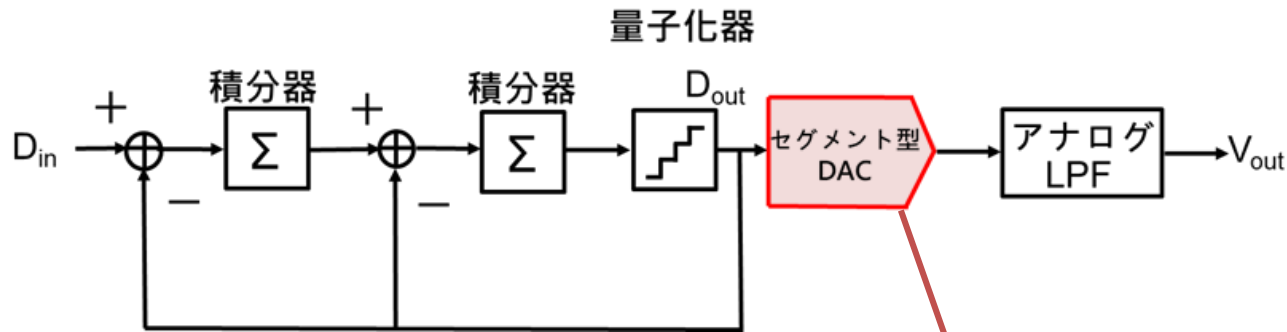
量子化誤差

ノイズシェーピング

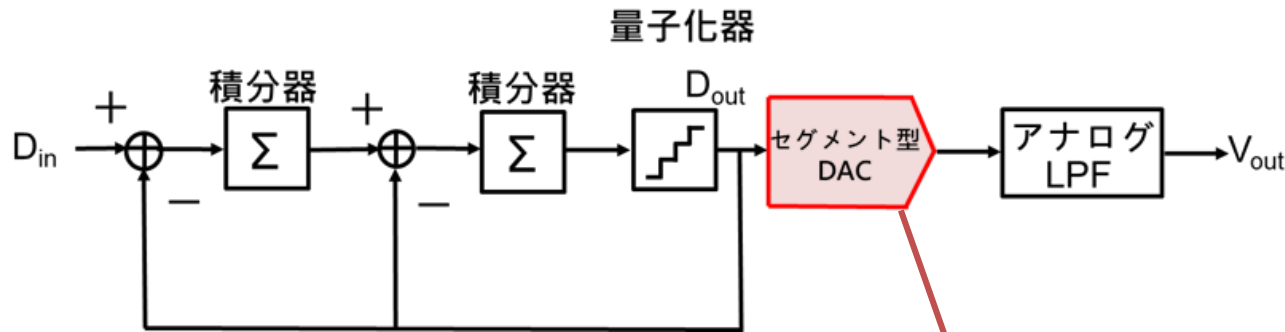


フィードバックで
実現

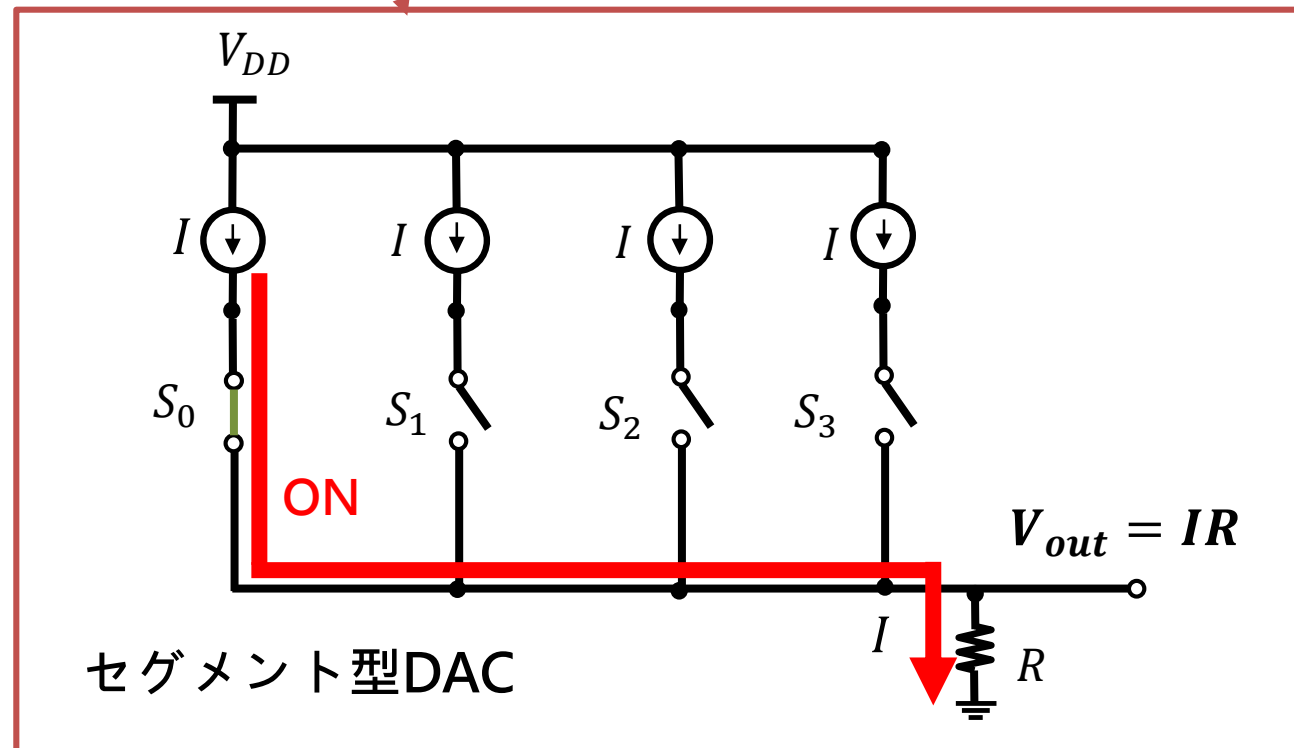
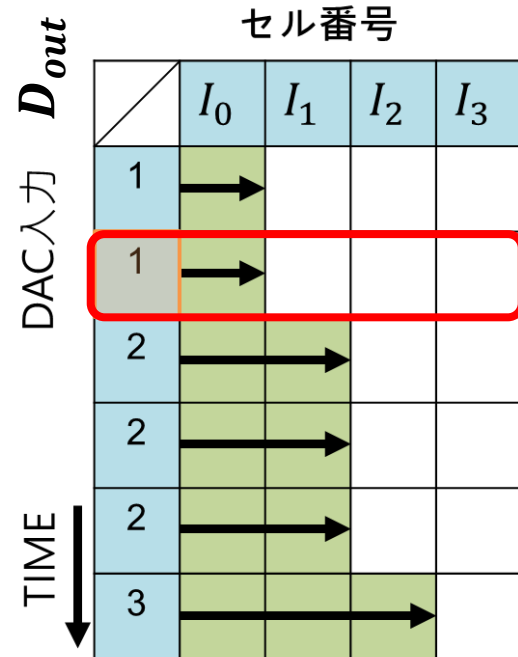
理想セグメント型DAC_構成・動作



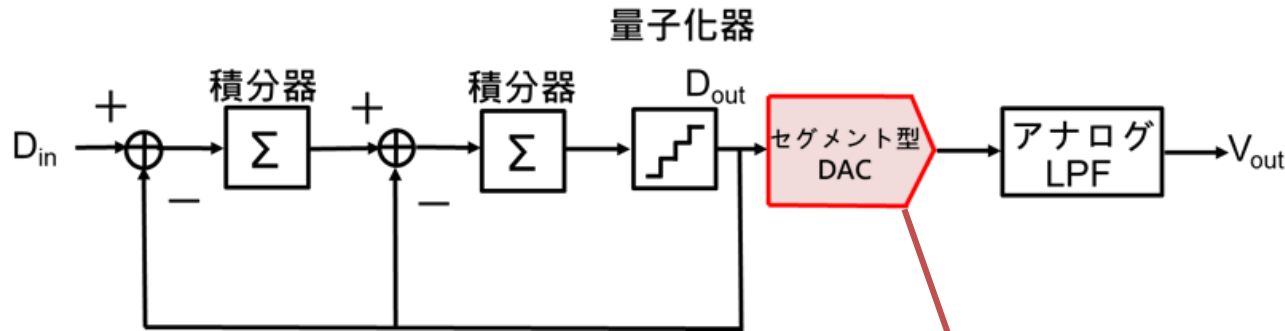
理想セグメント型DAC_構成・動作



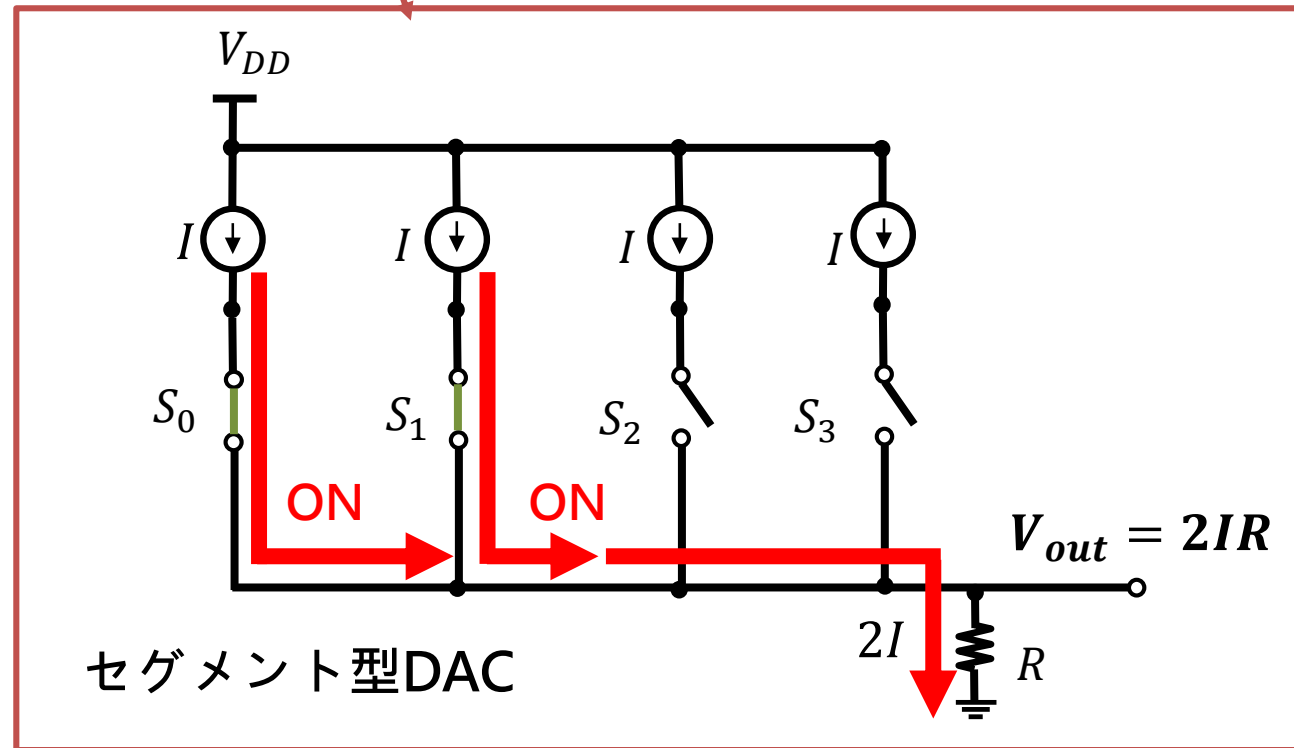
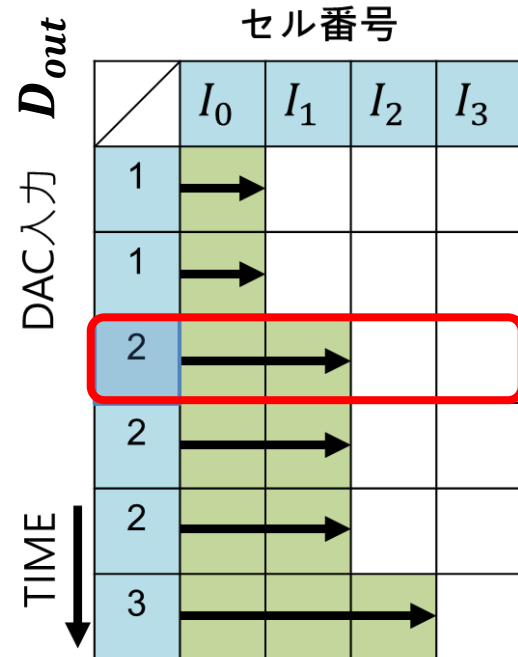
$$D_{out} = 1$$



理想セグメント型DAC_構成・動作

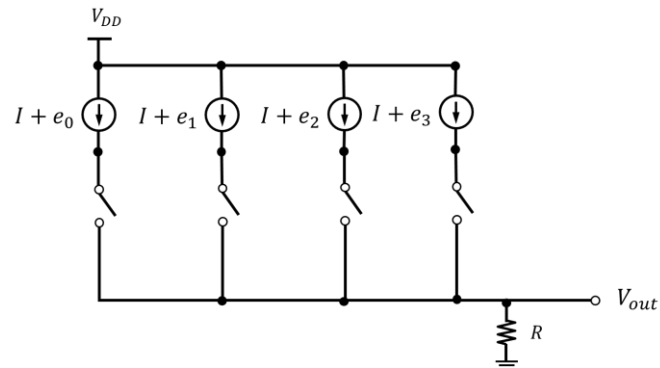
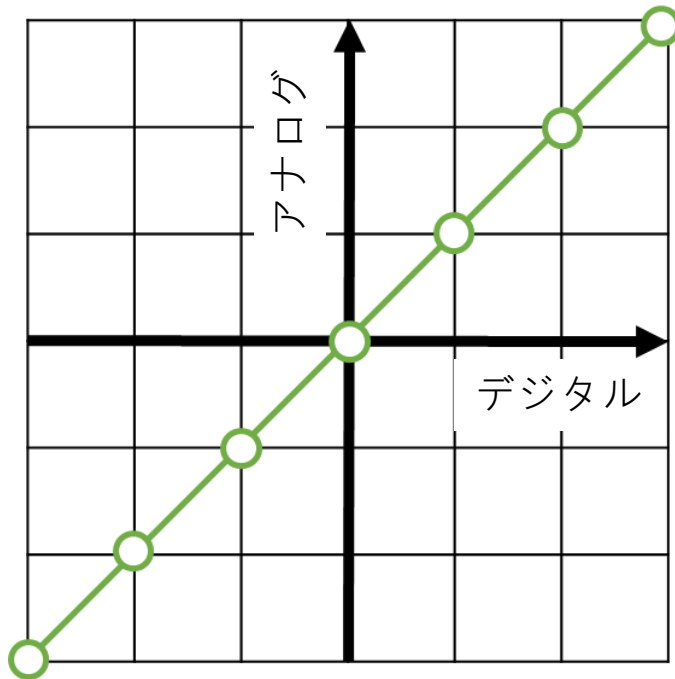


$$D_{out} = 2$$

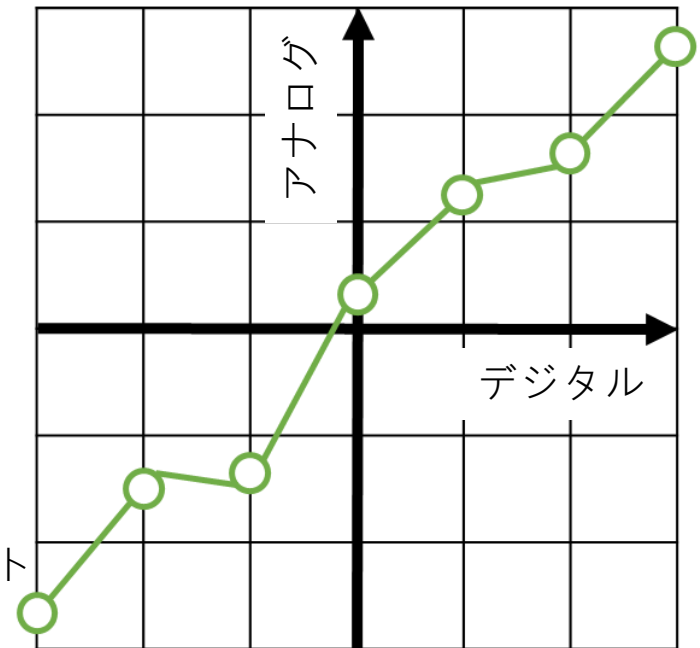


セグメント型DACの非線形性

理想セグメントDAC



現実セグメント型DAC



○ マルチビット
出力

■ セグメントDAC電流源のばらつき

➤ $\Delta\Sigma$ DAC全体の線形性劣化



アウトライン

- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - ▶ 巡回選択方法
 - ▶ 単位セル並び替え
- ◆ シミュレーション検証
 - ▶ 2次 $\Delta\Sigma$ DA変換器LP型
 - ▶ 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

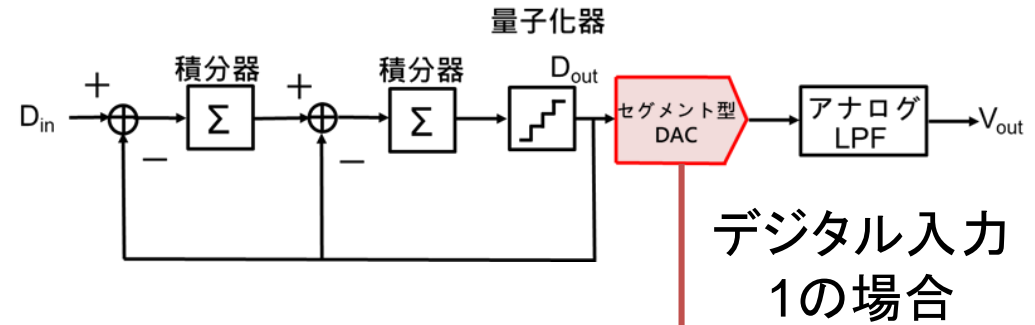
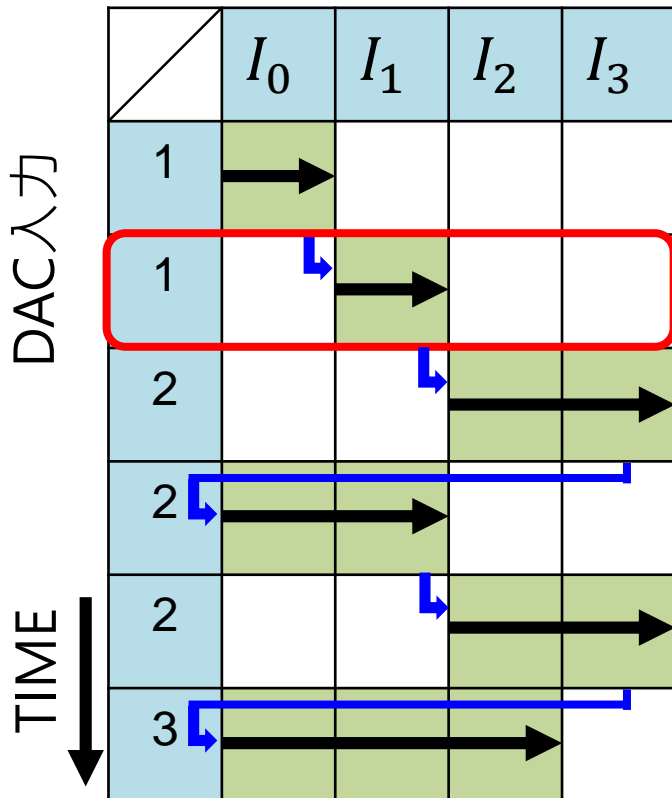
セグメント型DAC_巡回選択法

■ セグメント型DAC

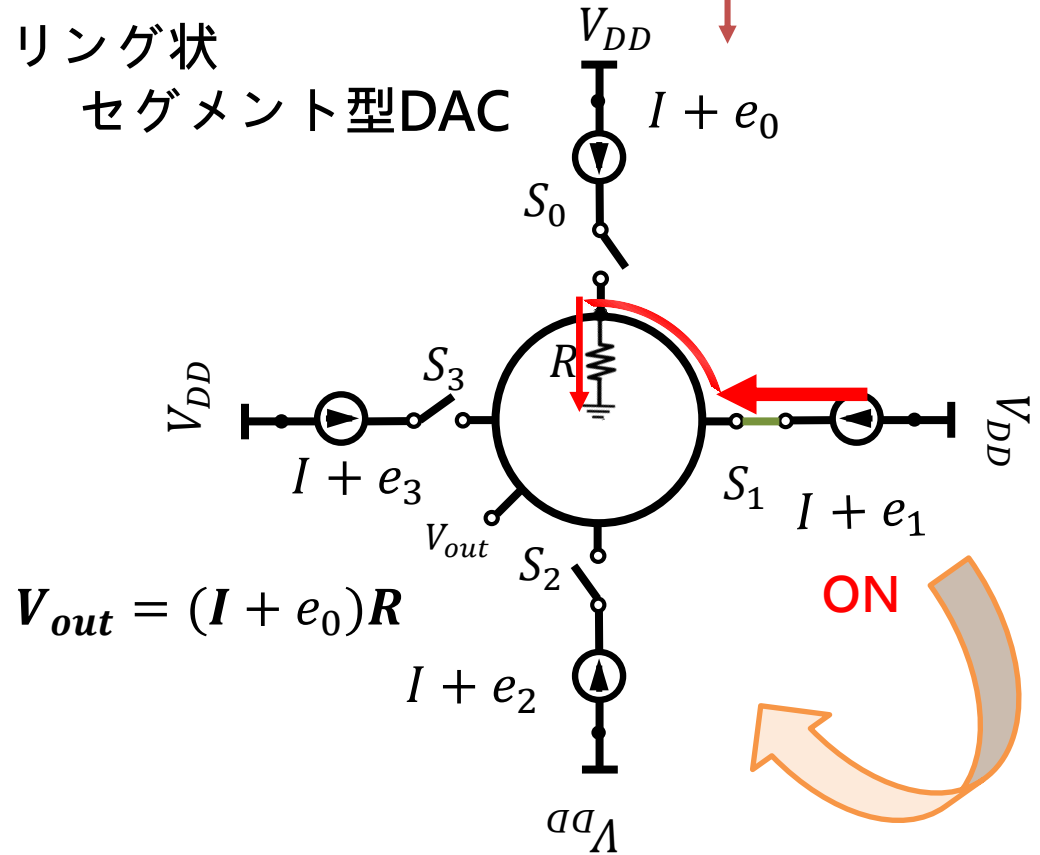


➤ DACの電流源を順番に選択

セル番号



リング状
セグメント型DAC



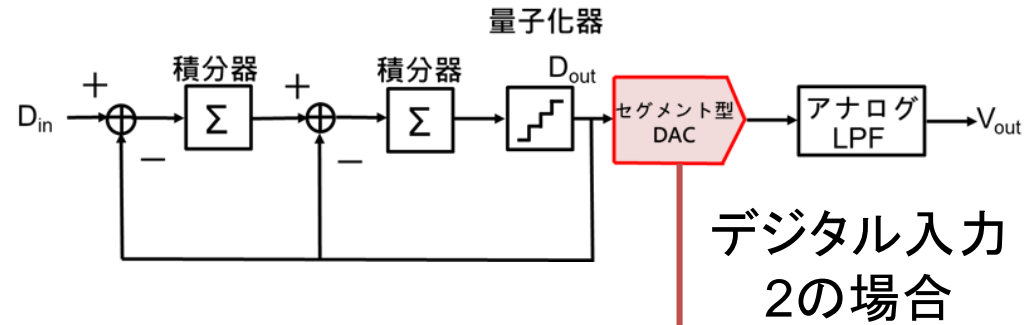
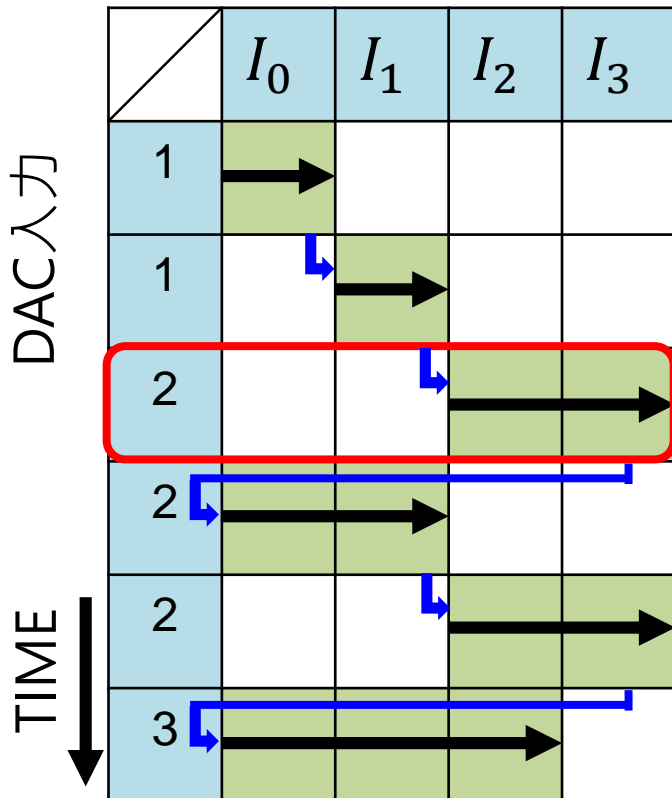
セグメント型DAC_巡回選択法

■ セグメント型DAC

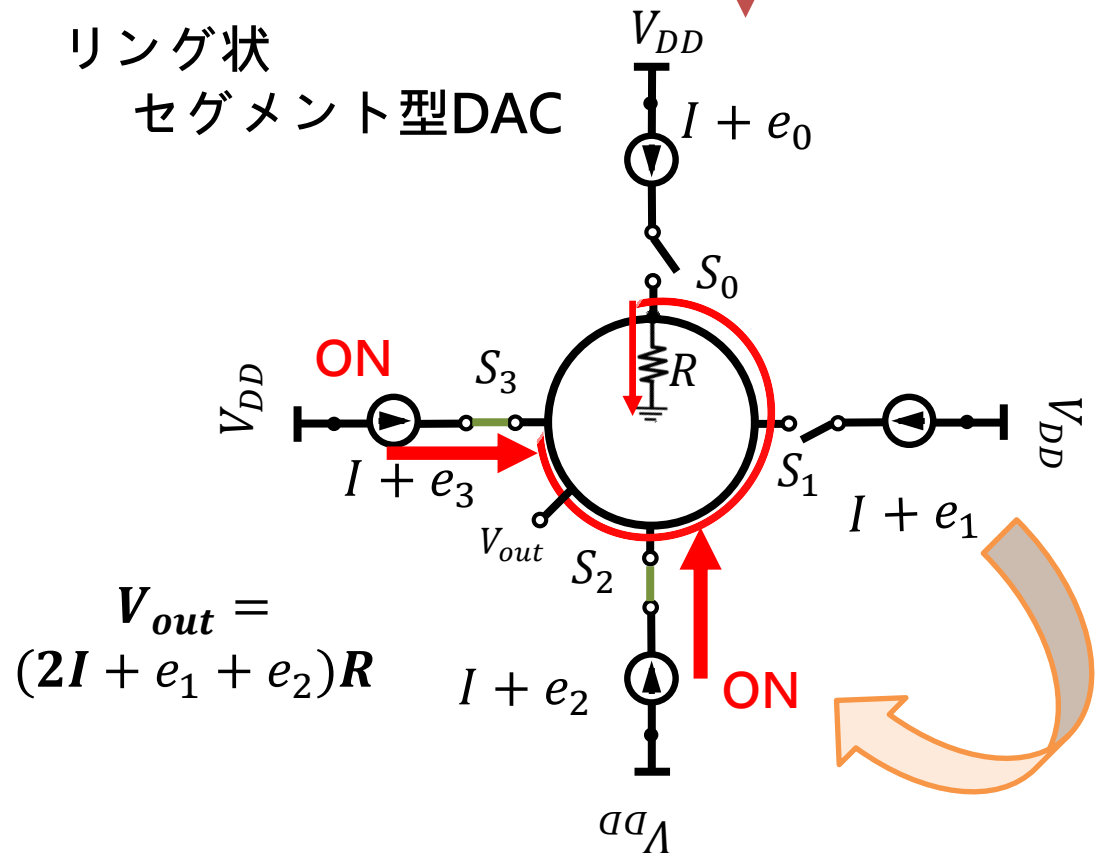


➤ DACの電流源の使用回数平均化

セル番号



リング状
セグメント型DAC



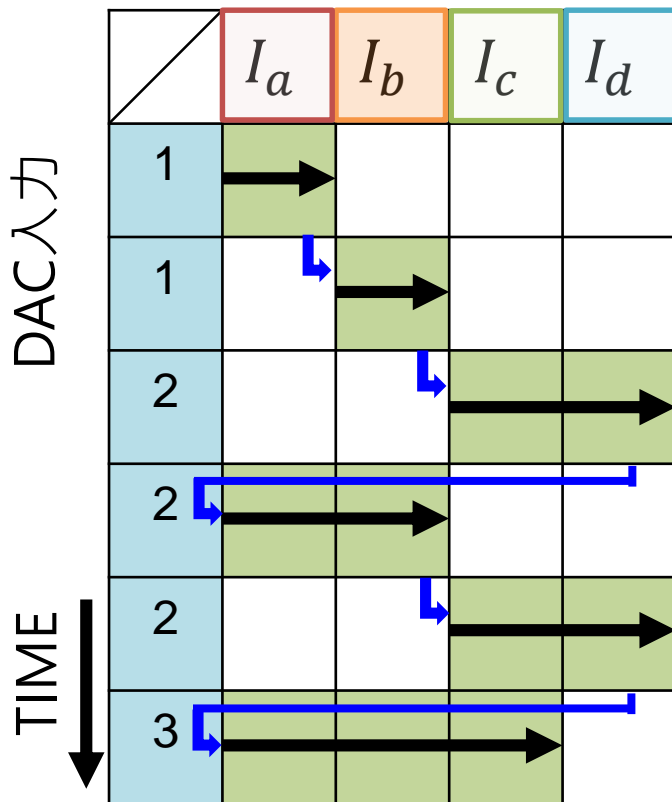
アウトライン

- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - ▶ 巡回選択方法
 - ▶ 単位セル並び替え
- ◆ シミュレーション検証
 - ▶ 2次 $\Delta\Sigma$ DA変換器LP型
 - ▶ 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

セグメント型DAC_単位セル並び替え

■ セグメント型DAC

- 比較器を用いて電流セルの大小関係を計測
並び替えをソフト的に行う

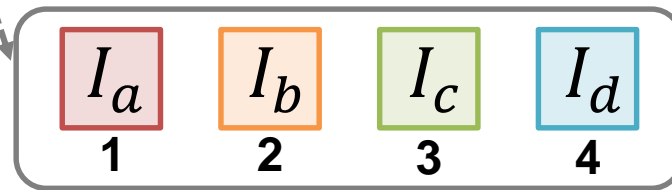


DACの電流源について

最小 最大

$$I_a < I_b < I_c < I_d$$

1 2 3 4



の並び替え

24通り

良い組み合わせを検討

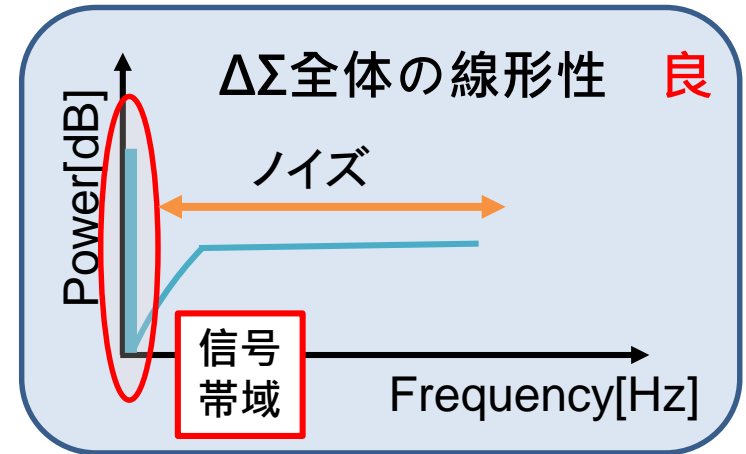


提案したセグメント型DAC

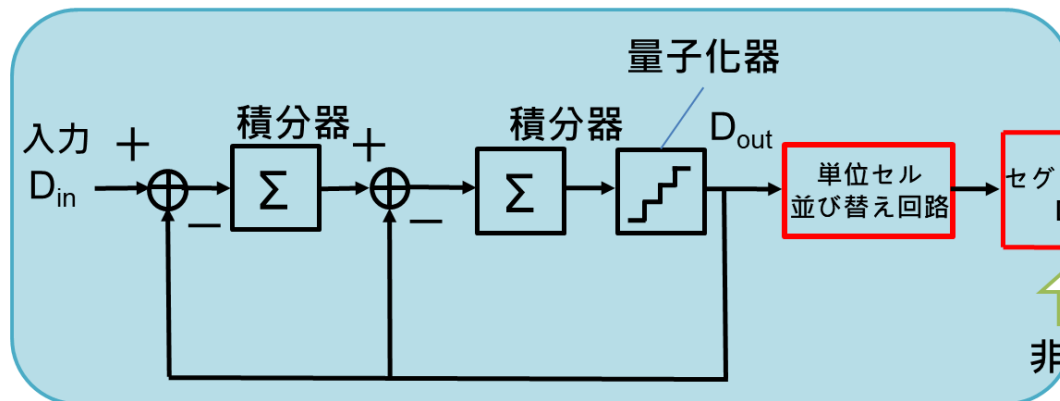


□ セグメント型DAC

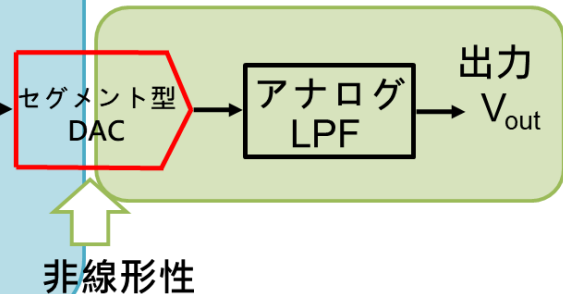
- 単位セル並び替えの後
素子巡回選択方法



デジタル回路



アナログ回路



アウトライン

◆ 研究背景・目的

◆ $\Delta\Sigma$ DA変換器

➤ 巡回選択方法

➤ 単位セル並び替え

◆ シミュレーション検証

➤ 2次 $\Delta\Sigma$ DA変換器LP型

➤ 2次 $\Delta\Sigma$ DA変換器HP型

◆ まとめ

scilabを用いた
数値シミュレーション

評価方法

SNDR

Signal-to-noise and distortion ratio

$$SNDR = \frac{P_{signal}}{P_{noise} + P_{distortion}}$$

P_{signal} : 信号電力

P_{noise} : ノイズ電力

$P_{distortion}$: ひずみ電力

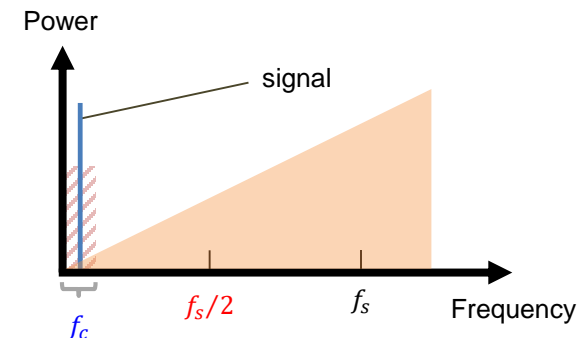
OSR

Over Sampling Ratio

$$OSR = \frac{f_s}{2f_c}$$

f_s : サンプル周波数

f_c : 信号帯域



単位セル平均出力*I*について

単位セル平均出力: $I = \frac{1}{4}(I_0 + I_1 + I_2 + I_3)$ である

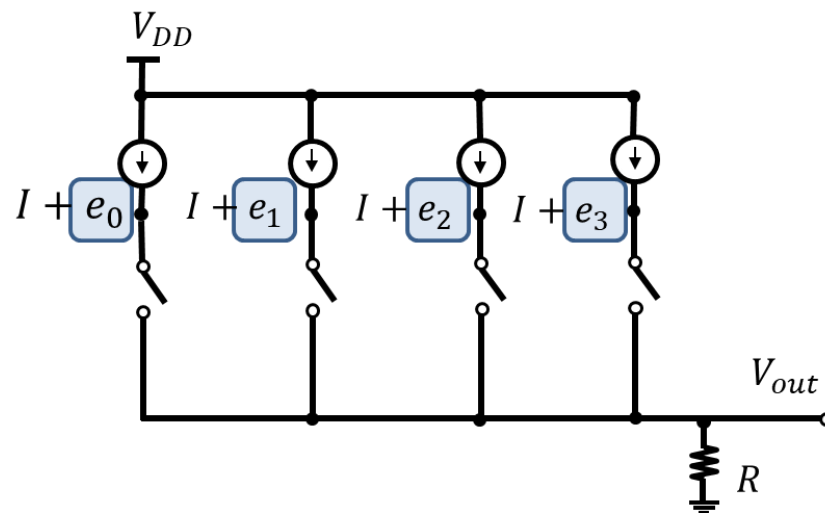
$$\begin{aligned} I_0 &= I + e_0 \\ I_1 &= I + e_1 \\ I_2 &= I + e_2 \\ I_3 &= I + e_3 \end{aligned}$$

ばらつき e_k

のとき総和は

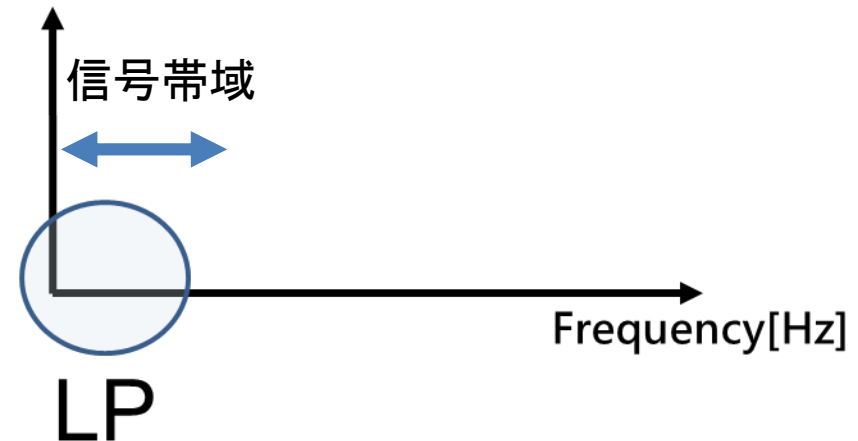
$$(I_0 + I_1 + I_2 + I_3) = 4I * (e_0 + e_1 + e_2 + e_3)$$

$$I = \frac{1}{4}(I_0 + I_1 + I_2 + I_3 + \underbrace{e_0 + e_1 + e_2 + e_3}_0)$$



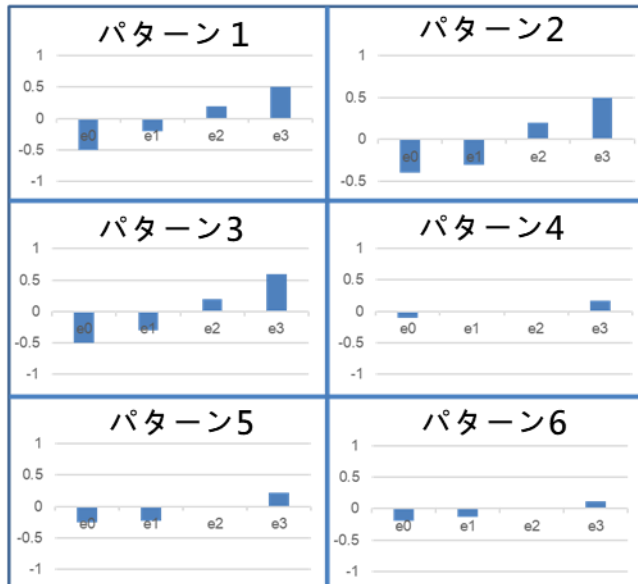
アウトライン

- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - 巡回選択方法
 - 単位セル並び替え
- ◆ シミュレーション検証
 - 2次 $\Delta\Sigma$ DA変換器LP型
 - 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

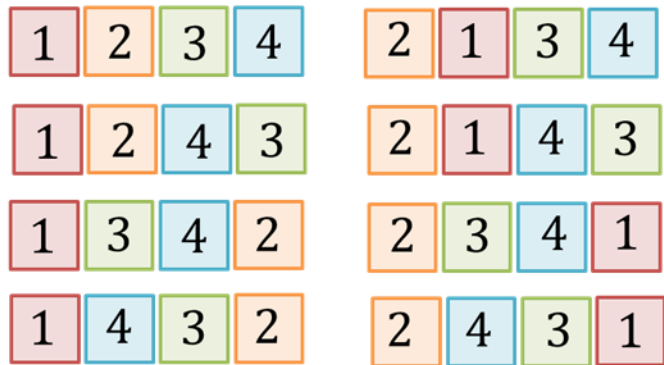
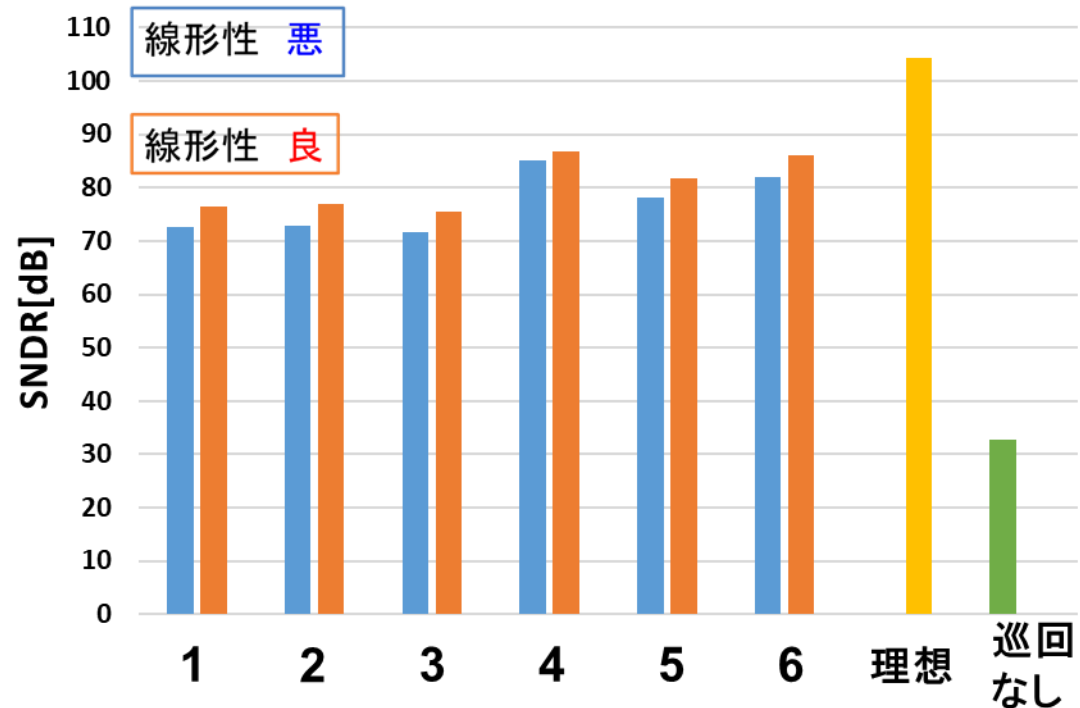


2次 $\Delta\Sigma$ 変換器LP型_単位セル並び替え

6パターンのばらつき



OSR:2⁷



線形性が良い順は全16通り

線形性 良:

1番, 2番の順
3番, 4番の順

線形性 悪:

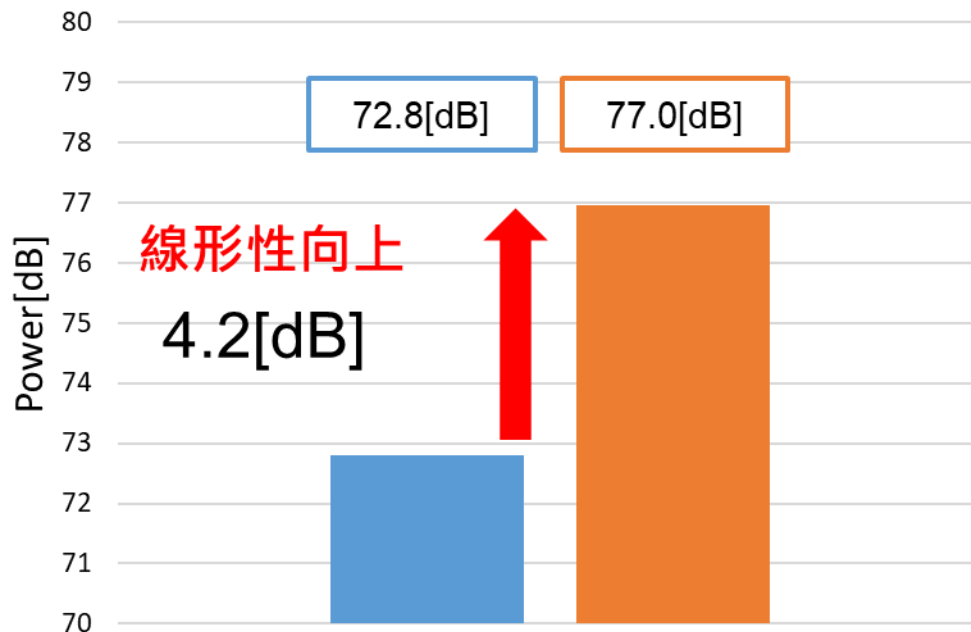
2番, 1番の順
4番, 3番の順 を含む

// を含まない

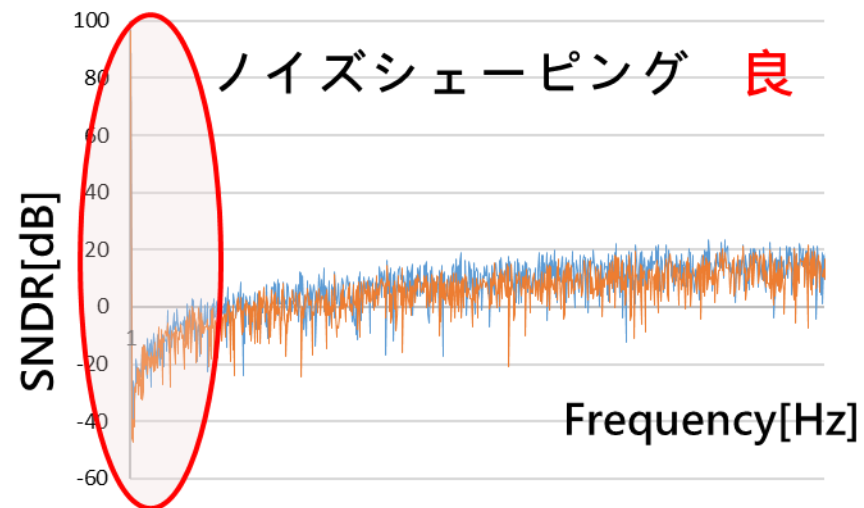
巡回選択法+並び替え_LP_シミュレーション検証

パターン2

OSR:2⁷



信号
帯域



■ 線形性 良: 1番,2番の順 2番,1番の順
3番,4番の順 4番,3番の順 を含む

▲ 線形性 悪: " を含まない

--- 理想

— 巡回なし

パターン2

$$e_0 = -0.4$$

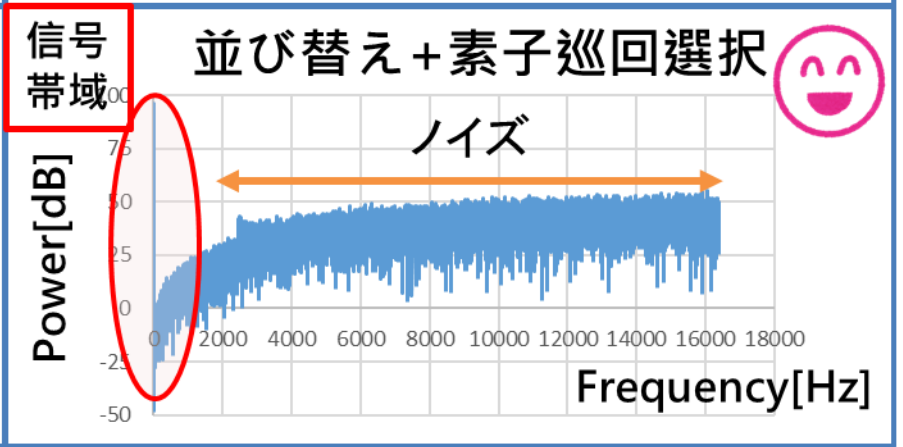
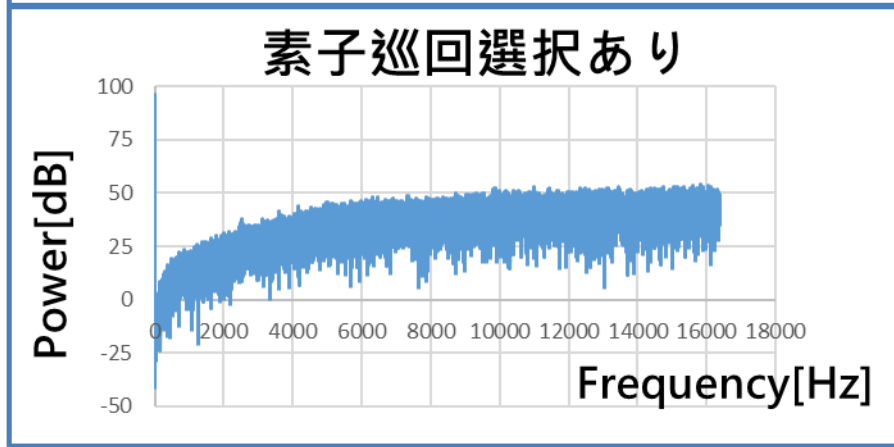
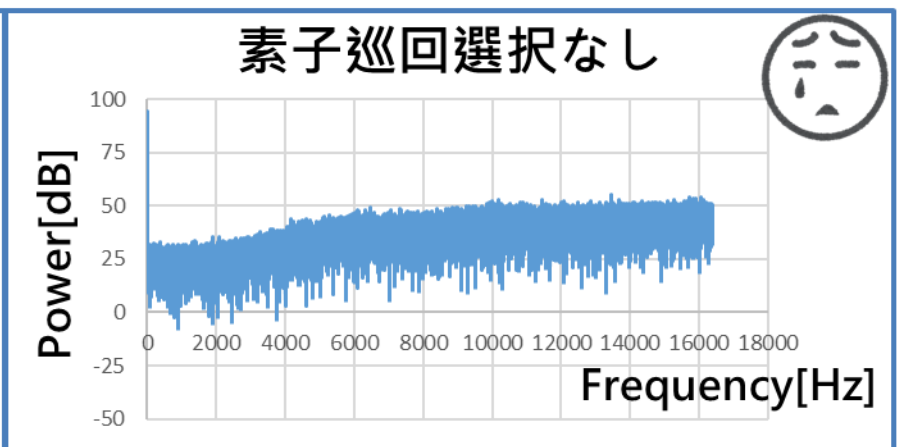
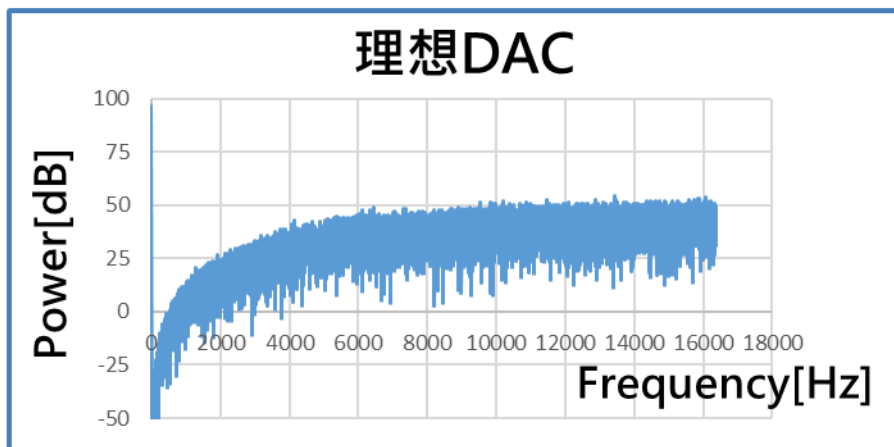
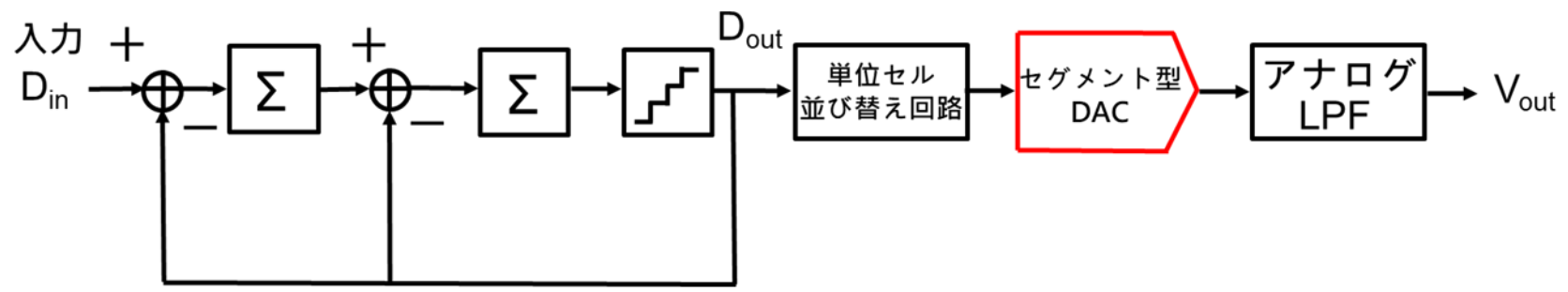
$$e_1 = -0.3$$

$$e_2 = 0.2$$

$$e_3 = 0.5$$

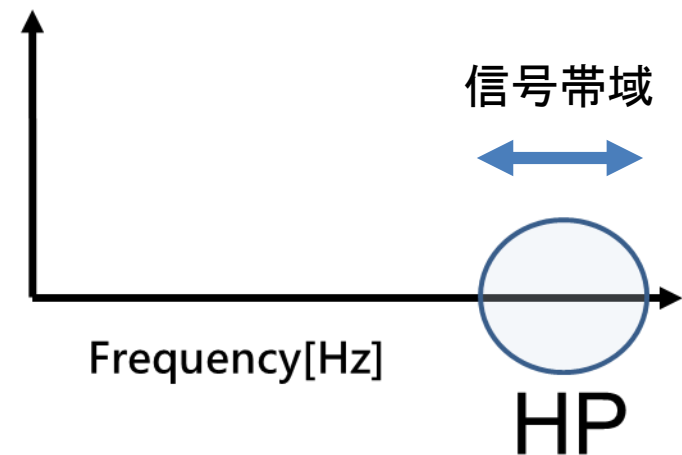


シミュレーション検証(2次 $\Delta\Sigma$ 変換器LP型)

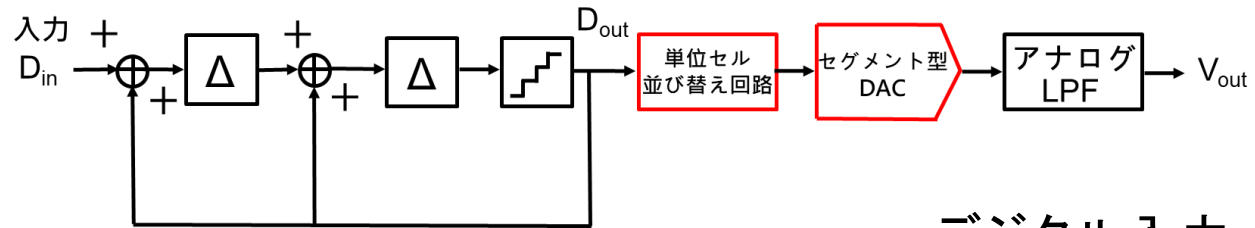


アウトライン

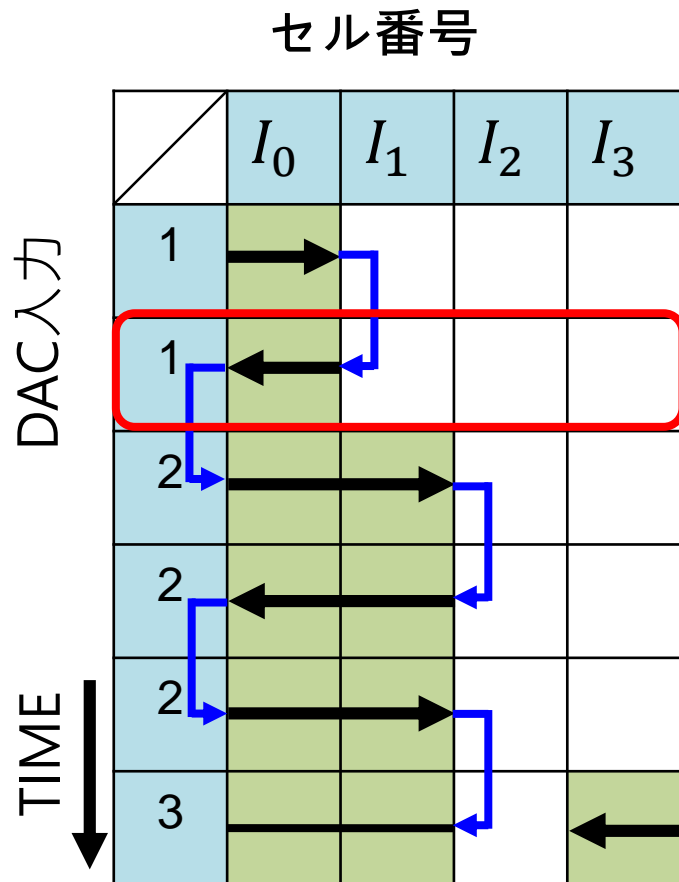
- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - 巡回選択方法
 - 単位セル並び替え
- ◆ シミュレーション検証
 - 2次 $\Delta\Sigma$ DA変換器LP型
 - 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ



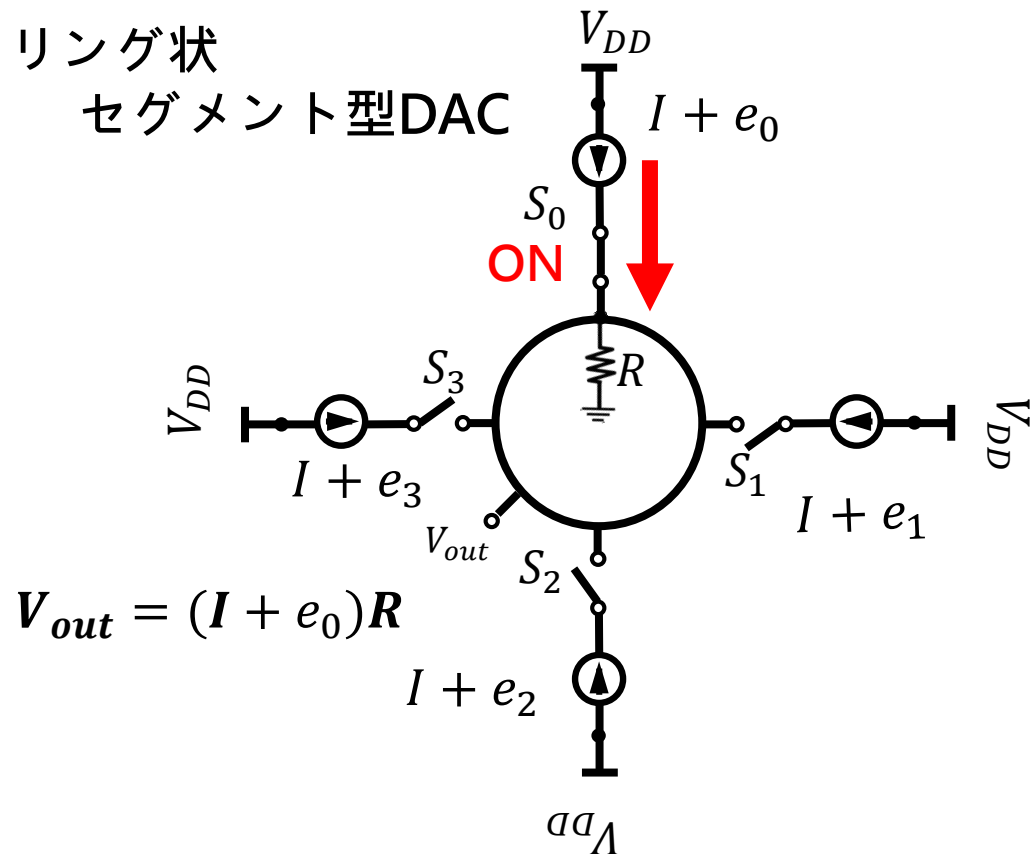
2次 $\Delta\Sigma$ 変換器HP型_巡回選択法



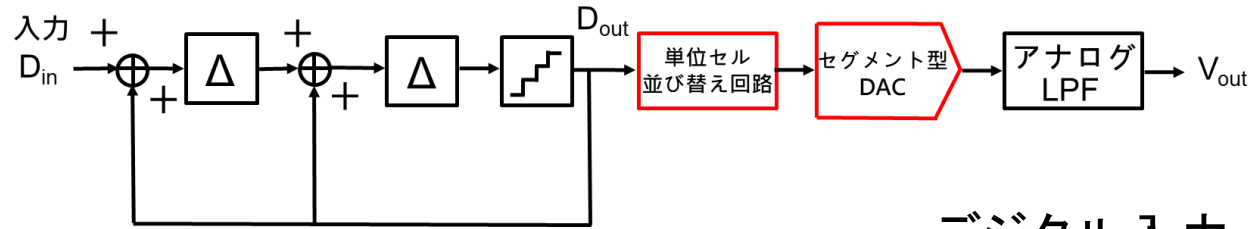
デジタル入力
1の場合



リング状
セグメント型DAC

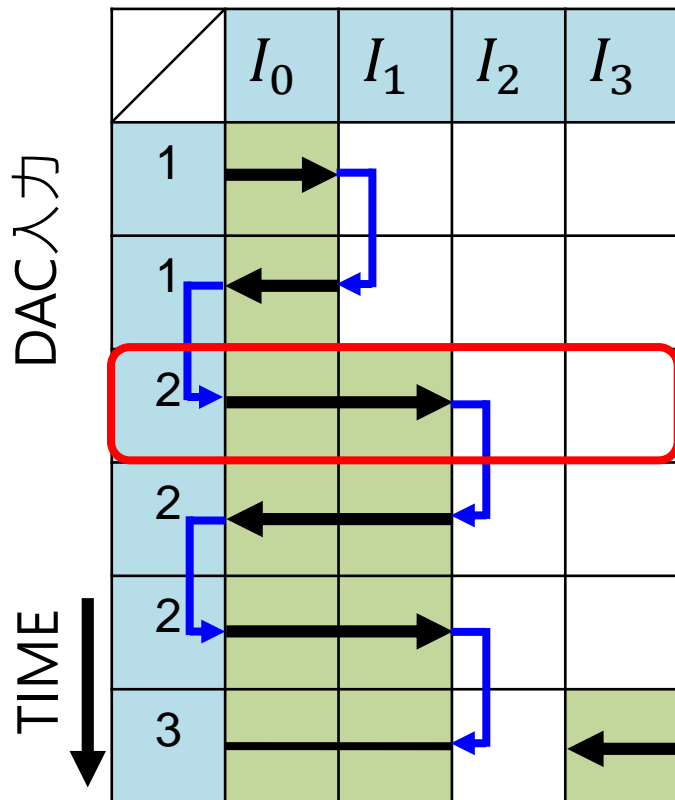


2次 $\Delta\Sigma$ 変換器HP型_巡回選択法

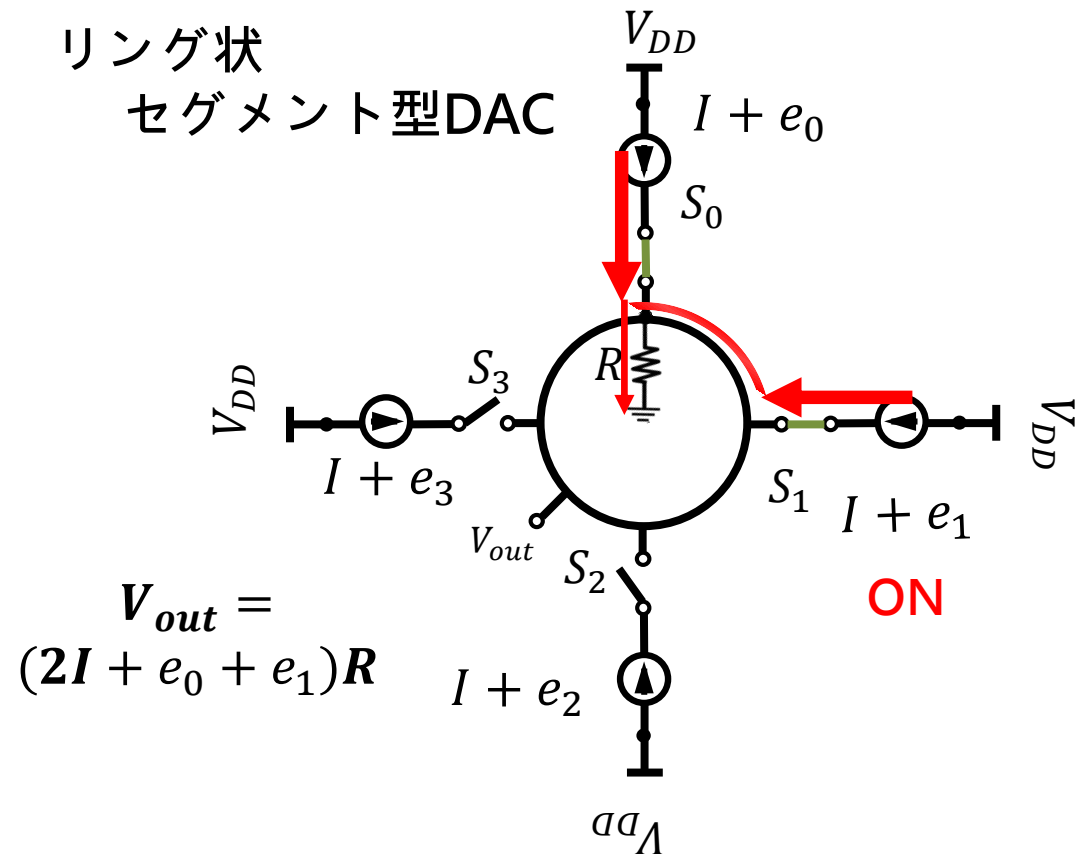


デジタル入力
2の場合

セル番号

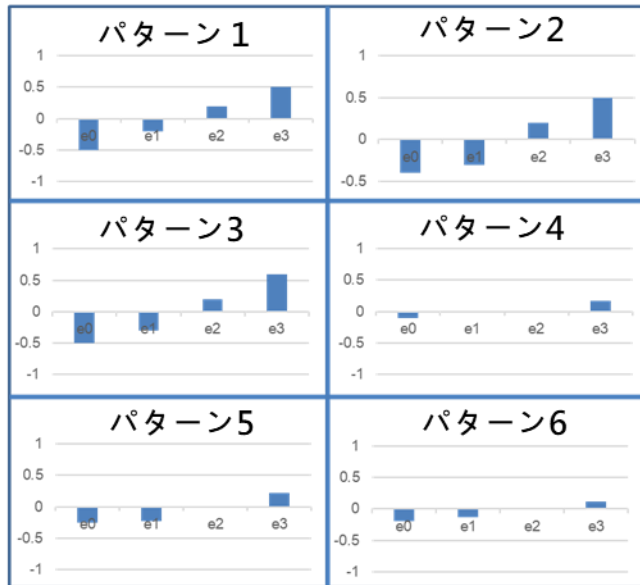
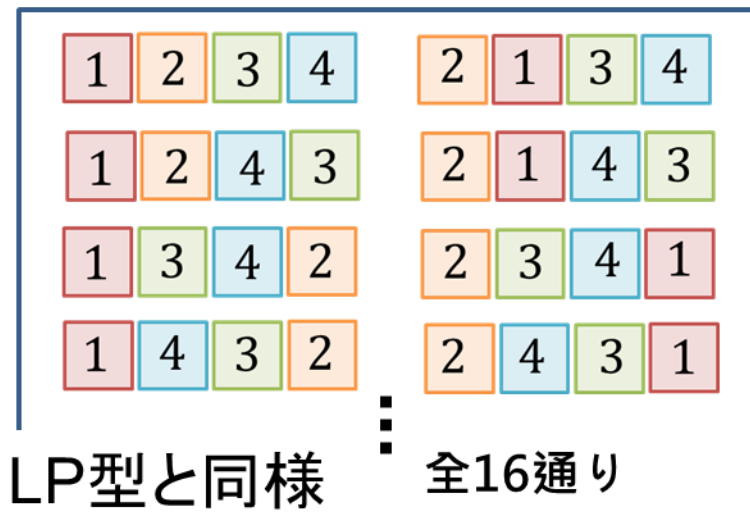
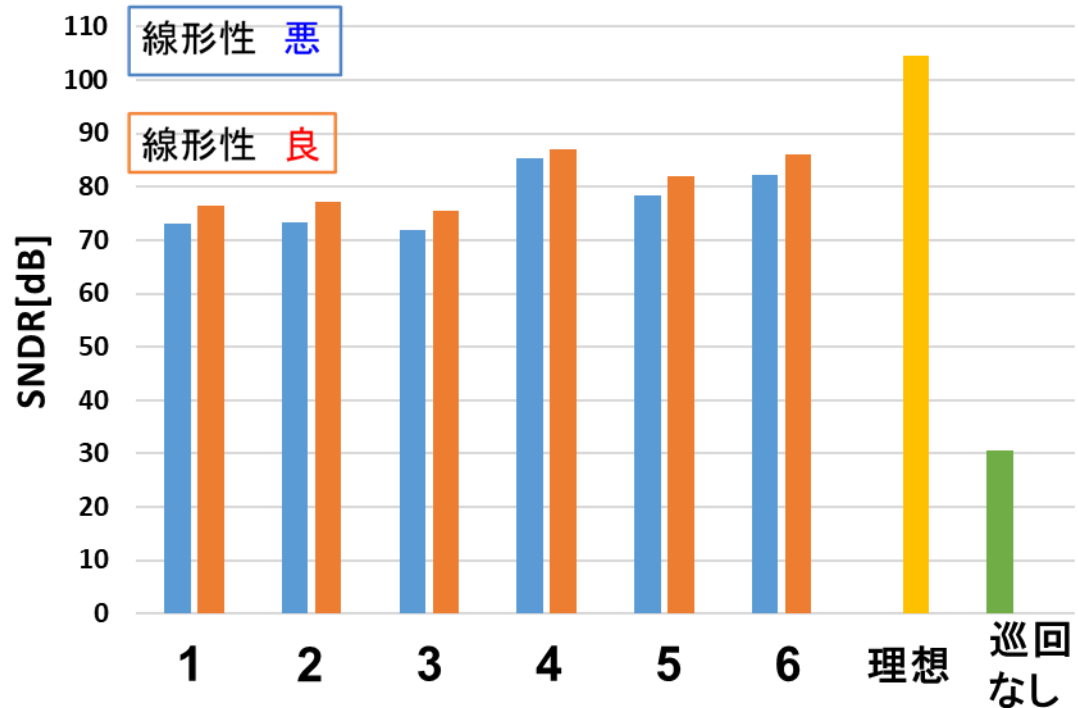


リング状
セグメント型DAC



2次 $\Delta\Sigma$ 変換器HP型_単位セル並び替え

6パターンのばらつき

OSR:2⁷

線形性 良:

1番,2番の順
3番,4番の順

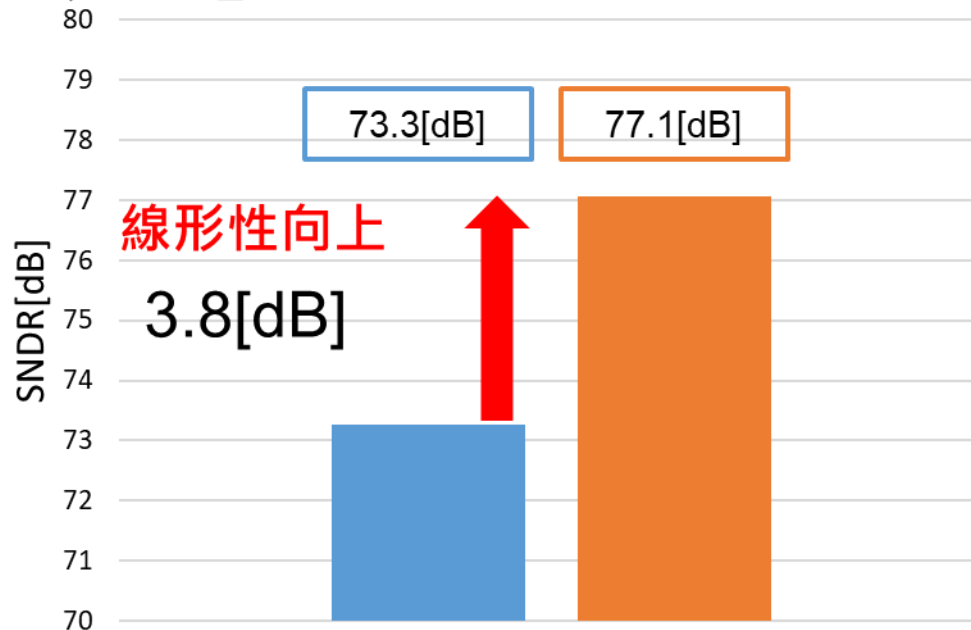
線形性 悪:

2番,1番の順
4番,3番の順 を含む

" を含まない

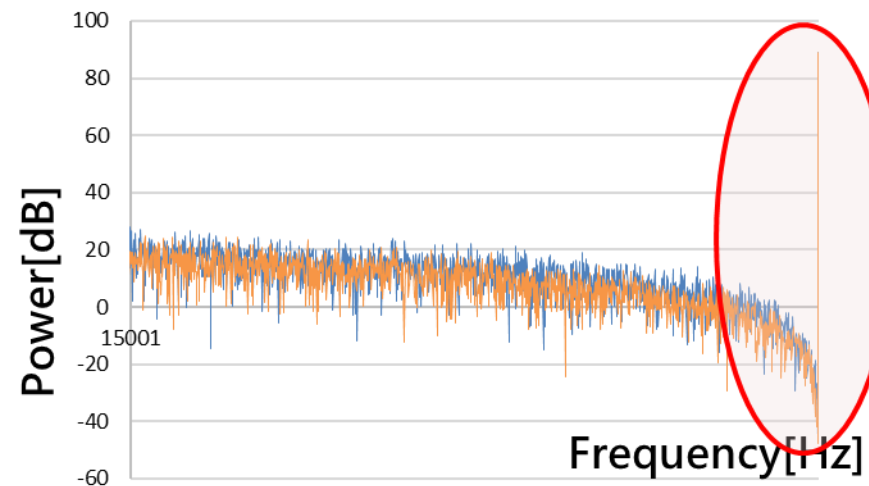
巡回選択法+並び替え_HP_シミュレーション検証

パターン2



ノイズシェーピング 良

信号帯域



線形性 良: 1番,2番の順 2番,1番の順
3番,4番の順 4番,3番の順 を含む

線形性 悪: " を含まない

理想

巡回なし

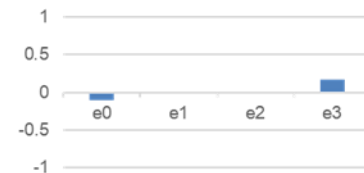
パターン2

$$e_0 = -0.4$$

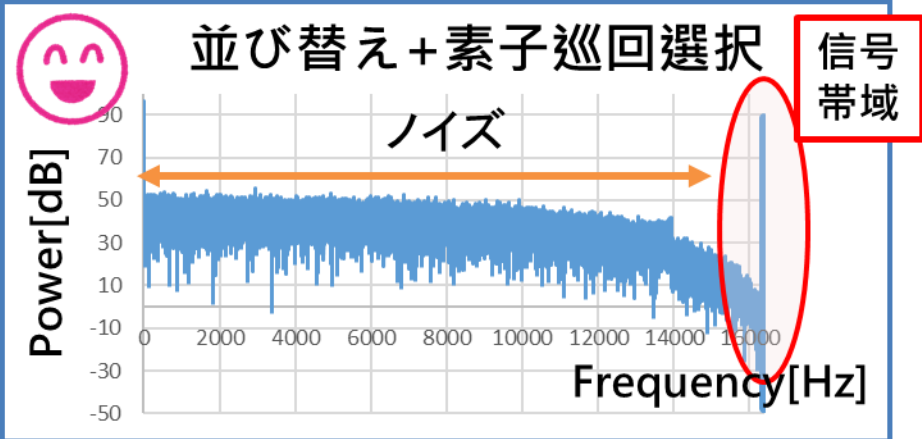
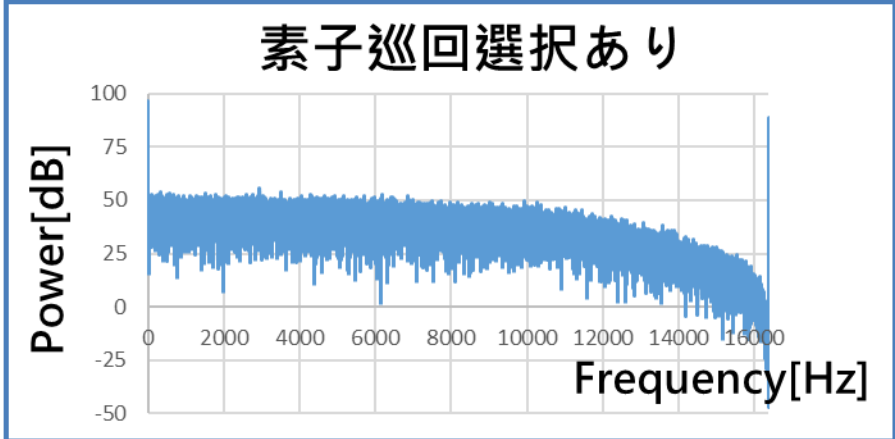
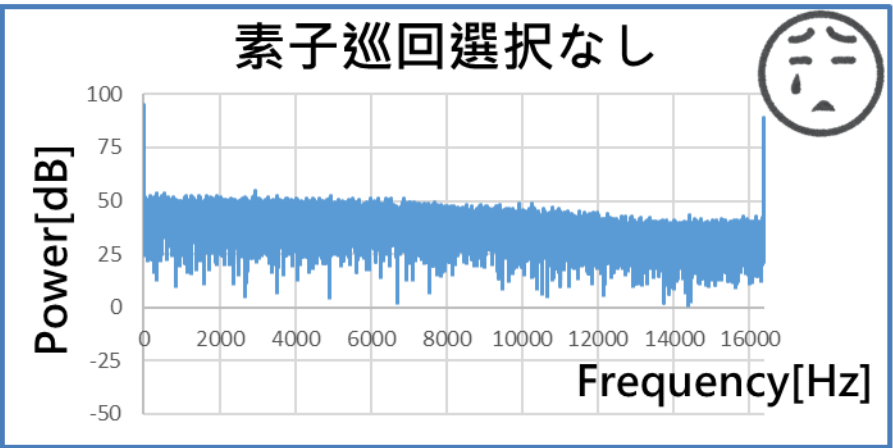
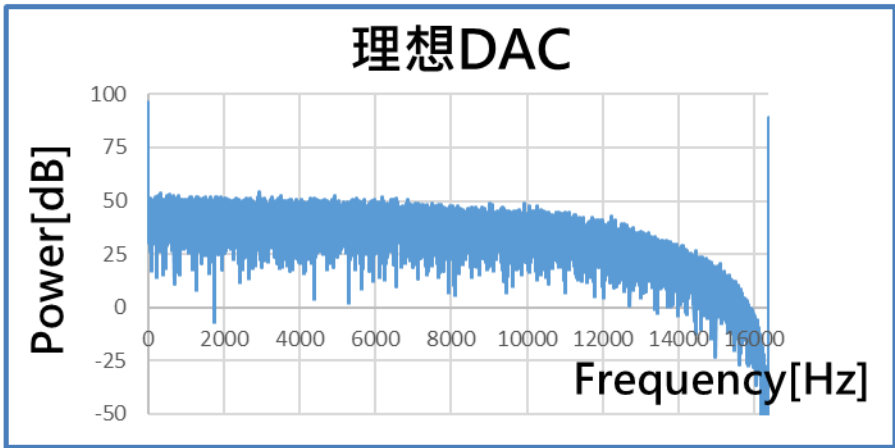
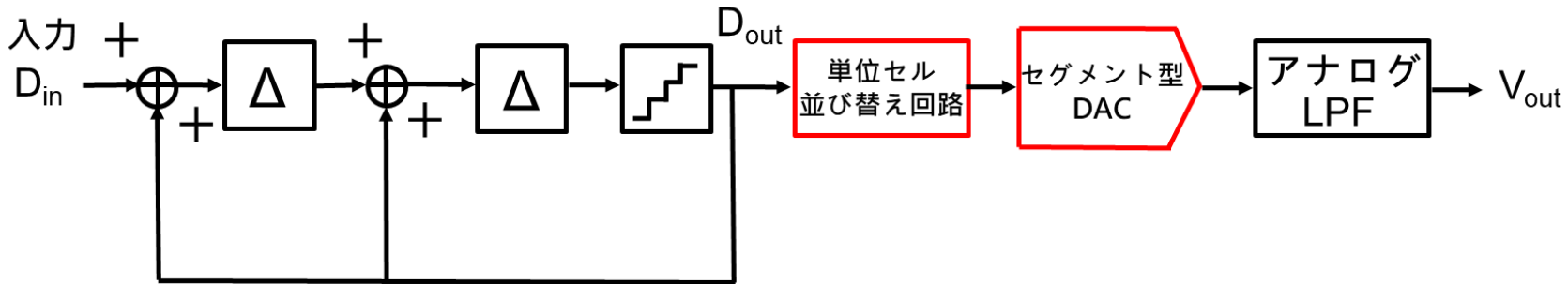
$$e_1 = -0.3$$

$$e_2 = 0.2$$

$$e_3 = 0.5$$



シミュレーション検証(2次 $\Delta\Sigma$ 変換器LP型)



アウトライン

- ◆ 研究背景・目的
- ◆ $\Delta\Sigma$ DA変換器
 - 巡回選択方法
 - 単位セル並び替え
- ◆ シミュレーション検証
 - 2次 $\Delta\Sigma$ DA変換器LP型
 - 2次 $\Delta\Sigma$ DA変換器HP型
- ◆ まとめ

まとめ

従来方法 : 製造上のプロセスによるばらつき

$\Delta\Sigma$ DAC全体の非線形性の要因

提案方法 :

単位セル並び替え



素子巡回選択法



結果 :

LP型、HP型どちらも

線形性が**良い**とき 1番・2番、3番・4番(2番・1番、4番・3番)を含む

線形性が**悪い**とき // を含まない



今後の課題

- ◆ 2次BP $\Delta\Sigma$ 変換器について検証
- ◆ 5レベル→9レベルとレベルが大きくなるとき、
 - どういった選択方式が有効かの検証
 - どれだけ効果があるかの検証
- ◆ 線形性向上理由の考察

ご清聴ありがとうございました。

卒業論文発表Q&A

- ◆ $\Delta\Sigma$ に2つの技術をしようしていたがどちらがよりよい効果があるか？
 - 線形性向上をよくするためには巡回選択法のほうが良い
 - 単位セル並び替えと巡回選択法を用いることで、巡回選択法を単発で使用時より線形性をよくするといった目的
- ◆ 2つの技術に実現の難しさの違いはあるか？
 - デジタル回路内のため、難しさの違いはない
- ◆ SNDRはどういう環境でシミュレーションを行ったか？
 - Scilabによる数値シミュレーションを行った

卒業論文発表Q&A

- ◆ 電流源にはばらつきを前提としたのか？
- ◆ エラーのトータルが0のとき
 - 1個の電流源のばらつきが大きい場合でも適用可能か？
 - 電流源には、ばらつきを前提としている
 - 1個の電流源のばらつきが大きい場合でも同様の結果であった。

第8回栃木・群馬発表Q&A

- ◆ 電流源の誤差の和が0となるのはどうしてか？
- ◆ +実際の素子では誤差が0となることが成り立っているのか？
 - 電流源の平均値からのばらつきのため成り立つ
(パワーポイント20より)
- ◆ 小島さんの発表したLUTも付け足すことが可能か？
 - 可能
- ◆ $\Delta\Sigma$ に2つの技術をしようしていたがどちらがよりよい効果があるか？
 - 線形性向上をよくするためには巡回選択法のほうが良い
 - 単位セル並び替えと巡回選択法を用いることで、
巡回選択法を単発で使用時より線形性をよくするといった目的