

温度変動に依存しない MOS定電流源の検討

群馬大学大学院 理工学府

電子情報部門

井田貴士 築地伸和 小林春夫

OUTLINE

- 研究背景
- 定電流源について
- MOSの温度特性について
- MOS定電流源の提案
- シミュレーション結果
- まとめ

研究背景 IoT時代

IoT(Internet of Things)



電子機器の需要が増加

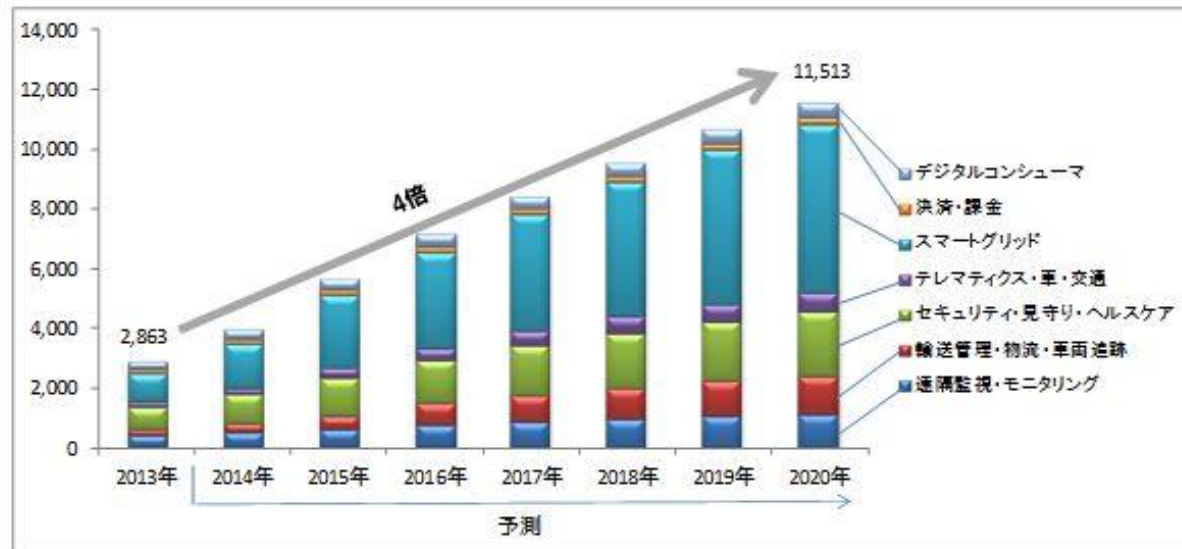


各電子製品に対する信頼性が重要



国内IoT市場の市場規模予測

単位:億円



研究背景 信頼性

電子回路での信頼性問題

PVT変動に依らず安定な動作

- Process(プロセス)
- Voltage(電源電圧)
- Temperature(温度)



研究背景 信頼性

電子回路での信頼性問題

PVT変動に依らず安定な動作

- Process(プロセス)
- Voltage(電源電圧)
- Temperature(温度)



研究背景 信頼性

電子回路での信頼性問題

PVT変動に依らず安定な動作

- Process(プロセス)
- Voltage(電源電圧)
- **Temperature(温度)**

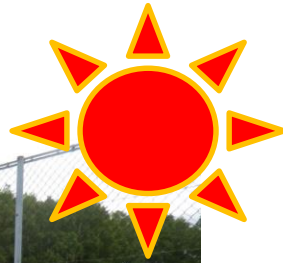


定電流源



電子回路の温度特性の重要性

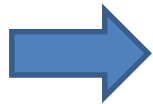
沖縄の炎天下



北海道の氷点下



どのような温度環境下でも



所望の性能動作を保証

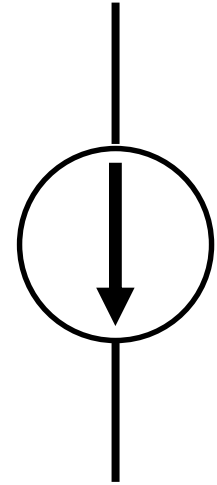
基準定電流源とは？

周囲環境に依らず
回路に一定の電流を供給



アナログIC内で一つは必要

基準電流源  北極星



基準定電流源とは？

周囲環境に依らず
回路に一定の電流を供給

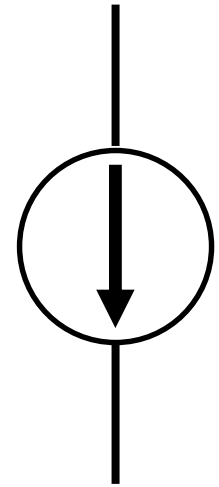


アナログIC内で一つは必要

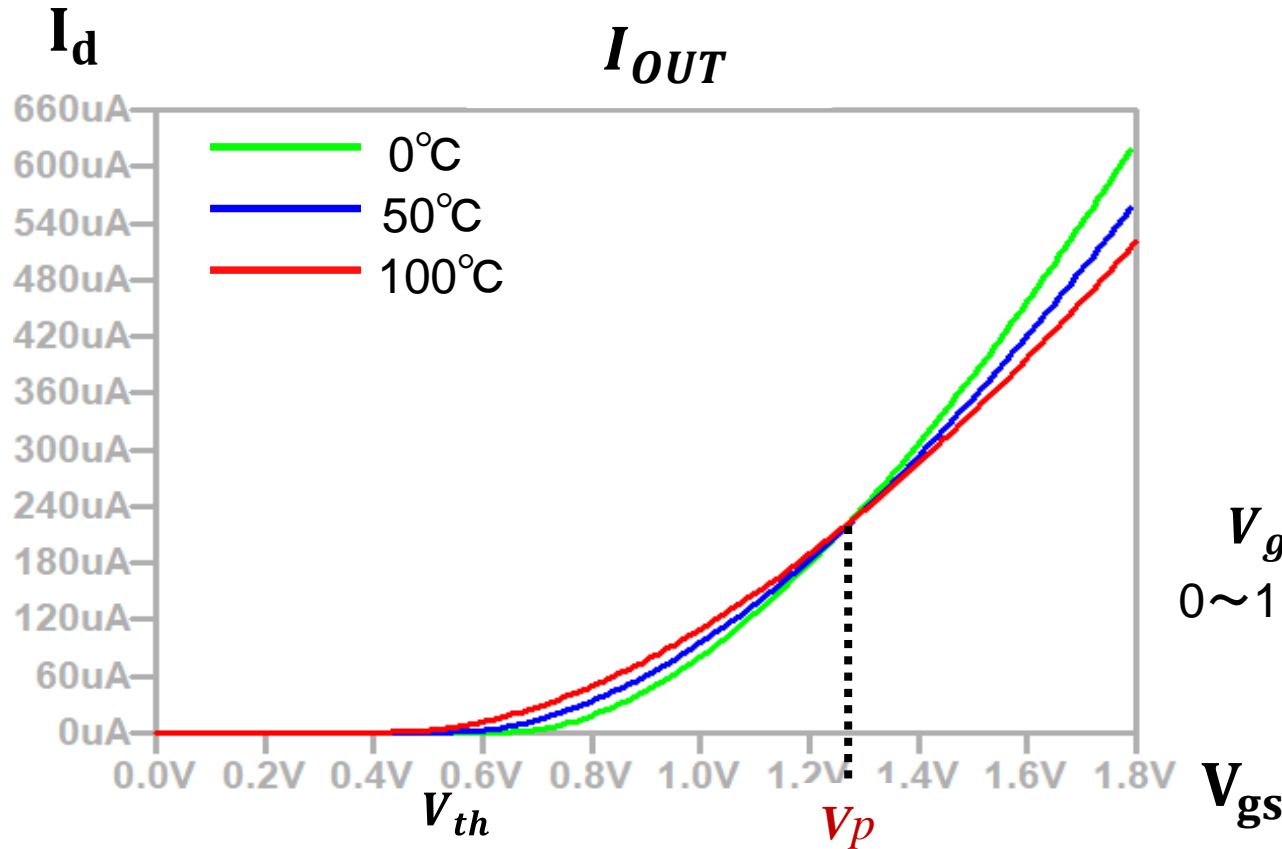
今回

温度変動にロバストな定電流源

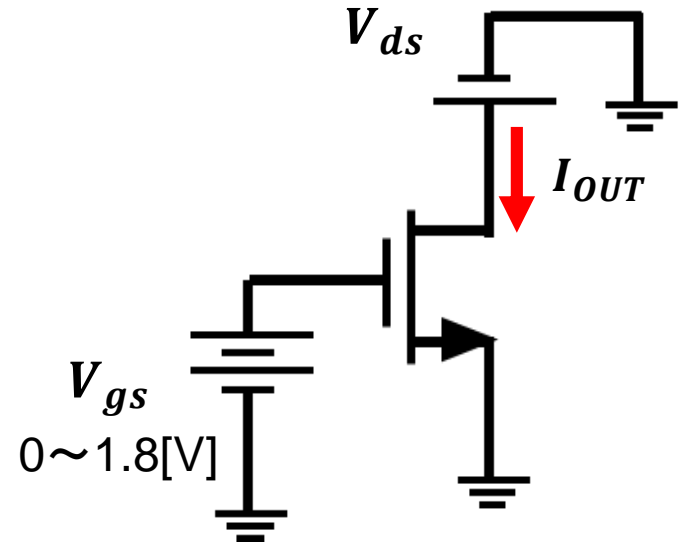
バンドギャップリファレンスより簡単な回路構成



MOS FETの温度特性

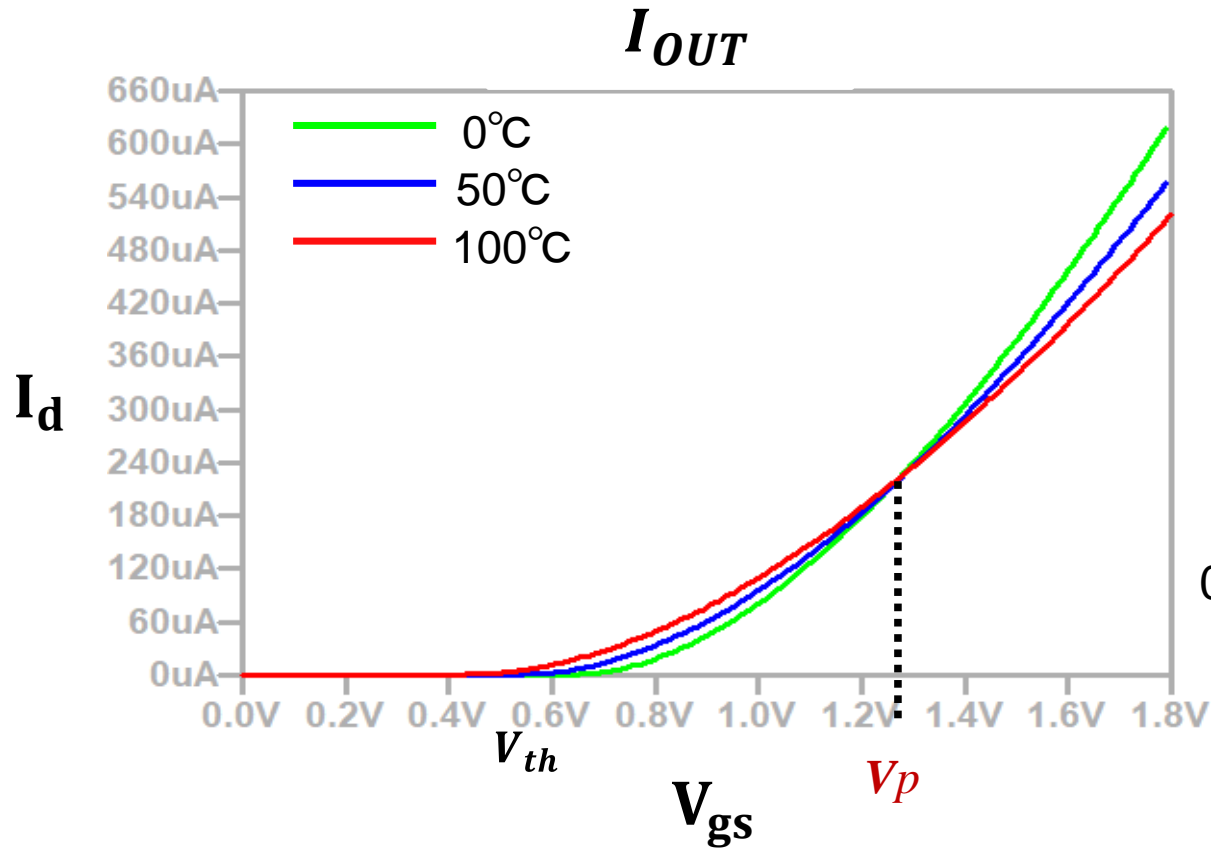


シミュレーション回路

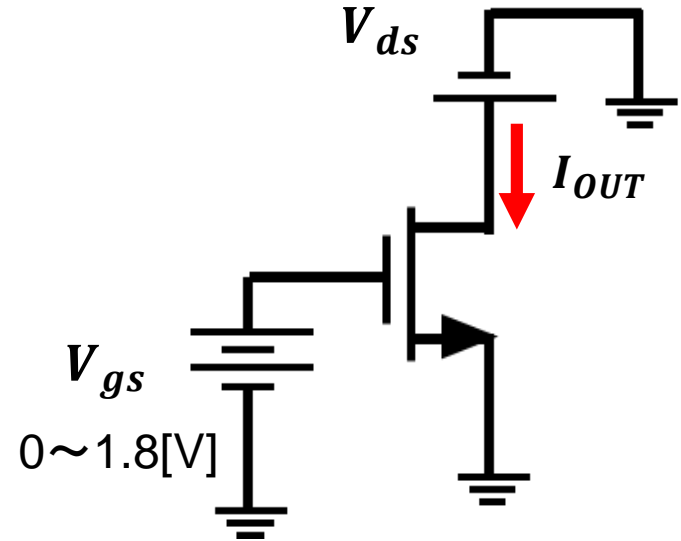


温度によって出力電流が変動
 温度に依存しない**定点** V_p が存在

温度上昇による電流特性寝起き劣化



シミュレーション回路



温度上昇

V_{th} → 小

$V_{gs} < V_p$: ドレイン電流 → 大

$V_{gs} > V_p$: ドレイン電流 → 小

MOSFET 電流式

- 線形領域

$$I_d = \frac{W}{L} \mu C_{OX} \left[(V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad \dots\dots (1)$$

- 飽和領域

$$I_d = \frac{W}{2L} \mu C_{OX} (V_{GS} - V_{th})^2 (1 + \lambda V_{ds}) \quad \dots\dots (2)$$

$\frac{W}{L}$: アスペクト比

C_{OX} : 単位面積当たりのゲート酸化膜容量

V_{th} : 閾値

μ : 移動度

MOSFET電流式での温度特性

$$I_d = \frac{W}{L} \mu C_{OX} \left[(V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad \dots\dots (1)$$

$$I_d = \frac{W}{2L} \mu C_{OX} (V_{GS} - V_{th})^2 (1 + \lambda V_{ds}) \quad \dots\dots (2)$$

μ : 移動度

$$\mu = \mu_0 (T/T_0)^{-1.5} \quad \dots\dots (3)$$



温度: 高



電流(: I_d): 減少

V_{th} : 閾値

$$V_{th} = \frac{\sqrt{2eN_A \epsilon_{Si}(2\phi_B)}}{C_{OX}} + 2\phi_B + V_{FB} \quad \dots (4)$$

$$\phi_B = \frac{k_B T}{e} \ln \left(\frac{N_A}{n_i} \right), \quad n_i = N \exp \left(-\frac{\epsilon_g}{2k_B T} \right) \quad \dots (5)$$

$$\frac{dV_{th}}{dT} = -1 \sim -3 [mV/^\circ C]$$



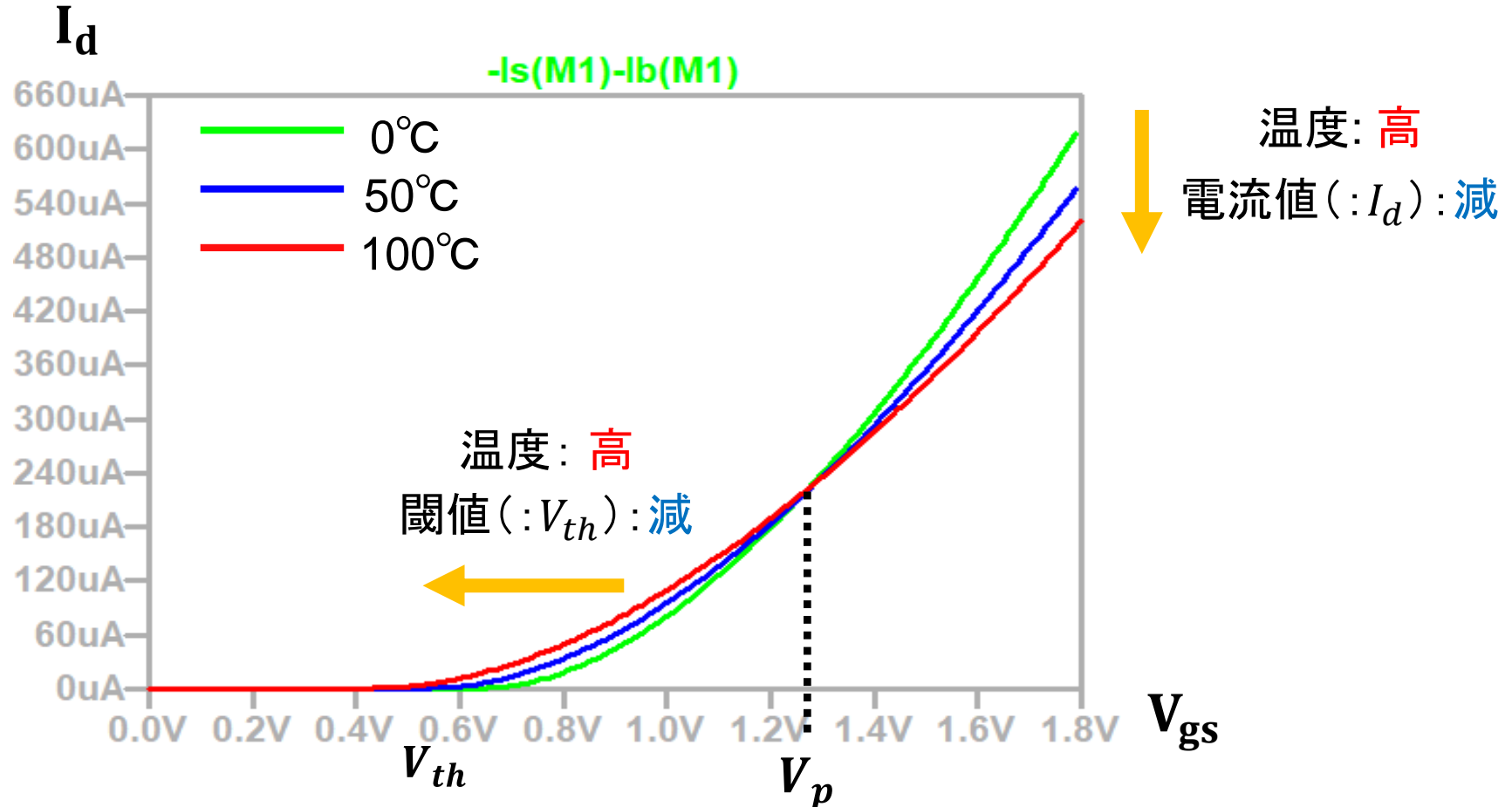
温度: 高



閾値(: V_{th}): 低下

ϕ_B : 内蔵電位
 n_i : NMOSFETの真性キャリア密度

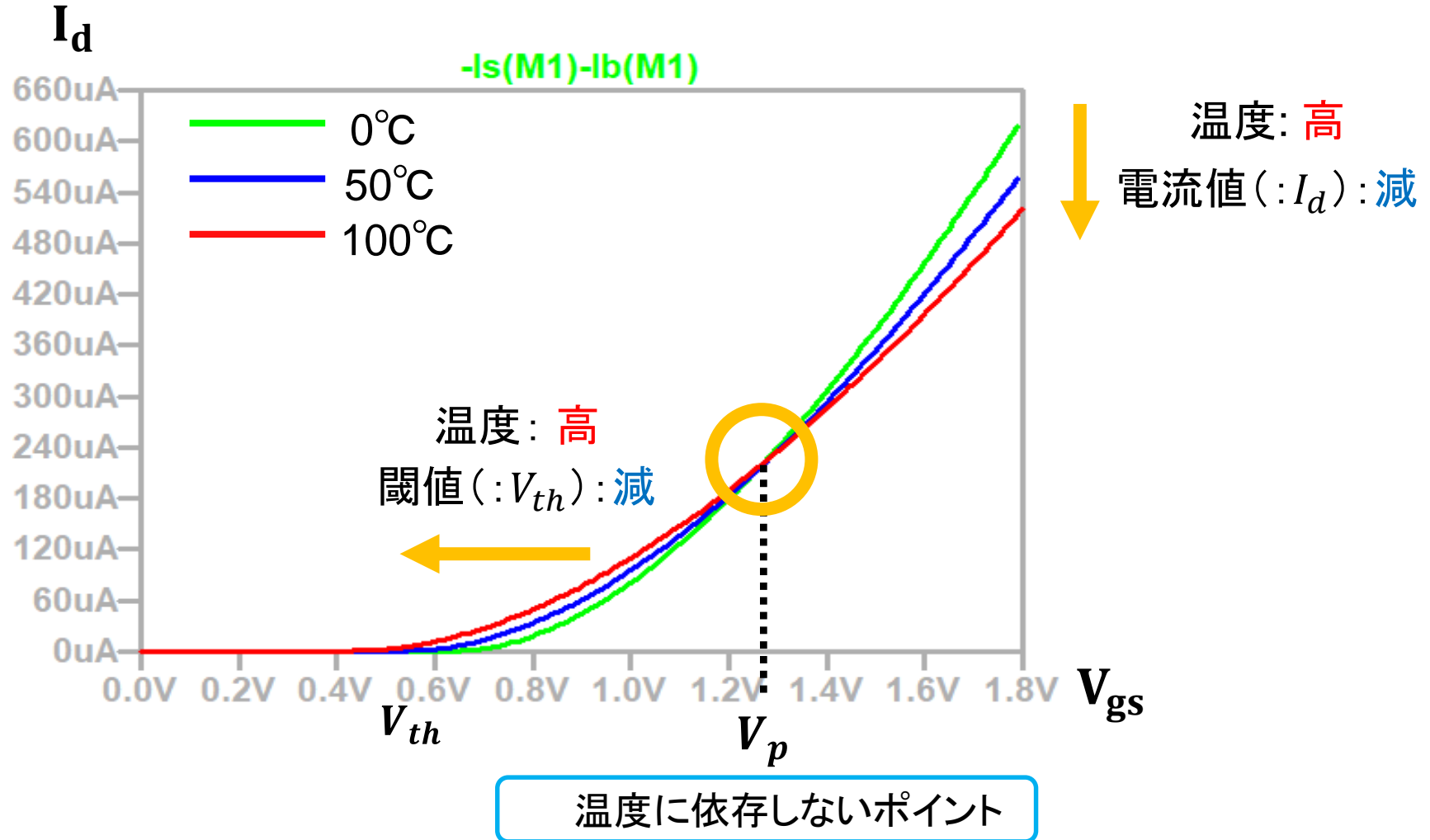
電流式のSPICEシミュレーション確認



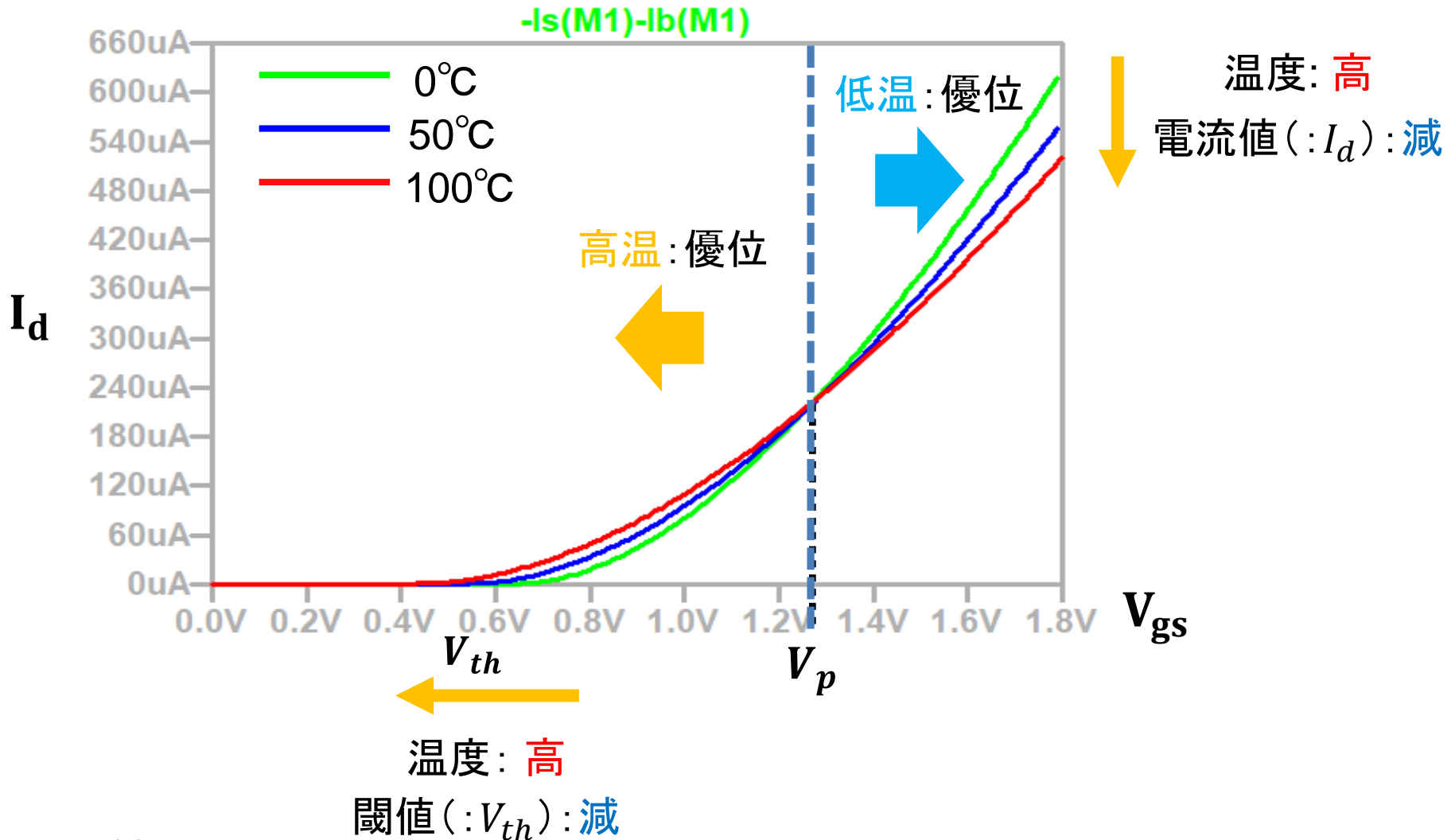
$$I_d = \frac{W}{L} \mu C_{OX} \left[(V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad \dots \quad (1)$$

$$I_d = \frac{W}{2L} \mu C_{OX} (V_{GS} - V_{th})^2 (1 + \lambda V_{ds}) \quad \dots \quad (2)$$

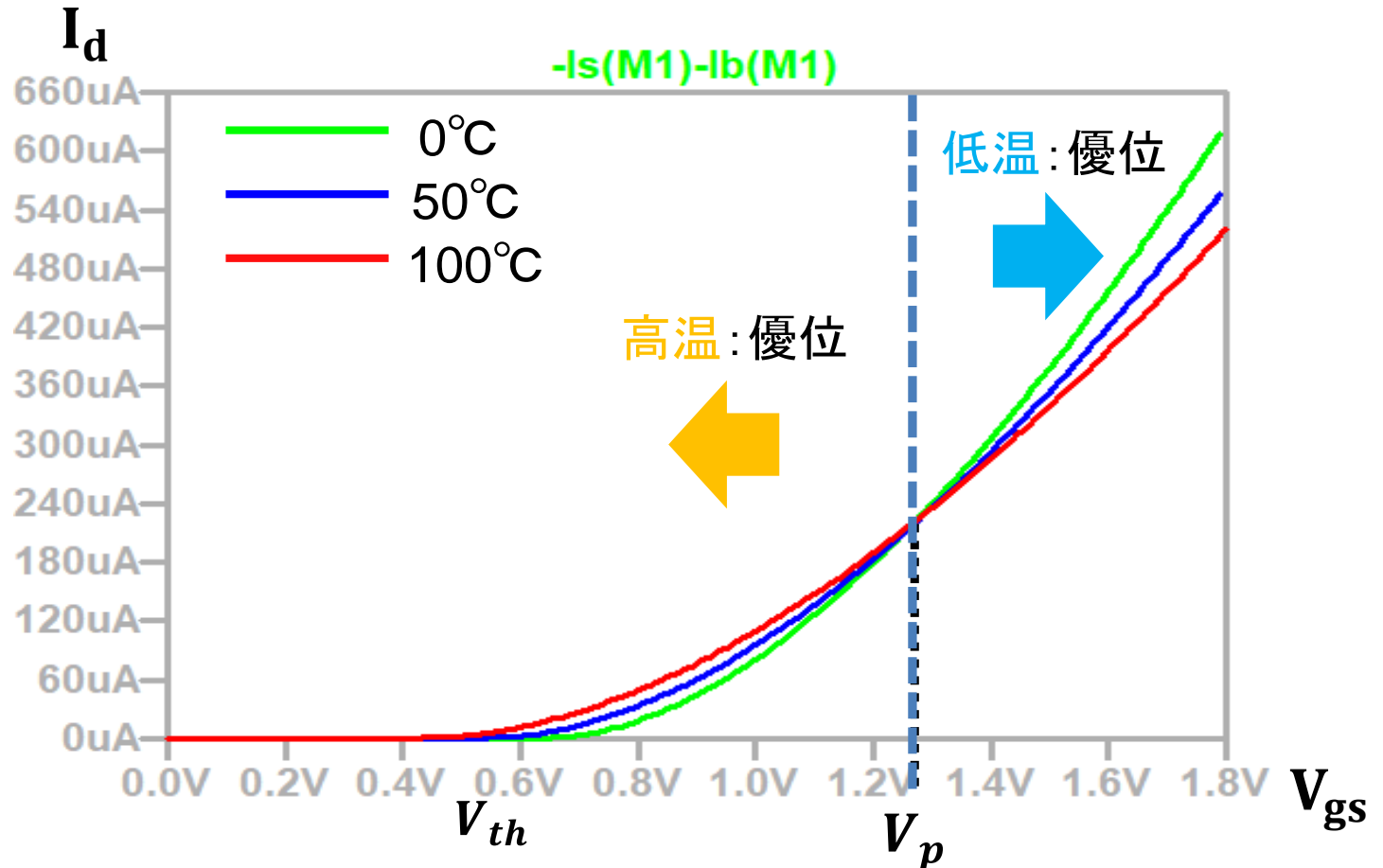
温度に依存しないポイント



MOS電流の温度特性の定義設定



提案回路のコンセプト



温度変動に対して強い定電流源を作成したい

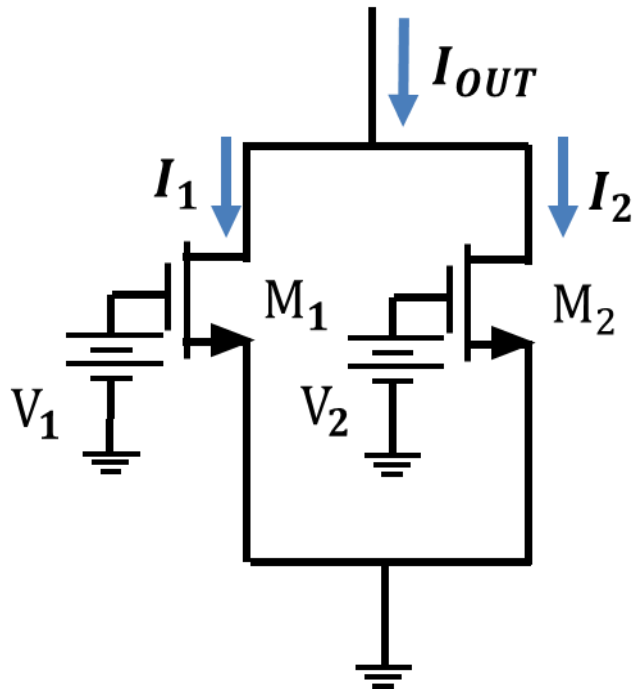


高温と低温で電流の優位性が変わることを利用

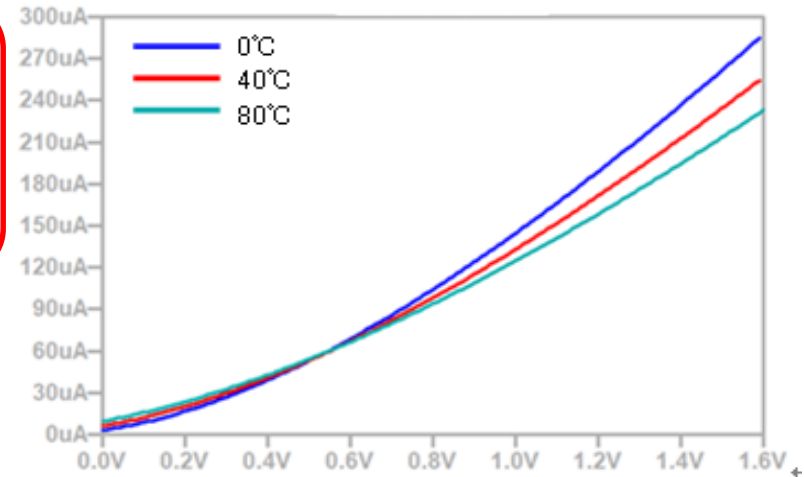
温度変動に依存しないMOS定電流源の提案

提案回路

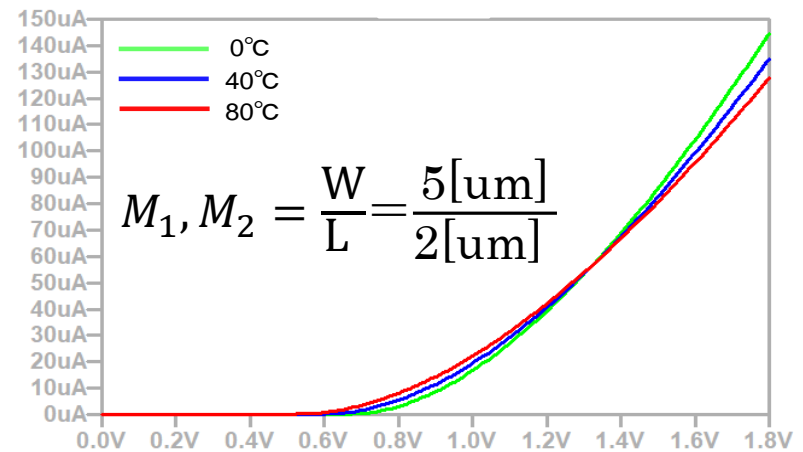
2つのMOSゲートに異なるバイアス電圧を与える



$$V_1 > V_2$$



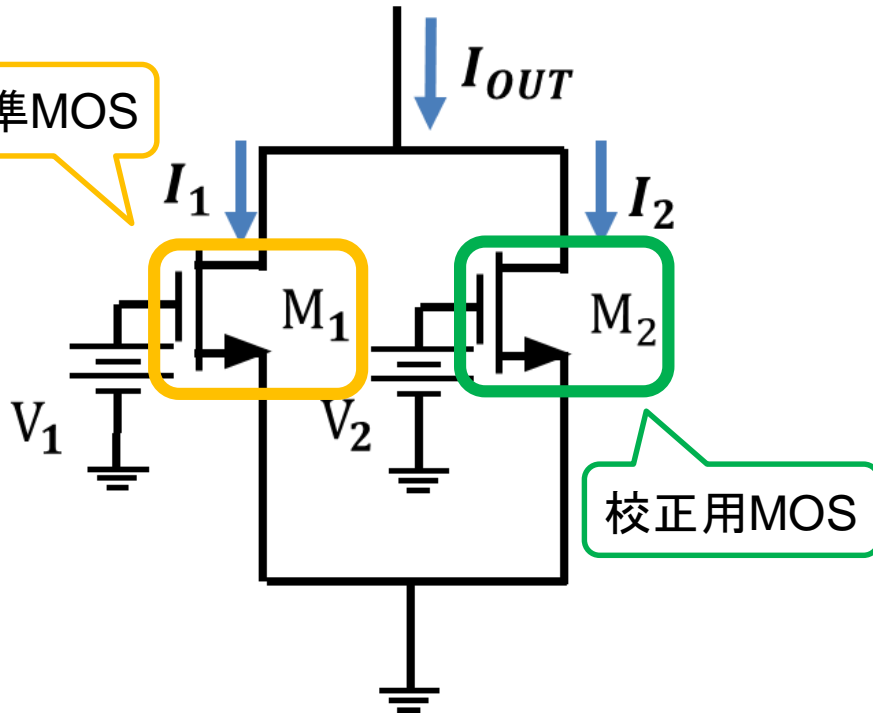
M_1 の $I_D - V_{GS}$ 特性



M_2 の $I_D - V_{GS}$ 特性

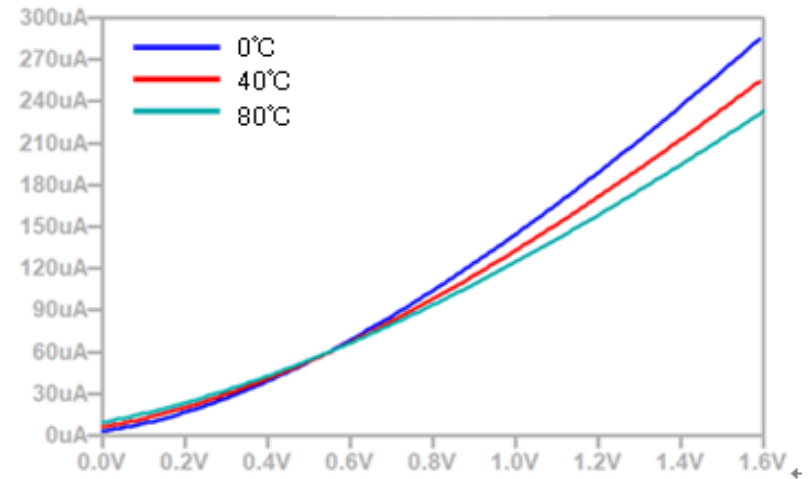
提案回路における各MOSの電流値

提案回路

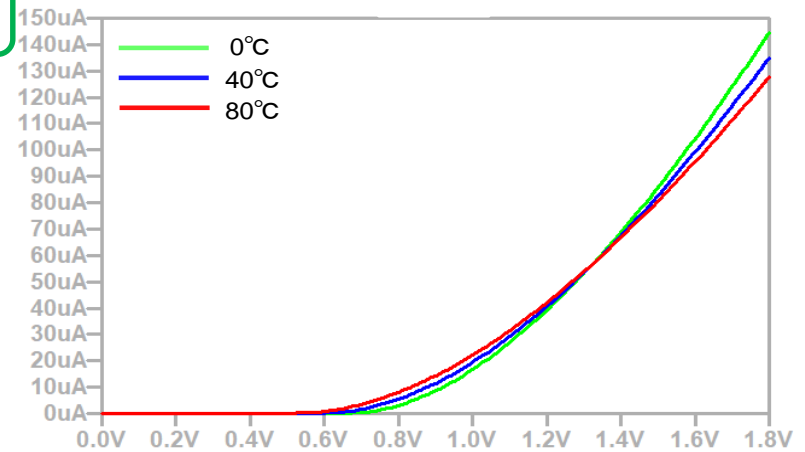


$$V_1 > V_2$$

$$M_1, M_2 = \frac{W}{L} = \frac{5[\mu\text{m}]}{2[\mu\text{m}]}$$



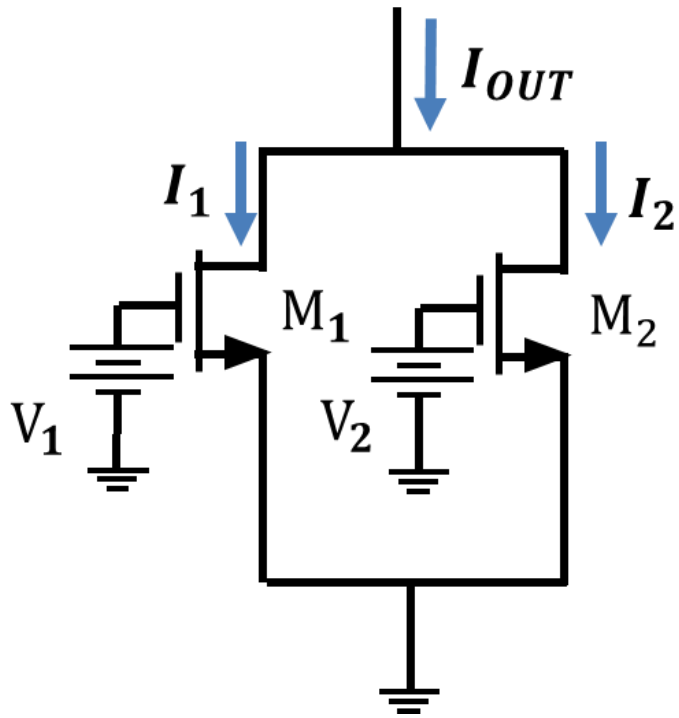
M_1 の $I_D - V_{GS}$ 特性



M_2 の $I_D - V_{GS}$ 特性

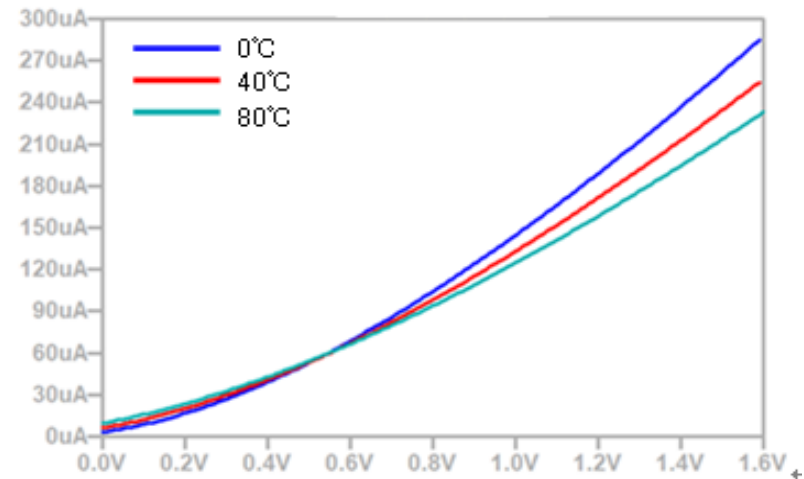
提案回路における各MOSの電流値

提案回路

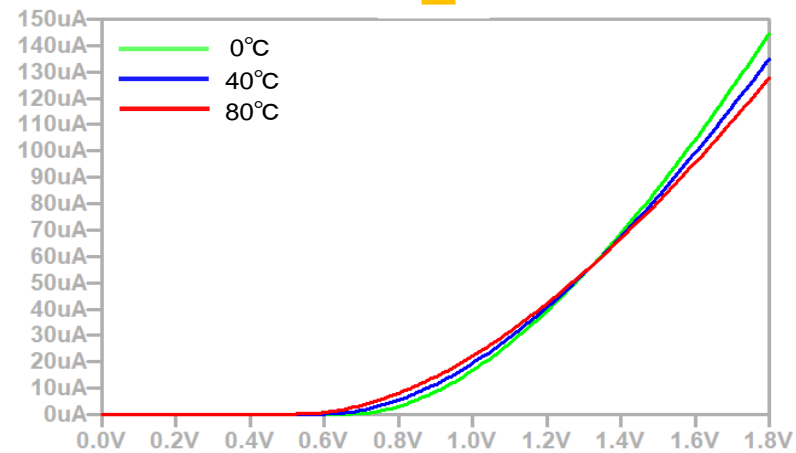


$$V_1 > V_2$$

$$M_1, M_2 = \frac{W}{L} = \frac{5[\mu\text{m}]}{2[\mu\text{m}]}$$



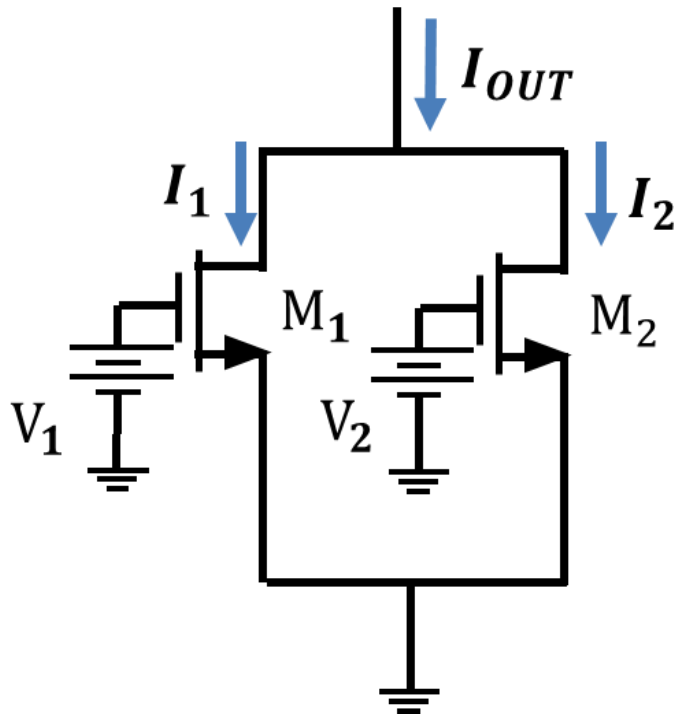
M_1 の $I_D - V_{GS}$ 特性



M_2 の $I_D - V_{GS}$ 特性

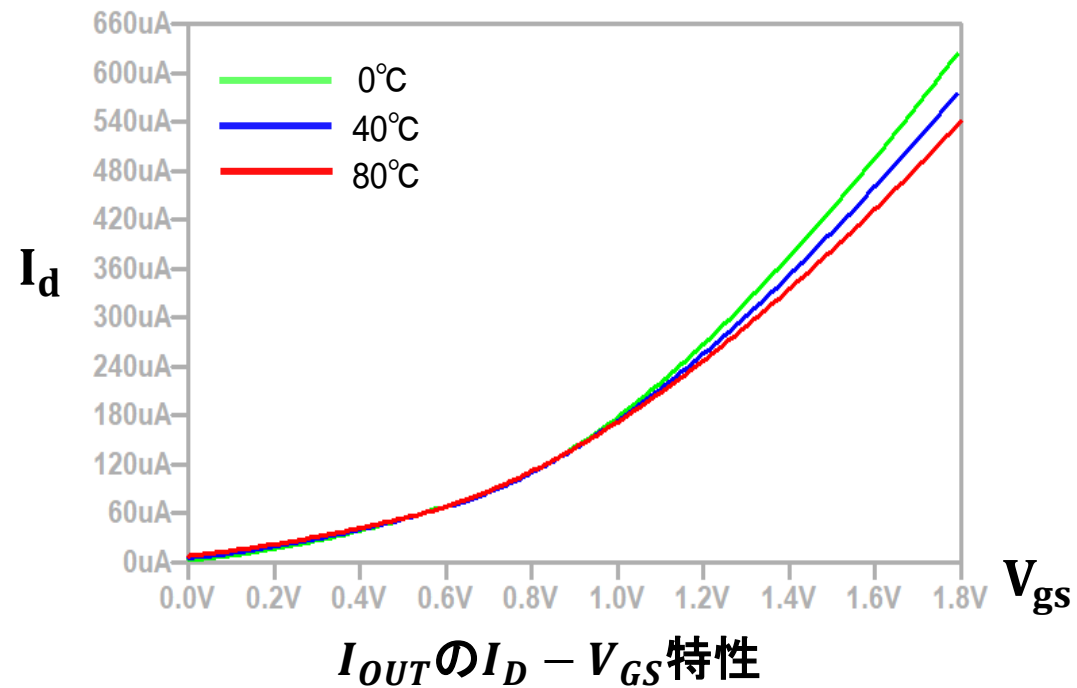
提案回路での出力電流値

提案回路



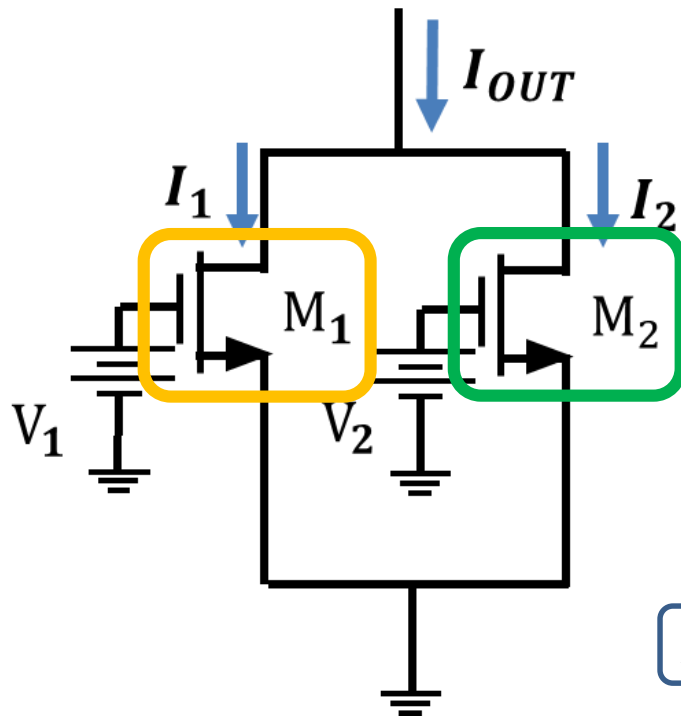
$$V_1 > V_2$$

$$M_1, M_2 = \frac{W}{L} = \frac{5[\mu\text{m}]}{2[\mu\text{m}]}$$



出力電流式の導出

提案回路



$$V_1 > V_2$$

$$M_1, M_2 = \frac{W}{L} = \frac{5[\mu\text{m}]}{2[\mu\text{m}]}$$

$$I_1 = K(V_1 - V_{th})^2(1 + \lambda V_{ds}) \quad \dots (8)$$

$$I_2 = K(V_2 - V_{th})^2(1 + \lambda V_{ds}) \quad \dots (9)$$

設計するにあたり

$V_1 = V_2 + V_P$ と定義すると

$$I_1 = K(V_{GS} + V_2 + V_P)^2(1 + \lambda V_{ds}) \quad \dots (10)$$

以上より

$$I_{OUT} = K\{(V_2 + V_P - V_{th})^2 + (V_2 - V_{th})^2\}(1 + \lambda V_{ds}) \quad \dots (11)$$

温度特性校正MOSを複数用いる場合

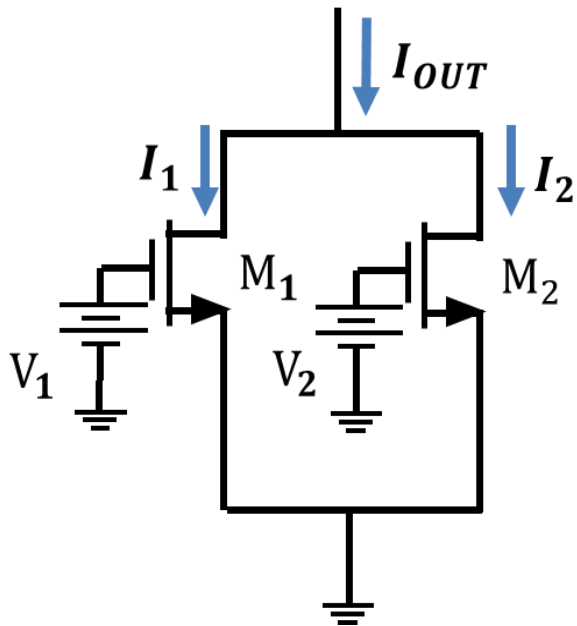
$$I_{OUT} = K\{(V_2 + V_P - V_{th})^2 + n(V_2 - V_{th})^2\}(1 + \lambda V_{ds}) \quad \dots (12)$$

$$(n = 1, 2, 3, \dots)$$

$$(K = \frac{W}{2L} \mu C_{OX})$$

コンセプト回路に対するアプローチ

提案回路



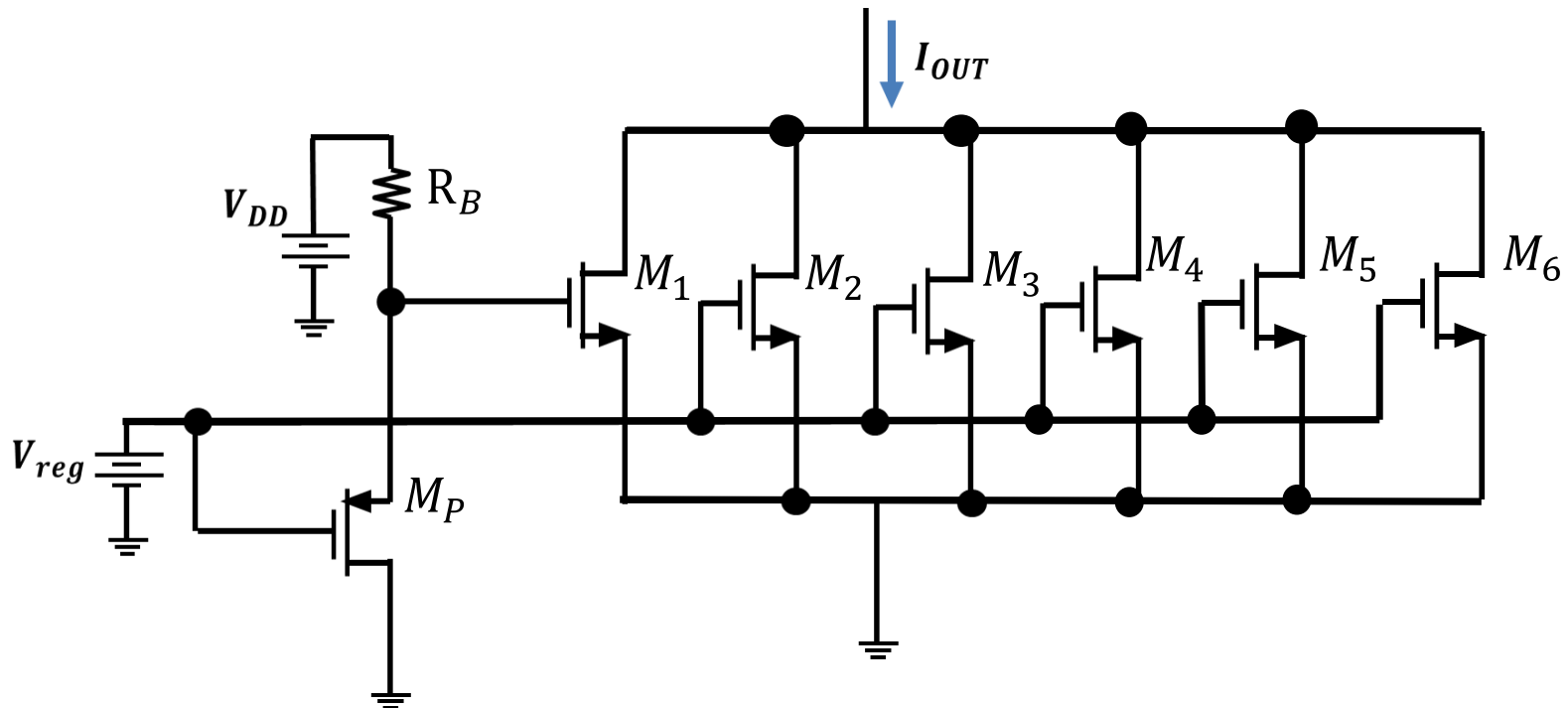
$$V_1 > V_2$$

$$M_1, M_2 = \frac{W}{L} = \frac{5[\mu\text{m}]}{2[\mu\text{m}]}$$

どのようにMOSゲートに
バイアス電圧を与えるか？

提案回路でのバイアス方法

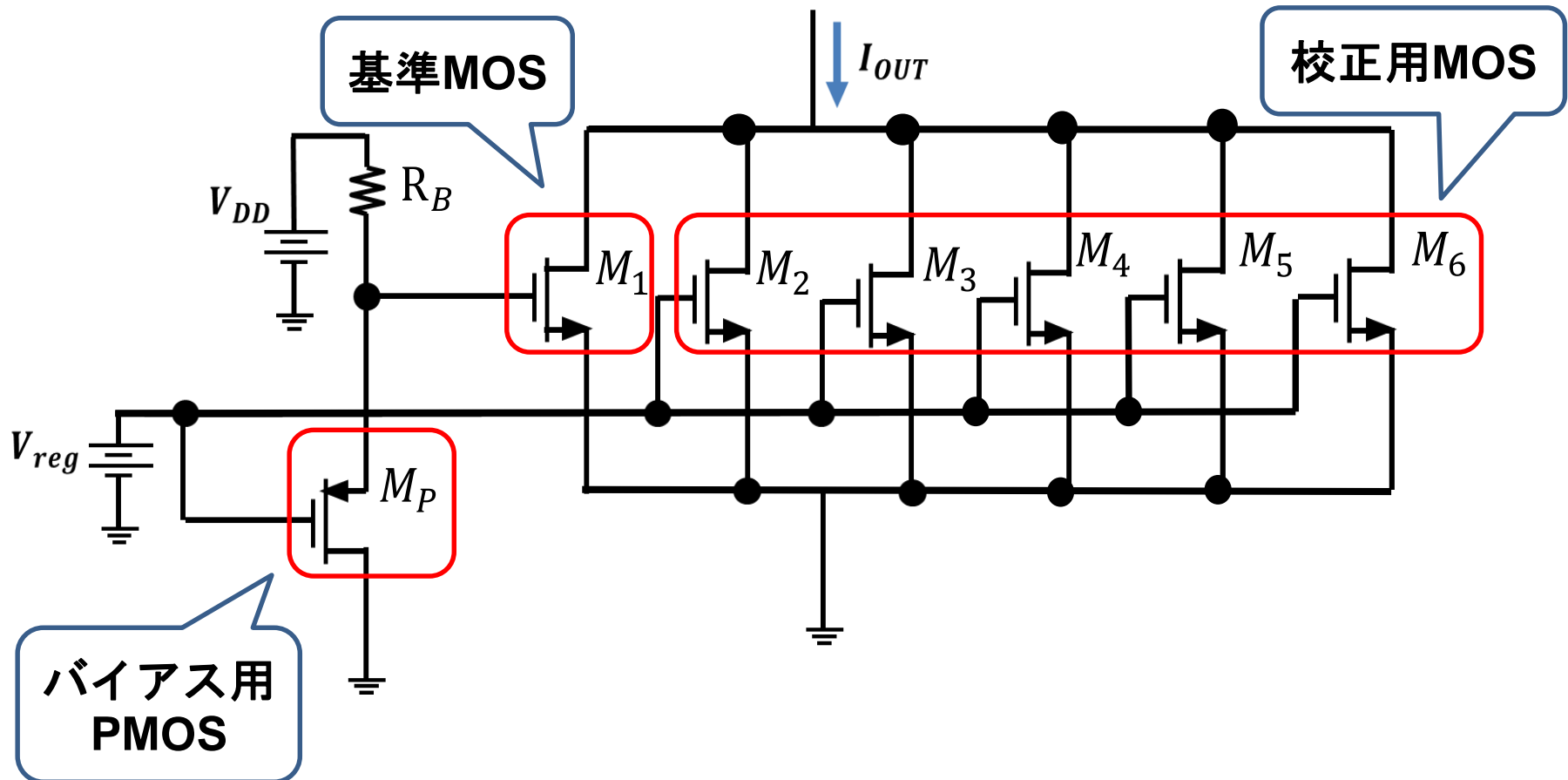
提案回路：PMOSによるバイアス



今回使用したMOSの特性より温度特性校正MOSを5個使用

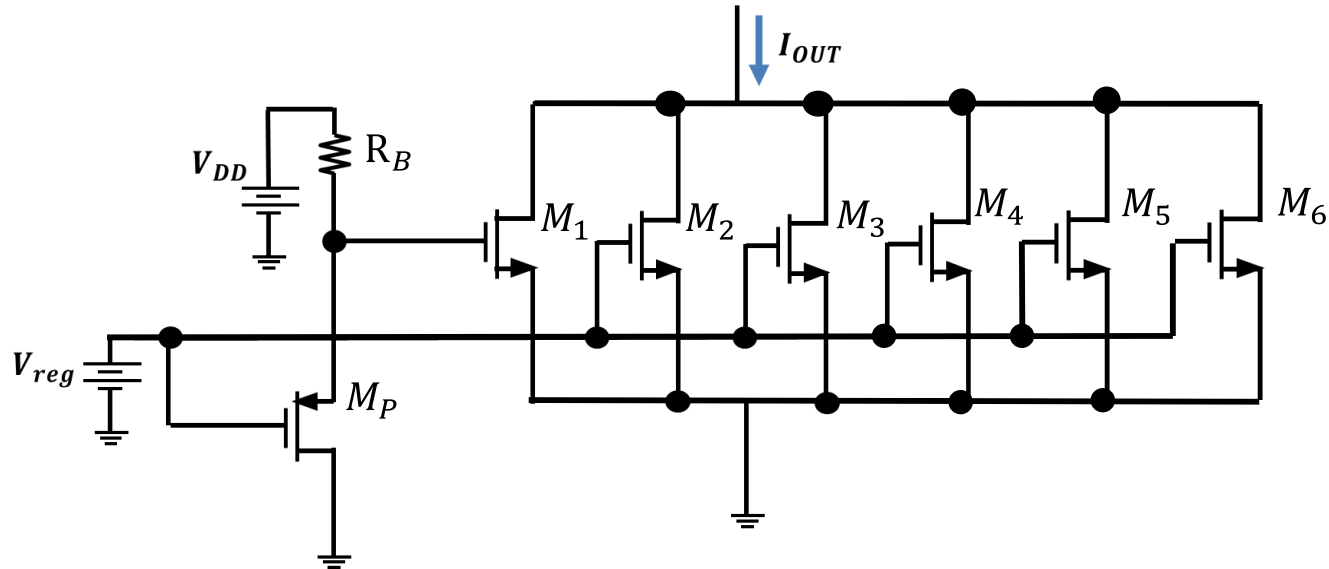
提案回路に対するバイアス方法

提案回路：PMOSによるバイアス



シミュレーション条件

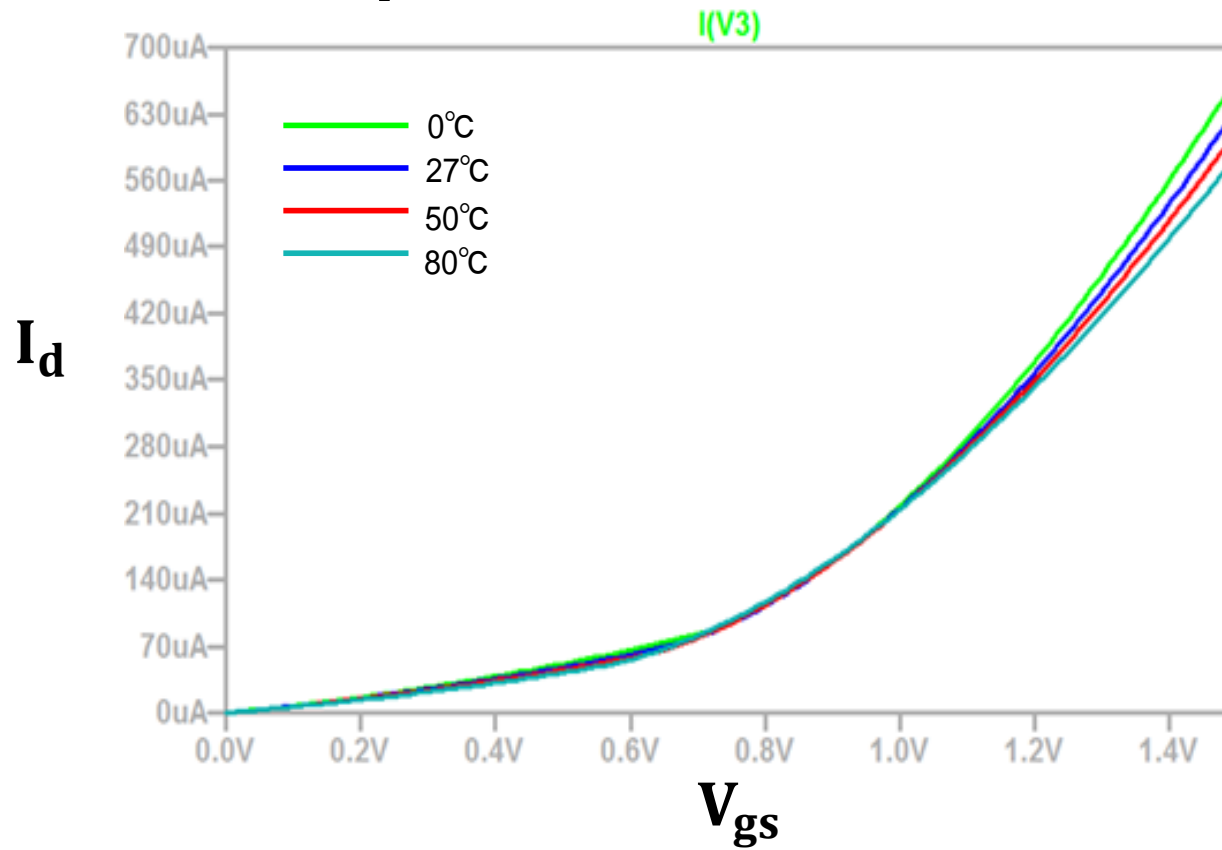
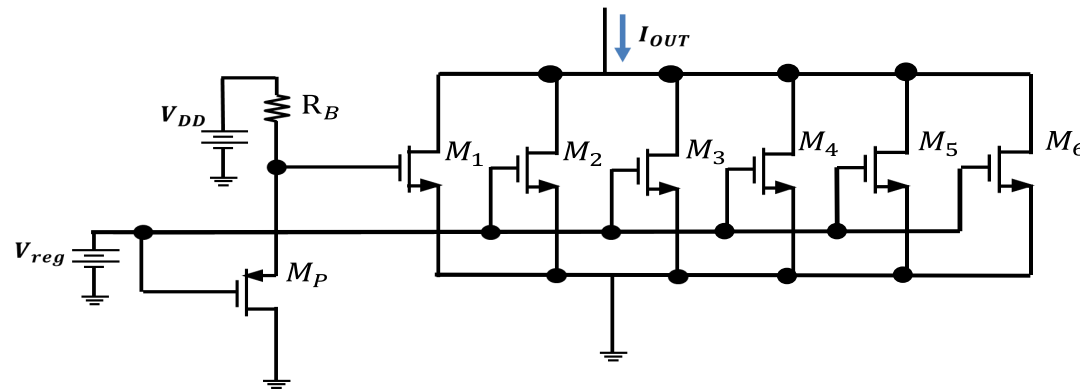
提案回路：PMOSによるバイアス



Parameter	Value
$M_1 \sim M_6$	$W=5[\mu\text{m}], L=2[\mu\text{m}]$
M_P	$W=5[\mu\text{m}], L=2[\mu\text{m}]$
R_B	100 [k Ω]
V_{DD}	3 [V]
V_{reg}	0~1.5 [V]
temperature	0, 27, 50, 80 [°C]

SPICEシミュレーション結果

提案回路

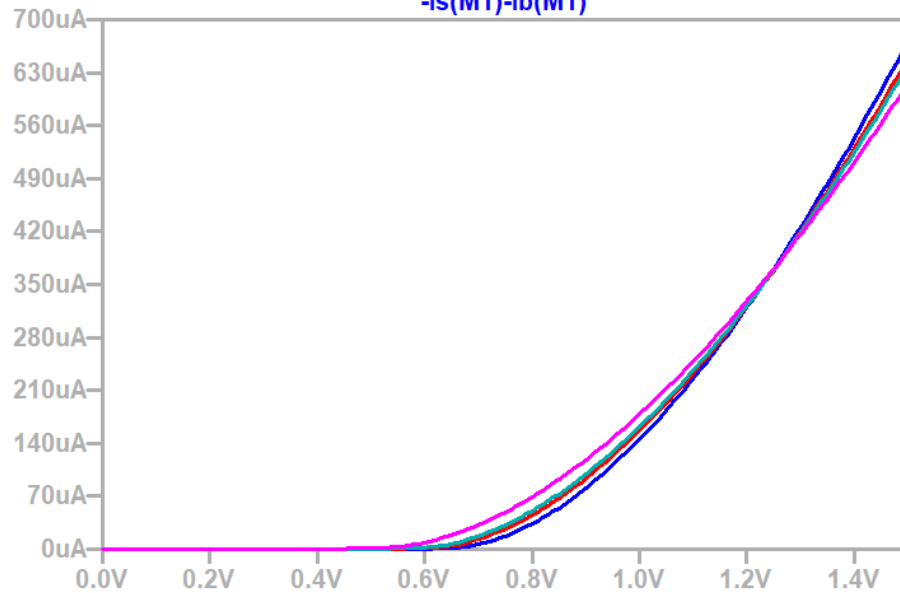


SPICEシミュレーション結果

アスペクト比を調節し電流値を同程度に設定

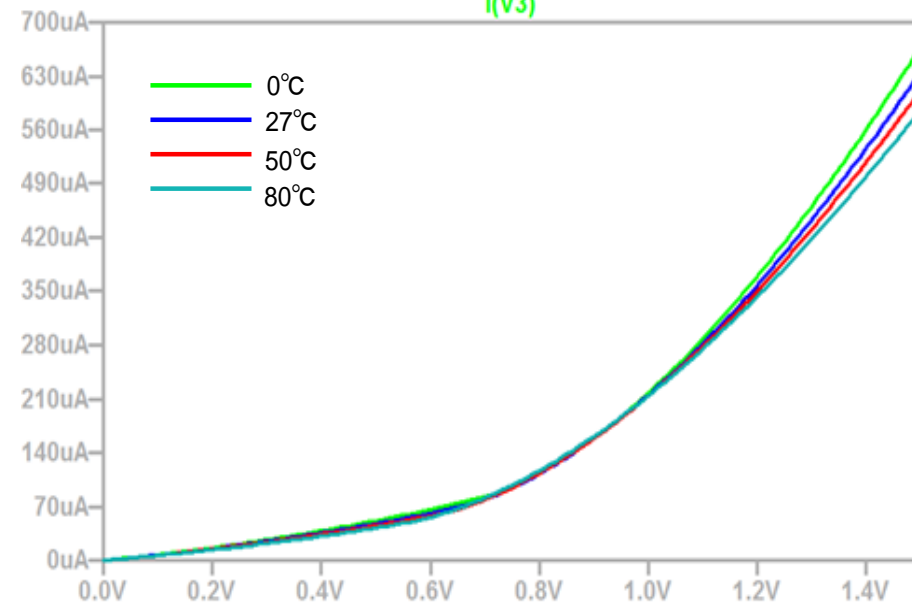
校正前

$-I_s(M1)-I_b(M1)$



校正後

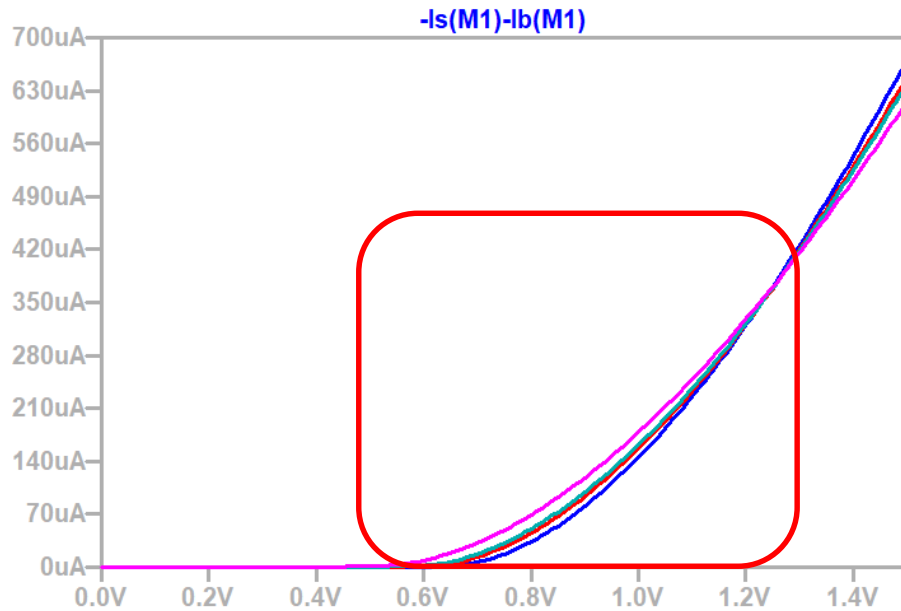
$I(V3)$



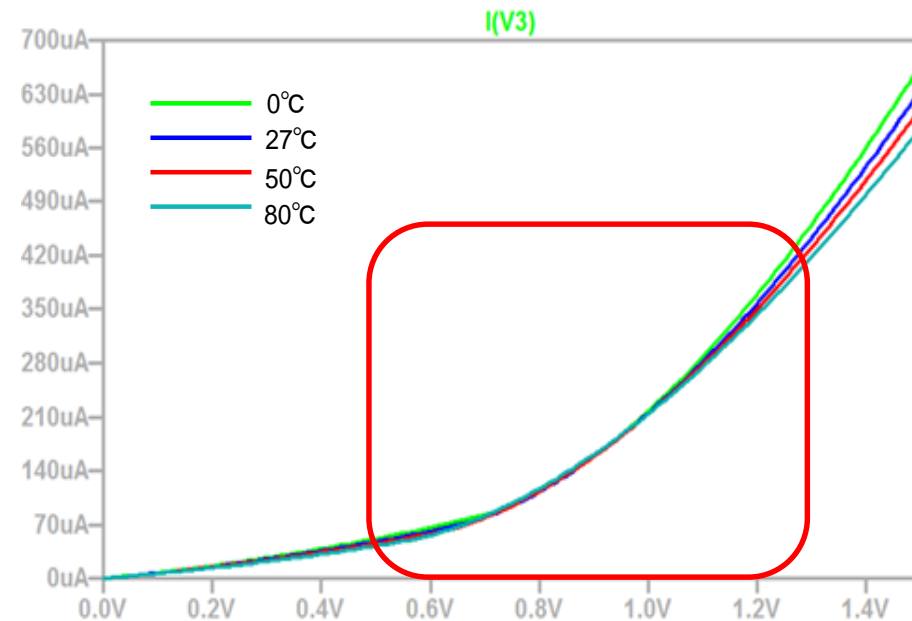
SPICEシミュレーション結果

アスペクト比を調節し電流値を同程度に設定

校正前



校正後



温度特性を大きく校正することが可能

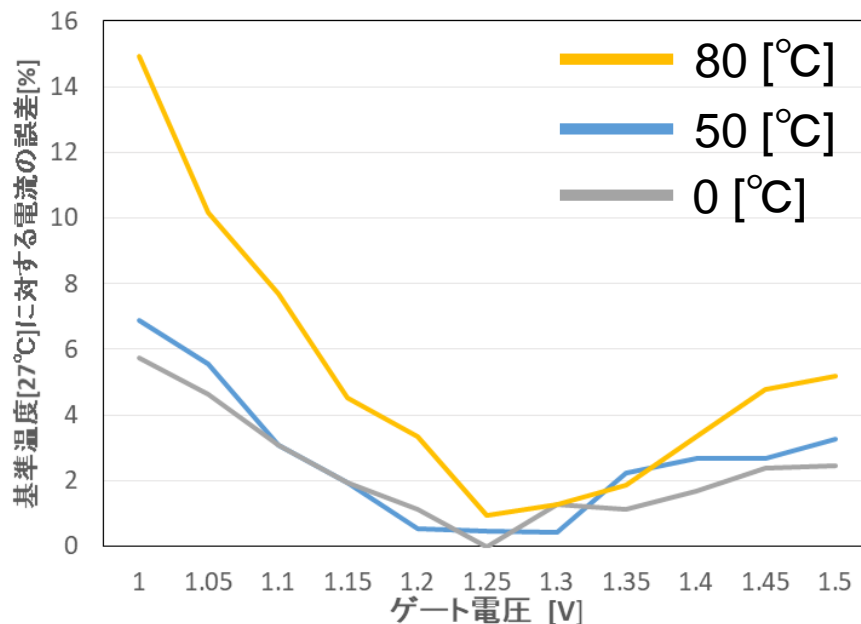
定量的にばらつきを比較

27°C時と比較

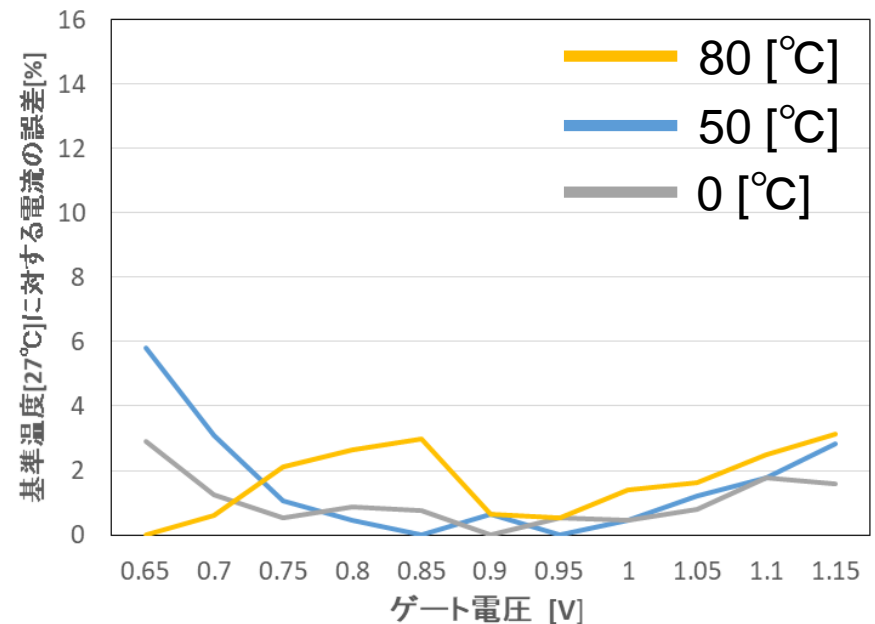
評価式

$$\left| \frac{I_{OUT}(27^\circ\text{C}) - I_{OUT}(\text{比較温度})}{I_{OUT}(27^\circ\text{C})} \right| * 100[\%]$$

校正前



校正後



広い範囲のゲート電圧下で温度のばらつきを抑える

まとめと今後の課題

まとめ

- 温度変動に対してロバスト
簡易な回路構成の
基準電流源の提案を行った
- SPICEシミュレーションで動作検証

今後の課題

- バイアス電圧生成回路設計
- 実チップでの動作検証

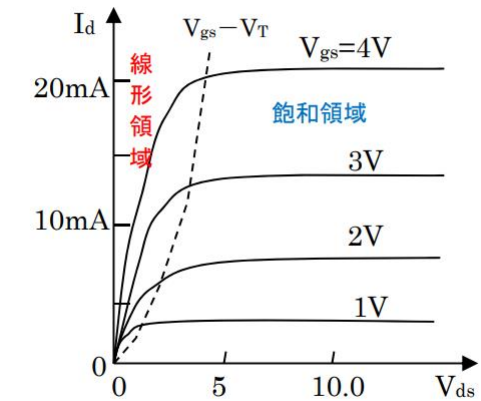
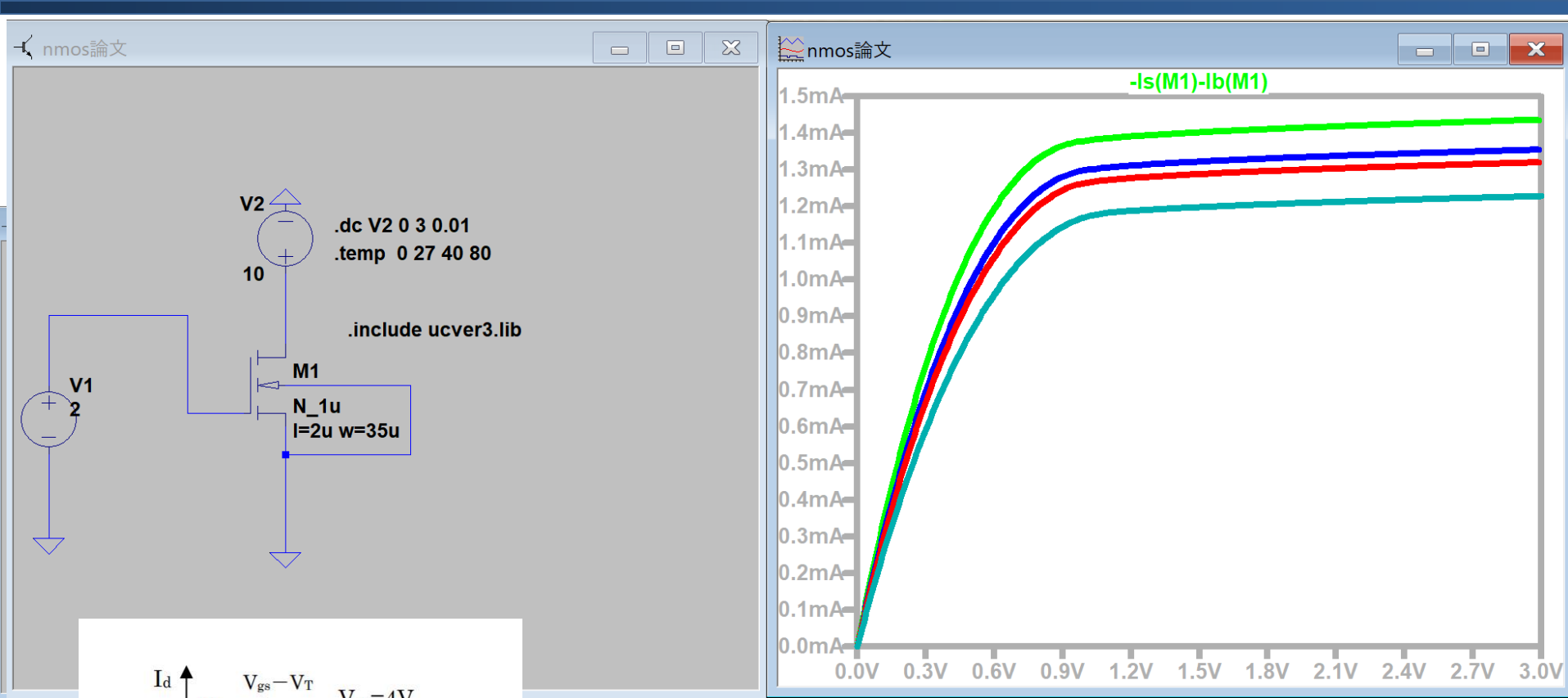
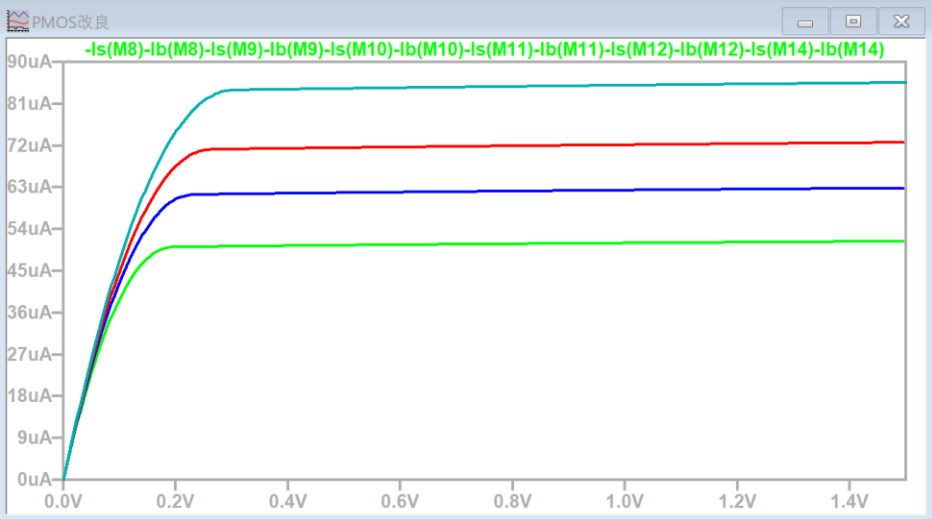
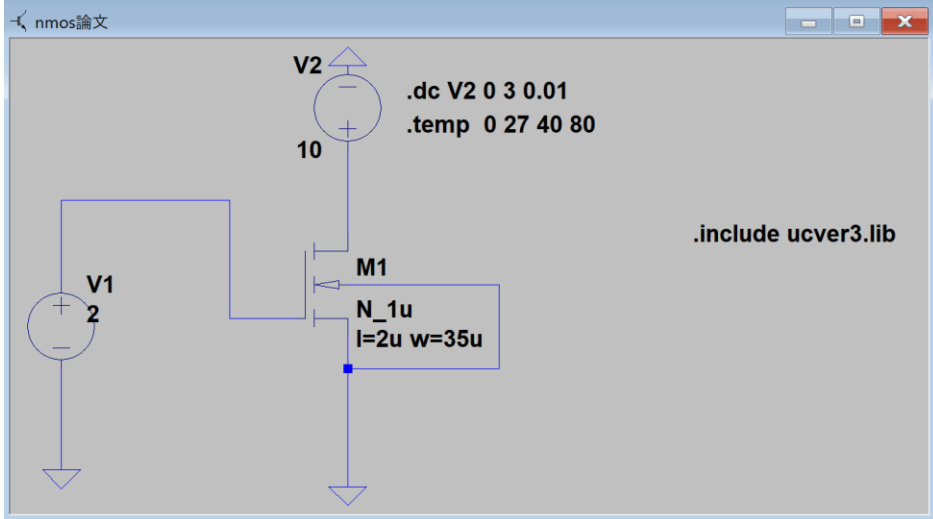
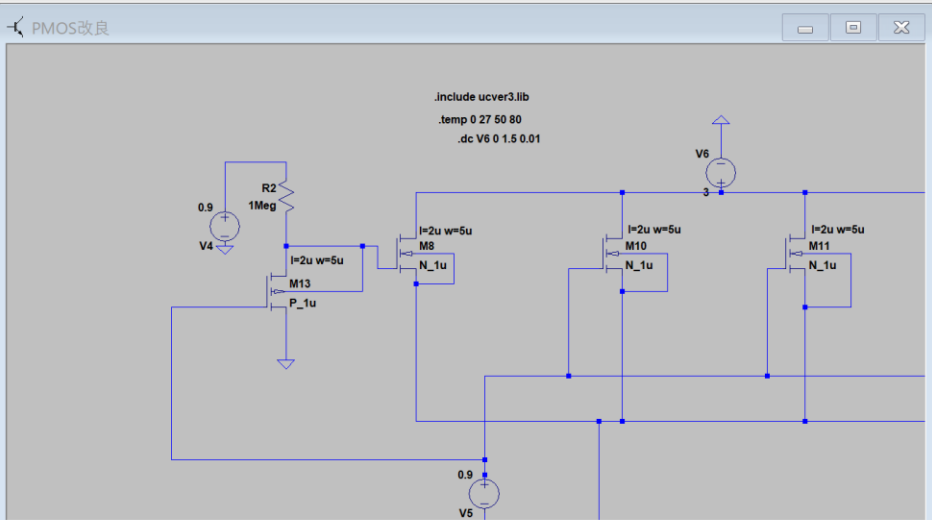
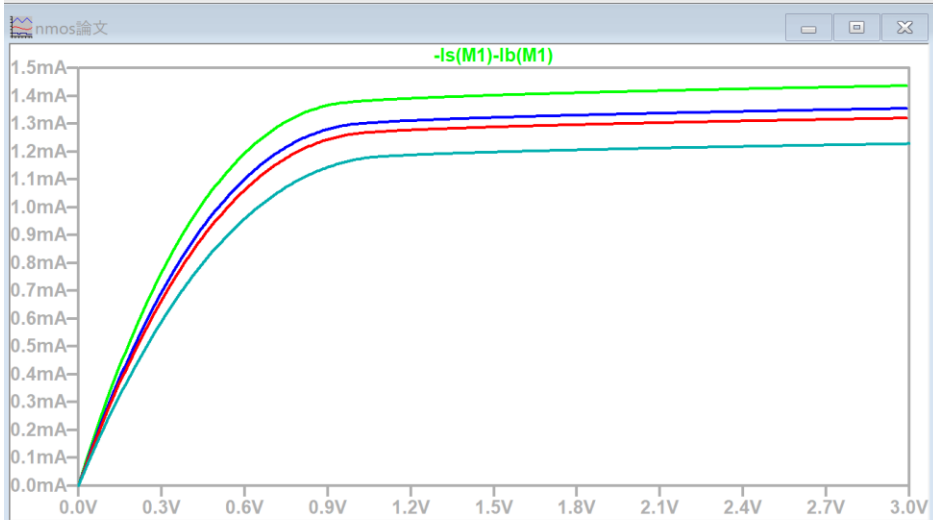


図5 MOSFETの I_d - V_{DS} 特性



参考モデルパラメータ

<http://cmosedu.com/cmos1/book.htm>

http://cmosedu.com/cmos1/cmosedu_models.txt

http://www.rohm.co.jp/web/japan/tr_what5-j

質問

- Q. 複数実装してなぜ校正を行える(原理)? 例えば基準より電流低いともっと低くなるのでは?
- A. 発表で述べたようにMOSの I_d - V_{gs} 特性があるポイントを基準に電流の優位性が変化することを利用して校正を行う
- Q. ゲート電圧高すぎるともっと悪くなるのでは?
- A. アスペクト比に従って流れる電流を調整するので悪くなることはない。
- Q. アスペクト比って何?
- A. ドレイン電流の定義式における W/L のこと
- Q. MOSにかける電圧を全部変えても補正かかる?
- A. 抵抗分圧等を行ってMOSに対して違うゲート電圧をかけることができるが出力電流式が複雑になることが考えられる。また抵抗分圧を行うと抵抗自体に温度特性が存在するために計算を行うことがより複雑になる。
- Q. どんな入力も優位性に向かって補正される?
- A. なる。