

三角関数演算を用いたアナログ IC 試験用低歪信号生成法

町田 恒介^{†*}, 柳田 朋則[†], 浅見 幸司[‡], 川端 雅之[‡], 澁谷 将平[†], 小林 春夫[†]

[†]群馬大学大学院 理工学府電子情報部門 〒376-8515 群馬県桐生市天神町 1-5-1

[‡]株式会社アドバンテスト

Low-Distortion Signal Generation Method for Analog IC Testing Using Trigonometric Function Calculation

Kosuke Machida^{†*}, Tomonori Yanagida[†], Koji Asami[‡], Masayuki Kawabata[‡],

Shohei Shibuya[†], Haruo Kobayashi[†]

[†] Electronics and Informatics Division, Gunma University, 1-5-1, Tenjin-cho, Kiryu, Gunma, 376-8515 Japan

[‡] Advantest Corporation

キーワード：低歪信号生成, 三角関数演算, 高調波抑制

(Low-distortion signal generation, Trigonometric Function Calculation, Harmonics suppression)

1. はじめに

増幅回路、AD変換器等のアナログ/ミックスドシグナル ICの量産試験では低歪正弦波を入力信号として用いることが多い。この信号の低コストでの生成技術として様々な技術が提案・検討されてきている。この論文では基本デジタル信号(2値信号)を異なる遅延量で遅延した複数の信号を加減算してアナログLPFを通して低歪信号を生成する方式の検討内容を示す。これまでの研究で波形の位相をデジタル制御することで高調波成分を抑制した波形を生成する方式を検討してきたが[1]、この方式では高調波成分の抑制には限界がある。また、遅延量を直接アナログ的に制御する方式は精度と安定性の問題がある。

そこで正弦波と余弦波を用いてそれぞれの振幅をアナログ的に制御し加減算し、三角関数の合成式により位相を制御し、その方式では2値化することで等価的に遅延量を制御する方式を検討した。正弦波、余弦波の振幅は容易に精度よく安定に制御できる。本論文ではこの提案する方式の原理、回路、低歪信号生成法への応用とその高調波抑制の精度改善のシミュレーション検証を示す。

2. 三角関数演算を用いた位相制御信号の生成

三角関数演算を用いた位相制御信号の生成について説明する。今回以下の三角関数の合成式(1),(2)を使用する。

$$a \sin(\omega t) + b \cos(\omega t) = \sqrt{a^2 + b^2} \sin(\omega t + \varphi) \dots (1)$$

$$\varphi = \tan^{-1} \left(\frac{b}{a} \right) \dots (2)$$

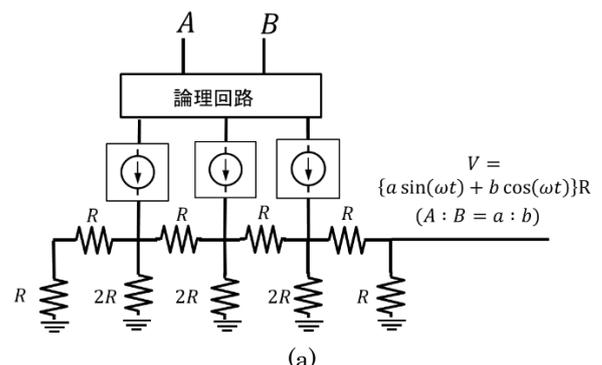
本論文では、正弦波と余弦波の振幅比によって正弦波の位相を φ だけシフトする本方式の特性を用いる。例えば周期 T の正弦波を τ だけシフトさせるとする。このときに必要な振幅比は式(3)で表せる。

$$\frac{b}{a} = \tan(\varphi) = \tan\left(2\pi \frac{\tau}{T}\right) \dots (3)$$

式(2),(3)より必要な振幅比が求まる。計算では振幅比は少数のためこれを連分数に分解し、通分することで分数に変換し、 a, b を整数値で導出する。

位相制御信号の生成にはDACの構造を用いたR・2Rラダー抵抗(図1(a))を用いる。ラダー抵抗に導出した整数値 a, b に値するデジタル値 A, B を入力し、電流源のスイッチを制御することで、位相制御信号を取り出す。

電流源はそれぞれ $\sin(\omega t)$, $-\sin(\omega t)$, $\cos(\omega t)$, $-\cos(\omega t)$ を使用し、デジタル入力によって動作する論理回路によりスイッチのON, OFFを決定する(図1(b))。



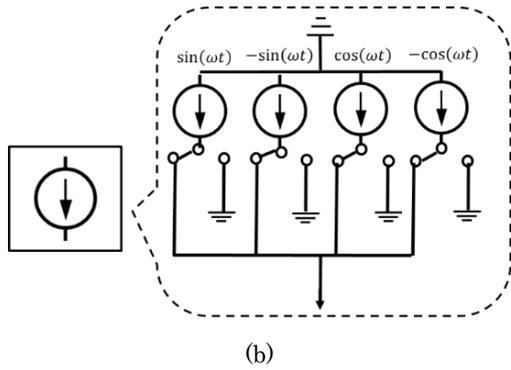


図 1. (a)DAC 構造を用いた R-2R ラダー抵抗による位相制御信号生成回路と (b)電流源回路構成

Fig. 1. (a)Phase control signal generation circuit which uses R-2R ladder register with DAC configuration
(b) Current source circuit configuration

3. 低歪信号生成法

この低歪信号生成法は複数の矩形波の加減算により特定の高調波を抑制できる。この手法は他方式[2~9]に比べ優れた特性を有している[1]。

3.1 矩形波のフーリエ級数

図 2 の Duty 50% の矩形波は式(4)で表せる。

$$f(t) = \begin{cases} 1 & 0 \leq t \leq T/2 \\ 0 & T/2 < t \leq T \end{cases} \dots\dots\dots (4)$$

また Duty 50% の矩形波のフーリエ級数は、式(5)で表すことができる。

$$f(t) = \frac{1}{2} + \sum_{m=1}^{\infty} \frac{2}{k\pi} \sin\left(\frac{2\pi}{T}kt\right) \dots\dots\dots (5)$$

(ここで $k = 2m - 1, m = 1, 2, \dots$)

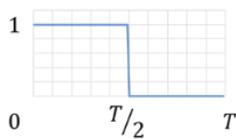


図 2. 矩形波 (Duty 50%)

Fig. 2. Square wave (Duty 50%)

3.2 単一高調波抑制波形生成法

単一高調波抑制波形生成法の原理、条件、について示す。この手法では 3 つの矩形波を加減算する(図 3)。二つのパラメータ T, τ_1 を用いると条件式(6),(7)が求まる。

$$f(t) - \{f(t - \tau_1) + f(t + \tau_1)\}$$

$$= -\frac{1}{2} + \sum_{m=1}^{\infty} \frac{2}{k\pi} \left\{1 - 2 \cos\left(\frac{2k\pi\tau_1}{T}\right)\right\} \sin\left(\frac{2k\pi}{T}t\right) \dots\dots (6)$$

$$\tau_1 = \pm \frac{T}{6k} \dots\dots\dots (7)$$

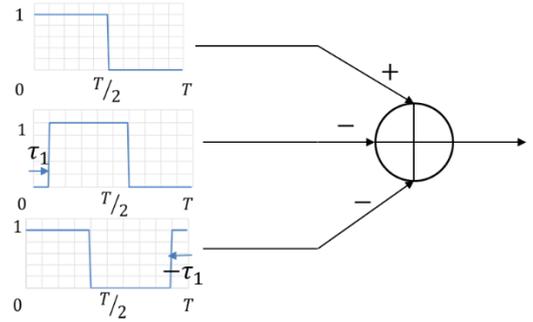


図 3. 単一高調波抑制回路の原理

Fig.3. Single harmonics suppression circuit

3.3 複数高調波抑制波形生成法

複数高調波抑制波形生成法の原理、条件、について示す。この手法では 5 つの矩形波を加減算する(図 4)。3 つのパラメータ T, τ_1, τ_2 を用いると式(8)が求まる。

$$f(t) - \{f(t - \tau_1) + f(t + \tau_1)\} - \{f(t - \tau_2) + f(t + \tau_2)\}$$

$$= -\frac{3}{2} + \sum_{m=1}^{\infty} \frac{2}{k\pi} \left\{1 - 2 \cos\left(\frac{2k\pi\tau_1}{T}\right) - 2 \cos\left(\frac{2k\pi\tau_2}{T}\right)\right\} \sin\left(\frac{2k\pi}{T}t\right) \dots (8)$$

式(8)より k 次高調波を抑制するための条件は以下になる。

$$\tau_1 = \frac{T}{2k\pi} \left(\cos^{-1} \left(\frac{1}{2} \left\{ 1 - 2 \cos\left(\frac{2k\pi}{T}\tau_2\right) \right\} \right) \right) \dots\dots\dots (9)$$

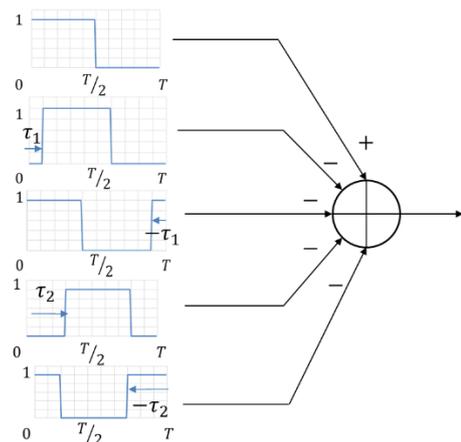


図 4. 複数高調波抑制回路の原理

Fig.4. Multiple harmonics suppression circuit

図 5 は $k = 3, 5, 7, 9$ のときの式(9)の波形を示す。例えば 3 次と 5 次の高調波を同時に抑制したい場合は、それぞれの波形が重なる点を図 5 のように求める。その時の位相のパラメータが、複数の高調波を抑制できる φ の条件となる。

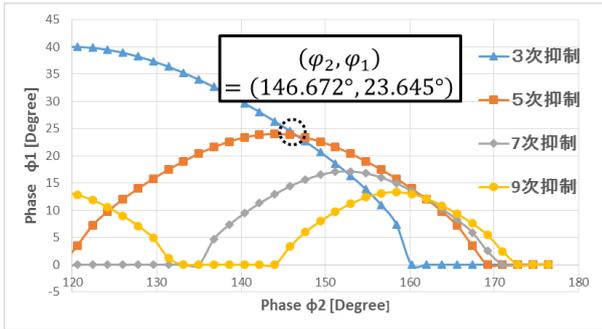


図 5. 複数高調波抑制波形生成のためのパラメータ条件
Fig. 5. Combination of phase parameters for multiple harmonics suppression

4. シミュレーションによる検証

提案手法による位相のシフトおよび単一、複数の高調波抑制を確認するために LTspice を用いてシミュレーションを行った。

4.1 位相制御信号生成

図 1 で示した位相制御信号生成回路のシミュレーションを行った。ここでは $T=1[s]$ の波形に対し、位相を $\tau=0.125[s]$ ($\varphi = \pi/4$) シフトするため $A=\pm B$ となるようにデジタル入力を設定した。シミュレーションの結果、図 6 で示すように位相を制御できることが確認できた。

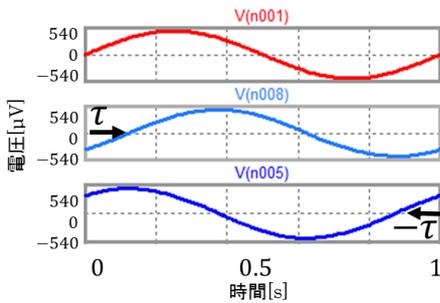


図 6. 位相制御信号波形
Fig. 6. Waveform with phase control signal

4.2 単一高調波抑制

単一高調波抑制回路を図 7 に示す。高調波抑制波形には矩形波を用いるため、位相制御信号生成回路から生成した位相制御信号をインバータで 2 値化し、加減算した。

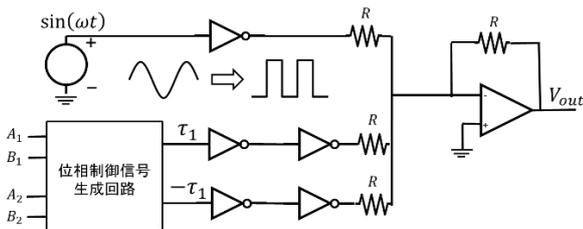


図 7. 単一高調波抑制回路
Fig. 7. Single harmonics suppression circuit

ここで 3 次高調波抑制を例にしてシミュレーションを行った。3 次高調波を消す条件は $k = 3, T = 1[s]$ のとき次のようになる。

$$\begin{aligned} \frac{B_{1,2}}{A_{1,2}} &= \tan\left(2\pi\left(\pm\frac{1}{18}\right)\right) \\ &= \tan\left(\pm\frac{\pi}{9}\right) = \pm 0.3639702343 \approx \frac{\pm 99}{273} \end{aligned}$$

これらのデジタル値を入力した際の出力波形が図 8 である。(a) は加減算した出力波形である。また (b) のスペクトラムでは、3 次高調波が抑制されたことが確認できる。

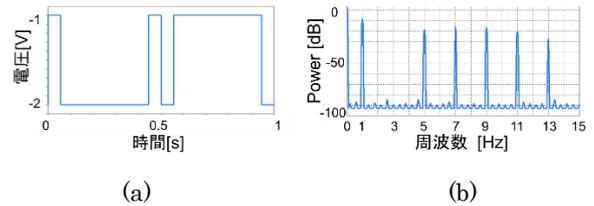


図 8. (a) 3 次高調波抑制波形 V_{out} (b) スペクトラム
Fig. 8. (a) Waveform V_{out} (b) Spectrum with 3-th harmonics suppression

4.3 複数高調波抑制

提案する複数高調波抑制回路を図 9 に示す。

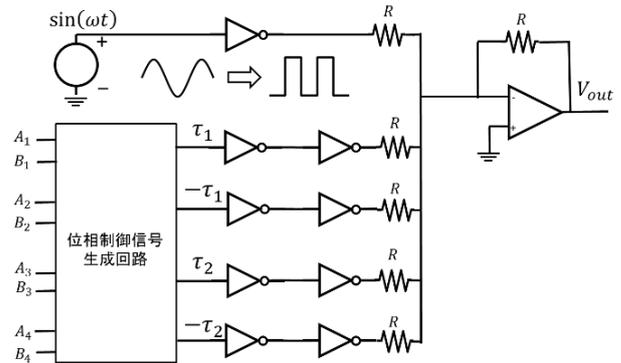


図 9. 複数高調波抑制回路
Fig. 9. Multiple harmonics suppression circuit

単一高調波抑制の場合と同様に、3 次 5 次高調波抑制を例にしてシミュレーションを行った。図 5 より、3 次高調波と 5 次高調波を同時に消去するために必要な値はそれぞれ以下の式で表すことができる。

$$\begin{aligned} \frac{B_{1,2}}{A_{1,2}} &= \tan(\pm 23.645^\circ) = \pm 0.4378248876 \approx \frac{\pm 183}{418} \\ \frac{B_{3,4}}{A_{3,4}} &= \tan(\pm 146.672^\circ) = \mp 0.6575770039 \approx \frac{\pm 217}{-330} \end{aligned}$$

図 10 より 3 次 5 次高調波抑制波形を示す(a)。またスペクトラムでは 3 次高調波と 5 次高調波を同時に抑制することが確認できた(b)。

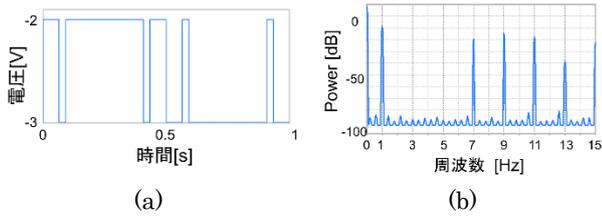


図 10. (a)3 次 5 次高調波抑制波形 V_{out} (b)スペクトラム
Fig. 10. (a) Waveform V_{out} (b) Spectrum with 3-th and 5-th harmonics suppression

4. 4. 精度悪化を防ぐための修正回路

セクション 4.2, 4.3 では高調波抑制の回路の構成を検討したが、この構造では Duty 50% の精度が悪化し正確な遅延を生成できない可能性がある。そこでフリップフロップを用いた分周器を挿入し、アナログ加算を論理回路で代用することで、より高精度を実現する構成を検討した。(図 11) この回路ではフリップフロップのクロック入力にヒステリシス特性を持たせることで、立ち上がりの遅い波形でも正確な Duty50% を出力できる。ただし、分周器を使用するので位相制御の感度も半減するため、位相を通常時の 2 倍シフトさせる必要がある。図 12 は図 11 の回路で 3 次高調波を抑制した場合の出力波形スペクトラムである。

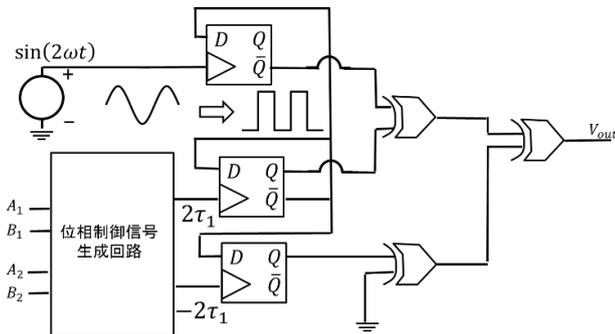


図 11. Duty 精度補償回路

Fig.11. Duty accuracy compensation circuit

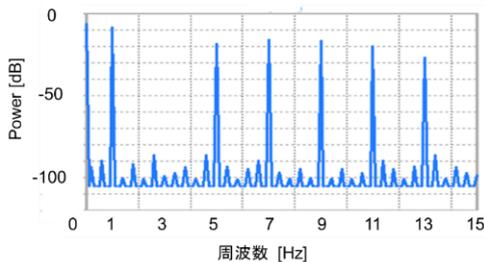


図 12. 3 次高調波抑制スペクトラム (図 11 の回路出力)

Fig.12. Spectrum with 3-th harmonics suppression (Output signal in Fig.11)

5. まとめ

本論文では、三角関数演算を用いることで信号の位相を制御する方法と、矩形波の組み合わせにより単一、複数の高

調波成分を抑制することができる低歪信号生成回路への応用について提案した。シミュレーションの結果から、位相のアナログ的な制御と、指定した高調波成分を適切に取り除くことが理論どおり可能であることを示した。

正確に位相が 90 度ずれた正弦波、余弦波は 例えば一つの正弦波を RC ポリフェーズフィルタに通しその 2 つの出力として比較的容易に得られる。[10] その際入力正弦波が歪成分を持った場合の本手法での影響を調べていく。

今後は高周波においても振幅比を適切な値に設定することで指定した高調波を抑制することができるかを検証するとともに、他の回路への応用を検討していく。

文 献

- [1] M. Kawabata, K. Asami, S. Shibuya, T. Yanagida, H. Kobayashi, "Low-Distortion Signal Generation for Analog/Mixed-Signal Circuit Testing with Digital ATE", The ITC-Asia (Sept. 2017)
- [2] R. Schreier, G. C. Temes, Understanding Delta-sigma Data Converters, Wiley-IEEE Press (2009).
- [3] F. Abe, Y. Kobayashi, K. Sawada, K. Kato, O. Kobayashi, H. Kobayashi, "Low-Distortion Signal generation for ADC Testing", IEEE International Test Conference (Oct. 2014)
- [4] P. Sarson, H. Kobayashi, "Using Distortion Shaping Technique to Equalize ADC THD Performance Between ATEs", J. Electronic Testing Springer (Dec.2016)
- [5] S. Shibuya, Y. Kobayashi, H. Kobayashi, "High-Frequency Low-Distortion Signal Generation Algorithm with Arbitrary Waveform Generator", IEEE International Conference on ASIC (Nov. 2015)
- [6] T. Yanagida, S. Shibuya, H. Kobayashi, K. Hatayama, "High-Frequency Low-Distortion One-Tone and Two-Tone Signal Generation Using Arbitrary Waveform Generator", IEEE International Conference on Solid-State and Integrated Circuit Technology (Oct. 2016)
- [7] A. Maeda, "A Method to Generate a Very Low Distortion High Frequency Sine Waveform Using an AWG", IEEE International Test Conference (Oct. 2008)
- [8] Y. Zhuang, D. Chen, A. Unnithan, A. Joseph, S. Sudani, B. Magstadt, "Low-Cost Ultra-Pure Sine Wave Generation with Self Calibration", IEEE International Test Conference (Oct. 2016)
- [9] B. K. Vasan, S. K. Sudani, D. J. Chen, R. L. Geiger, "Low-Distortion Sine Wave Generation Using a Novel Harmonic Cancellation Technique," IEEE Transactions on Circuits and Systems (May 2013)
- [10] Y. Tamura, R. Sekiyama, K. Asami, H. Kobayashi, "RC Polyphase Filter As Complex Analog Hilbert Filter", IEEE 13th International Conference on Solid-State and Integrated Circuit Technology, Hangzhou, China (Oct. 2016)