積分型時間デジタイザ回路と黄金比サンプリングの提案

佐々木優斗、小林春夫

群馬大学大学院　理工学府
理工学専攻　電子情報・数理教育プログラム
小林研究室　博士課程前期1年
佐々木　優斗
t14304053@gunma-u.ac.jp

アウトライン

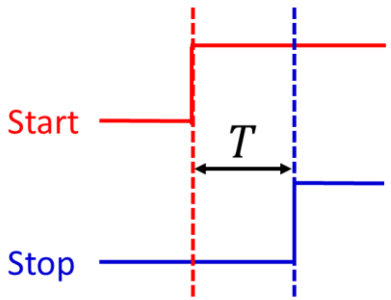
- 研究目的
- 積分型時間デジタイザ回路の構成と動作
- 効率的波形取得サンプリング周波数
- 時間分解能に対するジッタの影響
- まとめ

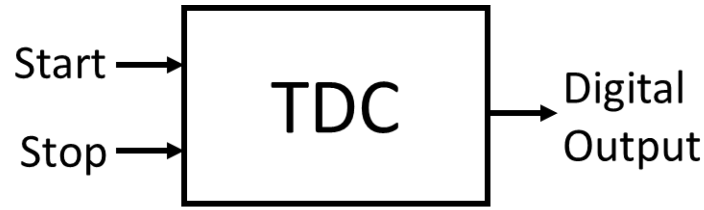
アウトライン

- 研究目的
- 積分型時間デジタイザ回路の構成と動作
- 効率的波形取得サンプリング周波数
- 時間分解能に対するジッタの影響
- まとめ

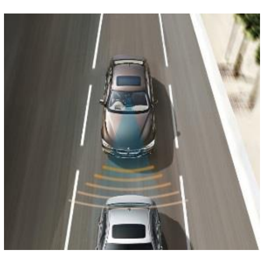
時間デジタイザ回路の役割

時間差 → 測定 → ディジタル出力





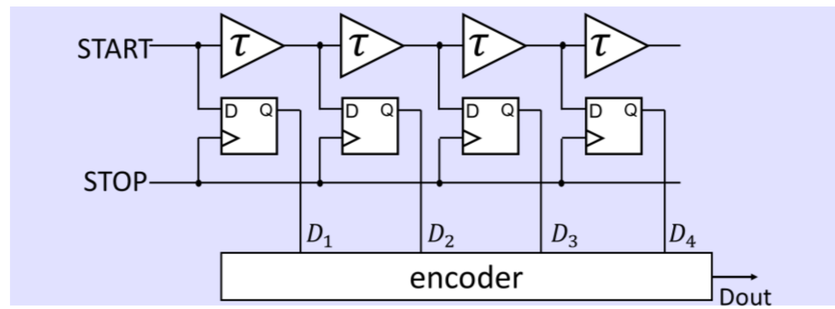
時間デジタイザ回路(Time-to-Digital Converter、TDC);
タイミング信号の時間差を測定しデジタル出力

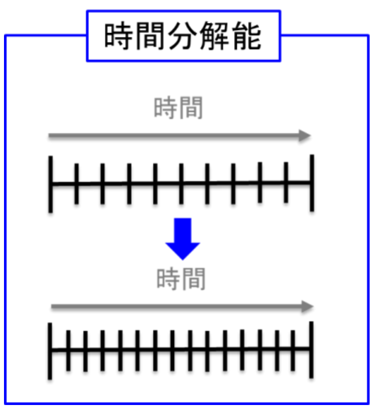


研究目的

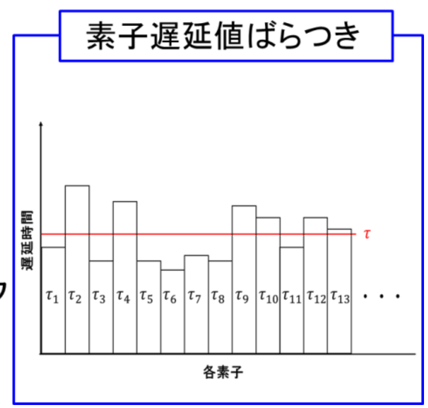
校正不要で線形な細かい時間分解能のTDC

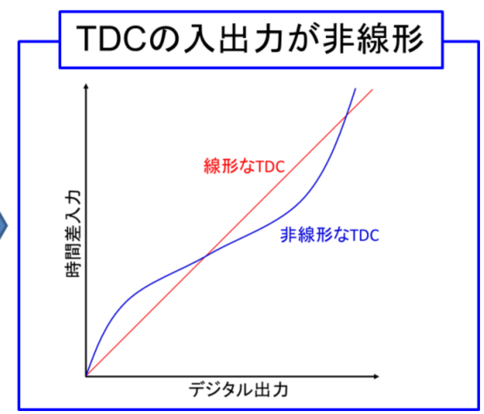
基本フラッシュ型TDC





トレードオフ





TDC特性 ⟶ 線形に校正必要

アウトライン

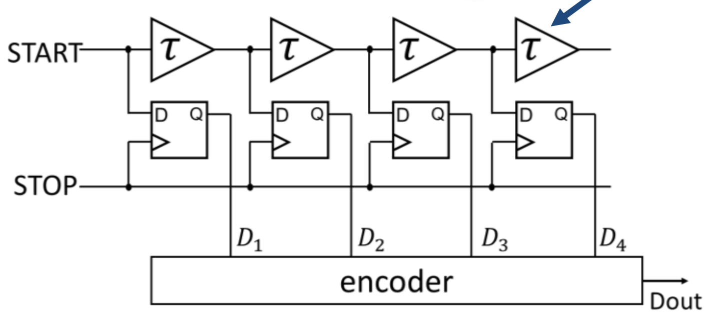
- 研究目的
- 積分型時間デジタイザ回路の構成と動作
- 効率的波形取得サンプリング周波数
- 時間分解能に対するジッタの影響
- まとめ

従来のTDCとの比較

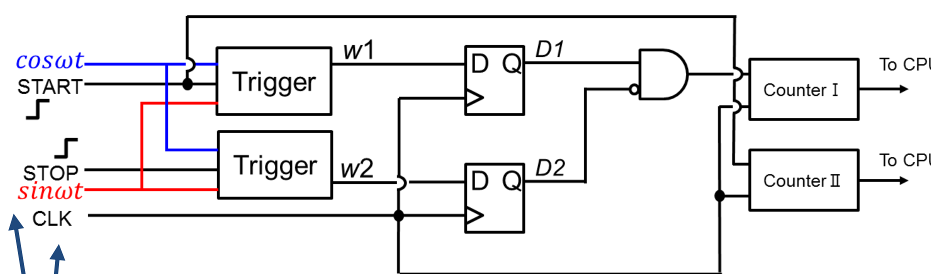
遅延素子

プロセス，温度，電源電圧変動　影響大

ありなし



従来のTDC



提案TDC

2つの非同期発振回路必要

積分型時間デジタイザ回路の特徴

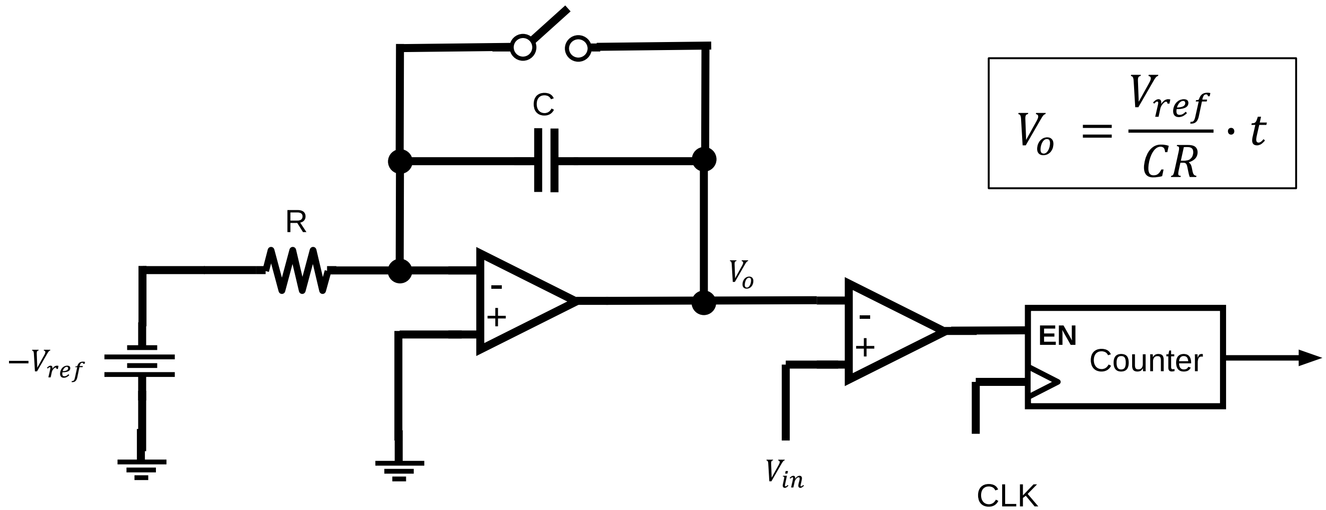
長所

- 遅延線なし → プロセス・温度・電源電圧変動 影響小
- 測定時間 長 → 時間分解能 細
- 線形性 自己校正不要
- 時間の絶対値 自己校正不要

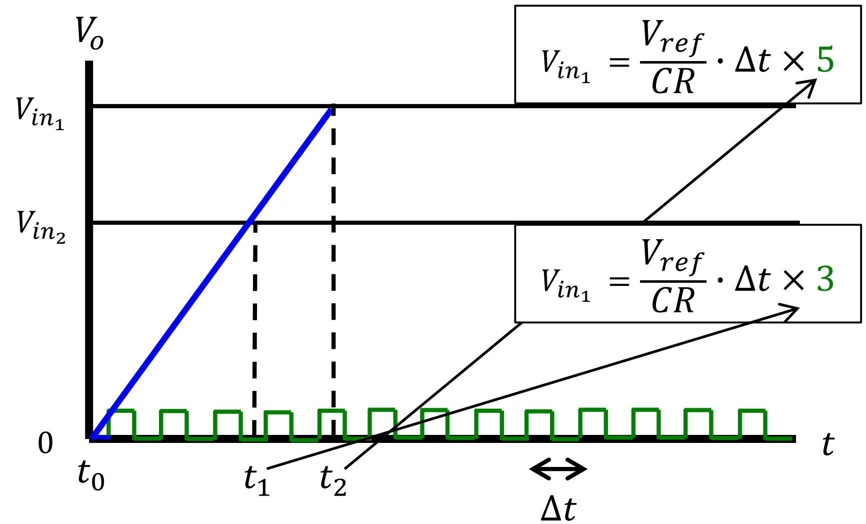
短所

- トリガ回路 → アナログ回路必要
- 非同期発振回路2つ必要

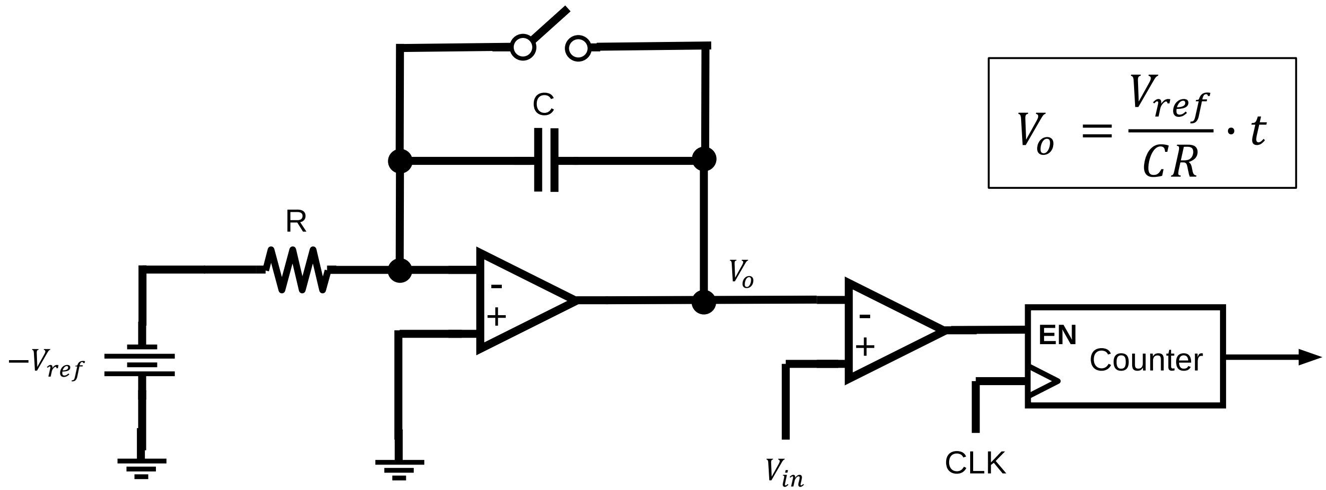
積分型ADC



- Counterの値は入力電圧に比例
- 測定時間をかけるほど電圧分解能向上（電圧を表現するクロック数増加）
- 積分型ADCから積分型TDCを着想

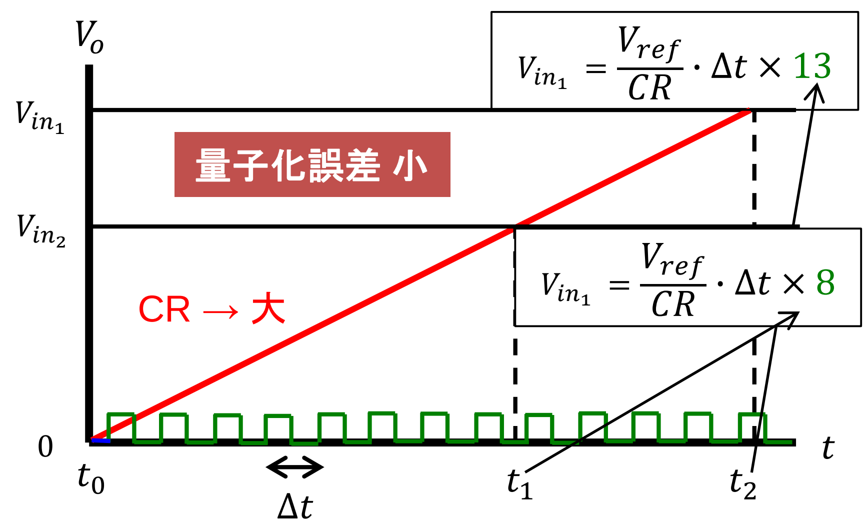


積分型ADC



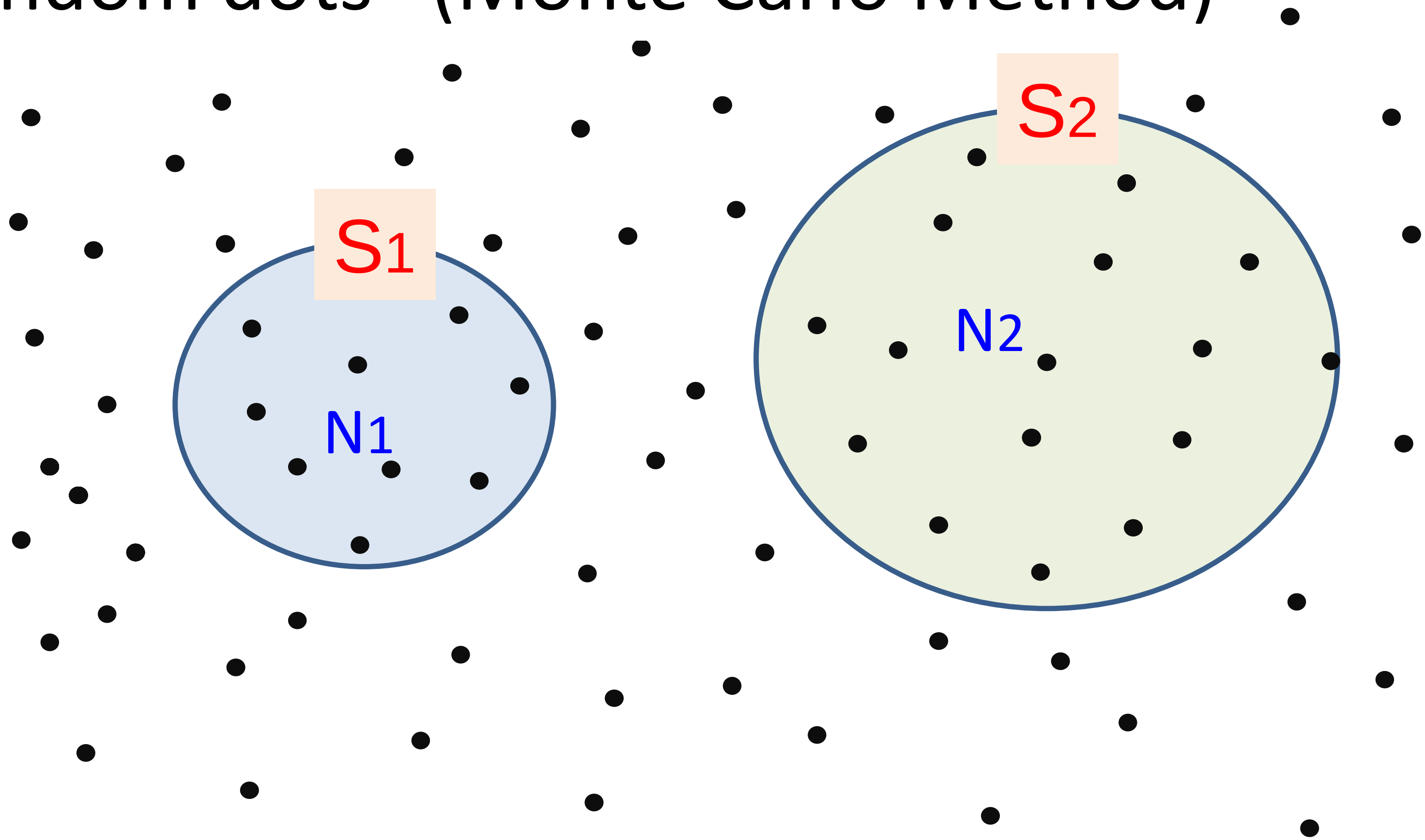
$$V_o = \frac{V_{ref}}{CR} \cdot t$$

- Counterの値は入力電圧に比例
- 測定時間をかけるほど電圧分解能向上（電圧を表現するクロック数増加）
- 積分型ADCから積分型TDCを着想



Measurement with Histogram

Random dots (Monte Carlo Method)

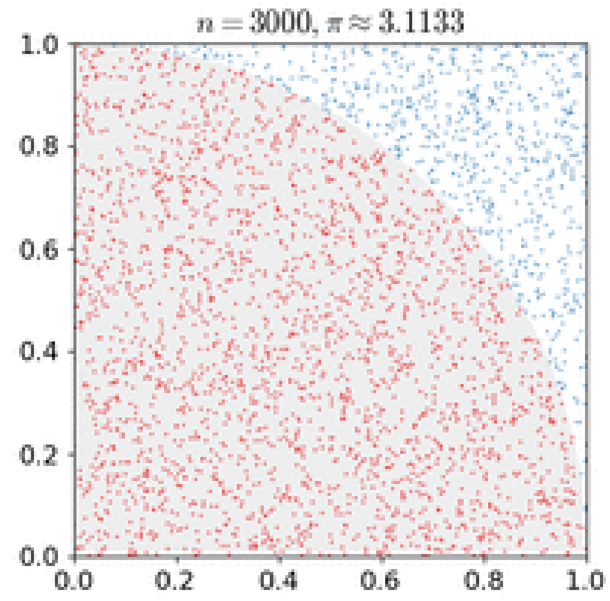


# of dots ratio $\frac{N_1}{N_2}$ ⇒ Area ratio $\frac{S_1}{S_2}$

モンテカルロ法

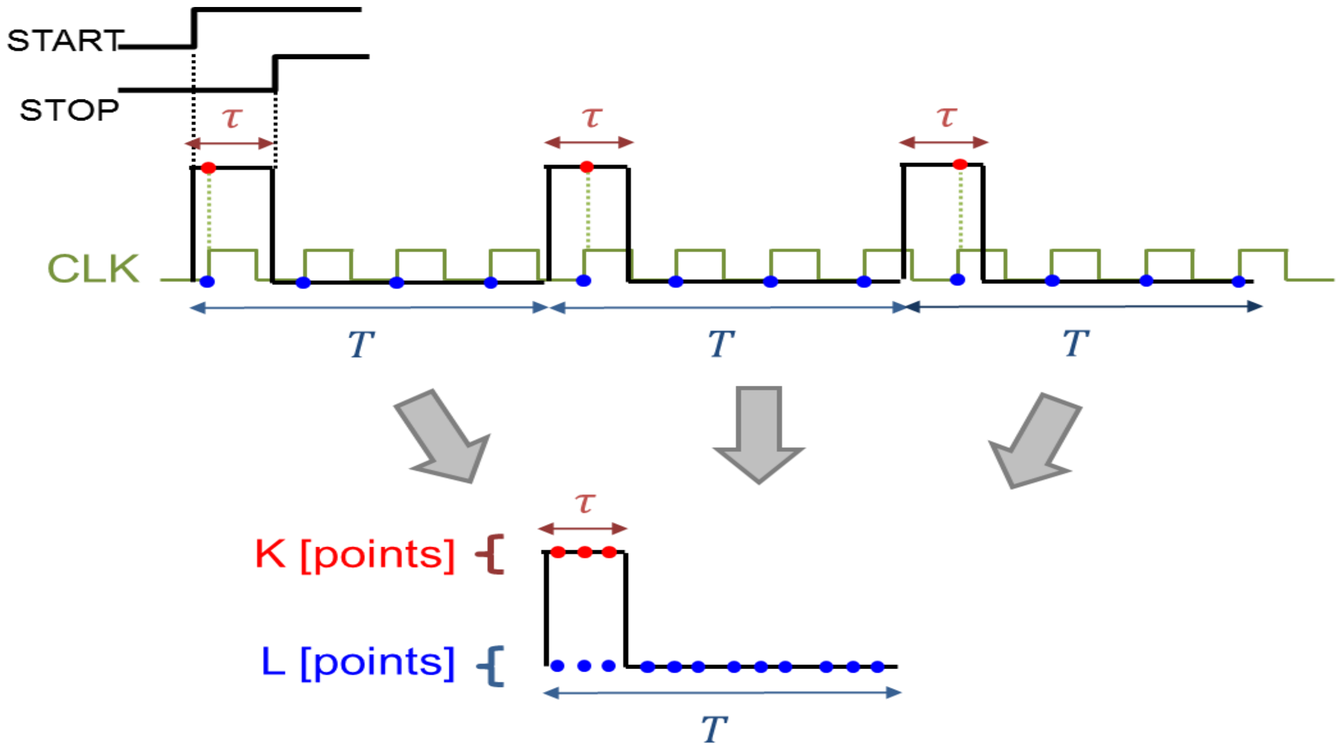
- シミュレーションや数値計算を乱数を用いて行う手法の総称
 中性子が物質中を動き回る様子を探るために
 スタニスワフ・ウラムが考案
- ジョン・フォン・ノイマンにより命名。
- カジノで有名な国家モナコ公国の4つの地区の1つである
 モンテカルロから名付けられた。
- ランダム法とも呼ばれる。

モンテカルロ法で円周率πの近似値。
30,000点をランダムにプロット。
πの推定量は0.07%以下の誤差内。



Wikipedia より

積分型時間デジタイザ回路の原理

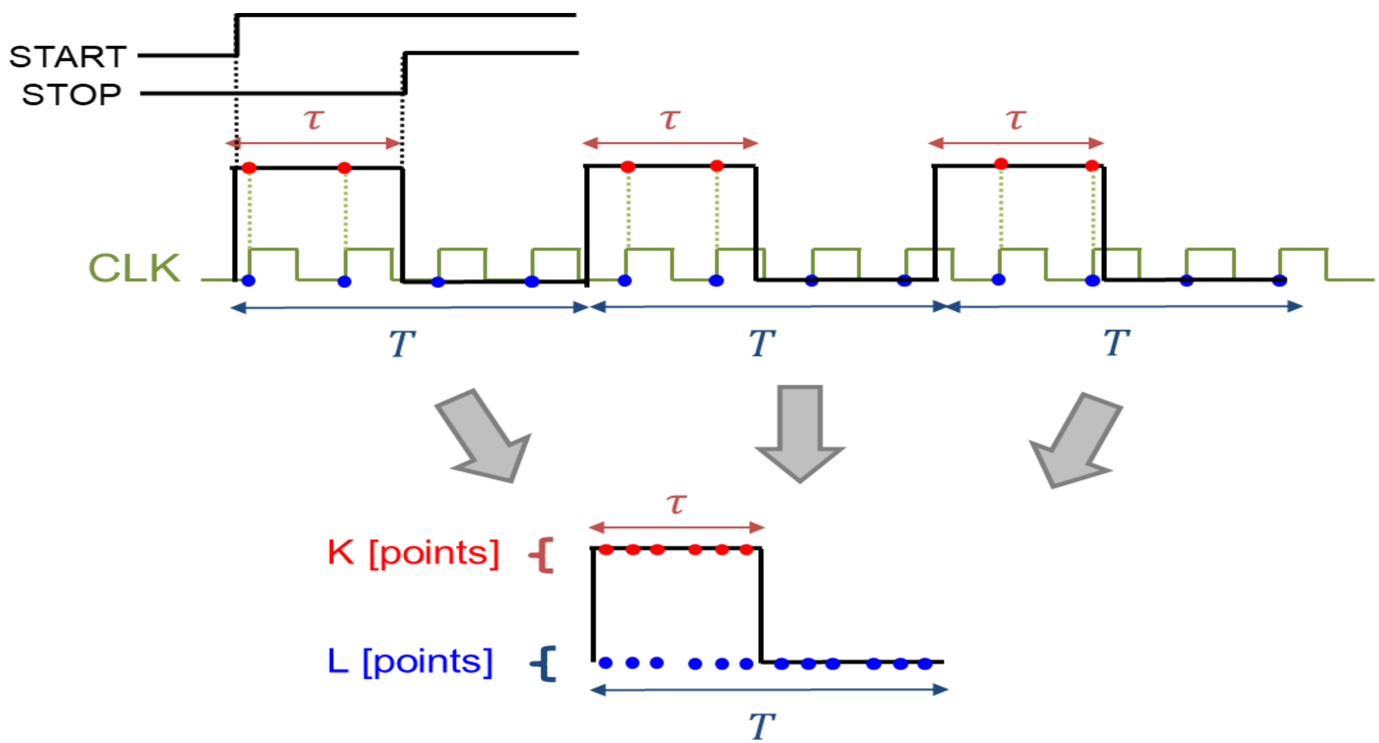


モンテカルロ法

非同期なCLKで時間差波形を繰り返しサンプリング

$$\frac{K}{L} = \frac{\text{入力時間差}\tau}{\text{基準周期 } T}$$

積分型時間デジタイザ回路の原理

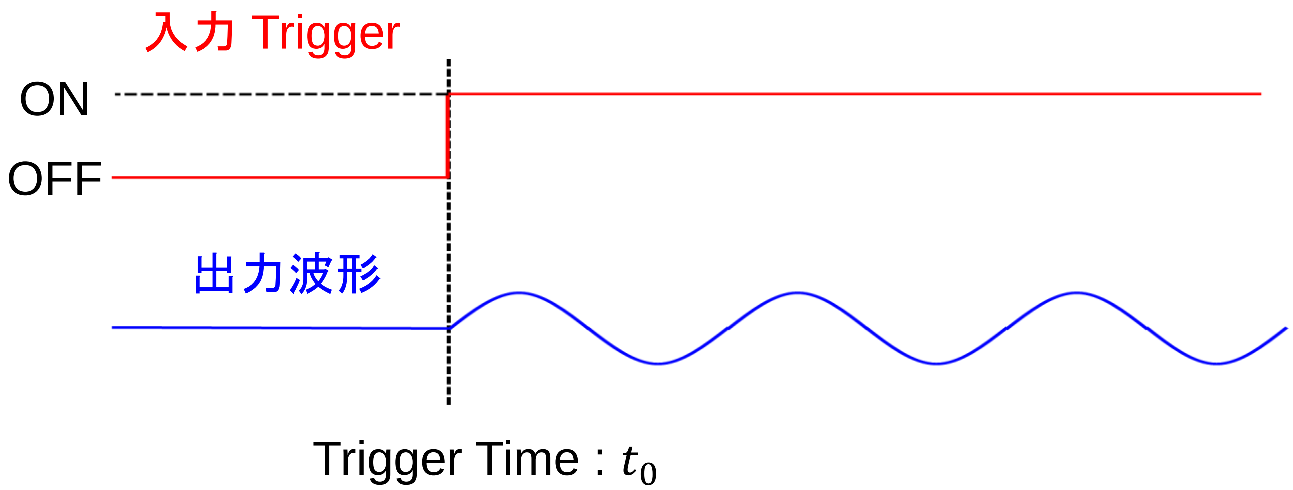


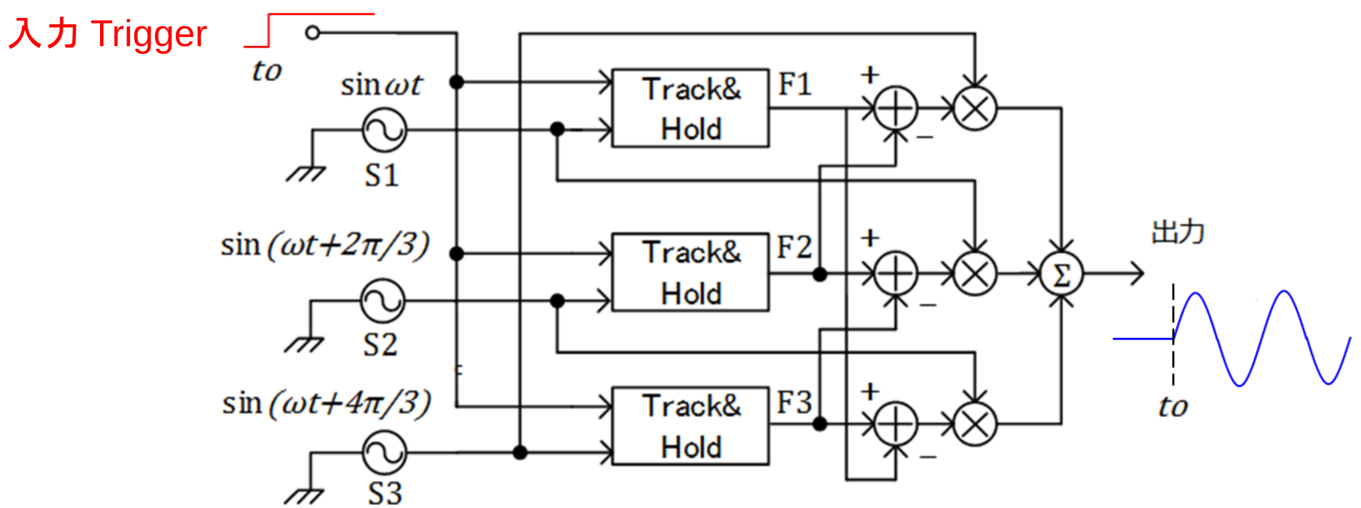
モンテカルロ法

非同期なCLKで時間差波形を繰り返しサンプリング

$$\frac{K}{L} = \frac{\text{入力時間差}\tau}{\text{基準周期 } T}$$

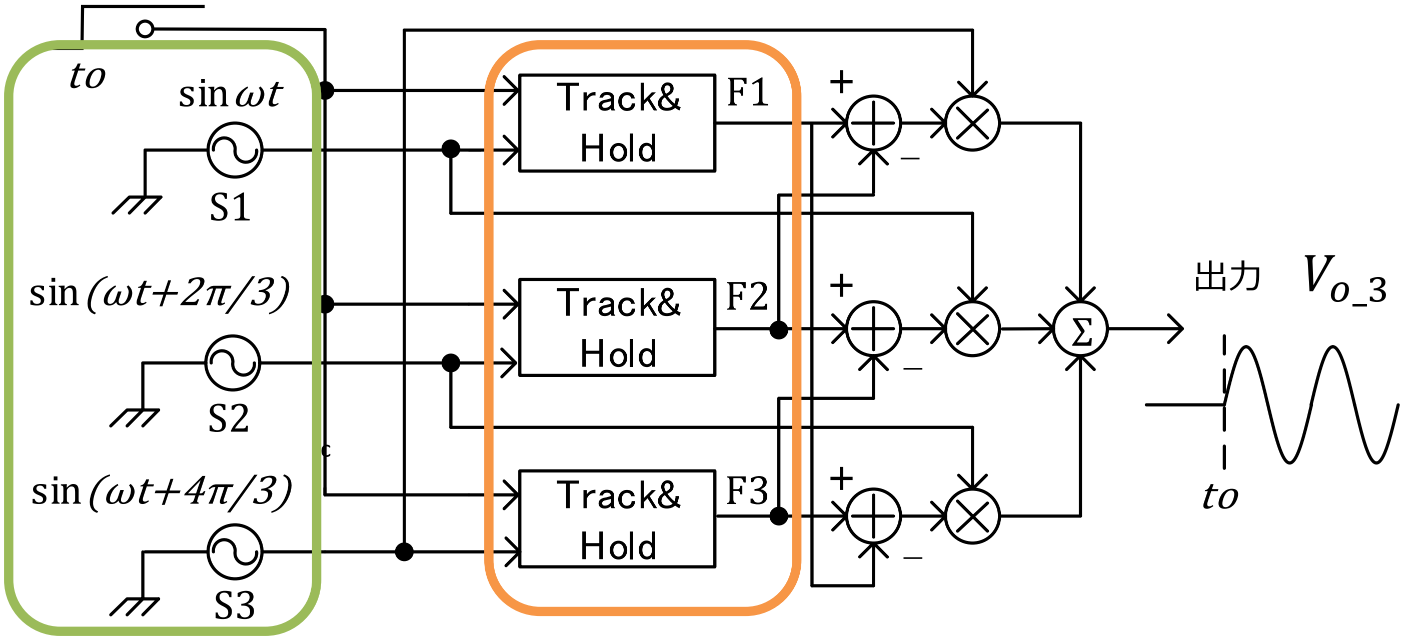
オシロスコープ・トリガ回路





M. Nelson, "A New Technique for Low-Jitter Measurements Using Equivalent-Time Sampling Oscilloscope", *Automatic RF Techniques Group 56th Measurement Conference - Metrology and Test for RF Telecommunications*, Boulder, Colorado (Dec. 2000)

3段構成トリガ回路



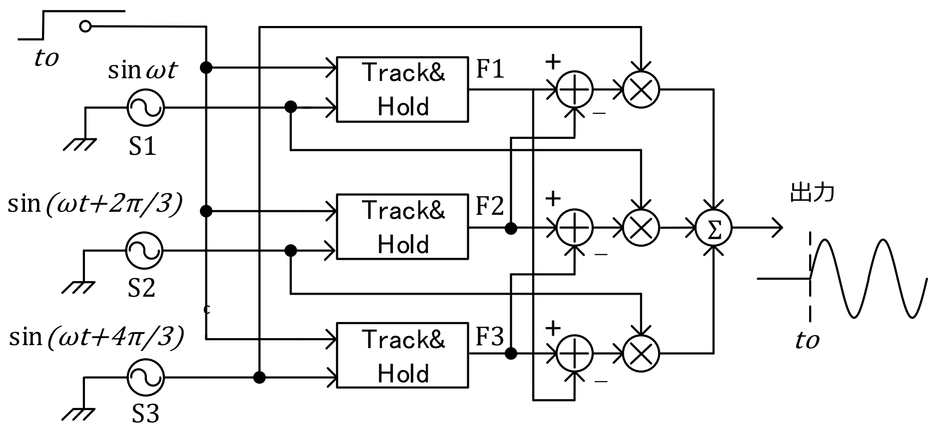
信号源

$$S_1 = \sin \omega t\,,\ S_2 = \sin\left(\omega t + \frac{2\pi}{3}\right),\ S_3 = \sin\left(\omega t + \frac{4\pi}{3}\right)$$

トリガ後信号

$$F_1 = \sin \omega t_0\,,\ F_2 = \sin\left(\omega t_0 + \frac{2\pi}{3}\right),\ F_3 = \sin\left(\omega t_0 + \frac{4\pi}{3}\right)$$

3段構成トリガ回路



Track mode:

$$
\begin{aligned}
V_{out} = {} & \sin(2\pi f t + 4\pi/3)\{\sin(2\pi f t) - \sin(2\pi f t + 2\pi/3) \\
& + \sin(2\pi f t)\{\sin(2\pi f t + 2\pi/3) + \sin(2\pi f t + 4\pi/3)\} \\
& + \sin(2\pi f t + 2\pi/3)\{\sin(2\pi f t + 2\pi/3) + \sin(2\pi f t + 4\pi/3)\} = 0
\end{aligned}
$$

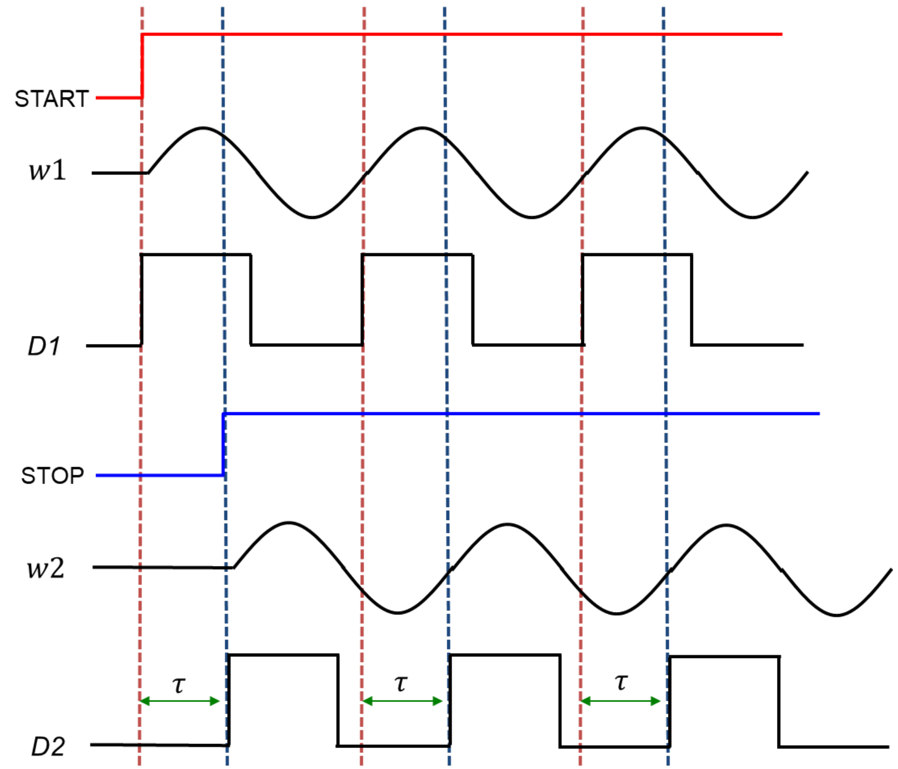
Hold mode:

$$
\begin{aligned}
V_{out} = {} & \sin(2\pi f t + 4\pi/3)\{\sin(2\pi f t_0) - \sin(2\pi f t_0 + 2\pi/3) \\
& + \sin(2\pi f t)\{\sin(2\pi f t_0 + 2\pi/3) + \sin(2\pi f t_0 + 4\pi/3)\} \\
& + \sin(2\pi f t + 2\pi/3)\{\sin(2\pi f t_0 + 2\pi/3) + \sin(2\pi f t_0 + 4\pi/3)\} \\
& = \left(\left(3\sqrt{3}\right)/2\right)\sin(2\pi f(t - t_0))
\end{aligned}
$$

トリガ回路を用いた単発タイミング測定

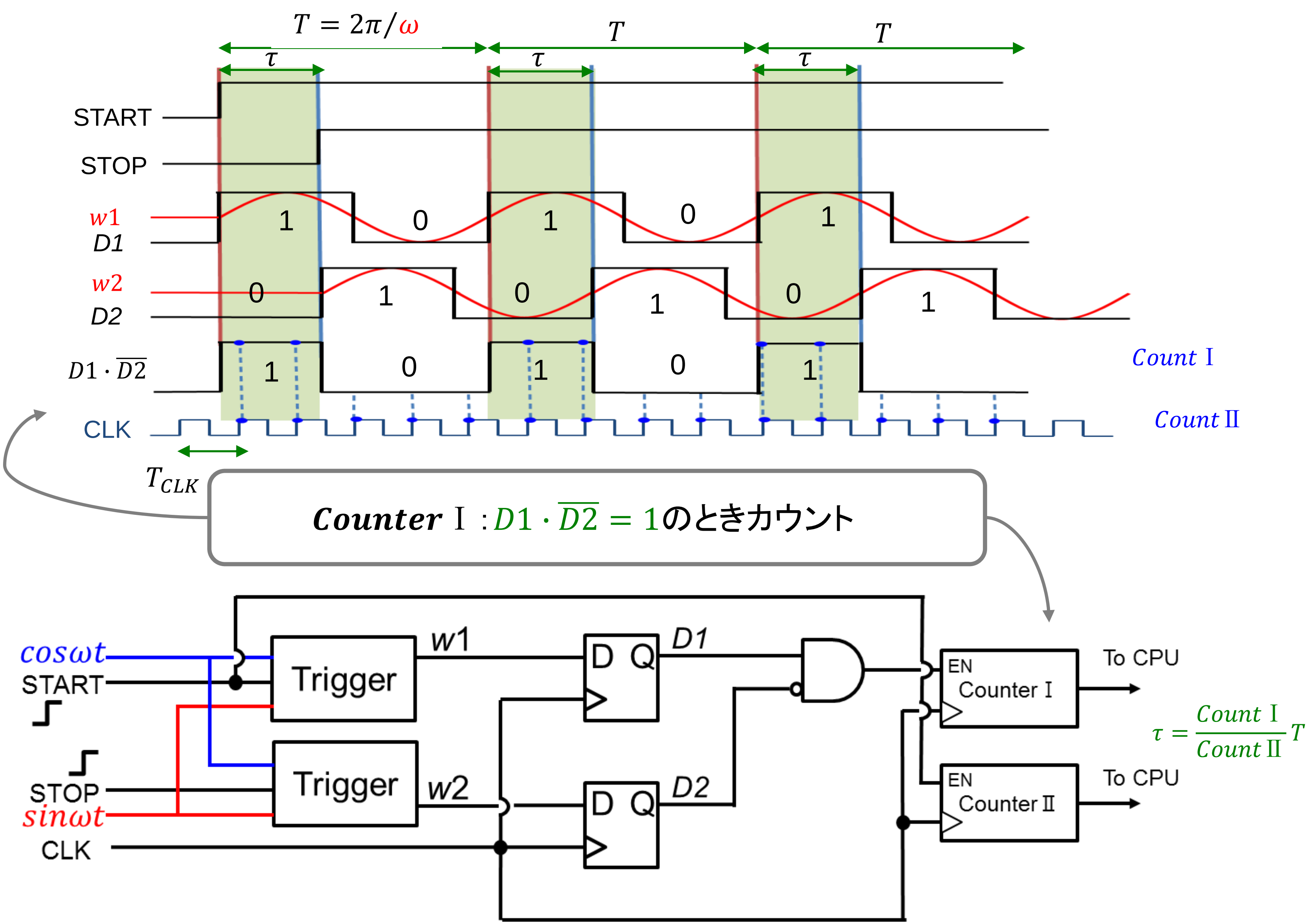
Start、Stop信号を入力

入力のタイミングから
位相0で発振を開始



二つのトリガ回路を使用 → 入力時間差を保持

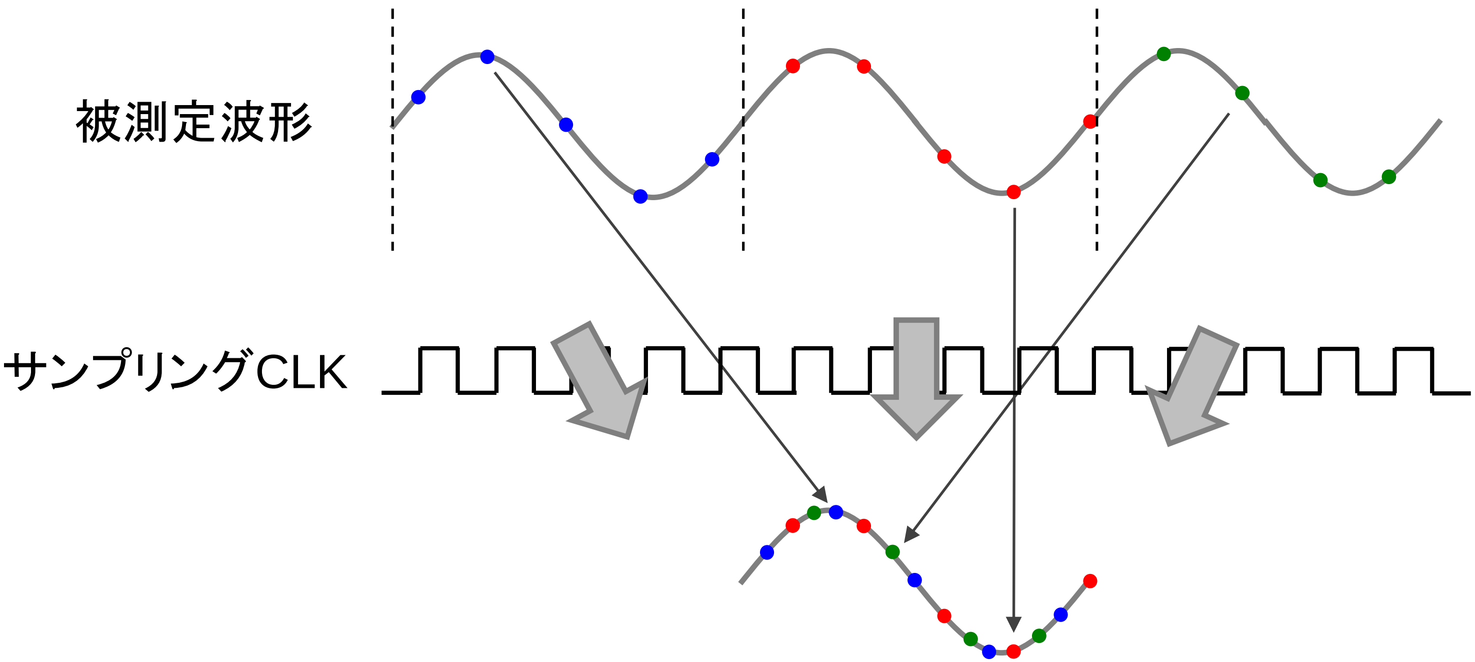
積分型デジタイザ回路の構成と動作



アウトライン

- 研究目的
- 積分型時間デジタイザ回路の構成と動作
- 効率的波形取得サンプリング周波数
- 時間分解能に対するジッタの影響
- まとめ

等価時間サンプリングの原理



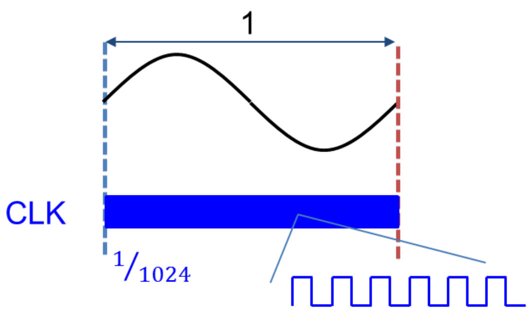
繰り返し波形を非同期CLKでサンプリング → 単波形を構成

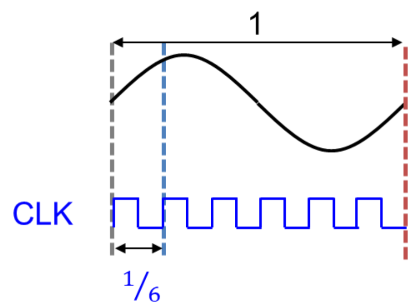
波形抜け

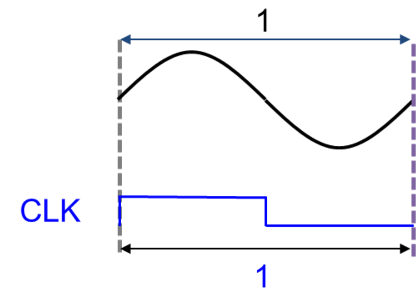
$f_{CLK} \gg f_{sin}$

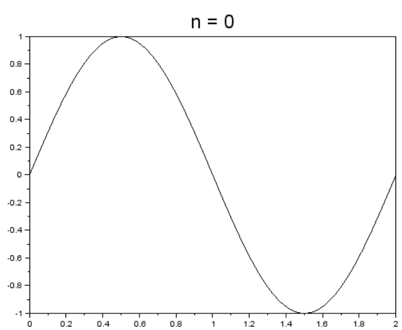
$f_{CLK} \approx \frac{1}{\alpha} f_{sin} \left(\alpha = 1, \frac{1}{2}, \frac{1}{3}, \frac{2}{3}, \cdots, \frac{1}{6}, \cdots\right)$

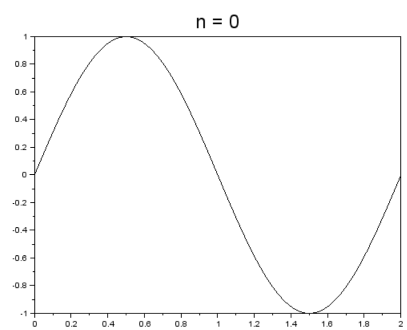
$f_{CLK} \approx f_{sin}$

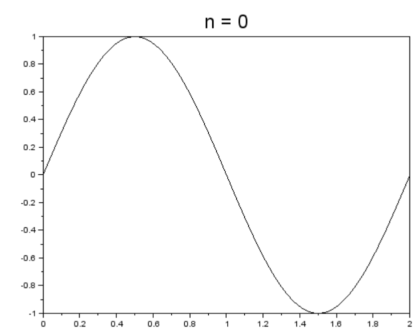












サンプリング点が少しずつしかずれない

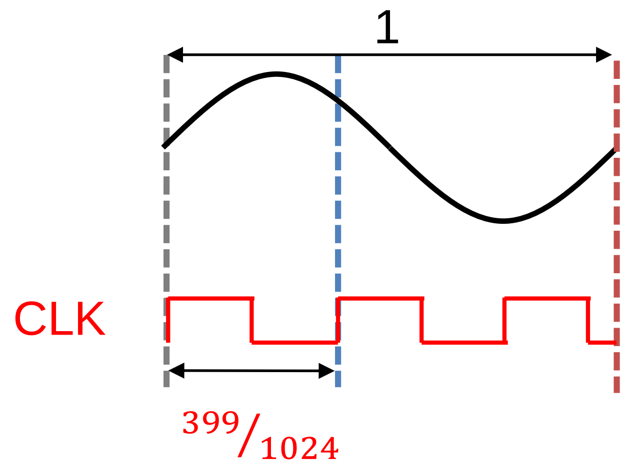
波形抜けが発生

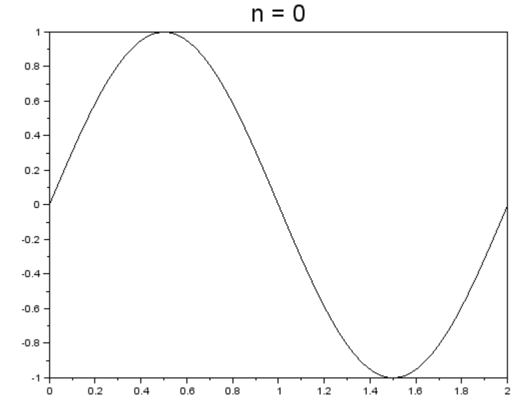
効率的波形取得

適切なCLK

↓

周期毎に位相がずれたデータ

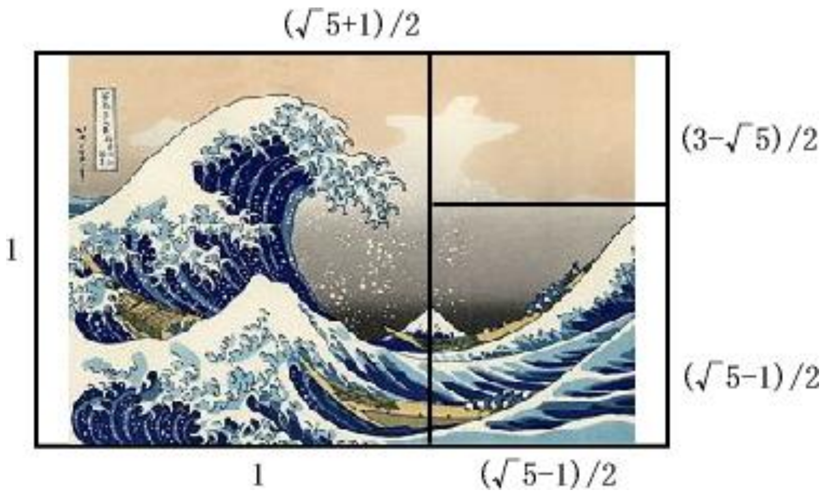




波形抜けなし

黄金比

- $a\!:b = b\!:(a+b)$を満たす比
- $1\!:\frac{1+\sqrt{5}}{2}$,約$5\!:8$
- 最も美しい比
- $\phi = \frac{1+\sqrt{5}}{2} = 1.618033988749895\cdots$



絵画など多くのものに黄金比が用いられている

フィボナッチ数列

$F_0 = 0$

$F_1 = 1$

$F_{n+2} = F_n + F_{n+1}$

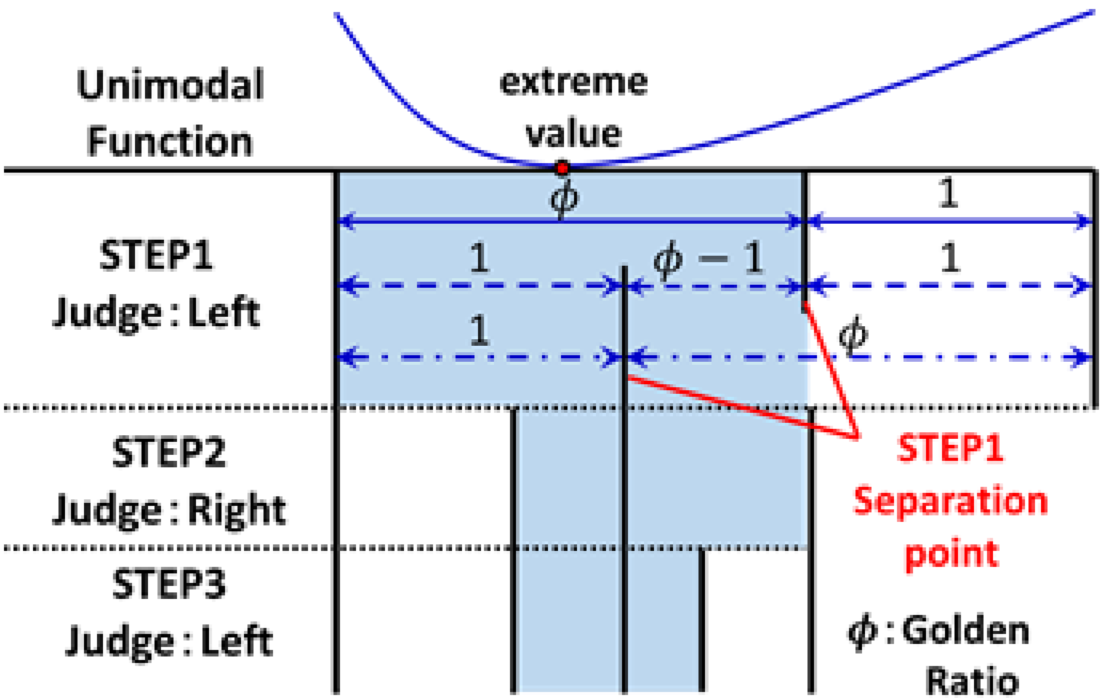
フィボナッチ数列は
0, 1, 1, 2, 3, 5, 8, 13, 21, 34, 55, 89, 144, …
と続く

フィボナッチ数列で隣り合う数は黄金比に収束する

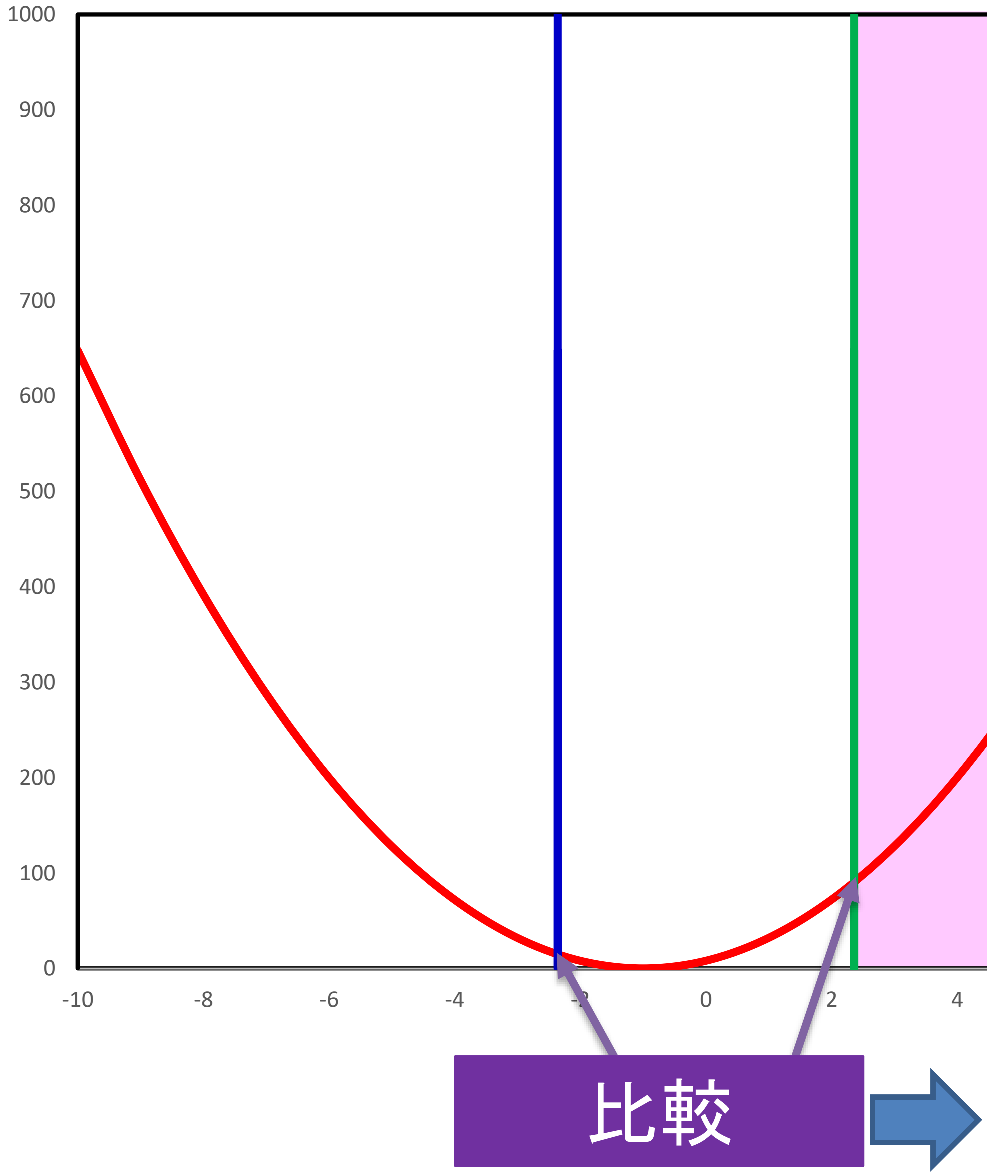
$$\lim_{n\to\infty} \frac{F_n}{F_{n-1}} = 1.618033988749895\cdots = \phi$$

黄金分割法

- 単峰関数の極値を効率的に求める方法
- 分割の比が黄金比となる

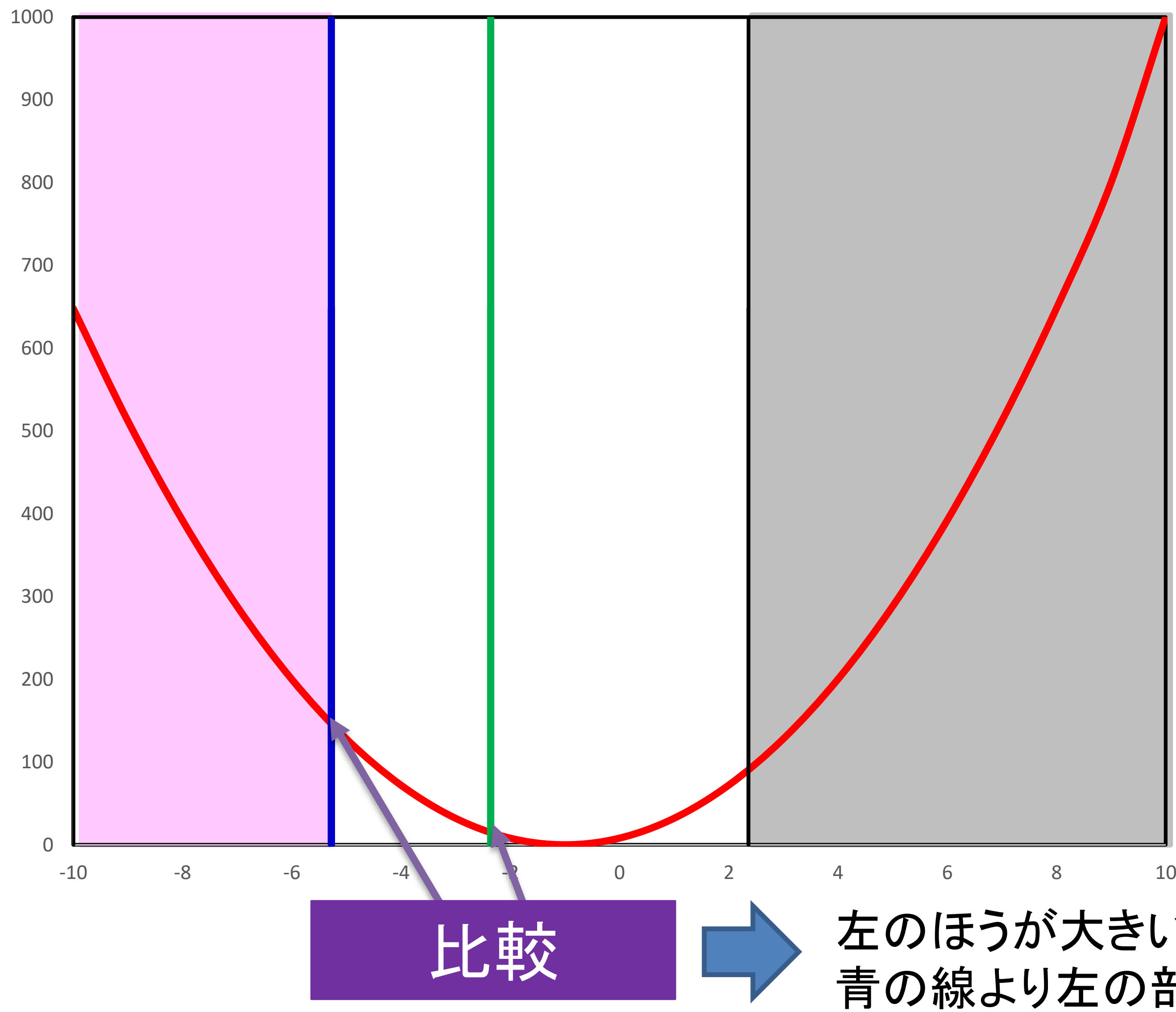


黄金分割法　具体例



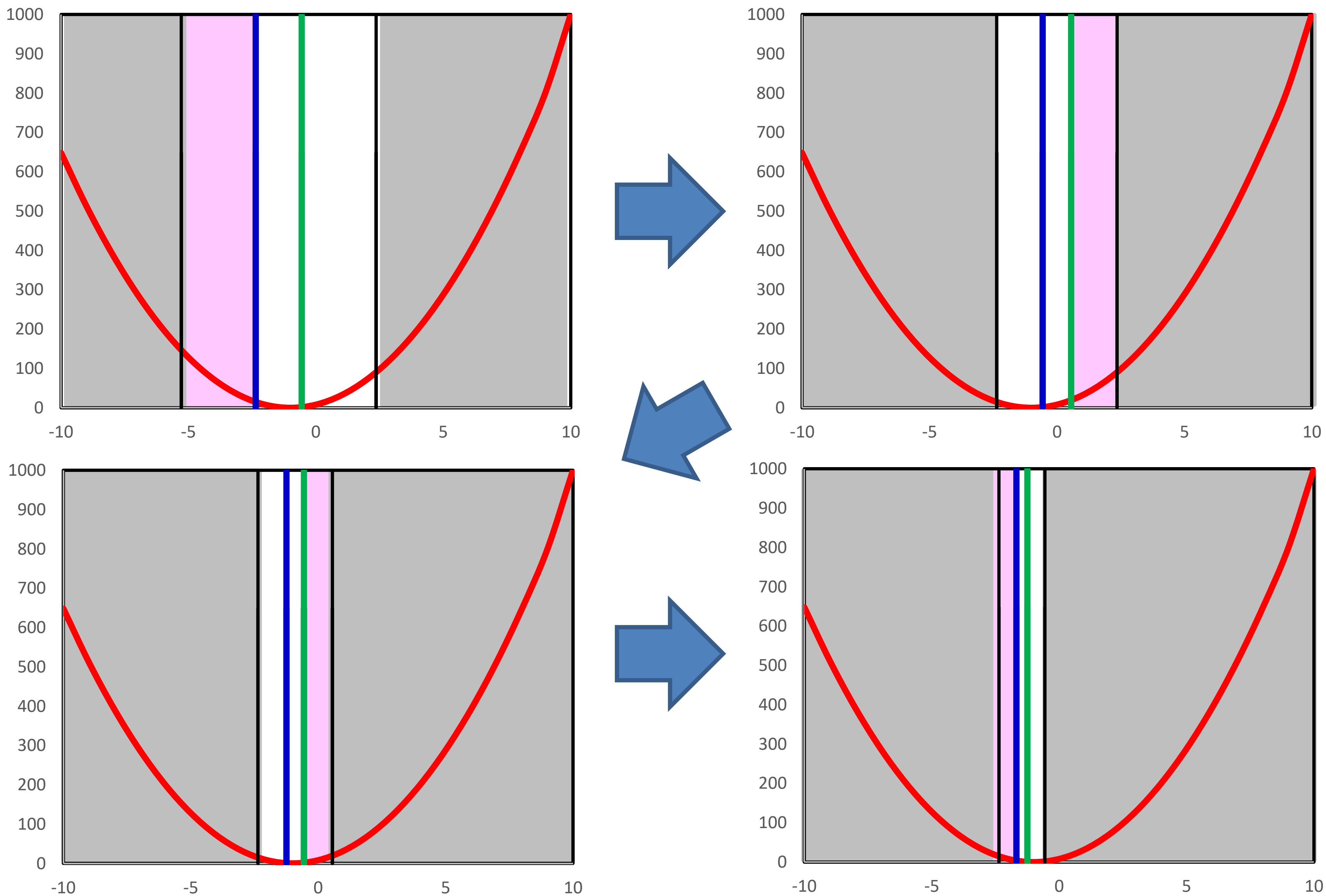
右の方が大きいため
緑の線より右の部分を消去

黄金分割法　具体例



左のほうが大きいので
青の線より左の部分を削除

黄金分割法　具体例

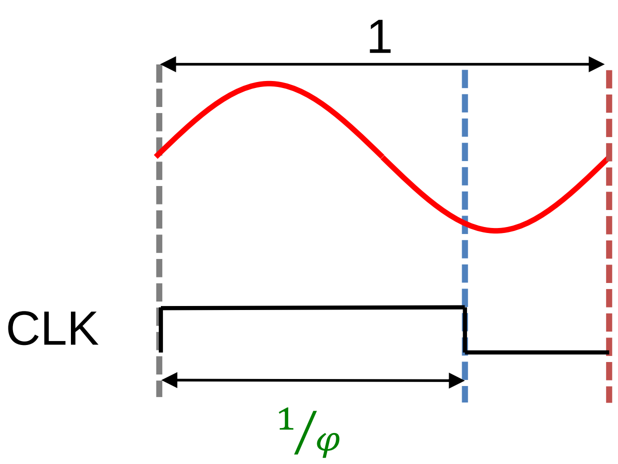

1000
900
800
700
600
500
400
300
200
100
0
-10
-5
0
5
10
1000
900
800
700
600
500
400
300
200
100
0
-10
-5
0
5
10
1000
900
800
700
600
500
400
300
200
100
0
-10
-5
0
5
10
1000
900
800
700
600
500
400
300
200
100
0
-10
-5
0
5
10

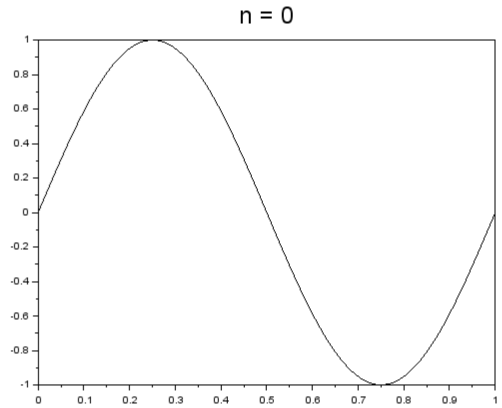
黄金比サンプリング

等価時間サンプリングにおける
高効率波形取得サンプリング条件

$$f_{CLK} = \varphi \times f_{sig}$$

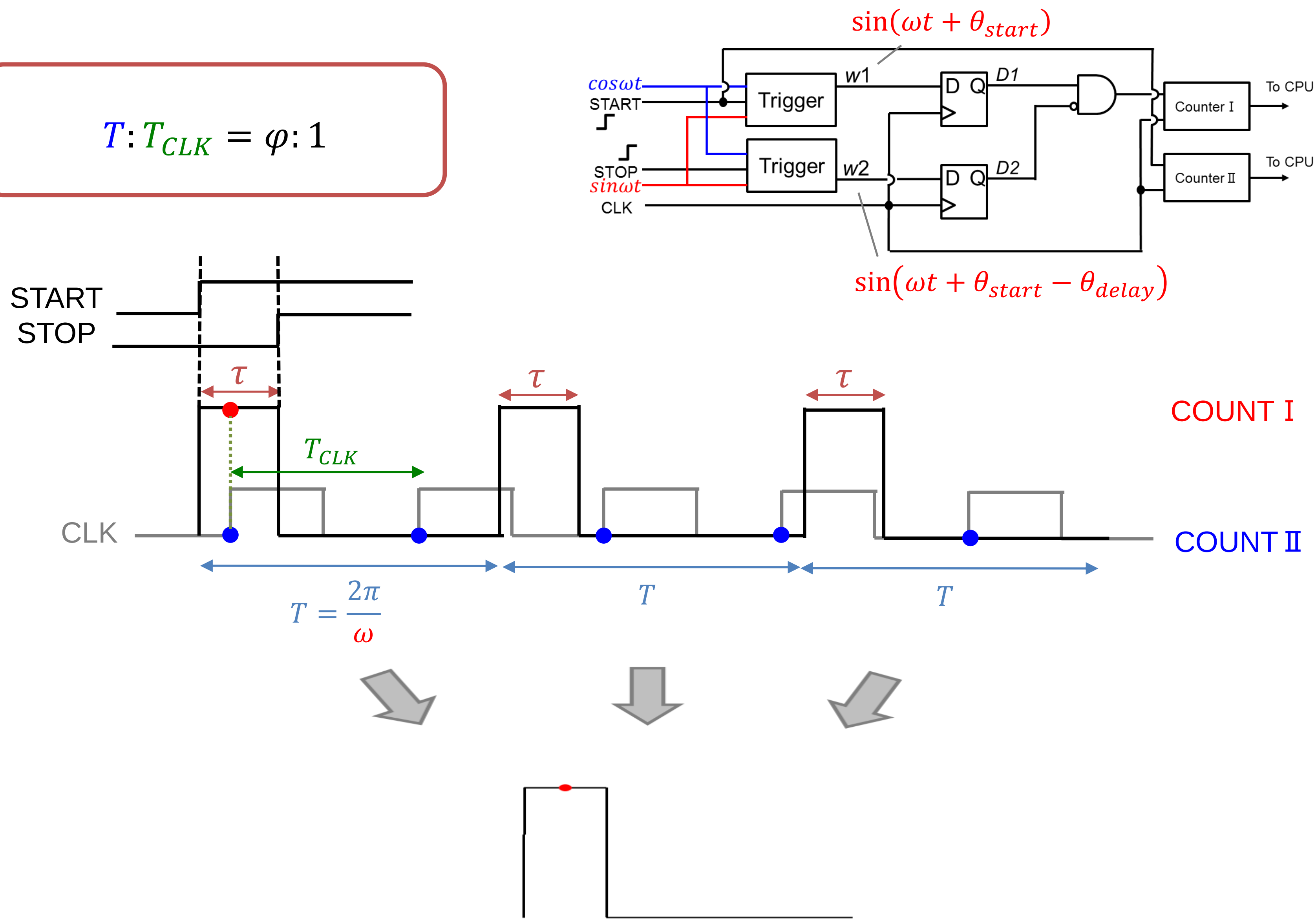
φ : 黄金比 (= 1.6180339…)





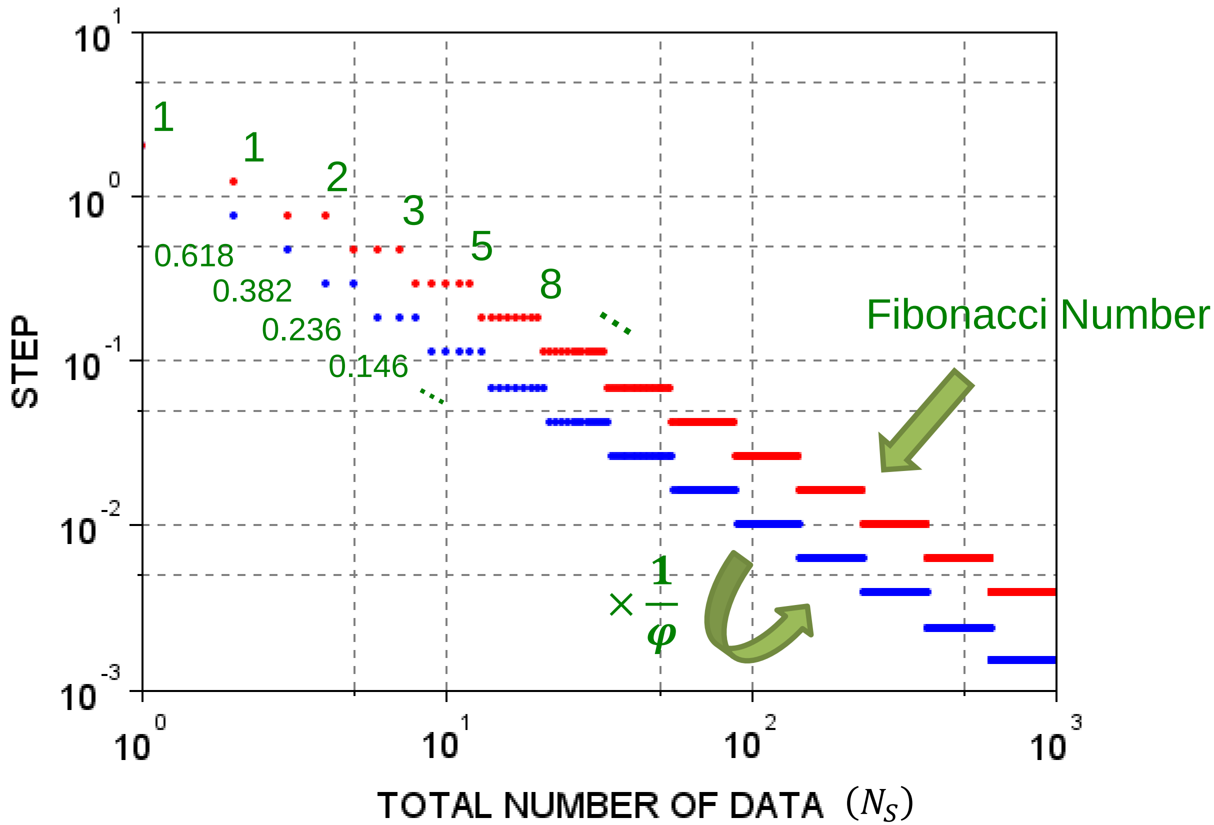
黄金比サンプリング

$$T : T_{CLK} = \varphi : 1$$



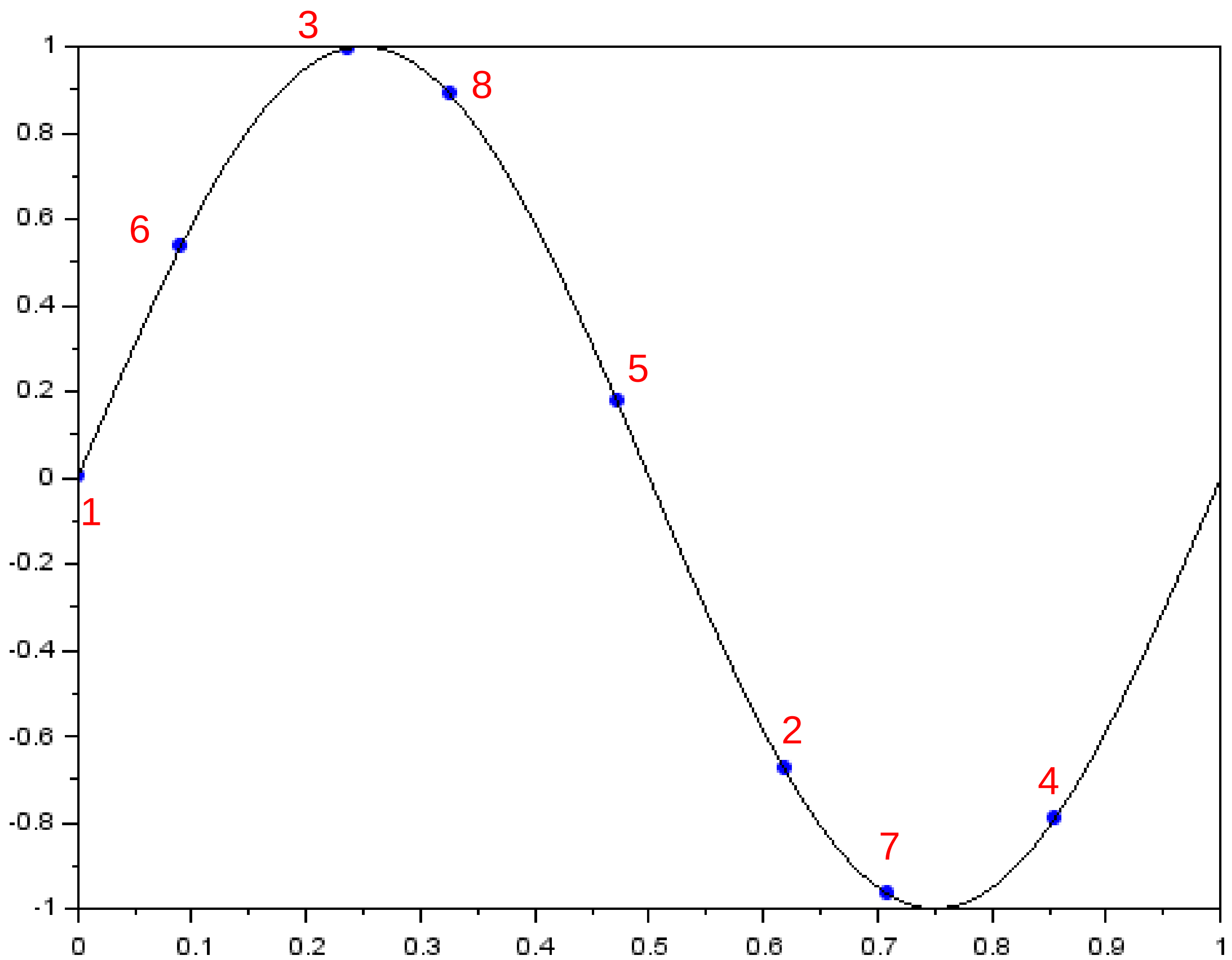
MAX. MIN. STEP

$$f_{CLK} = \varphi \times f_{sig}$$

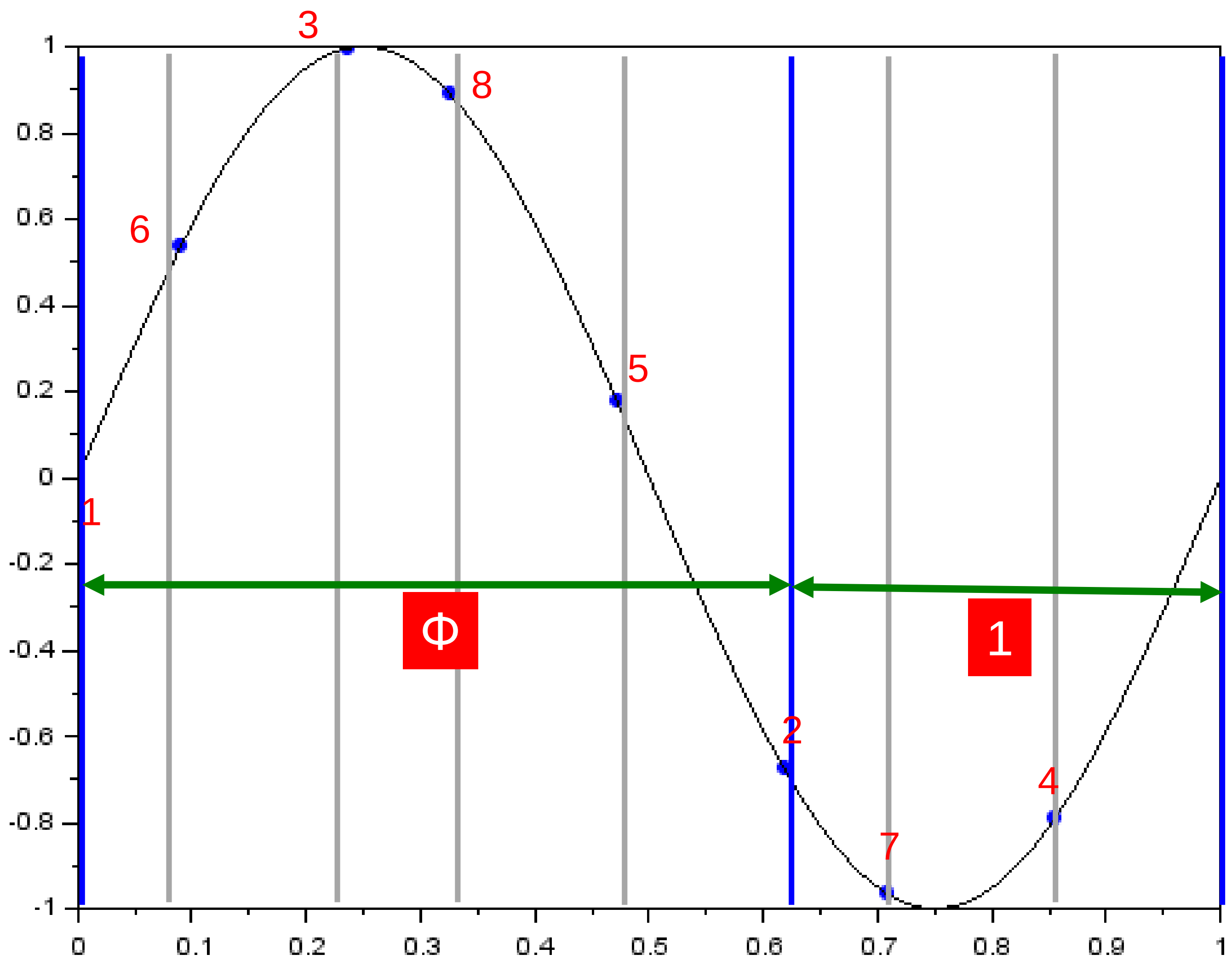


フィボナッチ数ごとに最大・最小間隔が1/Φになる ➡ 約 $1/N_S$ で時間分解能向上

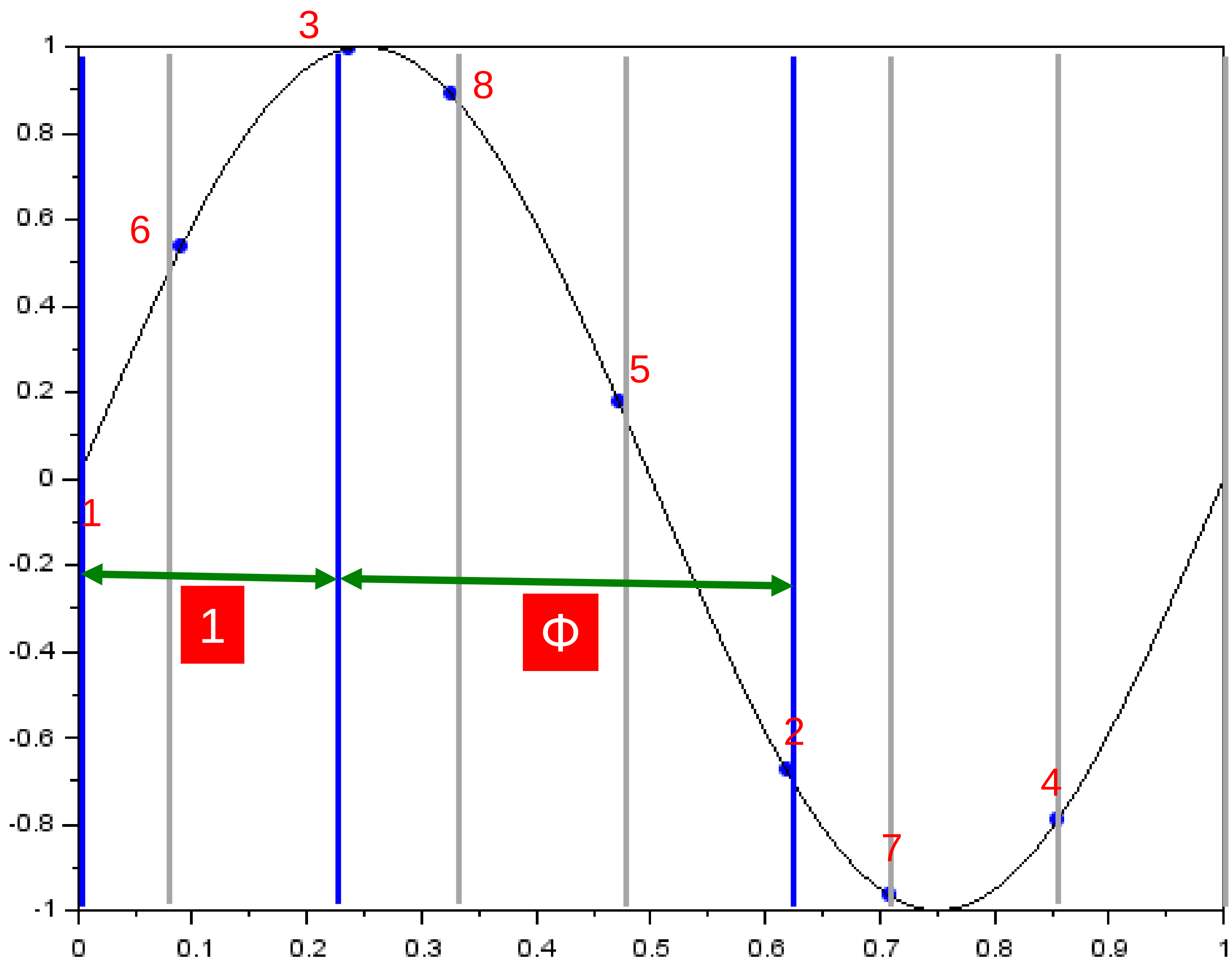
Golden-ratio Sampling (8pt.)



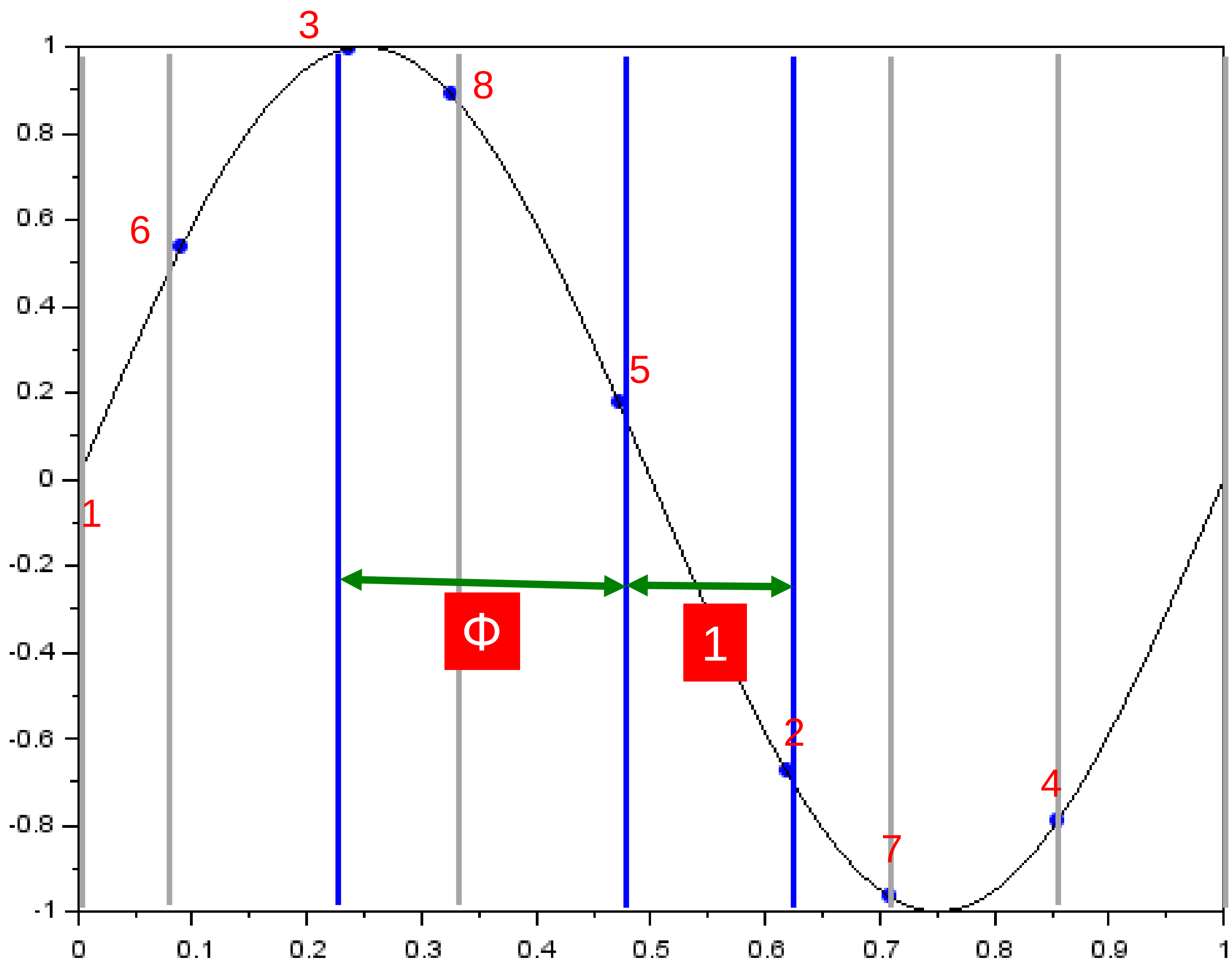
Narrowing ① (1/4)



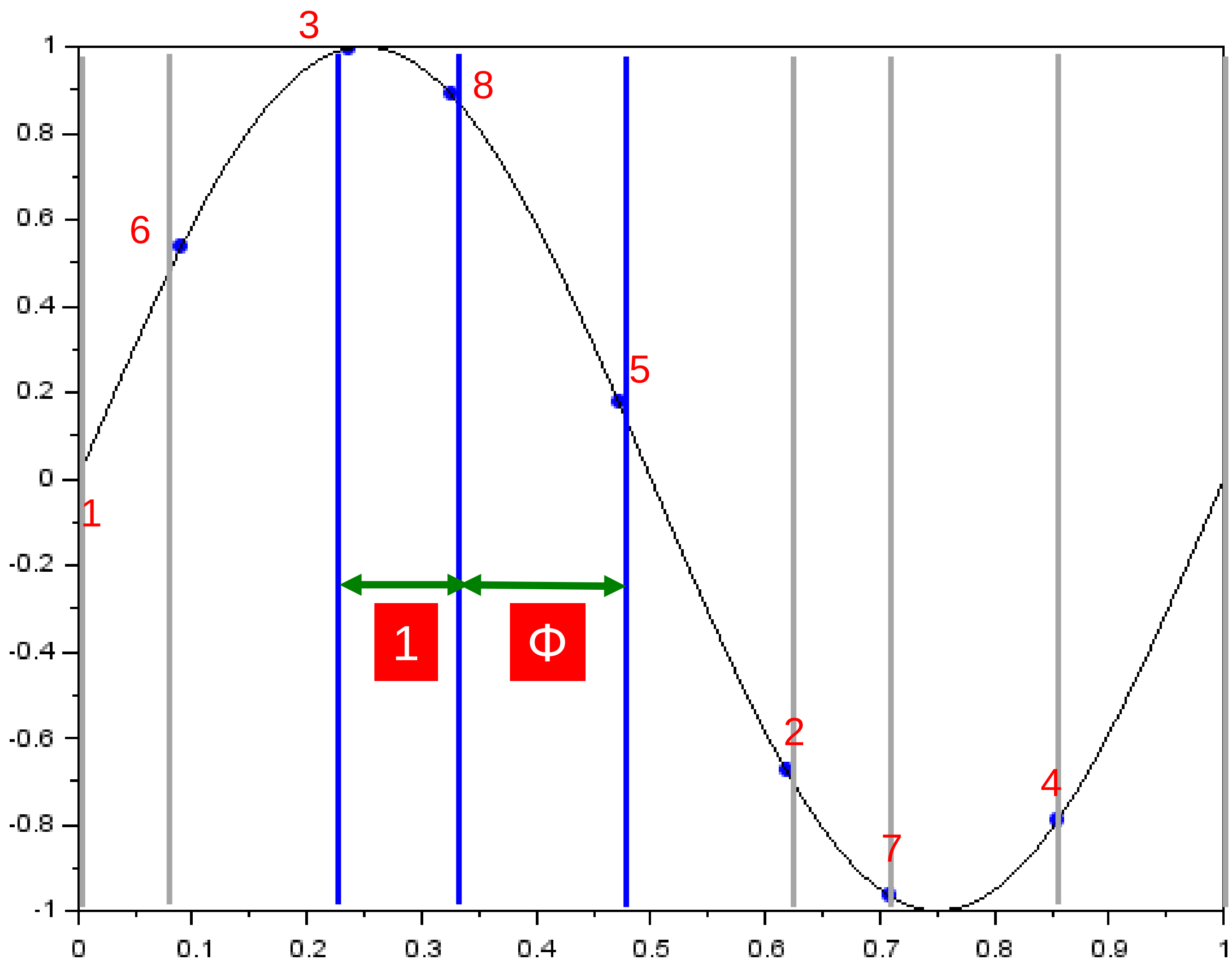
Narrowing ① (2/4)



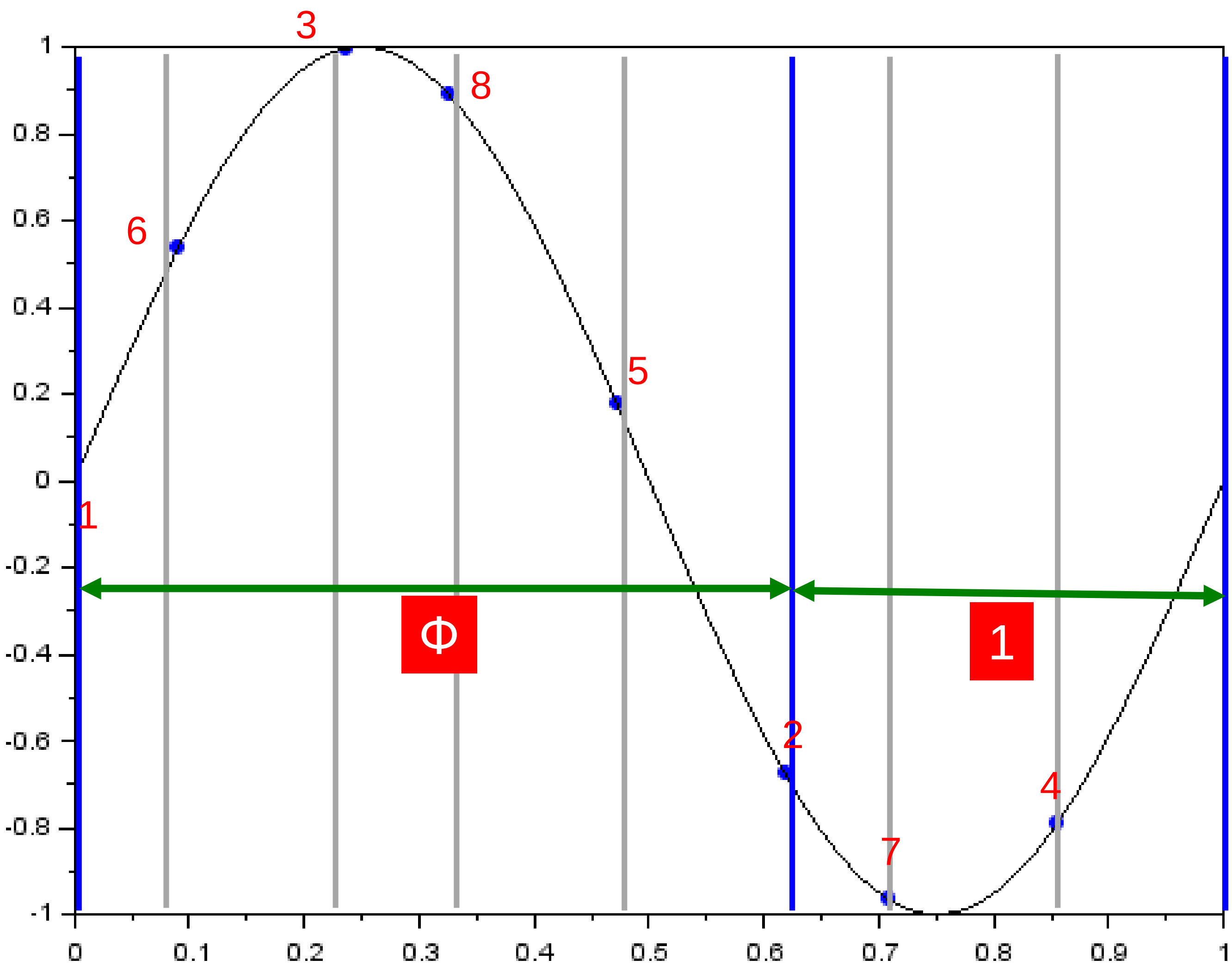
Narrowing ① (3/4)



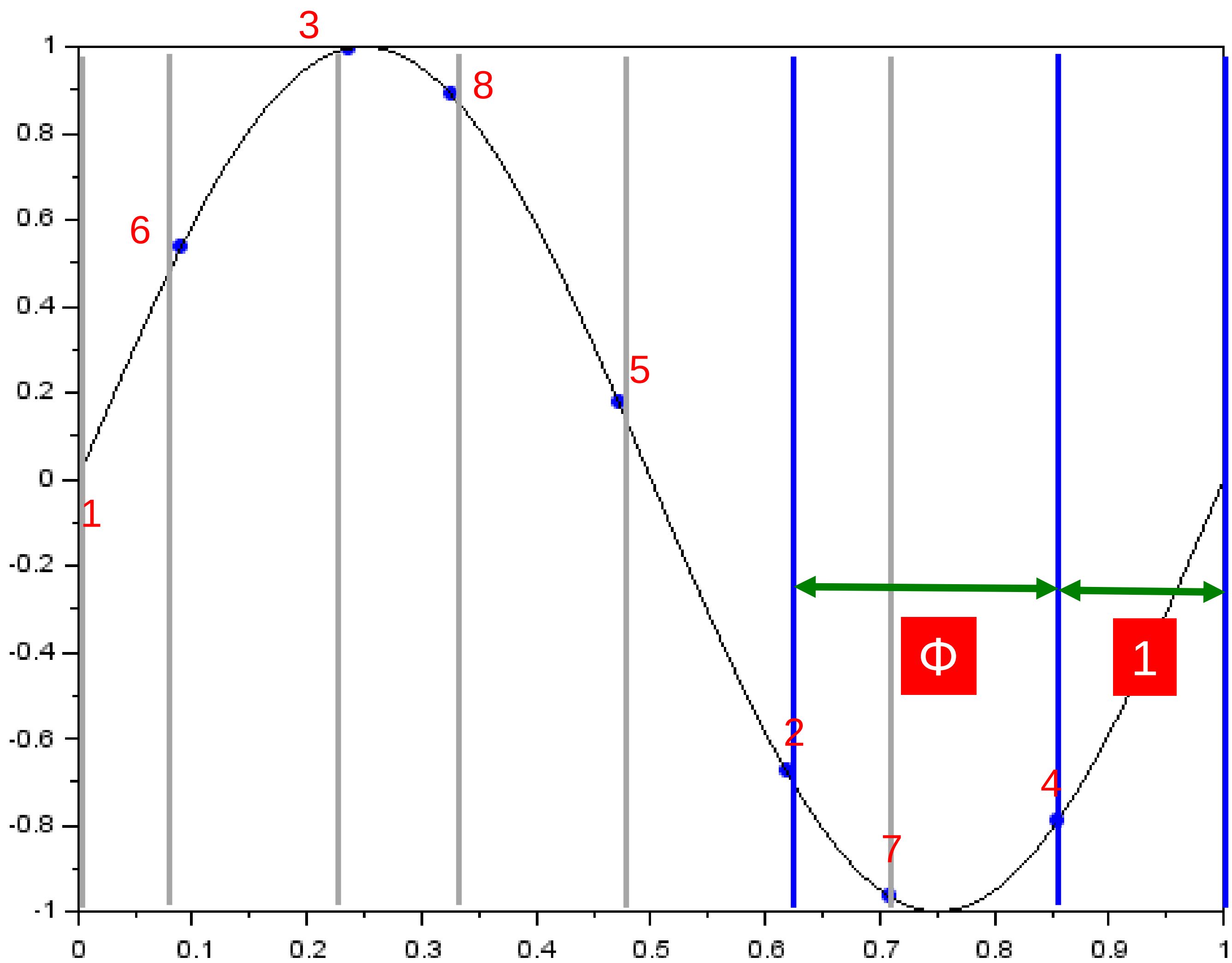
Narrowing ① (4/4)



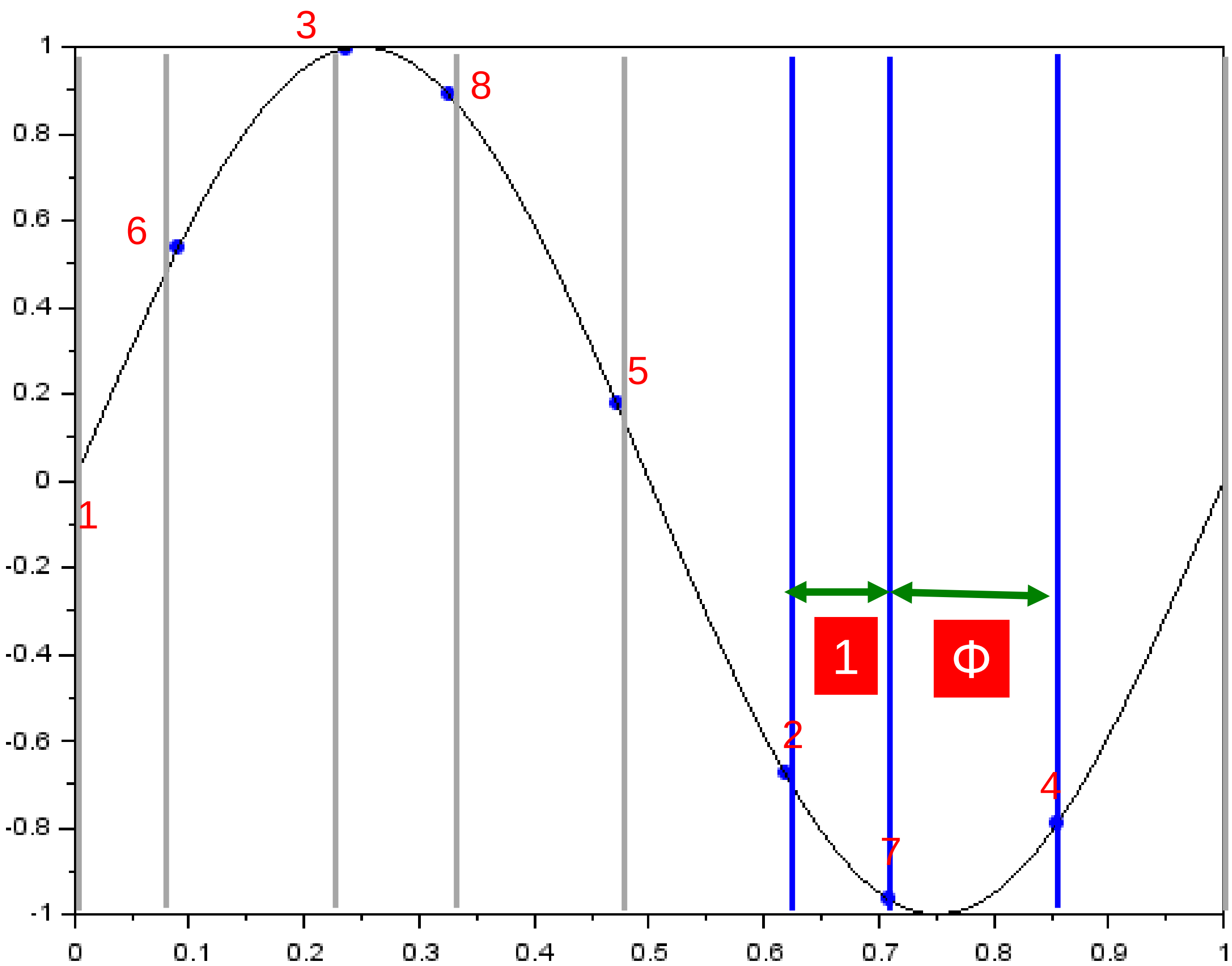
Narrowing ② (1/3)



Narrowing ② (1/3)

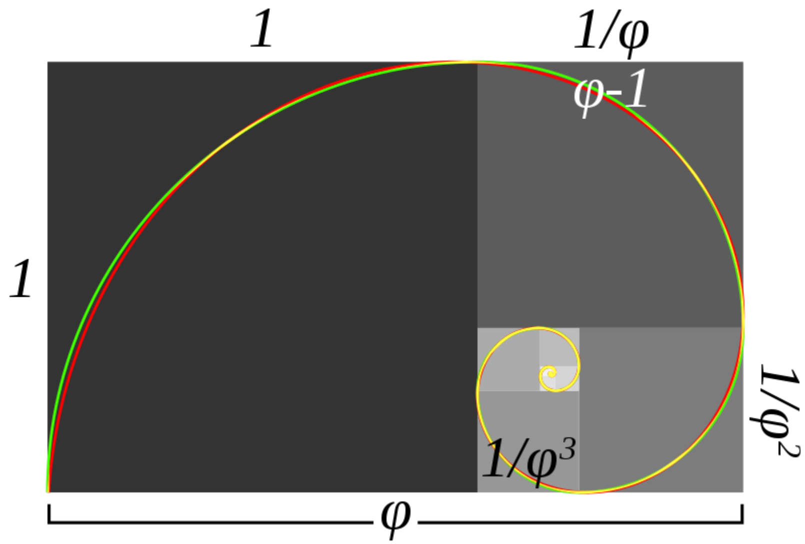


Narrowing ② (1/3)



黄金比サンプリング

すべての分割区間で繰り返し黄金比分割



Wikipediaより

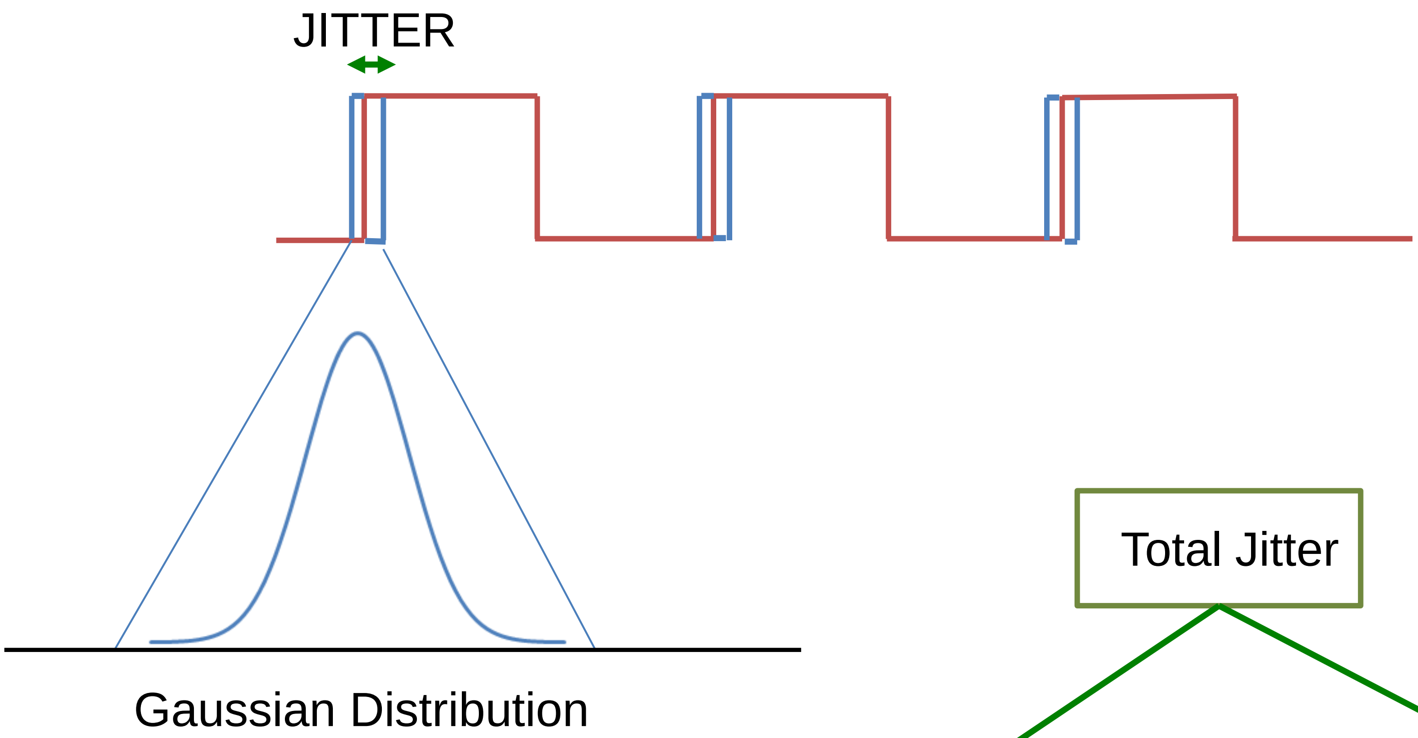
最大間隔 / 最小間隔 = Φ を保ってサンプリング

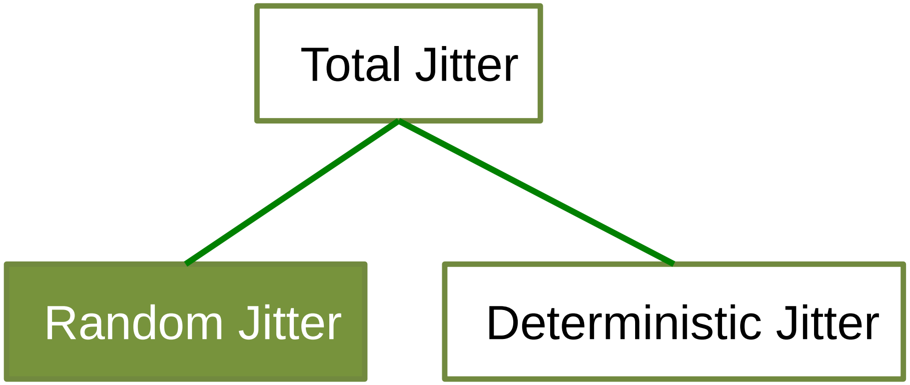
サンプリング点が均一分布

アウトライン

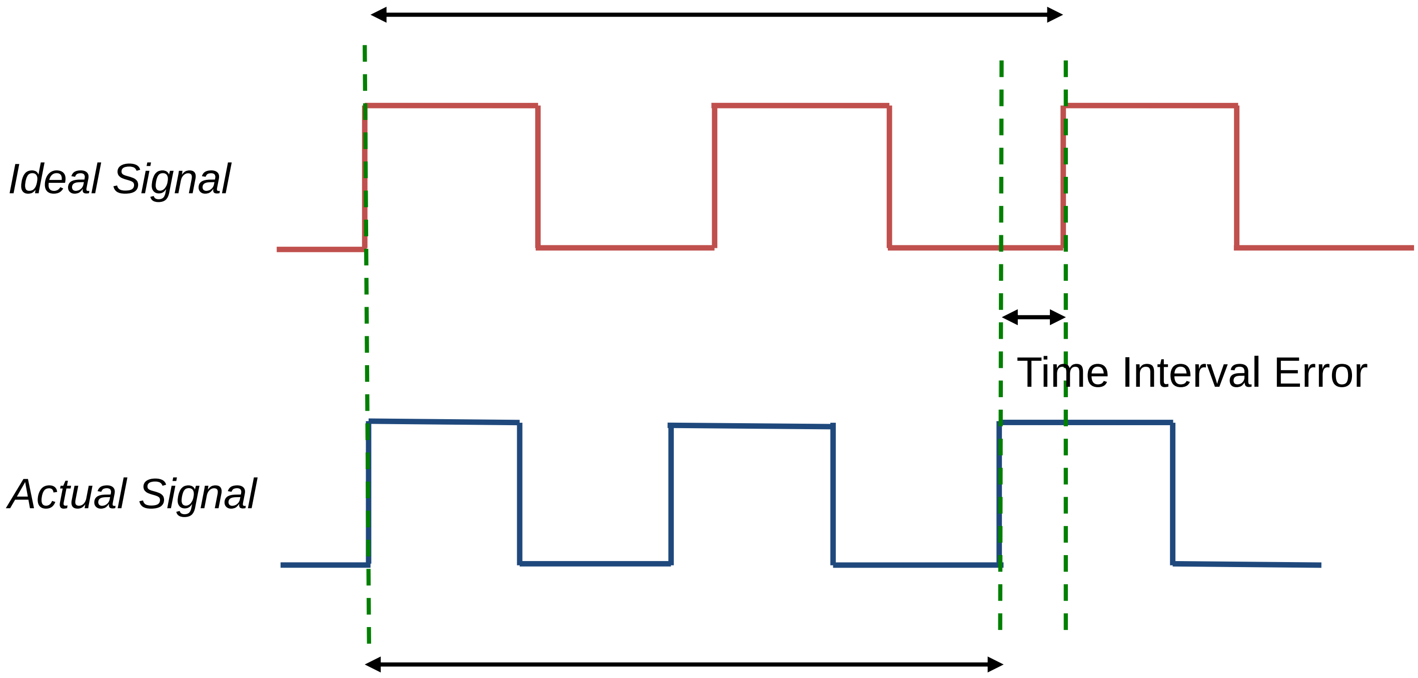
- 研究目的
- 積分型時間デジタイザ回路の構成と動作
- 効率的波形取得サンプリング周波数
- 時間分解能に対するジッタの影響
- まとめ

ジッター


JITTER
Gaussian Distribution

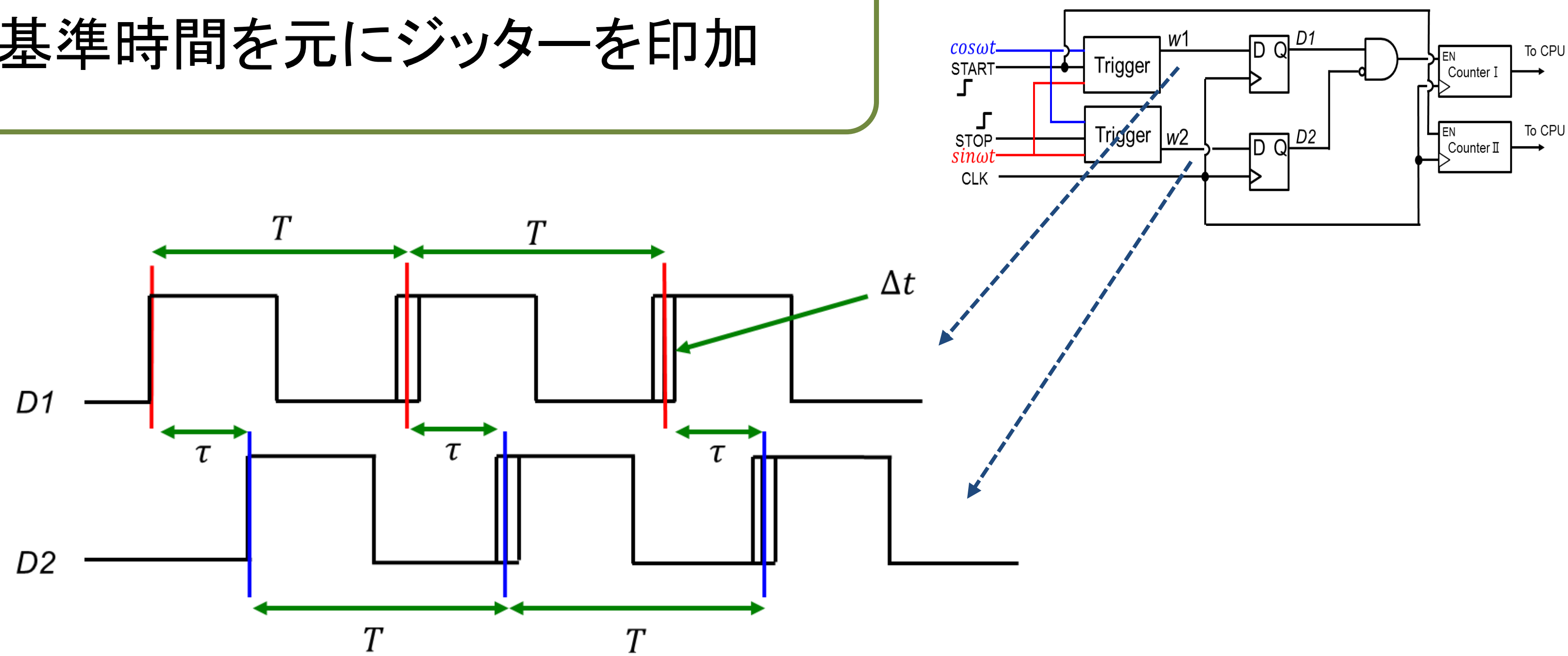

Total Jitter
Random Jitter
Deterministic Jitter

タイムインターバルエラー



ランダムジッター(1/2)

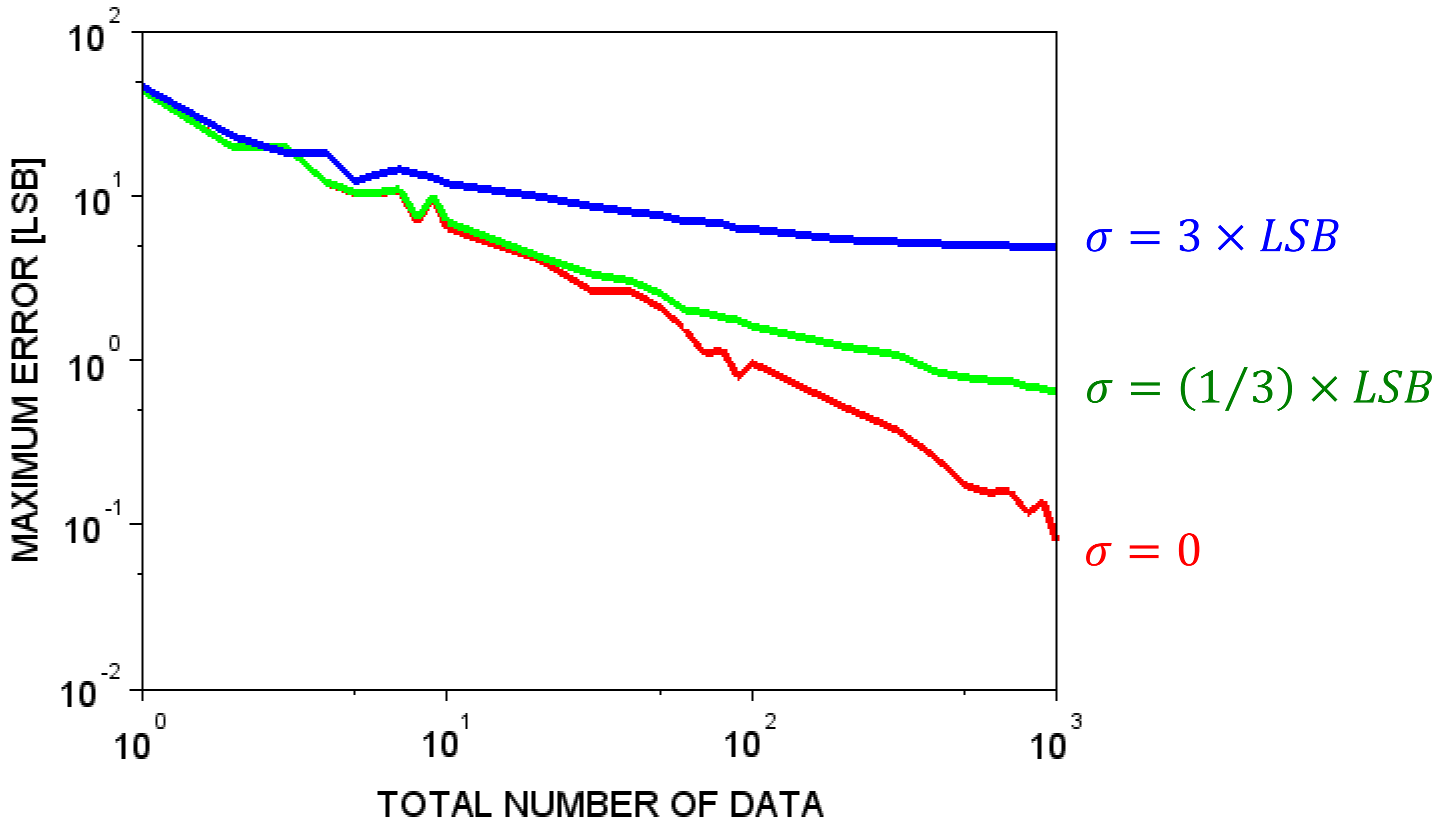
基準時間を元にジッターを印加



$$T_{D1_n} = T + \{\Delta t_{D1_n} \sim N(0,\sigma)\} - \{\Delta t_{D1_{n-1}} \sim N(0,\sigma)\}$$

$$T_{D2_n} = T + \{\Delta t_{D2_n} \sim N(0,\sigma)\} - \{\Delta t_{D2_{n-1}} \sim N(0,\sigma)\}$$

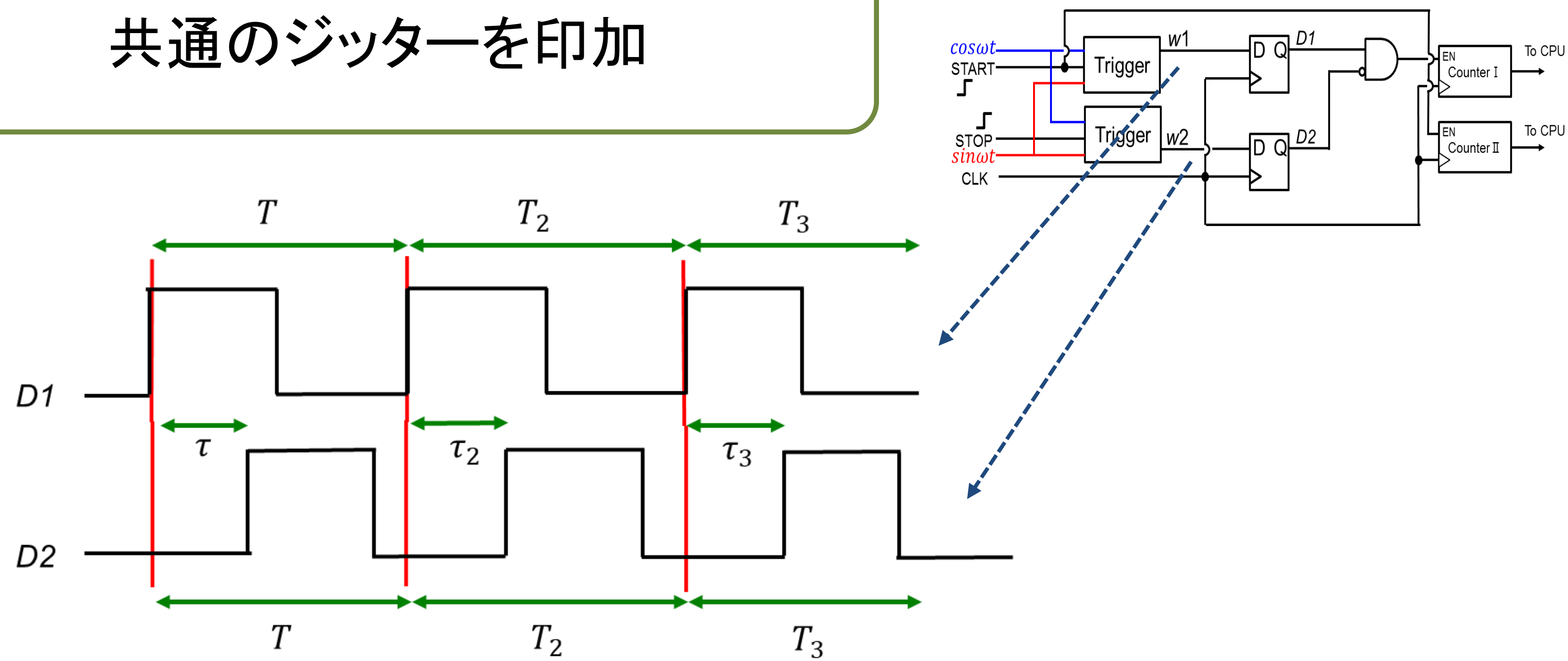
ランダムジッター(2/2)



測定時間をかければ影響低減

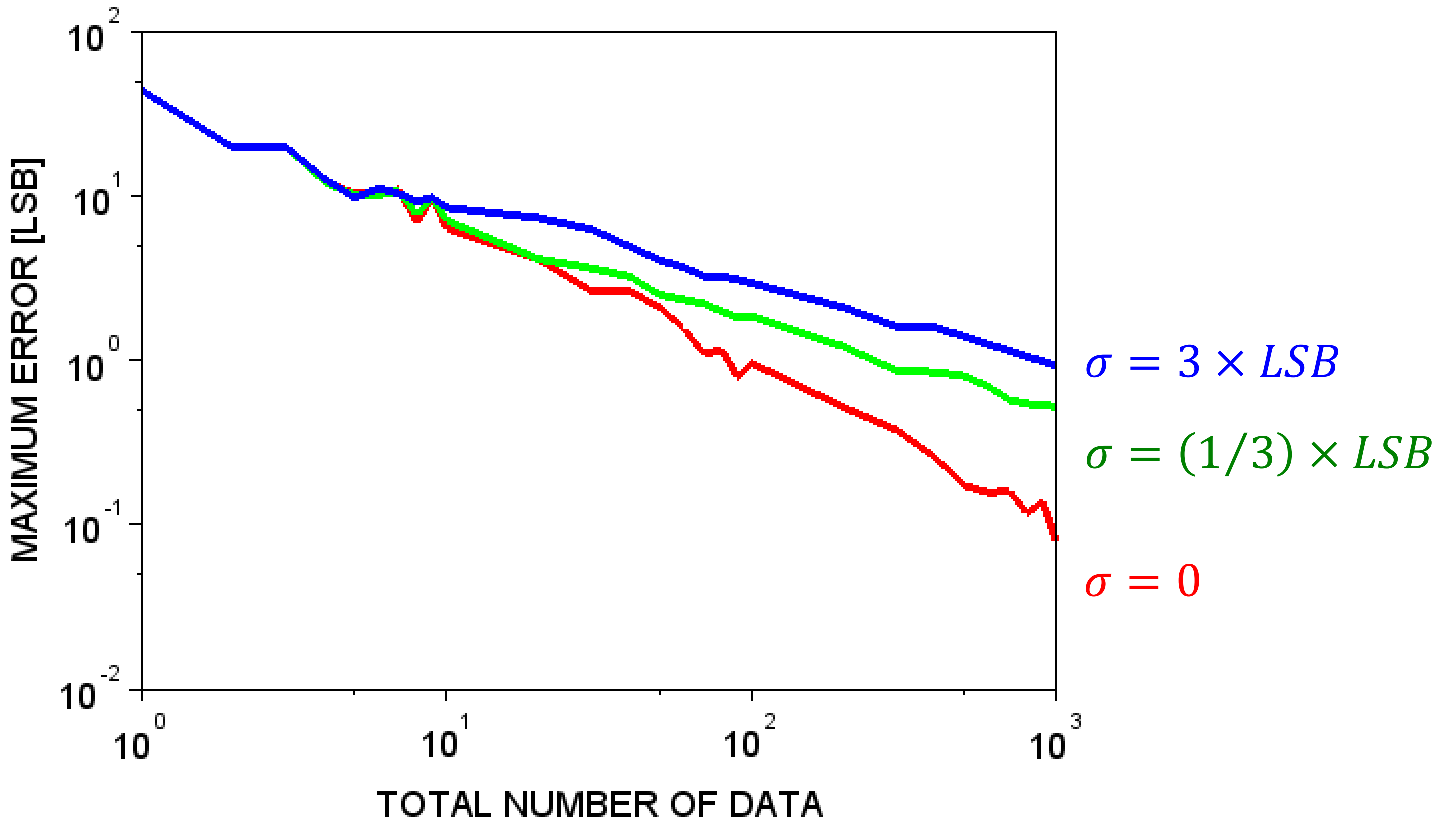
コモン累積ジッター（1/2）

共通のジッターを印加



$$T_n = T_{D1_n} = T_{D2_n} = T + \{\Delta t_n \sim N(0, \sigma)\}$$

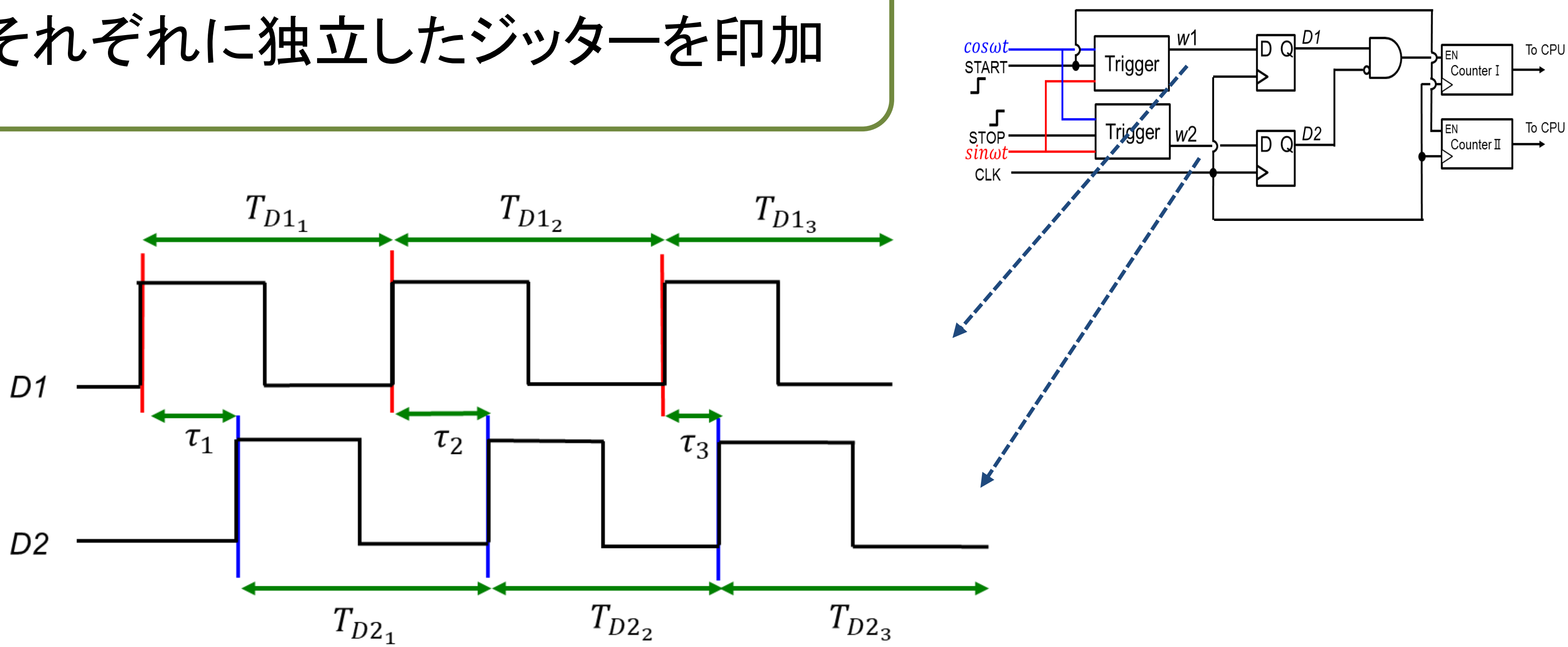
コモン累積ジッター(2/2)



τ/T: 一定 ➡ 影響小

差動累積ジッター(1/4)

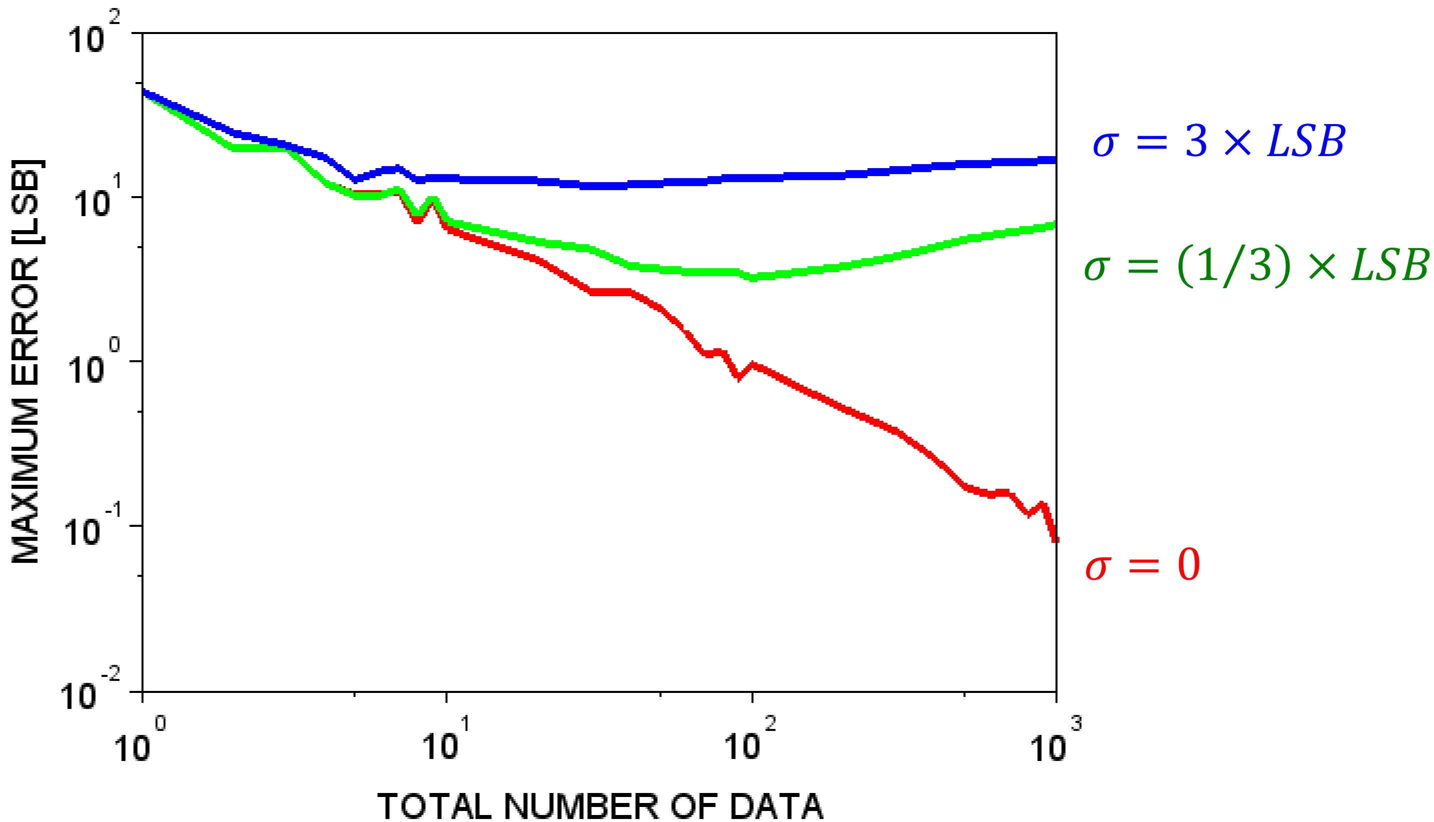
それぞれに独立したジッターを印加



$$T_{D1_n} = T + \{\Delta t_{D1_n} \sim N(0, \sigma)\}$$

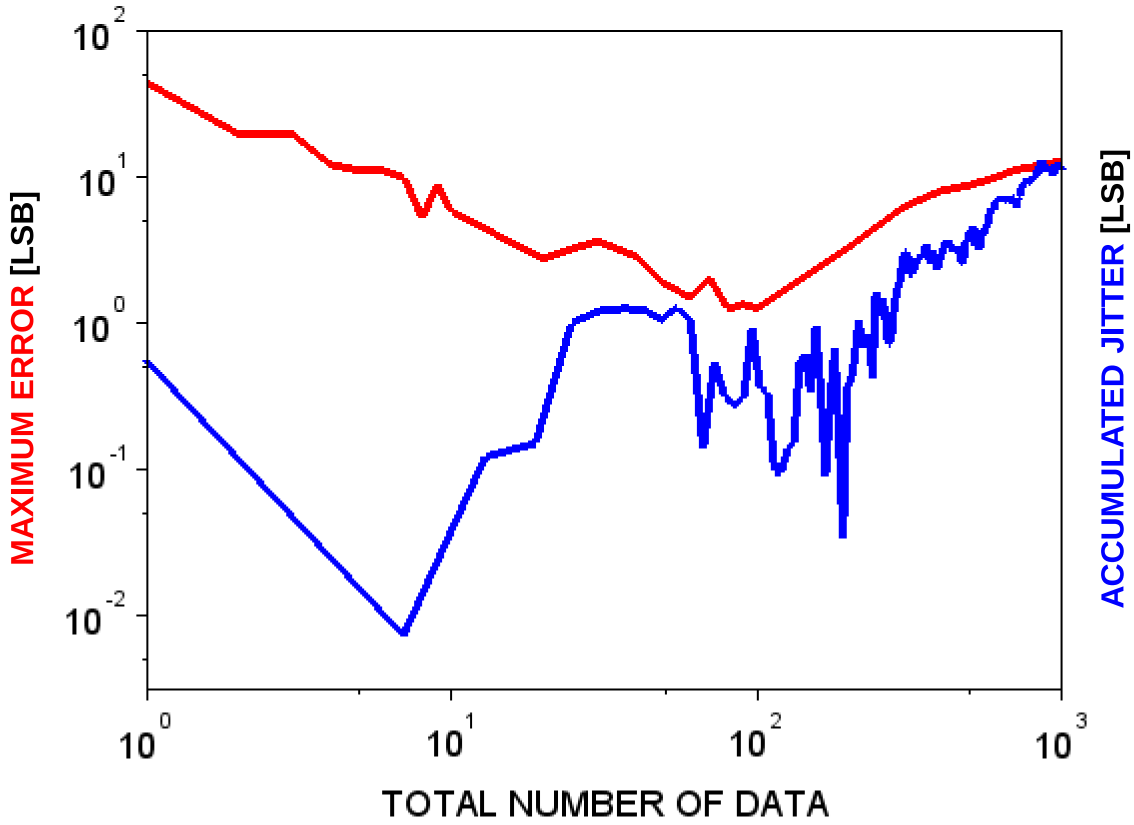
$$T_{D2_n} = T + \{\Delta t_{D2_n} \sim N(0, \sigma)\}$$

差動累積ジッター(2/4)



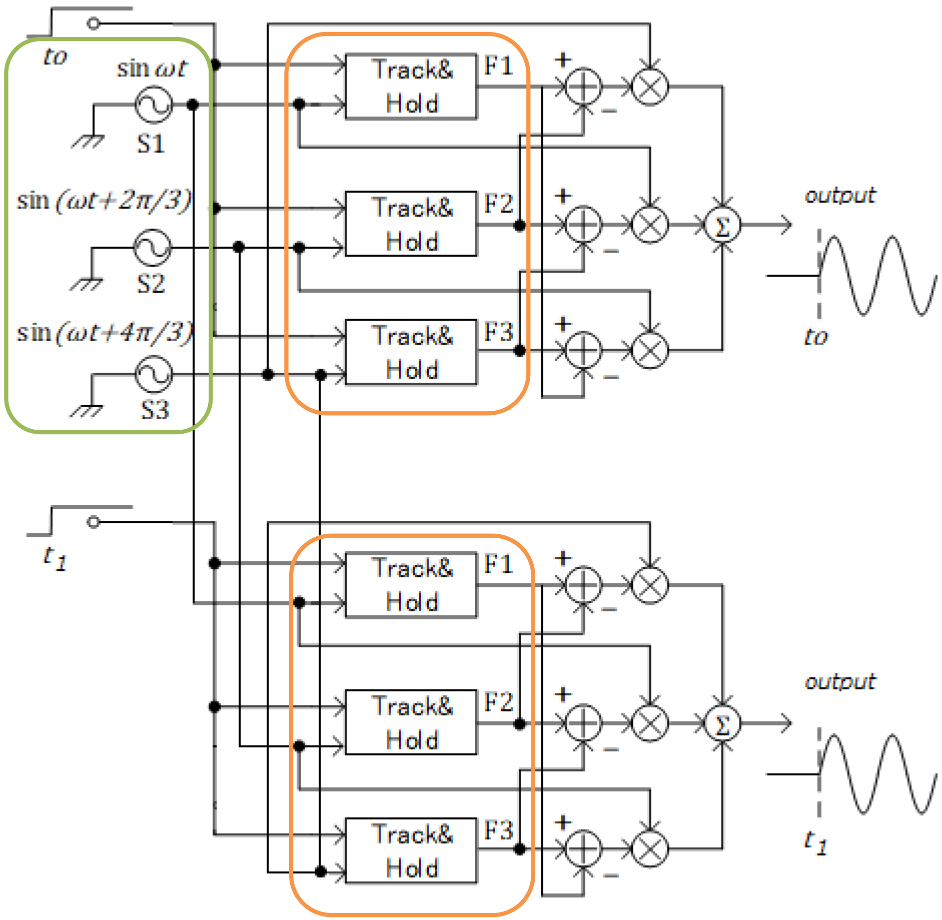
時間差が変化 → 測定不可

差動累積ジッター(3/4)



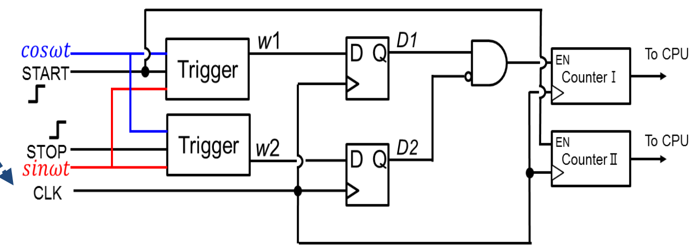
ジッターが累積 → 時間差変化

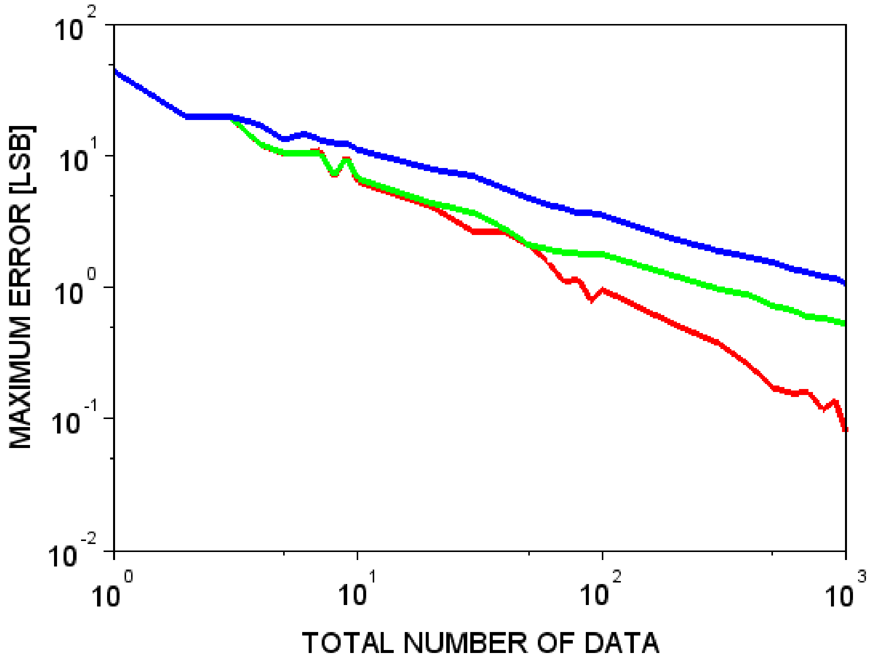
差動累積ジッター(4/4)



正弦波共通 → 累積ジッター小

クロックジッター





$\sigma = 3 \times LSB$

$\sigma = (1/3) \times LSB$

$\sigma = 0$

クロックジッターで測定不能になることはない

アウトライン

- 研究目的
- 積分型時間デジタイザ回路の構成と動作
- 効率的波形取得サンプリング周波数
- 時間分解能に対するジッタの影響
- まとめ

まとめ

- ✓ 遅延素子を用いない積分型時間デジタイザ回路を提案
- ✓ 測定時間をかけるほど時間分解能向上
- ✓ 被測定波形とサンプリング周波数の比を黄金比にすると効率的にサンプリングできることを発見
- ✓ ジッター存在下でも測定可能

今後の課題

- 回路レベルでのシミュレーションおよび試作・実機評価

群馬大学
GUNMA UNIVERSITY

Kobayashi
Laboratory

質疑応答（1/3）

【石田先生】

- **ランダムノイズでは統計的にジッターは0ではないか？**

  → ジッターの総和が0にならない場合を想定
  ジッターの総和が0の場合はランダムジッターの図

【井上先生（奈良先端科学技術大学院大学）】

- **ジッターはモンテカルロ法の図で表すとどうなる？**

  → 円の面積が大きくなったり小さくなったりする

- **黄金比が最適な理由は？**

  → 最大・最小間隔の比を保ったままサンプリングされていくので均一にサンプリング点が分布する

質疑応答(2/3)

- **黄金比にロバスト性はある？**
  → 多少黄金比からずれると多少効率が悪くなるが
  それでも効率的

【浅見先生】
- **等間隔で互いに素にすれば高効率なのでは？**
  → ランダム性がない

【浅見先生】
- **等間隔で互いに素にしたらある一定時間で測定が終了するのでは？**
  → 理想的には測定時間を長くすればするほど
  時間分解能が細かくなるので測定時間は任意

質疑応答(3/3)

【浅見先生】

- **クロックの周波数と波形の周波数を黄金比にするのは難しいのでは？**

  → どうせジッター が乗るのでクロックの周波数の黄金比精度は低くても大丈夫

【浅見先生】

- **実装回路はどのようにするのか？**

  →ブロック図で説明

【石田先生】

- **非同期発振回路が2つ必要なら実装は難しいのでは？**

  →デメリットだと考えています

客員教授の先生からのコメント

浅見先生から：
佐々木くんの黄金分割の内容、大変興味深く拝聴いたしました。
これは通常のADCを用いたテストでも応用できると思いますし、
黄金分割比になるようなクロック生成方法もまた新たな研究として
面白いのでは、と思いました。（フィボナッチ数列を応用？）

石田先生から：
佐々木くんの発表ですが，浅見さんもコメントしている通り，
黄金比になるクロック生成を安価に実現する技術があれば
実用的な技術になると考えます．

発表は良くできていたと思います．
しいて言えば，フィボナッチ数列と黄金比分割をもちいたサーチの説明が
本論から浮いているようにみえて，逆に混乱をあたえたように感じまし
たので，説明の仕方に工夫が必要と思います．
たいへん興味深い研究だと思いますので，今後に期待します．