平成 30 年度　第 9 回 電気学会東京支部栃木・群馬支所 合同研究発表会　ETG-19-24, ETT-19-24
於　小山高専　2019 年 3 月 4 日(月),5 日(火)

マルチトーン入力 ADC ヒストグラム法での線形性試験

小澤祐喜　桑名杏奈　浅見幸司　小林春夫
群馬大学 理工学府電子情報部門 〒376-8515 群馬県桐生市天神町 1-5-1

ADC Linearity Testing Using Multi-tone Input Histogram Method

Yuki Ozawa　Anna Kuwana　Koji Asami　Haruo Kobayashi
Division of Electronics and Informatics, Graduate School of Science and Technology, Gunma University,
1-5-1 Tenjin-cho, Kiryu 376-8515, Japan

Abstract This paper describes a high efficiency ADC histogram testing technique algorithm with a program controlled periodic function as its input. For the ADC linearity testing, the histogram method is widely used with a ramp input or a sinusoidal input. This paper reports a generalized histogram testing method with a multi-tone input signal or an arbitrary periodic signal, and shows an algorithm to obtain DNL and INL from its histogram data.

キーワード：ADC、ヒストグラム、周期関数、半導体試験、微分非線形性、積分非線形性
(Analog-to-Digital Converter, Histogram, Periodic Function, Semiconducotr Test, DNL, INL)

1.はじめに

近年では半導体の価格は下がる一方であるが、特にアナログ回路部のテストコストは工夫をしなければ増加傾向にある。 また、人命に直結する車載システムへの採用も急速に増加しているためテスト品質の要求も高くなっている。センサー等のアナログ信号をデジタル信号に変換するアナログ/デジタル変換回路 (ADC :Analog-to-Digital Converter)は、アナログ/ミクストシグナル SoC の主要構成回路であるので特に ADC のテストコストの削減とテスト品質の向上は重要である[1]。

ADC 線形性テストではヒストグラム法が広く用いられている。ランプ波を入力するとヒストグラムデータの解析が容易であるが、線形性の良いランプ波の生成が難しく、14 ビット分解能程度までの ADC に制限される。そこで高純度正弦波入力が高分解能 ADC に対して用いられるが、正弦波ヒストグラム法は出現確率が両端に集中してしまうため非効率であった。そこでこれを改善するため、複数の正弦波を合成することで、特定のコードにヒストグラムを集中させる手法[1]を提案した。しかしこのヒストグラムデータから DNL や INL を算出するアルゴリズムは導出していない。

そこでこの論文では、正弦波ヒストグラム法を一般化・拡張し、非正弦波の周期関数でも DNL や INL を求めることが出来るアルゴリズムを導出したので報告する。周期関数を制御することで特定コードにヒストグラムを集中させ、高効率なヒストグラム法を実現する。

2.ヒストグラム法の種類

ランプ波ヒストグラム法は、理想的にはヒストグラムが均一となり、ヒストグラムの高さは ADC のコード幅に比例するため DNL と INL の導出式は非常に単純である。しかし、純粋なランプ波の生成は非常に難しい[2]。

対して低歪の純粋な正弦波は水晶フィルタによって生成が容易である[2]。しかしコードの両端にヒストグラムが集中し非効率である。またヒストグラムがランプ波法のように均一でないためヒストグラムデータから DNL や INL の導出アルゴリズムは複雑である[3]。

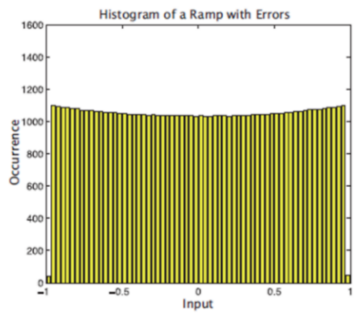

図 1　ランプ波法のヒストグラム例
Fig.1.　Example of ramp wave histogram

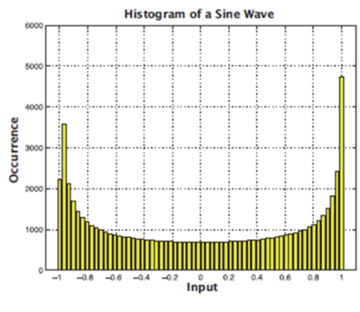

図 2 正弦波法のヒストグラム例
Fig.2.　Example of sine wave histogram

3.DNL と INL の計算アルゴリズム

以下に正弦波ヒストグラム法のアルゴリズムを一般化し、正弦波以外の周期関数であっても DNL や INL を導出できるアルゴリズムを提案する。このアルゴリズムによって、従来のような正弦波による非効率なヒストグラム法によるテストを、非正弦波による効率的なヒストグラム法に改善し、テスト時間の短縮およびテストコストの低減が可能になる。

図 3 に示すような 1 周期に$f'(t) = 0$(傾きが 0)となる点を 2 つ持つような周期関数$V = f(t)$を ADC に入力する。この周期関数が電圧V_1とV_2の間にいる確率は、図 4 に示すように電圧V_1とV_2に対応する時間が 1 周期の間に 2 か所あることを考えると次のようになる。

$$P = \frac{2(t_2-t_1)}{T} = \frac{2(f^{-1}(V_2)-f^{-1}(V_1))}{T} \tag{1}$$

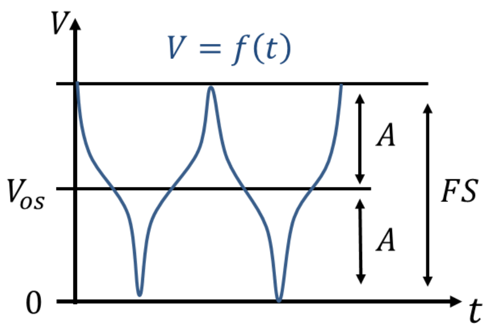

図 3　ADC に入力する周期関数

Fig. 3.　Input signal to ADC

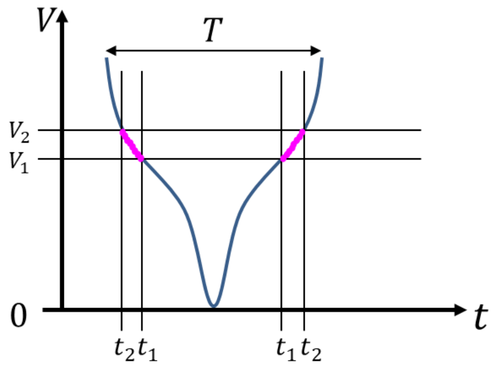

図 4　周期関数における微小電圧間に対応する微小時間

Fig. 4.　A minute time corresponding to a minute voltage in the periodic function

次に、式(1)の結果から ADC のコード i-1 から i までの確率密度 P[i]を求めると、式(2)のように求まる。この結果から累積確率密度 PI を定義(式(3))に従い求めると、式(4)のようになり、ADC の各コード電圧閾値V_iについて解いた結果が式 5 である。

これらの概念図である図 5 に示す確率密度関数は測定結果のヒストグラムを規格化して得られるものである。式(5)は ADC に入力する周期関数を解析的に解くことが不可能であっても、測定して得られたヒストグラムを規格化、積分して求められる累積確率密度 PI を周期関数の式に代入することで数値的に解くことが出来ることを意味する。

$$P[i] = \frac{2\left(f^{-1}(V_i)-f^{-1}(V_{i-1})\right)}{T} \quad i = 0,1,\cdots,2^n-1 \tag{2}$$

$$PI[i] = \sum_{k=0}^{i} P[k] \tag{3}$$

$$= \frac{2}{T} f^{-1}(V_i) \tag{4}$$

$$V_i = f\left(\tfrac{T}{2}PI[i]\right) \tag{5}$$

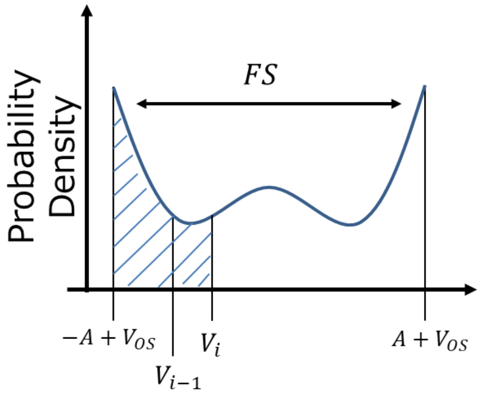

図 5　確率密度関数と電圧閾値

Fig. 5.　Probability density function and voltage threshold

次に DNL を図 6 に示す定義に従い求める。DNL の定義(式(6))から計算した結果を式(7)に示す。同様に、図 7 に示す定義に従い DNL を求める。DNL の定義(式(9))から計算した結果を式(10)に示す。ただし、式(11)に示す$V_{R,i}$はコード i の ADC が理想的な場合の電圧閾値（理論値）を表す。

$$DNL[i] = \frac{V_{i+1}-V_i}{\Delta} - 1\ [LSB] \quad i = 0,1,2,\cdots,2^n-2 \tag{6}$$

$$= (2^n-2)\frac{f\left(\frac{T}{2}PI[i+1]\right)-f\left(\frac{T}{2}PI[i]\right)}{f\left(\frac{T}{2}PI[2^n-2]\right)-f\left(\frac{T}{2}PI[0]\right)} - 1 \tag{7}$$

$$\Delta = \frac{V_{2^n-2}-V_0}{2^n-2} \tag{8}$$

$$INL[i] = \frac{V_i-V_{R,i}}{\Delta}[LSB] \quad i = 0,1,2,\cdots,2^n-1 \tag{9}$$

$$= (2^n-2)\frac{f\left(\frac{T}{2}PI[i]\right)-f\left(\frac{T}{2}PI[0]\right)}{f\left(\frac{T}{2}PI[2^n-2]\right)-f\left(\frac{T}{2}PI[0]\right)} - i \tag{10}$$

$$V_{R,i} = V_{R,0} + \Delta \cdot i \tag{11}$$

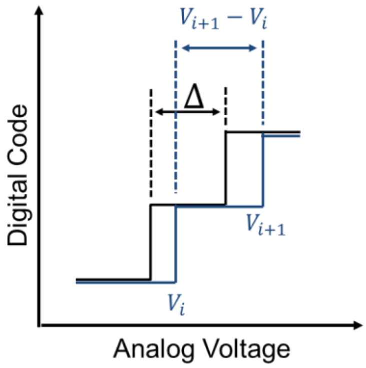

図 6　DNL の定義

Fig.6.　Definition of DNL

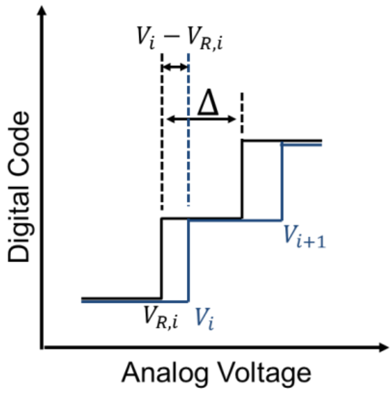

図 7　INL の定義

Fig.7.　Definition of INL

4.周期関数による効率的ヒストグラム法の検証

高効率なヒストグラムテストを可能とするテスト信号を生成するためのアルゴリズムについて記す。まず、式(12)、式(13)のようにして三角波を複数の正弦波で表現する。特定のコードの出現確率を上げるため、調節された係数A_mを持つ項$W_m(t)$を任意に選択する[1]。式(12)の N は任意の項数である。

$$f(t)=\sum_{m=1}^{N}A_mW_m(t) \tag{12}$$

$$W_m(t)=\frac{\cos((2m-1)\omega t)}{(2m-1)^2} \tag{13}$$

以上の非正弦波の周期関数を用いて非線形な ADC の DNL と INL をシミュレーションによって検証した。条件を下記に記す。

- シミュレーションソフト ：MATLAB
- ADC 方式：SAR 型 ADC
- 分解能 ：6-bit , 64-level
- フルレンジ：0 － 8.0V
- 入力周期関数：$f(t)=A(W_1+2.6\cdot W_2+1.8\cdot W_3+1.4\cdot W_6+1.2\cdot W_7)+V_{OS}$
  A＝2.90V
  V_{os}=4.0V
- 1LSB = 0.125V
- ADC の非線形モデル(SAR 型 ADC)

Dummy=LSB;
Weight 1=LSB-0.01;
Weight 2=2*LSB-0.01;
Weight 4=4*LSB-0.01;
Weight 8=8*LSB-0.01;
Weight 16=16*LSB-0.01;
Weight 32=32*LSB+0.05;

上記のシミュレーション条件と仮定した場合、ADC に入力する周期関数を図 8 に示す。非線形な ADC の出力のヒストグラムを取得した結果を図 9 に示す。

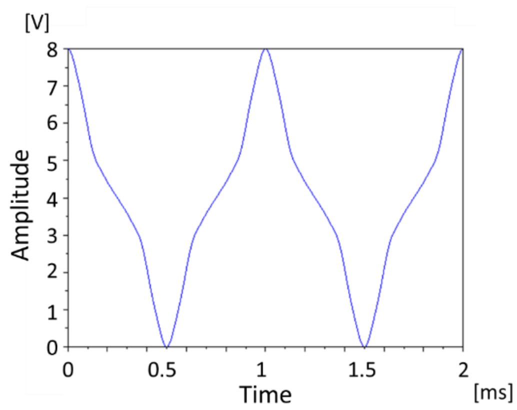

図 8　ADC に入力する周期関数 (シミュレーション)

Fig. 8.　Input signal to ADC (Simulation)

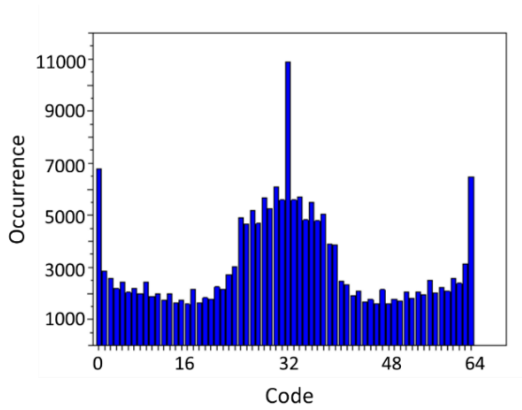

図 9　ヒストグラム

Fig.9.　Histogram

図 9 を規格化し、確率密度関数に変換した結果が図 10 である。この面積を積分することで累積確率密度 PI を得ることが出来る。

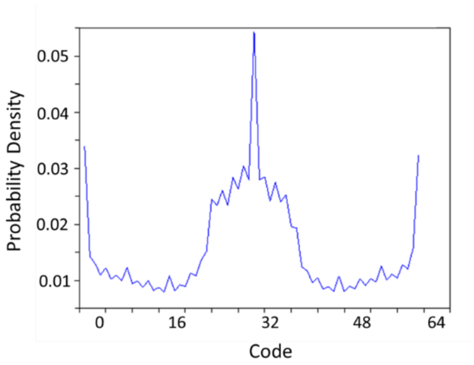

図 10　ヒストグラムから算出した確率密度関数

Fig. 10.　Probability density function derived by the histogram

累積確率密度より、DNL を求めた結果が図 11 に示す。図 11 の結果を DNL の理論値と比較して得られた誤差を図 12 に示す。結果として、±0.002LSB 程度の誤差が認められたが量子化誤差に比べ非常に小さな値であり DNL が有効に求められることが確認出来た。

同様にして累積確率密度から INL を求めた結果が図 13 である。図 13 の結果を INL の理論値と比較して誤差がどの程度認められるか観察した(図 14)。結果として、±0.0018LSB 程度の誤差が認められたが量子化誤差に比べ非常に小さな値であり INL が有効に求められることが確認出来た。

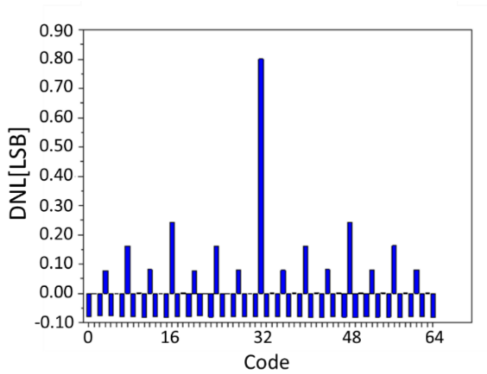

図 11　DNL の計算結果

Fig. 11. DNL simulation result

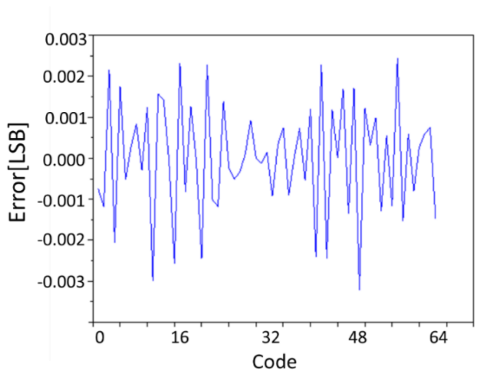

図 12　DNL の誤差評価

Fig.12.　Error evaluation of DNL

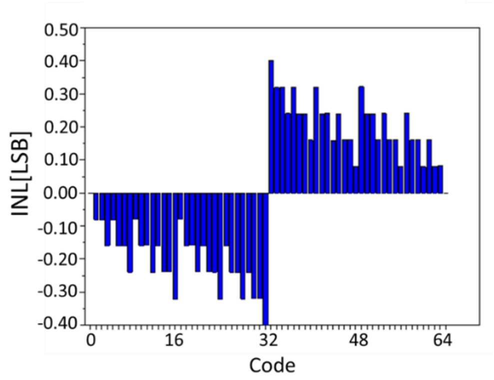

図 13　INL の計算結果

Fig.13. INL simulation result

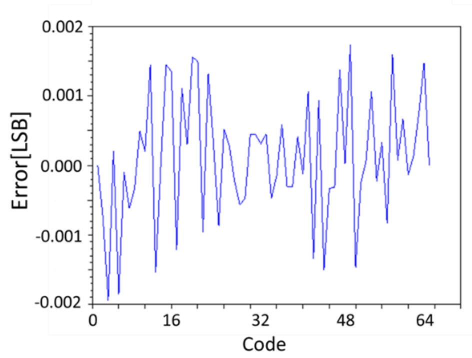

図 14　 INL の誤差評価

Fig.14.　Error evaluation of INL

以上のシミュレーション結果より、非正弦波の周期関数から有効に DNL と INL が導出出来ることが確認出来た。周期関数を所望のコードでヒストグラムを集中させるように調節することで無駄なサンプル数を削減し、テスト時間の短縮、テストコストの低減に寄与出来ると考えられる。

5.まとめ

本論文では特定コードに集中してヒストグラムを得られる周期関数を用いて ADC の DNL と INL を算出するアルゴリズムを提案した。従来の正弦波では中央部のヒストグラムが不足することでテスト時間の長期化を引き起こしていたが、提案手法はヒストグラムを中央部に集中させることで無駄な点数を取る必要を少なくしテスト時間の短縮が期待される。

有意義な議論を賜りました大河原秀雄氏、ローム(株)の皆様に感謝します。

参考文献

[1] S. Uemori,, et al., “ADC Linearity Test Signal Generation Algorithm” IEEE Asia Pacific Conference on Circuits and Systems, Kuala Lumpur, Malaysia (Dec. 2010)

[2] F. Maloberti (2007) "Data Converter" Dordrecht, The Netherlands, Springer, P409-416

[3] H.-W. Ting, et. al., “A Histogram-Based Testing Method for Estimating A/D Converter Performance”, IEEE Trans. I&M (Feb。 2008).