

LLC電源での効率改善と EMI低減技術の検討

群馬大学院 理工学府 電子情報部門

小林・桑名研究室

大岩紀行

指導 小堀康功先生



アウトライン

1. 目的・従来技術
2. 昇圧型PFC電源の改善
 - 2-1. ダイオードブリッジの効率改善法
 - 2-2. 周波数変調によるEMI低減
3. LLC共振電源のEMI低減
 - 3-1. デューティ変調による低減手法
 - 3-2. 出力リップル改善法
4. 結論

アウトライン

1. 目的・従来技術

2. 昇圧型PFC電源の改善

2-1. ダイオードブリッジの効率改善法

2-2. 周波数変調によるEMI低減

3. LLC共振電源のEMI低減

3-1. デューティ変調による低減手法

3-2. 出力リップル改善法

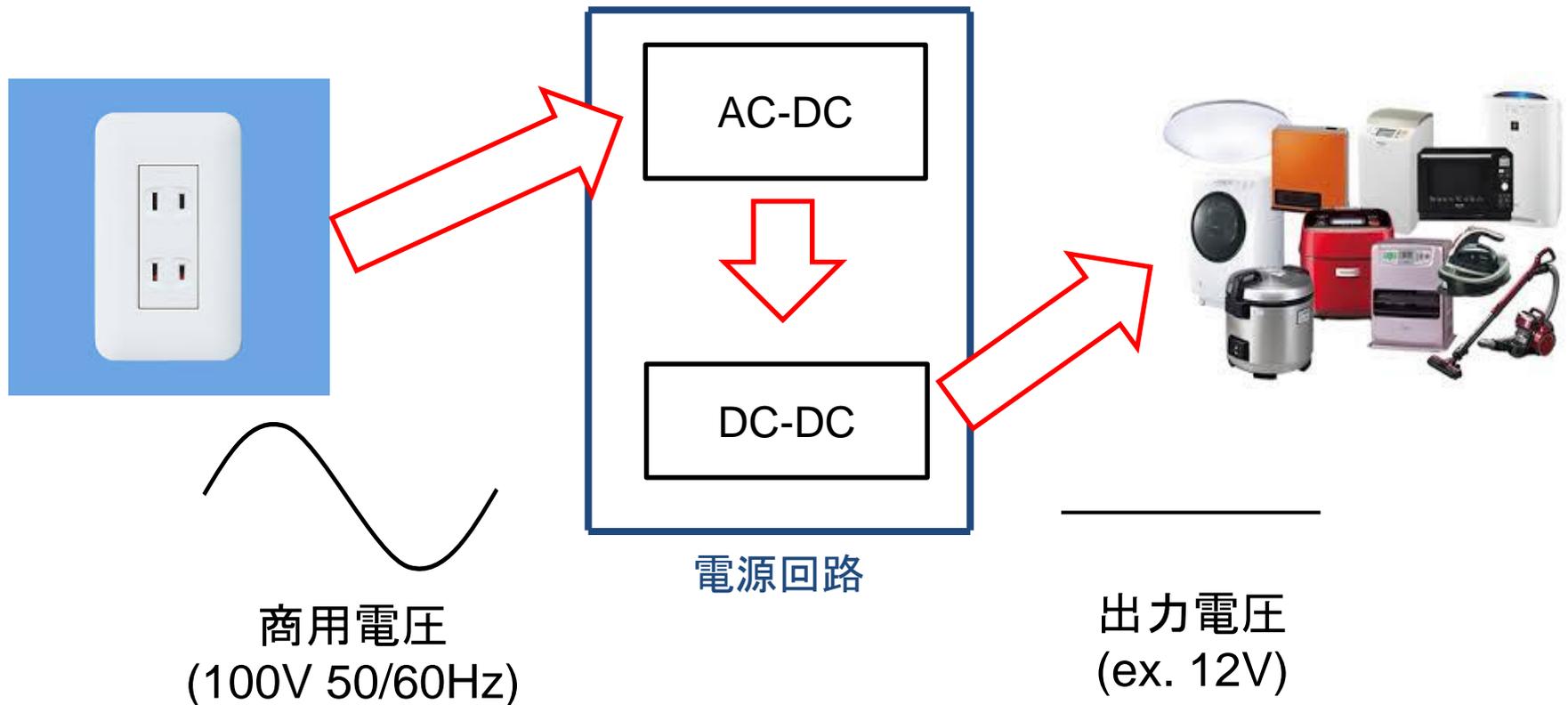
4. 結論

目的

- PFC電源回路の改善
 1. ダイオード損失削減による効率改善
→ダイオードブリッジのフル・ブリッジレス化
 2. 電磁妨害(EMI)ノイズの削減
→周波数拡散の利用
- LLC共振回路の改善
 1. 電磁妨害(EMI)ノイズ削減
→デューティ変調と出力リップル補正

1.1 電源回路について

- コンセントから家電などへ電力供給
→電圧を交流から直流へ変換必要



1.2 力率改善電源とは？

- AC入力の大電力機器
→送電機器への**負荷軽減**対策が必要



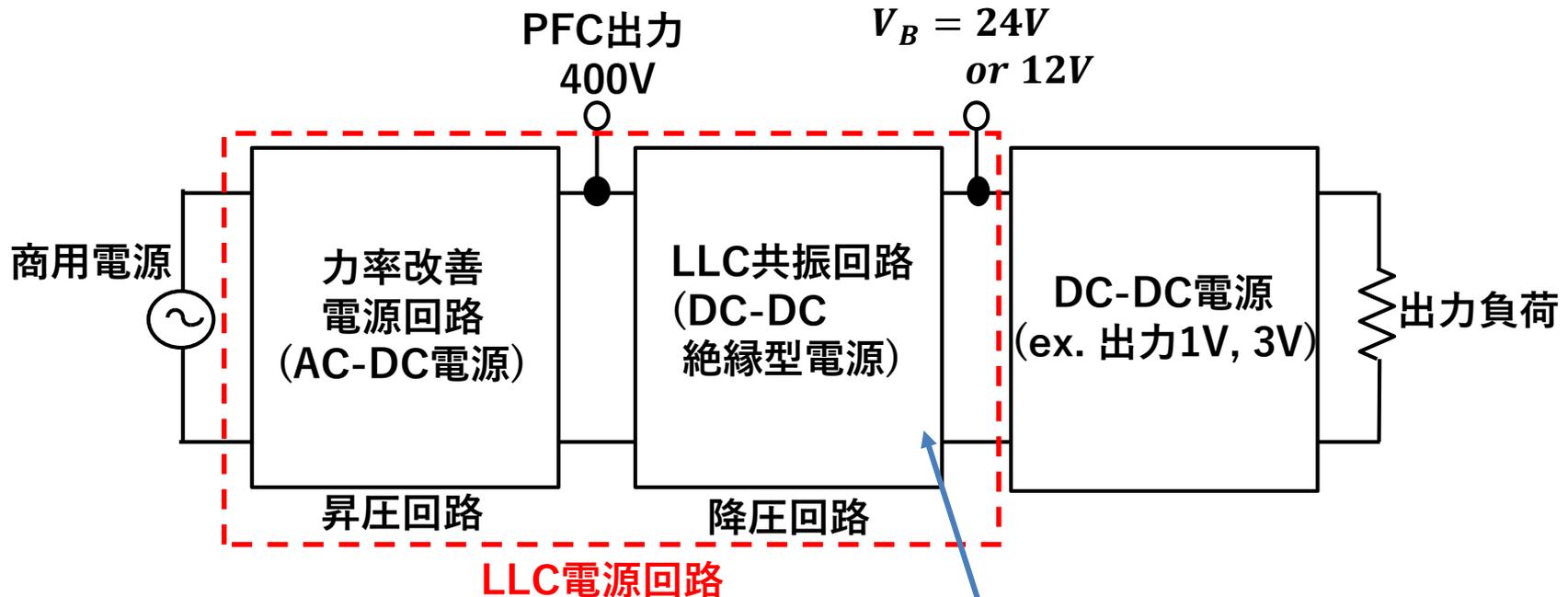
有効策: 力率改善電源

→ 力率補正 $\varphi > 90\%$



- 力率改善: **PFC** = Power Factor Correction

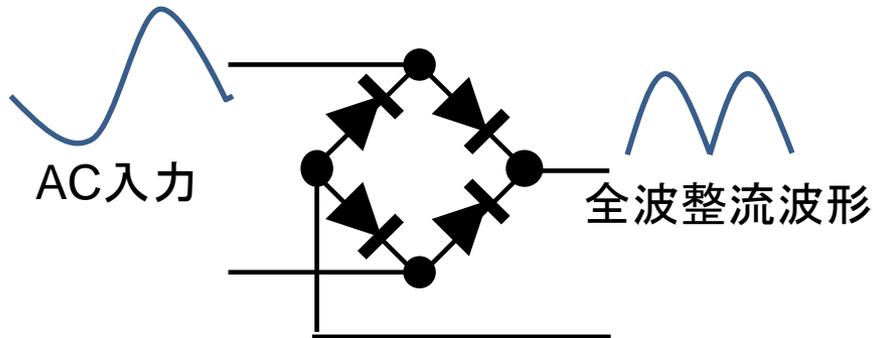
1.3 LLC電源とは？



DC-DC絶縁型電源の役割

1. PFC出力 → 低出力DCへ変換
2. 一次側の変換方式により少ないノイズへ

1.4 ダイオードブリッジの特徴



ダイオードブリッジ

- 長所**
- ・低コスト
 - ・簡易に整流可能
 - ・逆電流の防止
- 短所**
- ・**導通損失**が大きい
(しきい値電圧が大きい)

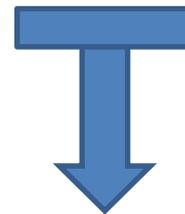
導通損失について

ダイオードの順方向電圧

- ・ PNダイオード: 約 0.8V
- ・ SiCダイオード: 約 0.4V

MOSFETの飽和電圧

$$V_{DS} \cong 0.2V$$

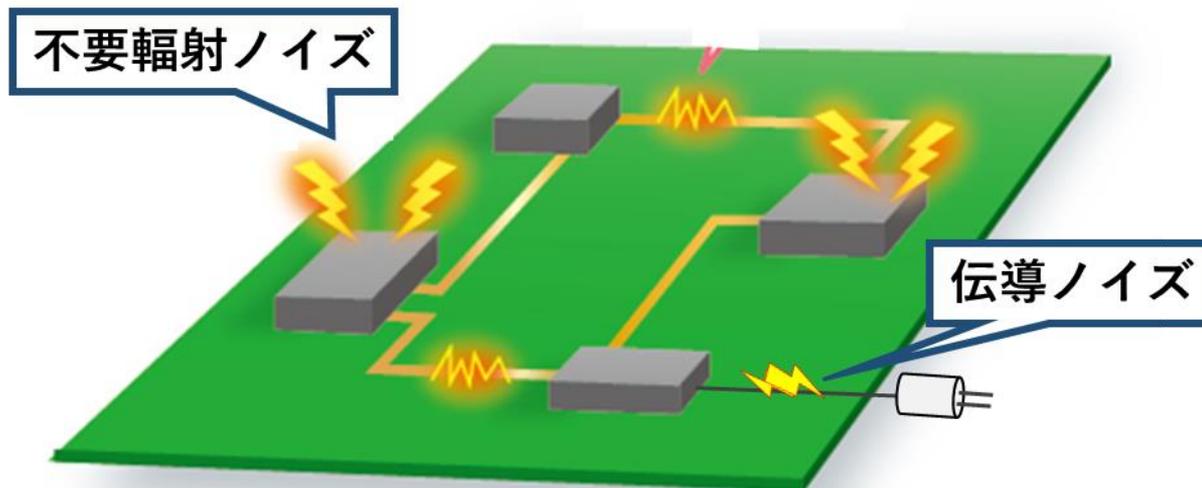


ダイオードの損失低減には、**トランジスタによるスイッチ動作**が有効

1.5 電磁妨害(EMI)ノイズ

- 回路動作で生じる全ての電磁ノイズ
- 電源では大電力・高速スイッチングにより
大きなEMIノイズ発生
→法規により製品の出荷停止

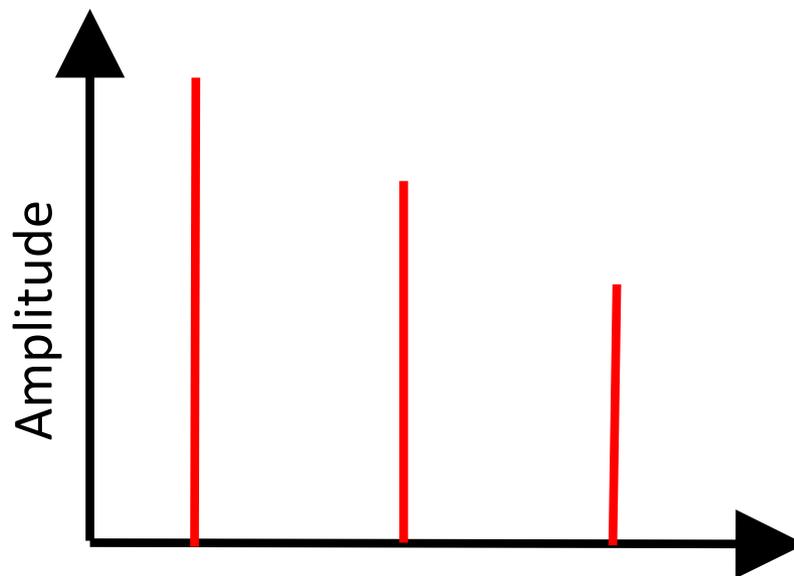
従来はシールド・ケース、
フィルタで対策



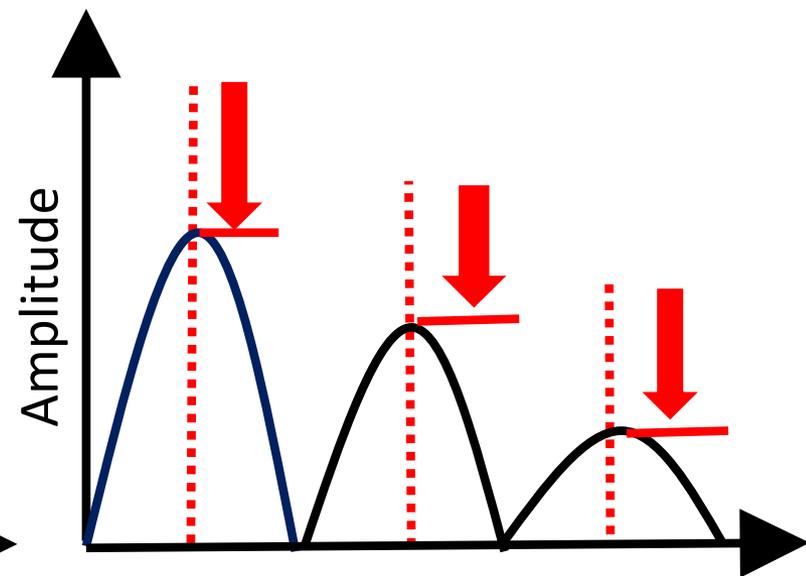
EMI: Electro-Magnetic Interference

1.6 スペクトラム拡散

- クロックの高調波ピーク値低減
 - 周波数変調で**近傍の周波数に分散**
 - エネルギー総量は同じだが、ピーク値低減



Frequency
変調なし



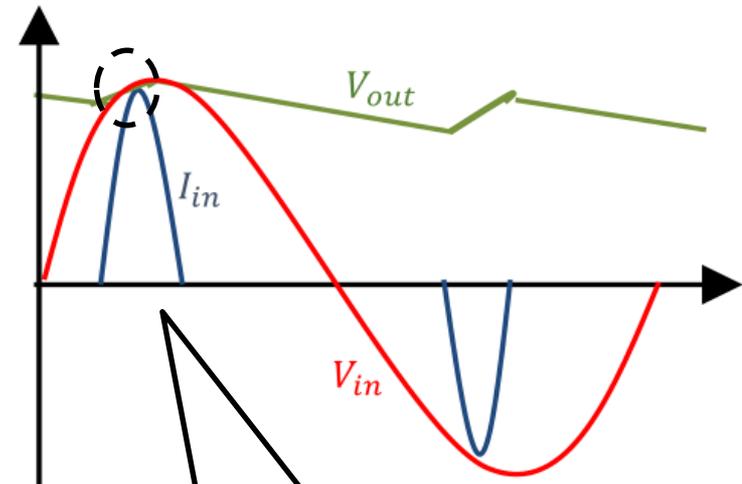
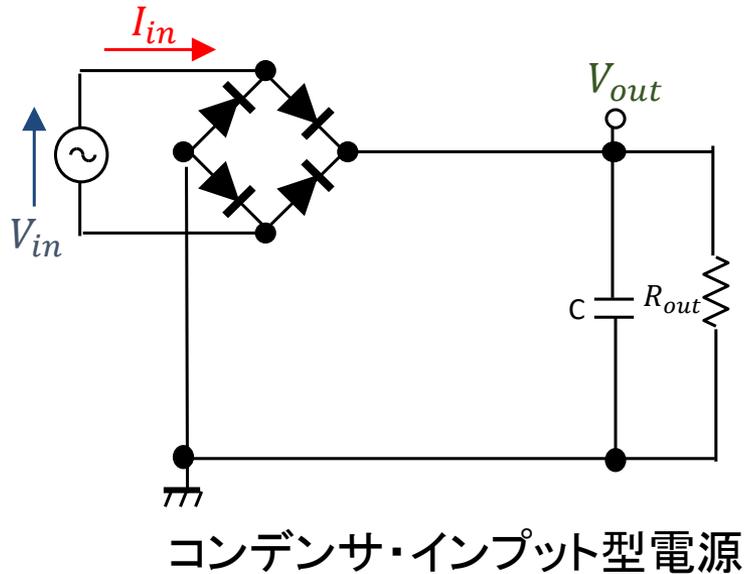
Frequency
変調あり

アウトライン

1. 目的・従来技術
2. 昇圧型PFC電源の改善
 - 2-1. ダイオードブリッジの効率改善法
 - 2-2. 周波数変調によるEMI低減
3. LLC共振電源のEMI低減
 - 3-1. デューティ変調による低減手法
 - 3-2. 出力リップル改善法
4. 結論

2-1.1 PFC動作

- 入力電流の歪み解消

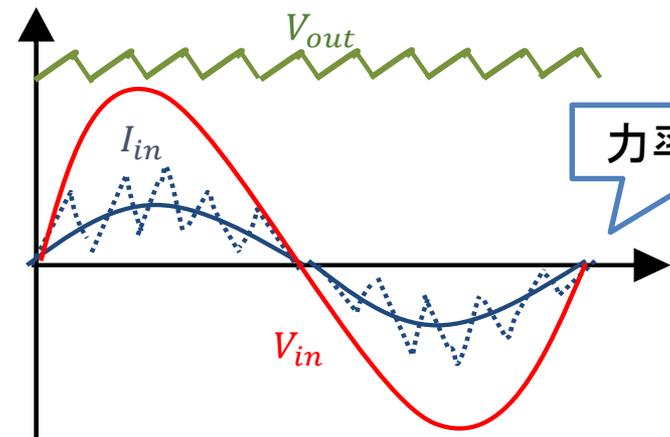
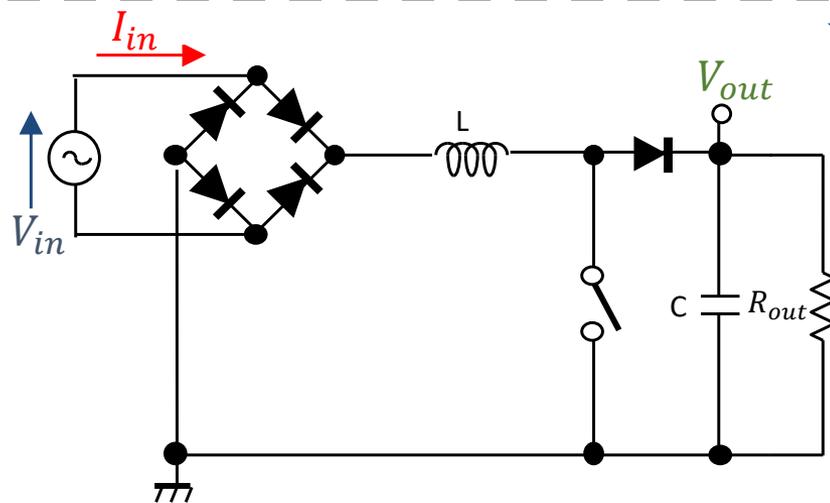
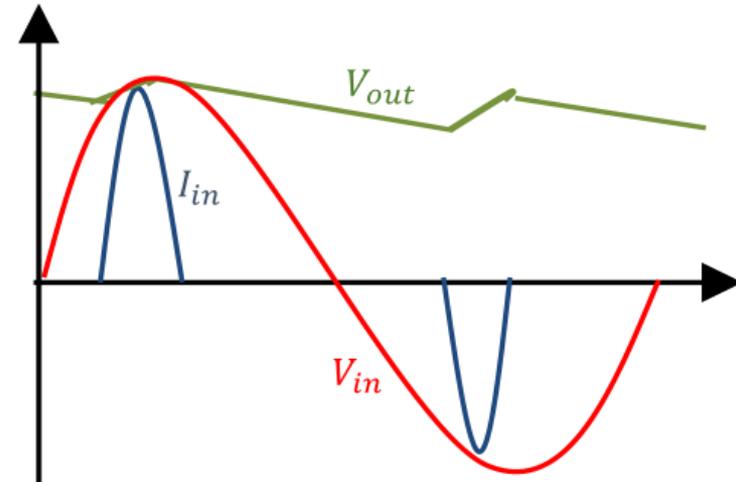
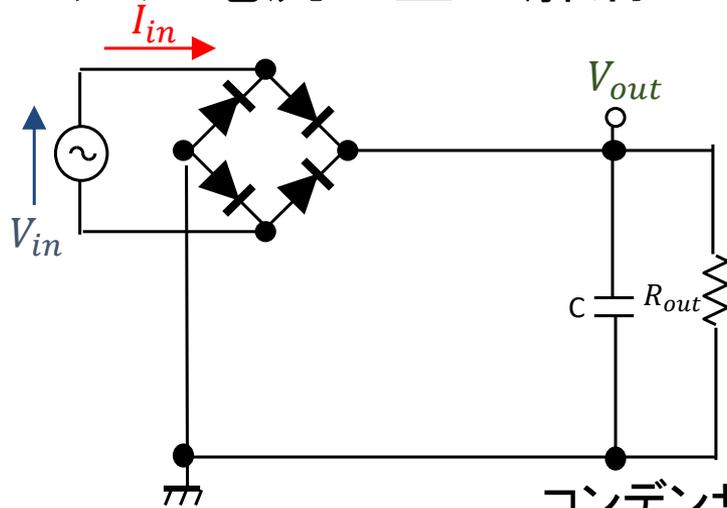


出力電圧 < 入力電圧 のとき
入力電流が急峻に発生！

入力電流波形が、正弦波から
離れるほど力率低下

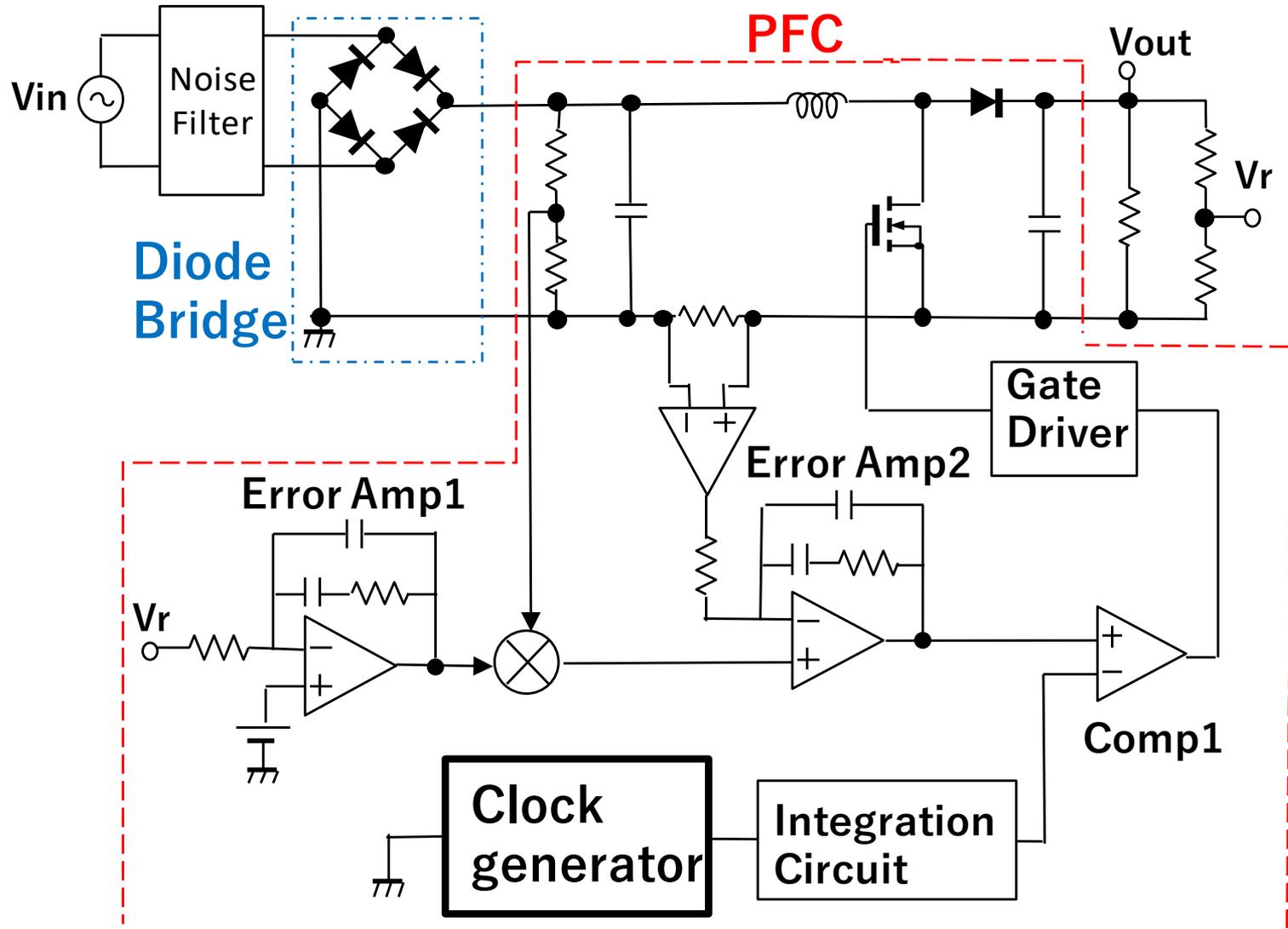
2-1.1 PFC動作

- 入力電流の歪み解消

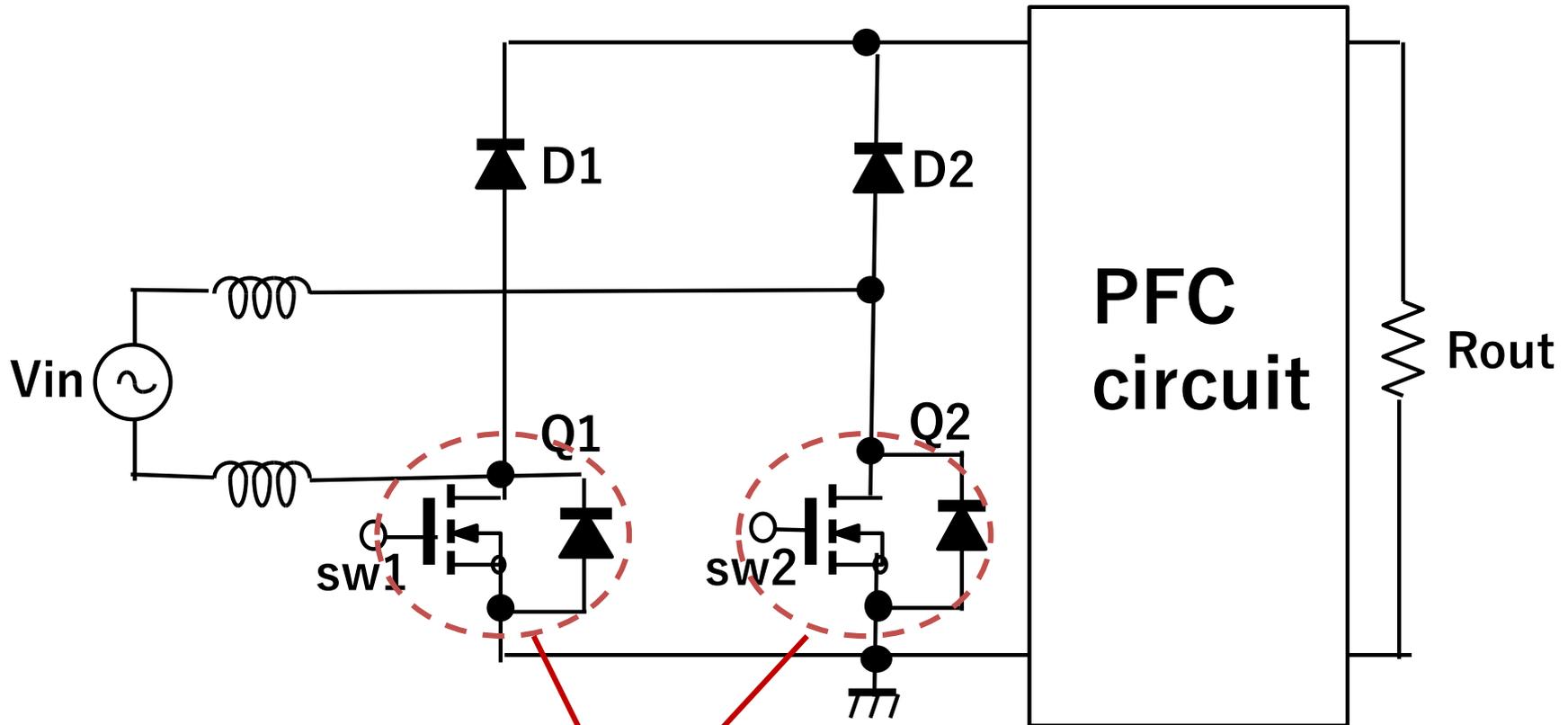


力率改善!

従来方式PFC回路



2-1.2 ハーフ・ブリッジレスPFC

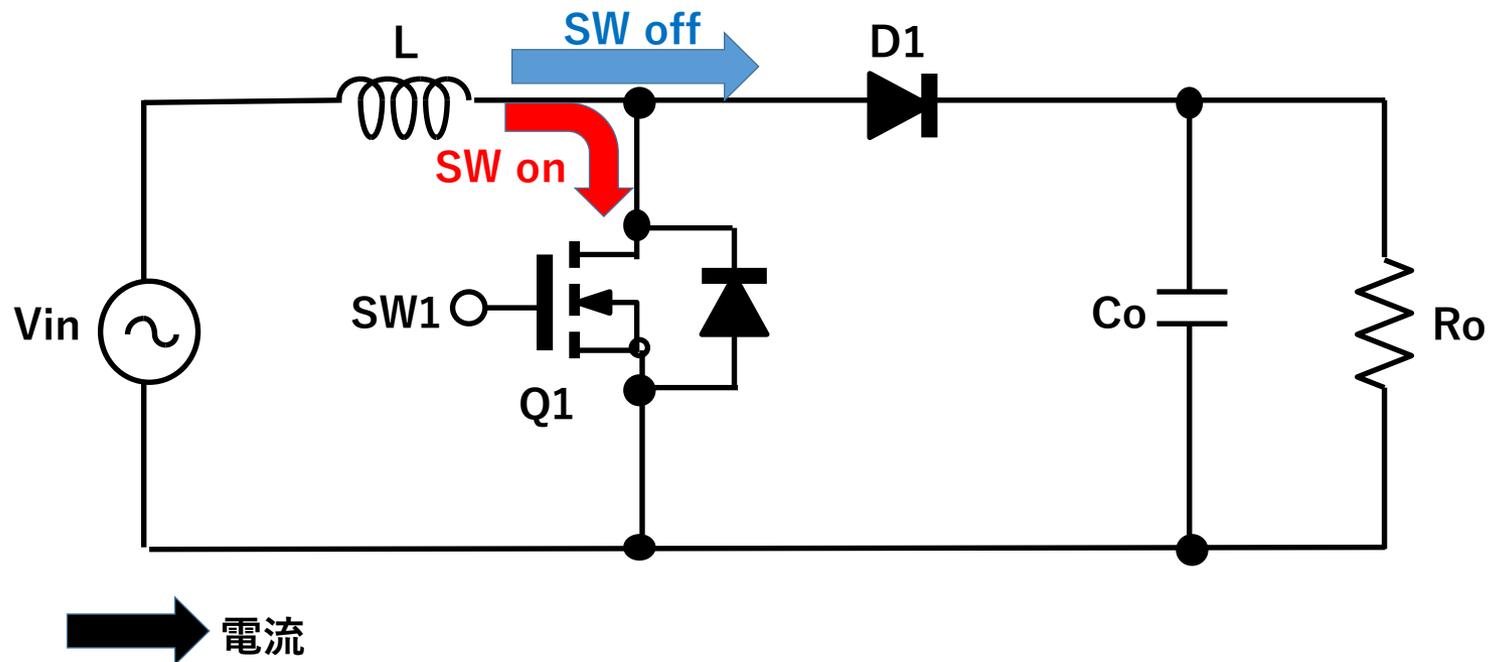


ダイオードブリッジのローサイドをMOSFETに置換
→導通損失を改善

半周期回路動作

ダイオードブリッジと昇圧機構を集約

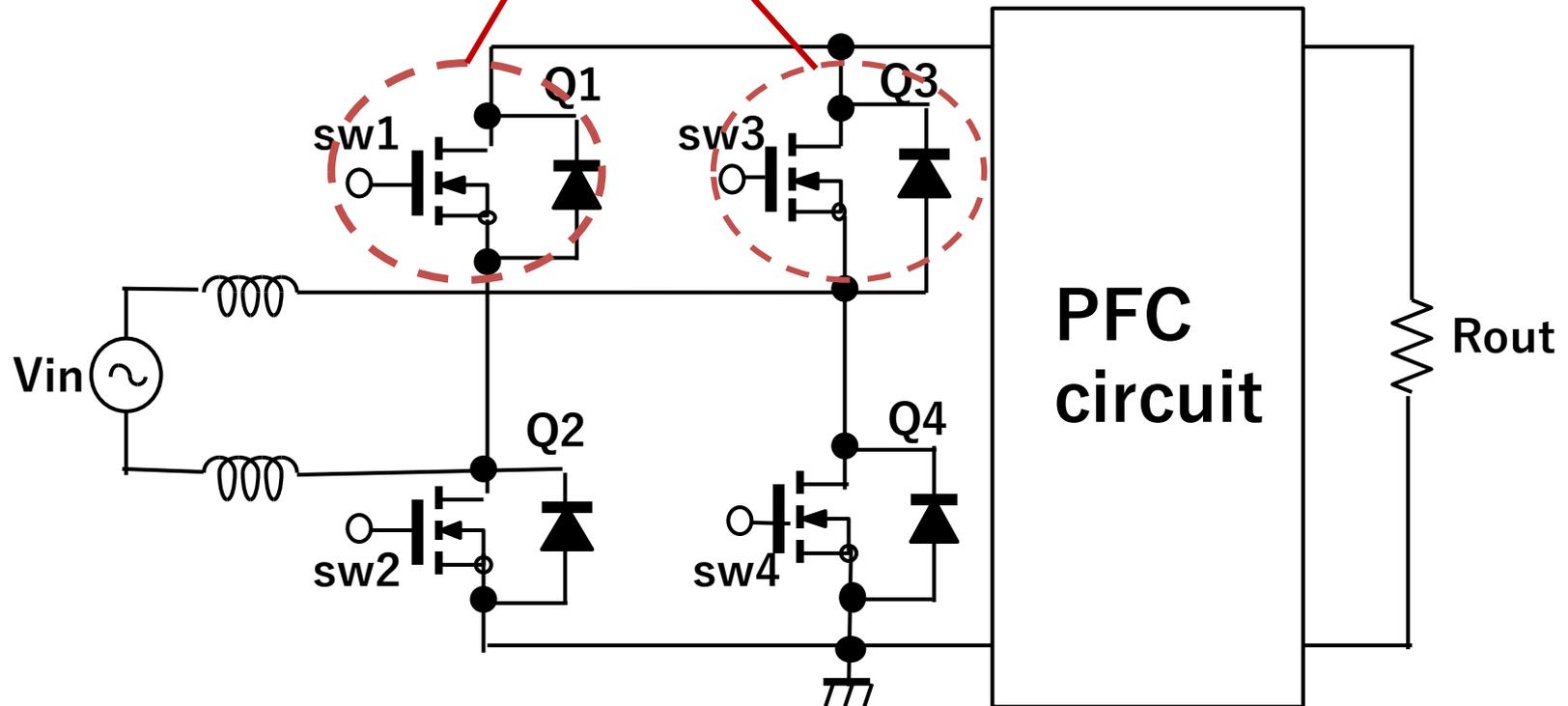
→ ダイオードブリッジによる損失と回路規模縮小



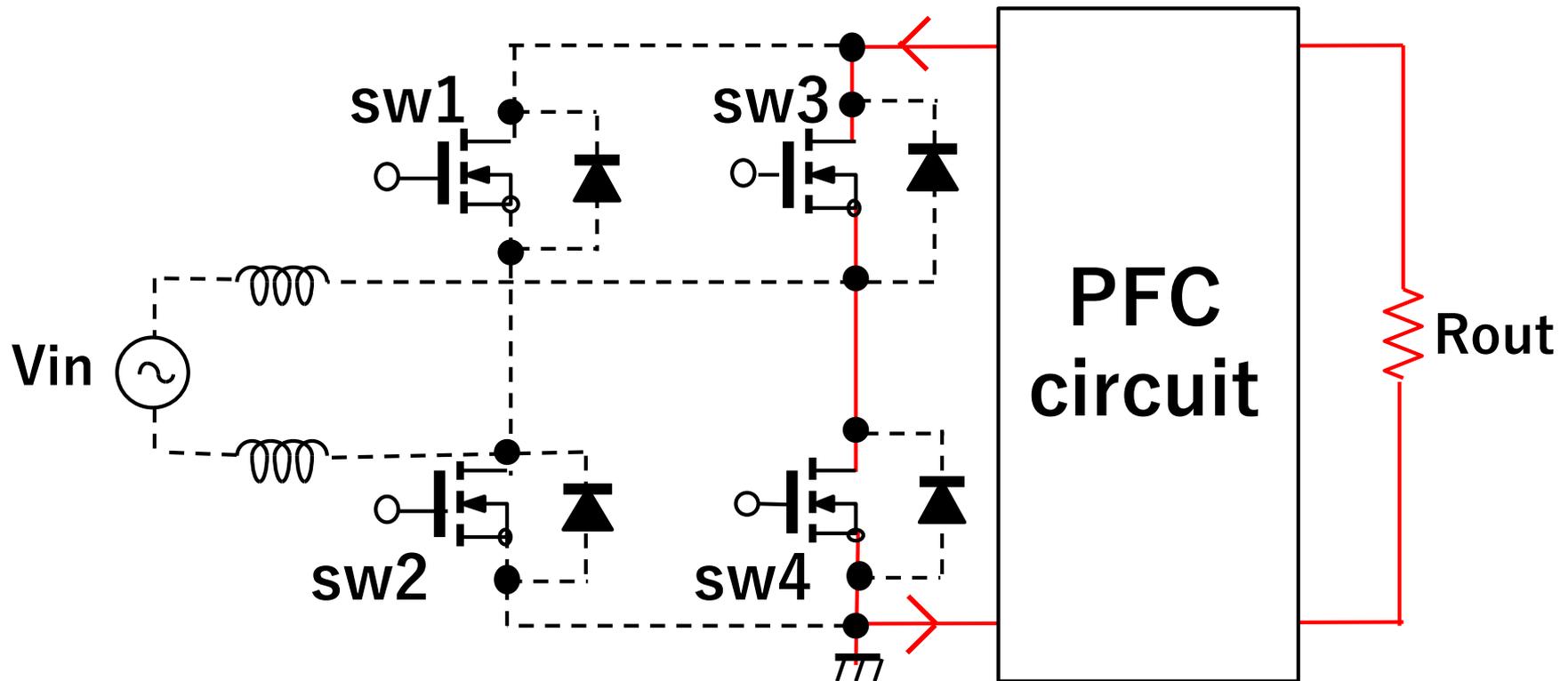
ハーフブリッジ回路の一部

2-1.3 フル・ブリッジレスPFC

全てのダイオードをMOSFETに置換
→ 更なる**効率改善**

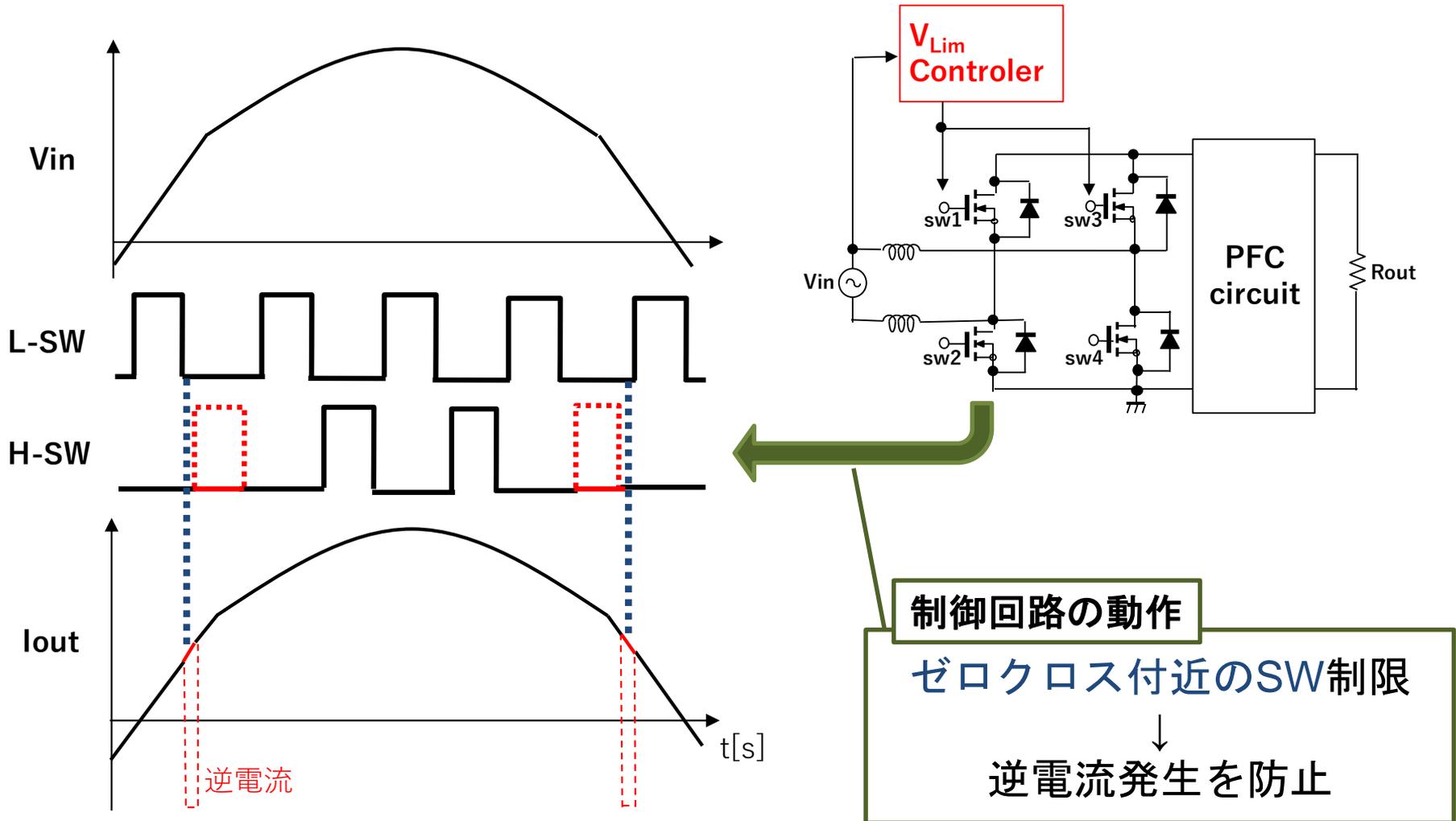


逆電流発生の問題



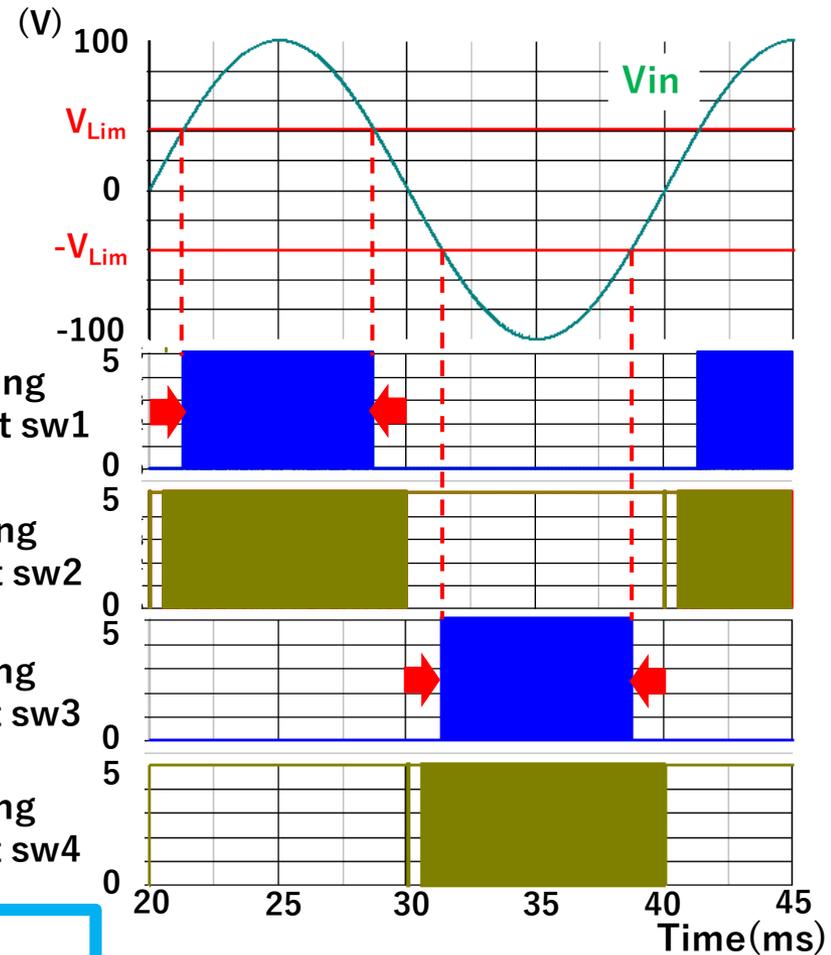
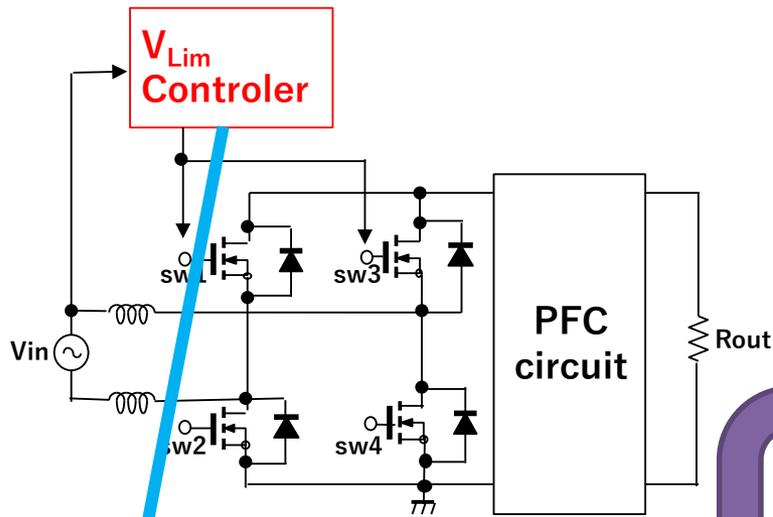
入力電圧 < 出力電圧 よりONタイミングから逆電流発生
→ 入力電圧のゼロクロス周辺で発生

逆電流防止法



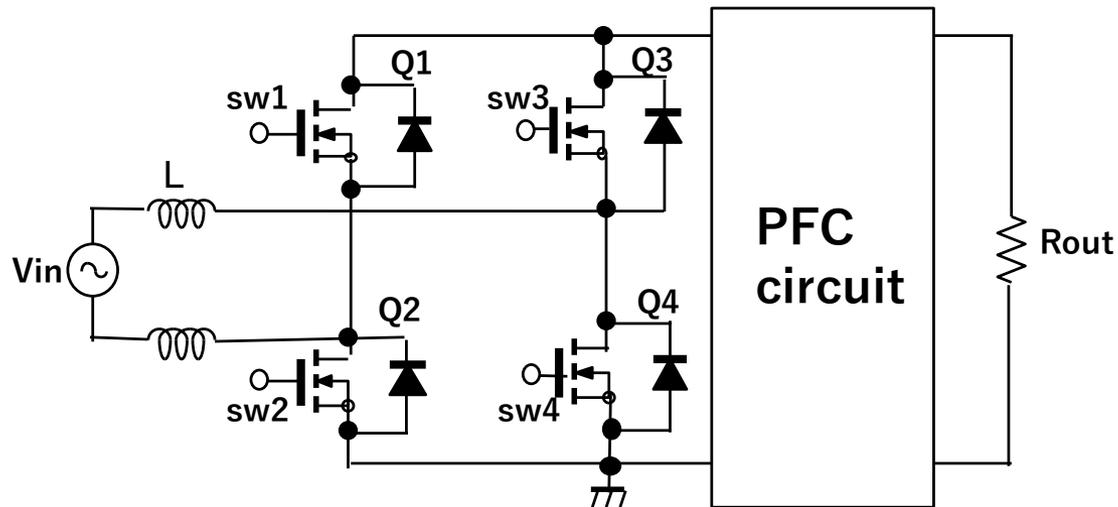
点線動作を直線に修正

スイッチング制限の導入



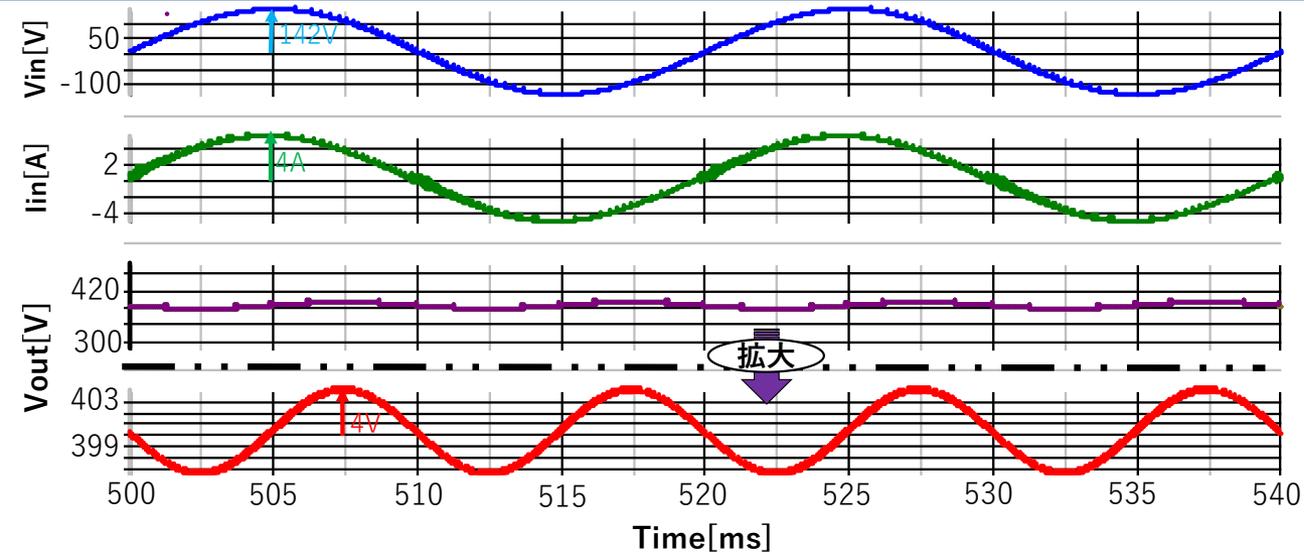
ハイサイドのスイッチング制限
 →ゼロクロス付近でのスイッチングせず、
 逆電流を防止

PFC回路仕様



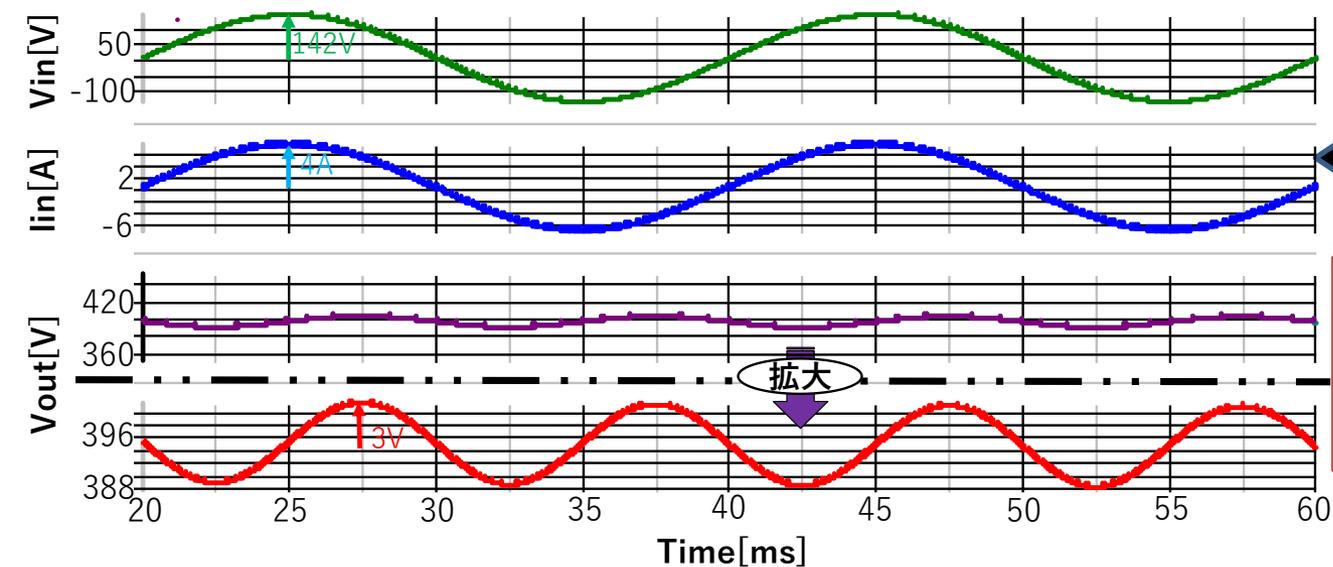
Parameters	Simulation Value
V_{in}	100 Vrms@50Hz
V_{out}	396 V
I_{out}	1.33 A
L	2.0 mH
C	330 μ H
F_{ck}	100 kHz

PFCシミュレーション比較



通常PFC(上)
 フル・ブリッジレス
 PFC(下)

↓
 効率 : 76% → 98%



基本性能は変わらず、
 損失を低減。
 効率も **22%改善**

アウトライン

1. 目的・従来技術

2. 昇圧型PFC電源の改善

2-1. ダイオードブリッジの効率改善法

2-2. 周波数変調によるEMI低減

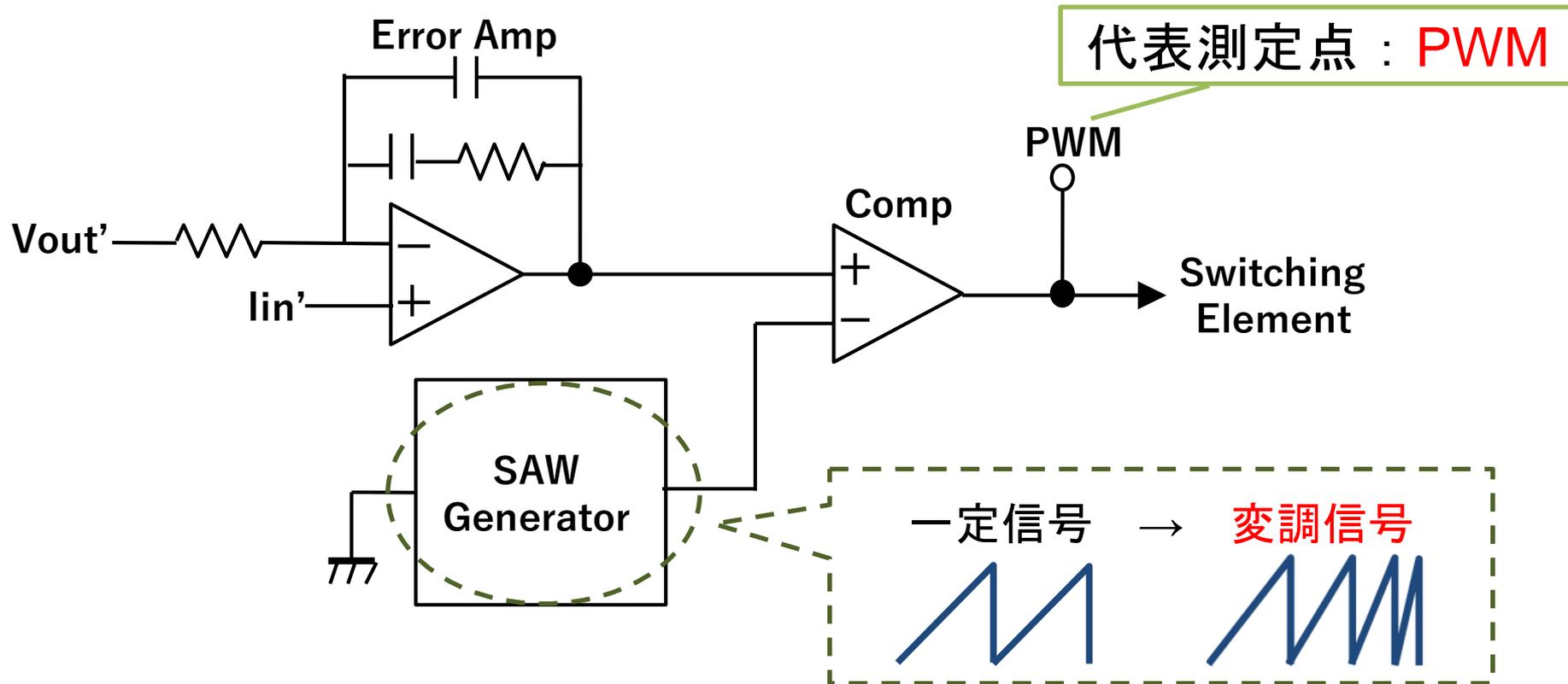
3. LLC共振電源のEMI低減

3-1. デューティ変調による低減手法

3-2. 出力リップル改善法

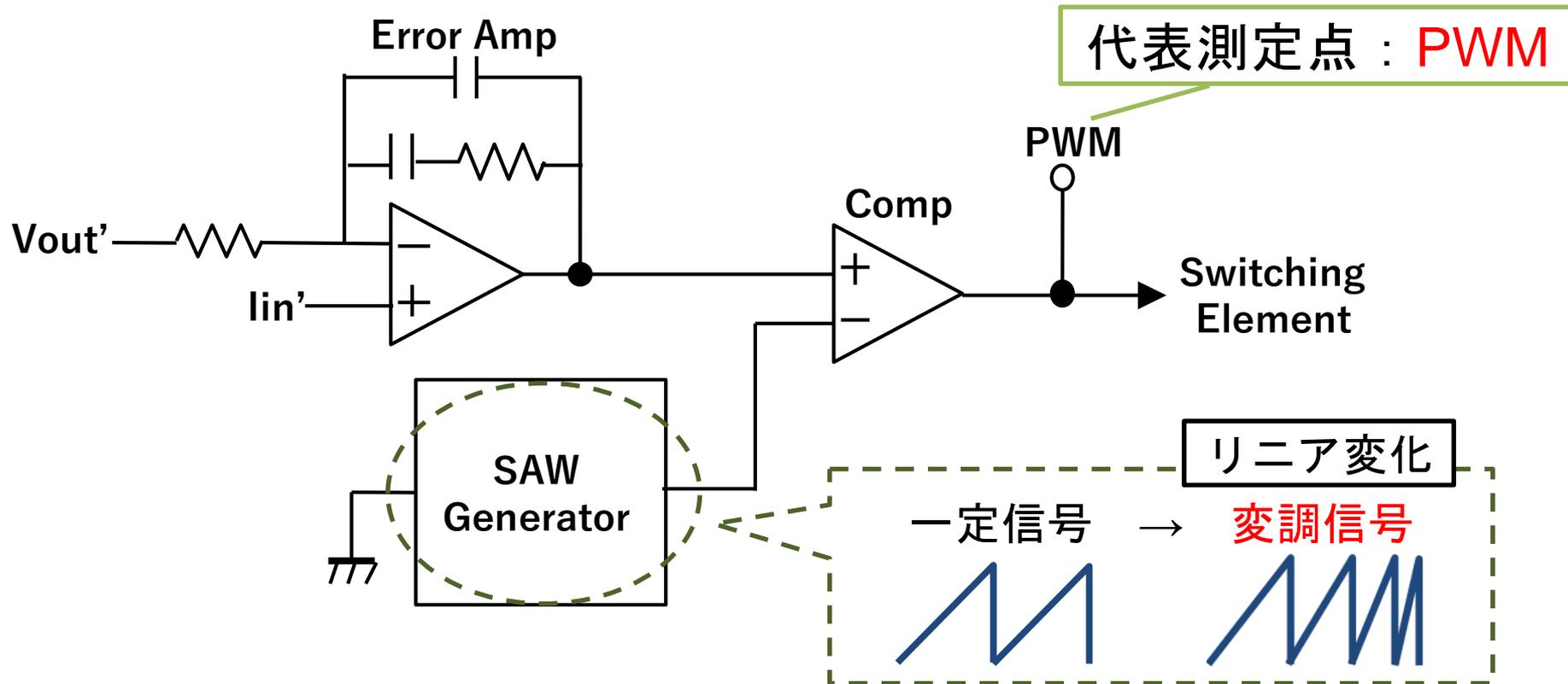
4. 結論

2-2 周波数変調方式



スイッチング周波数を周波数変調
 ↓
 同一周波数へのスペクトラム集約を防止

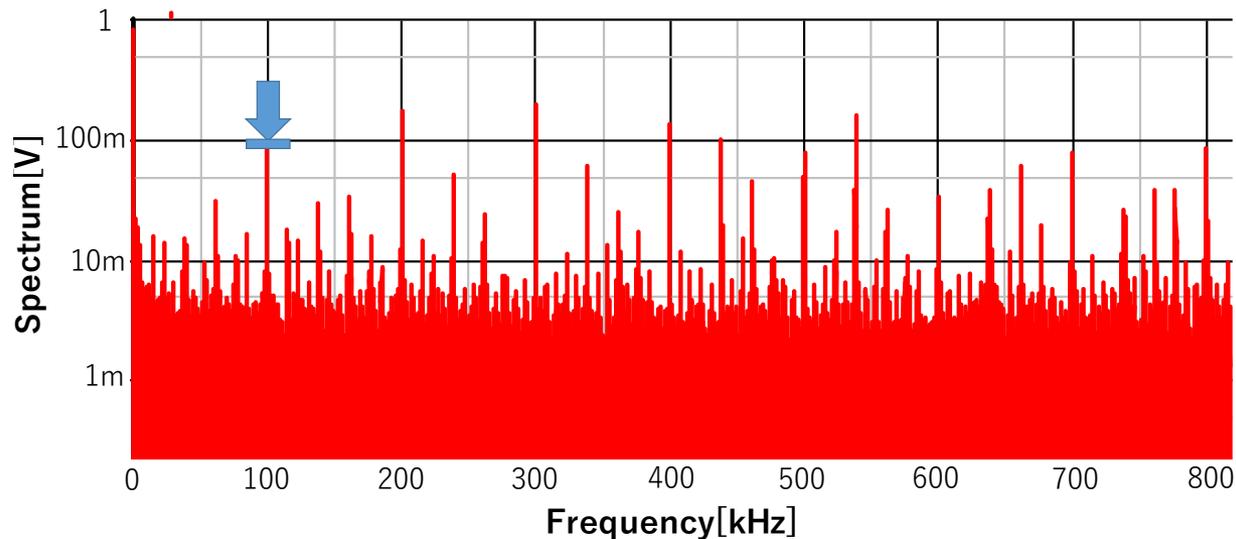
2-2 周波数変調方式



スイッチング周波数を周波数変調
 ↓
 同一周波数へのスペクトラム集約を防止

EMI低減結果

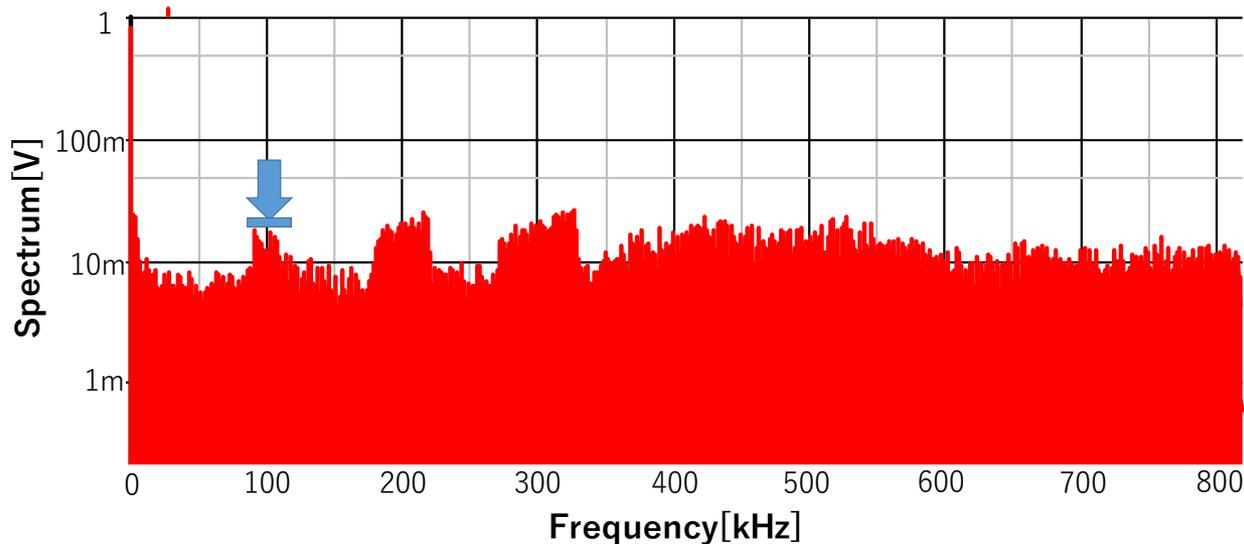
クロック周波数スペクトラム
(100kHz)



従来方式のPWM
80 mV

14.0dB 低減

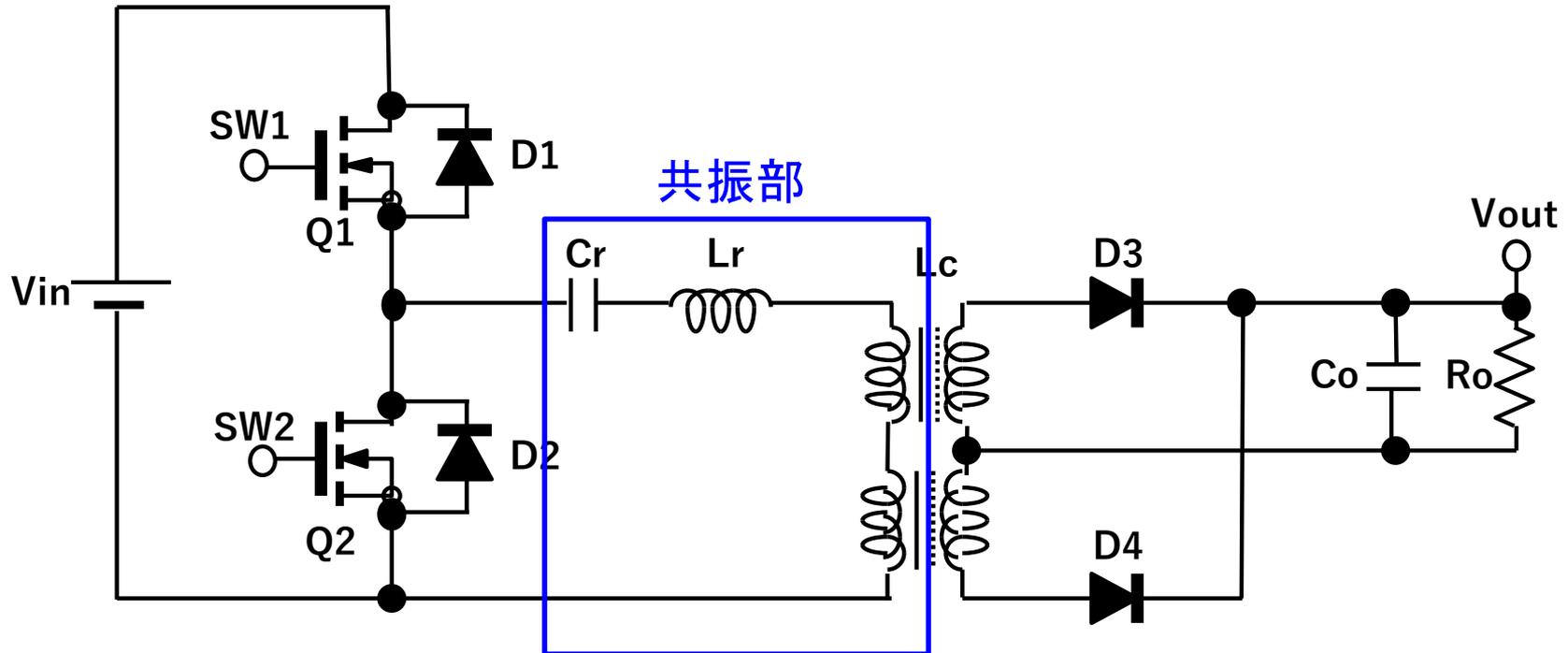
提案方式のPWM
(変調周波数 10kHz)
16 mV



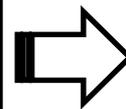
アウトライン

1. 目的・従来技術
2. 昇圧型PFC電源の改善
 - 2-1. ダイオードブリッジの効率改善法
 - 2-2. 周波数変調によるEMI低減
3. LLC共振電源のEMI低減
 - 3-1. デューティ変調による低減手法
 - 3-2. 出力リップル改善法
4. 結論

3-1 LLC共振電源の概要



共振：スイッチング損失の低減
巻き線：絶縁かつ降圧



回路長所

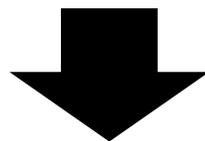
- ・ 高効率
- ・ 高降圧変換

しかし、共振のない制御部はEMIノイズ問題を内包

スペクトラム拡散手法の考案

PFC電源では、周波数拡散を利用

→ LLC電源も、**周波数変調**でEMI低減を図る。



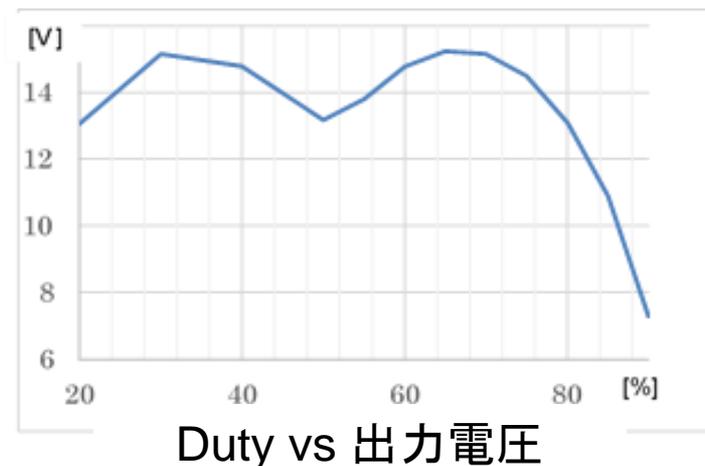
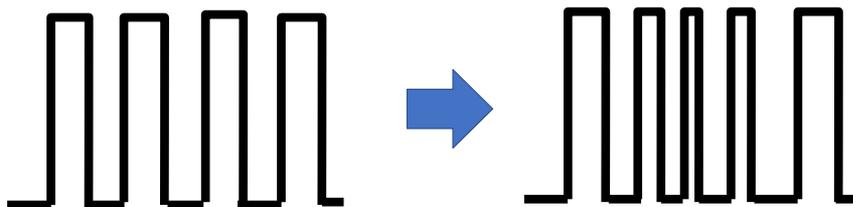
しかし...

LLC回路では制御ループの補正で**変調信号が無くなる**。
よって、他のパラメータを使用する必要性有り

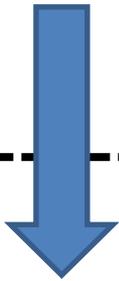
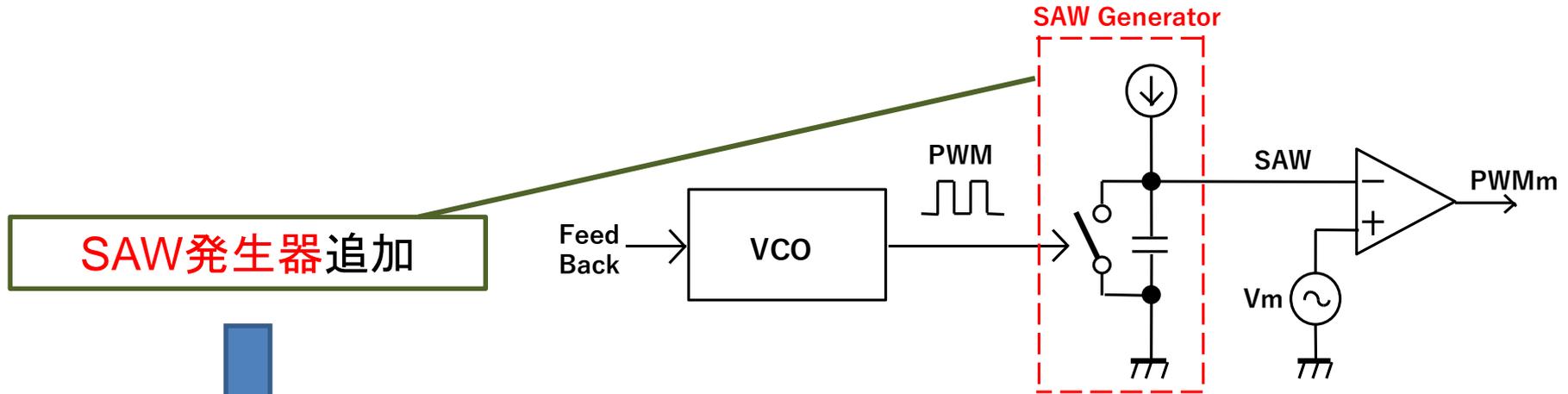
そこで！

デューティ変調方式の利用

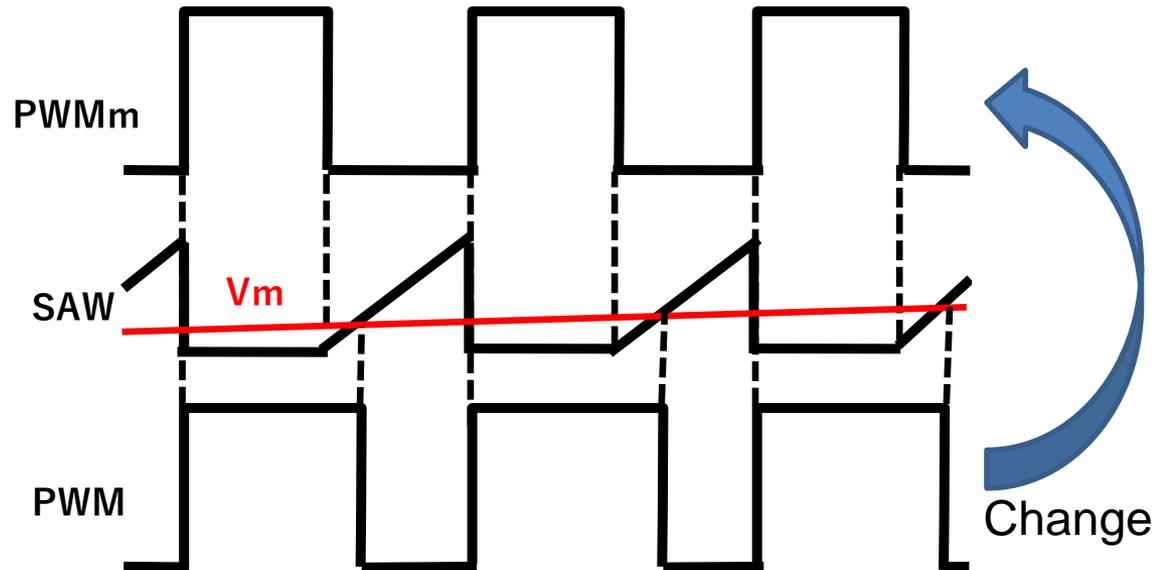
→基本のデューティ50%から変調



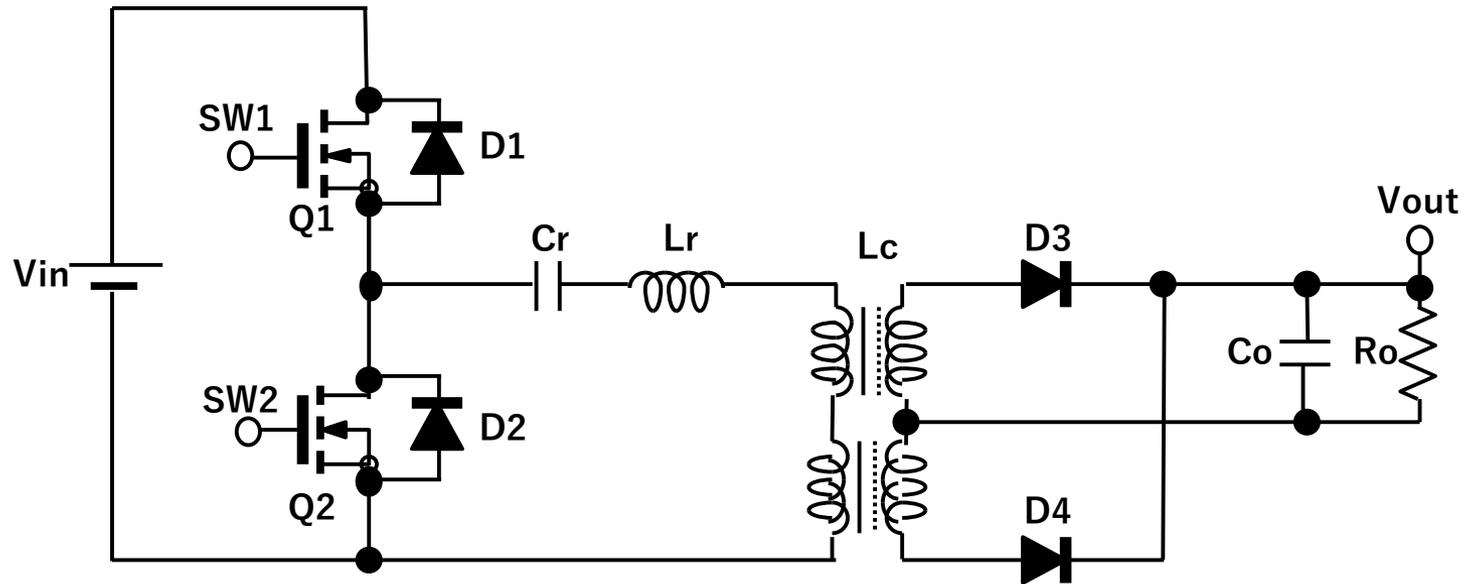
デューティ変調によるEMI低減



デューティの**変動**可能
↓
出力の変化が生まれ、
スイッチング周波数が変化



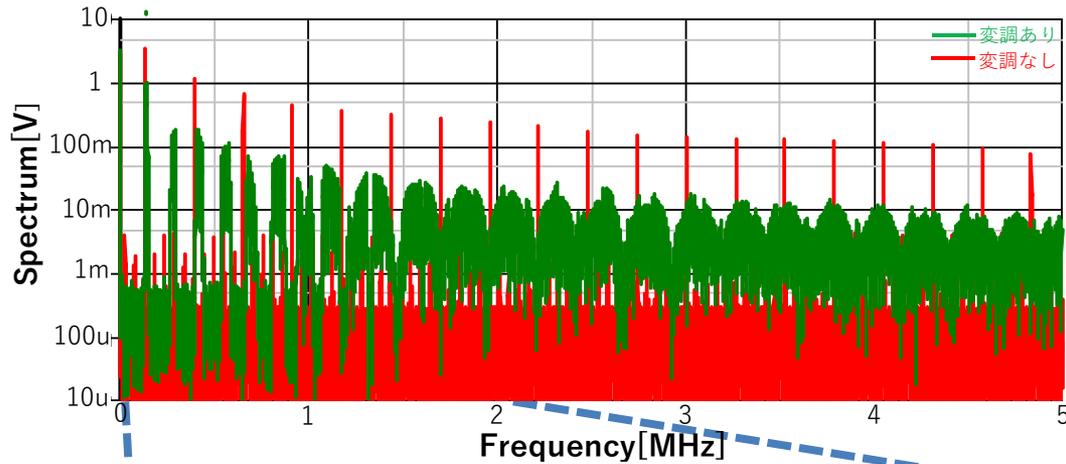
LLC共振回路仕様



Parameters	Simulation Value
Vin	280 V
Vout	12 V
Iout	1.0 A
Leakage Lr	50 μ H
Excitation Lc	330 μ H
Co	500 μ F

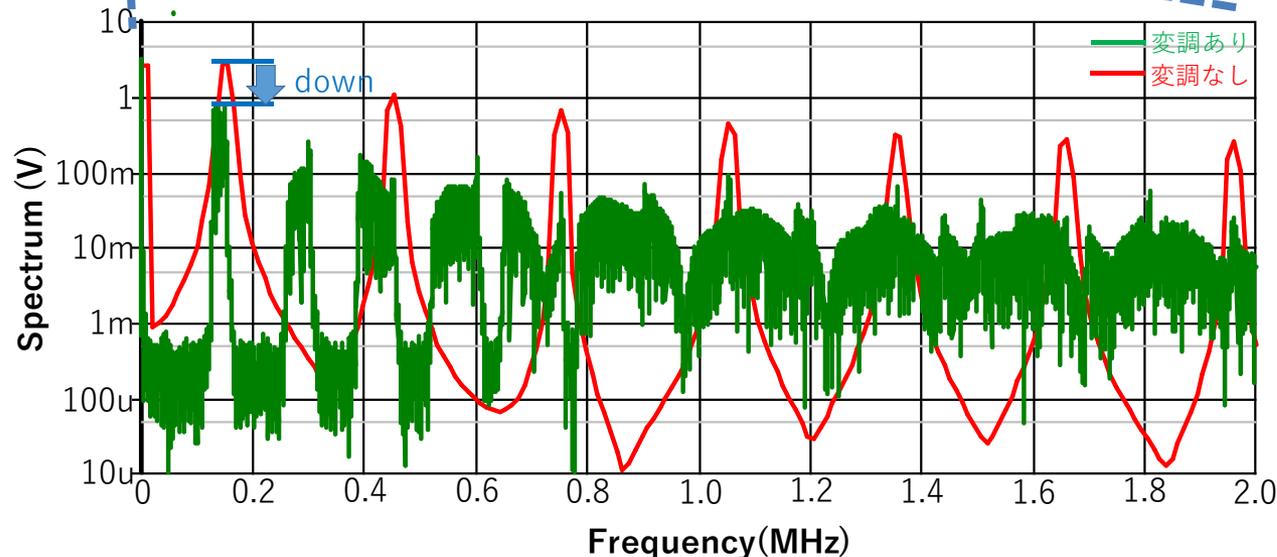
デューティ変調シミュレーション結果

・PWMスペクトラム



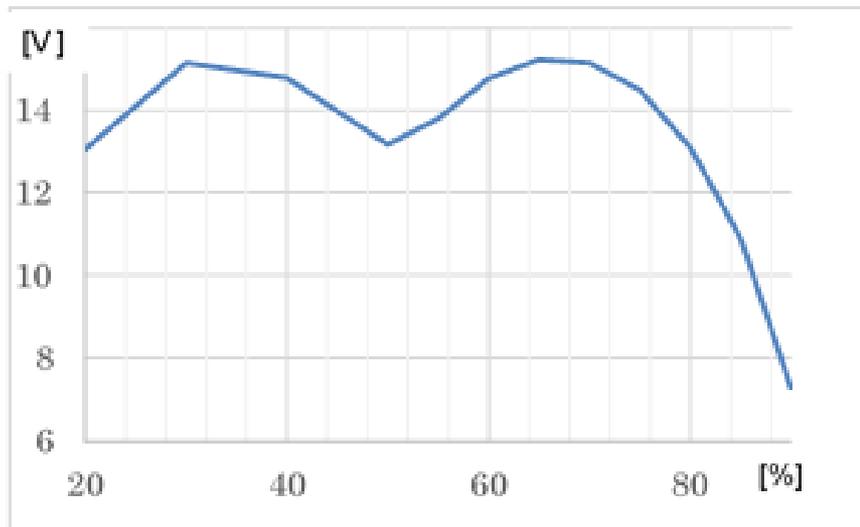
EMIの大きさ
変調前 > 変調後

1~2MHzを拡大



クロック周波数のEMI低減
-12.9 dB (130kHz)

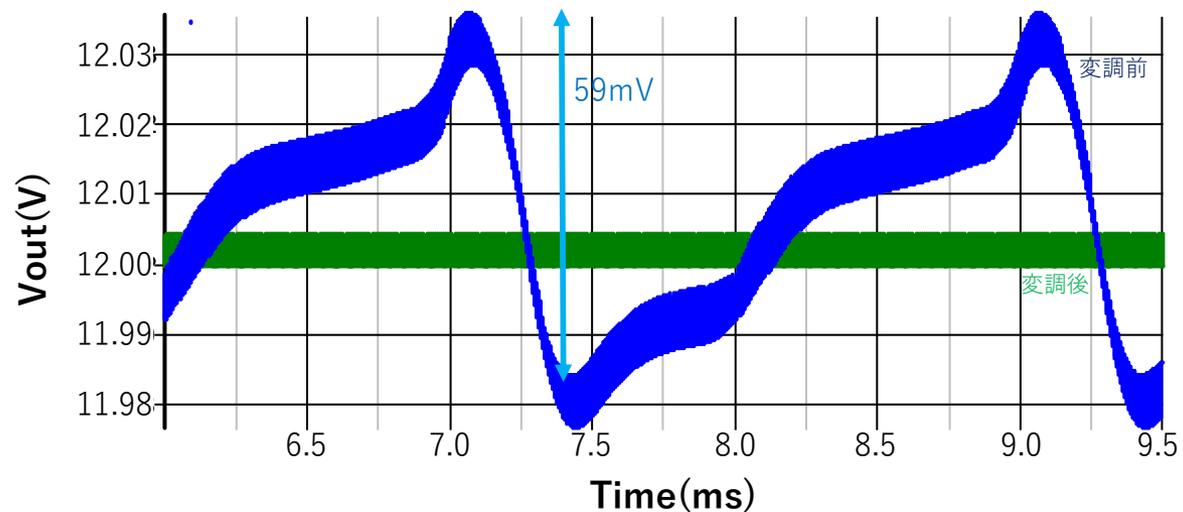
EMI低減による課題



Duty vs 出力電圧

変調リップルが出現し、
出力へ影響

デューティ変調から
出力リップル**増大**



アウトライン

1. 目的・従来技術
2. 昇圧型PFC電源の改善
 - 2-1. ダイオードブリッジの効率改善法
 - 2-2. 周波数変調によるEMI低減
3. LLC共振電源のEMI低減
 - 3-1. デューティ変調による低減手法
 - 3-2. 出力リップル改善法
4. 結論

3-2 出力リップル改善案

EMI低減の手法から出力リップルが**増大**

→出力リップル抑制のため、デューティ変調に対策必要



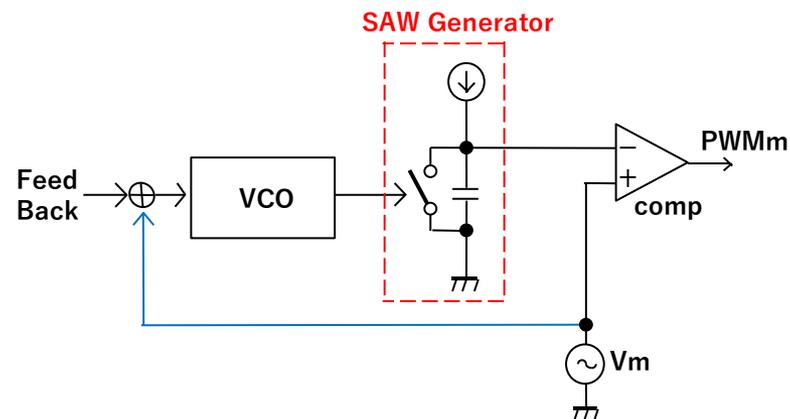
デューティ変調の補正法: VCOの**逆周波数変調方式**

改善方法

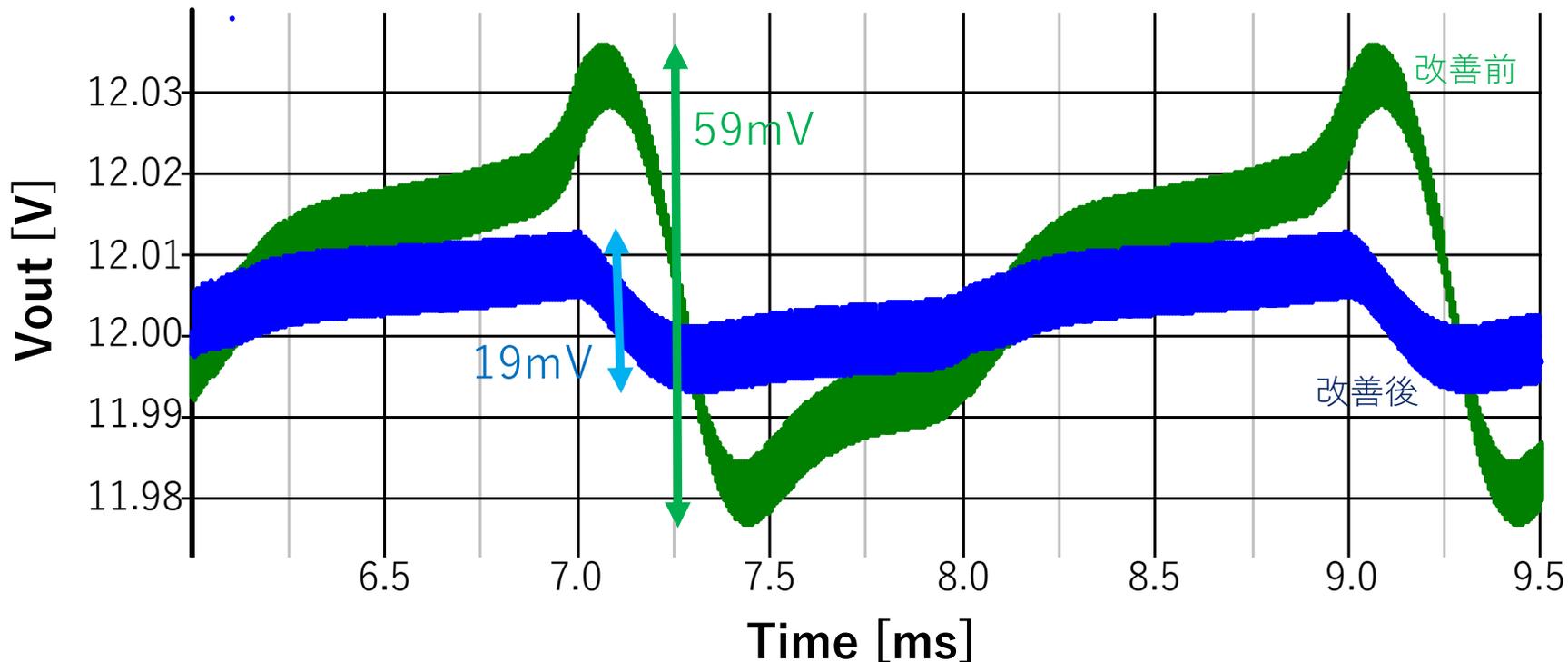
変調信号・VCO双方に入力

互いに揺れ、デューティ変化を抑制

出力変動を抑え、変調を加えられる



リップル改善結果



変調リップル $59\text{mV} \rightarrow 19\text{mV}$



EMIもほとんど
変化なし

40mV の低減に成功

アウトライン

1. 目的・従来技術
2. 昇圧型PFC電源の改善
 - 2-1. ダイオードブリッジの効率改善法
 - 2-2. 周波数変調によるEMI低減
3. LLC共振電源のEMI低減
 - 3-1. デューティ変調による低減手法
 - 3-2. 出力リップル改善法
4. 結論

結論

・PFC電源回路の改善

1. MOSFETによるフルブリッジレス化
→ 効率 98%(従来より **22%改善**)
2. 周波数変調によるEMI低減
→ クロック周波数 **14.0dB低減**

・LLC共振回路の改善

1. デューティ変調によるEMI低減
→ クロック周波数 **12.9dB低減**
2. 変調リップル低減法
→ 導入後 **-40mV**
(出力リップルが59 mVから19mVに)

ご清聴ありがとうございました。

追加資料1

・PFCはEMI低減に際して、出力に影響は出ないのか？

→出力電圧に影響が出る。

今回では導入前後で1mV以下のリップルが出現する程度で、問題と捉えていない。

・LLCは出力改善に際して、EMI低減に影響は出ないのか？

→改善前後で僅かにEMI低減に影響はある。

しかし本改善を利用した際と、大きく変わらない効果を得らる。

(クロック周波数での改善前後EMI: 720mV→810mV)

追加資料2

・PFC電源が利用価値は力率改善のみ？

→ エネルギー効率のみならず、高調波電流の防止は、送電施設の損傷や送電ロス対策にも利用される。

・降圧型PFCはないのか？

→存在する。

しかし商用電源には瞬断が存在する。保護の意味も含め、高電圧と大容量コンデンサを用いる昇圧構成にする。

・後段は降圧回路であれば何でも良いのか？

→昇圧型PFCの高電圧を降圧させるため、絶縁回路の必要性がある。その中でも効率、高調波ノイズの関係からLLC共振回路が使用される。

追加資料3

- ・ **LLC電源の使用例は何か？**
→ 大画面テレビ、サーバ機器
- ・ **LLC共振回路に、他の難点はあるのか？**
→ 使用スイッチング周波数とトランス設計で折り返いをつける。共振周波数により使用可能なスイッチング周波数が変化するため。
- ・ **LLC共振回路には、変調リップルが未だ存在するが？**
→ デューティ変調の利用上、完全な対応には至らない。しかし起動時のオーバーシュート未満であったため、許容範囲と考えている。

質問1 (Q&A)

Q1. PFC何の略？良くなる点は何？

A. power factor correctionの略。

急峻な波形であると高調波が生じ、それが送電機器への負荷となる。これの改善に必要となる。

Q2. 降圧のPFCないの？

A. 存在する。しかし保護の為に絶縁型を用いられている。

Q3. コンデンサインプット型電源ではなんで入力電流がこんな波形？

A. 動作上、入力電圧 > 出力電圧の瞬間があるため。これが欠点となっている。

質問2

- Q4. 力率上昇には、必ず入力電流を正弦波にするの？
- A. 商用電源を用いていることから、正弦波にする。
力率改善には、入力される交流電圧と入力電流間で位相差がないように波形を調整しなくてはならない。
- Q5. 入力電流にノイズのっているのはなぜ？
- A. スイッチングで入力電流を操作しているため、そのスイッチングノイズを表している。
- Q6. 力率の定義は？
- A. $\frac{\text{有効電力}}{\text{皮相電力}} \times 100(\%)$ です。
- Q7. PFC回路って、具体的にどれ？
- A. P15の回路全体を指す。

質問3

Q8. なんでスイッチングするの？ずっと、電流流せば良いのでは？

A. 昇圧回路は「入力電圧<出力電圧」が、動作目的である。
「コイル電圧+入力電圧」で電圧を高めるため、スイッチON
時間は必須となる。

Q9. どのスイッチ動作が同期されている？

同期しているなら逆電流は出ないのでは？

A. ゼロクロス時、スイッチには設定した出力電圧がかかることになる。なおかつ高速動作させると、同期されていても、導通してしまうことがシミュレーションで判明している。

Q10. MOSFETに並列にダイオードつなげるのは何故？

A. BODYダイオードを表している。

質問4

Q11. 昇圧し過ぎなのでは？

A. 400Vに設定したのは、PFCの実仕様で存在した為に選択した。後段のLLC共振回路で高降圧できるため、今回は設計仕様を選択した。

Q12. 制御回路追加しているなら、効率下がらない？

A. 回路中で昇圧部分が最大の電力を扱っている。
制御回路における損失より、相対的にはパワー一段の損失改善の方が効果が大きいと考えられる。

Q13. 変調パターン変えるとどうなるの？今回は最適解なの？

A. 周波数変調ので効果しか検討していなかったのも、他の検証をしていない。最適解かもこれから検討する。

質問5

Q14. EMIの全体の下限は上がってるのは問題にならない？

A. 法規上、最大値つまりピーク値のみが問題になる。
他が上昇しても最大値が減少できることを目的とした。

Q15. 制御に変調信号を使うことで、EMIが別に発生するのでは？

A. 発生する。
しかし大きくEMIが生じやすいスイッチングノイズであることから、すべての周波数帯で一定以下にすることが重要であると考た。

Q16. 今回では、商用電圧が理想状態で検討したの？

A. そうです。特に外乱などは考慮に入れていない。

質問6

Q17. P12では入力電圧は急峻な波形ではないが？

A. こちらのミスです。急峻な波形になるのは、入力電流である。
(現在修正済み)

Q18. 現在スイッチング電源に整流器を利用しないものもあるのは本当か？

A. 初耳なので、詳細は存じ上げない。