

NMOS, PMOS を用いた電源電圧および温度に依存しない永田基準電流源

神尾 崇文*, 細野 貴司, 山本 颯馬, 沙 磊, 片山翔吾, チャンミンチー
 桑名 杏奈, 小林 春夫 (群馬大学)
 鈴木 彰, 山田 聡, 加藤 智行, 小野 信任, 三浦 一広 ((株) ジーダット)

Nagata Reference Current Sources with NMOS and PMOS
 Insensitive to Power Supply Voltage and Temperature

Takafumi Kamio, Takashi Hosono, Souma Yamamoto, Lei Sha, Shogo Katayama, Tran Minh Tri
 Anna Kuwana, Haruo Kobayashi (Gunma University)
 Akira Suzuki, Satoshi Yamada, Tomoyuki Kato, Nobuto Ono, Kazuhiro Miura (Jedat Inc.)

キーワード：基準電流源, ピーキング電流源, CMOS アナログ回路, 温度変動, 電源電圧変動

(reference current source, peaking current source, CMOS analog circuit, temperature variation, supply voltage variation)

1. 研究背景と目的

この論文で提案する改良永田積電流回路は、設計容易、小チップ面積、電源電圧変動および温度変動によらず一定出力電流の基準電流源として用いることを目的としている。永田積氏により提案されたオリジナル永田積ピーキング電流源は、電源回路等で簡易な基準電流源として産業界で広く用いられている。この回路はスタートアップ回路不要な簡単な回路で入力電流変化に対して出力電流がピークを持つ特性を実現している。そのピーク付近で用いると、入力電流変化に対して出力電流変化はわずかである。入力電流を電源電圧と抵抗で実現すると電源電圧変動によらず一定の出力電流が得られる。

しかしこの構成は電源電圧の変動に対する出力電流の変動が一定となる範囲が狭い。そこで、オリジナル回路を基に、複数の電流ミラー回路を用いて異なる入力電流でピークを持つ構成で、総出力電流が広い電源電圧変動に対し一定である回路を提案した。しかしこの回路は温度変化により出力が変化してしまう。そこで複数ピーク永田電流源を構成する複数 MOSFET を温度特性が打ち消しあうように素子値 (W/L)・バイアス電圧を設計することで温度変化の影響が小さい電流源を構成することを提案した。ここでは NMOS を用いる電流シンク型電流源だけでなく PMOS を用いる電流ソース型電流源も検討した。

2. オリジナル永田積基準電流源回路の動作

永田積電流ミラー回路の構成を図1に、その出力特性を図2に示す。I_{IN} = 4μA付近で入力電流I_{IN}に対して出力電流I_{out}がピークを持っていることが確認できる。

入力電流I_{IN}を小さな値から増加させると追従して出力電流I_{out}も増加

していく。入力電流I_{IN}がある値以上になると、M1のゲート・ソース間電圧VGS1の上昇よりも抵抗Rでの電圧降下R_{IN}が大きくなり、逆にM2のゲート・ソース間電圧VGS2が減少し、これによりM2のドレイン電流I_{out}が減少していく。

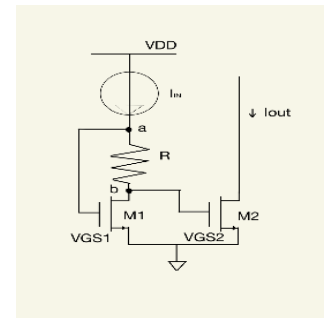


図1 永田積電流ミラー回路の構成

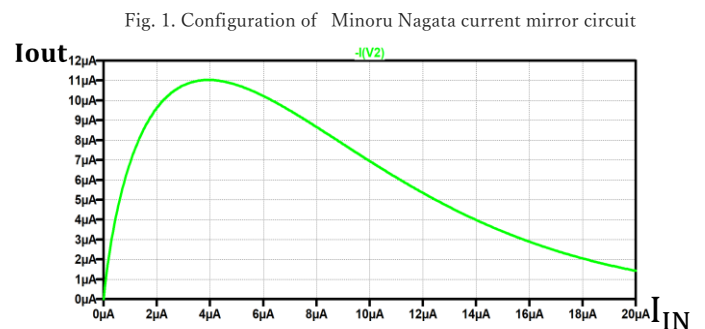


Fig. 1. Configuration of Minoru Nagata current mirror circuit

V _{DD}	3V	
I _{IN}	0~20μA	
M ₁ , M ₂ (W/L)	2μm/0.2μm	
R	12k	

図2 永田積電流ミラー回路出力I_{out}

Fig. 2. Minoru Nagata current mirror circuit output

3. MOS ドレイン電流の温度特性

図3の回路での NMOS ドレイン電流の温度特性を図4に示す。NMOSには電流電圧特性で温度不感なポイントが存在することがわかる。また温度不感ポイントに対してゲート電圧が低いときには高温でドレイン電流が大きくなり高電圧では低温でドレイン電流が大きくなる。

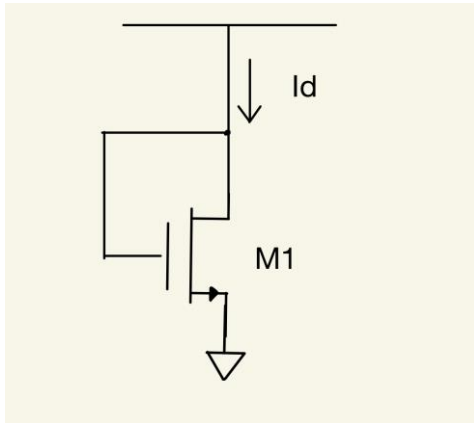


図3 NMOS ドレイン電流温度特性の確認のための回路

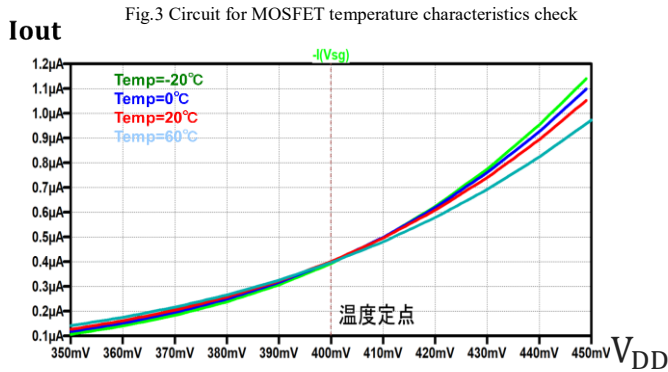


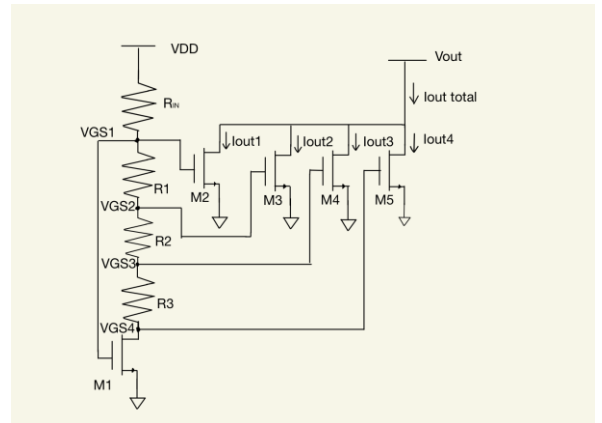
図4 NMOS ドレイン電流の温度特性

Fig.4 MOSFET drain current temperature characteristics

4. 電源電圧、温度不感電流源の提案

図5に改良 NMOS 永田基準電流源を示す。ピーク点の異なる複数の永田電流源を並列につなぎ、一つの電流源とすることで、広い範囲で電源電圧に不感な電流源となる。加えて、MOS ドレイン電流特性は温度不感点が存在し、その不感点を基準に温度係数の正負が逆転していることを考慮し、温度特性を打ち消すように素子値を設定し電源電圧及び温度不感の電流源を実現できる。

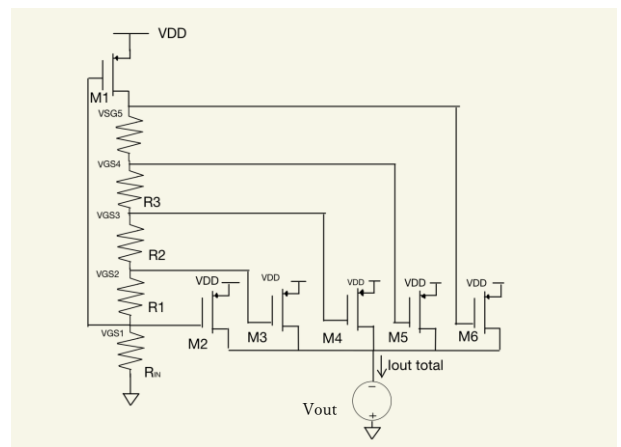
NMOS で実現する電流シンク型(図5)と PMOS で実現する電流ソース型(図6)の両方の基準電流源を構成した。



V_{DD}	0~5V
V_{out}	5V
M_1, M_2, M_3, M_4, M_5 (W [μm] / L [μm])	$\frac{3}{0.2}, \frac{3}{0.3}, \frac{2}{0.2}, \frac{4}{0.2}, \frac{3}{0.12}$
R_{in}, R_1, R_2, R_3	500k, 6k, 9k, 11k

図5 NMOS 電流シンク型永田電流源

Fig.5.Current sink type Nagata current source



V_{DD}	0~5V
V_{out}	5v
$M_1, M_2, M_3, M_4, M_5, M_6$ (W [μm] / L [μm])	$\frac{3}{0.15}, \frac{0.5}{0.2}, \frac{2}{0.2}, \frac{4}{0.2}, \frac{6}{0.15}, \frac{12}{0.15}$
$R_{in}, R_1, R_2, R_3, R_4$	500k, 6k, 9k, 11k, 14k

図6 PMOS 電流ソース型永田電流源

Fig.6.Current source type Nagata current source

5. 検討回路のシミュレーション検証

図5, 6の提案回路を TSMC 社 0.18μm CMOS パラメータを使用し LTspice でシミュレーションした。

● NMOS 電流シンク型永田電流源

図5の回路で横軸を電源電圧 V_{DD} 、縦軸を I_{out} のシミュレーション結果を示す。図7は温度を 27°C 一定の時のそれぞれのMOSドレイン電流と全体出力電流で、図8は温度 $-20\sim 60^{\circ}\text{C}$ の全体出力電流 I_{out} である。

図7から温度 27°C でこの回路を使用した際、電源電圧が $2\text{V}\sim 5\text{V}$ の間で出力電流がおおよそ $47\mu\text{A}$ で安定していることが確認できる。図8から、この回路は電源電圧 $2\text{V}\sim 5\text{V}$ の間ならば $-20\sim 60^{\circ}\text{C}$ まで温度が変化しても出力電流がおおよそ $47\mu\text{A}$ で安定していることが確認できる。全体出力電流 I_{out} が電源電圧および温度不感であることが確認できた。

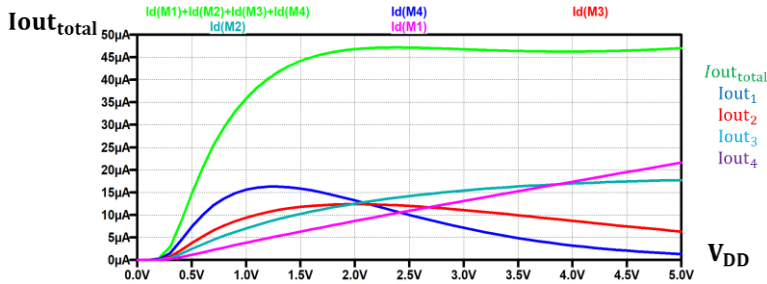


図7 図5の回路の各MOSドレイン電流と全体出力電流 I_{out_total} の電源電圧特性

Fig. 7 Power supply voltage characteristics of each MOS drain current and total output current I_{out_total} of the circuit of Fig. 5

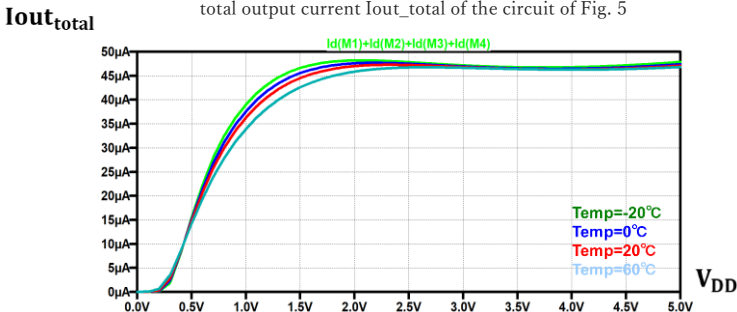
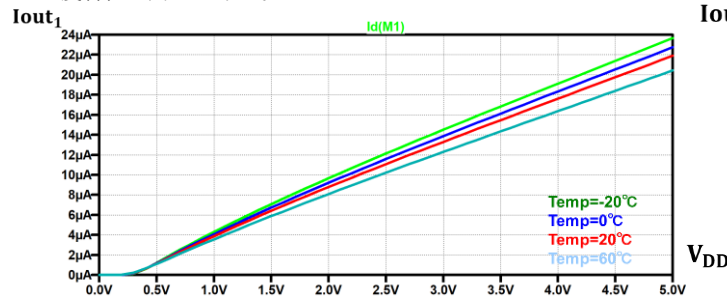


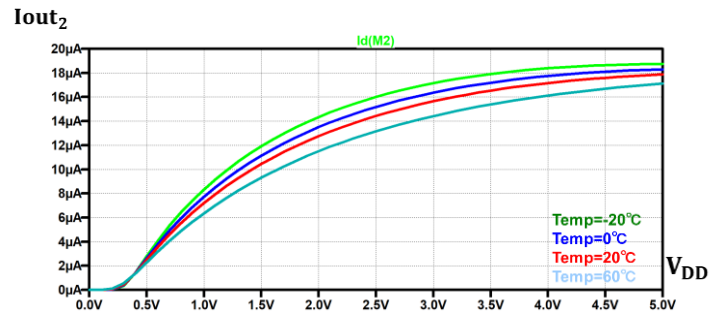
図8 図5の回路の全体出力電流 I_{out_total} の温度特性

Fig. 8 Temperature characteristics of the total output current I_{out_total} of the circuit of Fig. 5

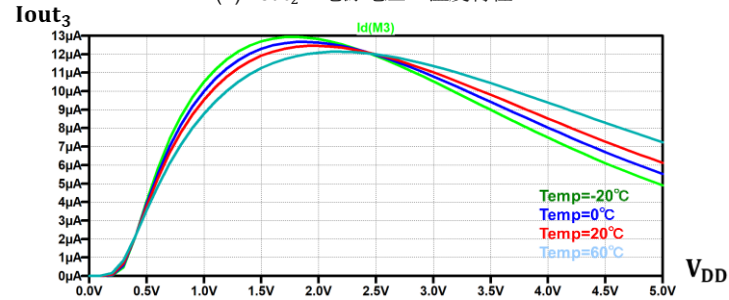
図5のM2, M3, M4, M5のドレイン電流の $I_1\sim I_4$ の電源電圧・温度特性を図9に示す。



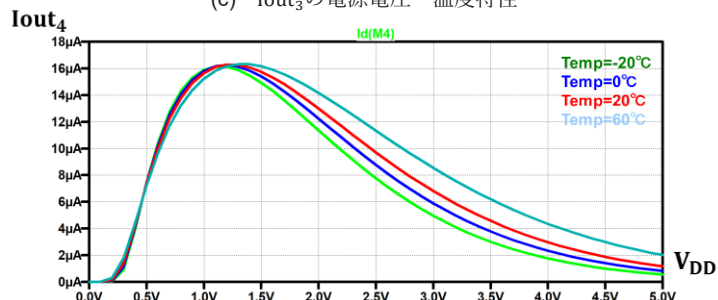
(a) I_{out_1} の電源電圧・温度特性



(b) I_{out_2} の電源電圧・温度特性



(c) I_{out_3} の電源電圧・温度特性



(d) I_{out_4} の電源電圧・温度特性

図9 NMOS電流シンク型永田電流源(図5)の各MOSドレイン電流のシミュレーション結果

Fig. 9 Simulation results of each MOS drain current of the NMOS current sink type Nagata current source of Fig. 5

● PMOS電流ソース型永田電流源

PMOS電流ソース型永田電流源(図6)に対してもNMOS電流源と同様な条件でシミュレーションを行い、それぞれ図10, 11, 12に結果を示す。PMOS回路でも電源電圧・温度不感特性が確認できた。

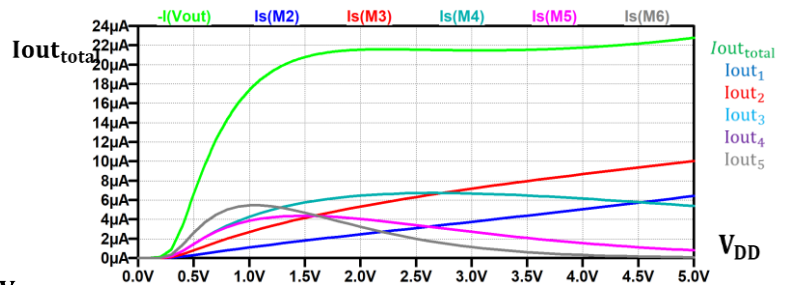


図10 図6の回路の各MOSドレイン電流と全体出力電流 I_{out_total} の電源電圧特性

Fig. 10 Power supply voltage characteristics of each MOS drain current and

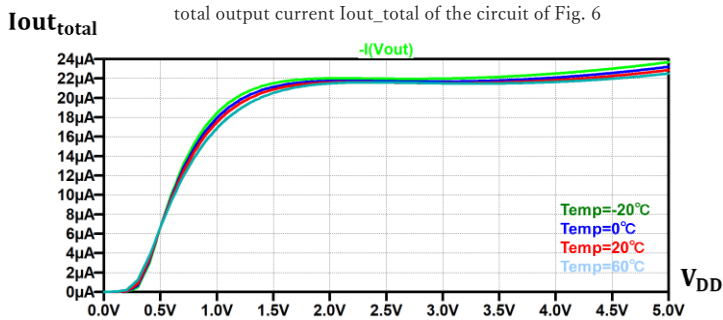
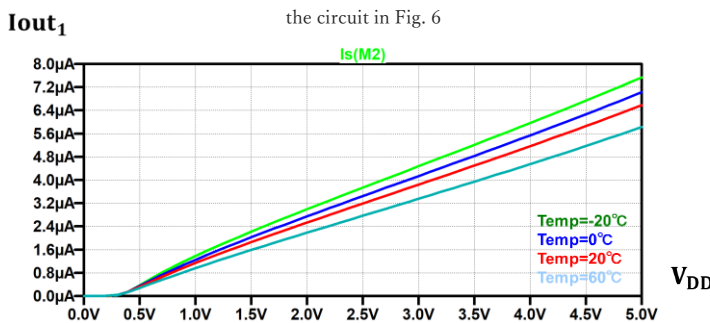
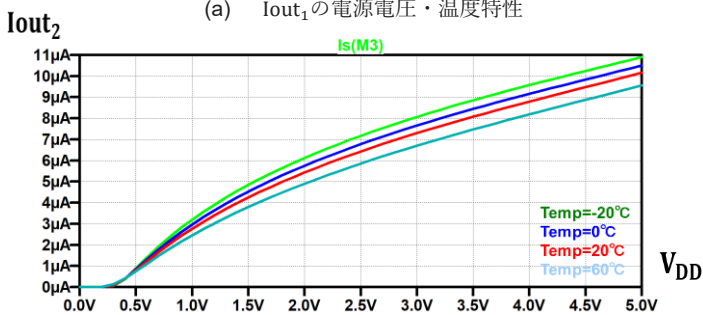


図 11 図 6 の回路の全体出力電流 I_{out_total} の温度特性

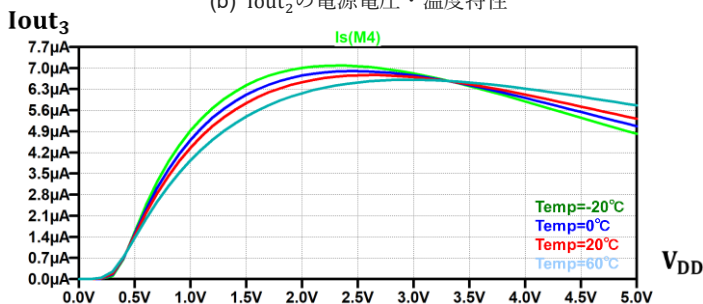
Fig. 11 Temperature characteristics of the total output current I_{out_total} of



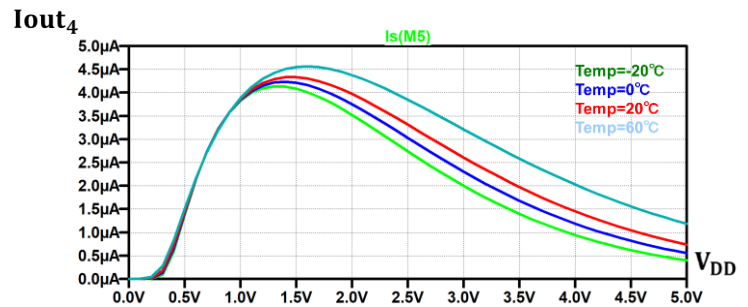
(a) I_{out_1} の電源電圧・温度特性



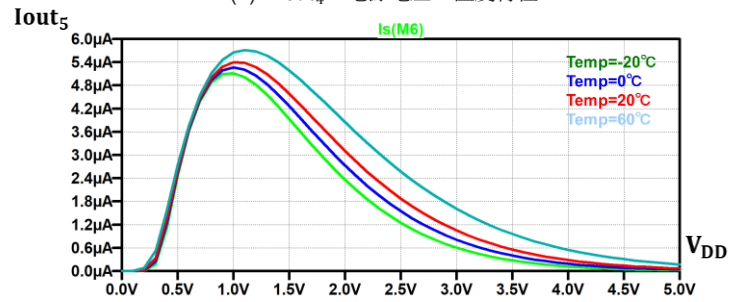
(b) I_{out_2} の電源電圧・温度特性



(c) I_{out_3} の電源電圧・温度特性



(d) I_{out_4} の電源電圧・温度特性



(e) I_{out_5} の電源電圧・温度特性

図 12 PMOS 電流ソース型永田電流源(図 6)の各 MOS ドレイン電流のシミュレーション結果

Fig. 12 Simulation results of each MOS drain current of the MOSFET current source type Nagata current source (Fig. 6)

6.まとめ

電源電圧・温度不感な基準電流減である NMOS 電流シンク型永田電流源, PMOS 電流ソース型永田電流源の構成を提案し SPICE シミュレーションで検証した。今後は CMOS チップでの実現、実測検証を行っていく。

参考文献

- [1] Inventor M. Nagata, Japanese Patent, Showa 46-16463 (Dec. 12, 1966).
- [2] T. Abe, H. Tanimoto, S. Yoshizawa, "A Simple Current Reference with Low Sensitivity to Supply Voltage and Temperature", 24th International Conference "Mixed Design of Integrated Circuits and Systems (Aug 2017).
- [3] M. Hirano, N. Tsukiji, H. Kobayashi, "Simple Reference Current Source Insensitive to Power Supply Voltage Variation - Improved Minoru Nagata Current Source", IEEE ICSICT (Oct. 2016)
- [4] M. Hirano, N. Kushita, Y. Moroshima, H. Harakawa, T. Oikawa, N. Tsukiji, T. Ida, Y. Shibasaki, H. Kobayashi, "Silicon Verification of Improved Nagata Current Mirrors", IEEE ICSICT (Nov. 2018)
- [5] T. Hosono, L. Sha, S. Yamamoto, M. Hirano, T. Ida, A. Kuwana, H. Kobayashi, Y. Moroshima, H. Harakawa, T. Oikawa, "Improved Nagata Current Source Insensitive to Temperature and Power Supply Voltage, IEEE ISOC (Oct. 2020)