

2022年01月07日
群馬大学小林研究室 桑名杏奈

参加学会

2021 IEEE 14th International Conference on ASIC (ASICON 2021)

<http://asicon.org/>

2021年10月26日～29日

中国 昆明市 (完全オンライン)

学会概要

- ・ VLSI回路、デバイス、プロセス設計、製造技術に関する最新動向・最先端技術に関する国際会議。
- ・ 中国各地で、隔年で開催されている。今年が第14回。
- ・ 13th : 2019年重慶、12th : 2017年貴陽、11th : 2015年成都、10th : 2013年深圳、9th : 2011年廈門
- ・ テーマは、集積回路と設計手法、CAD技術、デバイスなど多岐にわたる。

発表者の傾向

公開されている学会プログラムから、キーノート講演を除く、招待講演・口頭発表・ポスター発表の第一著者の所属を機械的に抽出し、所属組織・国別に整理した。図1(a)(b)(c)に示す。図1(a)は中国の大学である。主催の復旦大学からの発表が一番多く、次いで寧波大学、東南大学、電子科技大学、上海交通大学、北京大学が続く。図1(b)は中国の企業や大学以外の研究所、図1(c)には中国以外をまとめた。

2年前(ASICON2019)にも同様の抽出を行った (https://kobaweb.ei.st.gunma-u.ac.jp/news/pdf/2019/ASICON_report_kuwana.pdf)。表1に比較を示す。感染症の影響か、中国以外からの発表集は約半分に減少している。中国の、大学以外(企業)からの発表件数が増加している。

表1. ASICON2019と2021の発表者所属組織の比較

	総発表件数	中国の大学	中国の大学以外	中国以外
ASICON2019	273	210	12	51
ASICON2021	248	202	19	27
増減数 (2019に対する2021の割合)	-25 (91%)	-8 (96%)	+7 (158%)	-24 (53%)

余談

今年はオンラインの開催であるため、「開催地についての感想」が何も書けなくて寂しい。何か代わりになるものはないかと考え、「プレゼンのビデオに発表者の顔を映すか否か」を調べてみた。学会によっては発表者の顔を映し方についてビデオ作成時に厳密な指示がある場合があるがASICON2021では特に何も指示はなかったため、国による傾向が見えれば興味深いかと考えた次第である。しかし、中国以外の発表件数の絶対数が少ないことや、中国国内でも所属組織等によって方針や事情が異なる可能性もあるため、厳密なデータとは言い難く、これにより国民性などを論じるつもりは一切ない。「開催地についての感想」の代わり程度で流し読みして頂きたい。

表2に数を、図1(a)(b)(c)の発表件数の図に以下の色分けとしてまとめた：

- ・ 黒色：プレゼン中ずっと顔が映っている状態
- ・ 中間色：プレゼン開始時のみ顔が映り、プレゼン中はスライドショーのみ
- ・ 白：顔が一度も映らない

表2. プレゼンビデオに発表者の顔を映すか否か

	中国の大学	中国の大学以外	中国以外
ずっと顔が映る	4	0	6
開始時のみ	8	1	5
映らない	190	18	16



図 1(a) 第一著者の所属 (中国の大学)

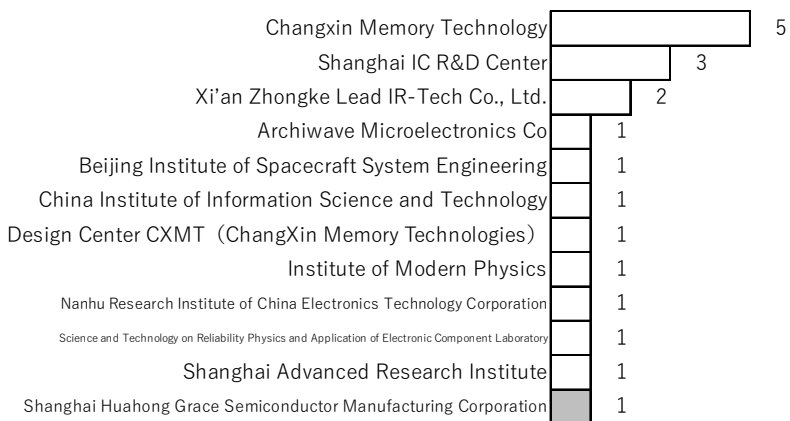


図 1(b) 第一著者の所属 (中国の大学以外)

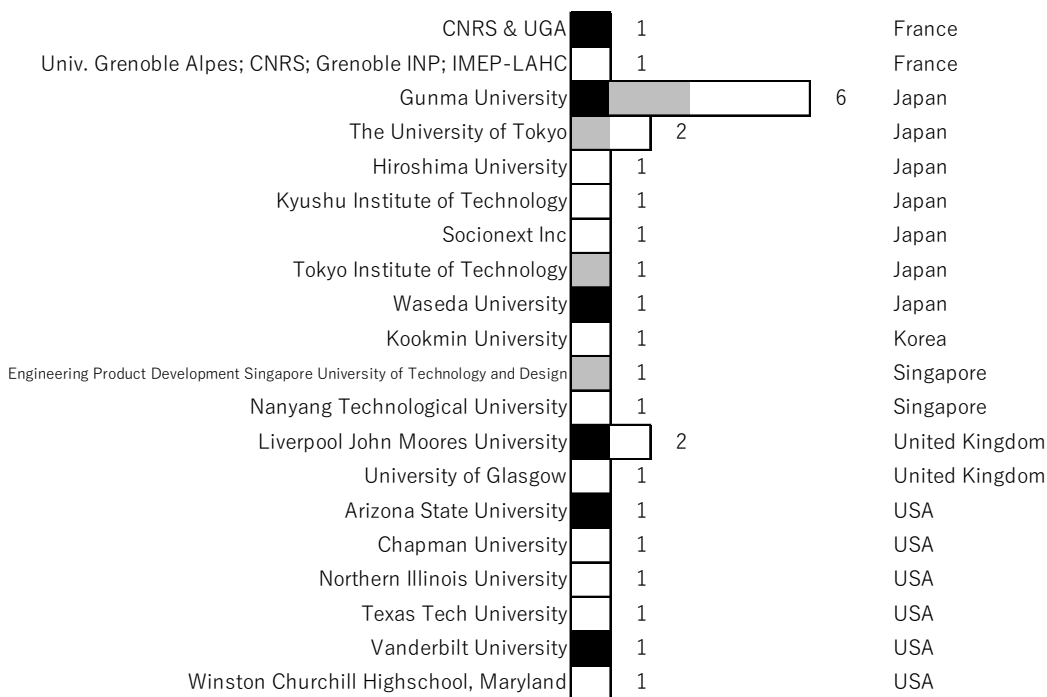


図 1(c) 第一著者の所属 (中国以外)

自分の発表内容

松田順一先生にご指導頂き、「Novel Device II」のセッションで以下の発表をさせて頂いた。

題目 : Analysis of Switching Characteristics of Wide SOA and High Reliability 100 V N-LDMOS Transistor with Dual RESURF and Grounded Field Plate Structure

著者 : Anna Kuwana, Jun-ichi Matsuda and Haruo Kobayashi

概要 :

民生用の電源等の回路に多く用いられている集積型中高耐圧 (30~50V LDMOS Lateral Double diffused MOSFET) を車載用に展開する場合、より一層高い信頼性と広い SOA (Safe Operating Area) が要求される。従来型 LDMOS では、ドレイン側ゲート周りでのインパクト・イオン化による電子正孔対の発生などにより、信頼性が低下することが知られている。この問題を解決するために、2 段階の p-埋め込み層がドリフト層を囲む新構造 LDMOS を提案し、シミュレーションの結果、良い特性を得た[1]。

今回は、シミュレーションにより負荷抵抗とゲート抵抗を変化させて、スイッチング特性を詳細に解析した。シミュレーションには アドバンスソフト株式会社製半導体デバイス 3 次元 TCAD システム Advance/TCAD を使用した。

[1] J. Matsuda, A. Kuwana, J. Kojima, N. Tsukiji, and H. Kobayashi, ICSICT, (2018).

Thursday, October 28, 10: 15 – 12: 15 Session D3 : Novel Device II	
	Title
1	0051: A split-gate SiC trench MOSFET with embedded unipolar diode for improved performances Zheng Wu, Chao Xia, Bo Yi, Junji Cheng, HaiMeng Huang, MouFu Kong, HongQiang Yang and WenKun Shi (<i>University of Electronic Science and Technology of China</i>)
10:15 ~10:30	
2	0106: Impact of Evaporated AuNP Thickness on Pseudo-MOS and Its Application in Direct MicroRNA-375 Detection Haihua Wang, Song He, Kai Xiao, Yu-Long Jiang and Jing Wan (<i>Fudan University</i>)
10:30 ~10:45	
3	0155: A Vertical Thin Layer pLDMOS with Linear doping realizing ultra-low $R_{on,sp}$ Bo Yi, Zheng Wu, Junji Cheng, HaiMeng Huang, MouFu Kong and HongQiang Yang (<i>University of Electronic Science and Technology of China</i>)
10:45 ~11:00	
4	0175: The Impact of Incident Wavelength and Incident Intensity on Light-modulated Subthreshold Swing Effect YX. Chen, K. Xiao, HH. Wang and J. Wan (<i>Fudan University</i>)
11:00 ~11:15	
5	0246: Analysis of Switching Characteristics of Wide SOA and High Reliability 100 V N-LDMOS Transistor with Dual RESURF and Grounded Field Plate Structure Anna Kuwana, Jun-ichi Matsuda and Haruo Kobayashi (<i>Gunma University, Japan</i>)
11:15 ~11:30	

学会プログラム (<http://www.asicon.org/Data/List/PROGRAM>)

ASICON 2021
Session D3: Novel Device II 5, 0246
Thursday, October 28, (11:15-11:30)

Analysis of Switching Characteristics of Wide SOA and High Reliability 100 V N-LDMOS Transistor with Dual RESURF and Grounded Field Plate Structure

Anna Kuwana, Jun-ichi Matsuda and Haruo Kobayashi
(Gunma Univ., Japan)



Gunma University Kobayashi Lab

発表スライド表紙

1. Introduction

Objective of This Study

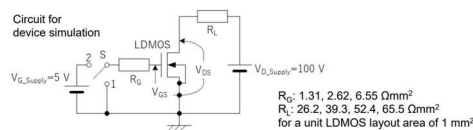


Previous Study

- The parameters were optimized and the acceptable range for mass production was clarified.
 - A. Kuwana, J. Matsuda and H. Kobayashi, ASICON, D7-5, Chongqing, China (2019).
 - J. Matsuda, A. Kuwana and H. Kobayashi, IEEJ Trans. EIS, Vol.140, No.11, pp.1220-1229, (2020) (in Japanese)

This Study

- Switching characteristics are analyzed in detail by changing the load resistance R_L and the gate resistance R_G .



発表スライド

感想：オンデマンド形式でビデオを見てくださる方に分かりやすいように、PPTX の作成、口頭での説明の仕方などを工夫した。PPTX は、よく言われている「1 ページに 1 トピック」を特に意識した。

謝辞

小林春夫先生、松田順一先生、関係の皆様には深くお礼申し上げます。ありがとうございました。

以上