

# AD 変換器に関する一考察

小林 春夫\* 山本 修平 (群馬大学) 趙 宇杰 (瀋陽化工大学)

魏 江林 (宜賓学院) 桑名杏奈 (和洋女子大) 久保 和良 (小山高専)

## ADC Tutorial in Some Aspects

Haruo Kobayashi\*, Shuhei Yamamoto (Gunma University), Zhao Yujie (Shenyang University of Chemical Technology)

Jianglin Wei (Yibin University), Anna Kuwana (Wayo Woman's College)

Kazuyoshi Kubo (National Institute of Technology, KOSEN, Oyama College)

本稿では AD 変換器に関してテキストにはあまり詳しく書かれていないことについて 2 つ記す. (i) AD 変換器のコヒーレントサンプリングでの FFT による正弦波入力周波数とサンプリング周波数との関係の注意点を示す. (ii) AD 変換器の分解能は 2 のべき乗の指数部でビット数として表されるが, このビット数が大きくなると出力レベル数は極めて大きくなり, 設計者はこの感覚を持つべきであるということを示す.

キーワード: AD 変換器, 波形サンプリング, 分解能, 2 のべき乗  
(Keywords, ADC, Waveform Sampling, Resolution, Power of 2)

### 1. はじめに

AD 変換器は IoT システム, スマートフォン, 車載システムを支える重要な電子回路でありその性能向上は著しい. 筆者らのグループでは設計と評価法の研究を行っている. 本稿ではその過程で気が付いた テキスト (例えば [1, 2]) にあまり詳しくは書かれていない AD 変換器の 2 つの側面をチュートリアル的に説明する.

### 2. AD 変換器の動作

AD 変換器の入出力信号は図 1 に示すように アナログ入力, サンプリングクロック (周波数  $f_s$ ), デジタル出力である. 入力アナログ信号のサンプリング(図 2), 量子化(図 3), 2 進数への符号化の操作を行う.

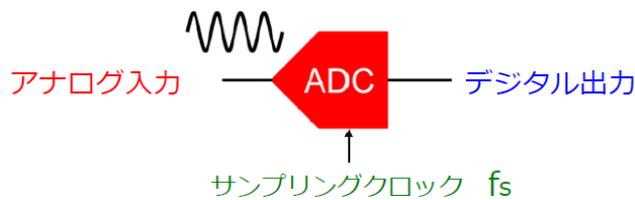


図 1 AD 変換器の入出力.

Fig. 1 ADC and input/output signals.

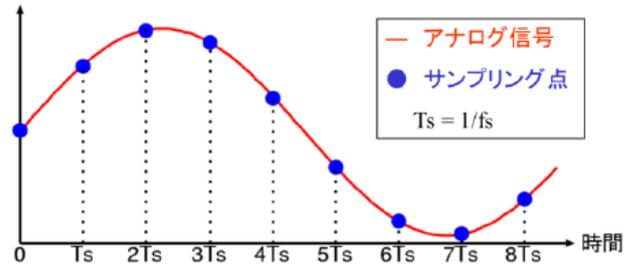


図 2 アナログ信号のサンプリング.

Fig. 2 Waveform sampling.

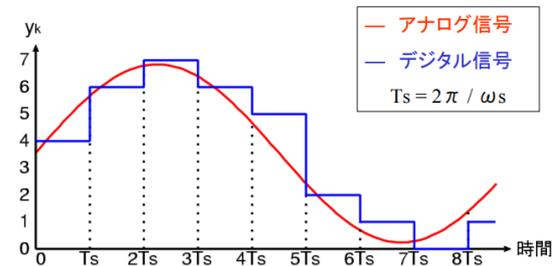


図 3 量子化.

Fig. 3 Quantization.

### 3. AD 変換器のサンプリングと評価技術

AD 変換器の高精度の評価のためには正弦波入力とサンプリングクロックを同期させるコヒーレントサンプリングが用いられる (図 4). この出力の  $N$  点 (2 のべき乗) を取得

し FFT を行い パワースペクトルを計算し信号成分, 歪, ノイズの各成分のパワーを得て有効ビットを得る等の評価を行う(図 5). このとき 次が効率的な評価条件である.

$$f_{in}/f_s = M/N, M \text{ と } N \text{ は互いに素な自然数}$$

自然数 M, N の意味を図 6 に示す. M は整数でなければならない理由を図 7, 8 に示す. 波形の再構成, 入力信号の位相表示をそれぞれ図 9, 10 に示す.

「M と N は互いに素」が正しく、しかし「M は素数でなければならない」は正しくない. 例えば N=64 のときを考える.

M=1: 高効率. 「1」は素数でない. 互いに素 (図 11)

M=2: 非効率. 「2」は素数. 互いに素ではない (図 14)

M=4: 非効率. 「4」は素数でない. 互いに素ではない (図 15)

M=7: 高効率. 「7」は素数. 互いに素 (図 12)

M=21: 高効率.  $21=3 \times 7$  「21」は素数でない. 互いに素 (図 13)

逆に「M は素数でなければならない」が正しいとすればその理由は M の素数判別法に使える. しかしそんなうまい話はめったにない.

また, FFT 法以外にも WFT(Winograd Fourier Transform) [3] 等の高速離散フーリエ変換アルゴリズムがあり, この際には N は 2 のべき乗とは限らない. 例えば WFT では N=1008 が選ばれることがある. このような場合でも

「M と N は互いに素の自然数」

が効率的な評価のための条件である.

以下厳密に示す.

**[効率的な ADC 試験とは]**

時刻 n でサンプリング(サンプリング周波数  $f_s$ )された正弦波入力( $f_{in}$ ) を考える.

$$x(n) = \sin(2\pi(M/N)n)$$

ここで  $f_{in}/f_s = M/N, n=0, 1, 2, \dots, N-1$

効率的な ADC 試験とは n が異なればこの位相が全て異なることである(すなわち取りうる位相が N 個あること).

**[効率的な ADC 試験の必要十分条件]**

M と N は互いに素の自然数

**[証明]**

1) 「M と N は互いに素ならば効率的試験になる」の証明  
 効率的な試験とは[M n を N で割ったときの剰余が全て異なること] と同値である. これは M と N が互いに素のとき成立することが剰余系の理論で知られている (背理法で比較的容易に証明できる) .

2) 「M と N は互いに素でないときには効率的試験にならない」の証明

$N=KP, M=KQ, K, P, Q$  は自然数, P, Q は互いに素のとき

$$x(n) = \sin(2\pi(M/N)n) = \sin(2\pi(Q/P)n) \quad n=0, 1, 2, \dots, N-1$$

となる. この取り得る位相は P 個である.  $P < N$  であるので効率的試験にはならない.

したがって効率的な ADC 試験の必要十分条件は

「M と N は互いに素」が証明できた.

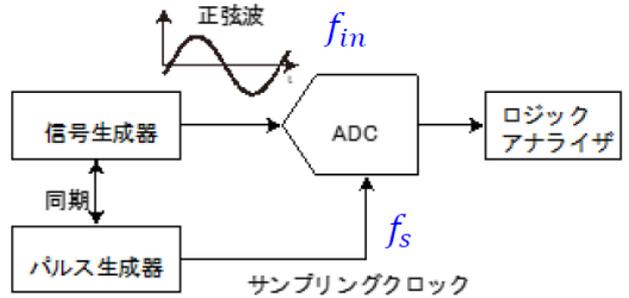


図 4 AD 変換器のコヒーレントサンプリングによる評価.  
 Fig. 4 ADC evaluation with coherent sampling method.

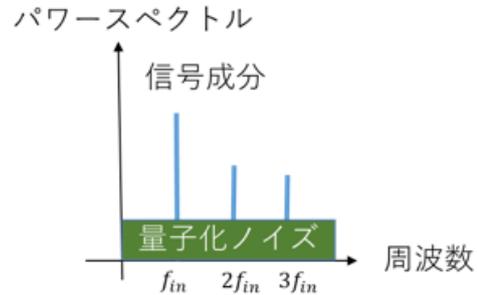


図 5 AD 変換器出力の FFT によるパワースペクトラム.  
 Fig. 5 ADC output power spectrum by FFT.

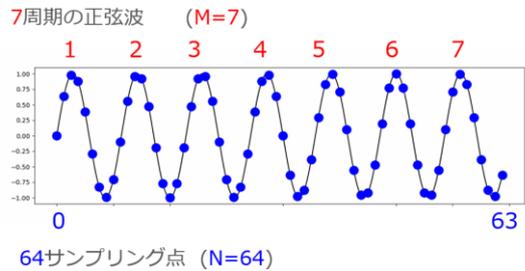


図 6 N=64, M=7 の説明.

Fig. 6 Explanation about N=64, M=7.

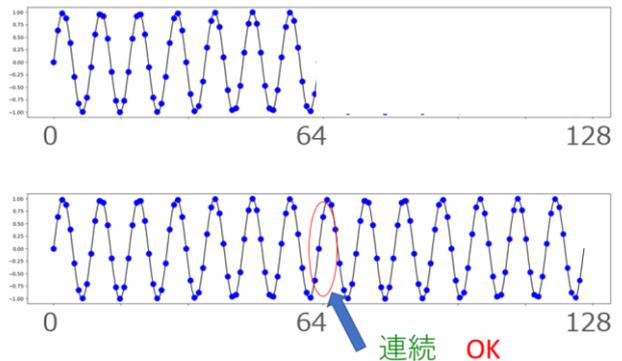


図 7 N=64, M=7 の場合.  
 In case of N=64, M=7.

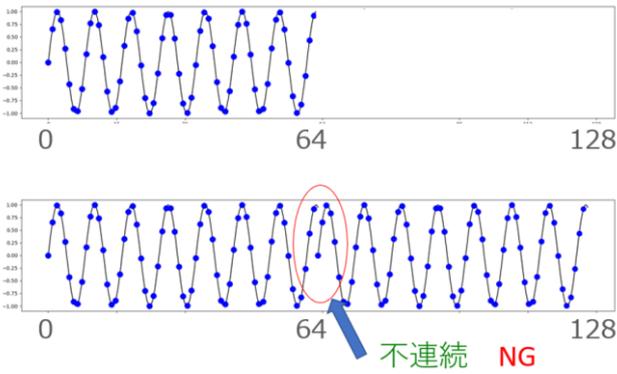


図 8 N=64, M=7.3 の場合.  
In case of N=64, M=7.3.

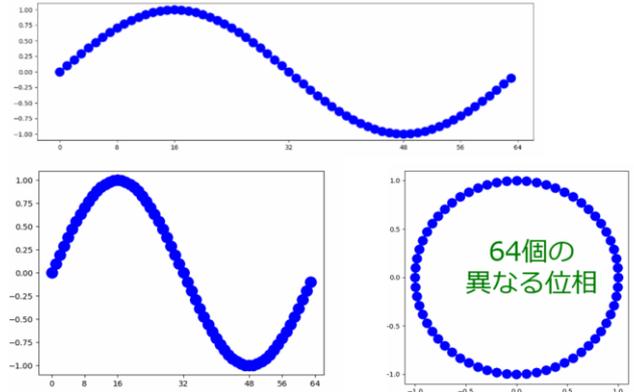


図 11 N=64, M=1 の場合.  
Fig. 11 In case of N=64, M=1.

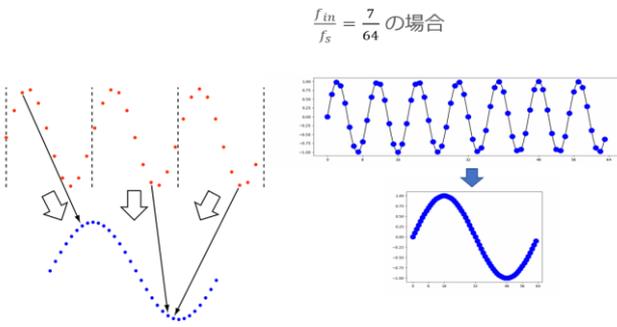


図 9 出力波形の再構成 (Modulo Time Plot) .  
Fig. 9 Output waveform reconstruction (Modulo Time Plot).

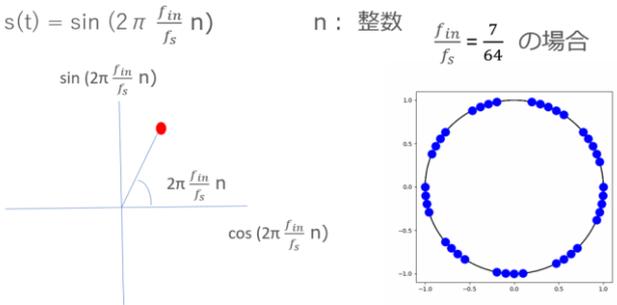


図 10 正弦波信号の位相表示.  
Fig. 10 Phase representation of sine wave.

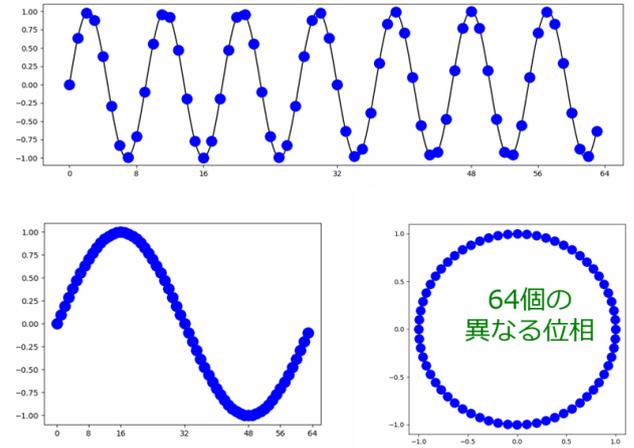


図 12 N=64, M=7 の場合.  
Fig. 12 In case of N=64, M=7.

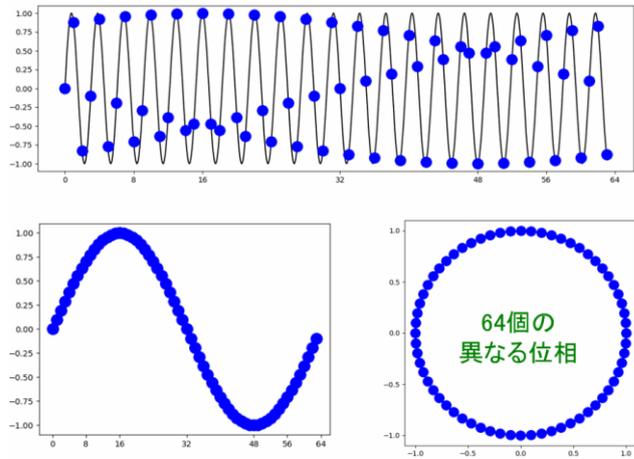


図 13 N=64, M=21 の場合.  
Fig. 13 In case of N=64, M=21.

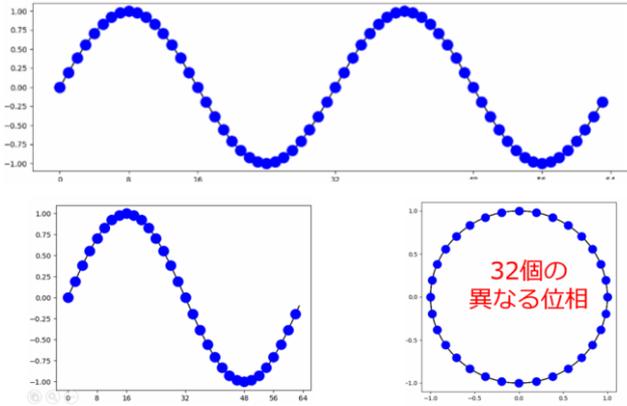


図 14 N=64, M=2 の場合.  
Fig. 14 In case of N=64, M=2.

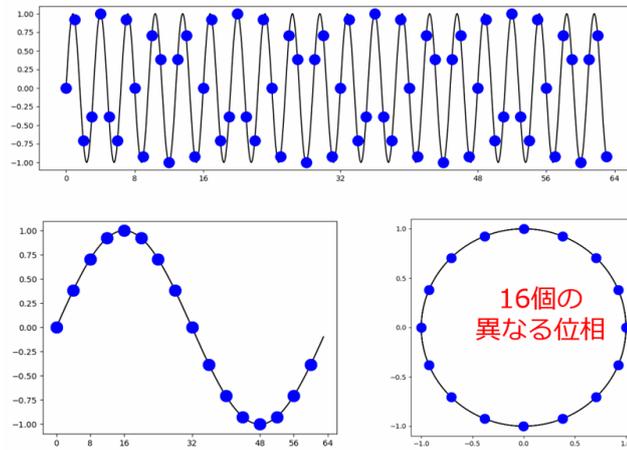


図 15 N=64, M=4 の場合.  
Fig. 15 In case of N=64, M=4.

4. AD 変換器の分解能と 2 のべき乗

〈4・1〉 AD 変換器の分解能

分解能が 3-bit であるとは入力信号範囲を  $8(=2^3)$  レベルに分割する (図 16).

分解能が 8-bit は  $256(=2^8)$  レベルに分割する.

分解能が 10-bit は  $1024(=2^{10})$  レベルに分割する.

分解能が n-bit は  $2^n$  レベルに分割する.

多くの教科書 [2, 3]に「分解能 n が 1 ビット増えると信号と量子化ノイズ比は約 6dB 向上する」と書かれている。しかし  $2^n$  の値そのものを記述しているものは少ない。設計者は n が増えるとレベル数が極めて大きくなるという直感をもつべきであろう。

AD 変換器の精度を得るためには、n が小さい時は内部容量間の相対精度が問題になり、解決のためには自己校正技術が提案されている。n が大きいときには自己校正技術だけ

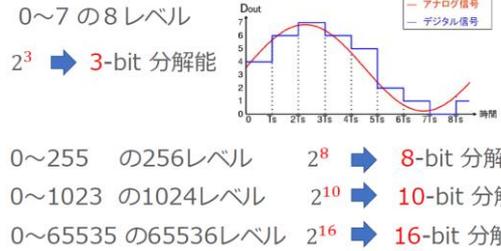


図 16 AD 変換器の分解能の説明.

Fig. 16 Explanation of ADC resolution.

では対応が難しい。熱雑音が問題になり容量の値 (すなわちチップ面積と消費電力) を大きくしなければならない。AD 変換器の設計が変わってくる。

〈4・2〉 2 のべき乗

2 のべき乗が極めて大きくなることのとえを紹介する。

- 魔法の壺があり、そこに入っているお金は翌日にはその 2 倍になると考える。初日に 1 円いれると翌日には 2 円、翌々日には 4 円、... と増えていく。30 日後にはいくらになって いるかと計算すると約 11 億円になっている。2 の 30 乗は 1 073 741 824 である。

- 「新聞紙を 26 回 2 つ折りにすると、富士山より高くなる」 (Wikipedia)

- 「将棋盤問題：盤の最初の升目に一粒の小麦を置き、二升目には二粒、三升目には四粒と増やしていって、最後の升目の分だけを頂きたい」世界の小麦生産高の 2500 年分を越える。 (Wikipedia)

- 筑波山のガマの油売りも、さすがに 8 ビット(=256) までは実演しないようである。

- 全ての日本人同士は親戚であるかもしれない。現在のある人の親は 2 人、祖父母は 4 人、その親は 8 人、... つまり 2 のべき乗である。平均的に 25 歳で子供を生むとして、100 年遡ると 2 の 4 乗、250 年遡ると 2 の 10 乗 (大体 1000) 人の直系祖先がいる。600 年遡ると 1600 万人くらいの祖先である。一方、その頃の日本人口は 1000 万人くらいとの推測がある。したがって、当時の全ての人が現在の全ての人の祖先と考えることができるかもしれない。

5. まとめ

AD 変換器のテキストにあまり詳しく記述されていない評価の際のサンプリングと分解能に関して述べた。

文 献

- (1) Rudy J. van de Plassche, *CMOS Integrated Analog-to-Digital and Digital-to-Analog Converters*, Kluwer Academic Publishers (2003).
- (2) B. Razavi, *Principles of Data Conversion System Design*, IEEE Press (1994).
- (3) H. Nawab and J. McClellan, "Parallelism in the computation of the FFT and the WFTA," ICASSP '79. IEEE International Conference on Acoustics, Speech, and Signal Processing, Washington, DC (1979).