

微細CMOS向き非同期サンプリング ADCアーキテクチャと信号処理

第8回 **DASP**教育者会議 2006年8月30日

群馬大学 大学院 工学研究科 電気電子工学専攻

○清水 一也 元澤 篤史 林 海軍

小室 貴紀 小林 春夫

発表内容

1. 研究背景と目的
2. 提案AD変換器
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

発表内容

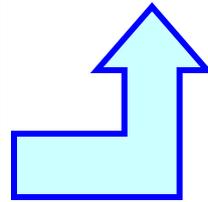
1. 研究背景と目的
2. 提案AD変換器
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

研究背景

■ 近年、LSIの超大規模化・超微細化

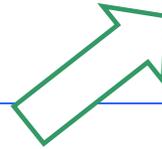
■ デジタル回路

- ・チップ面積縮小
- ・高速動作
- ・低消費電力



■ アナログ回路

- ・素子ばらつきが増大
- ・低電圧化によるSNR劣化



必ずしも微細化の恩恵を受けられない

- ・短チャネル効果
- ・狭チャネル効果
- ・スレッショルド電圧ミスマッチ

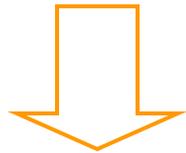
⋮

研究背景

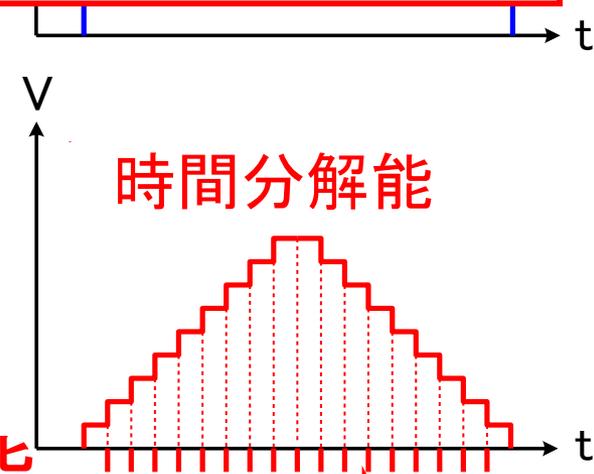
■ 時間分解能を利用した、AD変換器の提案

- ・アナログ最小、デジタルリッチな回路構成

■ 微細CMOS高性能化のためには
アナログ信号での電圧分解能



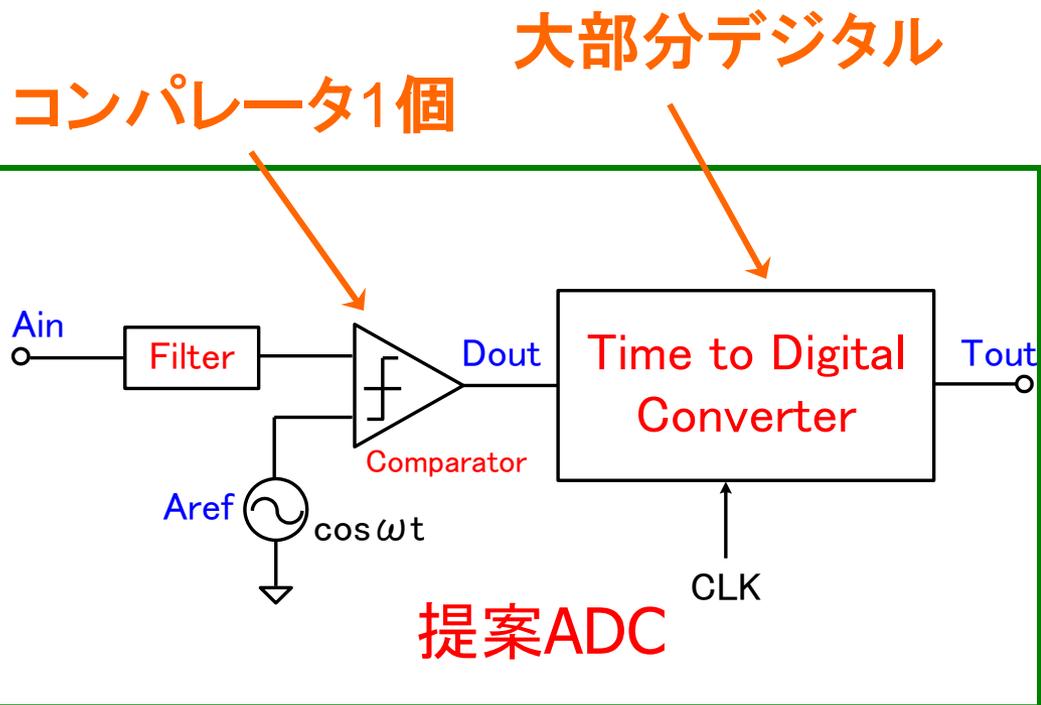
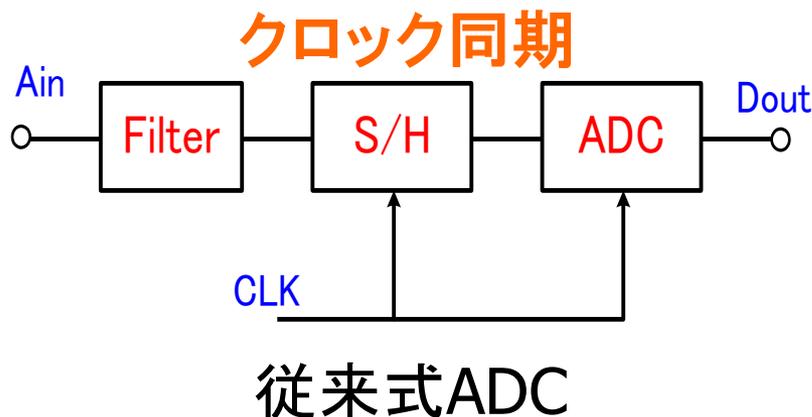
デジタル信号端遷移の時間分解能



発表内容

1. 研究背景と目的
- 2. 提案AD変換器**
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

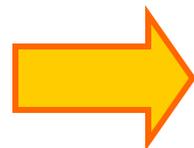
AD変換器



〈特徴〉

- 高速、高精度なサンプルホールド回路不要
- 非同期サンプリング
- デジタル信号処理が複雑

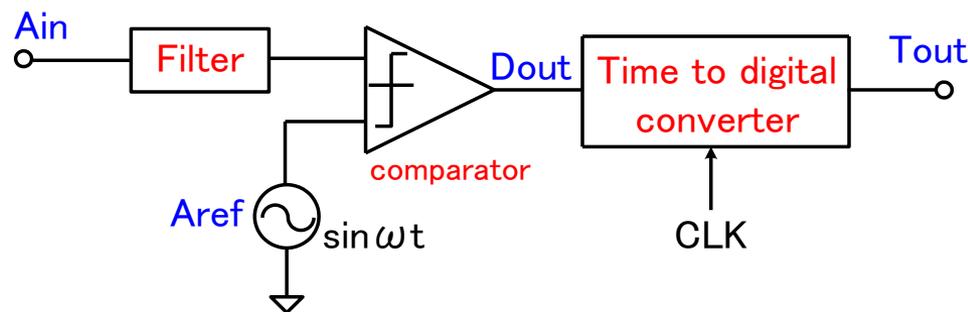
アナログの問題



デジタルの問題

提案AD変換器

CMOS微細化



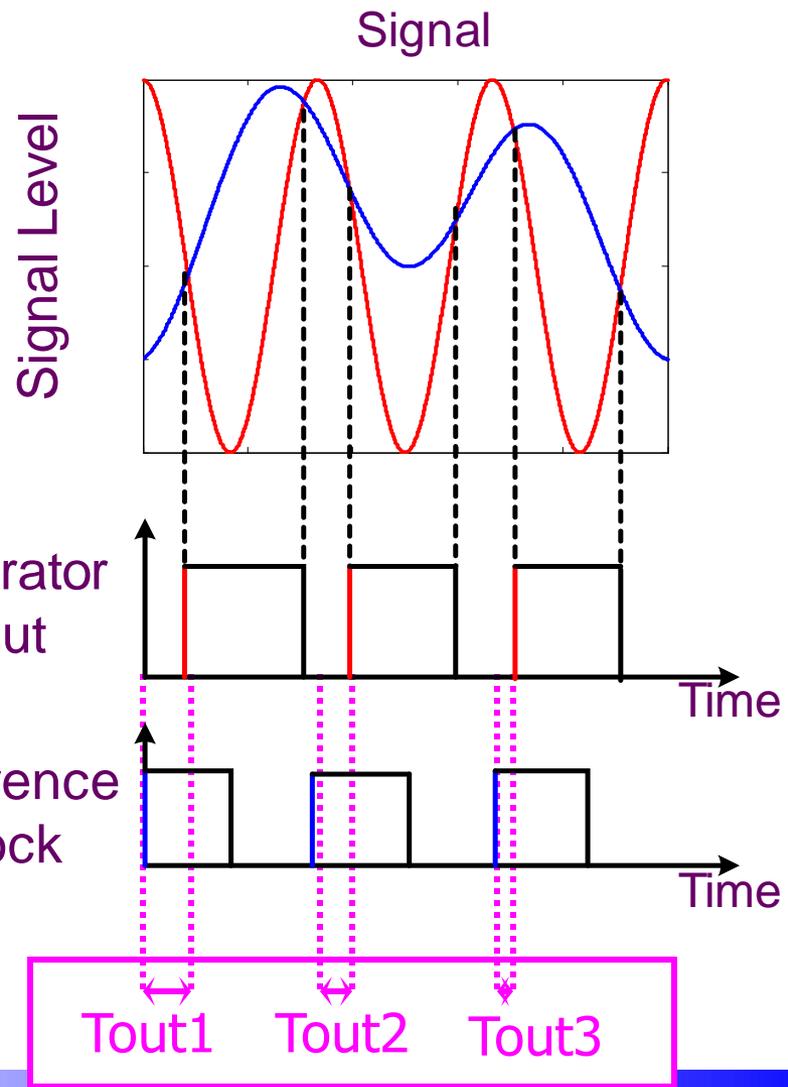
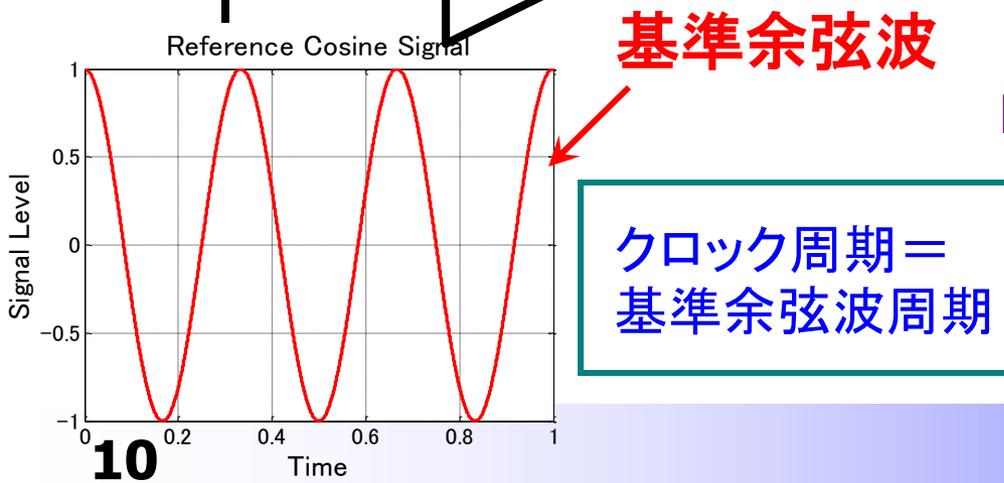
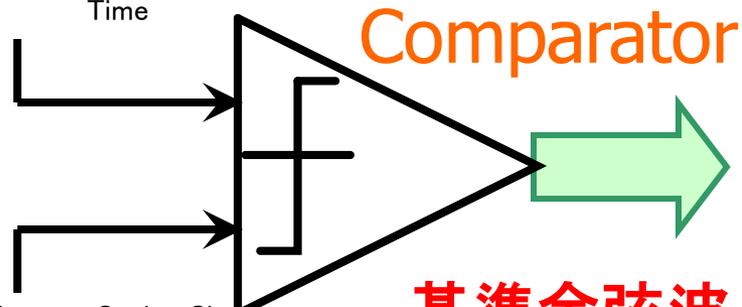
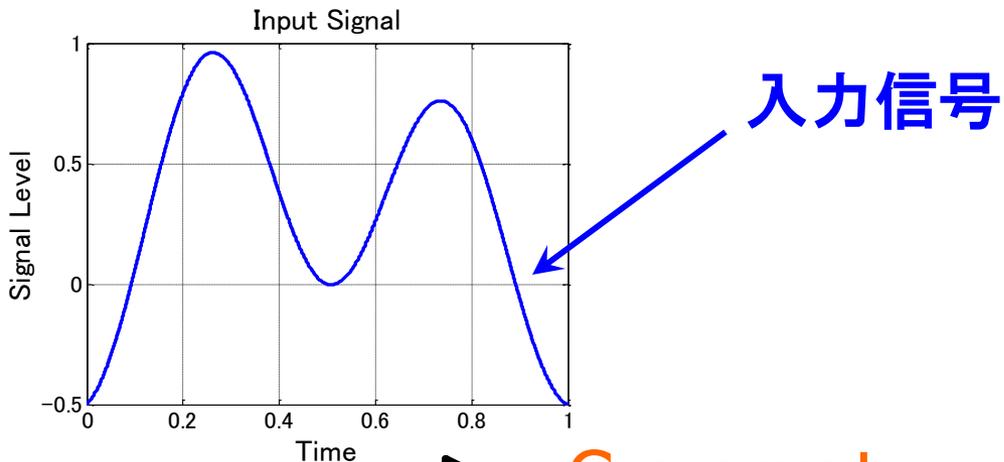
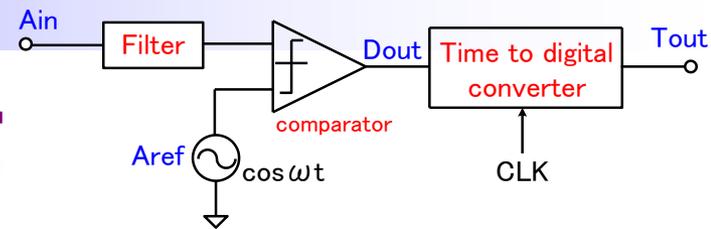
■アーキテクチャ・回路変更が最小
(アナログ最小、低電圧動作可能)

■高性能化
(トランジスタのスイッチング高速)

※ 従来ADC : 設計変更が必要 (V_{dd}の低下)

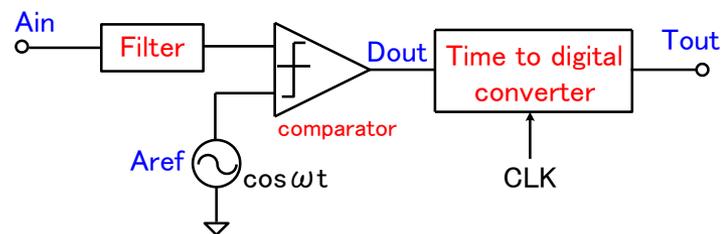
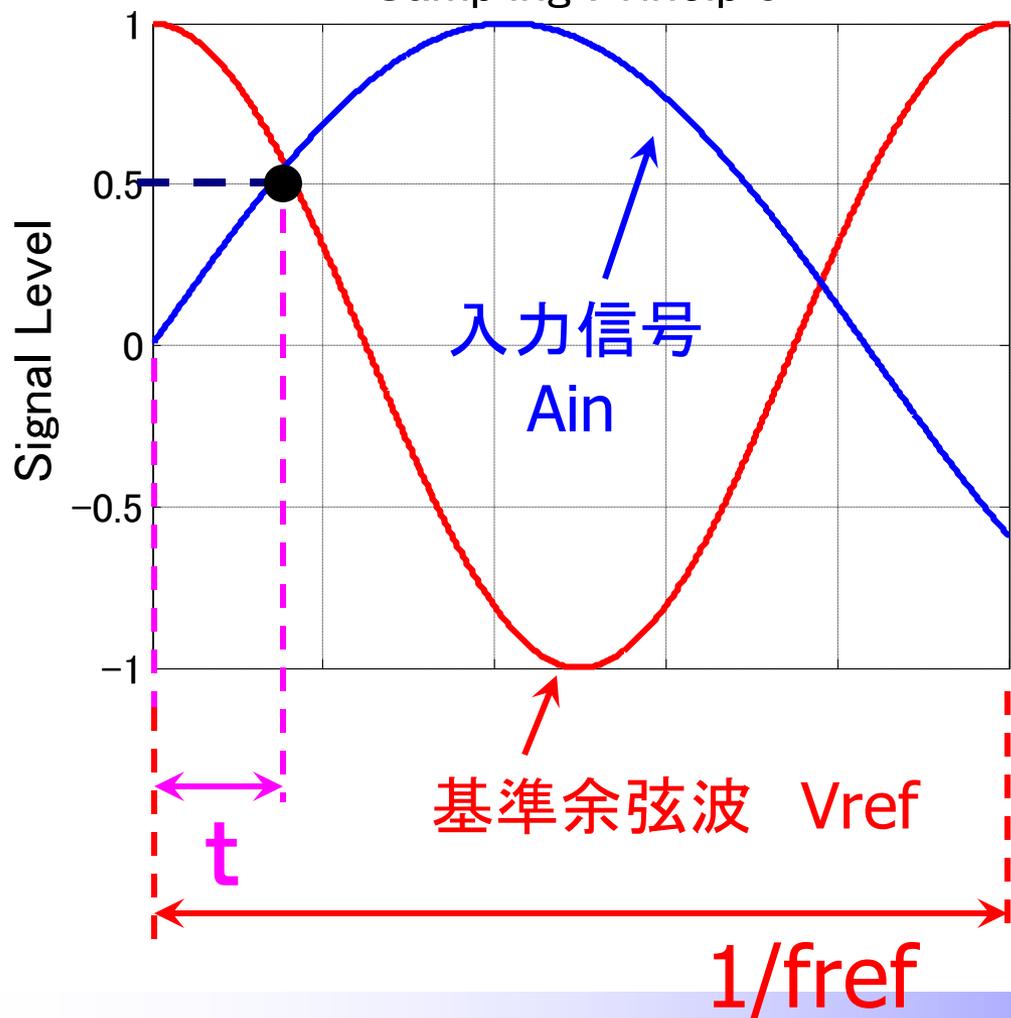
提案AD変換器の動作

提案AD変換器の動作

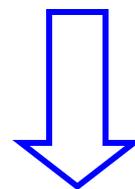


提案AD変換器の動作

Sampling Principle



時間tを測定



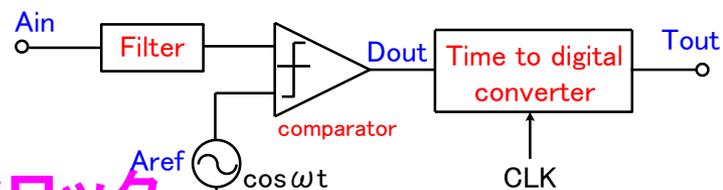
入力信号の振幅

基準余弦波: $V_{ref}(t) = A \cos\left(2\pi \frac{t}{T}\right)$

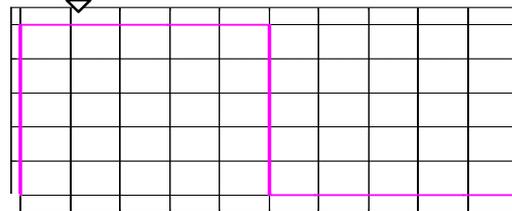
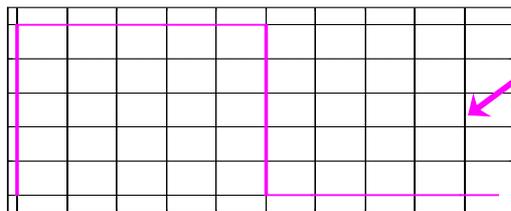
$$A \cos\left(2\pi \frac{t}{T}\right) = A_{in}(t)$$

$$\therefore t_n = T \arccos\left(\frac{A_{in}(t)}{A}\right)$$

提案AD変換器の動作



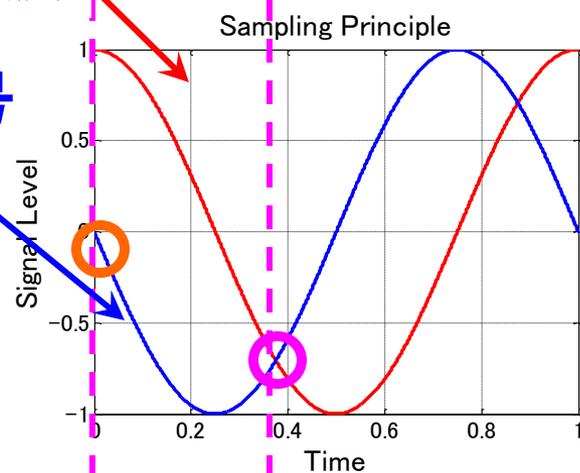
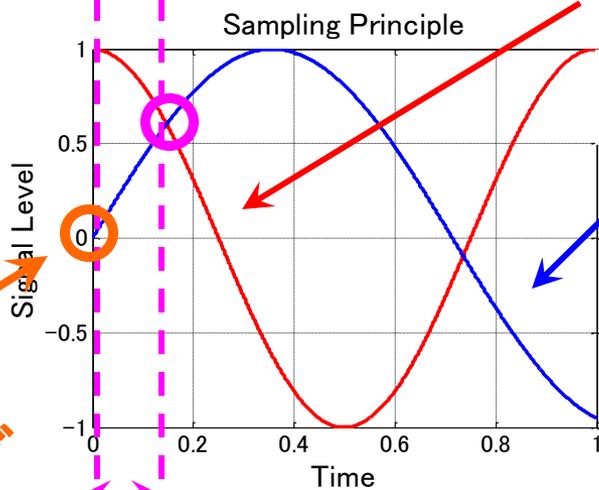
従来型ADC



基準クロック

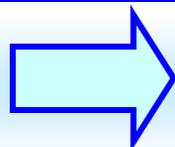
基準余弦波

入力信号



非同期サンプリング

■ サンプリング

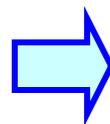


入力信号依存性

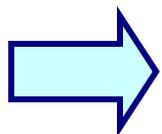
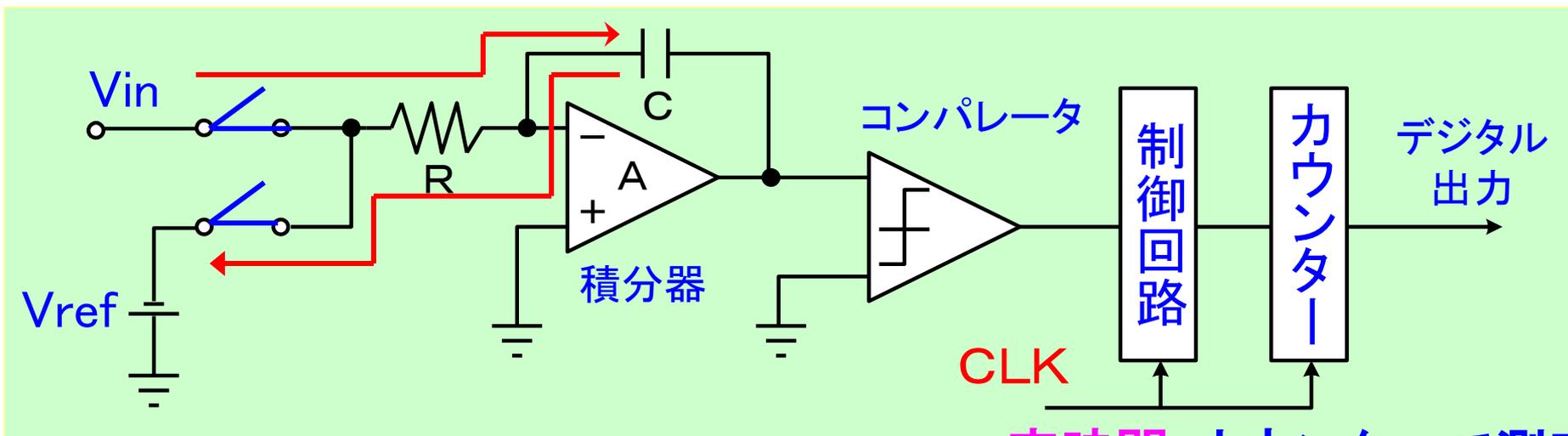
提案AD変換器の構成

積分型AD変換器との比較

積分型AD変換器

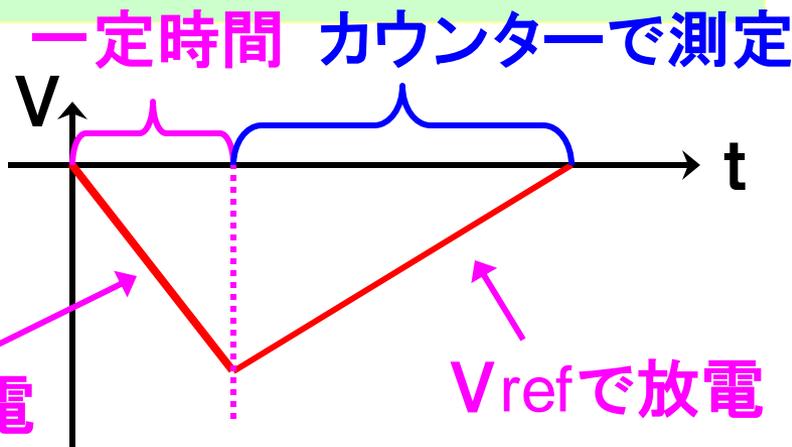


高精度、低速

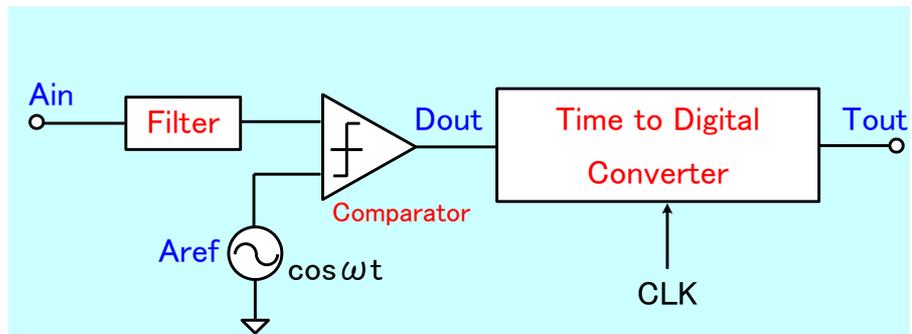
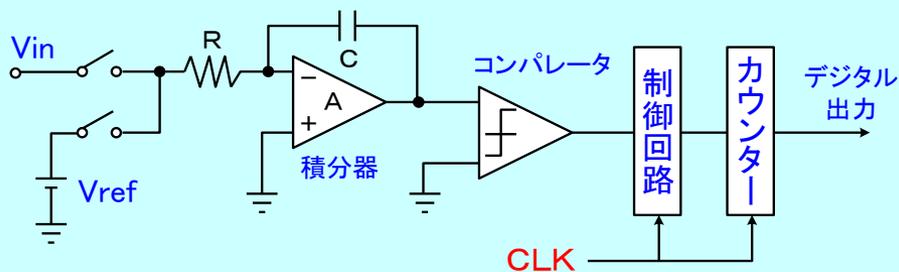


時間分解能を使用

■ 放電時間：入力電圧に比例

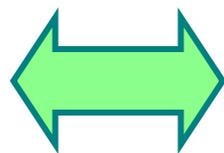


積分型AD変換器との比較



積分型ADC

- ・S/H回路(同期)
- ・カウンタ
- ・ランプ波
- ・低速



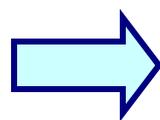
提案ADC

- ・S/H回路不要(非同期)
- ・タイムデジタイザ回路
- ・余弦波
- ・高時間分解能

基準余弦波信号の使用

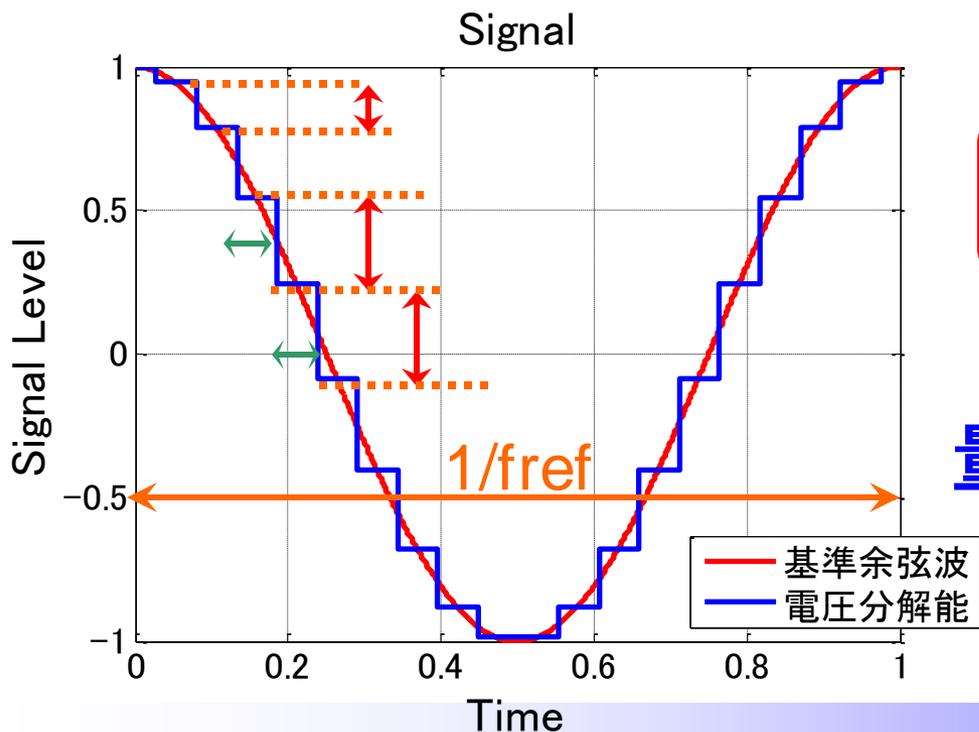
■ 高周波化が容易

TDC 時間分解能一定



電圧分解能

ゼロクロス付近：粗
両端点：細



分解能：レベル依存性

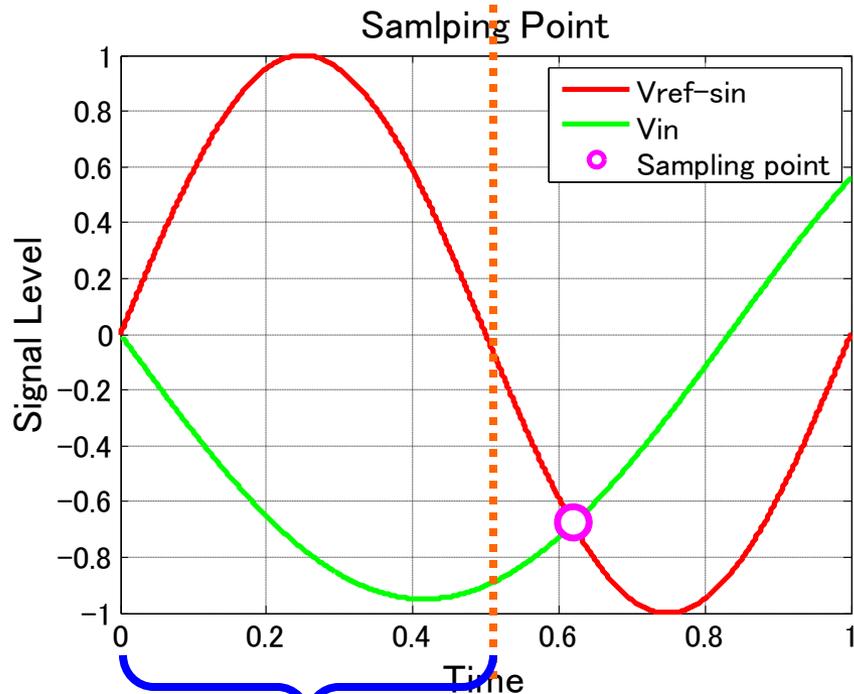


量子化ノイズ→レベル依存性

考慮して信号処理

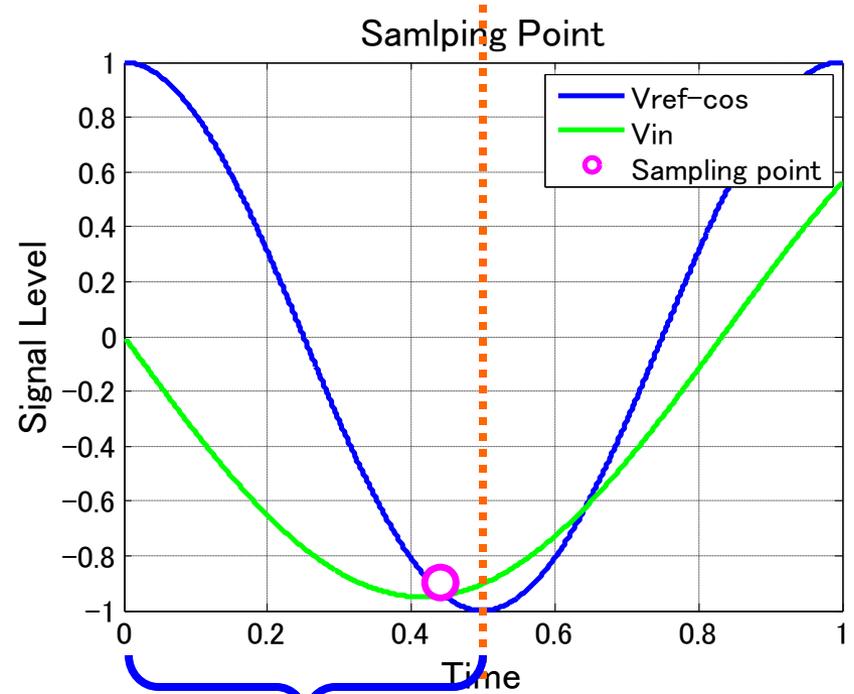
基準信号

■ 基準正弦波

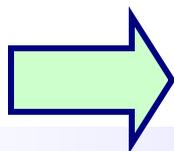


半周期

■ 基準余弦波



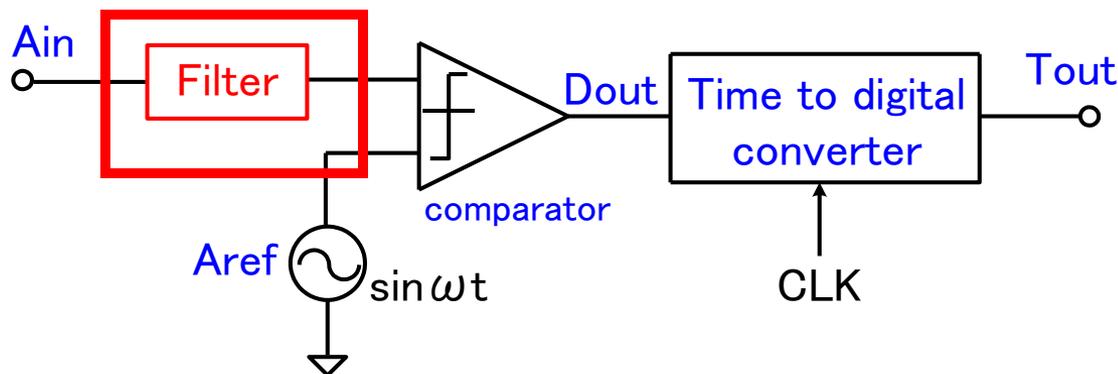
半周期



余弦波：半周期でクロス

提案AD変換器の構成

提案AD変換器の構成

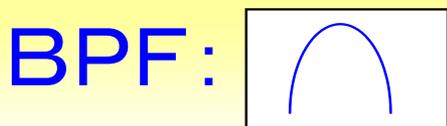


■ アナログフィルタ



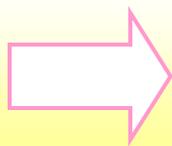
⇒ アンチエイリアシング ($f_s/2$ 以下)

・リアルタイムサンプリング、オーバーサンプリング



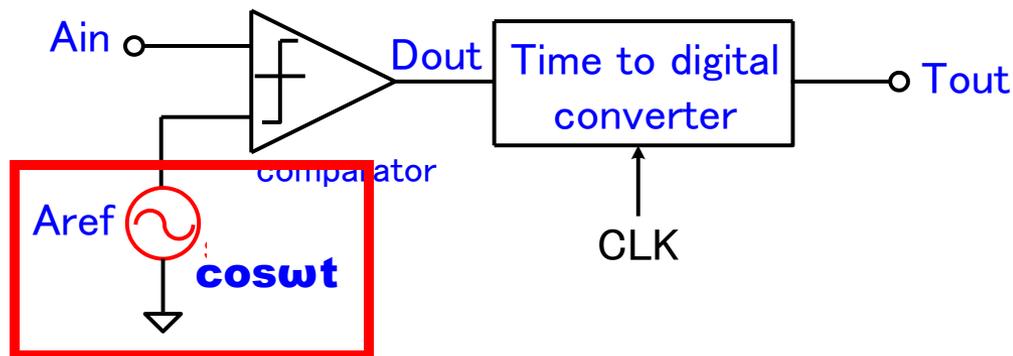
⇒ 周波数の帯域が既知

・アンダーサンプリング



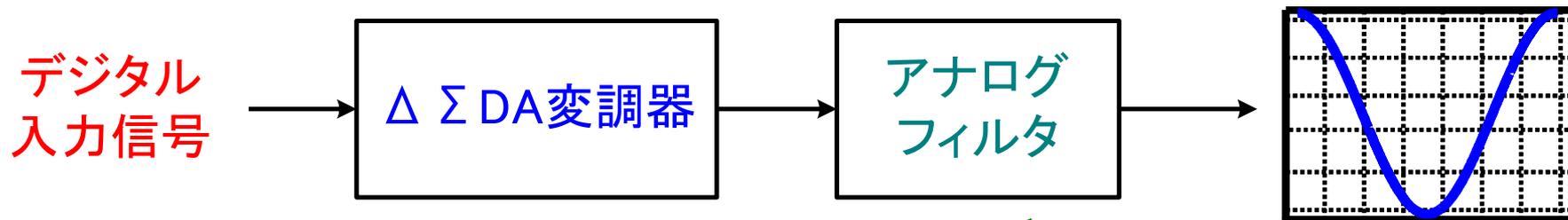
入力波形を再構成

提案AD変換器の構成



■ 基準余弦波発生回路

- ・ $\Delta\Sigma$ DA変調器と簡単なアナログフィルタで実現



オーバーサンプリングにより

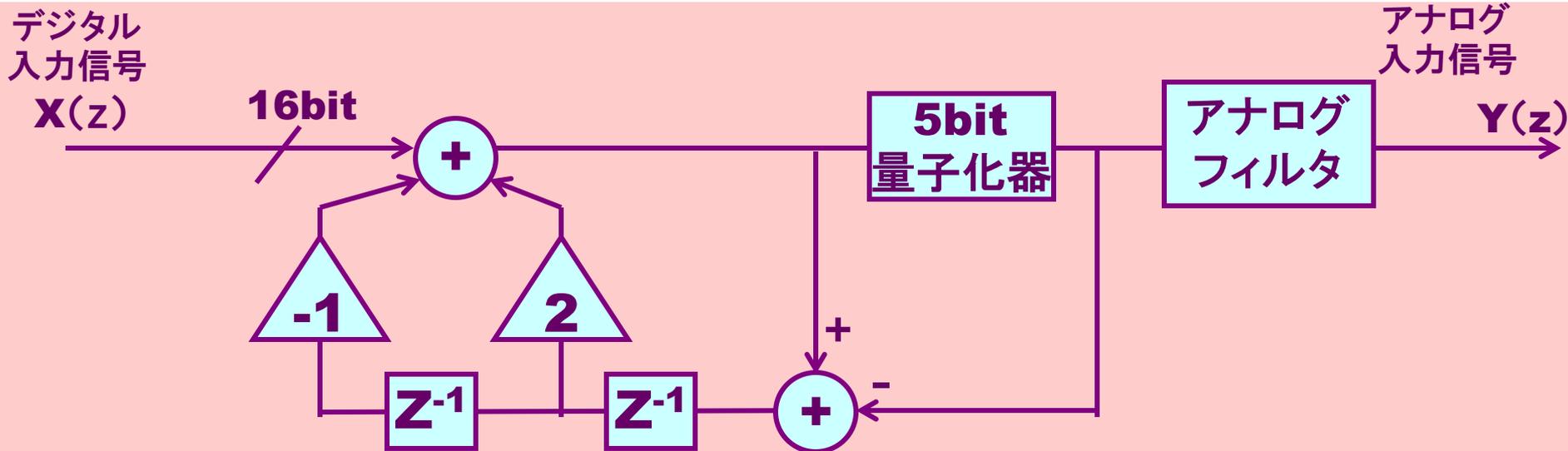
- ・ゼロ次ホールド歪み→軽減

- ・群遅延歪み→軽減
- ・単純化

基準余弦波発生回路

■ エラーフィードバックΔΣDA変調器

(LPタイプ)



$$Y(z) = 1 \cdot X(z) + [1 - Z^{-2}]^2 \cdot e(z)$$

Noise Shape

高分解能(SNR)を実現

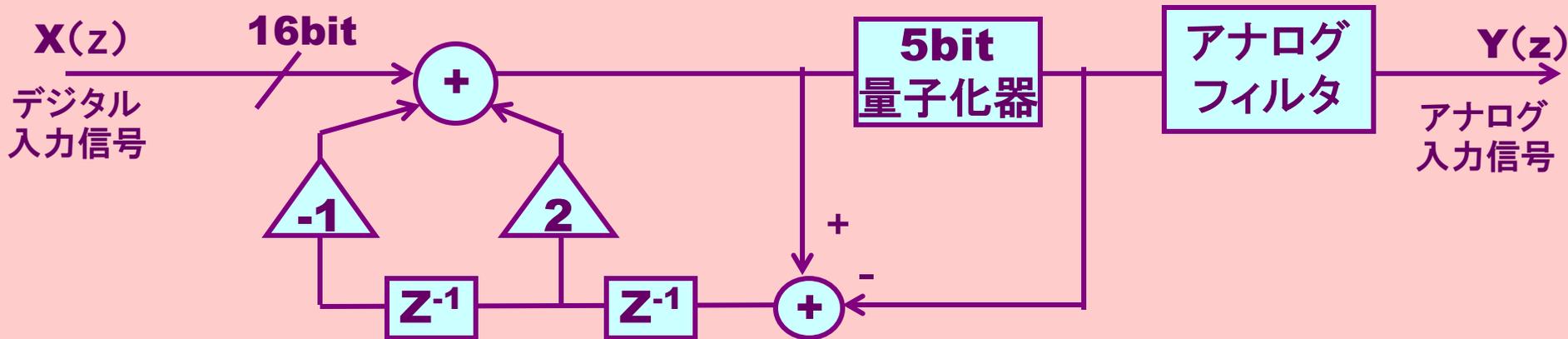
Signal Transfer Function

Noise Transfer Function

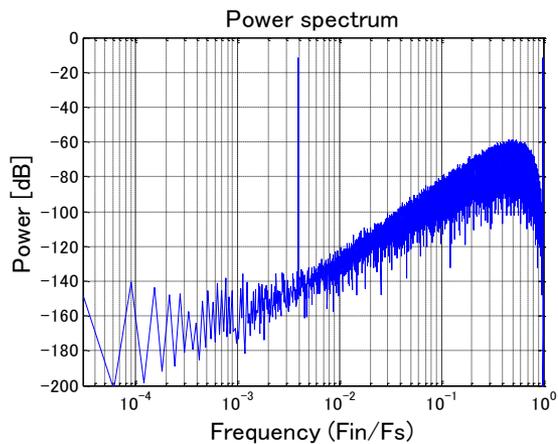
基準余弦波発生回路

■ エラーフィードバック $\Delta\Sigma$ DA変調器

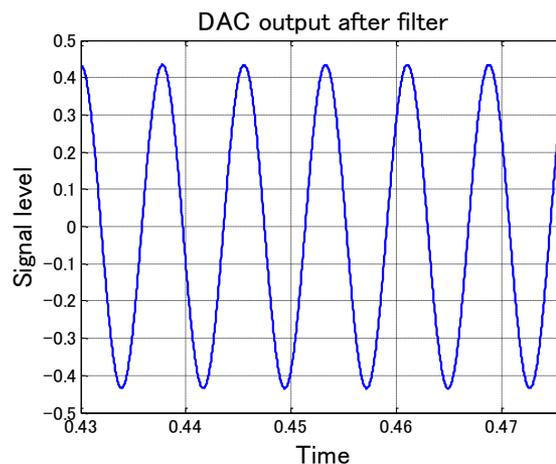
(LPタイプ)



変調器出力のスペクトラム



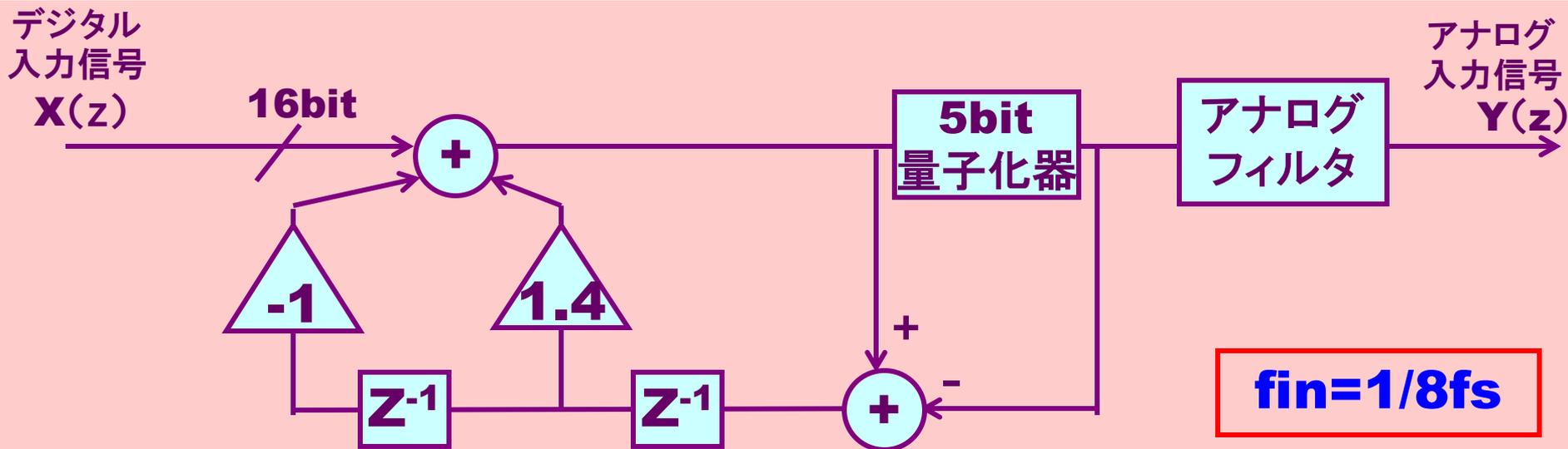
フィルタ出力波形Y(z)



基準余弦波発生回路

■ エラーフィードバックΔΣDA変調器

(BPタイプ)



$$Y(z) = 1 \cdot X(z) + [1 - 1.4Z^{-1} + Z^{-2}] \cdot e(z)$$

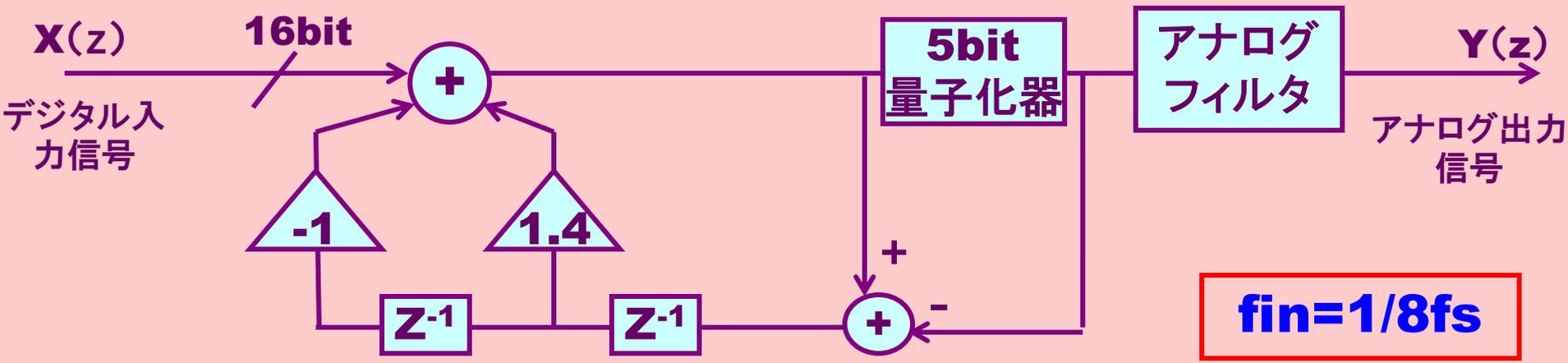
Noise Shape

高分解能(SNR)を実現

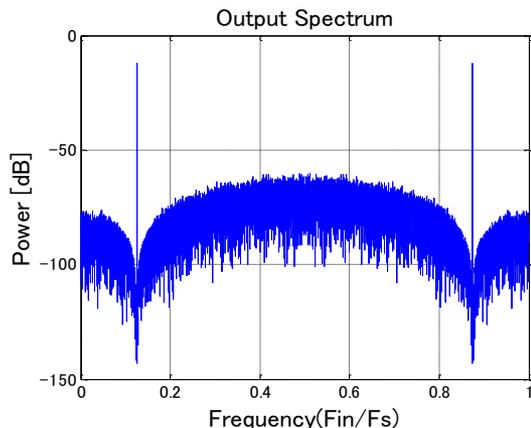
Signal Transfer Function Noise Transfer Function

基準余弦波発生回路

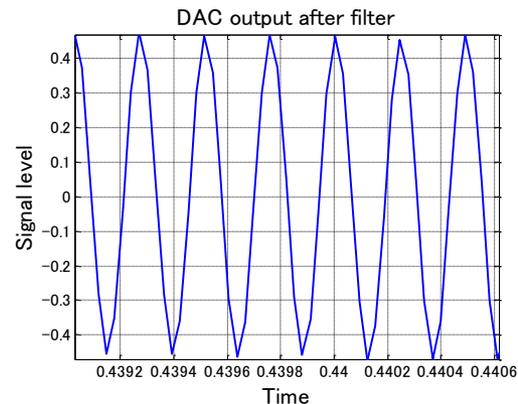
■ エラーフィードバック $\Delta\Sigma$ DA変調器 (BPタイプ)



変調器出力のスペクトラム



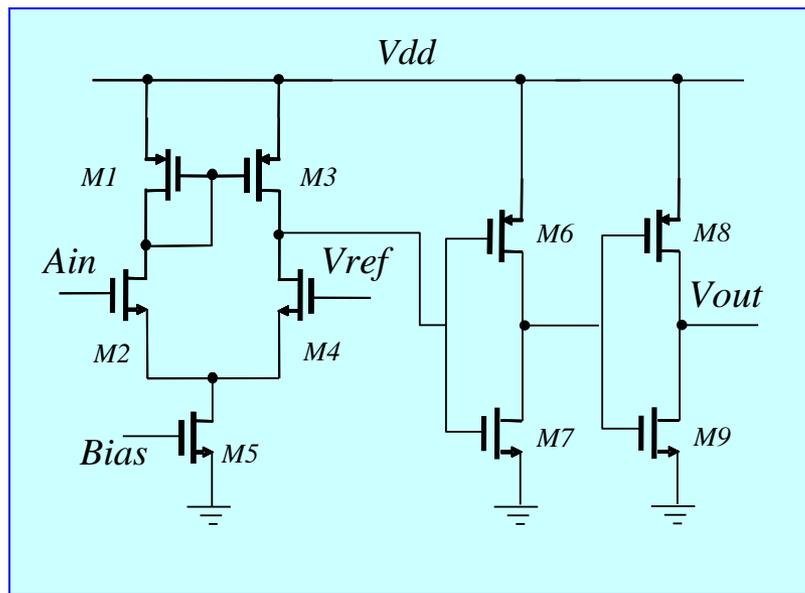
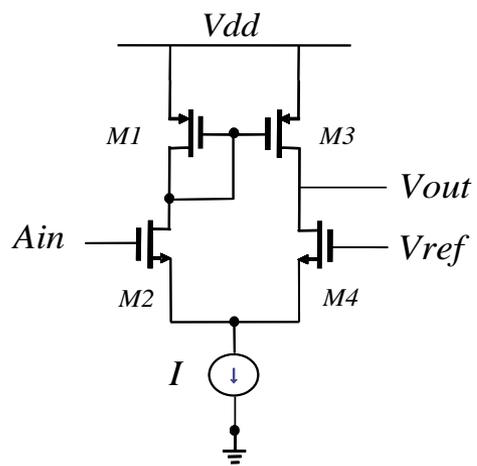
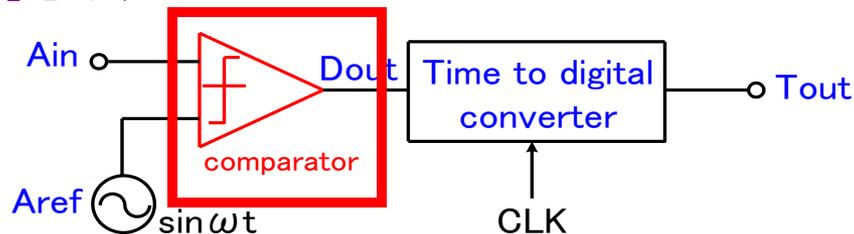
フィルタ出力波形Y(z)



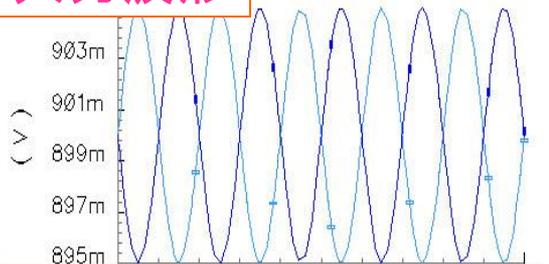
提案AD変換器の構成

■ コンパレータ回路

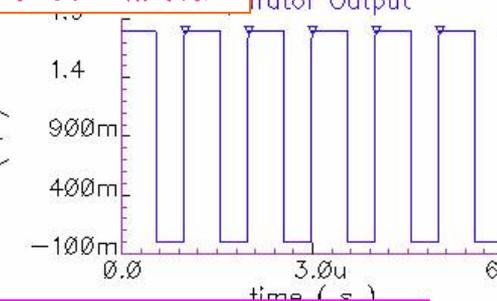
- ・差動アンプ、オペアンプをオープルーブで使用
(※ クロックなし)



入力波形

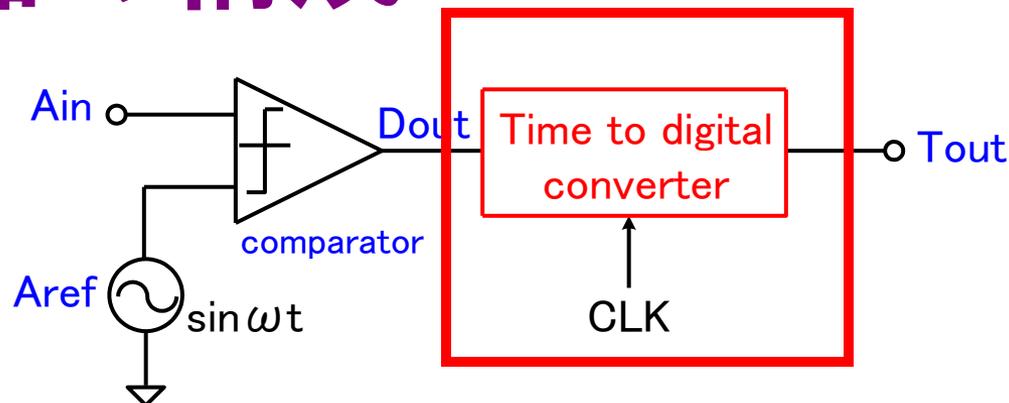


出力波形



◆回路が簡単、低電圧でも動作

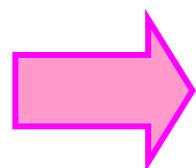
提案AD変換器の構成



■ タイムデジタイザ回路

(Time-to-Digital-Converter:TDC)

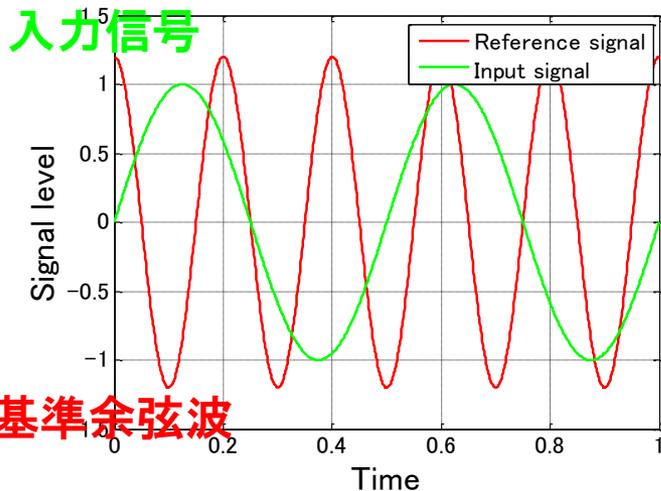
- ・大部分はデジタル回路で実現
- ・CMOS IC内で数ピコ秒オーダーの分解能



高時間分解能のAD変換器

タイムデジタイザ回路とSNRの関係

■ $V_{in}/V_{ref}=1.0/1.2$



基準余弦波

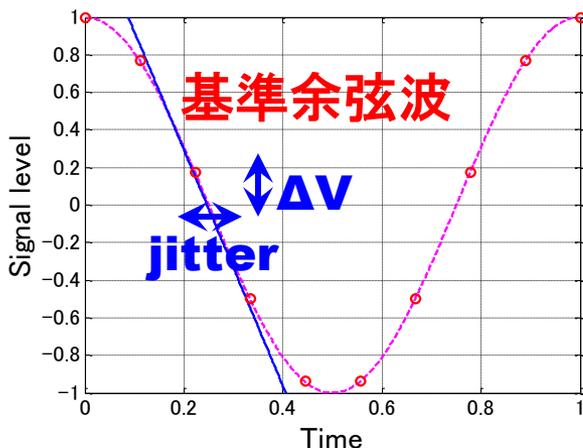
$$y = 1.2 * \cos(2\pi * f_s * t)$$

傾き

$$y' = -1.2 * 2\pi * f_s * \sin(2\pi * f_s * t)$$

傾きの最大値

$$y'_{max} = 1.2 * 2\pi * f_s$$

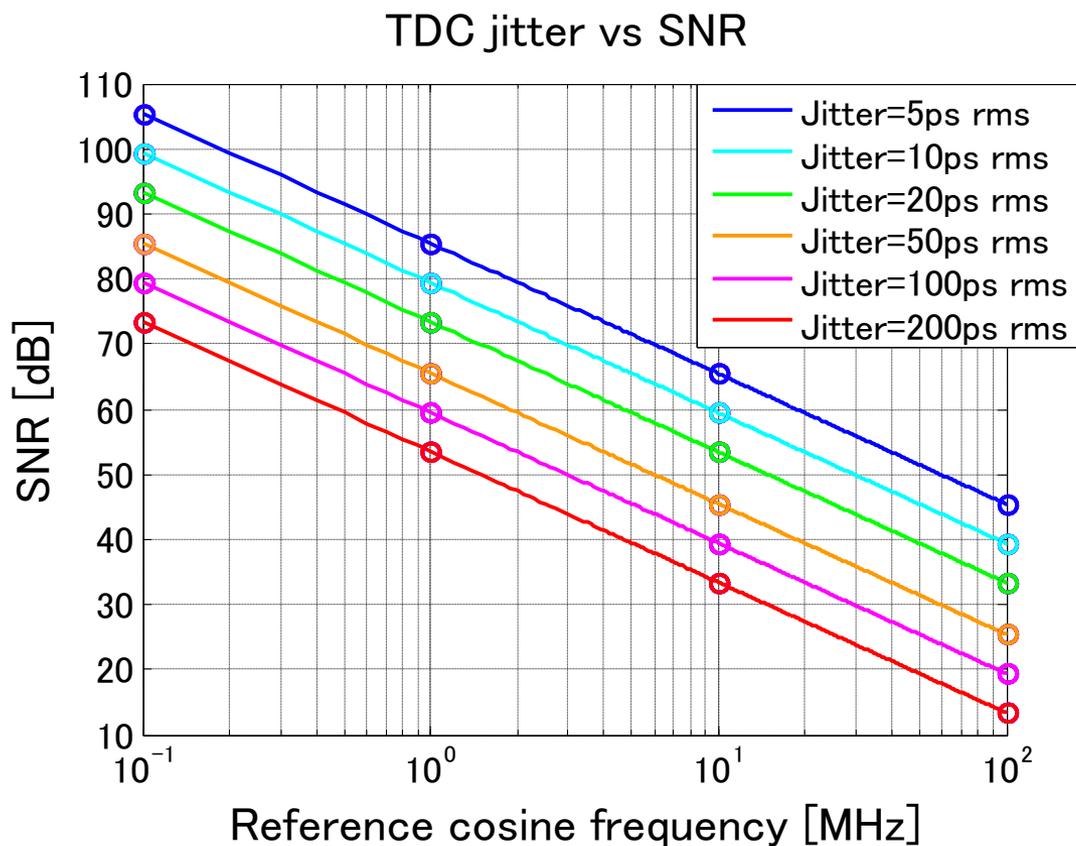


$$\Delta V_{max} = y'_{max} * jitter [V_{rms}]$$

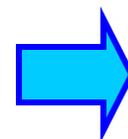
$$V_{input} = 2V_{pp} / \sqrt{2} / 2 = 0.707 [V_{rms}]$$

$$SNR = 20 * \log_{10} \left[\frac{V_{input}}{\Delta V_{max}} \right] [dB]$$

タイムデジタイザ回路とSNRの関係



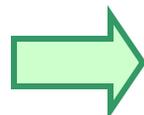
TDC: 時間分解能 10ps
基準余弦波: 1MHz



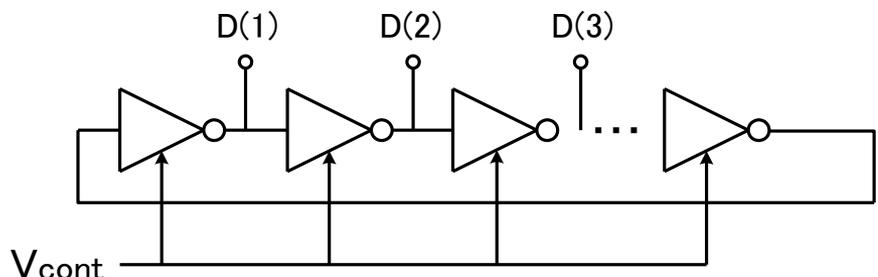
ADC : 80dB

タイムデジタイザ回路

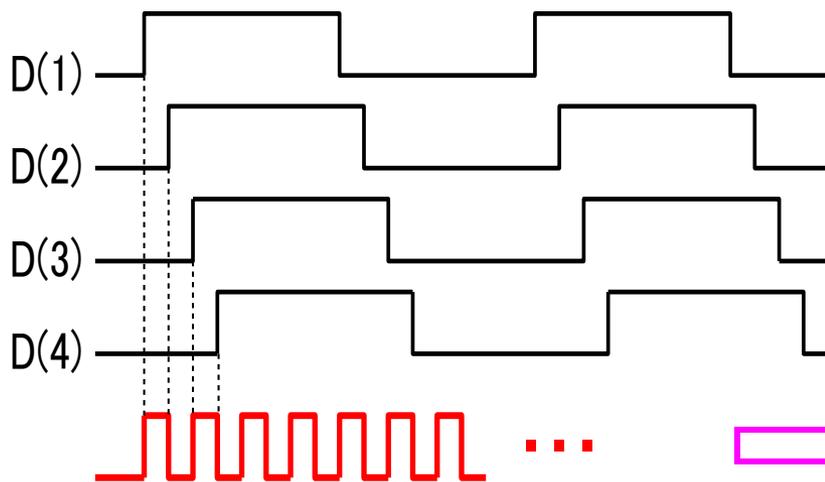
基準クロックをカウント



大まかな時間間隔



インバータを直列接続



インバータ遅延により
ディレイラインを作る

高時間分解能を実現

(数ピコ秒)

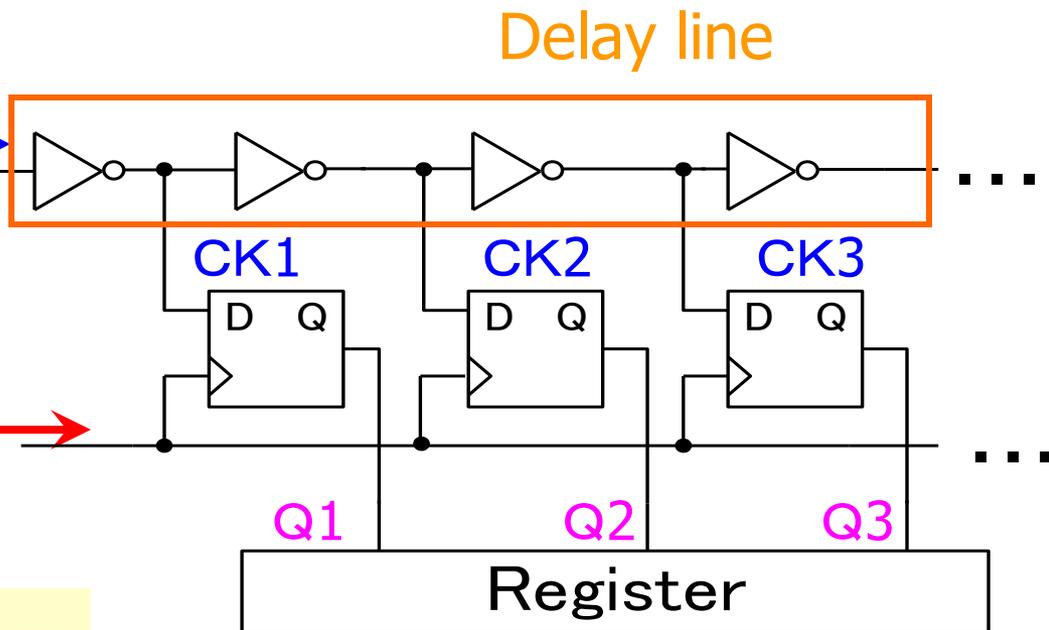


TDCの動作原理

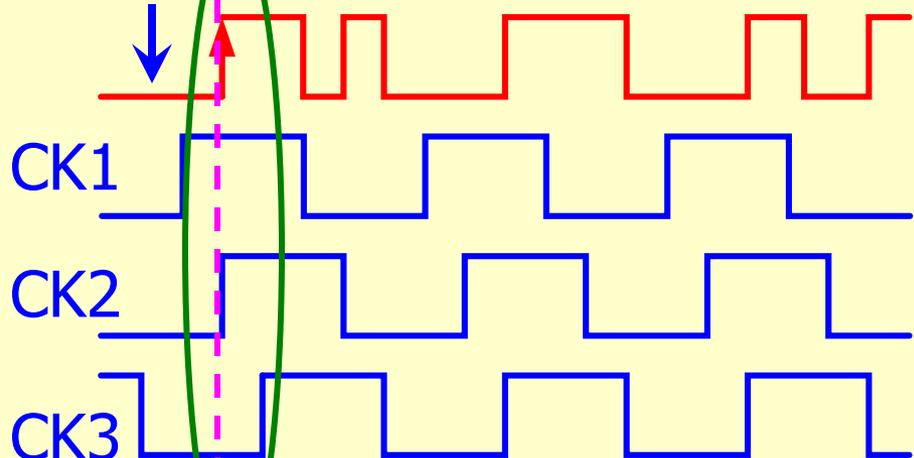
TDC Start signal



TDC Stop signal



Start



タイミングチャート

flip-flop output

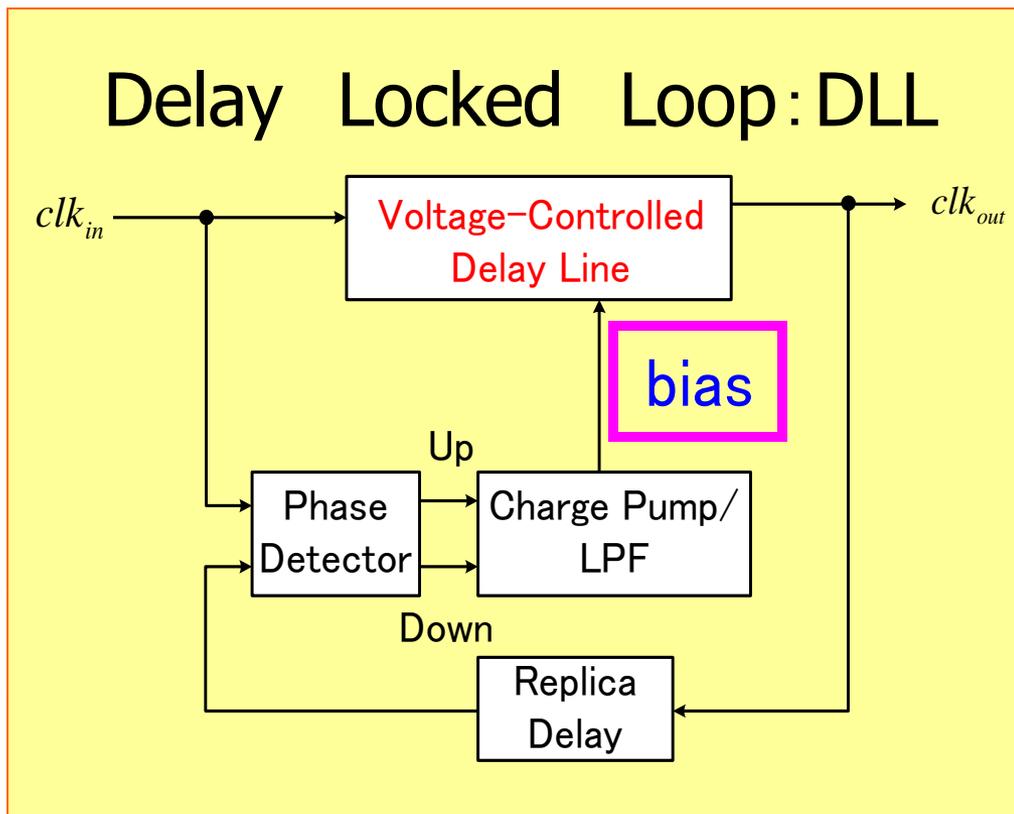
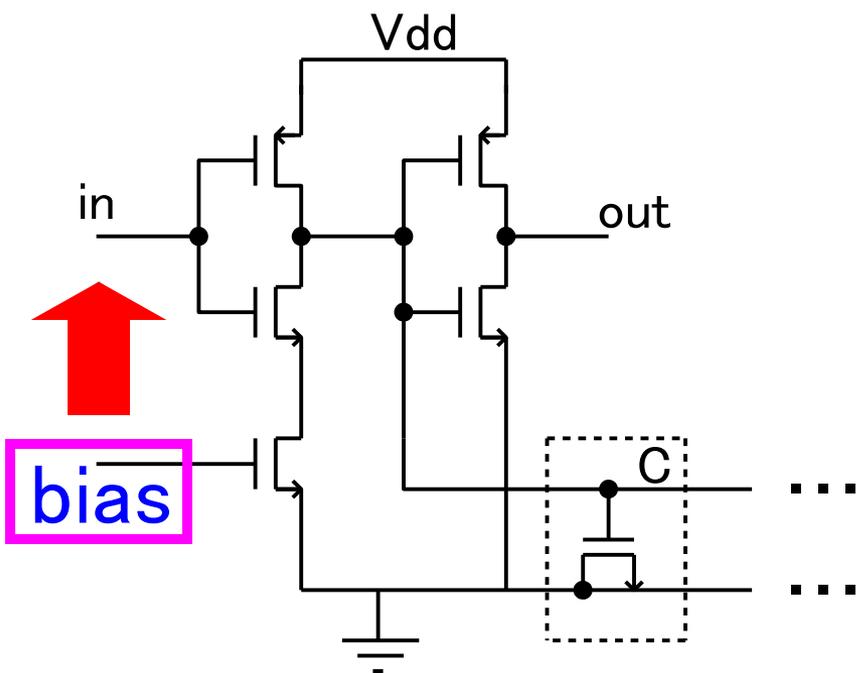
Q1=1
Q2=0
Q3=0

インバータディレイ1つ分

高時間分解能:パルス間隔を検出

タイムデジタイザ回路

インバータ



総遅延量 = 基準クロックの周期

↳ バイアスを自動調節

発表内容

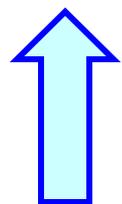
1. 研究背景と目的
2. 提案AD変換器
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

提案AD変換器のLSIテストへの応用

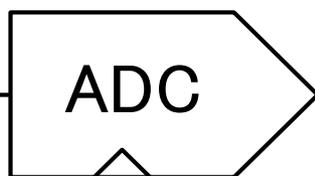
■ LSIテスト用AD変換器

アナログ信号 ← → デジタル信号

広帯域ADC



Ain

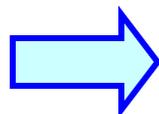


CLK

高分解能ADC



高速ADC



タイムデジタイザ

Dout

アンダーサンプリング

提案AD変換器のLSIテストへの応用

■ アンダーサンプリング

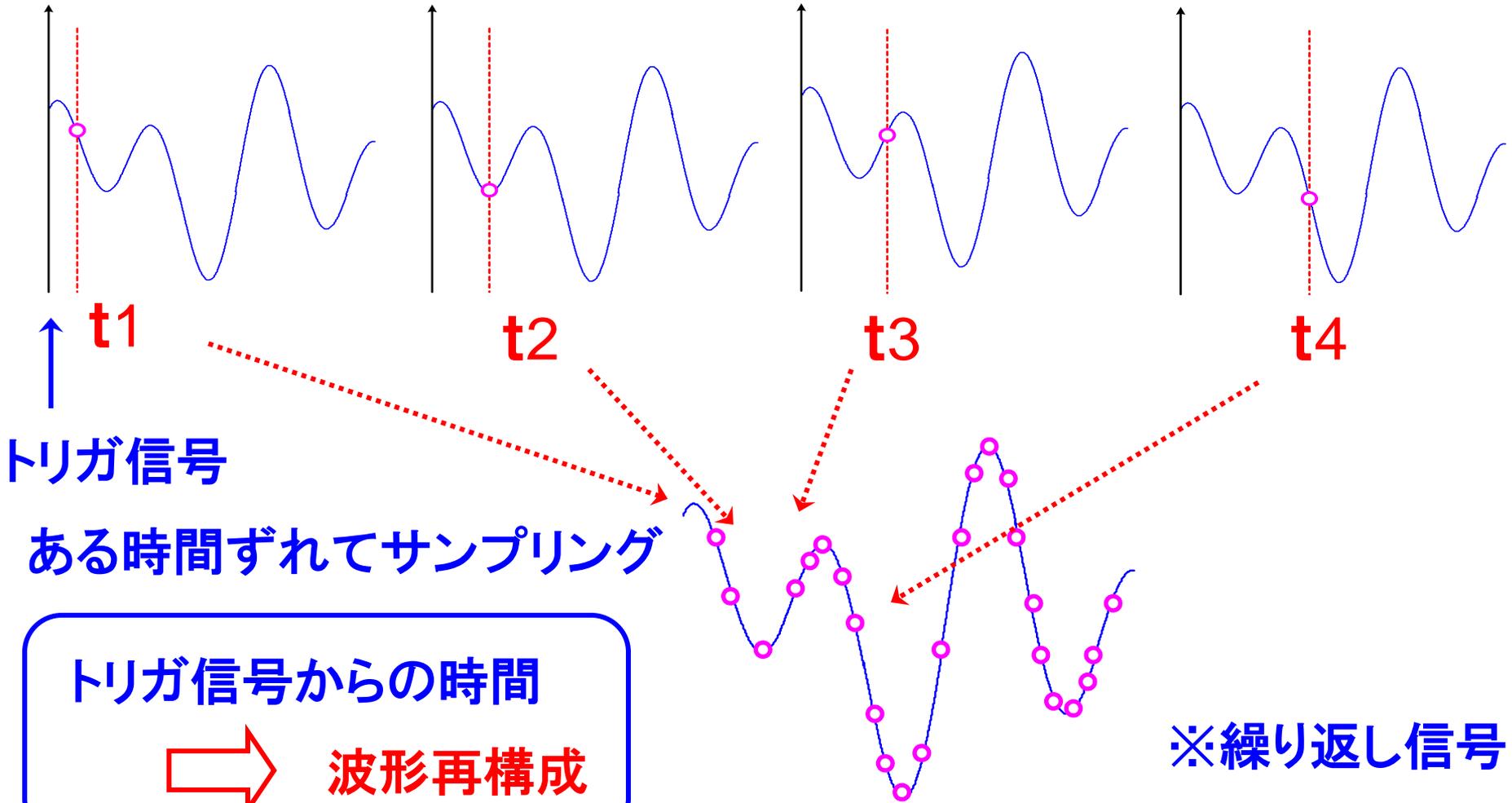
∴ 高周波信号を扱うため

■ 高速にパワースペクトラムを求める

∴ テスト時間  コスト

アンダーサンプリング

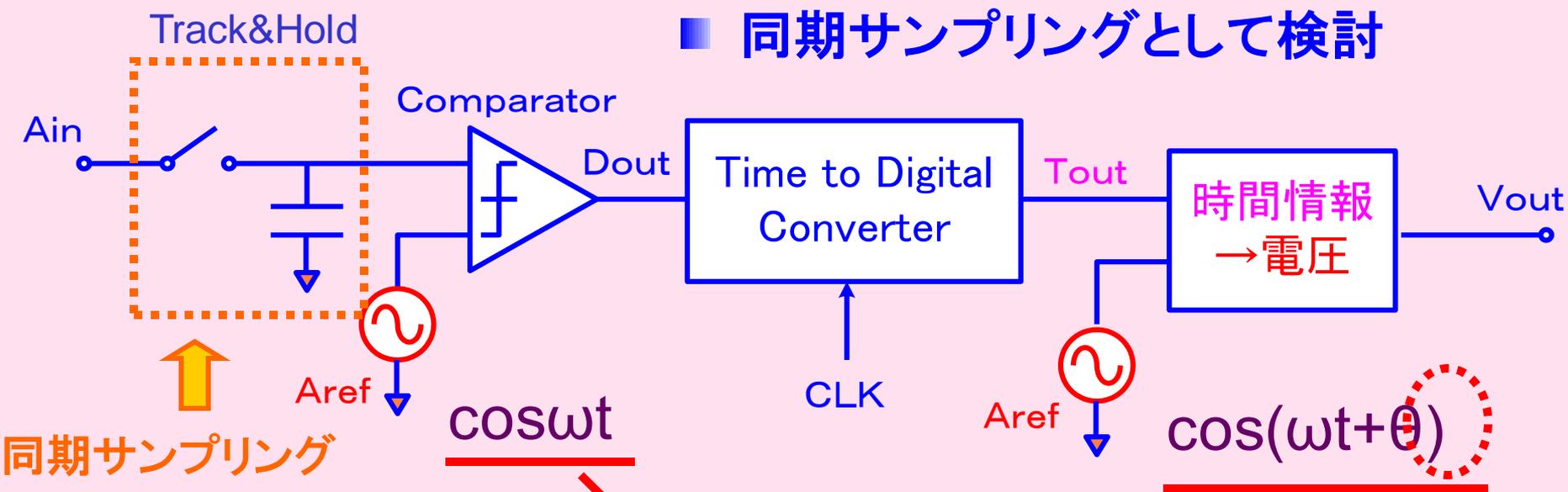
■ 等価時間サンプリング



提案AD変換器の誤差要因の考察

位相差による影響の考察

■ 同期サンプリングとして検討



同期サンプリング

コンパレータの参照電圧

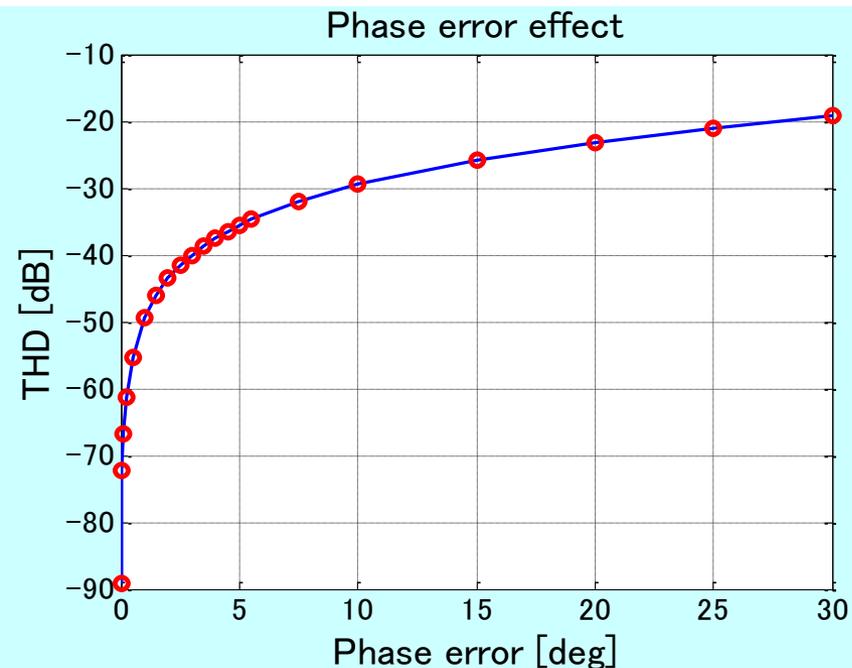
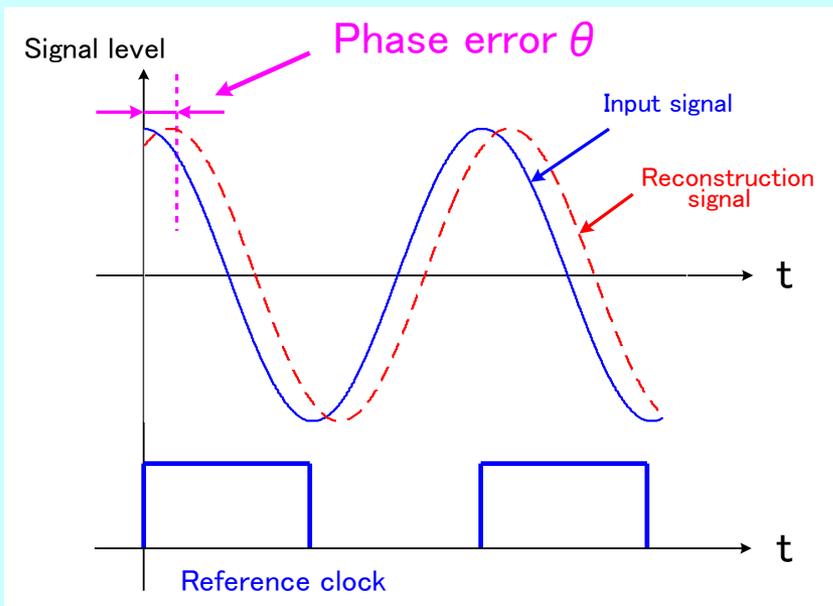
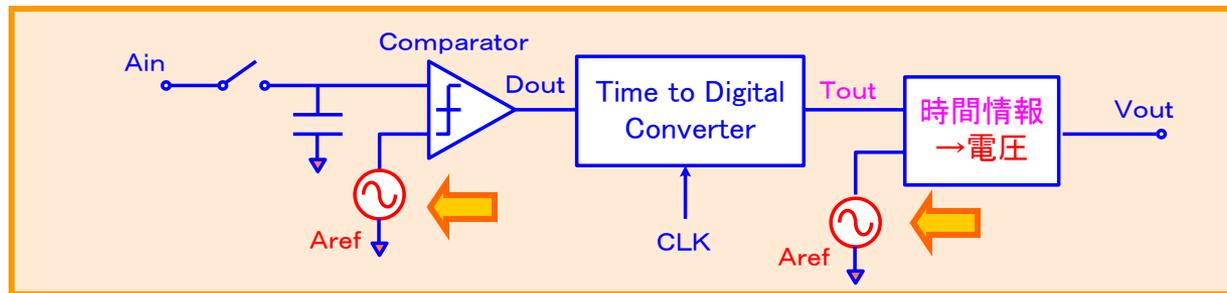
再構成の参照電圧

位相差 θ

最終データ: 非線形性

→AD変換器の誤差要因

位相差による誤差



位相差 → 大

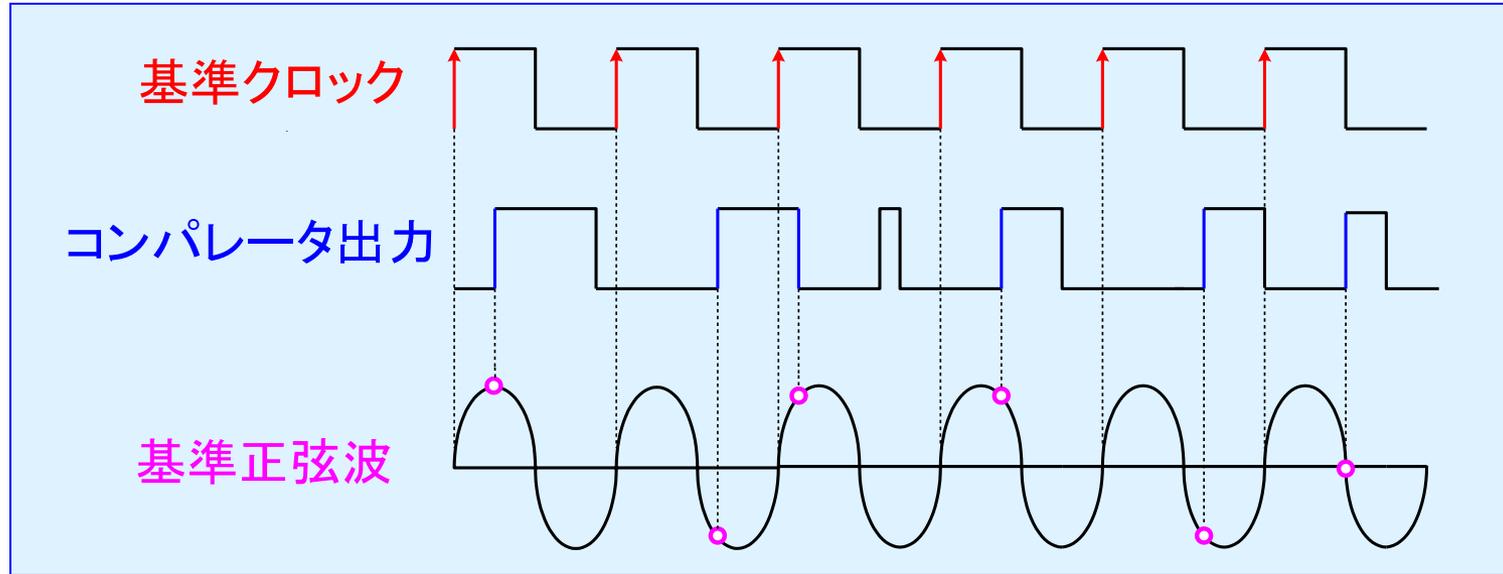


全高調波歪: 劣化

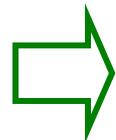
発表内容

1. 研究背景と目的
2. 提案AD変換器
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

非同期サンプリング



提案ADCの
LSIテストへの応用



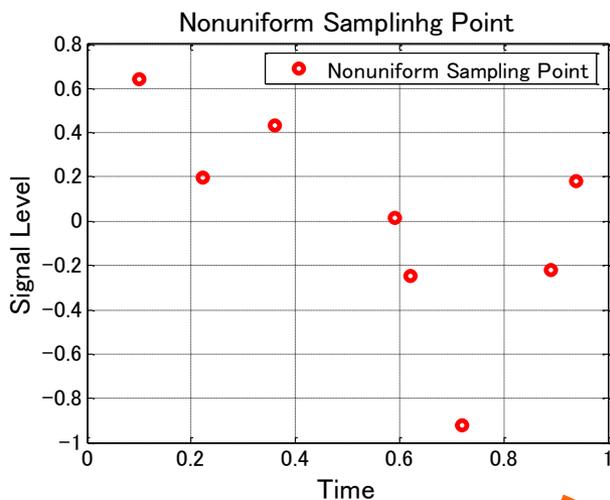
テスト時間→コスト
高速にパワースペクトラムを求める要求

非同期サンプリング

パワースペクトラムを求める際
従来のDFT、FFTは使えない。

非同期サンプリングデータの信号処理

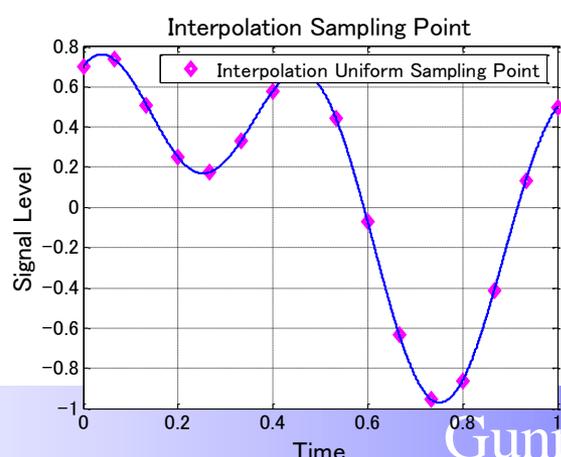
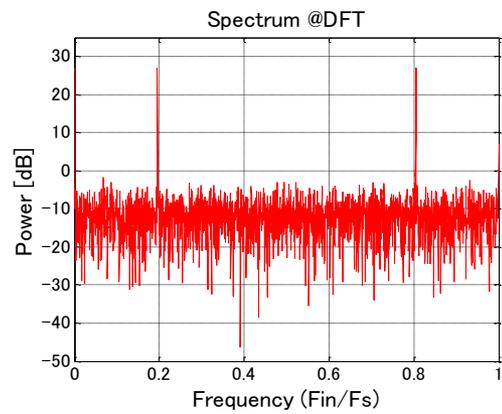
- ⇒ {
- i) 非同期データ直接**DFT**
 - ii) 非同期データを補間して同期**FFT**



Nonuniform DFT

i)

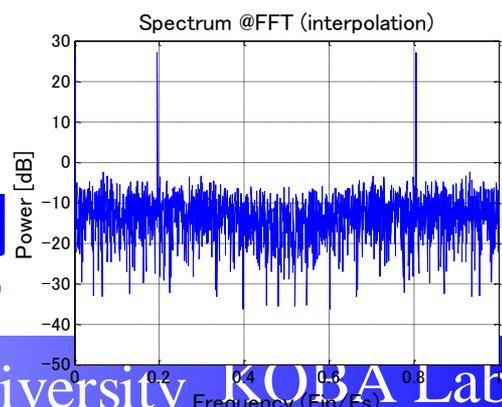
⇒



ii)

⇒

同期 FFT



同期データに補間

非同期離散フーリエ変換

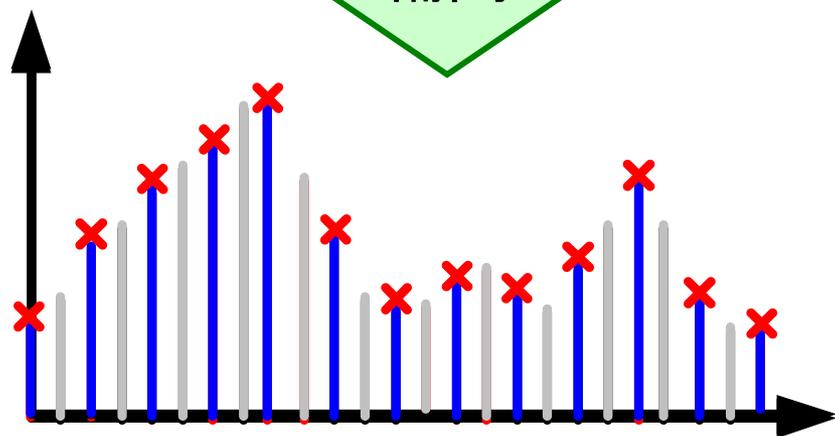
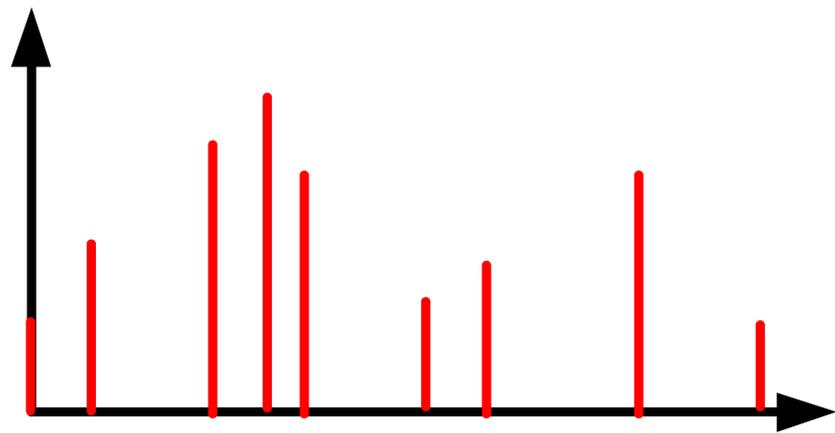
離散フーリエ変換:
$$X(k) = \sum_{n=0}^{N-1} x(n) \exp\left(-j \frac{2\pi kn}{N}\right)$$

回転因子:
$$W_N^{kn} = \exp\left(-j \frac{2\pi}{T_1 + T_2 + \dots + T_N} kn\right)$$

$$\mathbf{X} = \mathbf{W}_N^{kn} \mathbf{x}$$

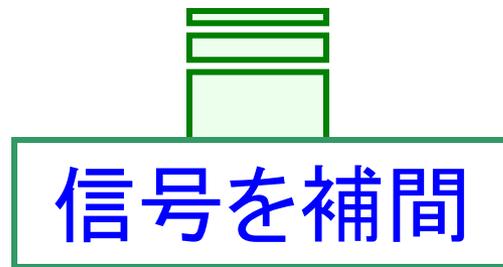
$$W_N^{kn} = \exp\left(-j \frac{2\pi}{T_1 + T_2 + \dots + T_N} kn\right)$$

時間領域での信号補間アルゴリズム



同期でサンプリング

非同期データ



同期データ



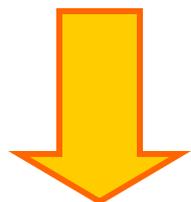
従来の同期FFT

DFT結果が同期で確認できる

多項式補間

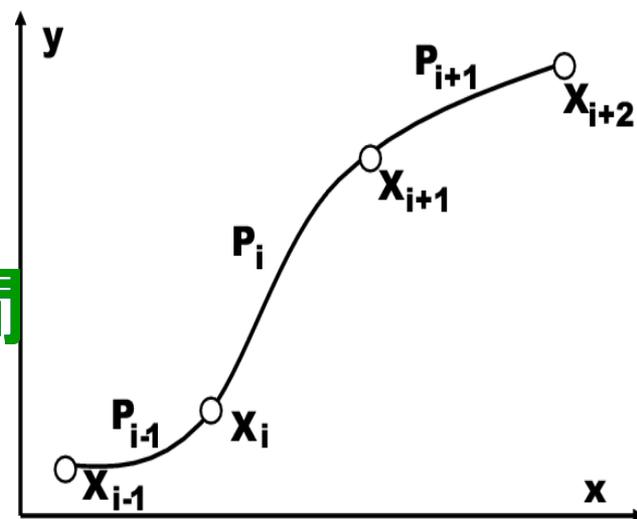
相異なる n 点 x_0, x_1, \dots, x_{n-1}

補間多項式: $P_{n-1}(x_i) = f(x_i)$, $i = 0, 1, \dots, n-1$



曲げによる変形のポテンシャル
エネルギー \rightarrow 最小

- 線形補間
- 最近傍点による補間
- キュービックスプライン補間
- キュービック補間



発表内容

1. 研究背景と目的
2. 提案AD変換器
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

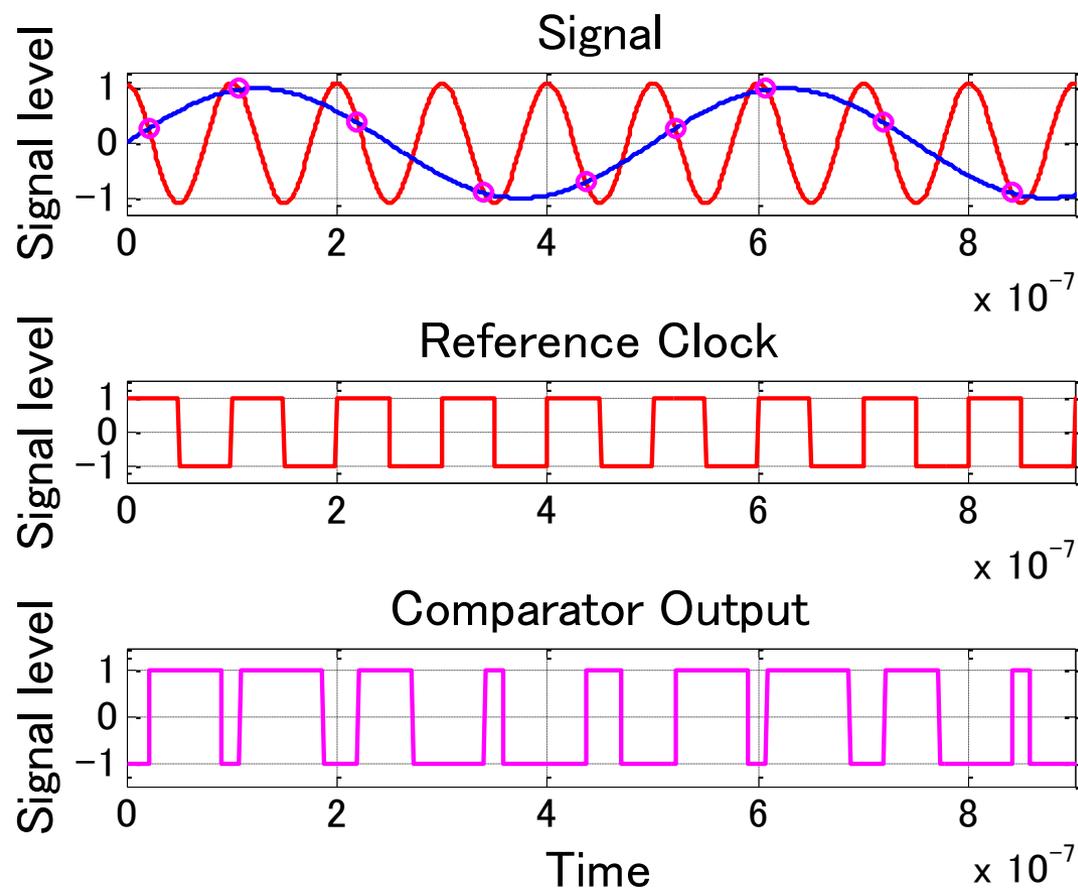
シミュレーション

- 非同期データを直接**DFT**
- 非同期データを補間して同期**FFT**
- 信号処理の違いによる計算時間

基準余弦波信号

- **$f_{in}/f_{ref} = 0.2$**
- **時間分解能 = $1/f_{ref}/100$**
- **$f_{ref} = 10[\text{MHz}]$**
- **$f_{in} = 2[\text{MHz}]$**
- **$f_{s_max} = 11.9[\text{MHz}]$**
- **$f_{s_min} = 8.26[\text{MHz}]$**
- **$f_{s_interp} = 10[\text{MHz}]$**
- **分解能 = $1[\text{ns}]$**

・入力信号: 単一正弦波
(信号理想)

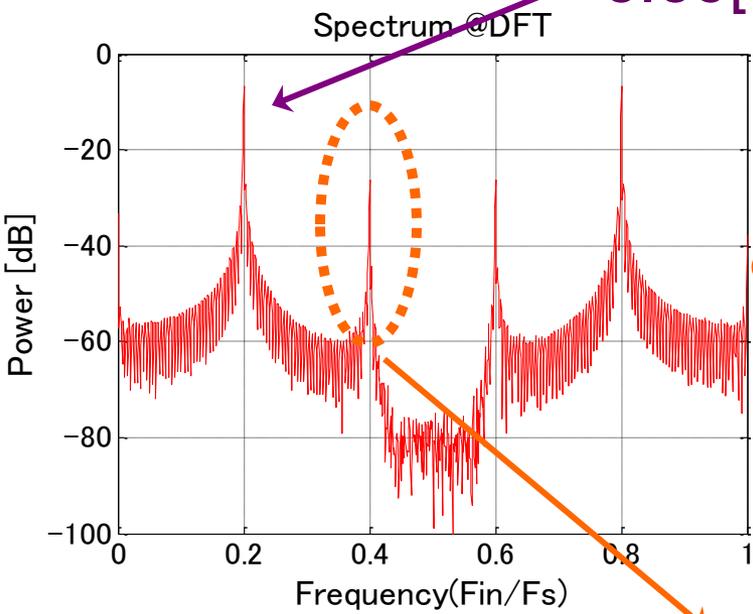


基準余弦波信号

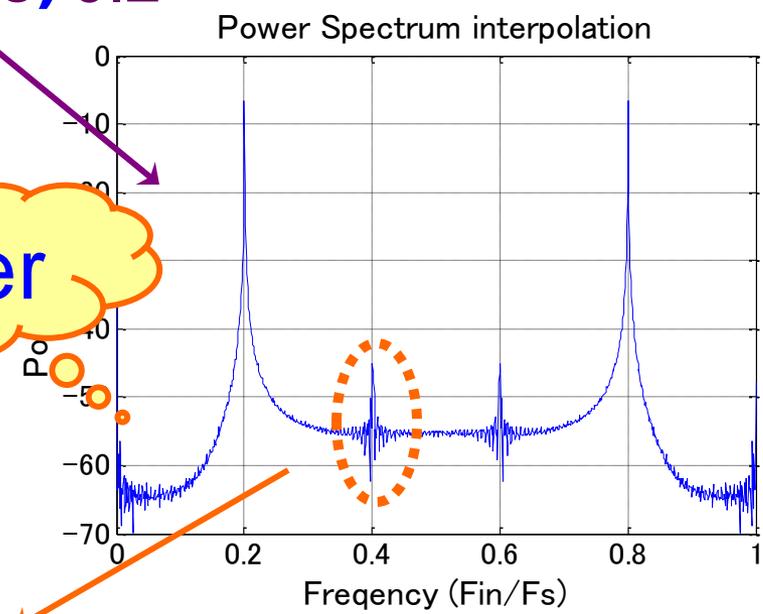
Power Spectrum (Nonuniform DFT)

Power Spectrum (Interpolation Uniform FFT)

-6.69[dB] @ $f_{in}/f_s = 0.2$



better



-26.3[dB] @ $f_{in}/f_s = 0.4$

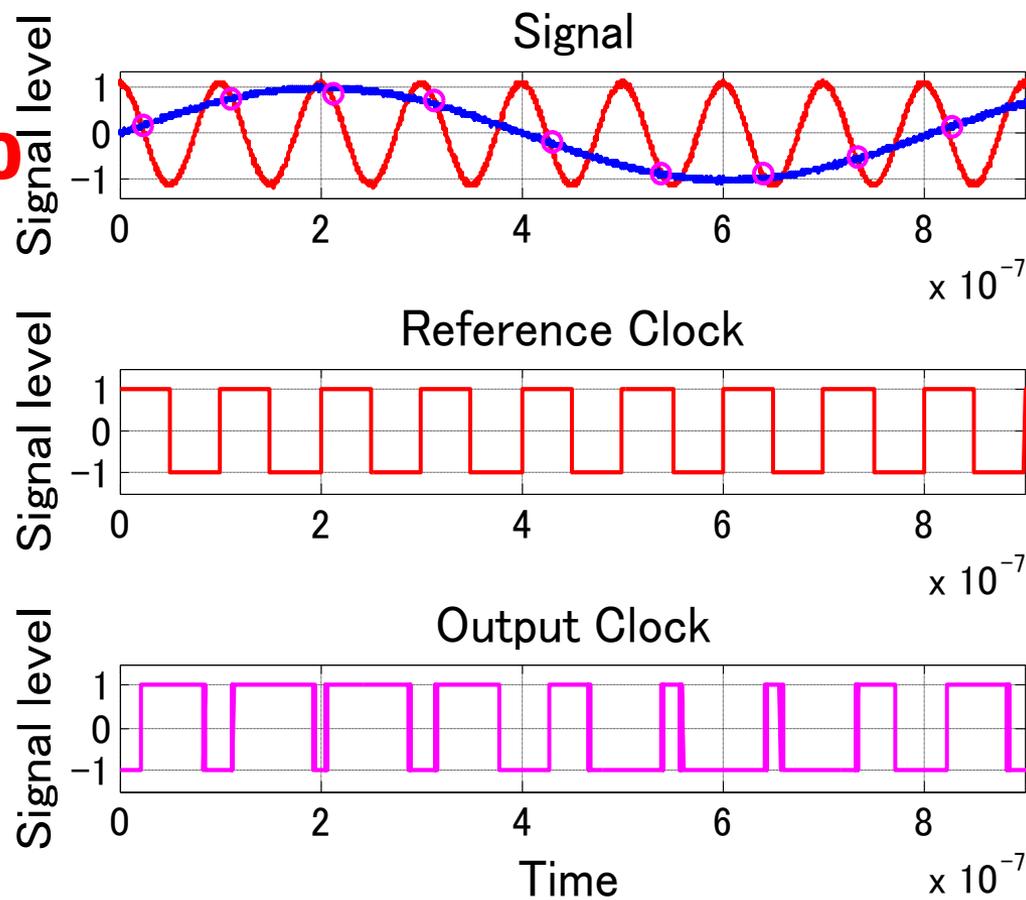
スプリアス

-45.1[dB] @ $f_{in}/f_s = 0.4$

基準余弦波信号

- $f_{in}/f_{ref}=0.124$
- 時間分解能 = $1/f_{ref}/1000$
- $f_{ref} = 10[\text{MHz}]$
- $f_{in} = 1.24[\text{MHz}]$
- $f_{s_max} = 11.23[\text{MHz}]$
- $f_{s_min} = 8.41[\text{MHz}]$
- $f_{s_interp} = 10[\text{MHz}]$
- 時間分解能 = $100[\text{ps}]$

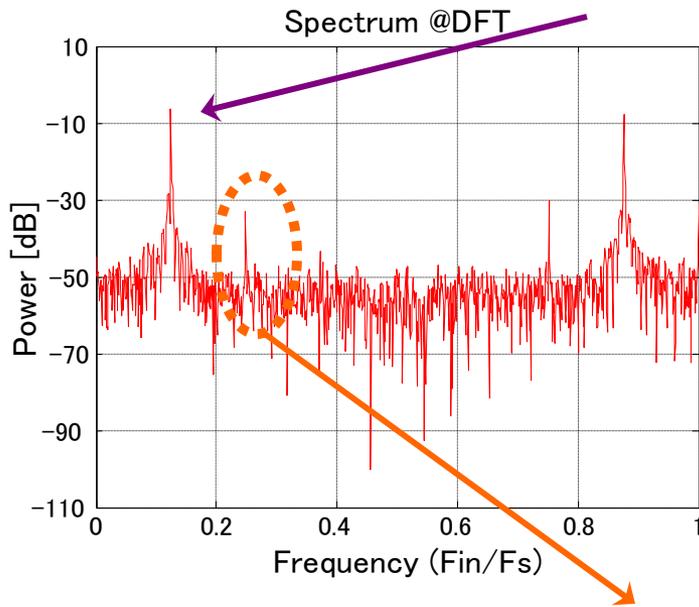
・入力信号: 単一正弦波
(信号にノイズ)



基準余弦波信号

■ Power Spectrum (Nonuniform DFT)

-6.02[dB] @ $f_{in}/f_s=0.124$

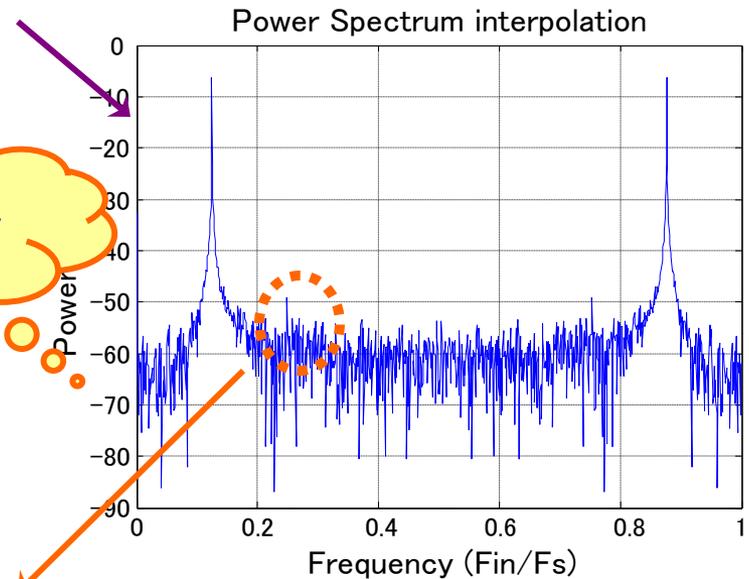


-32.8[dB] @ $f_{in}/f_s=0.248$

■ Power Spectrum (Interpolation Uniform FFT)

better

スプリアス

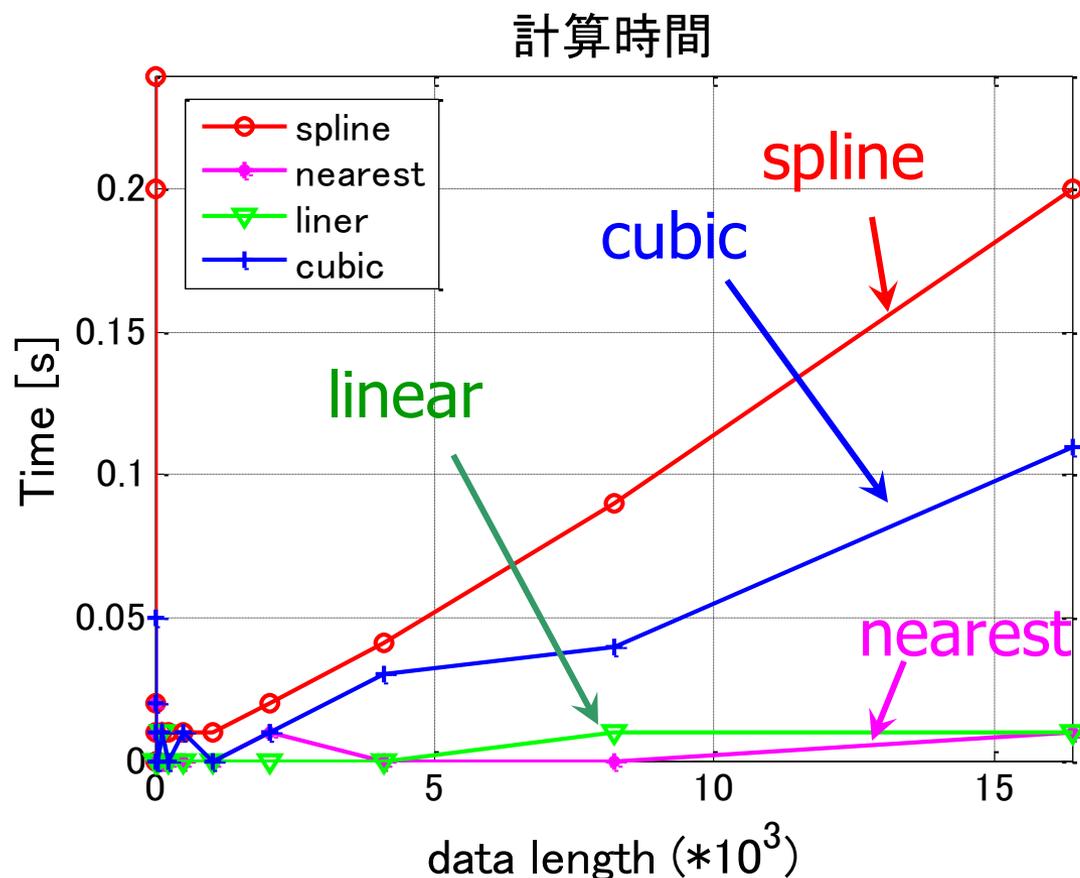


-49.04[dB] @ $f_{in}/f_s=0.248$

信号処理の違いによる 計算時間の比較

- i) 補間法の違いによる計算時間の比較
- ii) 直接DFT、補間してFFT、同期サンプリングの
計算時間の比較

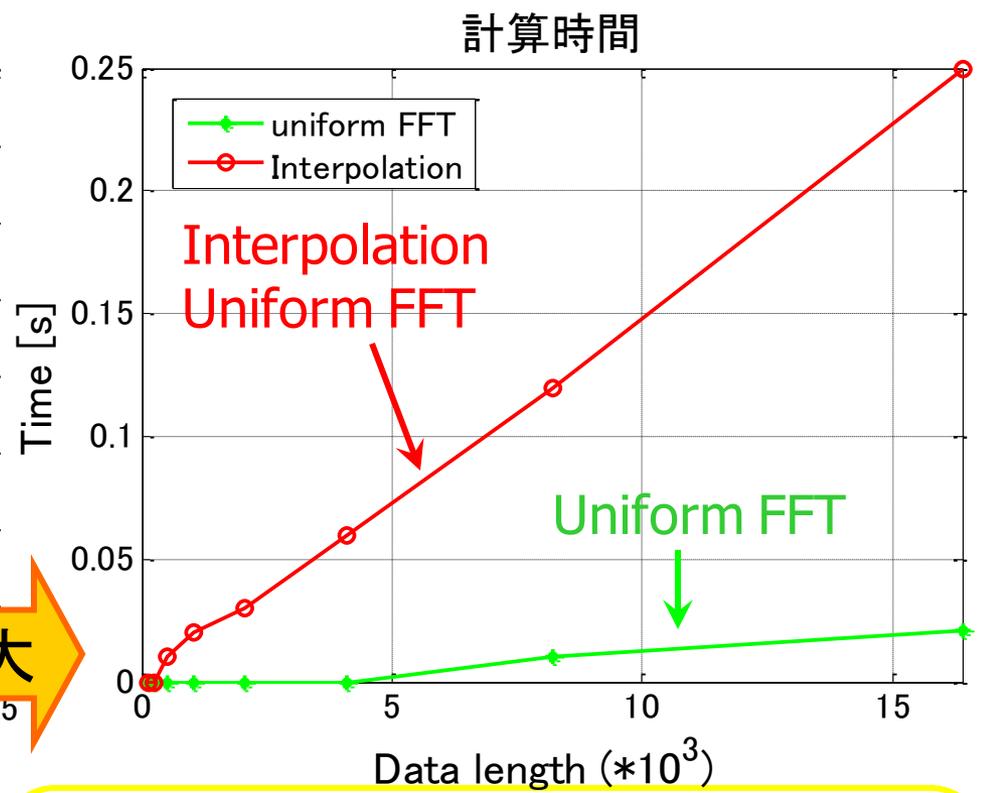
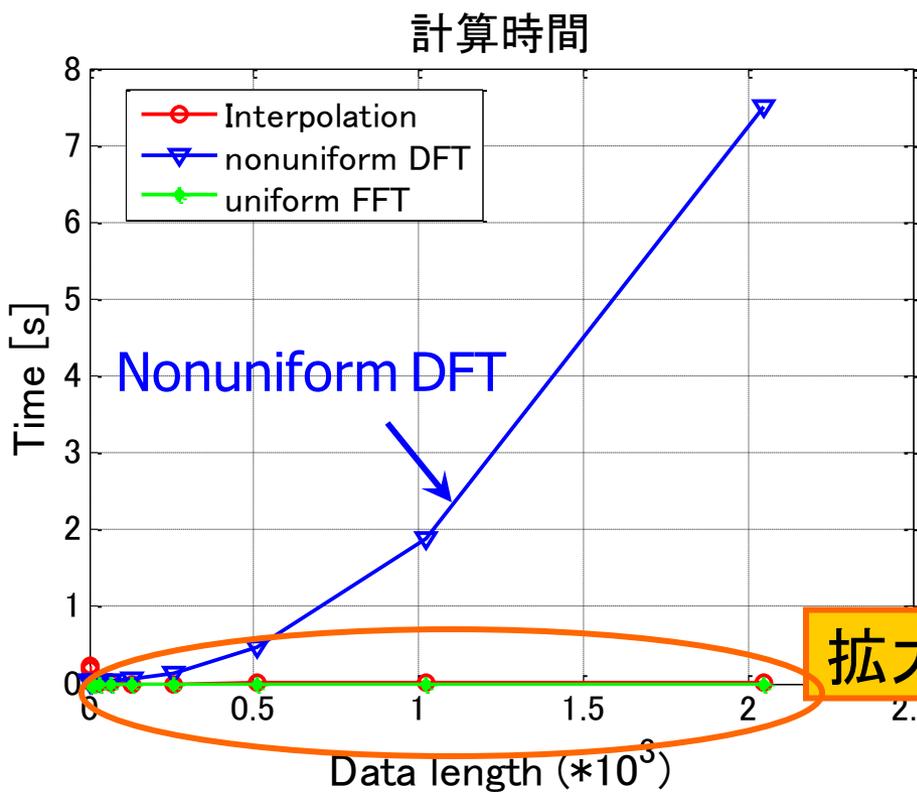
i) 補間法の違いによる計算時間



スプライン補間
 $2^{13} = 8192$ 点
 → 0.09[s]

CPU: 1.2[GHz]
 Memory: 512[MB]

ii) 信号処理の違いによる計算時間



Nonuniform DFT:

$2^{11} = 2048$ 点 $\rightarrow 7.85$ [s]

Interpolation Uniform FFT:
 $2^{13} = 8192$ 点 $\rightarrow 0.11$ [s]
 Uniform FFT:
 $2^{13} = 8192$ 点 $\rightarrow 0.01$ [s]

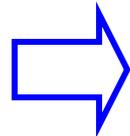
発表内容

1. 研究背景と目的
2. 提案AD変換器
3. 提案AD変換器のLSIテストへの応用
4. パワースペクトラムを求めるアルゴリズム
 - ・非同期離散フーリエ変換アルゴリズム
 - ・時間領域での信号補間アルゴリズム
5. シミュレーション結果
6. まとめと今後の課題

まとめ

- 微細CMOSに適したADCを提案
- 周波数スペクトラムを得る方法について検討

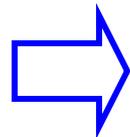
i) 非同期データを直接DFT



低速、低精度

従来のFFTに比べ
補間計算分遅い

ii) 非同期データを補間してFFT



高速、高精度

高調波が問題

今後の課題

■ 信号補間の高速、高精度なアルゴリズムの開発

- ・高調波に対する検討、高速計算手法の検討

■ 提案ADCの実現上の問題の検討

- ・コンパレータのヒステリシス、オーバードライブの影響
- ・基準余弦波が理想的でないために起こる影響
- ・入力周波数と基準余弦波の周波数の関係

■ トランジスタレベルでの設計