

回路設計の観点からの MEMS研究への取り組み

群馬大学大学院工学研究科
電子情報工学専攻
博士課程2年 小林研究室

光野 正志

kono@el.gunma-u.ac.jp

自己紹介

尊敬する人物:「坂本龍馬」 「小林春夫」

研究テーマ:

MEMS技術を用いたアナログ集積回路の研究

研究歴:

学部:

「スイッチング電源のEMI低減化とその測定技術の研究」

修士:

「MEMS技術を用いたアナログ集積回路の研究」

HP: <http://www.el.gunma-u.ac.jp/~kobaweb/>

発表内容

- MEMS研究の取り組みのきっかけ
- 研究を行う上での問題点
- 設計、試作の時の問題点
- 今までの研究成果
- まとめと今後の課題

MEMS研究のきっかけ

アジレントテクノロジーにCoventorWareというツールが紹介される

→回路設計の立場でもMEMS研究が出来るのではないか？（平成15年2月）

→1カ月後、CoventorWareがインストールされたPCが小林研究室に届く

→先生から「君のテーマはMEMSだ！」と言われる（平成15年3月）

MEMS研究がスタート！

「アナログ集積回路とMEMS技術の融合」

発表内容

- MEMS研究の取り組みのきっかけ
- 研究を行う上での問題点
- 設計、試作の時の問題点
- 今までの研究成果
- まとめと今後の課題

研究を行う上での問題点

- MEMS技術に関して知識が全くない
 - 1人で調査、テーマの開拓を行った
 - セミナー、講習会に片っ端から参加
- MEMS研究を行う環境がない
 - 設計CAD(CoventorWare)があるのみ
 - 地道に環境整理

研究を行う上での問題点

- 設計ツールの使い方が分からない
 - 丸紅ソリューションの講習会に参加
 - 使っていくうちに慣れた
- 試作を行うための施設がない
 - 試作してくれるファンダリ会社探し(約1年間)
 - セミコンジャパン2003にて7thMicrosystem/
MEMS Seminar(会費4万円位?)を聴講
(富士電機システムズを知る)
 - アポイント→試作を快く受諾(しかも格安!)

研究テーマの決定

- MEMS技術を用いたアナログ集積回路
- **可変インダクタ**を用いたスイッチング電源における低リップル・高速応答制御方式の研究
 - MEMSで作る意味はあるのか？
 - 集積化出来るのか？
 - 競合しないか？

発表内容

- MEMS研究の取り組みのきっかけ
- 研究を行う上での問題点
- 設計、試作の時の問題点
- 今までの研究成果
- まとめと今後の課題

設計、試作の時の問題点

- 試作第一弾

<スパイラルインダクタ>

- 期間が短い(出会いから試作まで6ヶ月位)

セミコンジャパン-12月

富士電機と初顔合わせ-1月

設計締め切り-3月

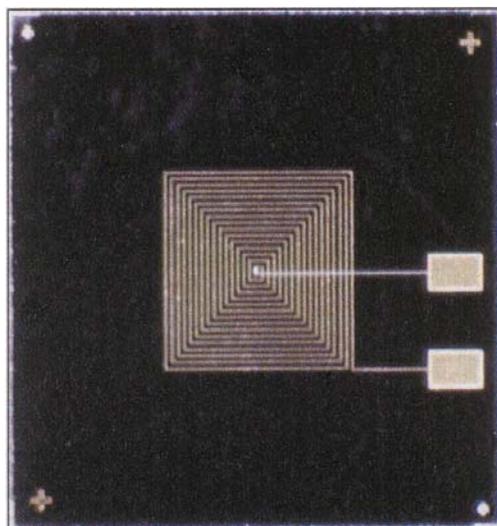
試作の納品-5月

- インダクタをMEMSプロセスで作製する知識がない
- 十分な設計の検討が出来なかった

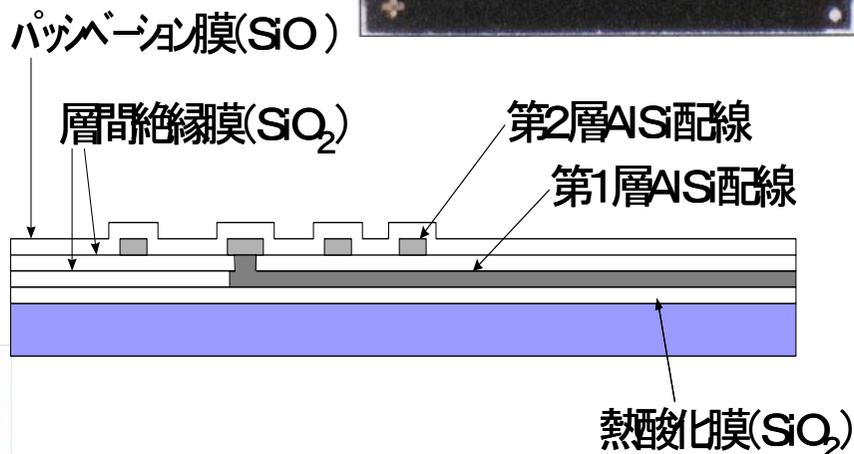
スパイラルインダクタの設計・試作

MEMSファンダリにより、設計したMEMSの作成が可能

チップ写真



断面図



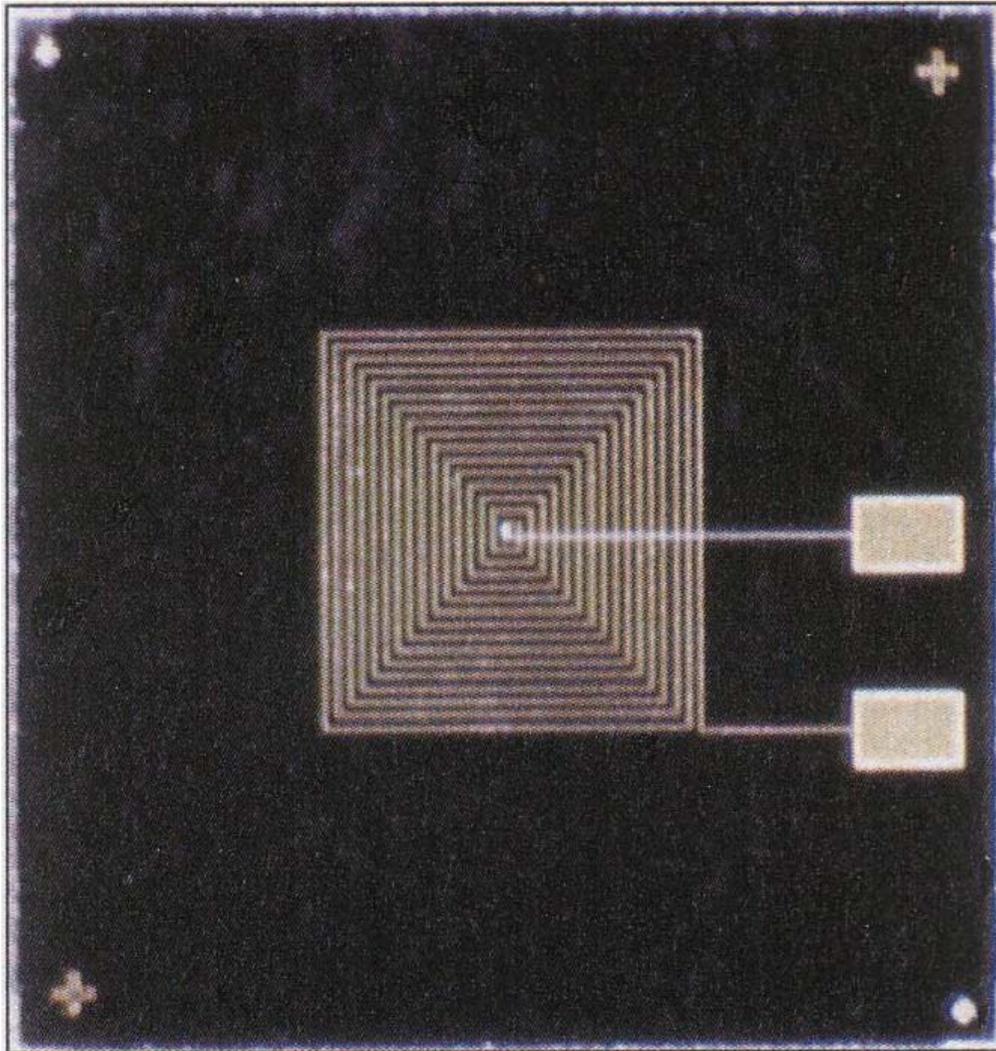
specification

- ・巻き数: 16巻
- ・ライン幅: 16 [μm]
- ・線間距離: 45 [μm]
- ・全体幅: 1.9 [mm]
- ・材料: AlSi
- ・基板: SiO₂

製作...富士電機システムズ

シリコンウェハ(厚さ)	: 525 μm
パッシベーション膜(SiO ₂)	: 膜厚1 μm
層間絶縁膜(SiO ₂)	: 膜厚1 μm
熱酸化膜(SiO ₂)	: 膜厚1 μm
第1.2層AlSi配線	: メタル厚1 μm

スパイラルインダクタのチップ写真



specification

- ・巻き数: 16巻
- ・ライン幅: 16 [μm]
- ・線間距離: 45 [μm]
- ・全体幅: 1.9 [mm]
- ・材料: AISi
- ・基板: SiO₂

製作

富士電機システムズ

結果: 失敗

設計、試作の時の問題点

- 試作第二弾

- ◁スパイラルインダクタ＞

- 第一弾の失敗を踏まえ、設計の検討に時間をかけた

- インダクタとしては成功か？

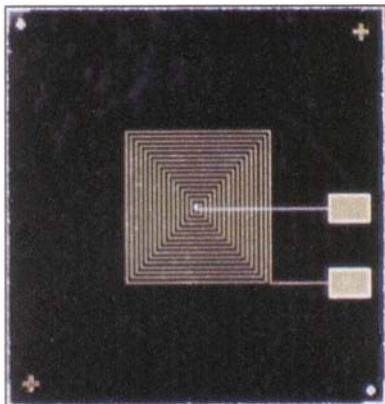
- 測定をする際、測定器の使い方に苦戦
(ネットワークアナライザは箱の中)

スパイラルインダクタの検討及び改良

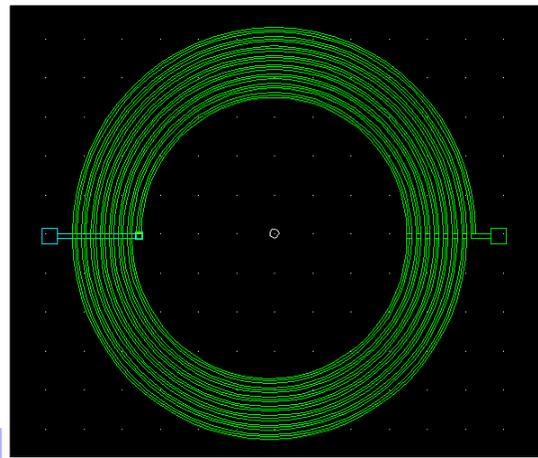
問題点

- ・インダクタンスが低い
- ・寄生容量が大きい
- ・配線抵抗が大きい
- ・自己共振周波数が低い

<試作したインダクタ>



<改良したインダクタ>

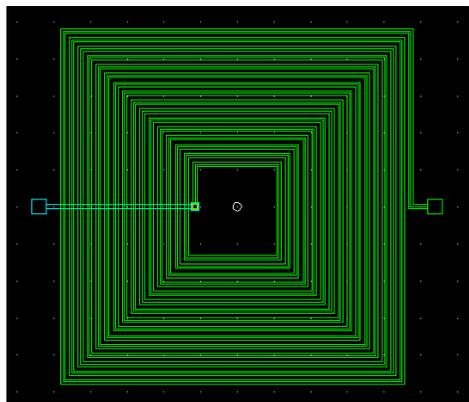


改良点

- ・パッドを両端から引き出す
- ・パッド面積を約1/18
- ・配線間絶縁層を厚く
- ・低誘電率絶縁材料の使用
- ・ガラス基板を用いる
- ・メタル配線の低抵抗化
- ・内径サイズを大きくとる
- ・線幅、線間幅の最適化
- ・巻数の最適化
- ・レイアウト形状

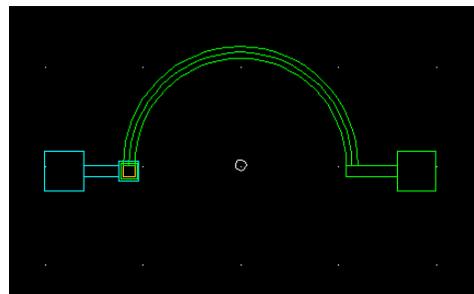
改良したスパイラルインダクタ

◎L値重視の設計



<シミュレーション値>
L値: 396[nH]
Q値: 1.26
fo: 300[MHz]

◎Q値重視の設計

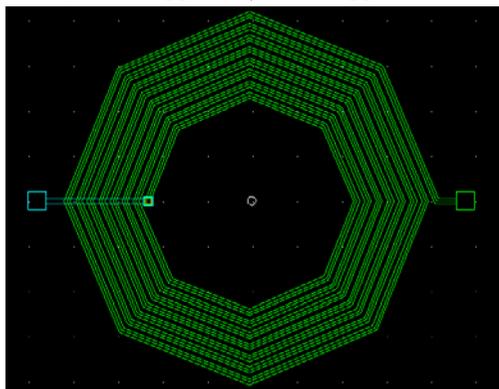


<シミュレーション値>
L値: 0.89[nH]
Q値: 24.6
fo: 31[GHz]

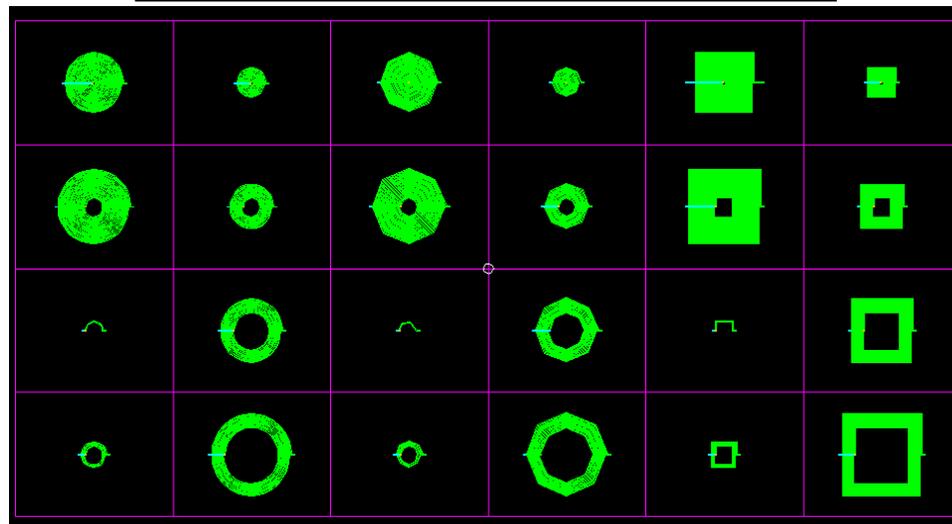
(fo: 自己共振周波数)

その他、21パターンを試作
実測値により特性を確認する

◎L値、Q値のバランス設計



<シミュレーション値>
L値: 120[nH]
Q値: 1.89
fo: 400[MHz]



試作インダクタの層構成・断面図

表. 各層の材料と厚さ

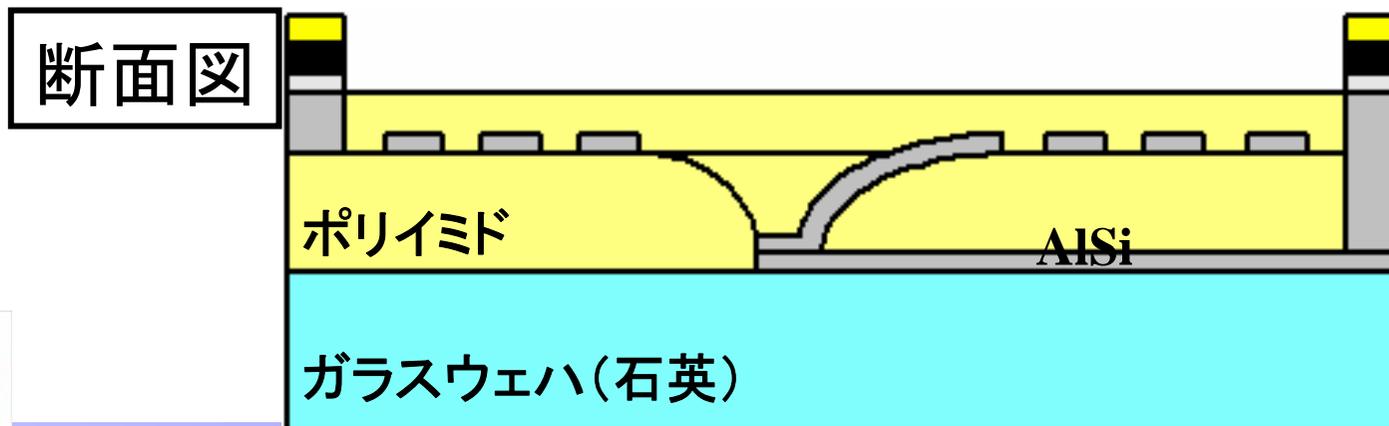
層番号	名前	材料	厚さ(μm)
0	ガラスウェハ	石英	500
1	配線層1	AlSi	2&0.5&0.1
2	絶縁層	polyimide	10
3	配線層2	AlSi	2&0.5&0.1
4	保護層	polyimide	2
5	電極1	Al	1
6	電極2	Ni	1
7	電極3	Au	0.1

図. 層の構成順

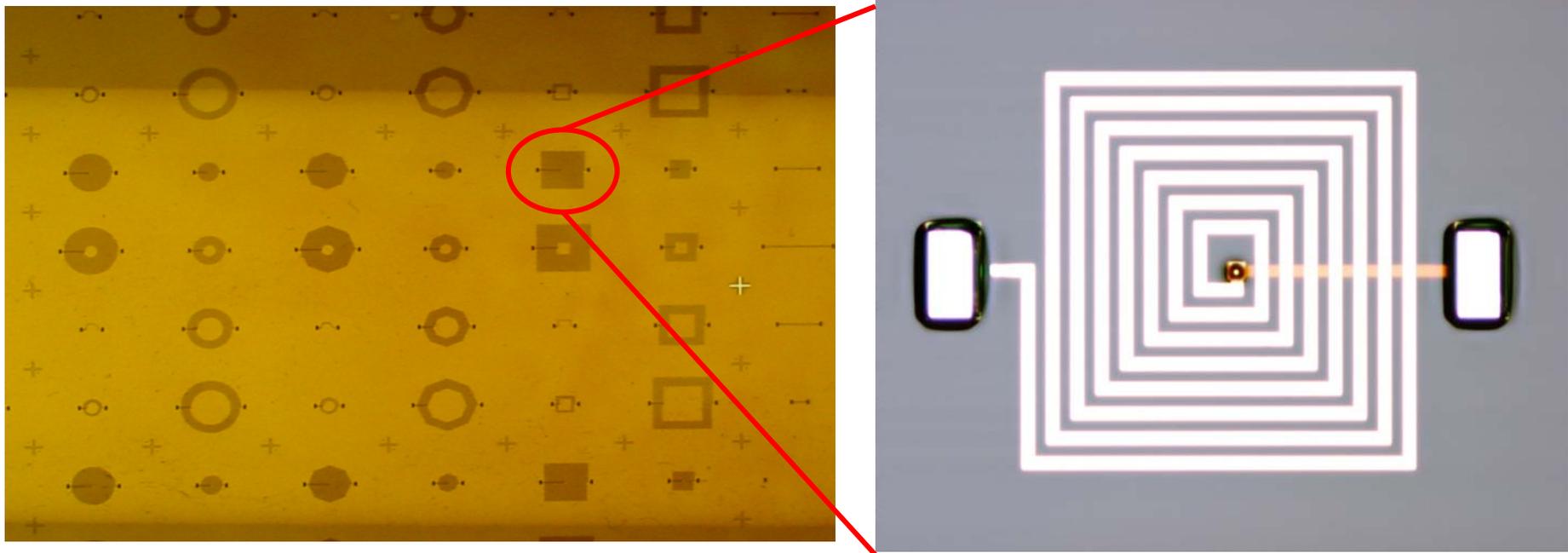
7	電極3 (Au)
6	電極2 (Ni)
5	電極1 (Al)
4	保護膜 (polyimide)
3	配線層2 (AlSi)
2	絶縁層 (polyimide)
1	配線層1 (AlSi)
0	ガラスウェハ (石英)

◎誘電率

P-SiO₂ (3.8) → polyimide (2.9)



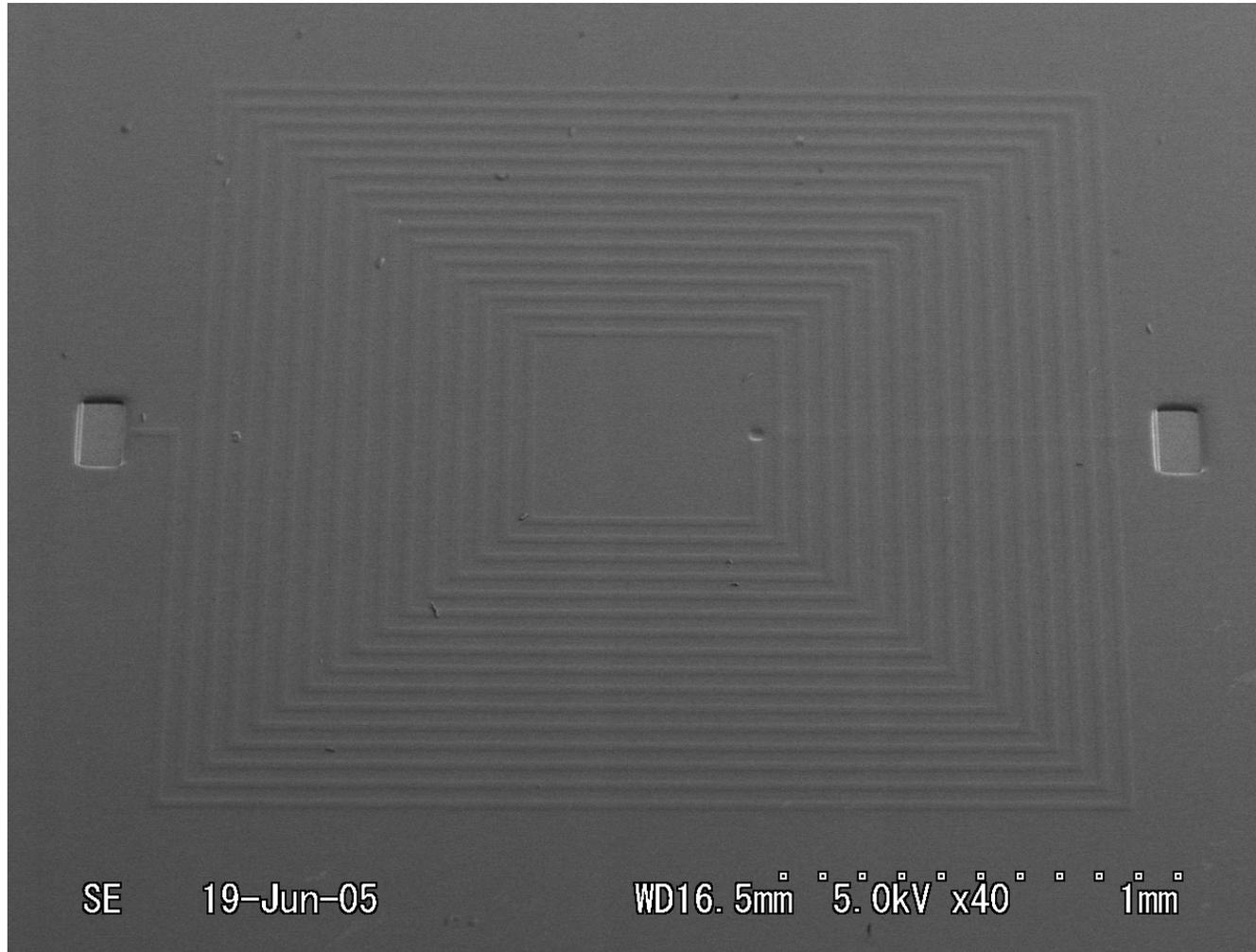
スパイラルインダクタのチップ写真



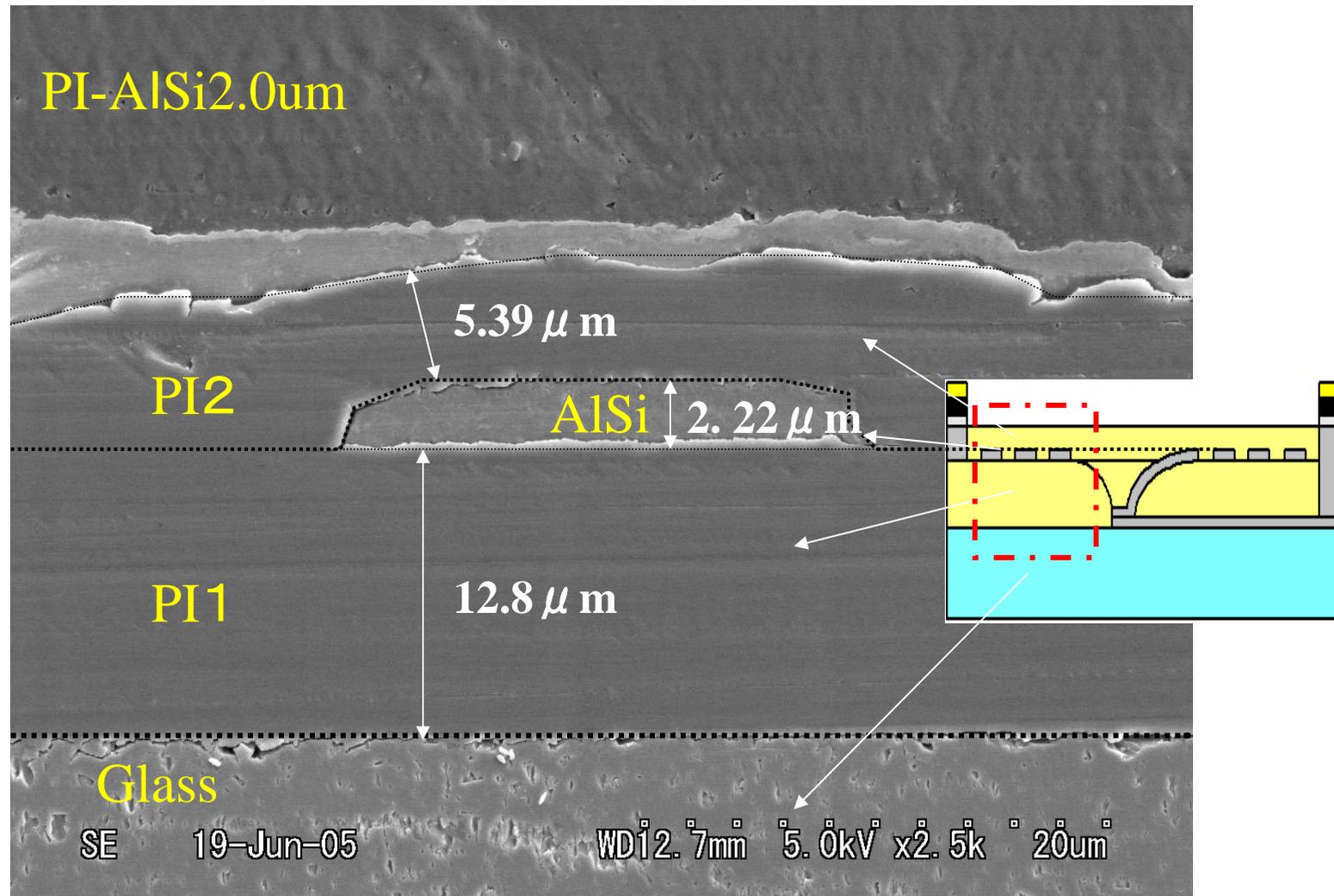
測定→目標性能値との比較

ファンダリ: 富士電機システムズ

スパイラルインダクタのSEM写真

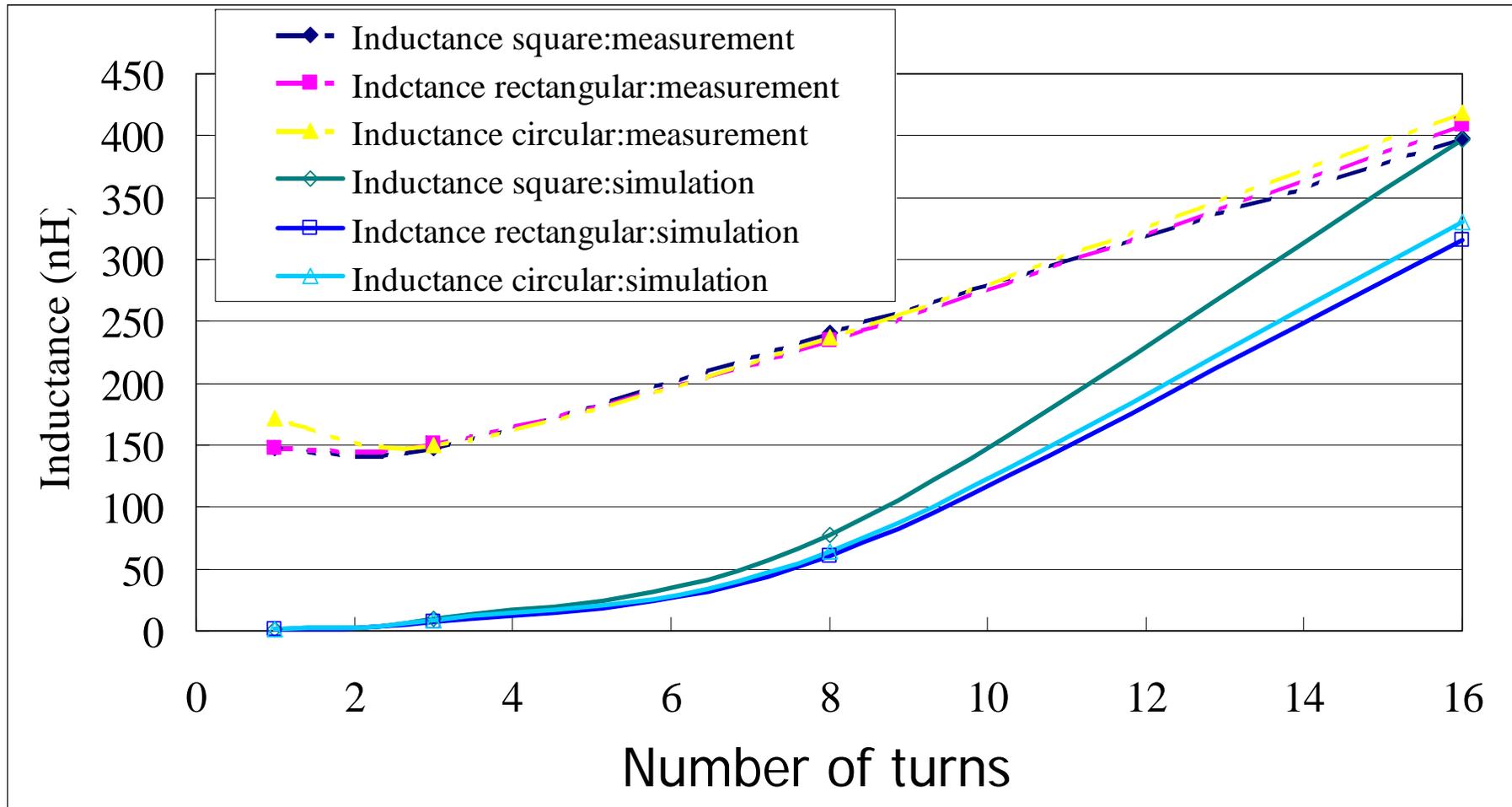


SEM写真: 2000倍

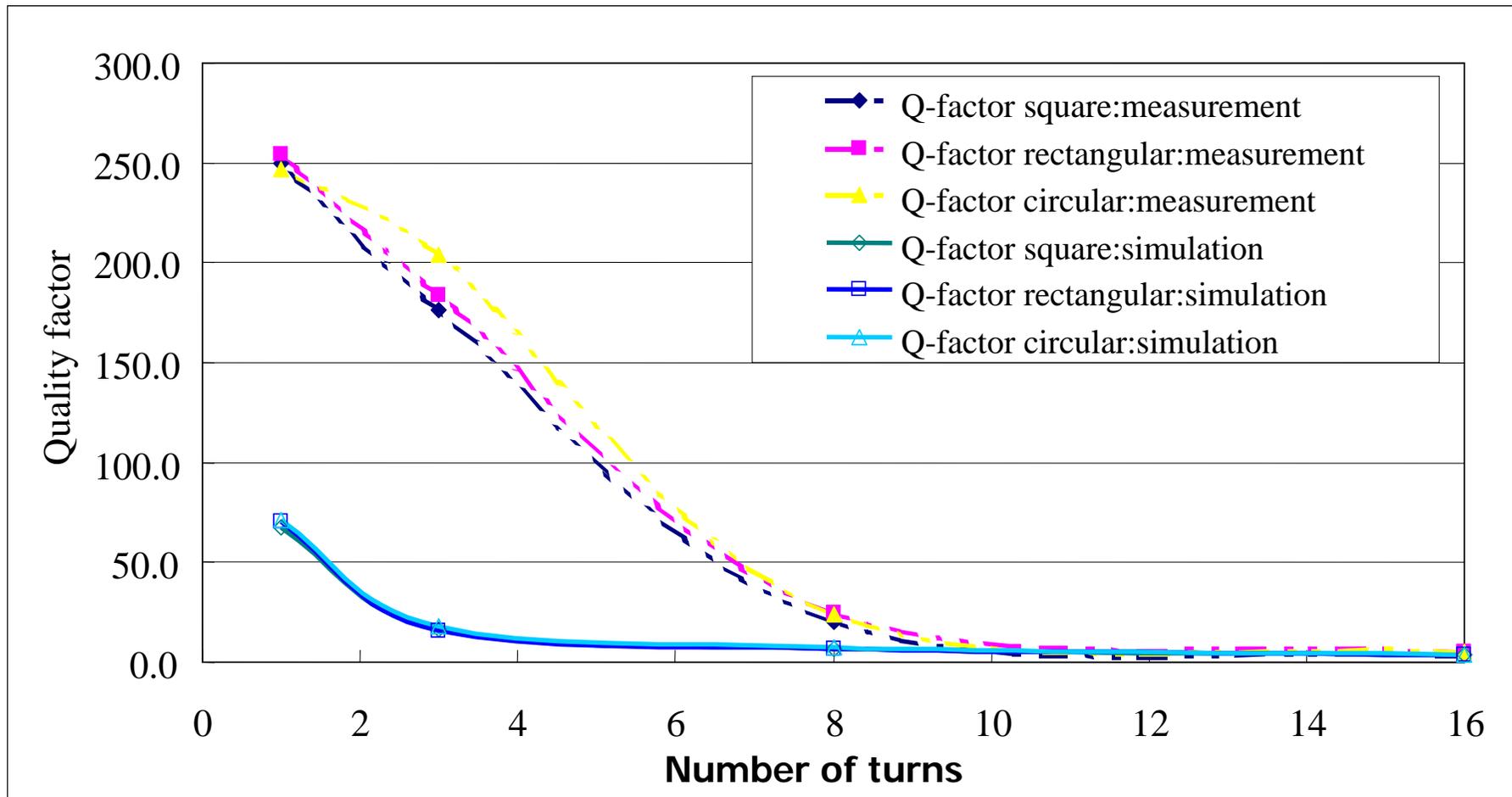


Simulation, Measurement results

- Inductance, # of turns, shape -



Simulation, Measurement results - Q, # of turns, shape -



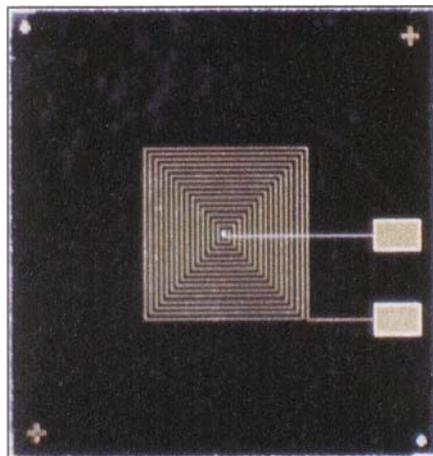
発表内容

- MEMS研究の取り組みのきっかけ
- 研究を行う上での問題点
- 設計、試作の時の問題点
- **今までの研究成果**
- まとめと今後の課題

スパイラルインダクタ

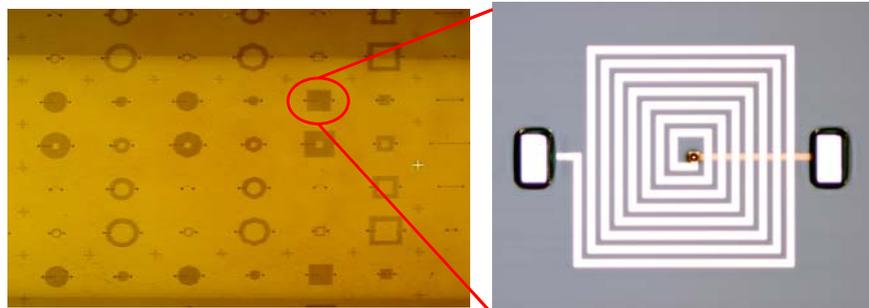
<スパイラルインダクタのチップ写真>

<ファンタリ 富士電機システムズ>

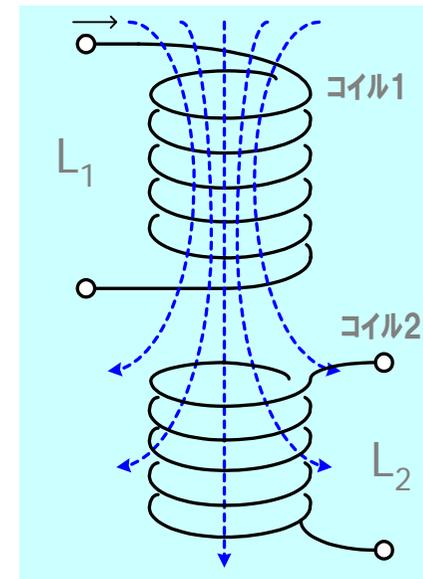


Specification

- 巻き数: 16巻
- ライン幅: 16 [μm]
- 線間距離: 45 [μm]
- 全体幅: 1.9 [mm]
- 材料: AlSi
- 基板: SiO₂



<相互インダクタンスの可変原理>

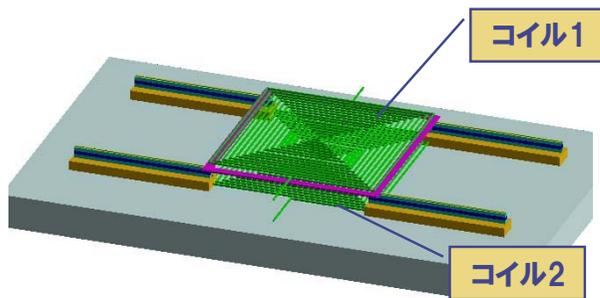


アクチュエータによって
2つのコイル間の距離を変化

相互インダクタンス値を可変

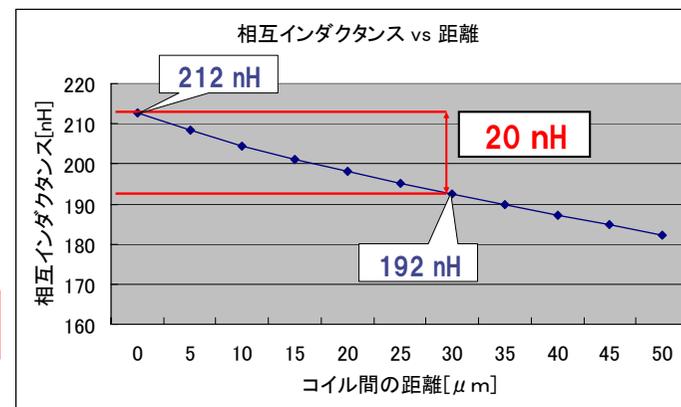
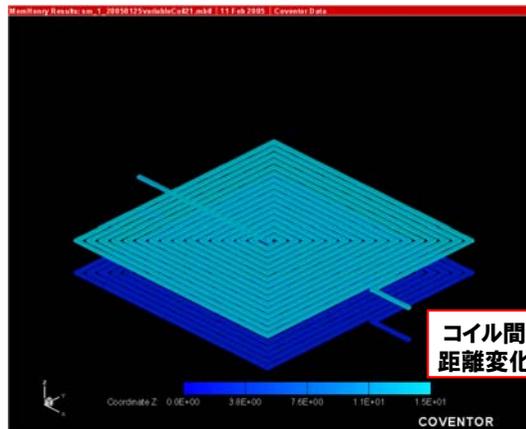
可変インダクタの設計

<構成>

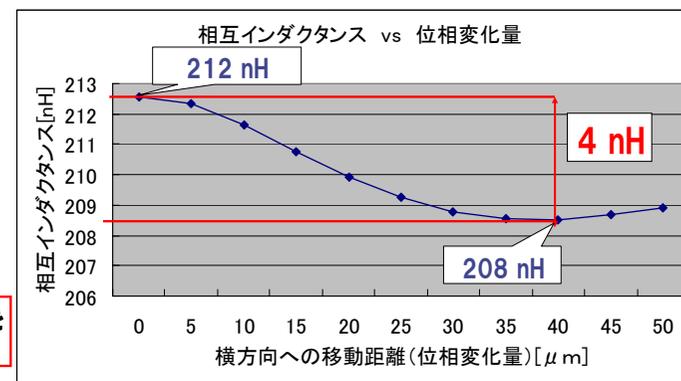
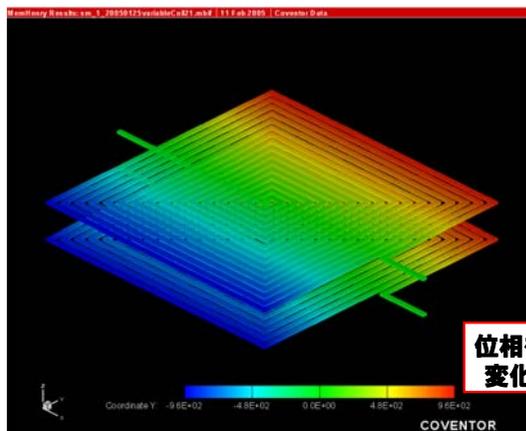


<シミュレーション結果> <相互インダクタンスの変化量>

鉛直方向移動

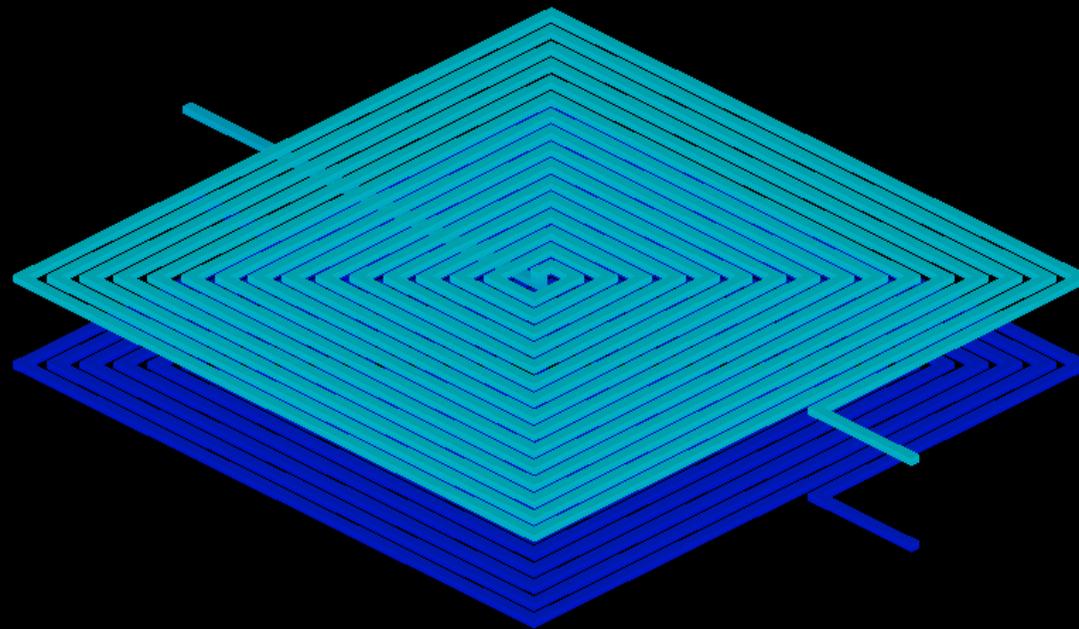


水平方向移動

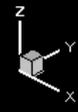


シミュレーション結果(鉛直方向移動)

MemHenry Results: sm_1_20050125variableCoil21.mbf | 11 Feb 2005 | Coventor Data



コイル間
距離変化

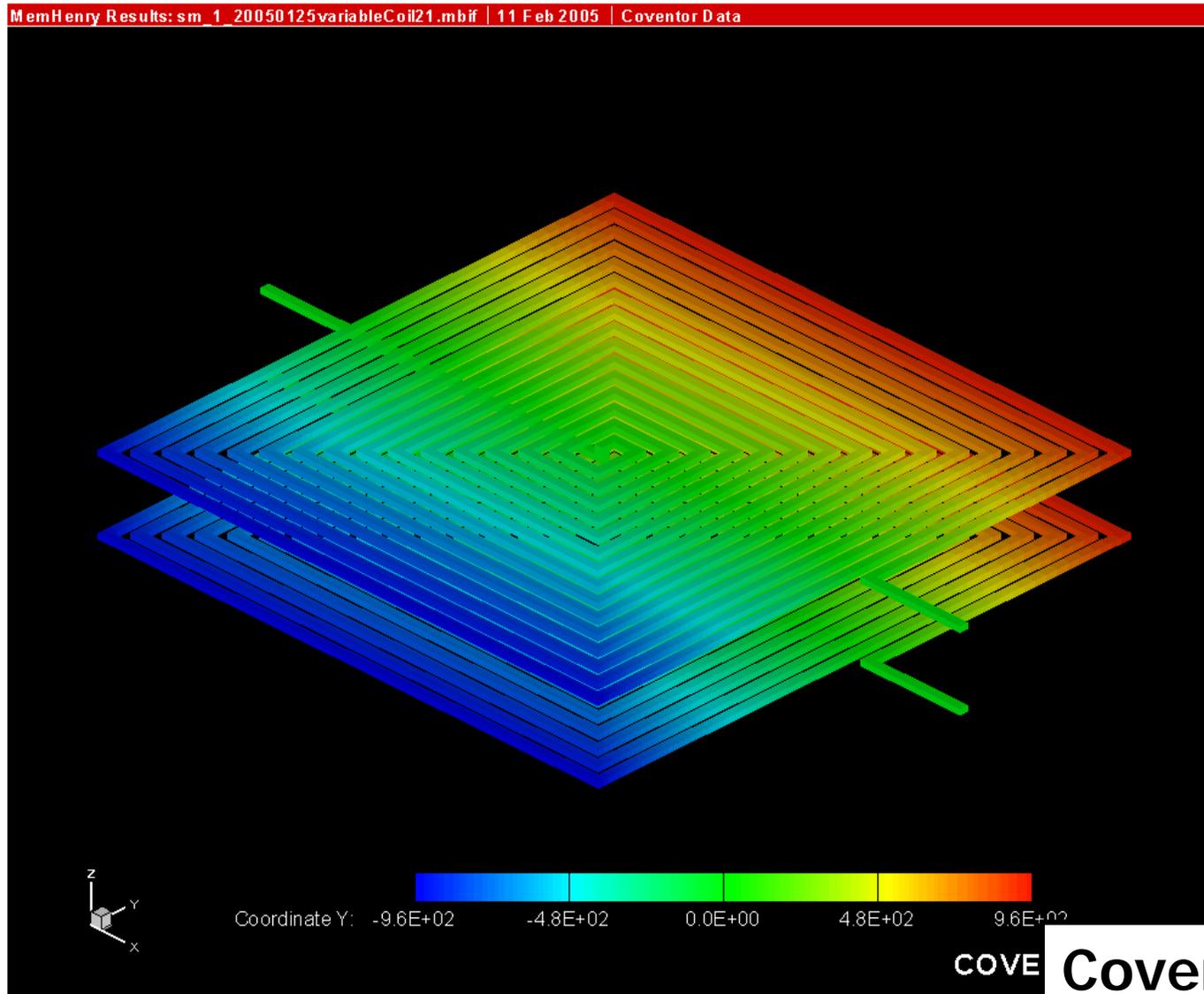


Coordinate Z: 0.0E+00 3.8E+00 7.6E+00 1.1E+01 1.5E+01

CoventorWare

低 z軸座標 高

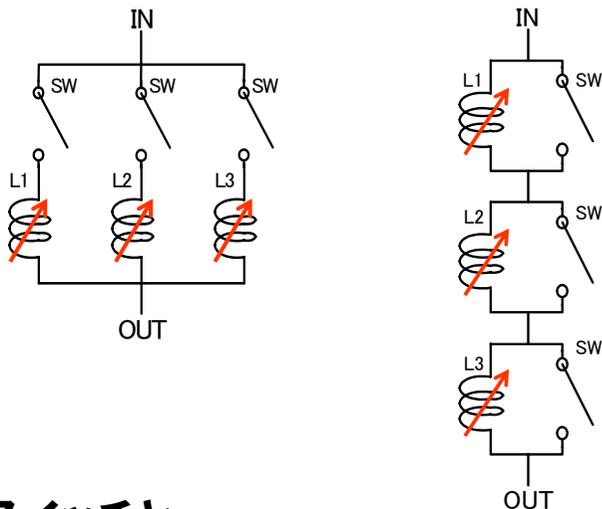
シミュレーション結果(水平方向移動)



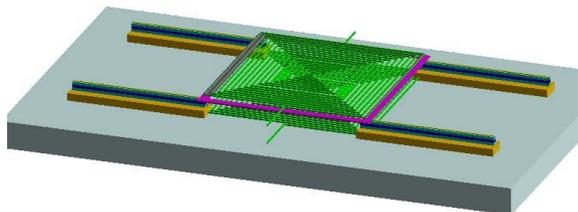
位相を
変化

スイッチと提案可変インダクタ

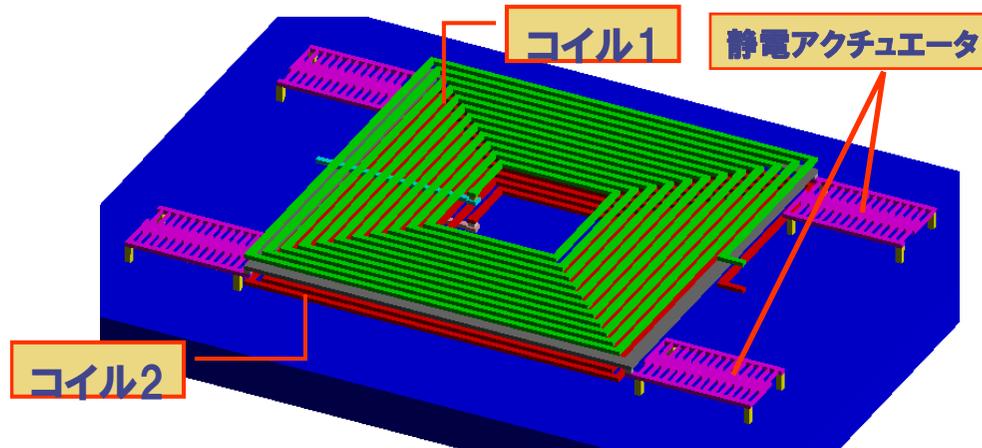
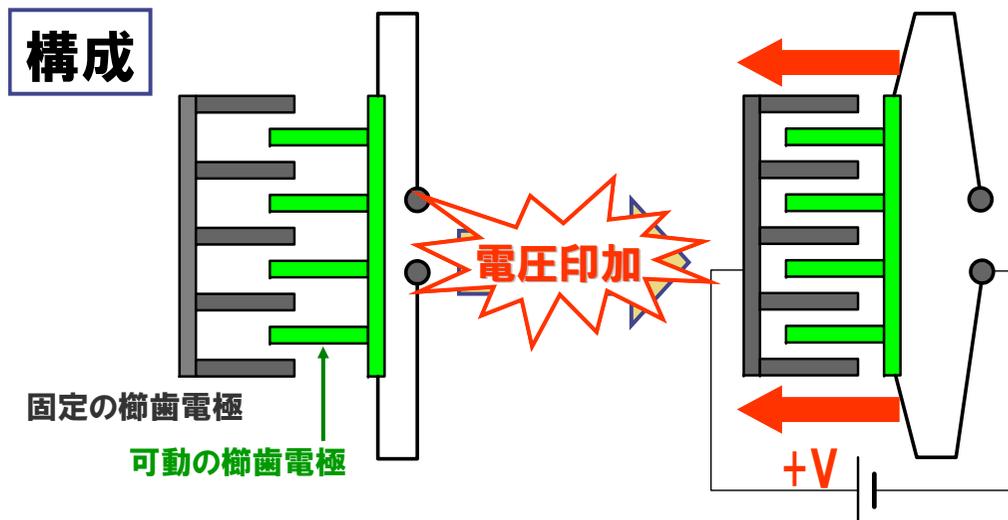
〈スイッチによる大きな値の制御〉



スイッチと
提案可変インダクタ
→連続的に値を制御



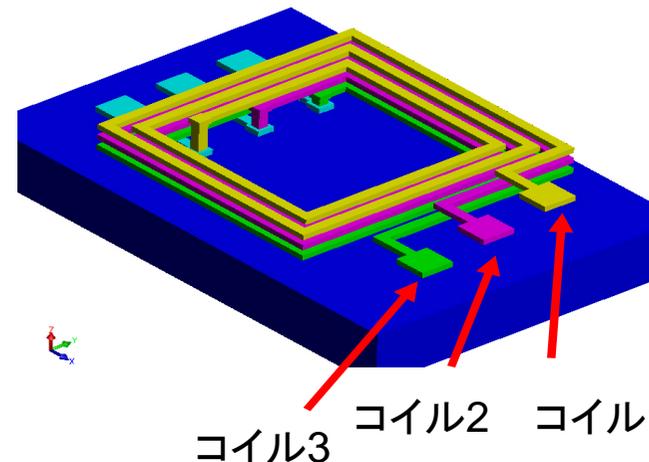
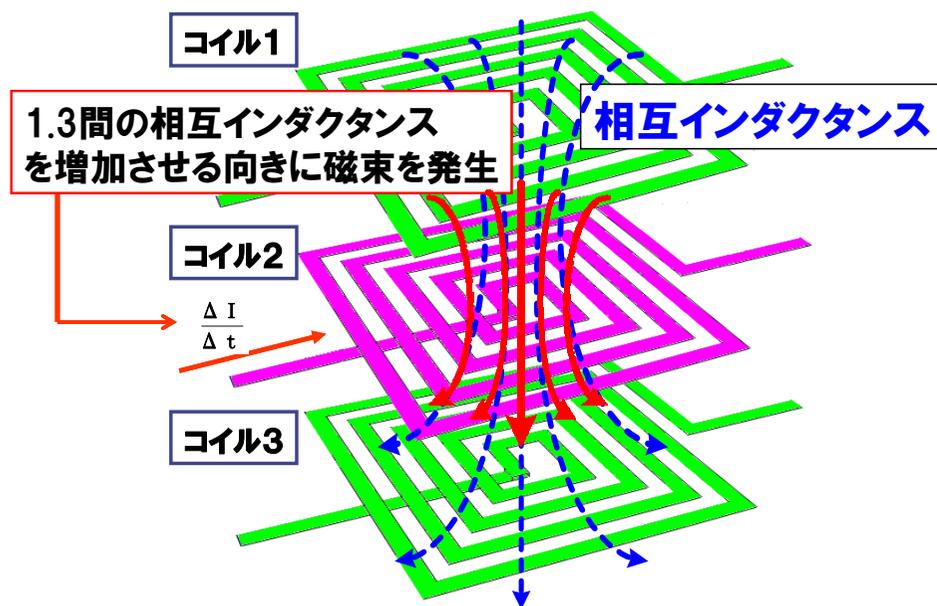
〈櫛歯型静電アクチュエータ〉



3重コイル型可変インダクタ

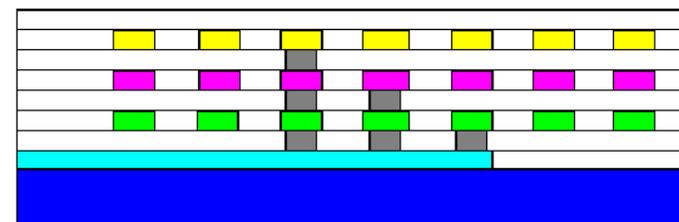
<提案・設計した可変インダクタ>

<コイル1、3間での相互インダクタンスを可変する>



<断面図・層構成>

絶縁層: polyimide (5 μm)



配線層: Al-Si (1 μm)

ガラスウエハ (500 μm)

書籍、講習会等

- ・ 小室貴紀、小林春夫、酒寄寛、光野正志、「ミックスト・シグナルLSIテスト技術の基礎(前編・後編)」、Design Wave Magazine (2005年6月号、7月号、2006年3月CD-ROM版).
- ・ 群馬大学工学部電気電子工学科小林研究室「群馬大学でのアナログ集積回路設計の研究教育の取り組み」、「MEMS技術を用いた可変インダクタの設計」、第4回産官学連携推進会議、国立京都国際会館(2005年6月).
- ・ 経済産業省委託事業、アナログ中核人材育成事業「アナログ集積回路講座」、監修:永田穰、講師:佐々木、小林、小堀、石原、伊藤、白石、弓仲、高井、傘、三輪、麻殖生、田中、光野正志、協力:アナログチップデザイン、富士電機システムズ、丸紅ソリューション、シルバコジャパン、サイバネット 各社、2005年12月-2006年1月 6時間x10回(60時間).
- ・ MEMS & ナノテク関連展示会出展予定、筑波宇宙センター(2006年10月)

発表内容

- MEMS研究の取り組みのきっかけ
- 研究を行う上での問題点
- 設計、試作の時の問題点
- 今までの研究成果
- **まとめと今後の課題**

まとめ

- 小林研究室におけるMEMS研究への取り組み方、進め方
- 今までの研究成果

<今後の課題>

- 「アナログ集積回路とMEMS技術の融合」
 - 集積化するための問題点が山積み
 - MEMS設計が出来る技術者が少ない

謝辞

- アナログチップデザイン; 安田社長
- アジレントテクノロジー; 小室氏、酒寄氏
- 富士電機システムズ ファインテック機器部;
友高氏、相馬氏、石倉氏、他多数
- 丸紅ソリューション; 木下氏、山田氏、宮下氏
- 三洋電機OB; 大拙氏、碓氷氏、田中氏
- 群馬大学; 小林先生、小林研究室各位、
伊藤先生、桜井先生、他多数

京都大学 土谷先生

Koba Lab@JP



群馬大学小林研究グループ
(2004.5.28)