

# 広帯域デルタシグマ AD 変換器

Wideband Delta-Sigma ADC

小林春夫 元澤篤史 上森将文 林海軍 田辺朋之 傘昊  
H. Kobayashii A. Motozawa M. Uemori H. Lin T. Tanabe H. San

Electronic Engineering Dept. Gunma University 376-8515 e-mail: k\_haruo@el.gunma-u.ac.jp

## 1 まえがき

デルタシグマ変調方式は、アーキテクチャ・回路の進歩と CMOS 微細化の進展により、より広帯域な AD 変換器実現を可能とし通信分野への応用が広がった。このチュートリアルでは広帯域化に適した連続時間方式デルタシグマ AD 変調器の設計上の留意点について解説する。

## 2 離散時間変調器と連続時間変調器

デルタシグマ AD 変調器の回路実現には高精度が得やすいのでスイッチドキャパシタ回路を用いた離散時間変調器が多用されてきた [1]。近年、高帯域化・低消費電力化の観点から連続時間回路方式が活発に研究開発され国際会議での発表、一部製品化がなされてきている。

離散時間変調器の特徴

- スwitchドキャパシタ回路使用 (図 1)。
- 高精度。
- 消費電力が比較的大。
- 高速・高周波動作難しい。

連続時間変調器の特徴

- 連続時間アナログフィルタ回路使用 (使用 (図 1))。
- 変調器内連続時間フィルタがアンチエイリアス機能をもつ。
- 連続時間フィルタの自動調整機能が必要。
- DAC クロックジッタにより SNR 劣化。
- ループ遅延により SNR 劣化。
- 消費電力が比較的小。
- 高速・高周波動作可能。

## 3 連続時間変調器の伝達関数

連続時間変調器内では変調器内量子化器でのサンプリング前の信号は連続時間系として扱い、サンプリング後は離散時間系で扱う (図 2)。すなわち連続時間系と離散時間系が混在するので、信号伝達関数及びノイズ伝達関数を得るためには Modified Z 変換等を用いた多大な計算を必要とする [3, 4]。

内部 DAC の出力波形 (たとえば NRZ か RZ かが図 3) 伝達関数に影響を与える。

離散時間 (すなわち Z 領域) でプロトタイプ変調器を設計し、そのノイズ伝達関数のインパルス応答が等価になるように連続時間変調器を設計することが多い。

## 4 連続時間変調器のアンチエイリアス特性

連続時間変調器は内部に連続時間フィルタを用いるのでアンチエイリアス機能をもつ。信号伝達特性を計算することでそのフィルタの特性を知ることができる (図 4)。ノイズ伝達関数を同じに設計しても、フィードバック構成かフィードフォワード構成か等の変調器トポロジによってアンチエイリアス特性 (信号伝達関数) は異なる。

デルタシグマ方式はオーバーサンプリングにより変調器前段のアンチエイリアスフィルタへの要求仕様が緩和されるが、連続時間変調器の場合はさらに緩和される。これは連続時間変調器の大きなメリットである。

## 5 LP タイプと BP タイプ変調器

変調器内のフィルタ部に LPF (積分器) を用いれば信号帯域が DC 近辺の LP タイプの変調器となる。フィルタ部の BPF (共振器) を用いれば高周波信号を扱う BP タイプの変調器となる。

I, Q 信号を入出力とし内部フィルタに複素バンドパスフィルタを用いれば複素バンドパス変調器となる [8, 9]。

連続時間 BP 変調器は通信応用で RF 信号を直接サンプリングする “RF サンプリング用 ADC” の有力なアーキテクチャである (図 7) [2, 3, 4]。

サンプリング周波数を  $f_s$  とする。BP タイプでは (後段のデジタルフィルタが簡単化できるため) 帯域の中心周波数を  $(1/4)f_s$  に設定することが多い [1]。

中心周波数を  $(3/4)f_s$  に設定してサブサンプリングを行う方式を提案されている (図??,6)[2]。この場合は内部のフィルタに要求される Q 値が中心周波数  $(1/4)f_s$  の場合に比べて 3 倍になる。この際、内部 DAC に RF DAC を用いる [2]。

また、信号帯域の中心周波数を  $(1/4)f_s$  とすると回路の非線形性等による入力信号の奇数次高調波成分が信号帯域内に回り込んでしまうので、たとえば信号帯域の中心周波数を  $(1/6)f_s$  等に設定してこの問題を回避する構成も提案・実現されている (ただしこの場合は後段のデジタルフィルタは複雑になる)[5]。

## 6 フィードバックとフィードフォワード構成

近年フィードフォワード構成変調器が関心を集めているが [11]、連続時間変調器への得失は次のようになる。フィードフォワード構成のメリット

- 初段のフィルタの線形性要求が緩和される。Active RC ではなく高周波動作可能な Gm-C を用いることが可能。
- ループ遅延の SNR 劣化への影響が小さくなる。

### フィードフォワード構成のデメリット

- 信号伝達関数アンチエイリアス機能は小さくなる (図 4).

### 7 カスケード構成による高次変調器

離散時間変調器の MASH のように、連続時間変調器でもカスケード構成による高次変調器構成が提案・実現されている [8, 9].

### 8 内部 ADC, DAC のマルチビット化

離散時間変調器で内部の ADC, DAC を (1bit ではなく) 3 bit 程度のマルチビット化する方式が普及している. この方式では内部マルチビット DAC の非線形性により SNDR が劣化するので非線形性をノイズシェーブする DWA(Data Weighted Averaging) アルゴリズムが用いられる.

連続時間変調器にこの DWA を用いると (離散時間変調器では DAC 出力の整定値だけが問題であるが連続時間変調器では DAC 出力の遷移状態波形も SNDR に影響するので) DAC 非線形性をノイズシェーブするのは難しいが、非線形性による高調波歪を周波数拡散して白色ノイズ化できるので一定の効果がある.

### 9 サンプリングクロックジッタの影響

変調器内部の量子化器 (AD 変換器) はフィードバックループの前経路にある. したがってそのサンプリングクロックジッタによる誤差 [12] はノイズシェーブされるので問題は少ない.

一方内部 DAC はフィードバック経路にあるので、クロックジッタによる誤差は AD 変調器全体の精度劣化につながる. クロック切り替わりの時点で DAC 出力値およびそのスルーレートをゼロにする (RF DAC, 図 3) 等の波形にすることで DAC のクロックジッタの影響を小さくする方式が様々提案されている [2].

またマルチビット DAC を用いればジッタの影響は小さくなる.

逆転の発想をすれば、連続時間変調器は内部 DAC 出力波形の工夫等により DAC へのクロックジッタの影響を低減できれば、「AD 変換器の性能 SNDR) 限界はサンプリングクロックジッタ」の問題を解決できる構成となり得る可能性がある.

### 10 連続時間変調器のループ遅延の問題

変調器内部の量子化器のサンプリング時から内部 DAC のアナログ波形が出力されるまでの遅延 (ループ遅延, excess loop delay) により AD 変調器全体の SNR が劣化する. この対策として次の提案がなされている.

- 量子化器入力にも DAC フィードバックを返す.
- 半クロック遅延 DAC フィードバックループも使用.
- 簡単な位相進みデジタルフィルタを使用 [7].
- 内部の ADC, DAC をマルチビット化.
- フィードフォワード構成を使用.
- TDC で自動測定したループ遅延値に基づきフィルタ係数を自動調整.

ループ遅延の SNR への影響は DAC 波形にも依存する. 例えば RF DAC は NRZ DAC の場合より同じ量のループ遅延値で SNR 劣化が大きい.

BP 変調器のほうが LP 変調器よりもループ遅延による SNR 劣化の影響が大きい.

### 11 連続時間変調器内フィルタの回路実現

連続時間フィルタの CMOS IC 内実現には Active RC 方式と Gm-C 方式があり, その得失は以下の通りである. Active RC フィルタ回路

- オペアンプ使用 (フィードバックで積分器実現 (図 1 右)),
- 高線形性.
- 消費電力大.
- 高周波動作が難しい.

### Gm-C フィルタ回路

- OTA 使用 (フィードフォワードで積分器実現.
- 低線形性.
- 消費電力小.
- 高周波動作可能.

従来のフィードバック構成変調器では、初段は線形性が要求されるので Active RC フィルタ回路、2 段目以降は設計性要求が緩和されるので低消費電力化のために Gm-C フィルタ回路を使用することが多かった. 変調器を近年の研究成果であるフィードフォワード構成にすることで初段フィルタの線形性が緩和されるので初段も Gm-C フィルタ回路使用が可能となり得る.

Gm-C フィルタ設計では ノイズ・消費電力・線形性の 3 者のトレードオフの考慮が重要である.

低電源電圧では Gm セルの実現にインバータ方式の OTA 回路 (Nauta OTA) が有力候補になる (図 9).

変調器内のフィルタは高い Q 値を要求される. すなわち LP タイプ変調器では実際には内部フィルタは LPF ではなく積分器が、BP タイプ変調器では BPF ではなく共振器 (resonator) が必要である. 高い Q 値の実現法、高い Q 値を用いずに高 SNR を実現できる構成の開発が重要課題である.

なお、内部フィルタ単体はが多少不安定でも (Q 値が負でも) 変調器フィードバックループ全体としては安定となりえる.

図 10 に Gm-C フィルタを用いた連続時間変調器の構成例を示す.

### 12 連続時間変調器内フィルタの調整法

連続時間フィルタは抵抗、容量、トランジスタ (OTA の Gm 値等) の PVT 変動に対しても一定の特性を示すようにフィルタ特性自動調整回路が必要である.

連続時間フィルタ単体の帯域・Q 値の調整法をそのまま用いることも原理的には可能である. しかしより小規模回路・低消費電力・高精度実現のためにフィルタがデルタシグマ変調器内に用いられているという事を利用して調整法が提案されている [10].

13 まとめ

通信応用を目指して広帯域化のためにここ 6 - 7 年連続時間  $\Delta\Sigma$  AD 変調器の研究が活発になされ、その設計上の問題点が明らかにされ新しいアイデアが発表されてきた。今後はそれらをベースにして実際への産業への応用が期待できる。

謝辞 有益なご討論をいただきました シャープ(株)飯塚邦彦氏, ロレ・パスカル氏, ルネサステクノロジ(株)松浦達治氏に謝意を表します。

参考文献

- [1] R. Schreier, G. C. Temes, *Understanding Delta-Sigma Data Converters*, John Wiley & Sons, Inc. (2005).
- [2] M. Uemori, et. al., "High-Speed Continuous-Time Subsampling Bandpass AD Modulator Architecture," *IEICE Trans. Fundamentals* (April 2006).
- [3] 元澤篤史 他, "RF サンプリング連続時間バンドパス変調器の設計論," 電子情報通信学会 第 20 回 回路とシステム(軽井沢)ワークショップ(2007 年 4 月)。
- [4] 元澤篤史 他, "RF サンプリング連続時間バンドパス AD 変調器アーキテクチャの検討," 電気学会 電子回路研究会 ECT-08-24 (2008 年 3 月)。
- [5] 元澤篤史 他, "マルチバンド AD 変調器技術とその応用," 電子情報通信学会誌 和文誌 C (2007 年 2 月)。
- [6] H. Lin et. al., "Design and Analysis of Low Power Inverter-Type Gm-C Bandpass Filter," *International Analog VLSI Workshop* (August 2008).
- [7] P. Fontaine, et. al., "A Low-Noise Low-Voltage CT  $\Delta\Sigma$  Modulator with Digital Compensation of Excess Loop Delay," *ISSCC* (Feb. 2005).
- [8] R. Schreier, et. al., "A 56mW CT Quadrature Cascaded  $\Delta\Sigma$  Modulator with 77dB DR in a Near Zero-IF 20MHz Band," *ISSCC* (Feb. 2007).
- [9] L. Breems, et. al., "A 375mW Quadrature Bandpass  $\Sigma\Delta$  Modulator with 90dB DR at 8.5MHz BW," *ISSCC* (Feb. 2006).
- [10] Y.-S. Shu et. al., "A 65nm CMOS CT  $\Delta\Sigma$  Modulator with 81dB DR and 8MHz-BW Auto Tuned in Pulse Injection," *ISSCC* (Feb. 2008).
- [11] H. San, et. al., "Novel Architecture of Feedforward Second-Order Multibit AD Modulator," *IEICE Trans. Fundamentals* (April 2008).
- [12] H. Kobayashi et. al., "Sampling Jitter and Finite Aperture Time Effects in Wideband Data Acquisition Systems", *IEICE Trans. Fundamentals* (Feb. 2002).

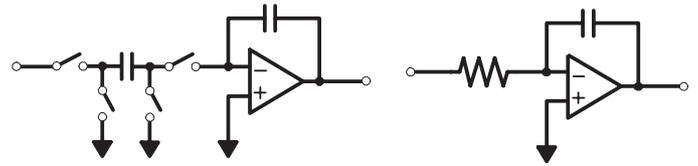


図 1 (左) 離散時間積分器. (右) 連続時間積分器.

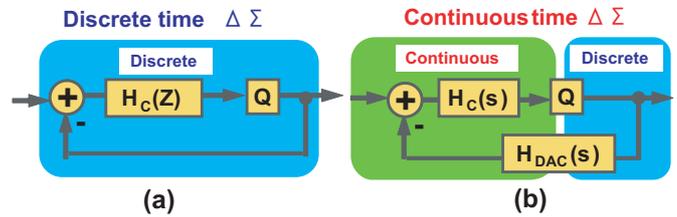


図 2 (左) 離散時間変調器. (右) 連続時間変調器.

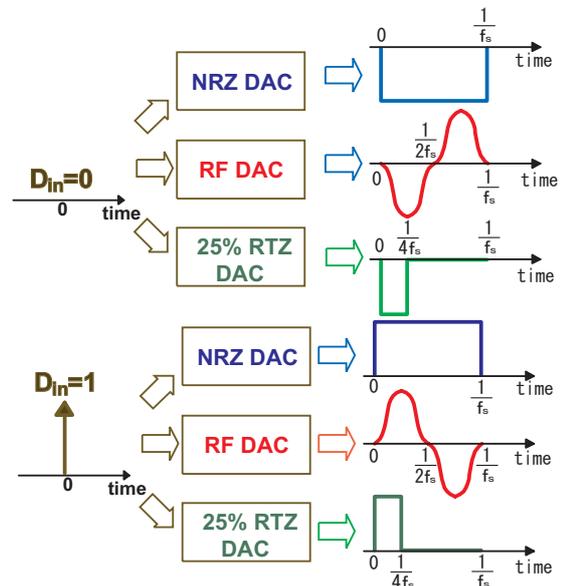


図 3 各 1 ビット DAC 出力波形. (上) 入力が 0 のとき. (下) 入力が 1 のとき.

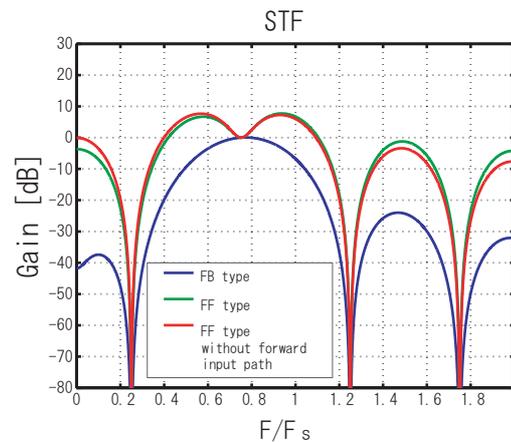


図 4 連続時間 BP タイプ変調器の信号伝達特性 (各変調器トポロジのノイズ伝律を同じに設計した場合).

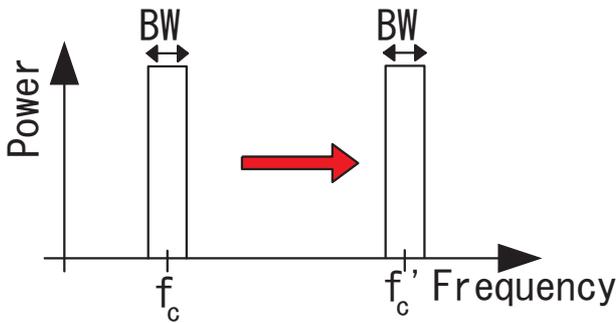


図 5 バンドパス変調器の信号帯域. 中心周波数が  $f_c = (1/4)f_s$  の場合と  $f'_c = (3/4)f_s$  の場合.

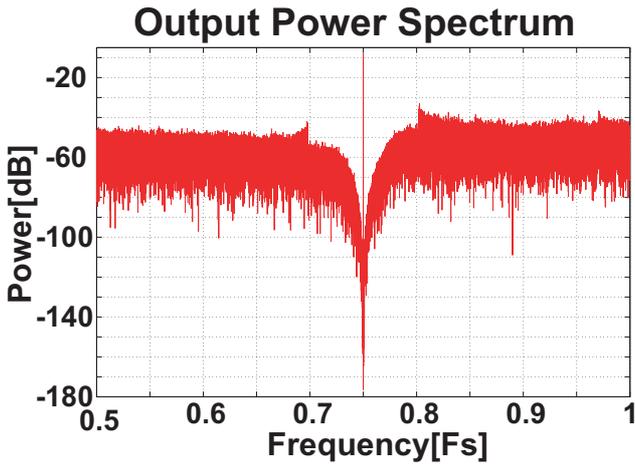


図 6 サブサンプリング連続時間 BP 変調器の出力パワースペクトラム.

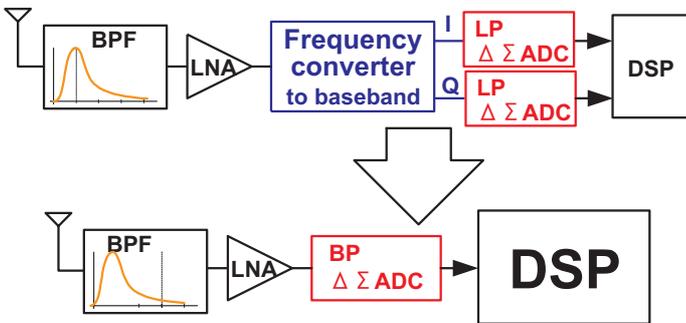


図 7 連続時間 BP  $\Delta\Sigma$  AD 変調器を用いた RF サンプルングの受信機アーキテクチャ.

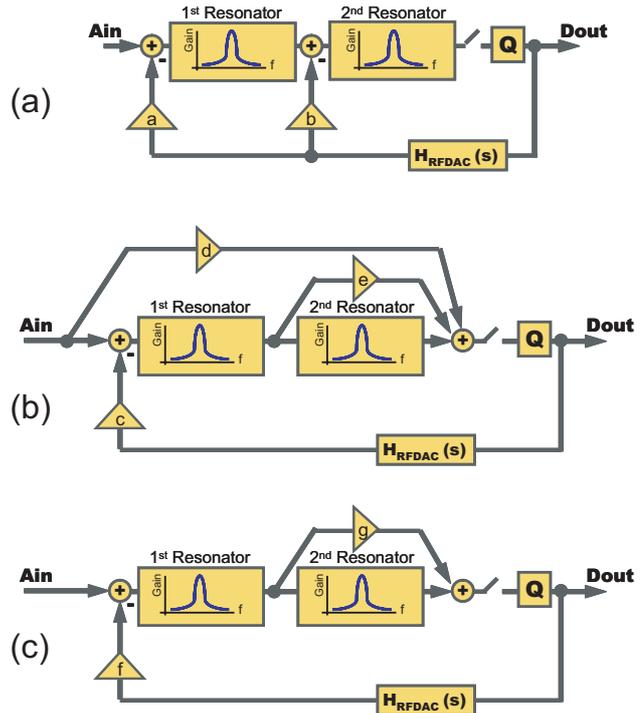


図 8 BP タイプ 2 次変調器の (a) フィードバック構成, (b) フィードフォワード構成, (c) 入力パスがないフィードフォワード構成.

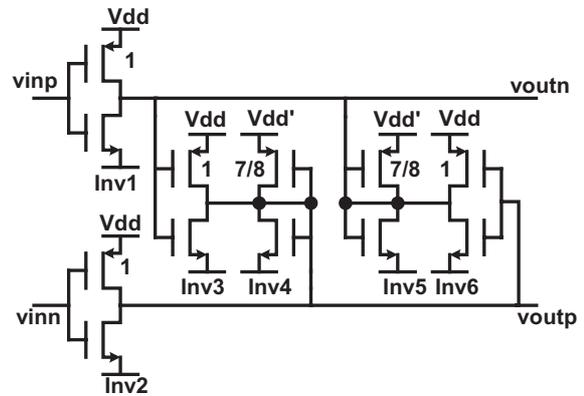


図 9 インバータタイプの OTA 回路 (Nauta OTA).

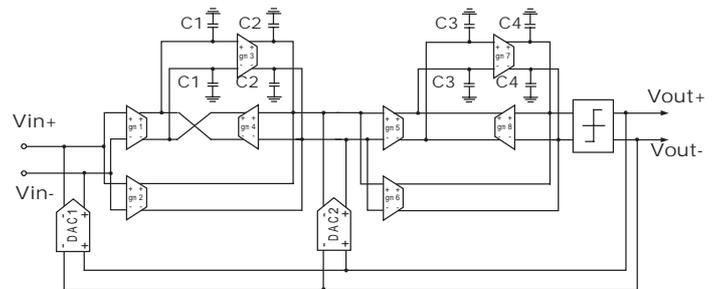


図 10 連続時間  $\Delta\Sigma$  AD 変調器の構成例.