

## マルチバンドパス $\Delta\Sigma$ 変調器技術とその応用

元澤 篤史<sup>†</sup>      萩原 広之<sup>†</sup>      山田 佳央<sup>†</sup>      小林 春夫<sup>†a)</sup>  
 小室 貴紀<sup>††</sup>      傘 昊<sup>†</sup>

Multi-Band-Pass  $\Delta\Sigma$  Modulator Techniques and Their Applications

Atsushi MOTOZAWA<sup>†</sup>, Hiroyuki HAGIWARA<sup>†</sup>, Yoshihisa YAMADA<sup>†</sup>,  
 Haruo KOBAYASHI<sup>†a)</sup>, Takanori KOMURO<sup>††</sup>, and Hao SAN<sup>†</sup>

あらまし この論文ではマルチバンドパス  $\Delta\Sigma$  変調器技術について次のことを示す。(i) マルチバンドパス  $\Delta\Sigma$  変調器の電子デバイスの高調波ひずみ測定への応用への提案を行う。すなわちシングルエンド回路、完全差動回路に対して入力信号と高調波ひずみを同時に高精度に測定する応用に適していることを示す。(ii)  $\Delta\Sigma$  変調器の内部 ADC/DAC のマルチビット化に伴い DAC の非線形性が問題となるが、マルチバンドパス変調器の場合にその影響を抑えるための DWA (Data Weighted Averaging) アルゴリズムの明確化・一般化を行い、他の様々な変調器への応用の検討を行う。これらの有効性の MATLAB シミュレーションで検証した。

キーワード  $\Delta\Sigma$  変調器, マルチバンド, 高調波ひずみ測定, フィードフォワード, DWA アルゴリズム

### 1. ま え が き

この論文では、複数帯域に対して高精度 A-D 変換を行うマルチバンドパス  $\Delta\Sigma$  A-D 変調器技術に関して次の検討・考察を行う。

(1) マルチバンドパス  $\Delta\Sigma$  A-D 変調器を電子デバイスの高調波ひずみ測定に使用することを提案する。

(2) マルチバンドパス変調器の内部 ADC/DAC をマルチビット化した際に DAC 非線形性をノイズシェープする DWA アルゴリズムを、マルチバンドパス変調器に加えて、これまで DWA アルゴリズムが開発されていなかった他の変調器への適用を検討する。

- このためにマルチバンドパス変調器用 DWA アルゴリズムの明確化・一般化を行う。
- 次の変調器への適用を検討する。
  - 信号帯域が一つであるが中心周波数が  $f_s/4$  ではないマルチビットバンドパス  $\Delta\Sigma$  A-D 変調器及び

D-A 変調器。

- 信号帯域が複数であるが等間隔ではないマルチビットバンドパス  $\Delta\Sigma$  A-D 変調器。

なお、この論文を通して変調器内部 ADC/DAC のサンプリング周波数を  $f_s$  とする。

### 2. マルチバンドパス $\Delta\Sigma$ A-D 変調器

$\Delta\Sigma$  A-D 変調器は図 1 に示すように、フィルタ、量子化器 (ADC), D-A 変換器 (DAC) をフィードバックループしたものである。入力信号を  $X(z)$ , 出力信号を  $Y(z)$ , フィルタの伝達関数を  $H(z)$ , A-D 変換器の量子化ノイズを  $E(z)$  とすると、信号伝達関数 (Signal Transfer Function: STF) とノイズ伝達関数 (Noise Transfer Function: NTF) は次のように表される。

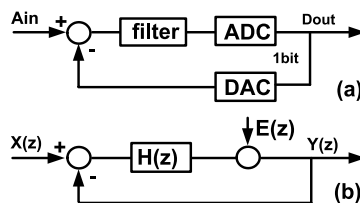


図 1  $\Delta\Sigma$  A-D 変調器の構成  
 Fig. 1  $\Delta\Sigma$  A-D modulator structure.

<sup>†</sup> 群馬大学工学部電気電子学科, 桐生市  
 Dept. of Electronic Engineering, Faculty of Engineering,  
 Gunma University, 1-5-1 Tenjin-cho, Kiryu-shi, 376-8515  
 Japan  
<sup>††</sup> アジレント・テクノロジー・インターナショナル(株), 八王子市  
 Agilent Technologies International Japan, Ltd, 9-1 Takakura-  
 cho, Hachioji-shi, 192-8510 Japan  
 a) E-mail: k\_haruo@ll.gunma-u.ac.jp

$$STF = \frac{Y(z)}{X(z)} = \frac{H(z)}{1 + H(z)}$$

$$NTF = \frac{Y(z)}{E(z)} = \frac{1}{1 + H(z)}$$

ここでは 2 種類の一次マルチバンドパス  $\Delta\Sigma$  A-D 変調器を考える。

(1) マルチバンドパス変調器 I

フィルタ伝達関数が次の場合を考える (図 2)。

$$H(z) = \frac{-z^{-N}}{1 + z^{-N}} \tag{1}$$

この  $N$  次フィルタを用いた場合、出力信号  $Y(z)$  は次のように表される。

$$Y(z) = X(z) \cdot (-z^{-N}) + E(z) \cdot (1 + z^{-N})$$

この場合の  $STF$  と  $NTF$  は次のようになる。

$$STF = \frac{Y(z)}{X(z)} = -z^{-N}$$

$$NTF = \frac{Y(z)}{E(z)} = 1 + z^{-N}$$

$STF = 1, NTF = 0$  になる複数の信号帯域中心周波数  $f_n$  は次のように得られる (図 2, 付録 1.1 参照)。

$$f_{2n-1} = \frac{2n-1}{2N} f_s,$$

$$n = \begin{cases} 1, 2, \dots, \frac{N+1}{2} & (N : \text{奇数}) \\ 1, 2, \dots, \frac{N}{2} & (N : \text{偶数}) \end{cases}$$

このように  $NTF = 0$  になるところ ( $NTF$  のゼロ点) をフィルタに等間隔に複数もつことで複数信号帯域を

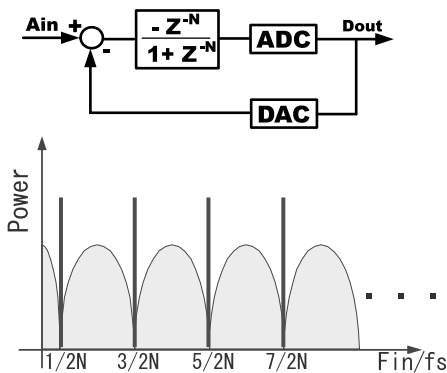


図 2 一次マルチバンドパス  $\Delta\Sigma$  A-D 変調器 I と出力パワースペクトル  
Fig. 2 First-order multi-bandpass  $\Delta\Sigma$  A-D modulator I and its output power spectrum.

もつことが可能になる。なお、 $N = 2$  のときは  $f_s/4$  を中心信号帯域とする単一帯域バンドパスフィルタとなる。

(2) マルチバンドパス変調器 II

次のフィルタ伝達関数をもつ場合を考える (図 3)。

$$H(z) = \frac{z^{-N}}{1 - z^{-N}} \tag{2}$$

このときの出力信号  $Y(z)$  は次のようになる。

$$Y(z) = X(z) \cdot z^{-N} + E(z) \cdot (1 - z^{-N})$$

この場合の  $STF$  と  $NTF$  は次のように表される。

$$STF = \frac{Y(z)}{X(z)} = z^{-N}$$

$$NTF = \frac{Y(z)}{E(z)} = 1 - z^{-N}$$

$STF = 1, NTF = 0$  になる複数の信号帯域中心周波数  $f_n$  は次のように得られる (図 3, 付録 1.2 参照)。

$$f_{2n} = \frac{2n}{2N} f_s = \frac{n}{N} f_s,$$

$$n = \begin{cases} 0, 1, 2, \dots, \frac{N-1}{2} & (N : \text{奇数}) \\ 0, 1, 2, \dots, \frac{N}{2} & (N : \text{偶数}) \end{cases}$$

このように  $NTF$  のゼロ点をフィルタに複数配置することで、複数信号帯域をもつことが可能になる。

なお図 2 の構成では DC 近辺は信号帯域に含まれていないが、図 3 の構成では DC 近辺が信号帯域の一つである。

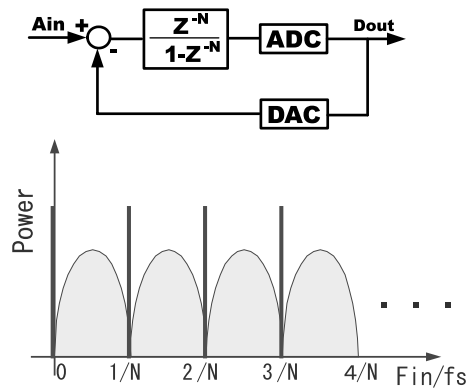


図 3 一次マルチバンドパス  $\Delta\Sigma$  A-D 変調器 II と出力パワースペクトル  
Fig. 3 First-order multi-band-pass  $\Delta\Sigma$  A-D modulator II and its output power spectrum.

### 3. マルチバンドパス $\Delta\Sigma$ A-D 変調器の高調波ひずみ測定への応用

マルチバンドパス  $\Delta\Sigma$  A-D 変調器は、文献 [4] 等で携帯電話や無線 LAN 等の移動体通信システムの複数の信号帯域をもつマルチキャリア変復調方式を用いる受信回路への適用が検討されているが、明確な応用がまだ確立されていない。そこでここでは、電子デバイスの高調波ひずみ測定 [5]~[7] にマルチバンドパス  $\Delta\Sigma$  ADC を使用することを提案・検討する。

高調波ひずみ測定は長年オーディオ分野で用いられてきた (100 kHz 程度の帯域) [8]。近年は半導体技術の進歩により、数十 MHz の広帯域でのオペアンプ、D-A 変換器等の電子回路が市場にでてきた。同様にこれらのリニアアナログ回路で非線形性がある場合は高調波ひずみ [5] が発生するので、そこでの DUT (Device Under Test 被測定デバイス) の性能 (線形性) 評価に高調波ひずみ測定は有力な手段である。

従来の高調波ひずみ測定では図 4 (a) に示すようにスペクトルアナライザを用いてアナログ的に測定しているが、出荷検査では大掛りなシステムでコストと体積が大きくなってしまふ。次に図 4 (b) に示すように A-D 変換器を用いて DUT からのアナログ信号をデジタルに変換後デジタル信号処理で高調波ひずみ測定を行うシステムを考える。この ADC 部分に従来のナイキスト型 A-D 変換器を用いると高調波以外の帯

域も A-D 変換するので、余分なコストがかかり消費電力が大きくなってしまふ。そこでこの ADC 部分にマルチバンドパス  $\Delta\Sigma$  A-D 変換器を簡易で高性能な高調波ひずみ評価の手段として次のように用いる。

#### (1) 被測定対象回路がシングルエンド場合

周波数  $f_{in}$  の正弦波を入力し DUT 出力の基本波及び 0 次から  $k$  次までの高調波のパワーをマルチバンドパス  $\Delta\Sigma$  A-D 変調器 II (図 3) を用いて測定することを考える。そのサンプリング周波数  $f_s$  を  $2kf_{in}$  に、式 (2) での  $N$  を  $N = 2k$  に設定する。マルチバンドパス変調器信号帯域は  $0, f_{in}, 2f_{in}, \dots, kf_{in}$  を中心とする  $k + 1$  個のものが得られる。

図 5 に  $k = 10$  の場合のシミュレーション結果を示す。入力信号 (基本波) 周波数  $f_{in} = f_s/20$  で、出力で基本波成分に対し 0 次高調波は  $-6dB_c$ 、二次高調波は  $-6dB_c$ 、三次高調波は  $-12dB_c$ 、四次高調波は  $-18dB_c$  の場合とした。各高調波に対して SNDR vs OSR はほぼ 15 dB/oct と理論に近いシミュレーション結果が得られている (ここでは例えば図 5 (e) では、 $(2/20)f_s$  が帯域の中心周波数として OSR を、二次高調波  $2f_{in}$  を信号 (S) 成分と考えて SNR を計算している。)

#### (2) 被測定対象回路が完全差動回路の場合

DUT が完全差動回路の場合は、偶数次高調波ひずみはキャンセルされて奇数次高調波ひずみが見れるので、基本波、3 次、5 次、 $\dots, (2m + 1)$  次の奇数次ひずみをマルチバンドパス  $\Delta\Sigma$  A-D 変調器 I (図 2) を用いて高精度の測定を行うことを考える。そのサンプリング周波数  $f_s$  を  $4(m + 1)f_{in}$  に、式 (1) での  $N$  を  $N = 2(m + 1)$  に設定する。マルチバンドパス変調器信号帯域は  $f_{in}, 3f_{in}, \dots, (2m + 1)f_{in}$  を中心とする  $m + 1$  個のものが得られる。

図 6 に  $m = 10$  の場合のシミュレーション結果を示す。入力信号 (基本波) 周波数  $f_{in} = f_s/44$  で、出力で基本波成分に対し三次高調波は  $-6dB_c$ 、五次高調波は  $-12dB_c$ 、五次高調波は  $-18dB_c$ 、七次高調波は  $-24dB_c$  の場合とした。各高調波に対して SNDR vs OSR はほぼ 15 dB/oct と理論に近いシミュレーション結果が得られている。

マルチバンドパス変調器ではある幅で入力信号の周波数  $f_{in}$  が変化しても、クロック周波数  $f_s$  を変えることにより、 $f_{in}$  に追従してひずみ測定を行うことができる。

更にマルチバンドパス  $\Delta\Sigma$  A-D 変調器はナイキス

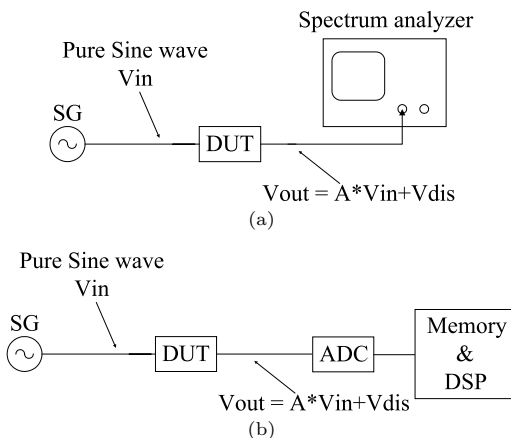


図 4 高調波ひずみ測定システム (a) スペクトルアナライザを用いたシステム (b) A-D 変換器と DSP を用いたシステム

Fig. 4 THD measurement system. (a) A spectrum analyzer is used. (b) ADC and DSP are used.

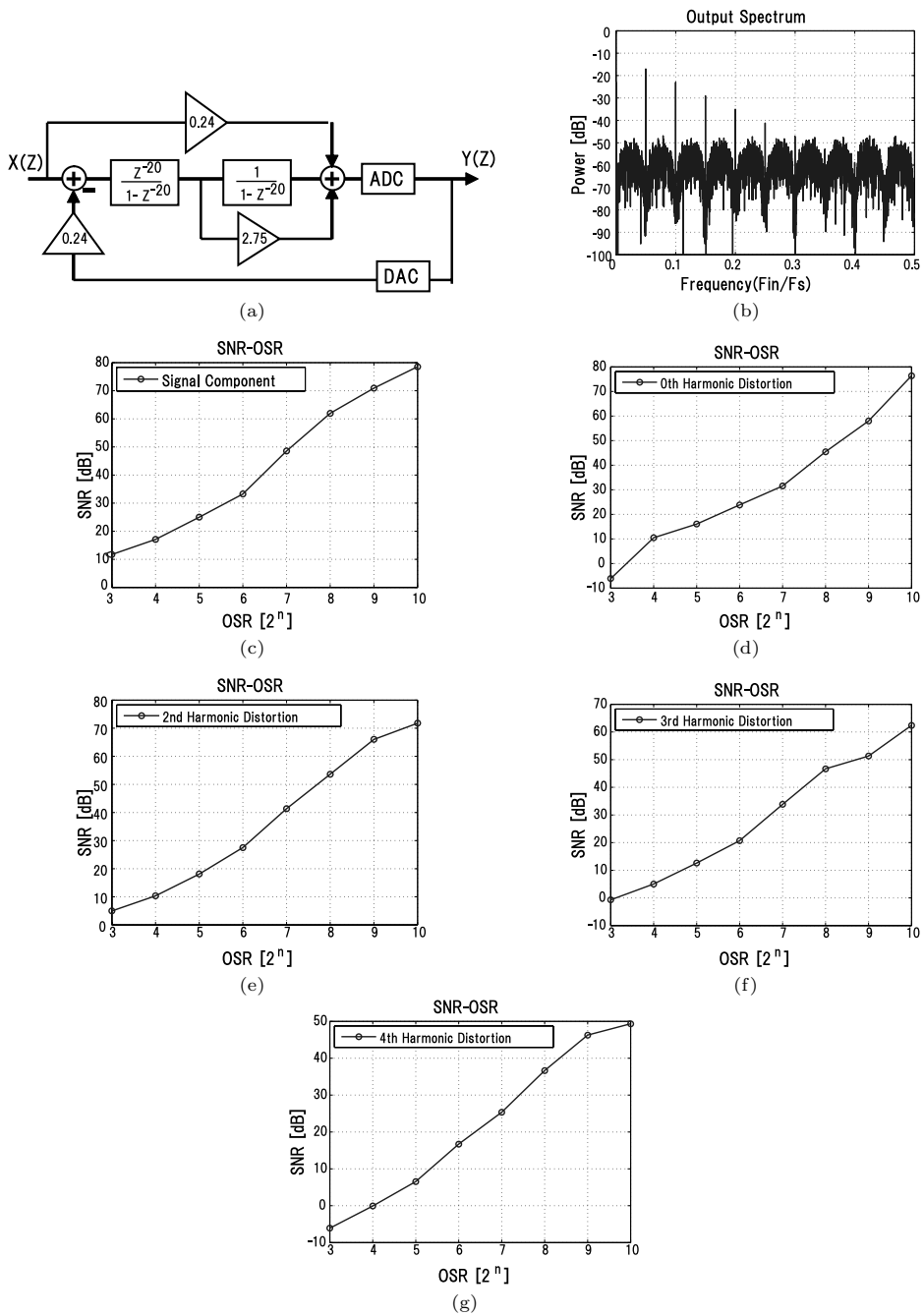


図 5 マルチバンドパス A-D 変調器 II を用いたシングルエンド回路・信号の高調波ひずみ測定シミュレーション結果 (a) マルチバンドパス変調器 (b) 出力パワースペクトル (c) 信号成分の SNR vs OSR (d) DC 成分の SNR vs OSR (e) 二次高調波成分の SNR vs OSR (f) 三次高調波成分の SNR vs OSR (g) 四次高調波成分の SNR vs OSR

Fig. 5 Simulation result of the proposed THD measurement system for a single-ended DUT with a multi-bandpass  $\Delta\Sigma$  modulator II. (a) Multi-bandpass modulator. (b) Output power spectrum. (c) SNR vs OSR of signal (fundamental) component. (d) SNR vs OSR of DC component. (e) SNR vs OSR of the second-order harmonics component. (f) SNR vs OSR of the third-order harmonics component. (g) SNR vs OSR of the fourth-order harmonics component.

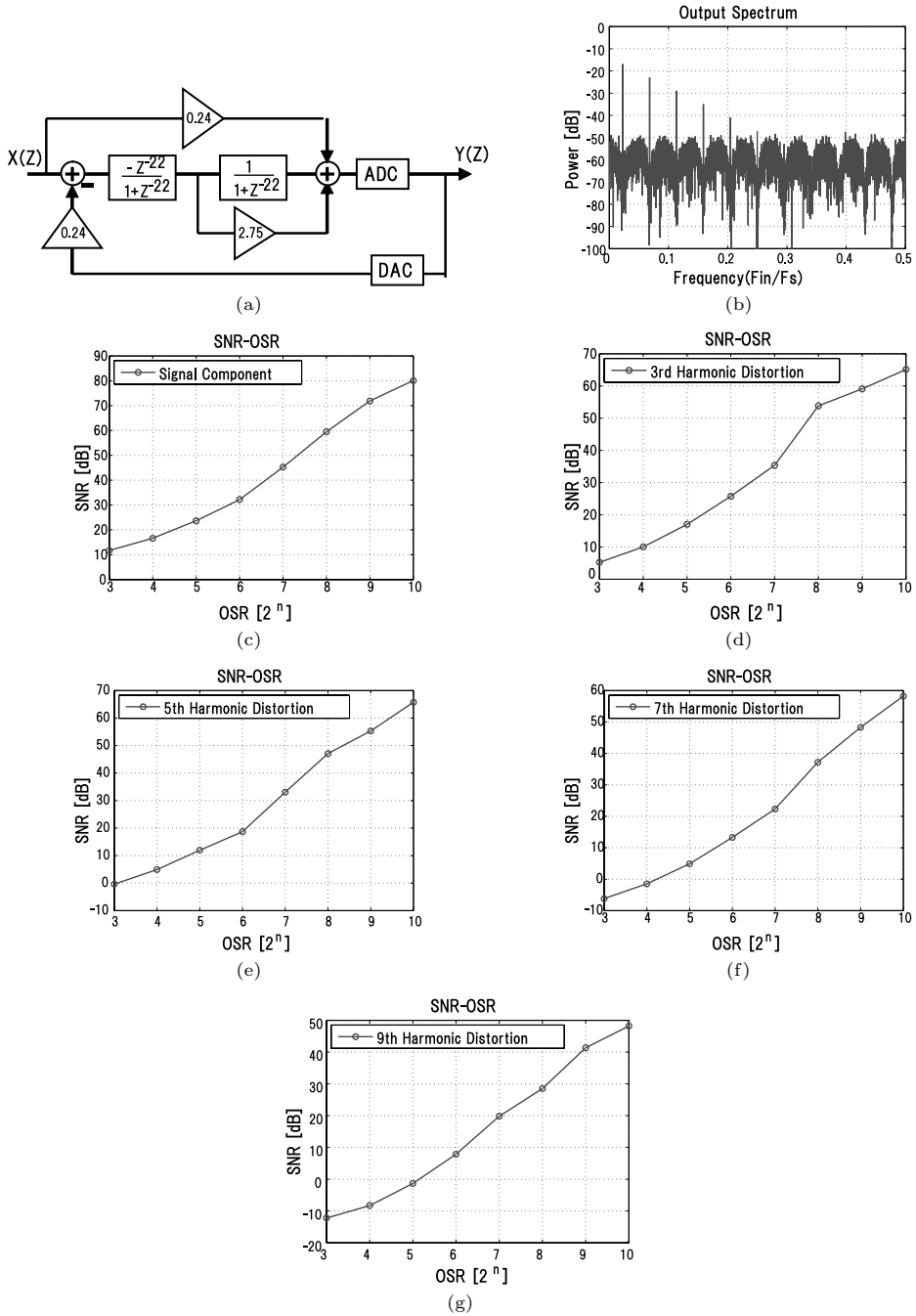


図 6 マルチバンドパス A-D 変調器 I を用いた差動回路・信号の高調波ひずみ測定シミュレーション結果 (a) マルチバンドパス変調器 (b) 出力パワースペクトル (c) 信号成分の SNR vs OSR (d) 三次高調波成分の SNR vs OSR (e) 五次高調波成分の SNR vs OSR (f) 七次高調波成分の SNR vs OSR (g) 九次高調波成分の SNR vs OSR

Fig. 6 Simulation result of the proposed THD measurement system for a differential DUT with a multi-bandpass  $\Delta\Sigma$  modulator I. (a) Multi-bandpass modulator. (b) Output power spectrum. (c) SNR vs OSR of signal (fundamental) component. (d) SNR vs OSR of the third-order component. (e) SNR vs OSR of the fifth-order harmonics component. (f) SNR vs OSR of the seventh-order harmonics component. (g) SNR vs OSR of the ninth-order harmonics component.

ト型 ADC に比べてハードウェア構成が簡単でありアナログ的に微妙な性能を必要とする素子が少ないので、システム LSI 内のアナログ回路性能をテストするための BIST ( Built-In-Self-Test ) [9] としてチップに内蔵できる可能性もある。また ( 単一帯域 ) バンドパス  $\Delta\Sigma$  D-A 変調器も信号源としてチップに内蔵できる可能性がある。マルチバンドパス  $\Delta\Sigma$  A-D 変調器とバンドパス  $\Delta\Sigma$  A-D 変調器を DUT に内蔵することにより、DUT 自身が自己診断をすることが可能になれば、出荷試験のときに役に立つだけでなく、実際に DUT が使われる状況で自律校正することができる。最近では、CPU が搭載されたシステム LSI が一般的になりつつあり、そこでは変調器と CPU を用いて自律校正を行うことは技術的に十分に可能であり、それにより信頼性を上げることができる。

#### 4. マルチバンドパス $\Delta\Sigma$ 変調器のマルチビット化

$\Delta\Sigma$  A-D 変調器で高性能化 ( 高精度・広帯域 )、低消費電力化を図るために内部の ADC/DAC を 1 ビットではなくマルチビットのものを用いる手法が広く使用されている。マルチビット  $\Delta\Sigma$  A-D 変調器を用いた場合、量子化ノイズが減るため、高い次数のフィルタの必要がないので、安定性が良く、低い OSR で高い SNR を実現することができる。しかし原理的に線形性な 1 ビット DAC とは対照的に、マルチビット DAC は非線形性をもってしまふ。このことは、マルチビット DAC にスイッチトキャパシタを用いたセグメント型 DAC ( 図 7 ) を用いた場合を考えるとキャパシタの製造上のばらつきによる容量値のミスマッチに起因する。この DAC の非線形性を  $\delta(z)$  とすると出力信号  $Y(z)$  は次のようになる。

$$Y(z) = \frac{H(z)}{1+H(z)} [X(z) - \delta(z)] + \frac{1}{1+H(z)} E(z).$$

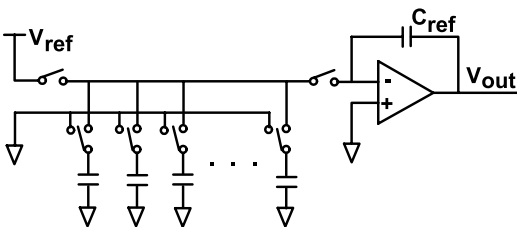


図 7 セグメント型スイッチドキャパシタ DAC  
Fig. 7 Switched-capacitor segment DAC with multi-level resolution.

上式により、ADC の量子化ノイズ  $E(z)$  はノイズシェーブされるが、DAC の非線形性  $\delta(z)$  は入力信号  $X(z)$  と同等に処理されノイズシェーブされないまま出力される。このため  $\Delta\Sigma$  A-D 変調器の精度が劣化する。この影響はマルチバンドパス  $\Delta\Sigma$  A-D 変調器でも同様である。そこで DAC 非線形性  $\delta(z)$  の影響を低減させる手法が必要である。

#### 5. マルチバンドパス変調器内 DAC 非線形性ノイズシェーブアルゴリズム

前述したマルチビット DAC 非線形性による性能劣化を軽減するために、様々な変調器に対して D-A 変換器の入力段でデジタル信号処理を行う DWA アルゴリズムが検討されている。現在検討されているものは低域、高域、実バンドパスに対応し [2]、また我々は複素バンドパスに対応したものを開発した [3]。ここではマルチバンドパス  $\Delta\Sigma$  A-D 変調器に対応したものの [11] ~ [13] を検討し、そのアルゴリズムを明確化・一般化する。

##### 5.1 セグメント型 DAC とポインタ

DWA アルゴリズムでは変調器内のセグメント型 DAC に対して以下のことを考える。

- キャパシタセルをリング状配列する ( 図 8 )。
- セル配列に方向性を設ける。

このリング状 DAC では、入力データに対して ON にするセルに正と負の方向性を考える。

- セル配列にポインタを設ける ( 図 9 )。

DAC のセルに番号を付け、更に ON になるキャパシタセルの位置を記憶するポインタを設ける。時刻  $n$  での DAC のポインタを  $P_1(n)$  とする。

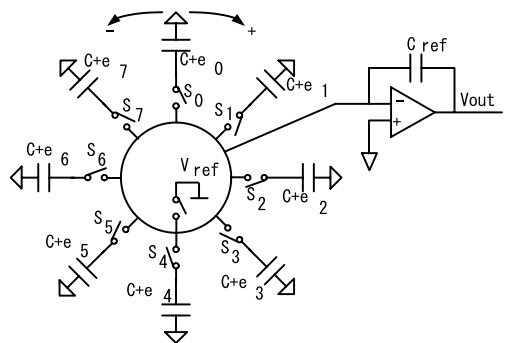


図 8 キャパシタセルをリング状に並べた DAC  
Fig. 8 Switched-capacitor segment DAC in a ring form.

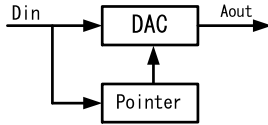


図 9 DWA 実現のための DAC のポインタ  
Fig. 9 Pointer in segment DAC for DWA implementation.

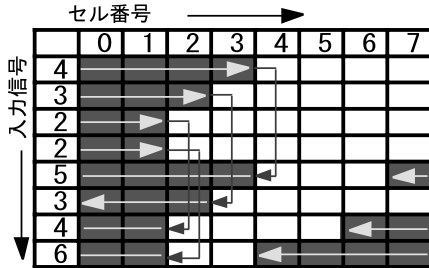


図 10  $N = 4$  の場合の検討マルチバンドパス DWA アルゴリズム I の動作例  
Fig. 10 Multi-band-pass DWA algorithm I operation example for  $N = 4$ .

### 5.2 マルチバンドパス DWA アルゴリズム I

図 2 のようなマルチバンドパス  $\Delta\Sigma$  変調器 I の場合を考える．この場合でフィルタの次数を  $N$  とすると，「 $N$  個のポインタをもって高域 DWA アルゴリズム [3] を  $N$  個でインターリーブする」マルチバンド DWA アルゴリズムを検討する．このとき DAC の非線形性  $\delta(z)$  は  $1 + z^{-N}$  でノイズシェーブされる．

$N = 4$  の場合の例を図 10 に示す．デジタル入力が 4, 3, 2, 2, 5, 3, 4, 6 と逐次与えられたときのポインタの位置と選択されるセルの番号を示す．

検討アルゴリズムの有効性を確認するため MATLAB でシミュレーションを行った．内部には 3 ビットの ADC と DAC を用い，フィルタ部分には  $N = 4$  のフィルタを用いたマルチバンドパス  $\Delta\Sigma$  A-D 変調器を構成した．このとき，DAC の回路部分には以下のように三つのケース分けを行った（フィルタと ADC は各々同一とした）．

- (i) 線形な理想 DAC を用いた場合（図 11(c) で “Ideal” と表記）．
- (ii) キャパシタにミスマッチがあるセグメント型 DAC を用いた場合（“DAC Nonlinearity” と表記）．
- (iii) キャパシタにミスマッチがあるセグメント型 DAC に検討する DWA アルゴリズムを用いた場合（“DWADAC” と表記）．

図 11 に二次変調器出力スペクトルと上記三つの場

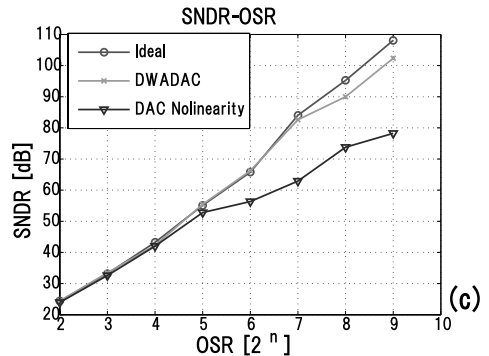
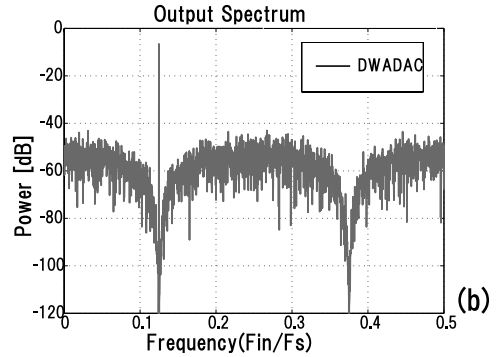
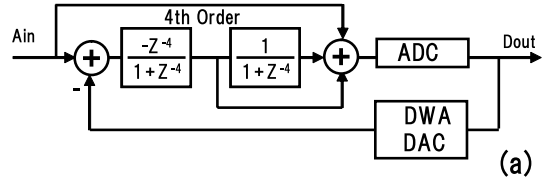


図 11 (a) マルチバンドパス二次  $\Delta\Sigma$  A-D 変調器 I ( $N = 4$ ) (b) 出力スペクトル (DAC 非線形性があるが DWA アルゴリズムを使用した場合) (c) SNDR vs OSR

Fig. 11 (a) Multi-band-pass second-order  $\Delta\Sigma$  A-D modulator I ( $N = 4$ ). (b) Output spectrum with DAC nonlinearities and DWA algorithm. (c) SNDR vs OSR.

合の SNDR を比較したシミュレーション結果を示す．DAC に非線形性がある場合は理想のケースと比べて SNDR の劣化が大きいが，検討アルゴリズムを用いた場合は大幅な SNDR の改善が確認できる．

### 5.3 マルチバンドパス DWA アルゴリズム II

次に図 3 のようなマルチバンドパス  $\Delta\Sigma$  変調器 II の場合を考える．この場合にフィルタの次数を  $N$  とすると「 $N$  個のポインタをもって低域 DWA アルゴリズム [3] を  $N$  個でインターリーブする」マルチバンド DWA アルゴリズムを検討する．このとき DAC の非

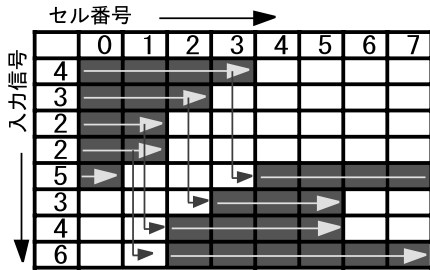


図 12  $N = 4$  の場合の検討マルチバンドパス DWA アルゴリズム II の動作例  
 Fig.12 Multi-band-pass DWA algorithm II operation example for  $N = 4$ .

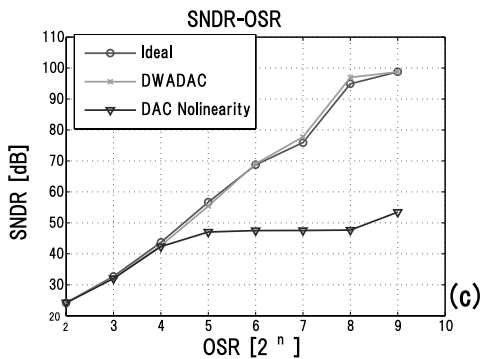
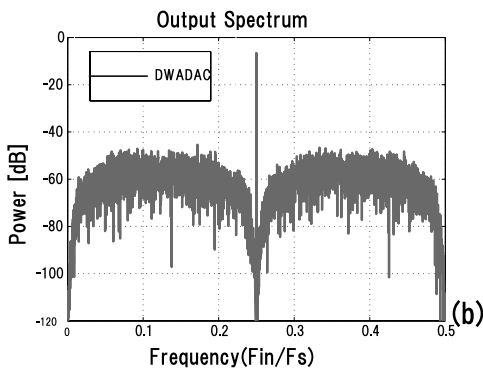
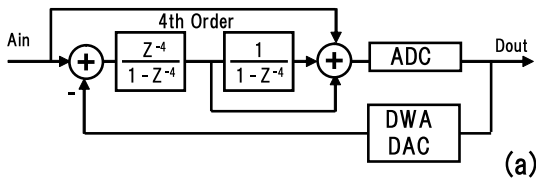


図 13 (a) マルチバンドパス二次  $\Delta\Sigma$  A-D 変調器 II ( $N = 4$ ) (b) 出力スペクトル (DAC 非線形性があるが DWA アルゴリズムを使用した場合) (c) SNDR vs OSR

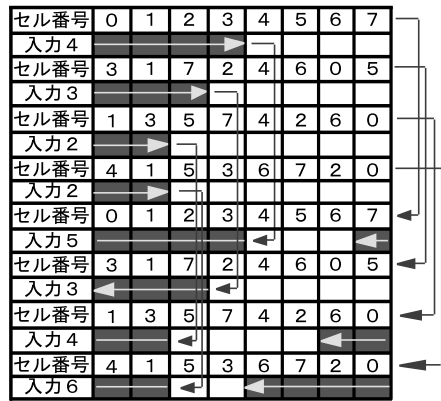
Fig.13 (a) Multi-band-pass second-order  $\Delta\Sigma$  A-D modulator II ( $N = 4$ ). (b) Output spectrum with DAC nonlinearities and DWA algorithm. (c) SNDR vs OSR.

線形性  $\delta(z)$  は  $1 - z^{-N}$  でノイズシェーブされる。

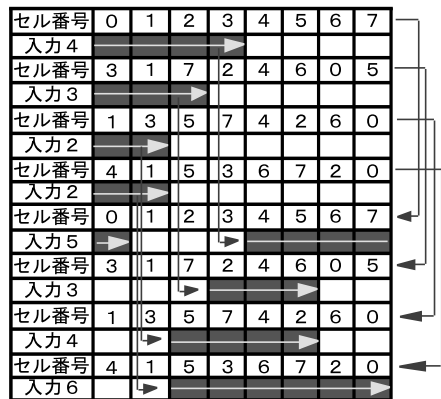
$N = 4$  の場合の例を図 12 に示す。デジタル入力  $4, 3, 2, 2, 5, 3, 4, 6$  と逐次与えられたときのポイントの位置と選択されるセルの番号を示す。また図 13 にシミュレーション結果を示す。

### 5.4 マルチバンドパス DWA アルゴリズム I, II の一般化

ここでは上記マルチバンドパス DWA アルゴリズム I, II の一般化を行う。8 個の単位セルからなるセグメント型 D-A 変換器で  $N = 4$  の場合を記述する。8 個の単位セルを  $0, 1, 2, 3, 4, 5, 6, 7$  と番号を付ける。図 10, 図 12 では各々高域, 低域 DWQ アルゴリズムを 4 チャンネルのインタリーブで実行しそれぞれのチャンネルではセル選択はどれも  $\{0, 1, 2, 3, 4, 5, 6,$



(a)



(b)

図 14  $N = 4$  の場合の一般化マルチバンドパス DWA アルゴリズムの動作例 (a) タイプ I (b) タイプ II

Fig.14 Generalized multi-band-pass DWA algorithm operation example for  $N = 4$ . (a) Type I. (b) Type II.



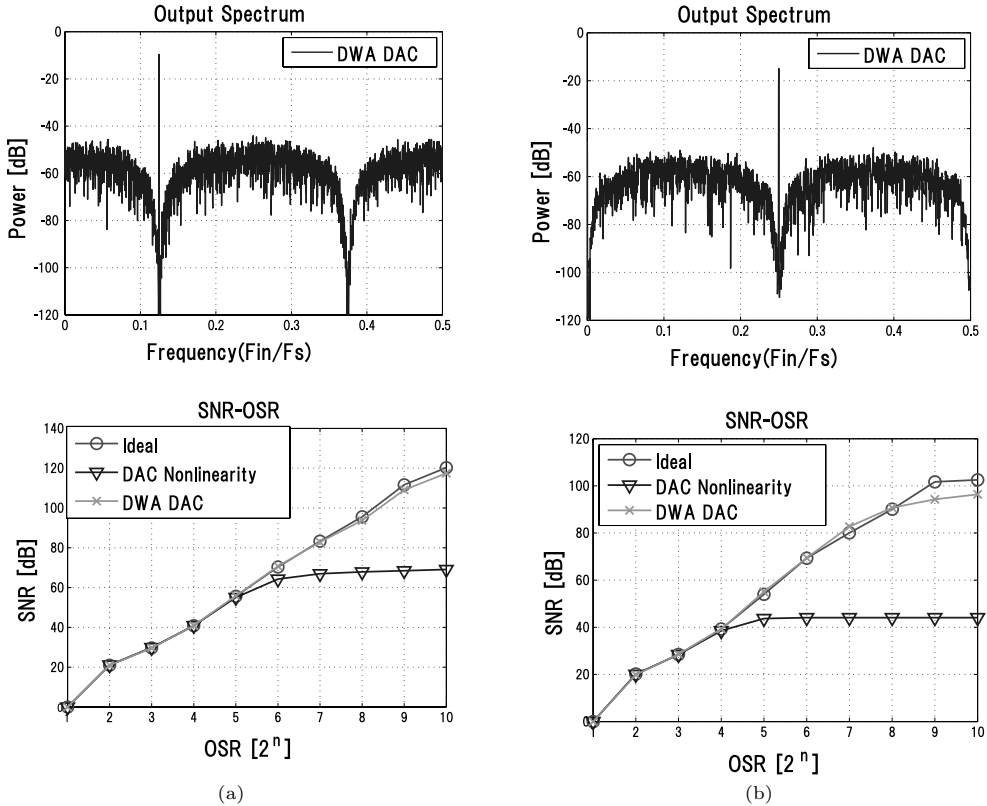


図 15 マルチバンドパス二次  $\Delta\Sigma$  A-D 変調器 ( $N = 4$ ) で一般化 DWA アルゴリズムを使用した場合のシミュレーション結果 (SNDR vs OSR) (a) タイプ I (b) タイプ II  
 Fig.15 Simulation results of generalized DWA algorithm for multi-band-pass second-order  $\Delta\Sigma$  A-D modulator ( $N = 4$ ). (a) Type I. (b) Type II.

7 } 順としている．しかしここではセル選択は各チャネルごとに異なってもよい．例えば

- 1 チャネル目では {0, 1, 2, 3, 4, 5, 6, 7 }
- 2 チャネル目では {3, 1, 7, 2, 4, 6, 0, 5 }
- 3 チャネル目では {1, 3, 5, 7, 4, 2, 6, 0 }
- 4 チャネル目では {4, 1, 5, 3, 6, 7, 2, 0 }

の順にセルを選択しても DWA アルゴリズムとして動作する．図 14 にその動作例を，図 15 にシミュレーションによる確認結果を示す．このように一般化することでどのような場合に優位性をもてるかの研究は今後の課題である（例えば [15] のように低域変調器 DWA アルゴリズムでのリミットサイクルを消すのに複雑なアルゴリズムを用いているが，この一般化アルゴリズムがマルチバンド変調器でのリミットサイクル軽減に役立たせる等を今後検討していく）．

なお，これらのアルゴリズムの導出過程の説明を付録 2. に示した．

## 6. マルチバンドパス DWA アルゴリズムの応用

ここでは検討マルチバンドパス DWA アルゴリズムを，これまで DWA アルゴリズムが明確でなかった他の変調器への応用を示す．

### 6.1 中心周波数が $f_s/4$ 以外の単一帯域バンドパス二次 $\Delta\Sigma$ A-D 変調器への応用

従来のバンドパス  $\Delta\Sigma$  A-D 変調器は，後段のデジタルフィルタの設計の容易性から中心周波数が  $f_s/4$  であるものがほとんどであった [1]．この構成は，回路内部の非線形性により信号周波数  $f_{in}$  の三次高調波が発生し，それが  $f_s$  のサンプリングにより折り返され信号帯域内に入ってしまうため SNDR を劣化させるという問題が生じていた（図 16(a)）．これを解決するため信号帯域の中心周波数を  $f_s/4$  以外のところにとり，非線形性によるイメージ成分を信号帯域外に出

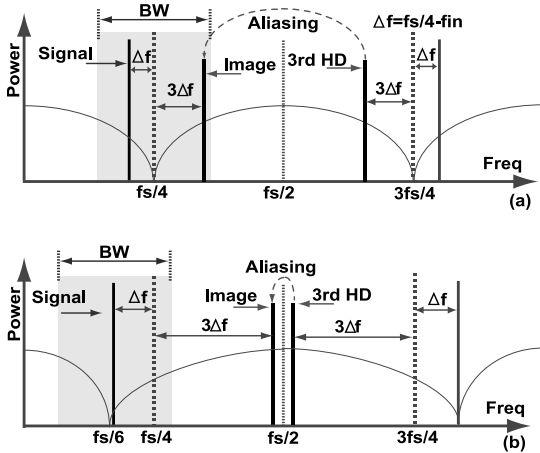


図 16 (a) 折返しによる三次高調波の信号帯域への回り込み (b) 折返しによる三次高調波の信号帯域への回り込みを避ける手法  
Fig. 16 (a) Third harmonic distortion aliasing into the signal band. (b) Third harmonic distortion aliasing out of the signal band.

す方式が検討・実現されている (図 16 (b), [10]).

開発した DWA アルゴリズムはこのような信号帯域が一つで中心周波数が  $f_s/4$  以外のバンドパス  $\Delta\Sigma$  A-D 変調器に対しても有効である (従来のバンドパス用 DWA アルゴリズムは中心周波数が  $f_s/4$  に対してのもののみである [2]). 具体的に図 17 (a) に示すように中心周波数が  $f_s/6$  のバンドパス二次変調器を考える. このとき  $N = 3$  の検討マルチバンドパス DWA アルゴリズム I を用いた.

信号帯域  $f_s/(2N) = f_s/6$  で DAC 非線形性がノイズシェーブされる. この場合のパワースペクトルは図 17 (b) となり,  $f_s/6$  の帯域でノイズシェーブされている. 図 17 (c) は内部 DAC に非線形性がない場合, 内部部 DAC に非線形性がある場合, 内部 DAC に非線形性があり検討 DWA アルゴリズムを用いた場合の SNDR vs OSR であり, 二次変調器において検討アルゴリズムの有効性が確認できた.

### 6.2 不等間隔複数帯域のマルチバンドパス二次 $\Delta\Sigma$ A-D 変調器への応用

信号帯域が複数ではあるが等間隔ではない二次マルチバンドパス  $\Delta\Sigma$  A-D 変調器を考える (図 18). 選択される帯域, 及びその数の変更は  $\Delta\Sigma$  A-D 変調器のフィルタ構成で対応できる. その場合, 選択した周波数に対応する適当なマルチバンドパス DWA アルゴリズムを用いる.

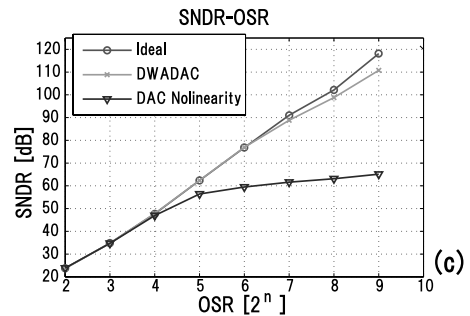
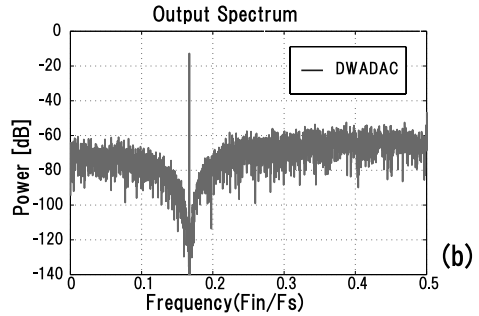
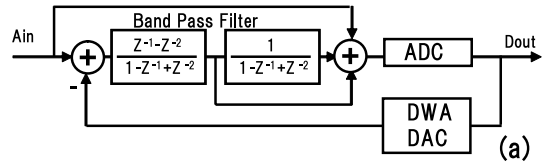


図 17 (a) 帯域中心周波数  $f_s/6$  のバンドパス二次  $\Delta\Sigma$  A-D 変調器 (b) 出力スペクトル (DAC 非線形性があるが DWA アルゴリズムを使用した場合) (c) SNDR vs OSR

Fig. 17 (a) A second-order bandpass  $\Delta\Sigma$  A-D modulator whose center frequency of the signal band is  $f_s/6$ . (b) Output spectrum with DAC nonlinearities and DWA algorithm. (c) SNDR vs OSR.

ここでは一例として図 19 (a) に示すシステムを考える. 図中の  $H(z)$  の伝達関数は次のようになる.

$$H(z) = \left( z^{-2} - 2 \cos\left(\frac{1}{8}\pi\right) \cdot z^{-1} + 1 \right) \cdot \left( z^{-2} - 2 \cos\left(\frac{5}{8}\pi\right) \cdot z^{-1} + 1 \right) \cdot \left( z^{-2} - 2 \cos\left(\frac{7}{8}\pi\right) \cdot z^{-1} + 1 \right).$$

変調器内部には 3 ビット ADC 及び DAC を用い, DAC には  $N = 8$  の検討マルチバンドパス DWA アルゴリズム I を用いた. この場合の出力パワースペクトルは図 19 (b) となり,  $f_s/16, f_s 5/16, f_s 7/16$  の三つの帯域でノイズシェーブされていることが分かる. 図 19 (c) は内部 DAC に非線形性がない場合, 内部 DAC に非

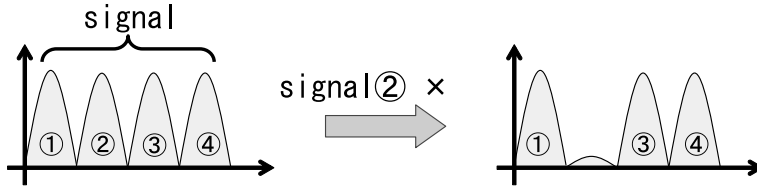


図 18 等間隔 (左) 及び不等間隔 (右) 複数信号帯域  
 Fig. 18 Two or more signal bands of equal intervals (left) and non-equal intervals (right).

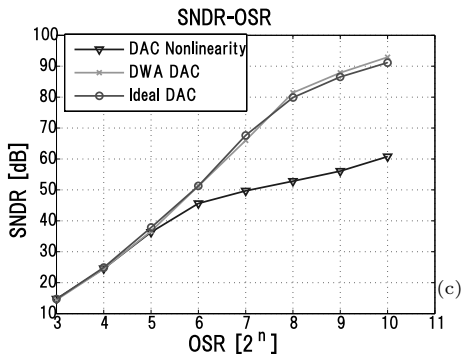
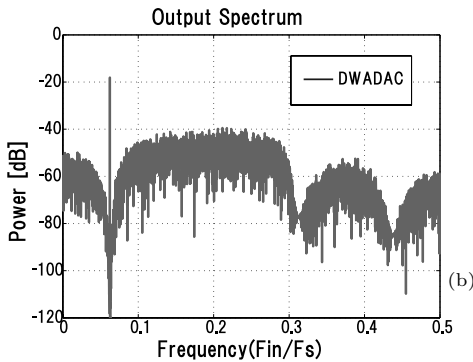
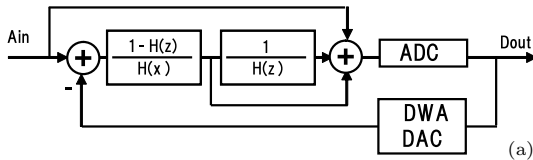


図 19 (a) 信号帯域周波数  $f_s/16, f_s/5/16, f_s/7/16$  の二次  $\Delta\Sigma$  A-D 変調器 (b) 出力スペクトル (DAC 非線形性があるが DWA アルゴリズムを使用した場合) (c) SNDR vs OSR

Fig. 19 (a) A second-order bandpass  $\Delta\Sigma$  A-D modulator whose center frequency of the signal bands are  $f_s/16, f_s/5/16, f_s/7/16$ . (b) Output spectrum with DAC nonlinearities and DWA algorithm. (c) SNDR vs OSR.

線形性がある場合、内部 DAC に非線形性があり検討 DWA アルゴリズムを用いた場合の SNDR vs OSR であり、二次変調器において検討アルゴリズムの有効性

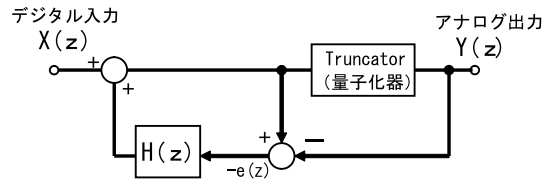


図 20 エラーフィードバック  $\Delta\Sigma$  D-A 変調器  
 Fig. 20 Error feedback  $\Delta\Sigma$  D-A modulator structure.

が確認できた。

### 6.3 中心周波数が $1/4f_s$ 以外の単一帯域バンドパス $\Delta\Sigma$ D-A 変調器への応用

現在  $\Delta\Sigma$  D-A 変調器はハードディスクのサーボ制御信号などの様々な高精度制御信号を生成するため使用されている。そこで我々はマルチバンドパス DWA アルゴリズムを  $\Delta\Sigma$  D-A 変調器に応用し、高精度の制御信号を実現することを検討する。

$\Delta\Sigma$  D-A 変調器は図 20 に示すように、伝達関数  $H(z)$  のデジタルフィルタ、量子化器から構成される。打ち切り誤差 (truncator error)  $-e(z)$  がフィルタを通過し入力にフィードバックされる。入力信号を  $X(z)$  とすると出力信号  $Y(z)$  は次のように表せる。

$$Y(z) = X(z) + [1 - H(z)] \cdot e(z).$$

この場合の STF と NTF は次のようになる。

$$STF = 1, \quad NTF = 1 - H(z).$$

ここで、具体的に中心周波数が  $1/6f_s$  のバンドパス  $\Delta\Sigma$  D-A 変調器を考える。図 21 (a) のように構成し、 $N = 3$  のマルチバンドパス DWA アルゴリズム I を用いた。また、内部の量子化器、DWA DAC はともに 5 bit とした。MATLAB によりシミュレーションを行い、出力パワースペクトル (図 21 (b)) から  $f_s/6$  の帯域でノイズシェーブされていることが確認できる。図 21 (c) は内部 DAC に非線形性がない場合、内部 DAC に非線形性がある場合、内部 DAC に非線形性があり検討 DWA アルゴリズムを用いた場合の SNDR

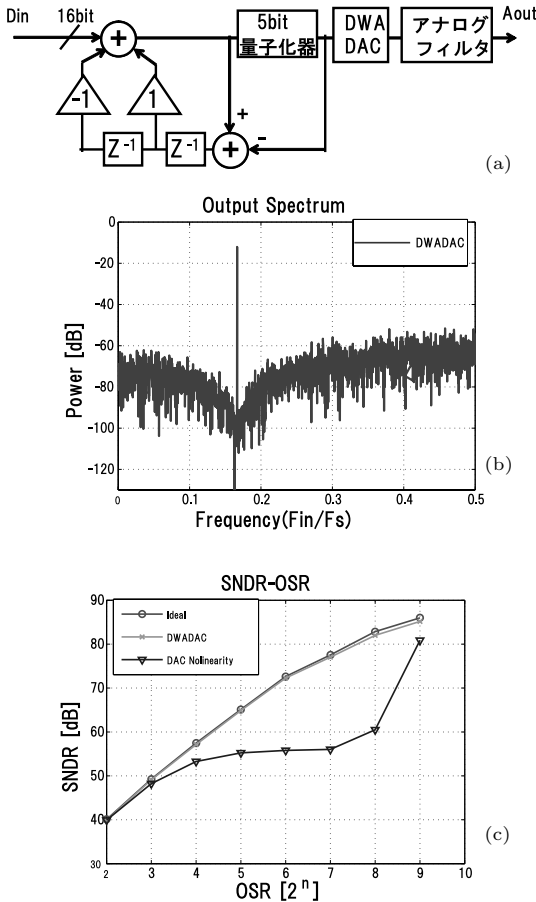


図 21 (a) 検討マルチバンドパス DWA アルゴリズムを用いた中心周波数  $1/6f_s$  の  $\Delta\Sigma$  D-A 変調器 (b) 出力スペクトル (DAC 非線形性があるが DWA アルゴリズムを使用した場合) (c) SNDR vs OSR

Fig. 21 (a)  $\Delta\Sigma$  D-A modulator of center frequency  $f_s/6$  that uses the proposed multi-band-pass DWA algorithm.

vs OSR であり，検討アルゴリズムの有効性が確認できた．

また検討マルチバンドパス DW アルゴリズムは，任意帯域の複素バンドパス  $\Delta\Sigma$  変調器への適用も可能である [14]．

この論文ではマルチバンドパス変調器のシミュレーションにフィードフォワード構成を用いているので，フィードバック構成との比較を付録 3. に示した．

## 7. むすび

マルチバンドパス  $\Delta\Sigma$  変調器技術を電子デバイスの高調波ひずみ測定に使用することを提案した．更に，マルチバンドパス  $\Delta\Sigma$  A-D 変調器用のマルチビット DAC の非線形性をノイズシェーブする DWA アルゴリズムを検討しそのアルゴリズムの他の変調器への応用を示した．これらの有効性を MATLAB シミュレーションで検証した．

謝辞 有益なコメントを頂きました松浦達治氏，宮本雅之氏に謝意を表します．

## 文 献

- [1] S.R. Norsworthy, R. Schreier, and G.C. Temes, eds., *Delta-Sigma Data Converters, - Theory, Design and Simulation*, IEEE Press, 1997.
- [2] T. Shui, R. Schreier, and F. Hudson, "Mismatch shaping for a current-mode multibit delta-sigma DAC," *IEEE J. Solid-State Circuits*, vol.34, no.3, pp.331-338, March 1999.
- [3] H. San, H. Kobayashi, S. Kawakami, and N. Kuroiwa, "A noise-shaping algorithm of multi-bit DAC nonlinearities in complex bandpass  $\Delta\Sigma$  AD modulators," *IEICE Trans. Fundamentals*, vol.E87-A, no.4, pp.792-800, April 2004.
- [4] S. Bommalingaihanapallya, R. Bommalingaihanapallya, and R. Harjani, "Extended noise-shaping in cascaded N-tone sigma-delta converters," 5th IEE International Conference on Advanced AD and DA Conversion Techniques and Their Applications, pp.39-44, Limerick, Ireland, July 2005.
- [5] P. Wambacq and W. Sansen, *Distortion Analysis of Analog Integrated Circuits*, Kluwer Academic Publishers, 2002.
- [6] 小室貴紀, 曾布川慎吾, 小林春夫, 酒寄 寛, "Total harmonic distortion measurement system for electronic devices up to 100 MHz with remarkable sensitivity," 電気学会電子回路研究会, ECT-05-47, 仙台, June 2005.
- [7] T. Komuro, S. Sobukawa, H. Kobayashi, and H. Sakayori, "THD measurement and compensation for analog circuits with fine CMOS devices," International Conference on Solid-State Devices and Materials, Kobe, Sept. 2005.
- [8] HP 8903B Audio Analyzer Operation and Calibration Manual, 4th edition, Hewlett-Packard Company, Spokane, WA, 1989.
- [9] T. Komuro, N. Hayasaka, H. Kobayashi, and H. Sakayori, "A practical analog BIST cooperated with an LSI tester," *IEICE Trans. Fundamentals*, vol.E89-A, no.2, pp.465-468, Feb. 2006.
- [10] F. Ying and F. Maloberti, "A mirror image free two-path bandpass  $\Sigma\Delta$  modulator with 72 dB SNR and 86 dB SFDR," *Tech. Digest of ISSCC*, pp.84-85, San

Francisco, Feb. 2004.

[11] 元澤篤史, 萩原広之, 山田佳央, 小林春夫, 小室貴紀, 傘 昊, “マルチバンドパス  $\Delta\Sigma$  変調器用 DWA アルゴリズムとその応用,” 電子情報通信学会第 19 回回路とシステム (軽井沢) ワークショップ, pp.423–428, April 2006.

[12] 萩原広之, 元澤篤史, 小林春夫, 小室貴紀, 傘 昊, “DWA algorithms for multi-bandpass  $\Sigma\Delta$  modulators,” 電気学会電子回路研究会, ECT-05-91, 那須塩原, Dec. 2005.

[13] S. Lindfors, P. Oopik, and K. Halonen, “N-path dynamic element matching for multibit  $\Sigma\Delta$  bandpass modulators,” International Journal of Circuit Theory and Applications, vol.25, pp.335–346, Sept. 1997.

[14] 傘 昊, 萩原広之, 元澤篤史, 山田佳央, 小林春夫, “任意信号帯域のマルチビット複素バンドパス  $\Delta\Sigma$  AD 変調器用 DWA アルゴリズム,” 電気学会電子回路研究会, ECT-06-34, 桐生, March 2006.

[15] I. Fujimori, L. Longo, A. Hairapetian, K. Seiyama, S. Kotic, C. Jun, and C. Shu-Lap, “A 90-dB SNR 2.5-MHz output-rate ADC using cascaded multibit delta-sigma modulation at  $8\times$ oversampling ratio,” IEEE J. Solid-State Circuits, vol.35, no.12, pp.1820–1828, Dec. 2000.

[16] P.P. Vaiyanathan, Multirate Systems and Filter Banks, Printice Hall, 1993.

## 付 録

### 1. マルチバンドパス変調器の $NTF$ のゼロ点の導出

#### 1.1 マルチバンドパス変調器 I の場合

変調器内フィルタ伝達関数が式 (1) で与えられ

$$STF = \frac{Y(z)}{X(z)} = -z^{-N}$$

$$NTF = \frac{Y(z)}{E(z)} = 1 + z^{-N}.$$

のとき,  $STF = 1$ ,  $NTF = 0$  である周波数  $f$  ( $0 \leq f \leq f_s/2$ ) を求める.

$$1 + z^{-N} = 0$$

であることが必要であり, ここで

$$z^{-1} \rightarrow e^{-j2\pi f/f_s}$$

とおくと次の式が得られる.

$$\begin{aligned} & 1 + e^{-j2N\pi f/f_s} \\ &= e^{-jN\pi f/f_s} (e^{jN\pi f/f_s} + e^{-jN\pi f/f_s}) \\ &= 2e^{-jN\pi f/f_s} \cos(N\pi f/f_s) = 0. \end{aligned}$$

$|e^{-jN\pi f/f_s}| = 1$  であるので,  $|\cos(N\pi f/f_s)| = 0$  の

条件 (かつナイキスト条件  $0 \leq f \leq f_s/2$ ) を満たす  $f$  を求めると次のようになる.

$$f_{2n-1} = \frac{2n-1}{2N} f_s,$$

$$n = \begin{cases} 1, 2, \dots, \frac{N+1}{2} & (N : \text{奇数}) \\ 1, 2, \dots, \frac{N}{2} & (N : \text{偶数}). \end{cases}$$

すなわち,  $N$  が奇数のとき  $NTF$  のゼロ点は  $(N+1)/2$  個で次のようになる.

$$f_1 = \frac{1}{2N} f_s, f_3 = \frac{3}{2N} f_s, f_5 = \frac{5}{2N} f_s,$$

$$\dots, f_N = \frac{N}{2N} f_s = \frac{1}{2} f_s.$$

$N$  が偶数のとき  $NTF$  のゼロ点は  $N/2$  個で

$$f_1 = \frac{1}{2N} f_s, f_3 = \frac{3}{2N} f_s, f_5 = \frac{5}{2N} f_s,$$

$$\dots, f_{N-1} = \frac{N-1}{2N} f_s = \left(\frac{1}{2} - \frac{1}{2N}\right) f_s.$$

となる.

#### 1.2 マルチバンドパス変調器 II の場合

同様に, 変調器内フィルタ伝達関数が式 (2) で与えられ

$$STF = \frac{Y(z)}{X(z)} = z^{-N}$$

$$NTF = \frac{Y(z)}{E(z)} = 1 - z^{-N}.$$

のとき  $STF = 1$ ,  $NTF = 0$  である周波数  $f$  ( $0 \leq f \leq f_s/2$ ) を求める.

$$1 - z^{-N} = 0$$

であることが必要であり, ここで

$$z^{-1} \rightarrow e^{-j2\pi f/f_s}$$

とおくと次の式が得られる.

$$\begin{aligned} & 1 - e^{-j2N\pi f/f_s} \\ &= e^{-jN\pi f/f_s} (e^{jN\pi f/f_s} - e^{-jN\pi f/f_s}) \\ &= 2je^{-jN\pi f/f_s} \sin(N\pi f/f_s) = 0. \end{aligned}$$

$|e^{-jN\pi f/f_s}| = 1$  であるので,  $|\sin(N\pi f/f_s)| = 0$  の条件 (かつナイキスト条件  $0 \leq f \leq f_s/2$ ) を満たす  $f$  を求めると次のようになる.

$$f_{2n} = \frac{2n}{2N} f_s = \frac{n}{N} f_s,$$

$$n = \begin{cases} 0, 1, 2, \dots, \frac{N-1}{2} & (N: \text{奇数}) \\ 0, 1, 2, \dots, \frac{N}{2} & (N: \text{偶数}). \end{cases}$$

すなわち、 $N$  が奇数のとき  $NTF$  のゼロ点は  $(N+1)/2$  個で次のようになる。

$$f_0 = 0, f_2 = \frac{2}{2N} f_s, f_4 = \frac{4}{2N} f_s, \dots, f_{N-1} = \frac{N-1}{2N} f_s.$$

$N$  が偶数のとき  $NTF$  のゼロ点は  $N/2 + 1$  個で

$$f_0 = 0, f_2 = \frac{2}{2N} f_s, f_4 = \frac{4}{2N} f_s, \dots, f_N = \frac{N}{2N} f_s = \frac{1}{2} f_s.$$

となる。

### 2. マルチバンドパス DWA アルゴリズムの導出

この付録では 5. に示したマルチバンドパス DWA アルゴリズムがどのように導出されたかを示す。図 A-1 に伝達関数  $H_f(z)$  の  $N$  チャンネルインタリーブの構成を示す。ここで  $CK$  の周波数は  $f_s$  で、また  $CK1, CK2, CK3, \dots, CK_N$  の周波数は  $f_s/N$  で位相が  $2\pi/N$  ずれたクロックである。このインタリーブ構成の全体の伝達関数は  $H_f(z^N)$  となる [16]。

マルチバンドパス変調器 I 用の DWA アルゴリズムの導出は次のように行える。マルチバンドパス変調器

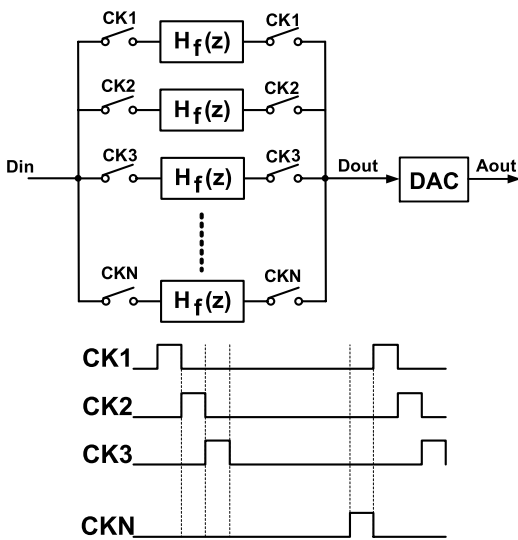


図 A-1 インタリーブ構成によるマルチバンドパスフィルタの実現

Fig. A-1 Interleave implementation of a multi-band-pass filter.

I では高域変調器 [3] の構成で  $z$  を  $z^N$  とおいたものになる。一次高域変調器では  $NTF$  は  $1 + z^{-1}$  となるので、図 A-1 で  $H_f(z) = 1 + z^{-1}$  の場合を考えると全体の伝達関数は  $1 + z^{-N}$  となり、マルチバンドパス変調器 I の  $NTF$  となる。すなわち高域 DWA アルゴリズム [3] を  $N$  チャンネルインタリーブすればマルチバンドパス変調器 I 用 DWA アルゴリズムとなる。

同様にマルチバンドパス変調器 II 用の DWA アルゴリズムの導出は次のように行える。マルチバンドパス変調器 II では低域変調器 [3] の構成で  $z$  を  $z^N$  とおいたものになる。一次低域変調器では  $NTF$  は  $1 - z^{-1}$  となるので、図 A-1 で  $H_f(z) = 1 - z^{-1}$  の場合を考えると全体の伝達関数は  $1 - z^{-N}$  となり、マルチバンドパス変調器 II の  $NTF$  となる。すなわち低域 DWA アルゴリズム [3] を  $N$  チャンネルインタリーブすればマルチバンドパス変調器 II 用 DWA アルゴリズムとなる。

### 3. マルチバンドパスフィードフォワード $\Delta\Sigma$ 変調器

この付録では、マルチバンドパス変調器に対してもフィードフォワード構成が内部積分器出力を小さくするのに有効であることを確認する。

#### 3.1 フィードバック型 $\Delta\Sigma$ A-D 変調器

フィードバック型  $\Delta\Sigma$  A-D 変調器は図 A-2 に示すように、フィルタ、量子化器 (ADC), D-A 変換器 (DAC) をフィードバックループしたものである。入力信号を  $X(z)$ , 出力信号を  $Y(z)$ , フィルタの伝達関数を  $H(z)$ , A-D 変換器の量子化ノイズを  $E_q(z)$  とすると,  $STF$  と  $NTF$  は次のように表される。

$$STF = \frac{H^2(z)}{[1 + H(z)]^2},$$

$$NTF = \frac{1}{[1 + H(z)]^2}.$$

#### 3.2 フィードフォワード型 $\Delta\Sigma$ A-D 変調器

フィードフォワード型  $\Delta\Sigma$  A-D 変調器は図 A-3 に

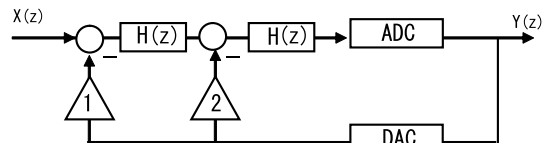


図 A-2 フィードバック型二次  $\Delta\Sigma$  A-D 変調器の構成

Fig. A-2 Feedback-type second-order  $\Delta\Sigma$  A-D modulator structure.

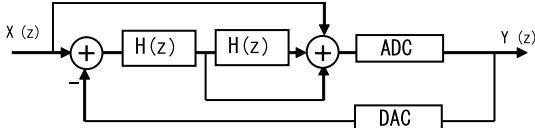


図 A.3 フィードフォワード型  $\Delta\Sigma$  A-D 変調器の構成  
Fig. A.3 Feedforward-type  $\Delta\Sigma$  A-D modulator structure.

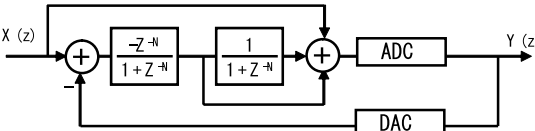


図 A.4 フィードフォワード型二次マルチバンドパス  $\Delta\Sigma$  A-D 変調器 I  
Fig. A.4 Feedforward-type second-order multi-bandpass  $\Delta\Sigma$  A-D modulator I.

示すように構成される。入力と、積分器出力を内部 ADC の手前でフィードフォワードして、加算している。ADC への入力振幅はフィードバック型と同じであるので、本構成は、入力や初段の積分器出力をフィードフォワードしている分だけ、各積分器出力の振幅の減少につながる。また、もう一つの特徴として、フィルタを直列につなぐだけで、二次の変調器が容易に作れる。STF と NTF は次のように表される。

$$STF = 1, \quad NTF = \frac{1}{H^2(z) + H(z) + 1}.$$

図 A.4 にフィードフォワード構成二次マルチバンドパス変調器 I を示す。出力信号  $Y(z)$  は次のように表される。

$$Y(z) = X(z) + (1 + z^{-N})^2 \cdot E(z).$$

この場合の STF と NTF は次のようになる。

$$STF = 1, \quad NTF = (1 + z^{-N})^2.$$

図 A.5 にフィードフォワード構成二次マルチバンドパス変調器 II を示す。出力信号  $Y(z)$  は次のように表される。

$$Y(z) = X(z) + (1 - z^{-N})^2 \cdot E(z).$$

この場合の STF と NTF は次のように表される。

$$STF = 1$$

$$NTF = (1 - z^{-N})^2.$$

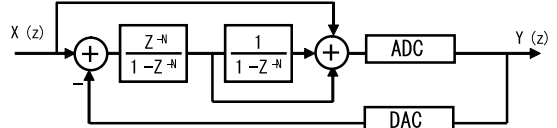


図 A.5 フィードフォワード型二次マルチバンドパス  $\Delta\Sigma$  A-D 変調器 II  
Fig. A.5 Feedforward-type second-order multi-bandpass  $\Delta\Sigma$  A-D modulator II.

### 3.3 マルチバンドパス・フィードフォワード $\Delta\Sigma$ A-D 変調器の有効性

一般に  $\Delta\Sigma$  A-D 変調器ではフィードフォワード  $\Delta\Sigma$  構成が従来型のフィードバック  $\Delta\Sigma$  構成と比較して積分器出力振幅が減少することが知られている。ここではマルチバンドパス変調器（二次，タイプ I）の場合に検討構成（図 A.4）と従来構成（図 A.2， $H(z)$  は式 (1)）をシミュレーションにより比較し、検討構成の有効性を確認した。シミュレーションはマルチバンドパス・タイプ I， $N = 8$  の場合を例にとり行った。それぞれのパワースペクトル，OSR vs SNDR，アナログ入力の対する SNR により、同等の精度であることを確認し、また、そのことを比較条件とした。

検討構成により、1 段目の積分器出力振幅は従来型の 25%，2 段目は従来型の 70% となり、検討構成の有効性が確認できた。

このようにマルチバンドパス変調器の場合にもフィードフォワード構成により積分器出力振幅が小さくできるので積分器（及び変調器全体）の高線形性・低消費電力化でき得る。

（平成 18 年 5 月 30 日受付，8 月 20 日再受付）



元澤 篤史

2006 群馬大・工・電気電子卒。現在同大大学院修士課程在学中。アナログ集積回路、A-D 変換回路に関心をもつ。



萩原 広之

2004 群馬大・工・電気電子卒．2006 同大大学院修士課程了．同年日本シイエムケイ(株)入社．アナログ回路技術に関心をもつ．



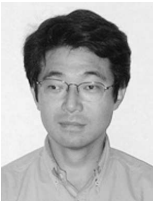
山田 佳央

2005 群馬大・工・電気電子卒．現在同大大学院修士課程在学中．A-D 変換回路，HDD 用インタフェース回路，デジタル電源回路に関心をもつ．



小林 春夫 (正員)

1980 東大・工・計数卒．1982 同大大学院修士課程了．同年横河電機製作所入社．1989 米国カリフォルニア大学ロサンゼルス校(UCLA)電気工学科修士課程了．1997 群馬大学助教授，2002 同教授．ミックスド・シグナル集積回路設計，信号処理アルゴリズムに関心をもつ．2003 横山科学技術賞受賞．IEEE 会員．工博(早稲田大学)．



小室 貴紀

1985 東大・工・電気卒．同年横河電機製作所入社．計測用 A-D 変換器の開発に従事．1991 から 1995 まで超伝導センサ研に出向し MEG システムの電子回路部の設計開発を行う．1995 から金沢工業大学で SQUID システムの開発を行う．1997 にアジレント・テクノロジー社入社し，以来ミックスド・シグナル LSI テスターの開発に従事．現在アジレント・テクノロジー・インターナショナル社．IEEE 会員．



傘 昊 (正員)

2000 群馬大大学院博士前期課程了．2004 同大学院博士後期課程了．博士(工学)．同年群馬大・工助手，現在に至る．アナログ集積回路に関する研究に従事．2005 本学会回路とシステム(軽井沢)ワークショップ奨励賞受賞．IEEE 会員．