

2007年10月30日

外国系半導体商社協会  
アナログ技術セミナー(中級コース)

# アナログ回路技術の分類と その機能

群馬大学大学院 工学研究科 電気電子工学専攻  
小林春夫

**連絡先:** 〒376-8515 群馬県桐生市天神町1丁目5番1号  
群馬大学工学部電気電子工学科  
電話 0277 (30) 1788 FAX: 0277 (30)1707  
e-mail: k\_haruo@el.gunma-u.ac.jp



# 内容

---

- アナログ回路の分類
- ベースバンドアナログ回路
  - オペアンプ
  - ひずみ測定回路
- パワー回路
  - スイッチング電源回路
  - 容量とスイッチから構成される電源回路
- 高周波回路
  - 複素アナログフィルタ

附録1: デジタルCMOS回路の消費電力

附録2: スイッチドキャパシタ回路

附録3: 発振回路



# アナログ回路の分類

---

システム機器メーカー、計測器メーカーの視点というより  
半導体メーカー、商社の視点から論じる



# アナログ回路技術の分類(1)

---

- 一般的なアナログ技術とアナログ集積回路技術  
両者には大きな差
- システム機器メーカー：  
一般的なアナログ技術が得意。
- 半導体メーカー：  
アナログ集積回路技術が得意。  
(両方得意)。
- アナログ集積回路技術は  
相応の設備投資と独自の技術が要求される。



# アナログ回路技術の分類(2)

---

① LSI微細化の流れ:

低電源電圧、低消費電力、  
高速・高周波アナログ回路

② LSI微細化とは正反対の流れ:

高電圧、大電流、  
センサ内臓、機械的可動部(MEMS)



両方のアナログ技術が必要。



# アナログ回路技術の分類(3)

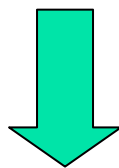
---

- ① ベースバンド・アナログ回路：  
オペアンプ、AD/DA変換器、フィルタ回路等
- ② パワー系アナログ回路：  
電源回路、パワーアンプ等
- ③ 高周波アナログ回路：  
RF回路、高周波アンプ、ミキサ、  
発振回路 等

# オペアンプ

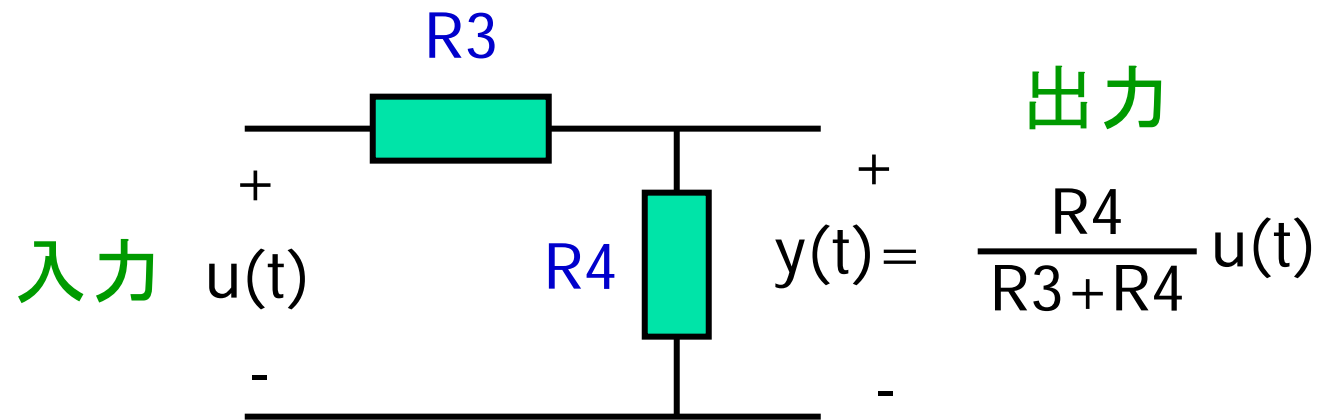
(Operational Amplifier, 演算増幅回路)

オペアンプは今も昔も  
アナログ回路の基本

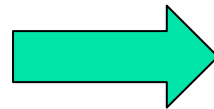


途絶えることのない技術革新

# 抵抗だけでは信号を増幅できない



常に  $\frac{R4}{R3+R4} < 1$

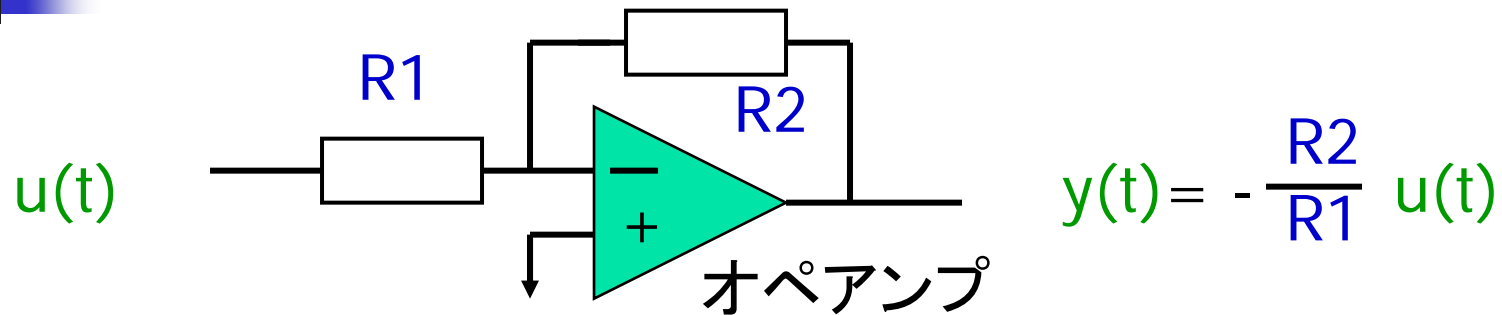


出力信号は  
入力信号より小さい

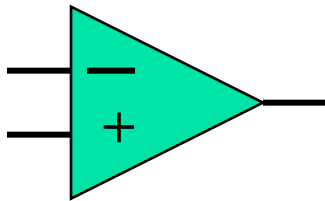


# オペアンプの使用法 (1)

## 信号の増幅



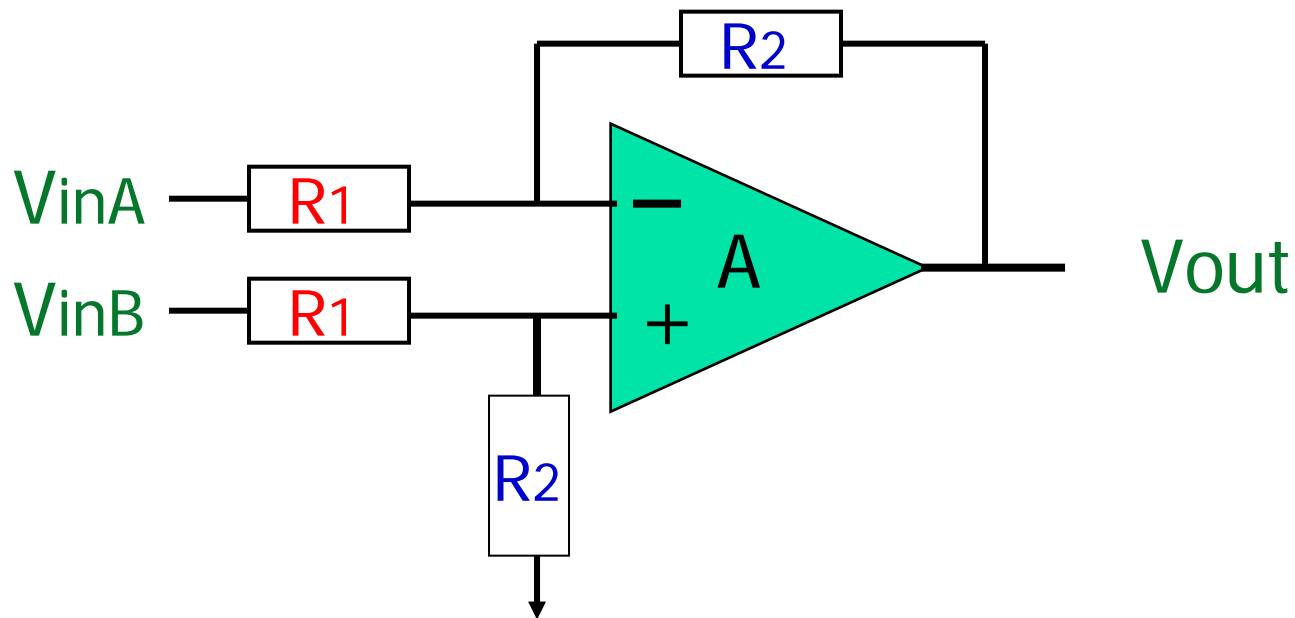
$R2 > R1$  にすれば  $\frac{R2}{R1} > 1$   $\rightarrow$  信号増幅



**オペアンプ:** トランジスタ, R, C から構成する。

# オペアンプの使用法 (2)

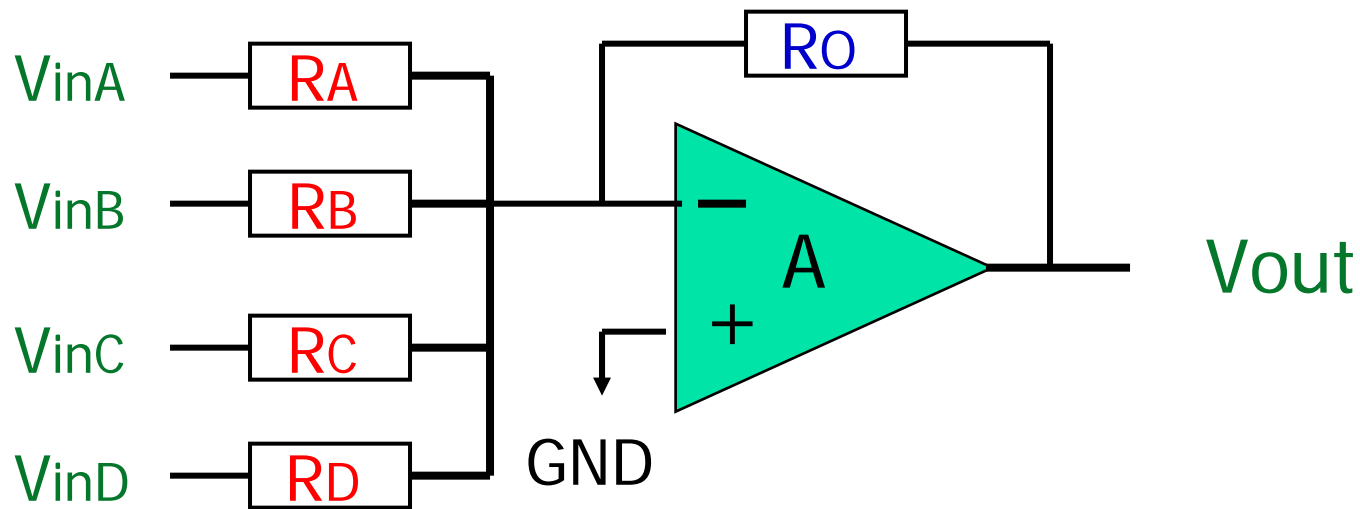
## 2つの入力電圧の減算



$$V_{out} = - \frac{R_2}{R_1} (V_{inA} - V_{inB})$$

## オペアンプの使用法 (3)

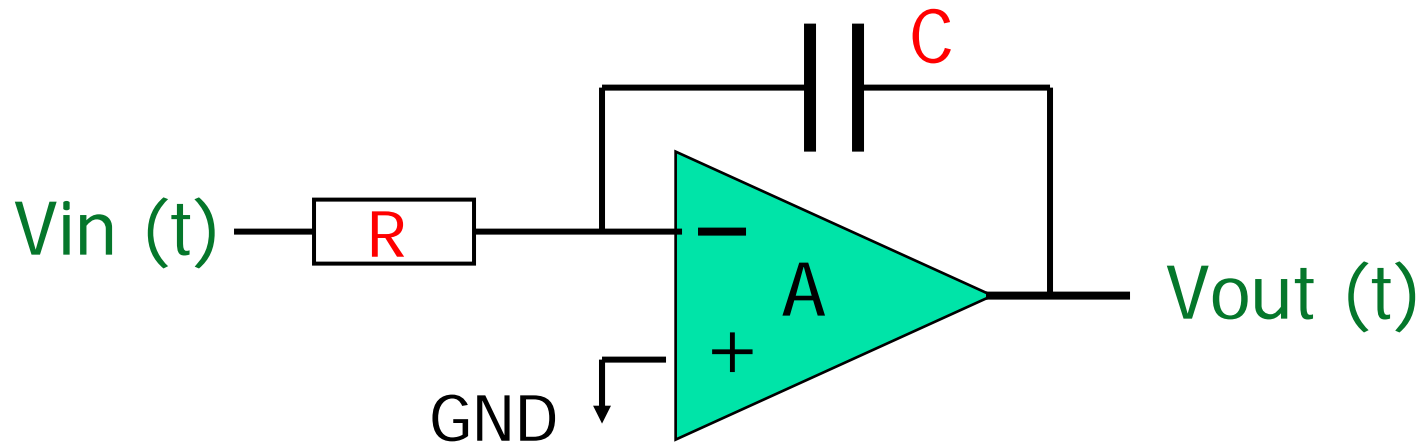
# 複数入力電圧の積和演算



$$V_{out} = - R_O \left( \frac{V_{inA}}{R_A} + \frac{V_{inB}}{R_B} + \frac{V_{inC}}{R_C} + \frac{V_{inD}}{R_D} \right)$$

# オペアンプの使用法 (4)

## 入力信号の積分



$$V_{out}(t) = -\frac{1}{RC} \int^t V_{in}(p) dp$$



# オペアンプはアナログの $\mu$ P

---

マイクロプロセッサ： プログラムの変更で  
様々なデジタル処理が可能

オペアンプ： 周辺回路の変更で  
様々なアナログ処理が可能

半導体メーカー：

マイクロプロセッサ、オペアンプを大量生産

「多品種少量生産」を避けられる

# 理想のオペアンプ

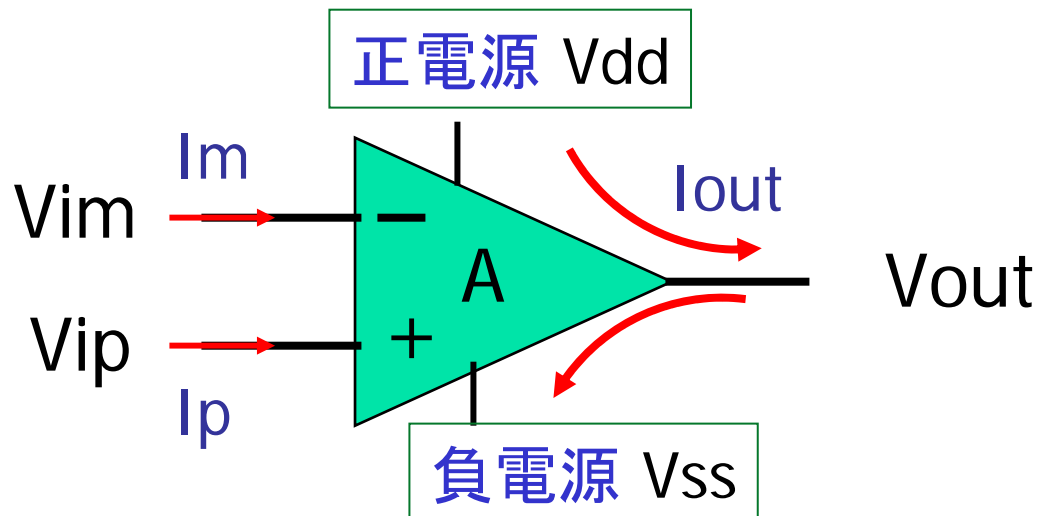
- ゲイン  $A$  がきわめて大きい

$$V_{out} = A (V_{ip} - V_{im})$$

- 入力抵抗がきわめて大きい。  $I_p = 0, I_m = 0$

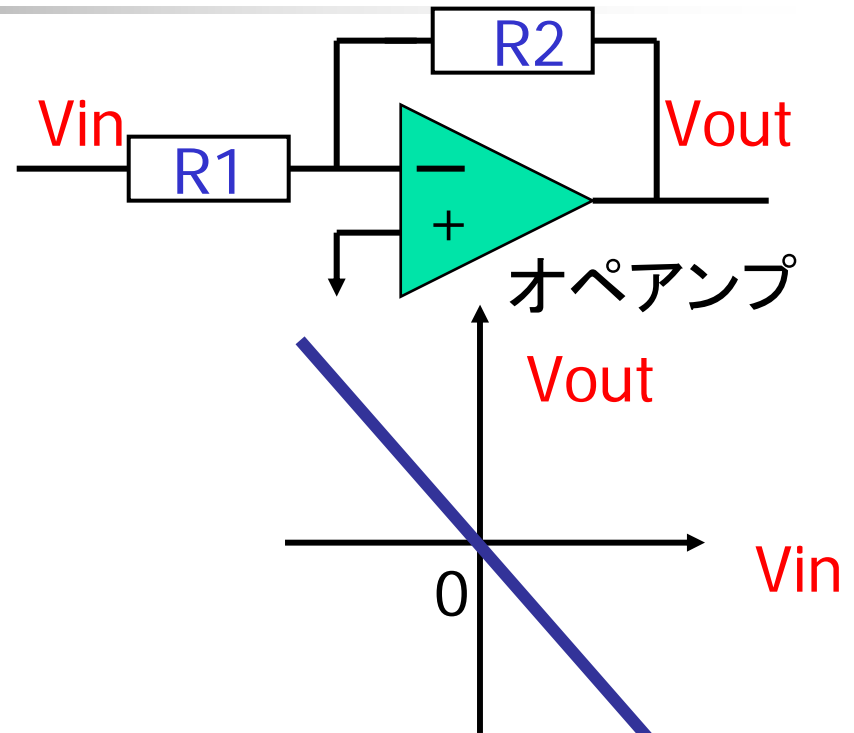
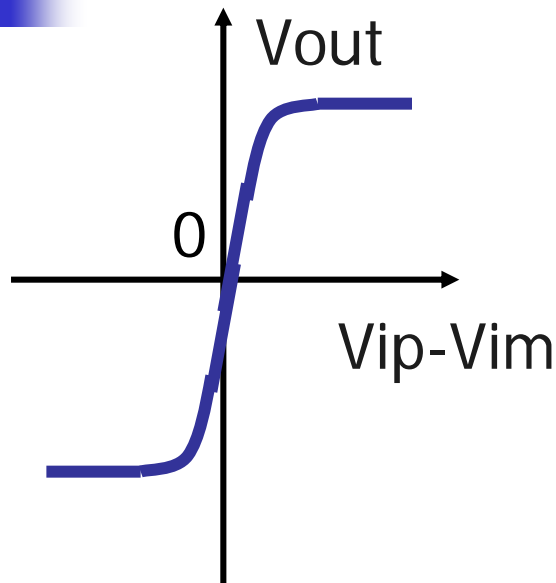
- 出力抵抗がきわめて小さい

必要に応じて  $I_{out}$  がいくらでも供給できる。



# オペアンプのゲイン

ゲイン $A=10,000$  で入力  $V_{ip} - V_{im} = 1[V]$  のとき  
出力  $V_{out} = 10,000[V]$  か？ 答えはNo！



## オペアンプの特性

- 非線形
- 入力ゼロ近辺でのみゲイン $A$ が大きい

## オペアンプを用いた回路

- 広い入力範囲にわたって一定ゲイン、線形



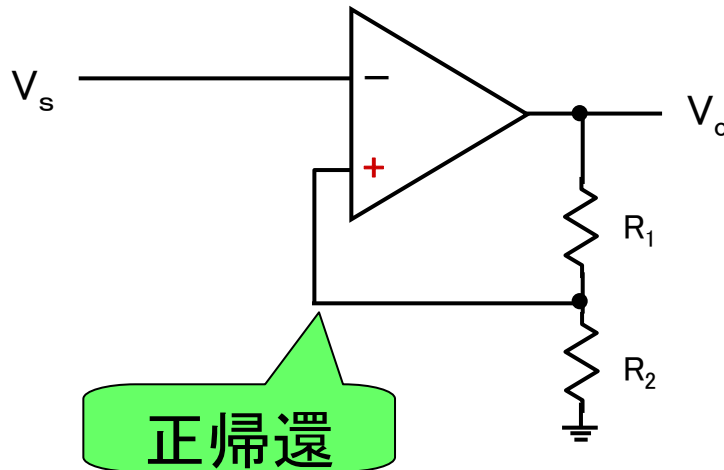
# オペアンプ回路解析 早わかり

---

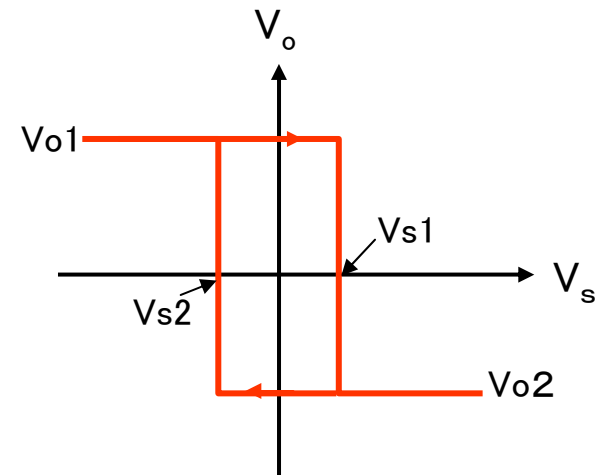
- 負帰還 (Negative Feedback):  
出力はほとんど必ずマイナス入力に戻されている。  
  
プラス入力側に戻されていたら、その回路は(特別な場合を除き)誤り。
- 仮想接地 (Virtual Ground):  
プラス入力 = マイナス入力  
として解析する。



# ヒステリシス付比較器



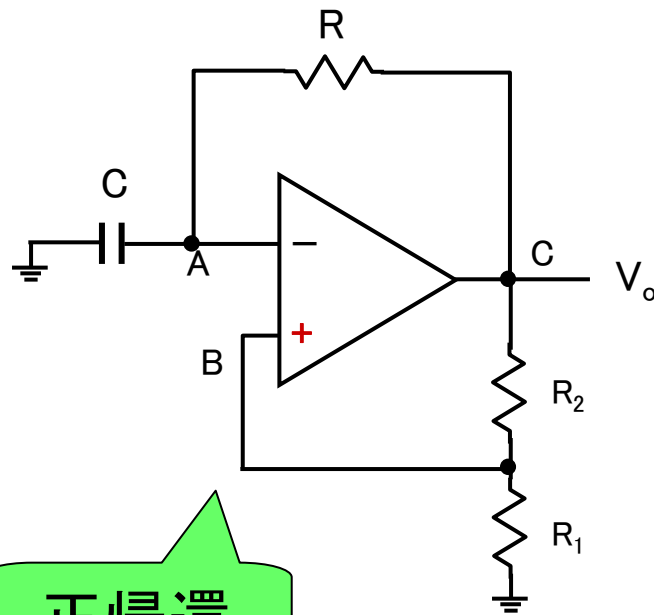
(a) ヒステリシス付比較器



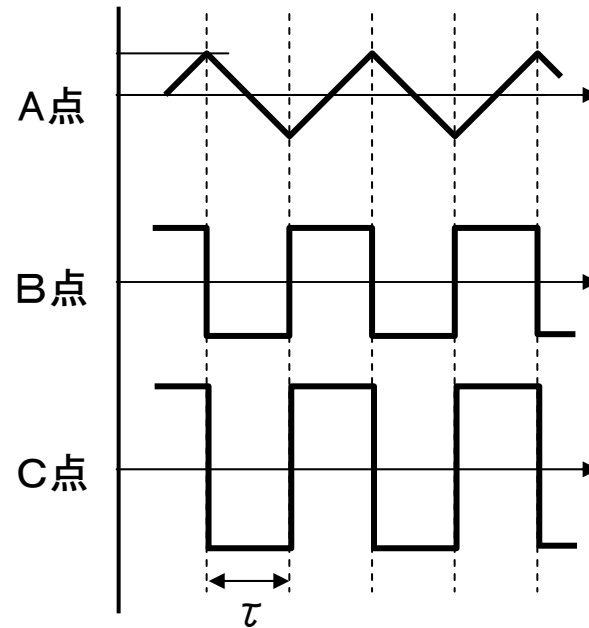
$$V_{s1} = \frac{R_2}{R_1 + R_2} \cdot V_{o1}$$
$$V_{s2} = \frac{R_2}{R_1 + R_2} \cdot V_{o2}$$

(b) 入出力特性

# マルチバイブレータ(自励発振回路)



正帰還



$$\tau = \frac{R_1}{R_1 + R_2} \cdot CR$$

(a) マルチバイブレータ  
Multi-Vibrator

(b) 各部の波形

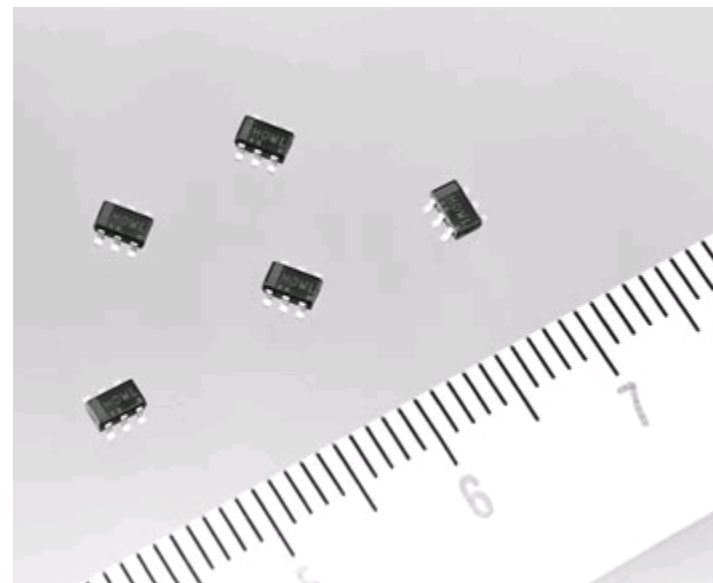
# 現実のオペアンプ

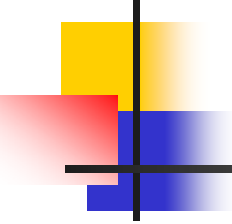
種類・特徴	目的・使用例	数値例
低雑音	ADC のドライブ、アクティブフィルタ	$1.9nV/\sqrt{Hz}$ (1mA)
低電圧動作	携帯電話、カメラ	0.9V
低消費電流	携帯電話、カメラ	0.5uA
Rail-to-Rail 入出力	携帯機器	
低入力オフセット電圧	サンプル&ホールド回路	150uV
超高速・広帯域	RF アンプ、ビデオ、アクティブフィルタ	20MHz
高スルーレート	DAC の出力アンプ、電圧周波数コンバータ	50V/us

アプリケーションに応じた  
オペアンプ性能要求



途絶えることのない  
技術革新要求





# オペアンプの技術革新

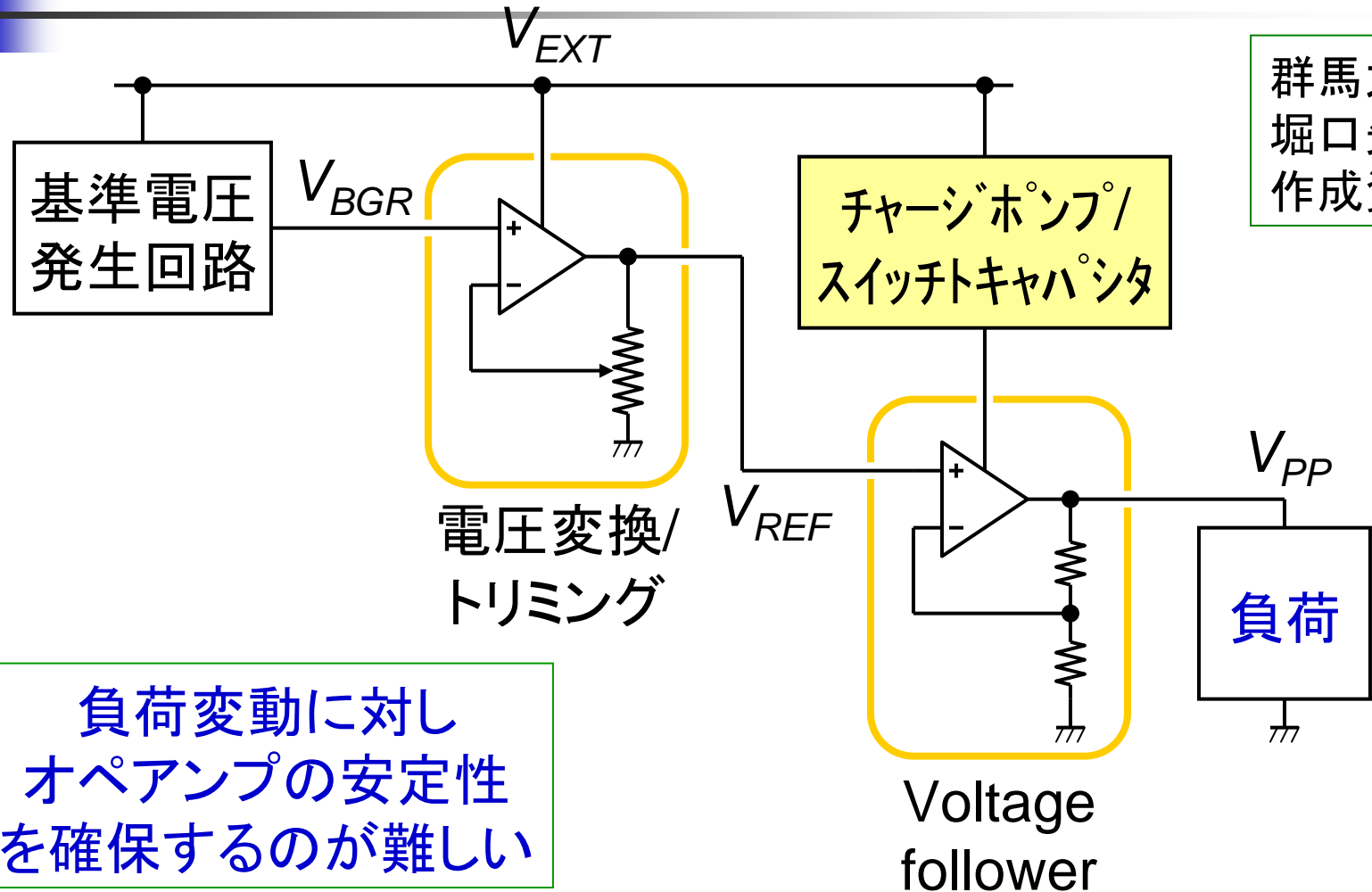
---

- 低コスト化（バイポーラからCMOSへ）
- 低電源電圧動作
- 低消費電力化
- 高周波化
- 高ゲイン化
- 低ノイズ化
- 大電流出力化

アプリケーションに依存

# オペアンプの安定性

## LDO (Low Drop Out) レギュレータ



群馬大学  
堀口先生  
作成資料

負荷変動に対し  
オペアンプの安定性  
を確保するのが難しい

# 低電圧、低消費電流、 Rail-to-Rail オペアンプの例

企業名	電源電圧	消費電流	同相入力電圧範囲	回路構成
新日本無線	1.8~5.0V	550uA	Rail-to-Rail	コンプリメンタリー差動入力型
SII	0.9~5.5V	0.5uA	Rail-to-Rail	バルクドリブン型
ナショナル セミコンダクター	1.5~15V	1uA	Rail-to-Rail	コンプリメンタリー差動入力型
マキシマム/ダラス	1.8~5.5V	225uA	Rail-to-Rail	
TOKO	1.8~5.5V	8uA	Rail-to-Rail	

Rail-to-Rail: 入出力範囲が正負電源範囲全部

ユニティゲイン周波数 約10kHz

アプリケーション例

- ◆ ポータブル計測機器
- ◆ 煙、ガス、火、CO検出用前段アンプ
- ◆ インstrumentメンテションアンプ



ベースバンドアナログ回路 事例

# ひずみ測定回路

キーワード

センサ、センサ回路、ブリッジ回路  
ひずみ、ひずみゲージ、ひずみ測定

# センサ技術

- 車載用等への適用により**センサ技術**が産業的・技術的に関心を集めている

GMR回転角  
センサ

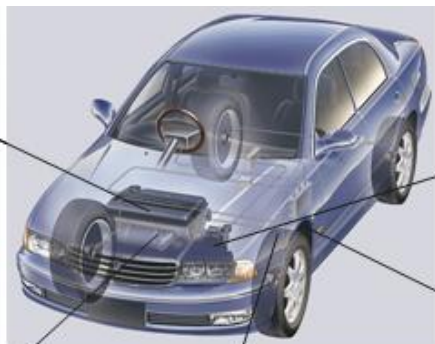


・クランク角検知  
センサ

圧力センサ



・油圧制御用圧力センサ  
・ターボ加給圧センサ  
・大気圧センサ  
・タイヤ圧センサ



空気流量  
センサ

・EFI燃料制御  
(A/F制御)

角速度センサ



・車両安定性制御  
・ロールオーバー制御



加速度  
センサ

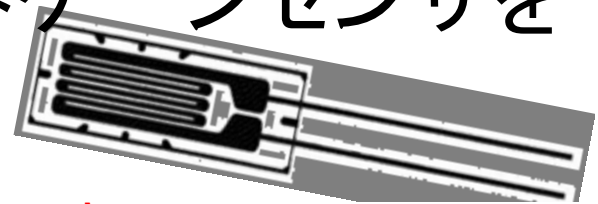
・エアバッグ用加度  
センサ  
・車両安定性制御  
・サスペンション制御  
・ナビゲーションシステム



# ひずみ測定とは

ひずみ計測にはひずみゲージセンサを用いる

ひずみゲージ:  
物体の微小な伸び縮みを測定するセンサ



超高速デジタル動ひずみ測定器



30チャンネル

東京測器研究所

性能

分解能  
100万分の1

# ひずみゲージ



□ 薄い基板の上に箔型の抵抗体を形成

- a. 測定対象物にゲージを接着
- b. 物体の変形に伴いゲージの抵抗も変化
- c. 抵抗変化の測定によりひずみを検知

# ひずみ測定の使用例

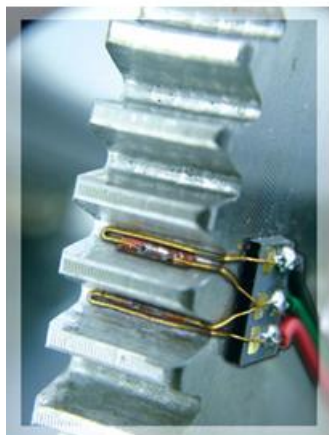
一般的に知られることは少ないが、様々な分野で活躍

- ◆自動車
- ◆航空機
- ◆建設・土木産業
- ◆産業機械分野

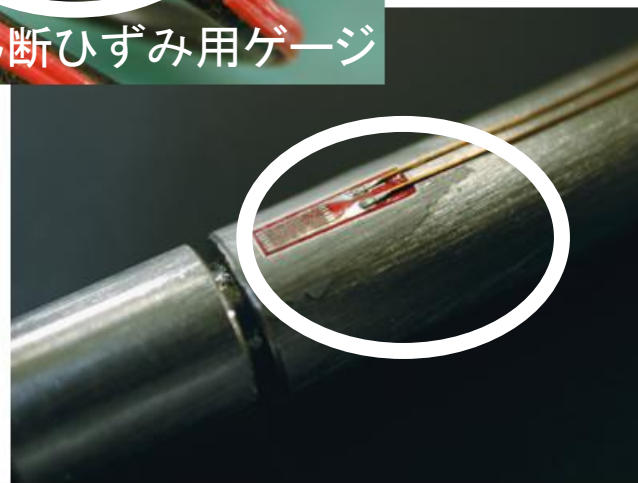
での実績を持つ



せん断ひずみ用ゲージ

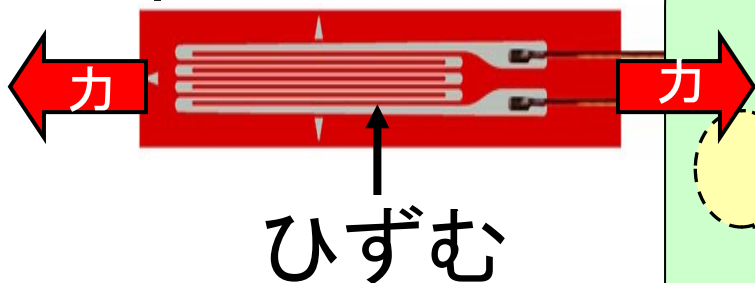


歯車への取付け例  
応力集中測定用



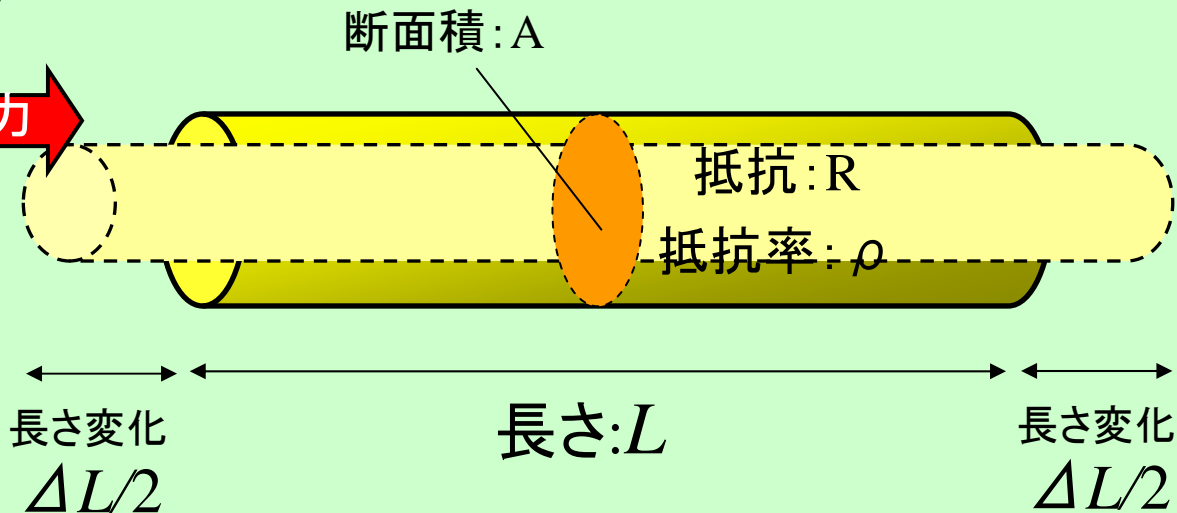
軸力測定用ゲージ

# ひずみ



ひずみゲージ

## 抵抗体の変形イメージ



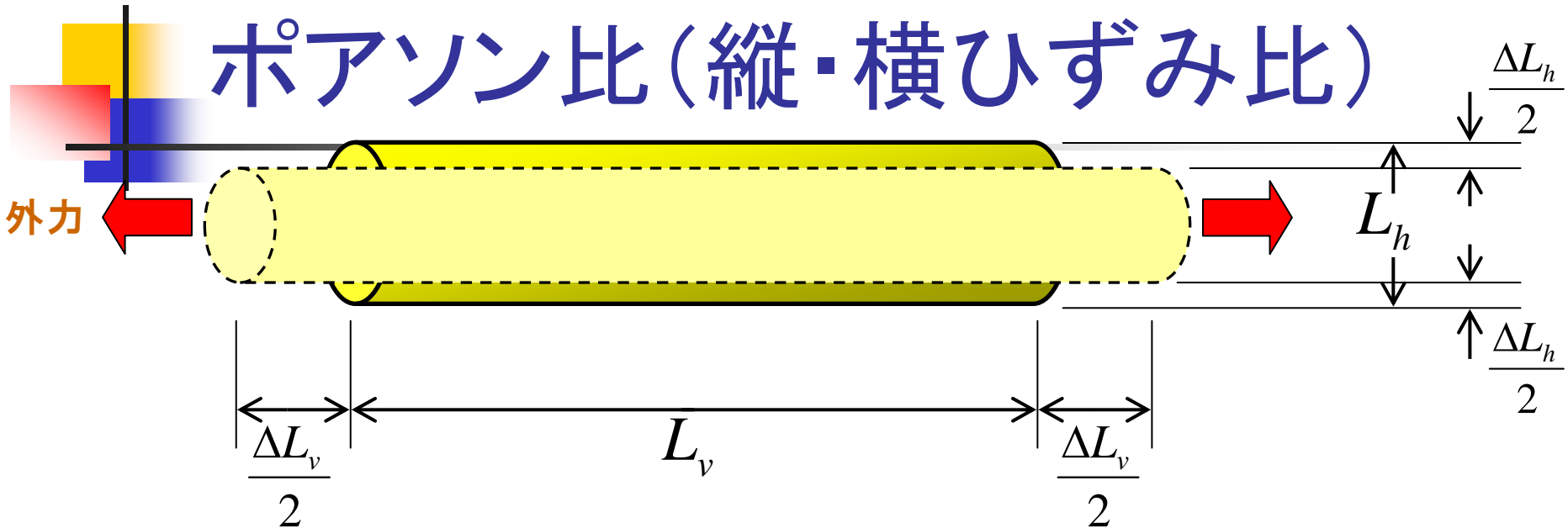
抵抗値  $R = \rho \frac{L}{A}$

## K : ゲージ率

金属の場合: 2~4.5  
(通常は2で計算)  
半導体の場合: 150以上

ひずみ  $\varepsilon = \frac{\Delta L}{L} = \frac{1}{K} \cdot \frac{\Delta R}{R}$

# ポアソン比(縦・横ひずみ比)



縦ひずみ  $\varepsilon_v = \frac{\Delta L_v}{L_v}$

横ひずみ  $\varepsilon_h = \frac{\Delta L_h}{L_h}$

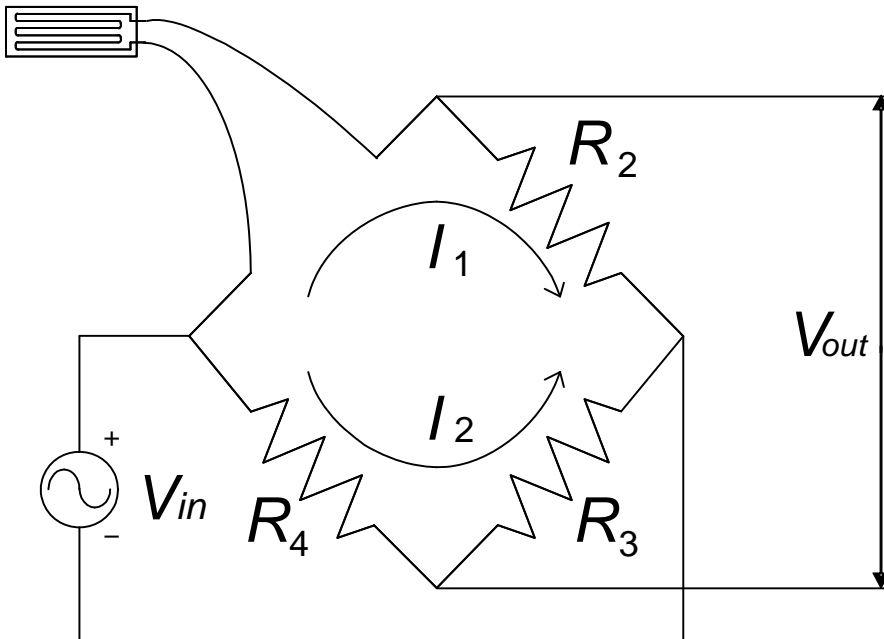
ポアソン比  $\sigma = \frac{\varepsilon_h}{\varepsilon_v}$

金属の場合0.3  
通常この値で計算

ゲージ率Kとポアソン比 $\sigma$ は物質による定数

# 測定用センサ回路

- ホイートストンブリッジ回路にひずみゲージを用いる
- ゲージの抵抗変化を電気信号に変換してひずみ量を得る

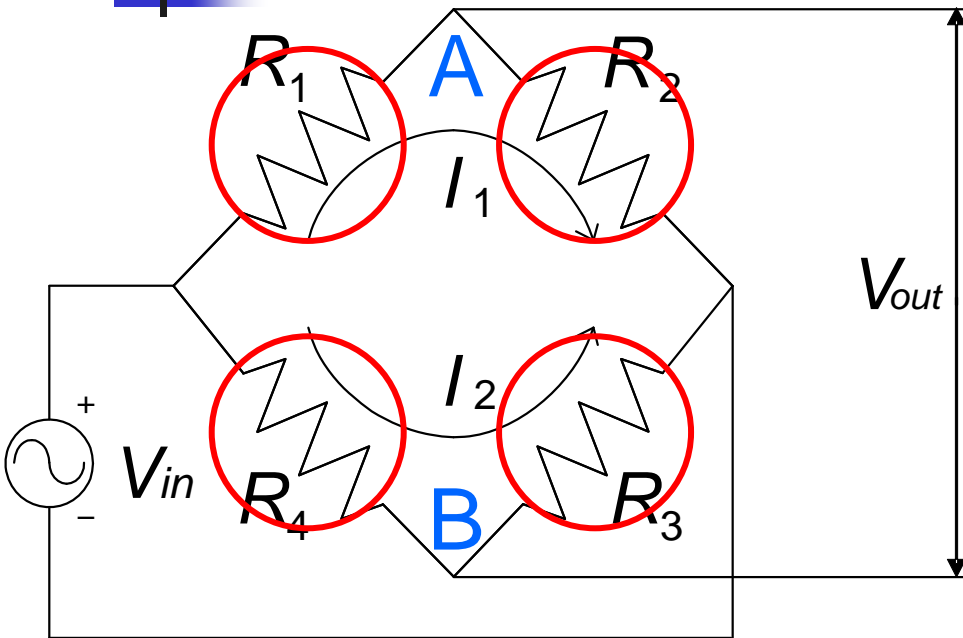


ホイートストンブリッジ回路

## ひずみの単位

$$\left\{ \begin{array}{l} \frac{\Delta L}{L} = \text{マイクロストレイン} [\mu \varepsilon] \\ 1 \mu \varepsilon = 1 \times 10^{-6} m / m = 1 \text{ ppm} \\ \text{(parts-per-million; 百万分率)} \end{array} \right.$$

# ひずみ検出の原理



ホイートストーンブリッジ  
出力電圧

$$V_{out} = \left( \frac{R_3}{R_3 + R_4} - \frac{R_2}{R_1 + R_2} \right) V_{in}$$

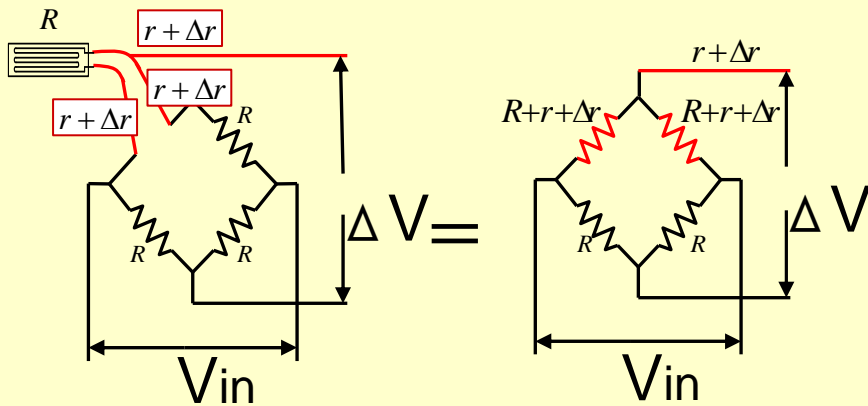
平衡条件

$$R_1 R_3 = R_2 R_4 \text{ のとき } V_{out} = 0$$

- ゲージ抵抗が変化 → 不平衡
- AB間に電位差 → ひずみ量

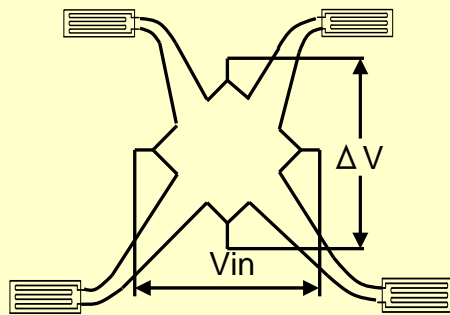
# 測定用途に応じた様々な結線方法

1ゲージ3線法



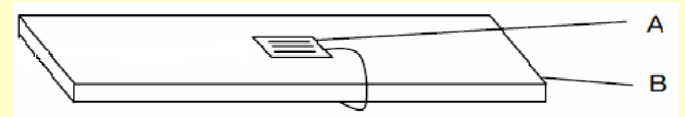
温度補償可能

4ゲージ法

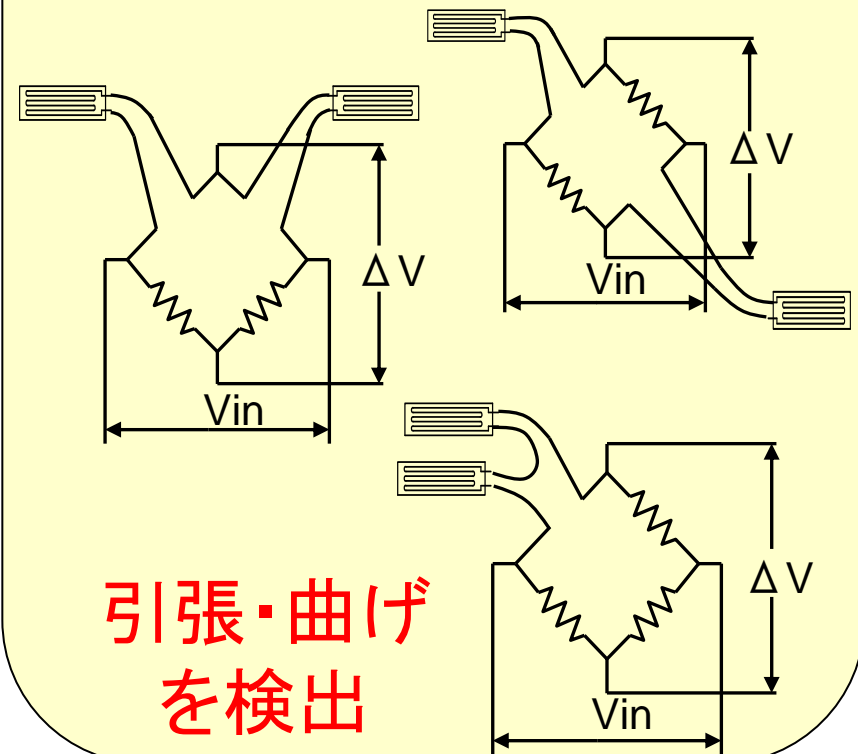


最も感度が良い

2ゲージ法



物体の両面にゲージを貼る



引張・曲げ  
を検出



# ひずみ測定法

## ひずみ測定

時間の経過に対して変化  
しないとみなせるひずみ

静ひずみ測定

建造物の経時変化の測定

時間とともに変化  
するひずみ

動ひずみ測定

建造物の地震観測

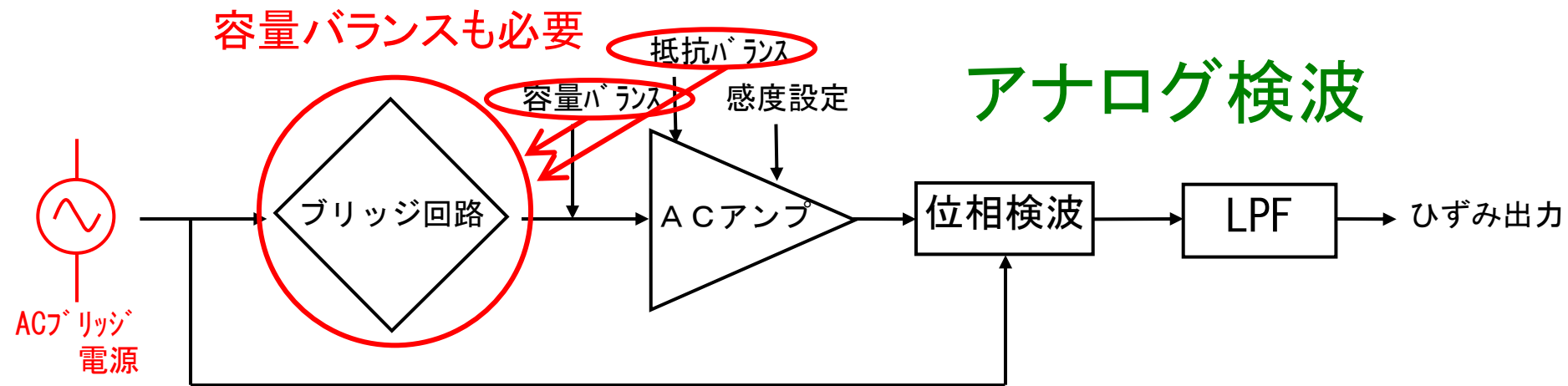
交流型測定法

直流型測定法

※荷重計

# 交流型動ひずみ測定法

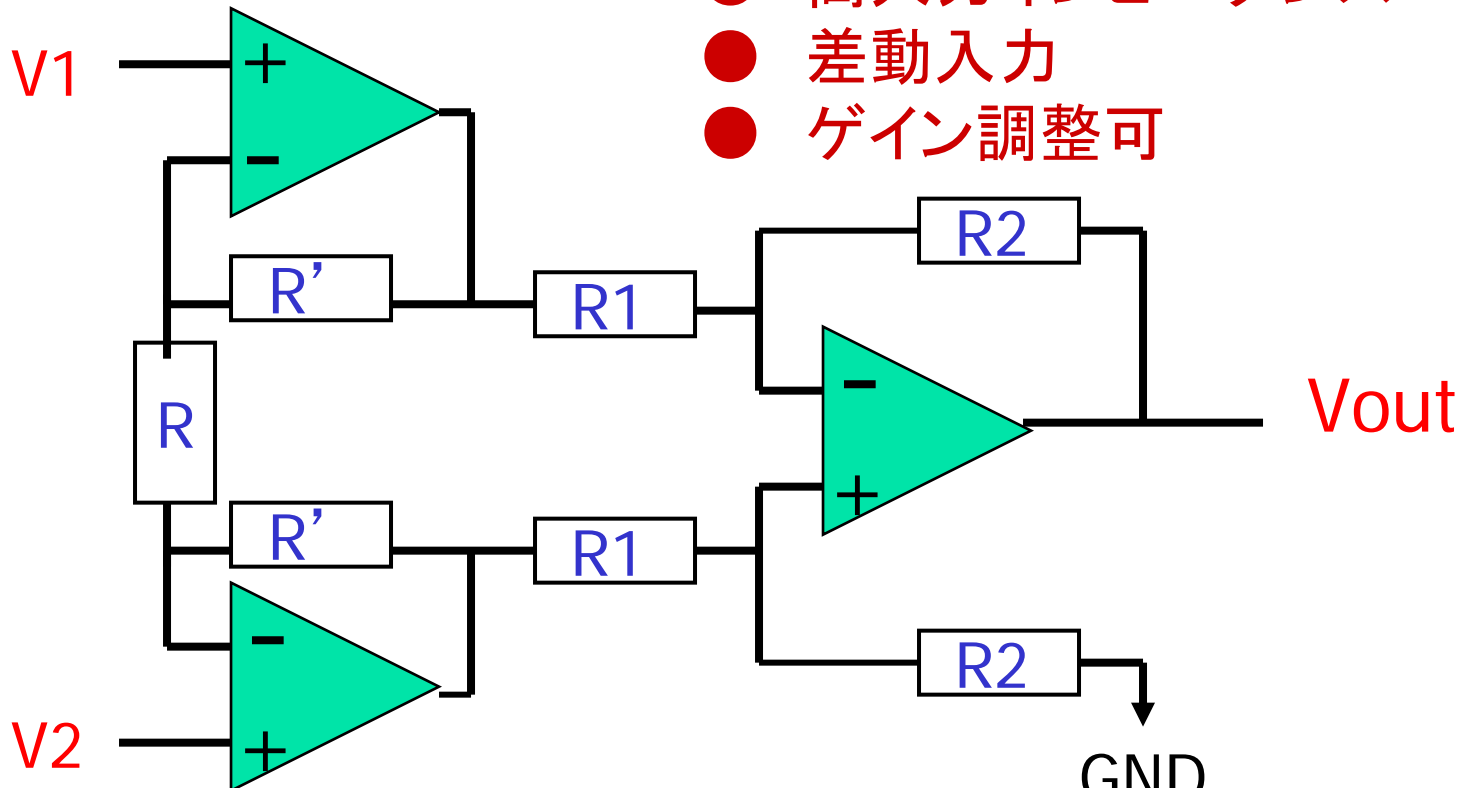
低周波ノイズの影響がなく、高安定、高精度



# AC アンプ

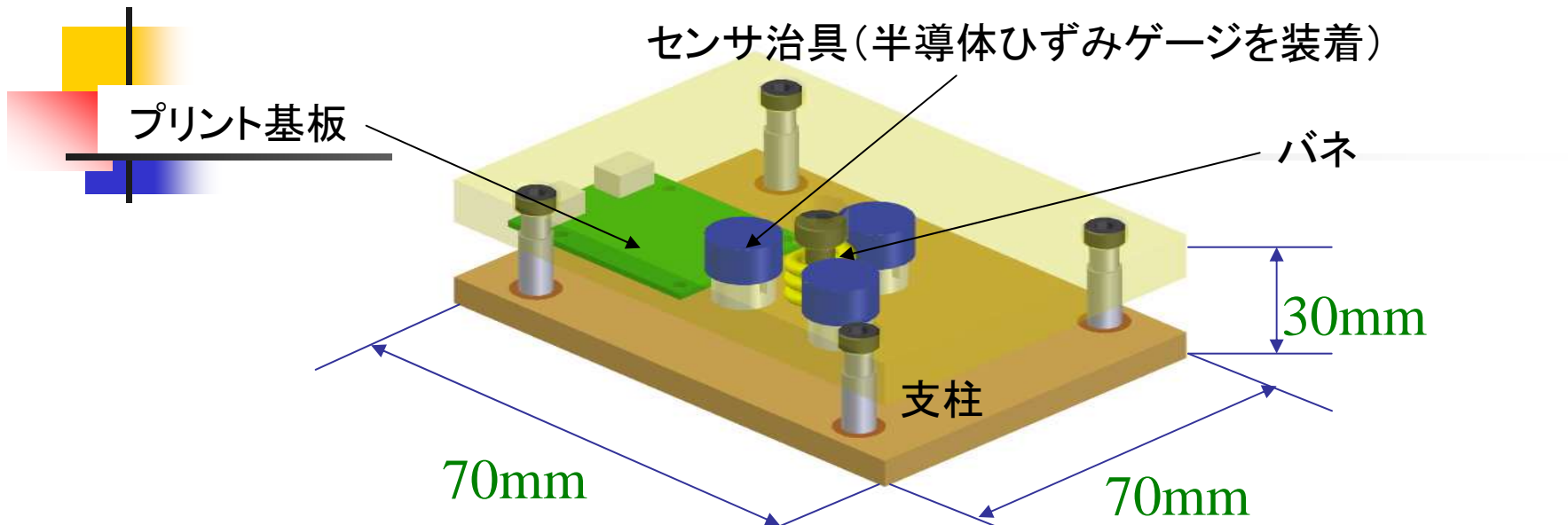
## 計装増幅回路 (Instrumentation Amplifier)

- 高入力インピーダンス
- 差動入力
- ゲイン調整可



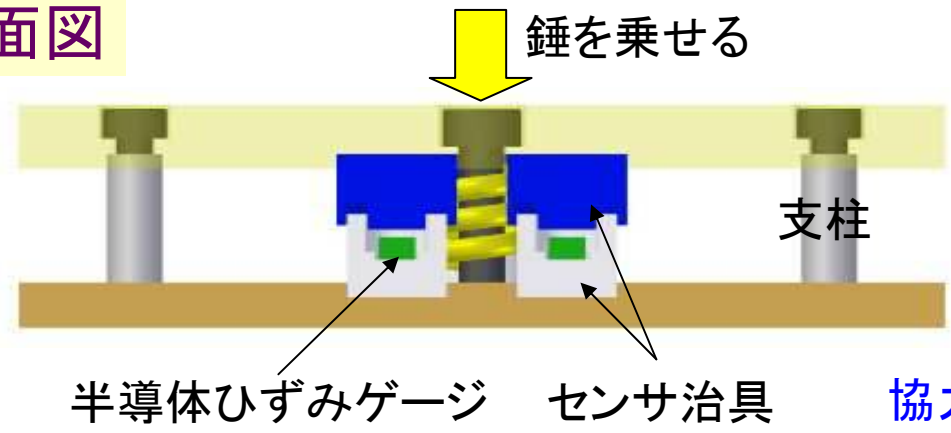
$$V_{out} = \left(1 + \frac{2R'}{R}\right) \frac{R2}{R1} (V2 - V1)$$

# 半導体ひずみゲージを用いた荷重計の設計



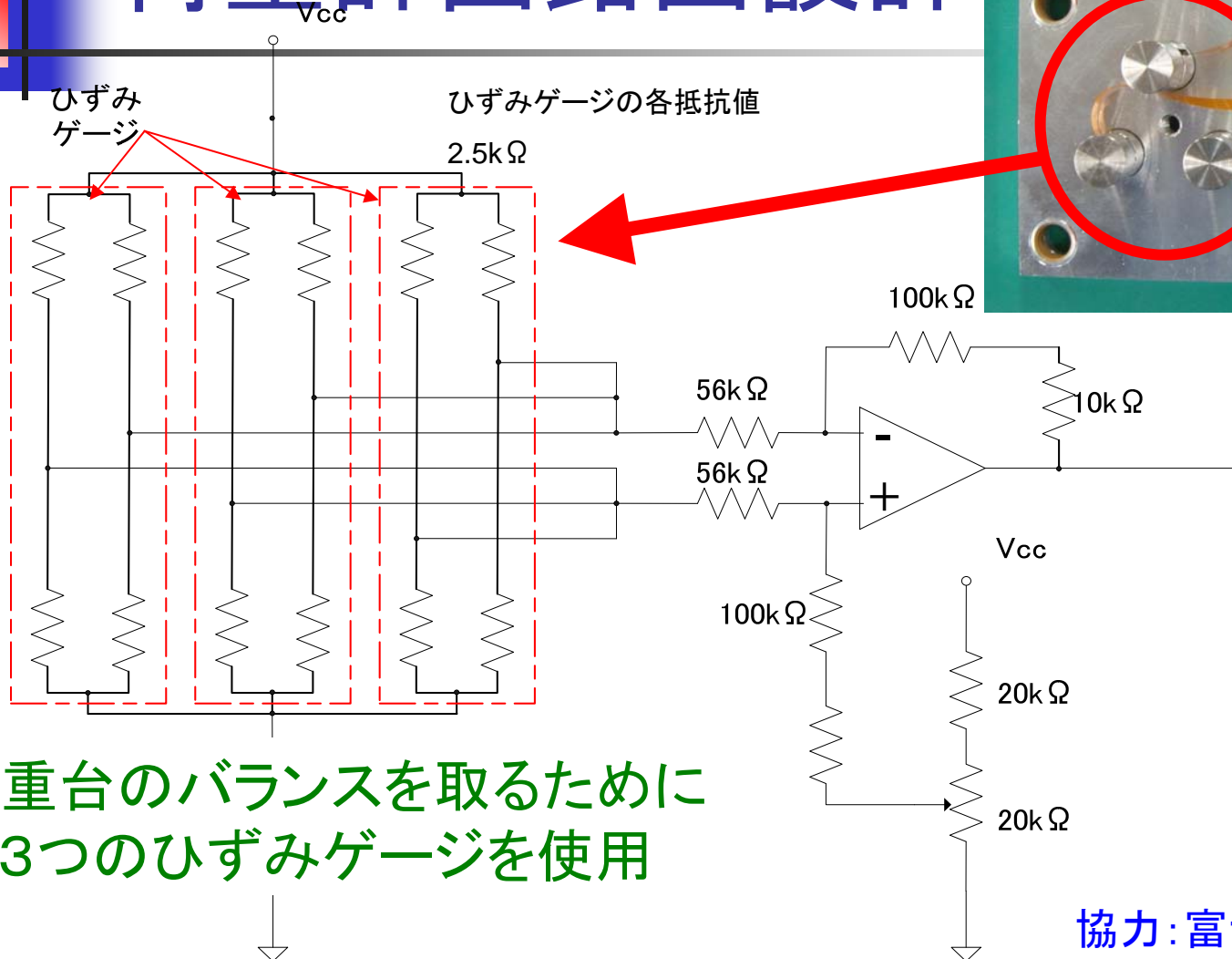
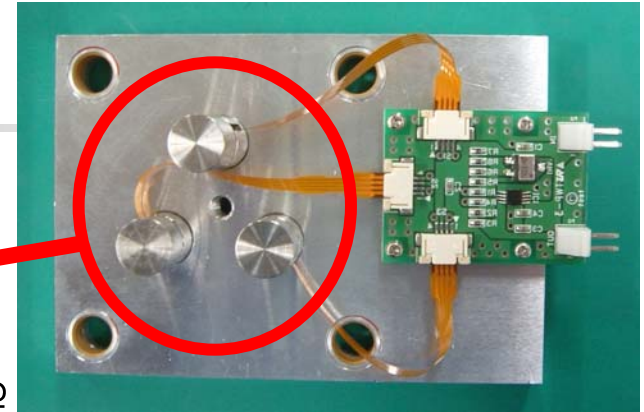
センサとプリント基板はフレキシブルケーブルで接続

## 荷重計側面図



協力: 富士電機システムズ

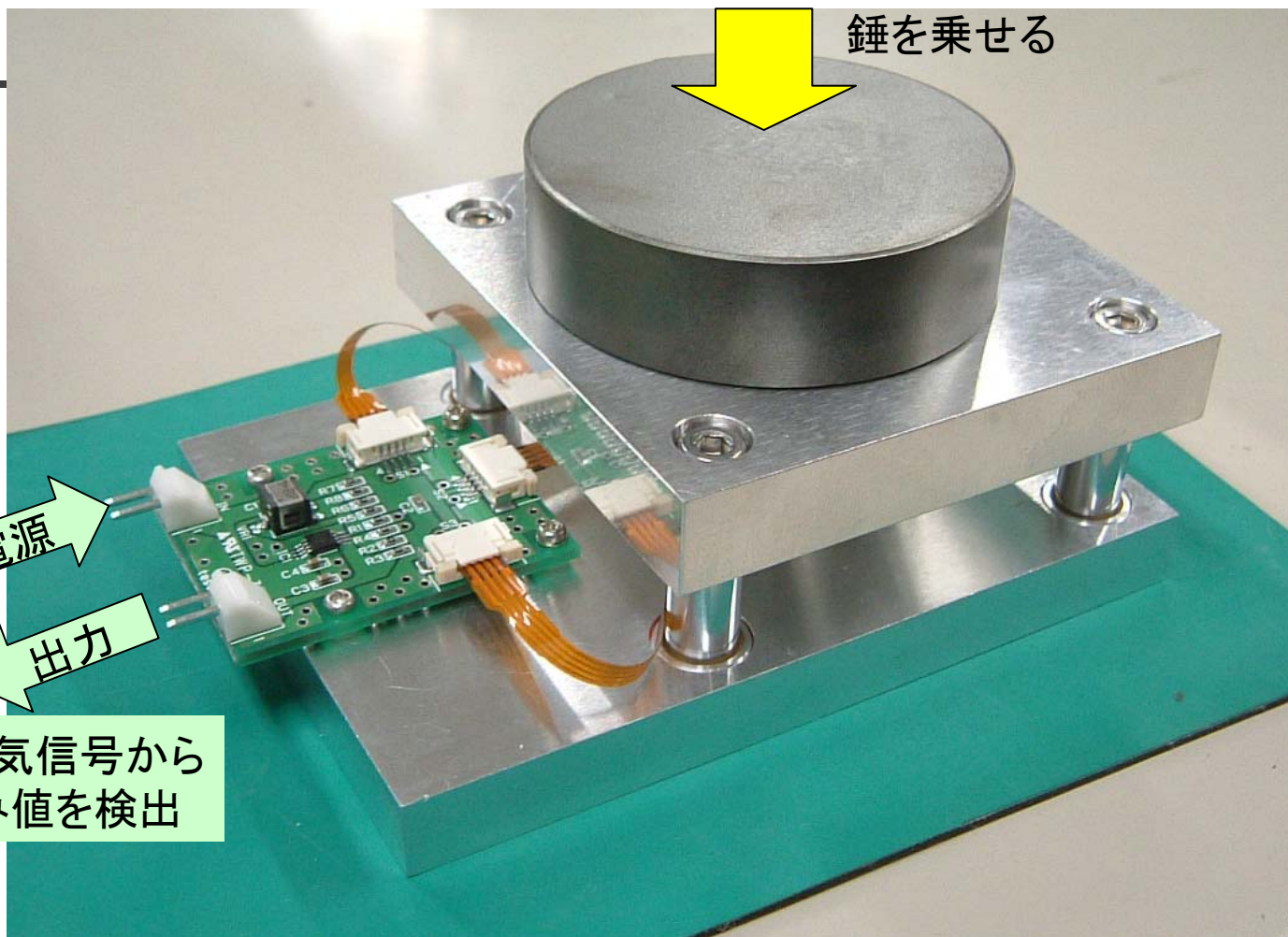
# 荷重計回路図設計



荷重台のバランスを取るために  
3つのひずみゲージを使用

協力: 富士電機システムズ

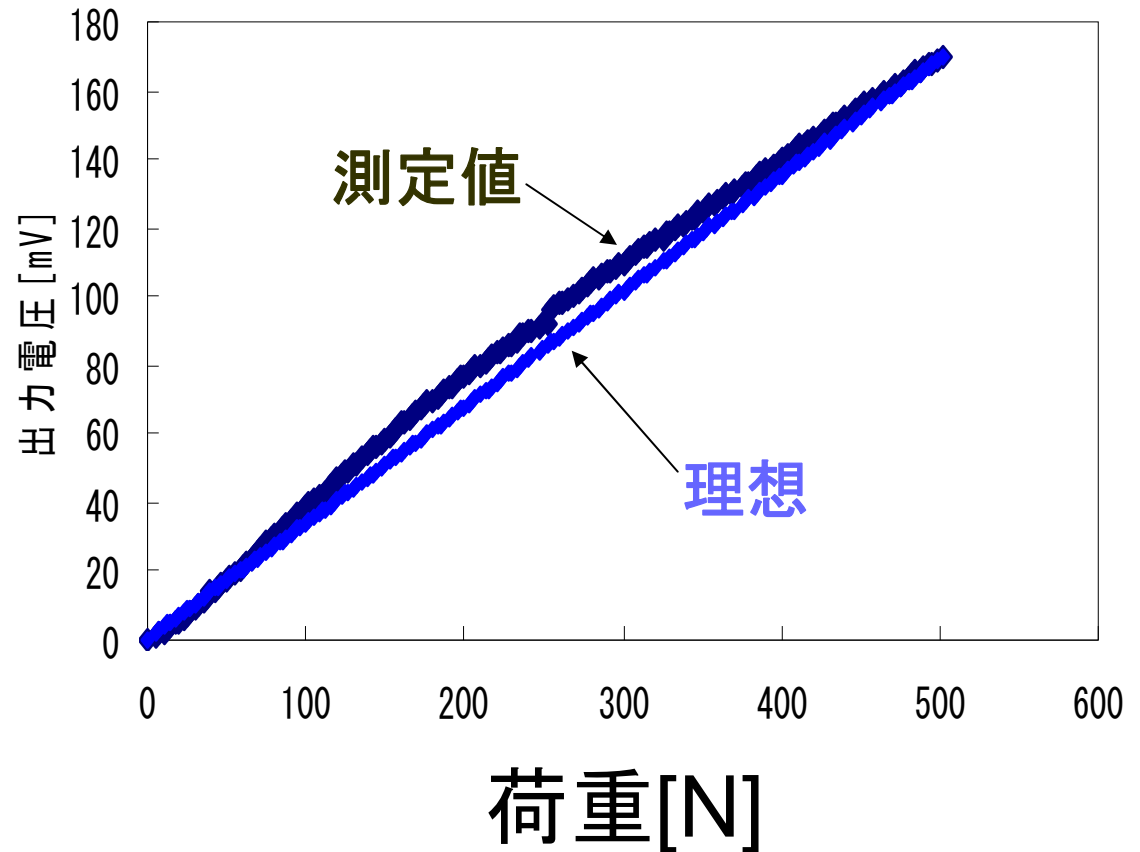
# 試作した荷重計による測定風景



# 荷重計の測定結果

直線性のばらつき

- ・機構部品の遊びの影響
- ・加重点の位置ずれの影響
- ・接着剤の影響



協力: 富士電機システムズ



# 「部品」でなく「ソリューション」として カスタマーに提示すべき

ある半導体メーカーより

「多少性能が良い、コストが安いくらいで、  
既存のシステム中のオペアンプを  
自社製品には置き換えてくれない。  
ソリューションとして提示し、その中に自社の  
競争力のある製品を入れよ。  
MEMS部品についても同様。」

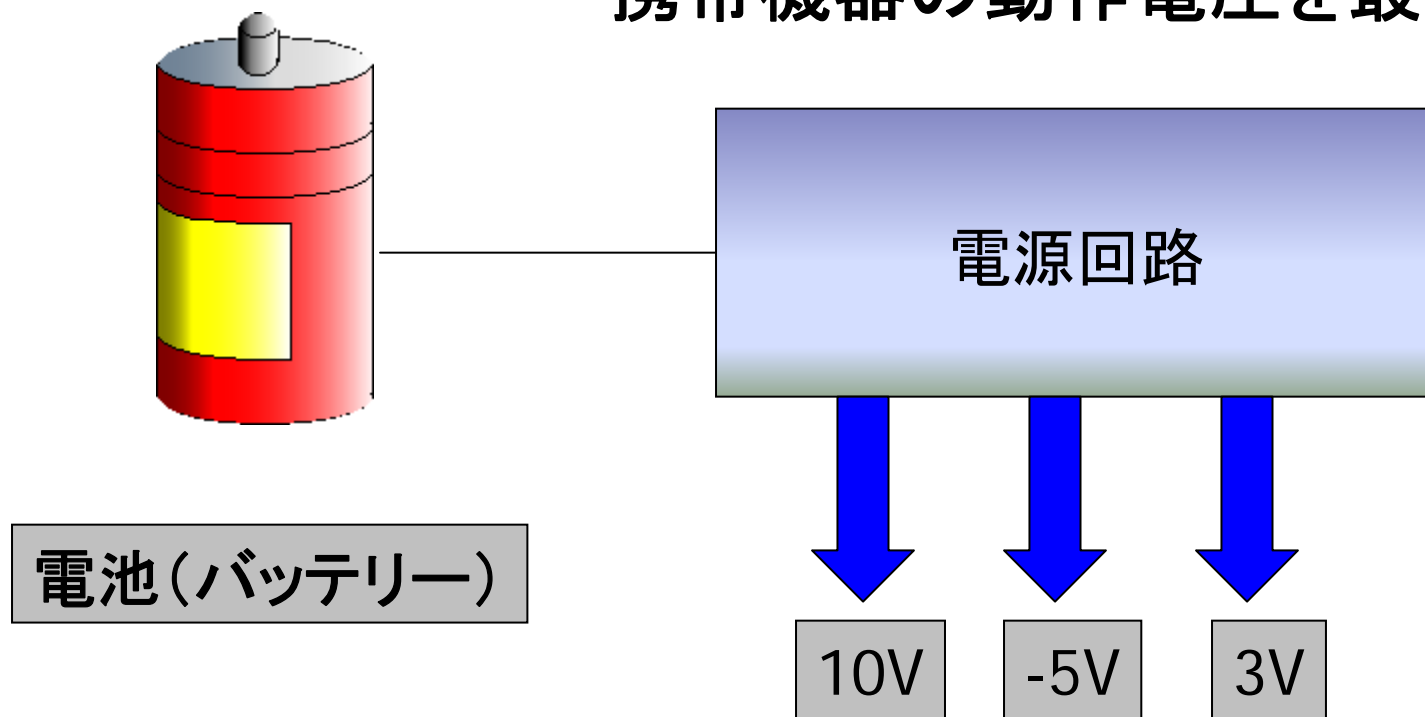


# スイッチング電源

- 携帯機器と電源回路
- リチウムイオン電池と昇降圧電源
- スwitchング電源基本構成
- 電源の効率、リップル
- スペクトル拡散クロック
- デジタル制御電源

# 携帯機器での電源回路の必要性

- 一つの電源電圧から複数の電源電圧を発生  
携帯機器の動作電圧を最適化



# 携帯機器用に電池の長寿命化

アプリケーション

ゲーム

カメラ機能

インターネット

消費電力の増大  
長時間使用の要求

Music Player

携帯機器

テレビ機能

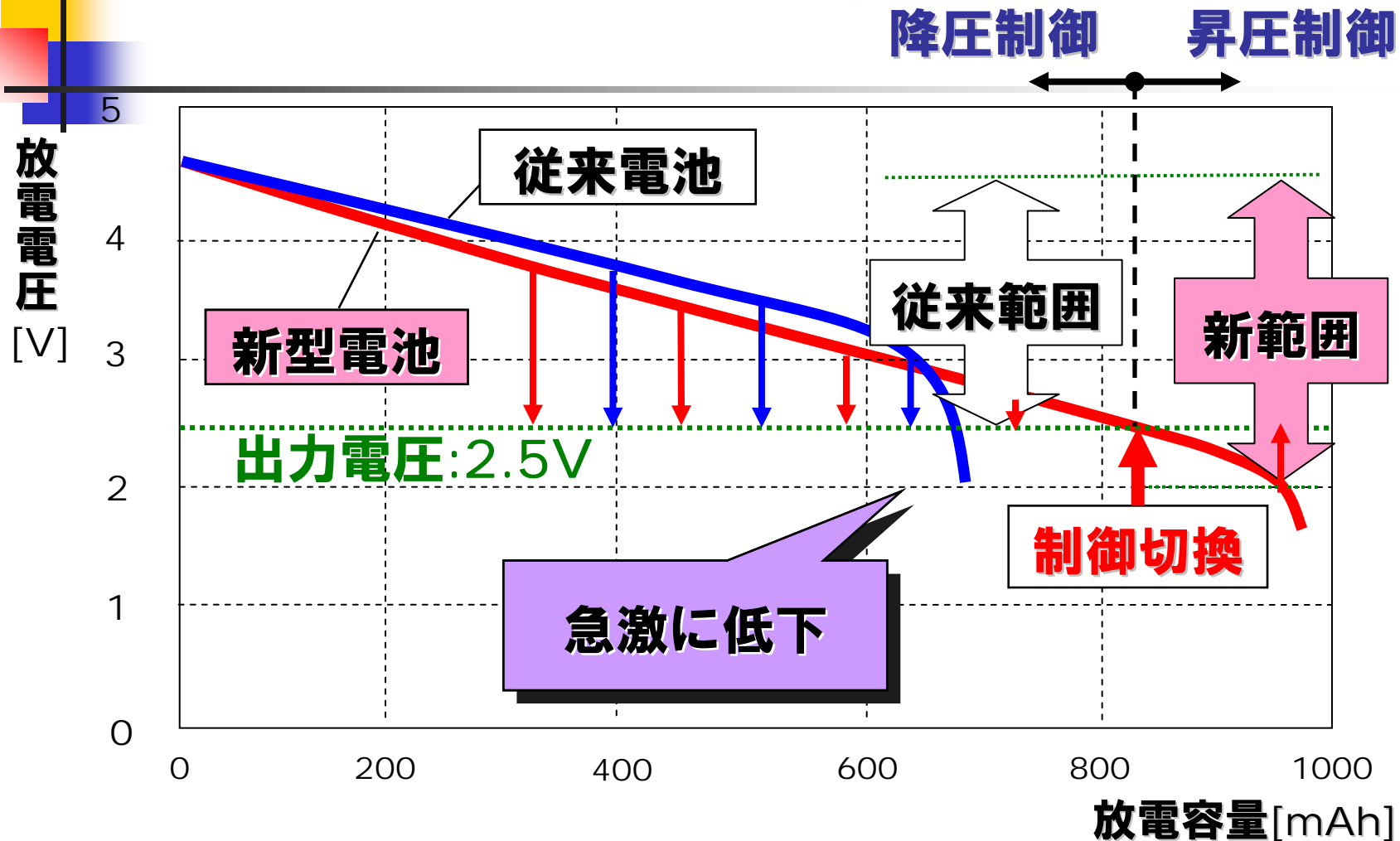
低消費電力化

電池の長寿命化

➡ **新型リチウムイオン2次電池**

群馬大学 小堀康功先生作成資料

# 新型リチウムイオン2次電池放電特性と 正電圧発生時の昇降圧電源の必要性



群馬大学 小堀康功先生作成資料

# スイッチング電源 (DC-DCコンバータ) の基本構成

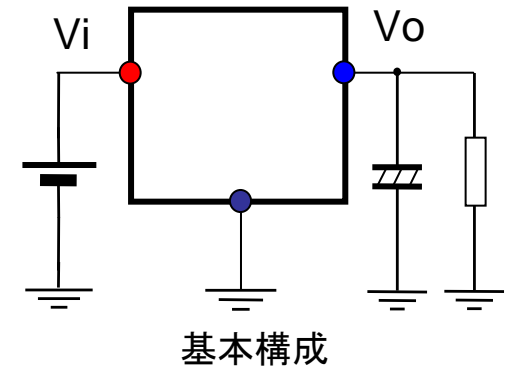
降圧型 (Buck Converter)  $0 < V_o < V_i$

昇圧型 (Boost Converter)  $0 < V_i < V_o$

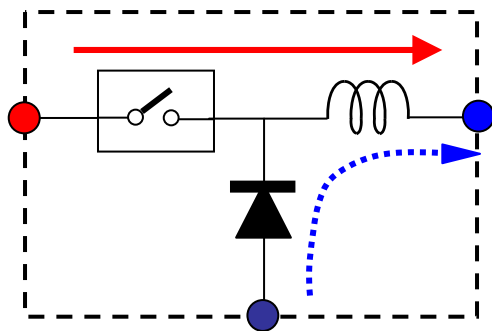
昇降圧型 (Buck-Boost Converter)  $V_o < 0$

市場規模は次の順

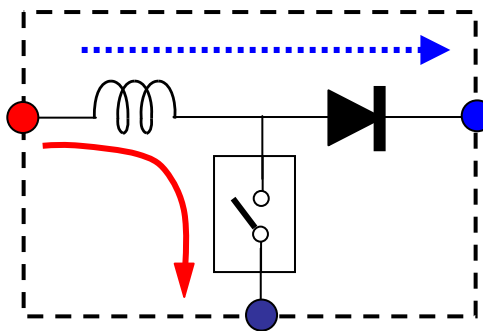
負電圧発生



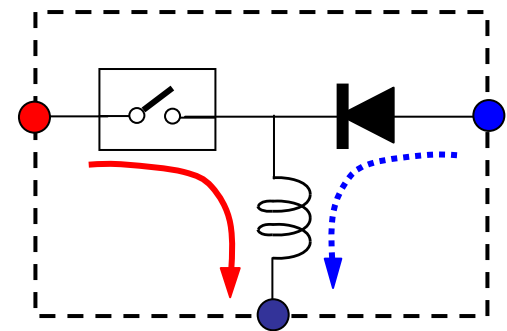
Buck > Boost > Buck-Boost



(a) 降圧形



(b) 昇圧形



(c) 昇降圧形

# 電源の効率

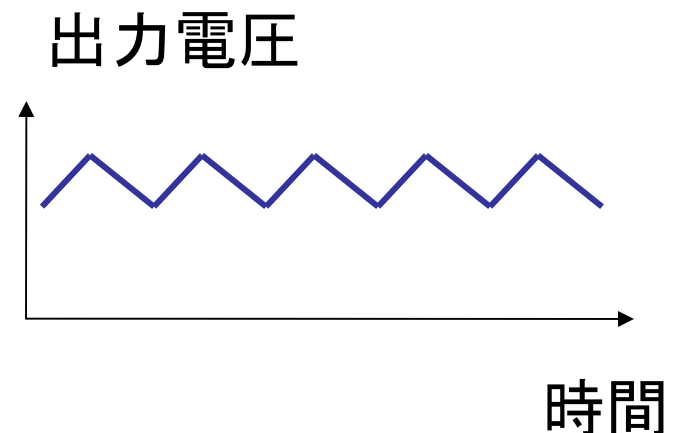
$$\text{電源の効率} = \frac{\text{負荷回路へ供給するパワー}}{\text{入力電源から供給するパワー}}$$

たとえて言えば  
「効率」とは

手取り額  
会社が支給する額面の給与

## 電源のリップル

出力電圧のゆらぎ



# EMI低減化のための スイッチングノイズ・スペクトラム拡散技術 を用いたDC-DC変換回路

## キーワード

電源回路の効率、リップル

DC-DC変換回路、スイッチング電源、  
バックコンバータ(Buck Converter、降圧回路)

EMC, EMI, EMS

スペクトラム拡散クロック(Spread Spectrum Clock; SSC)

PWM、フィードバック制御

デジタルによるアナログの性能向上

# スイッチング電源の特徴

## ■ メリット

- 高効率
- 出力電圧が連続可変
- 大電流出力

## ■ デメリット

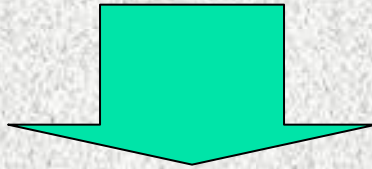
- 外付けコイルが必要(小型化が困難)
- ノイズが大きい



# 研究背景と目的

- DC-DC変換回路の問題点

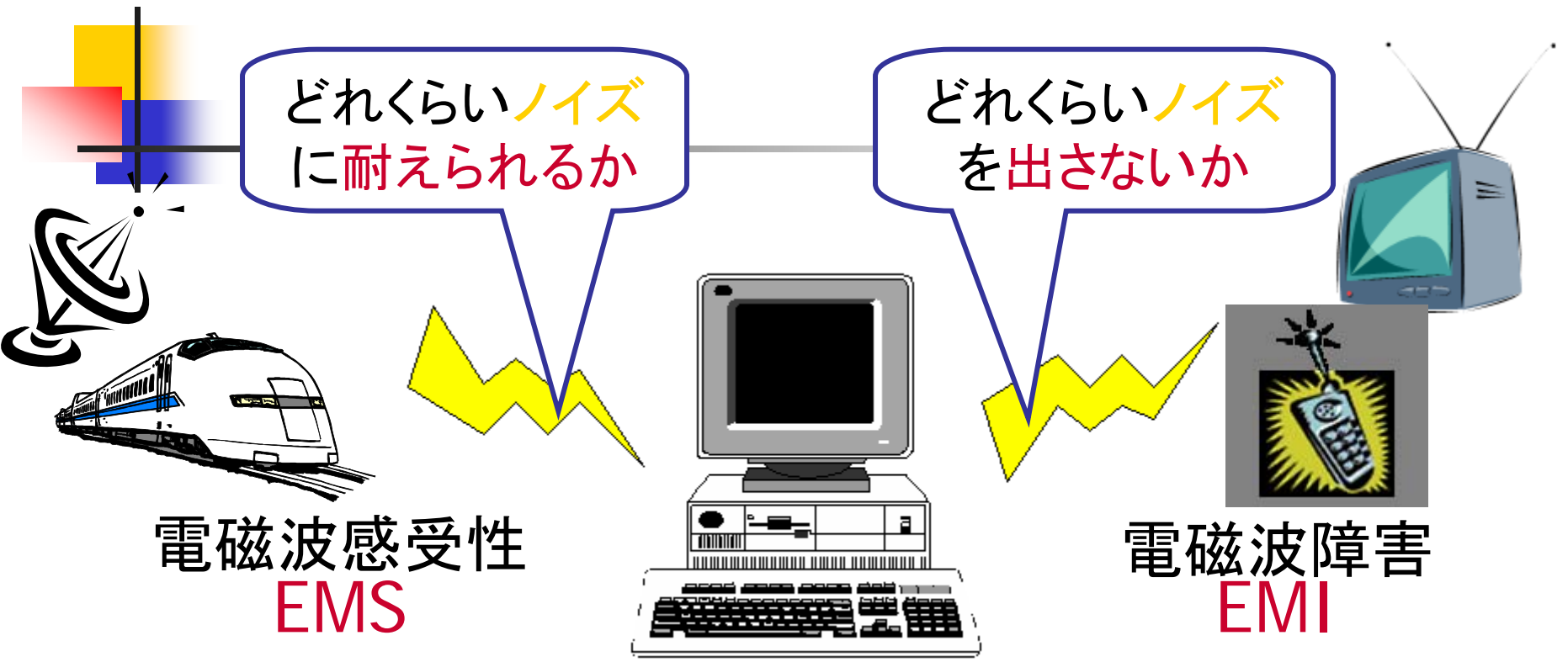
「スイッチング・ノイズ 高調波ノイズに着目」



スイッチングノイズパワーのスペクトラム拡散技術による

*EMI (電磁障害) 低減手法の新提案*

# EMI (ElectroMagnetic Interference)とは



$$EMC = EMS + \underline{EMI}$$

電磁環境両立性

# EMCが問題にされる場合

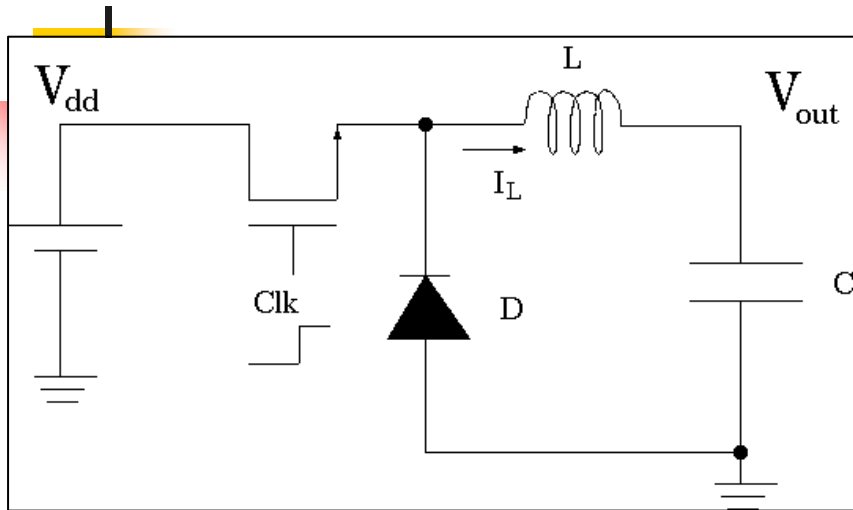
- **EMS(電磁波感受性):**

微小信号を扱っている電子機器  
(携帯電話、テレビ、オーディオ など)

- **EMI(電磁波妨害):**

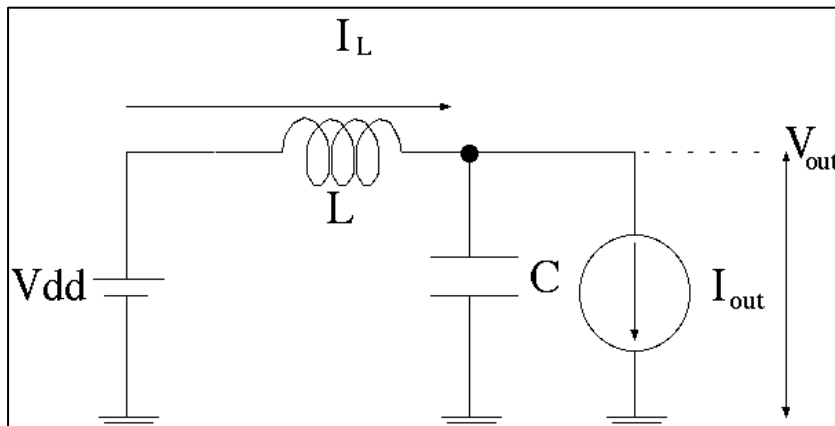
高調波ノイズや電磁波を発しやすい電子機器  
(スイッチング電源、マイクロプロセッサ など)

# DC-DC変換回路の原理と特徴(1)

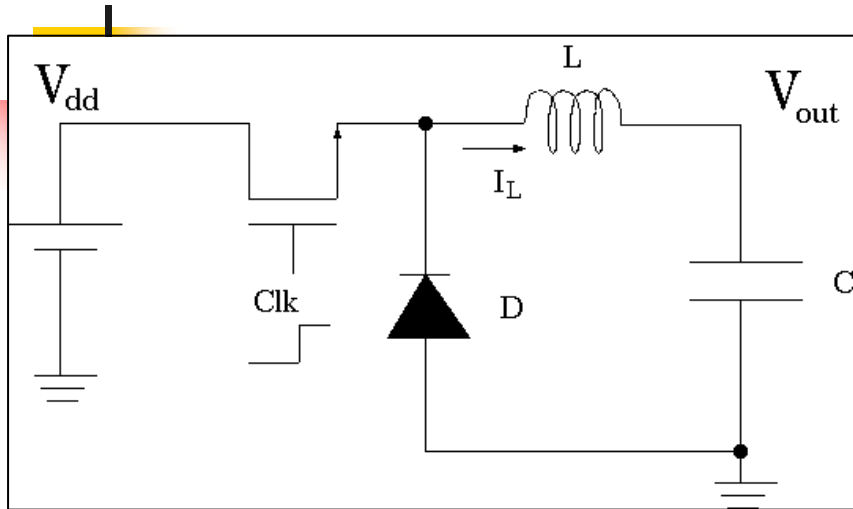


◆  $Clk=ON$  のとき

$$\Delta I_L = \frac{V_{dd} - V_{out}}{L} \cdot T_{on}$$



# DC-DC変換回路の原理と特徴(1)

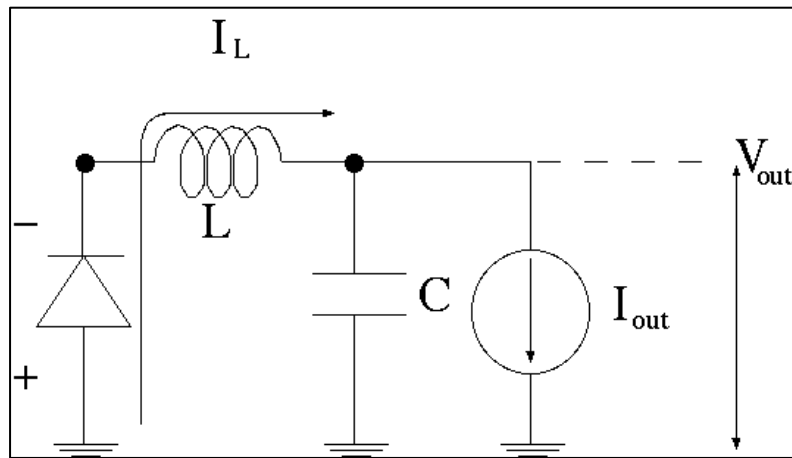


◆ Clk=ONのとき

$$\Delta I_L = \frac{V_{dd} - V_{out}}{L} \cdot T_{on}$$

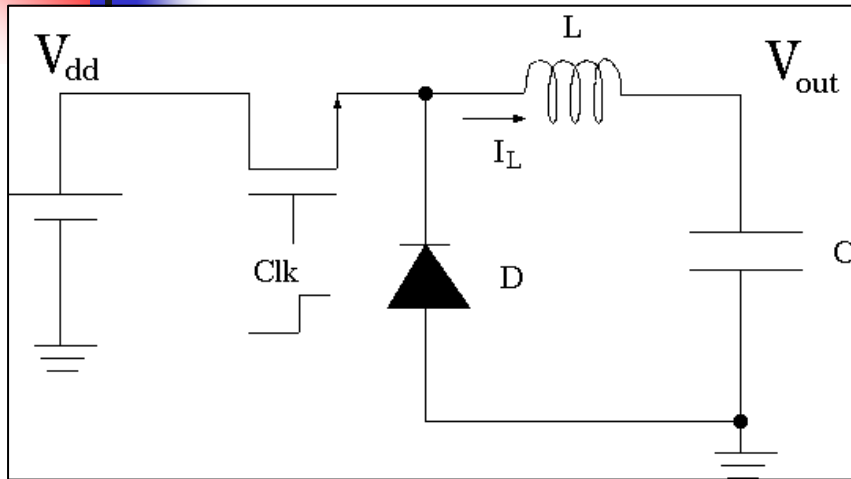
◆ Clk=OFFのとき

$$\Delta I_L = -\frac{V_{out}}{L} \cdot T_{off}$$



# DC-DC変換回路の原理と特徴(1)

◆ Clk=ONのとき



$$\Delta I_L = \frac{V_{dd} - V_{out}}{L} \cdot T_{on}$$

◆ Clk=OFFのとき

$$\Delta I_L = -\frac{V_{out}}{L} \cdot T_{off}$$

ONのときの電流の変化量 = OFFのときの電流の変化量

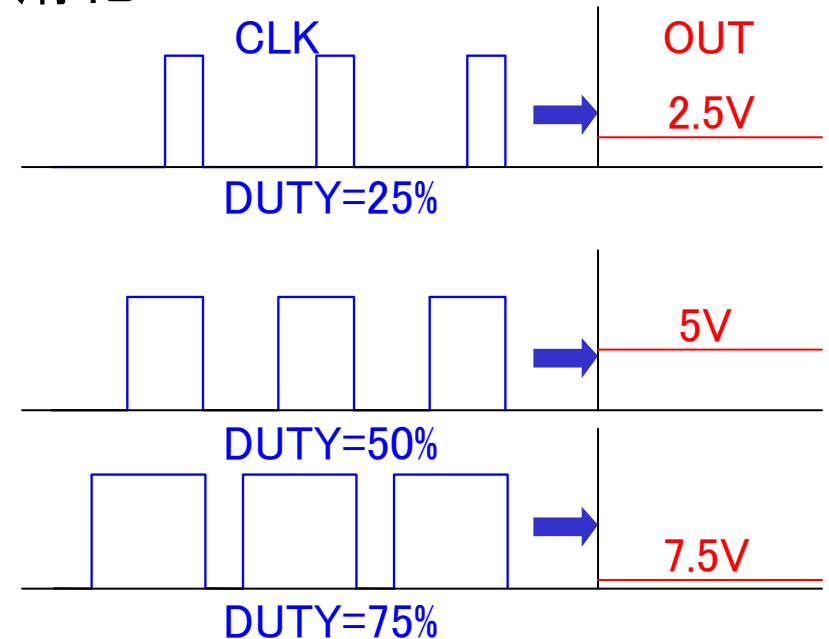
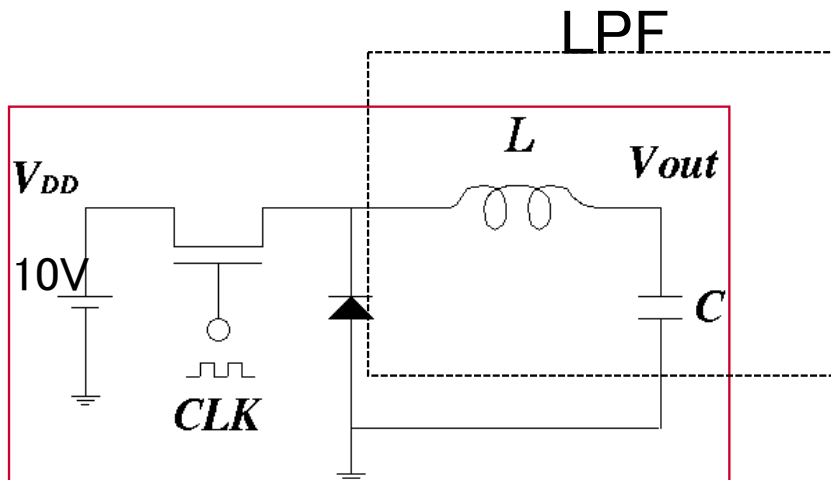
$$V_{out} = \frac{T_{on}}{T} \cdot V_{dd}$$

T; クロック周期

出力電圧はクロックデューティ(比率)によって決定

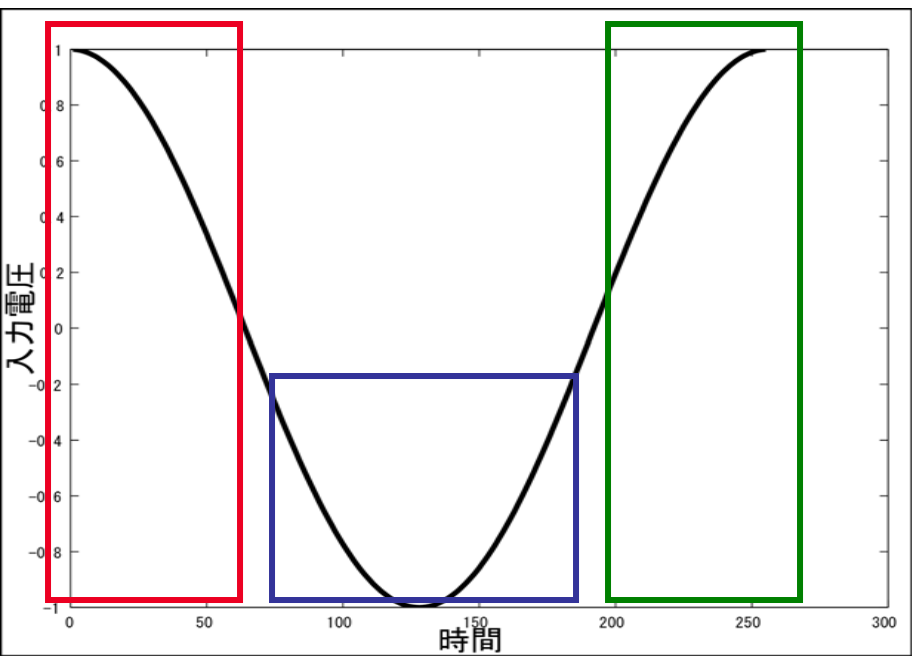
# DC-DC変換回路の原理と特徴(2)

- ・入力電源電圧 $V_{DD}$
- ・CLKでスイッチング
- ・LCローパス・フィルタ(LPF)で平滑化
- ・出力電源電圧 $V_{out}$

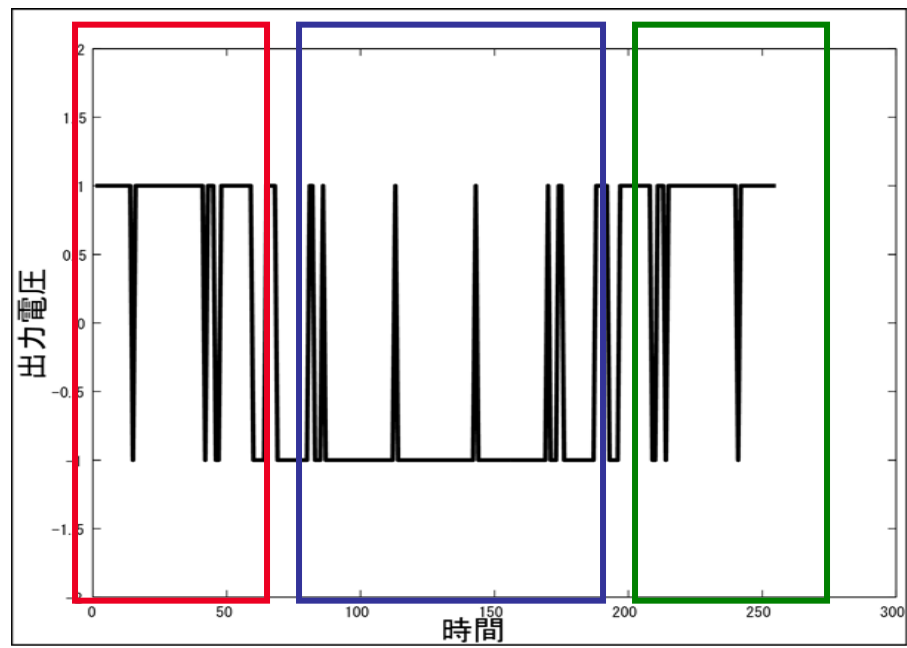


# PWM(パルス幅変調)制御方式

DC-DC電源回路の  
駆動クロックデューティ(比率)を変調



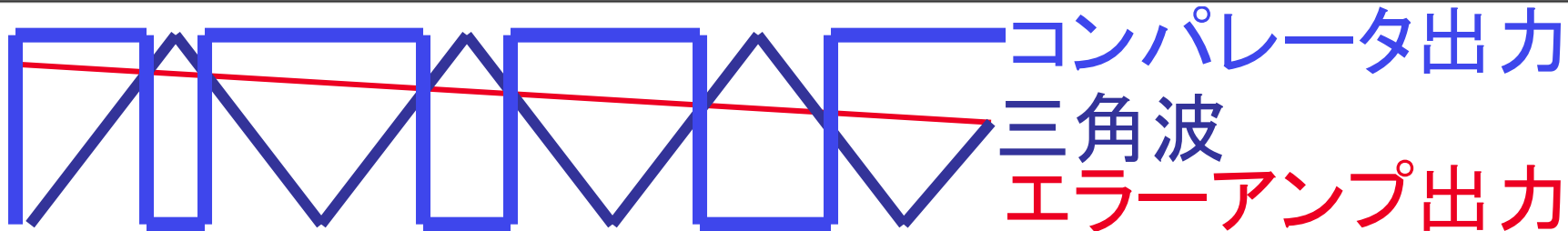
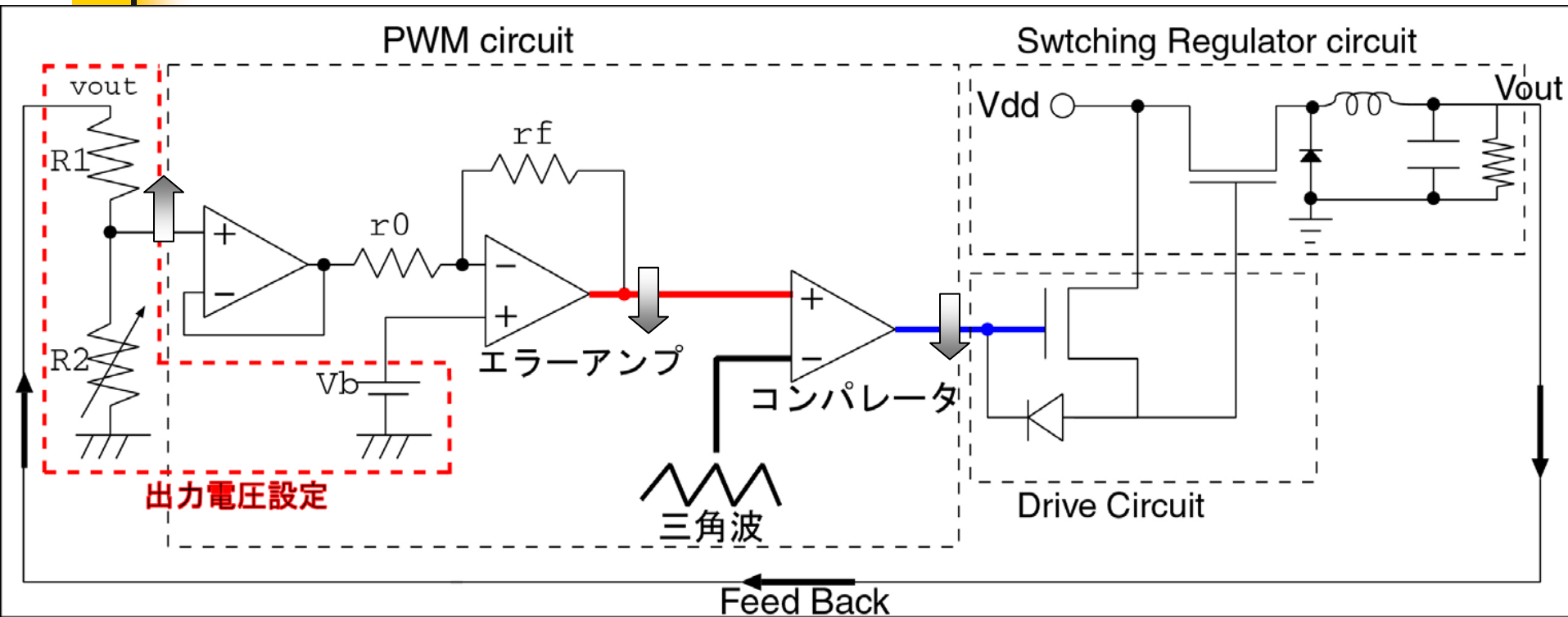
PWM入力信号



PWM出力信号



# PWM制御方式を用いたDC-DC変換回路

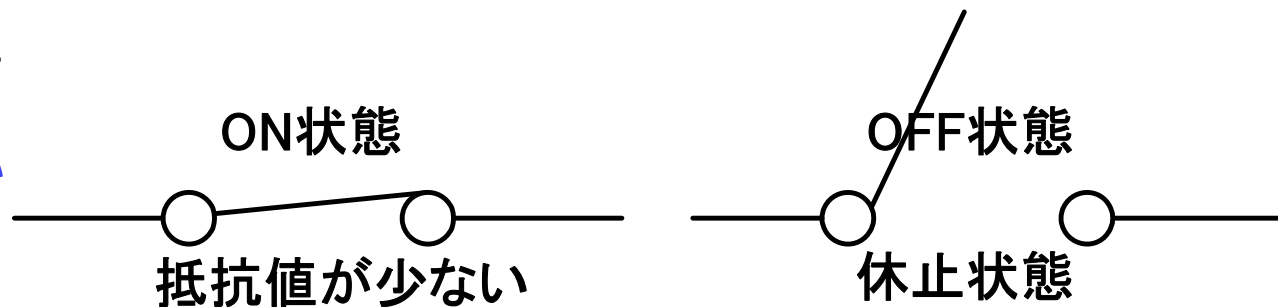


# PWM制御の特徴

## メリット

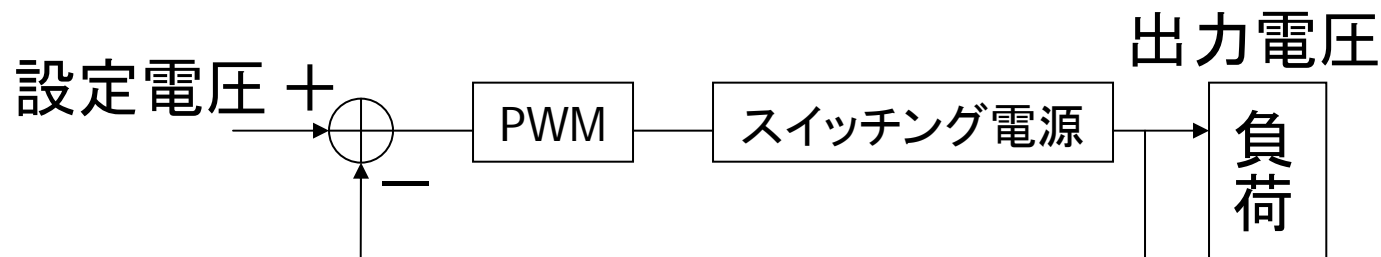
- スイッチでON/OFF

⇒ 電力効率が良い



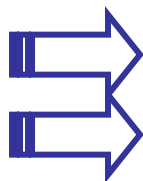
- 帰還制御

⇒ 負荷によらず出力電圧が安定



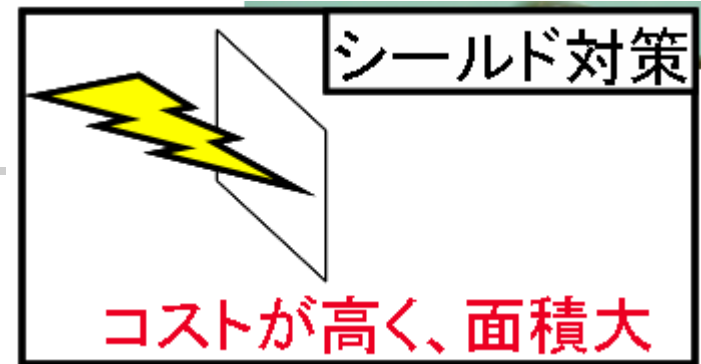
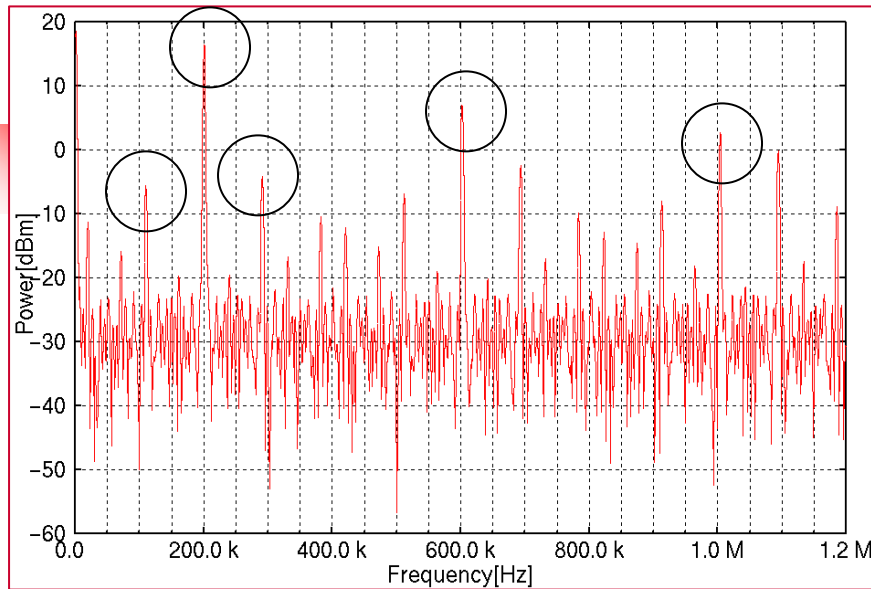
## デメリット

- 電源周波数に同期
- 矩形波を発生



高調波ノイズが特定周波数に集中  
高調波ノイズが大きい

# DC-DC変換回路の特徴と現状



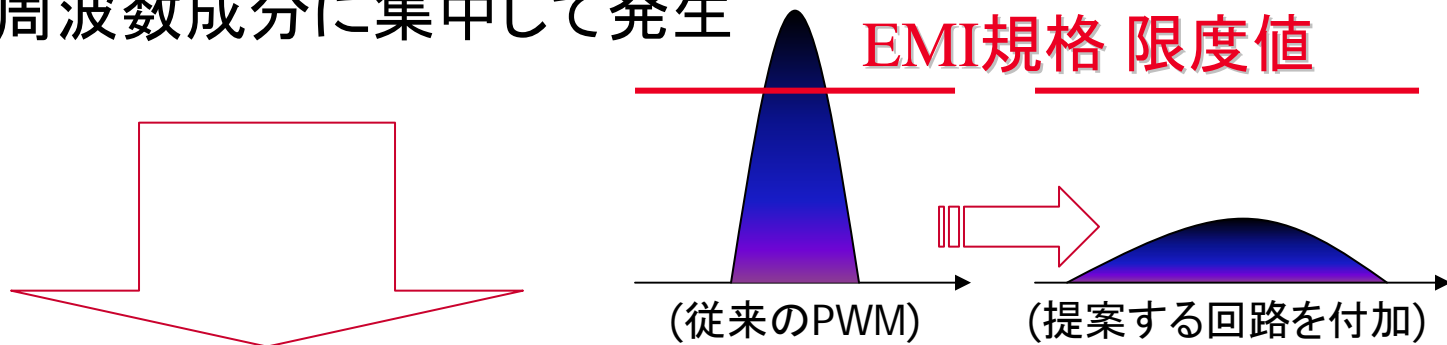
**EMI (電磁妨害)規格を満たすために  
シールド等による対策が必要**

**EMI規格を満たす回路を提案**

# 今回提案するスイッチング方式

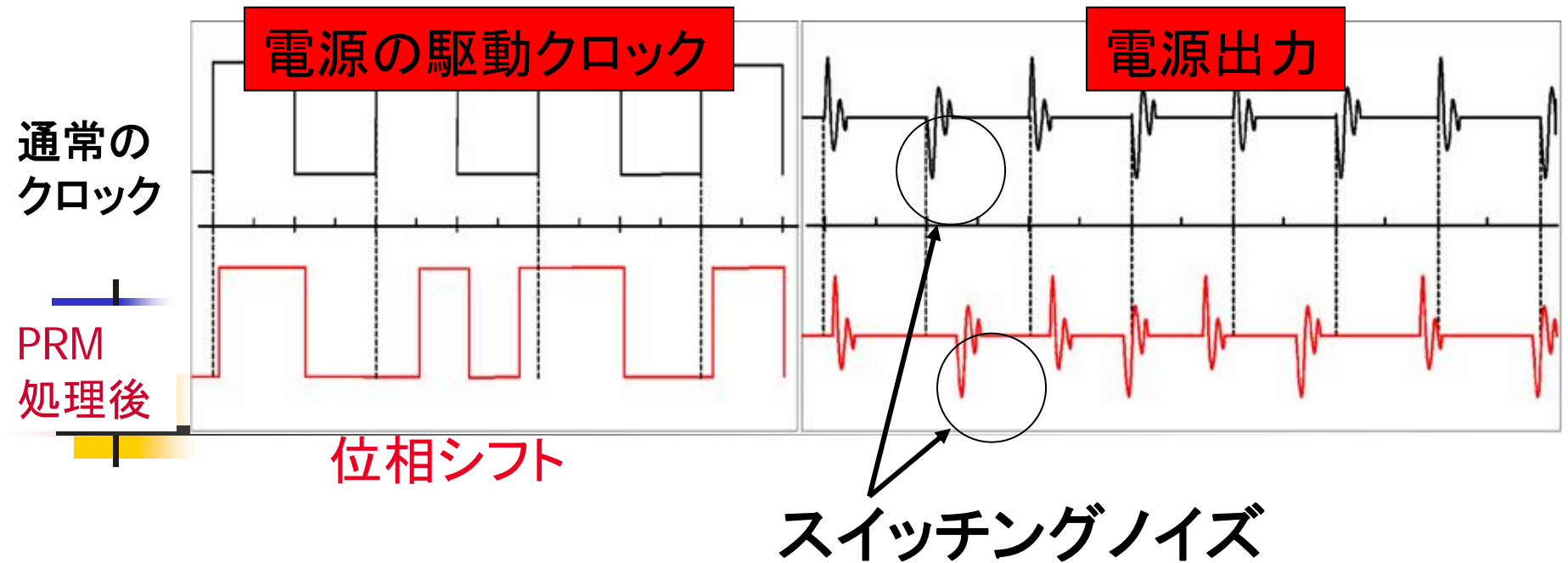
従来DC-DC変換回路 + デジタル制御回路の付加

スイッチングノイズパワー・高調波ノイズパワーが  
特定周波数成分に集中して発生



高調波ノイズパワーとスイッチングノイズパワーの  
周波数成分を拡散しEMIの低減を実現

# 提案する疑似ランダム変調(PRM)の原理



DC-DC変換回路

• 電流微分  $V = L \frac{di}{dt}$  の影響

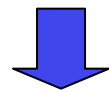


スイッチングノイズ大

• 矩形波を用いたスイッチング制御

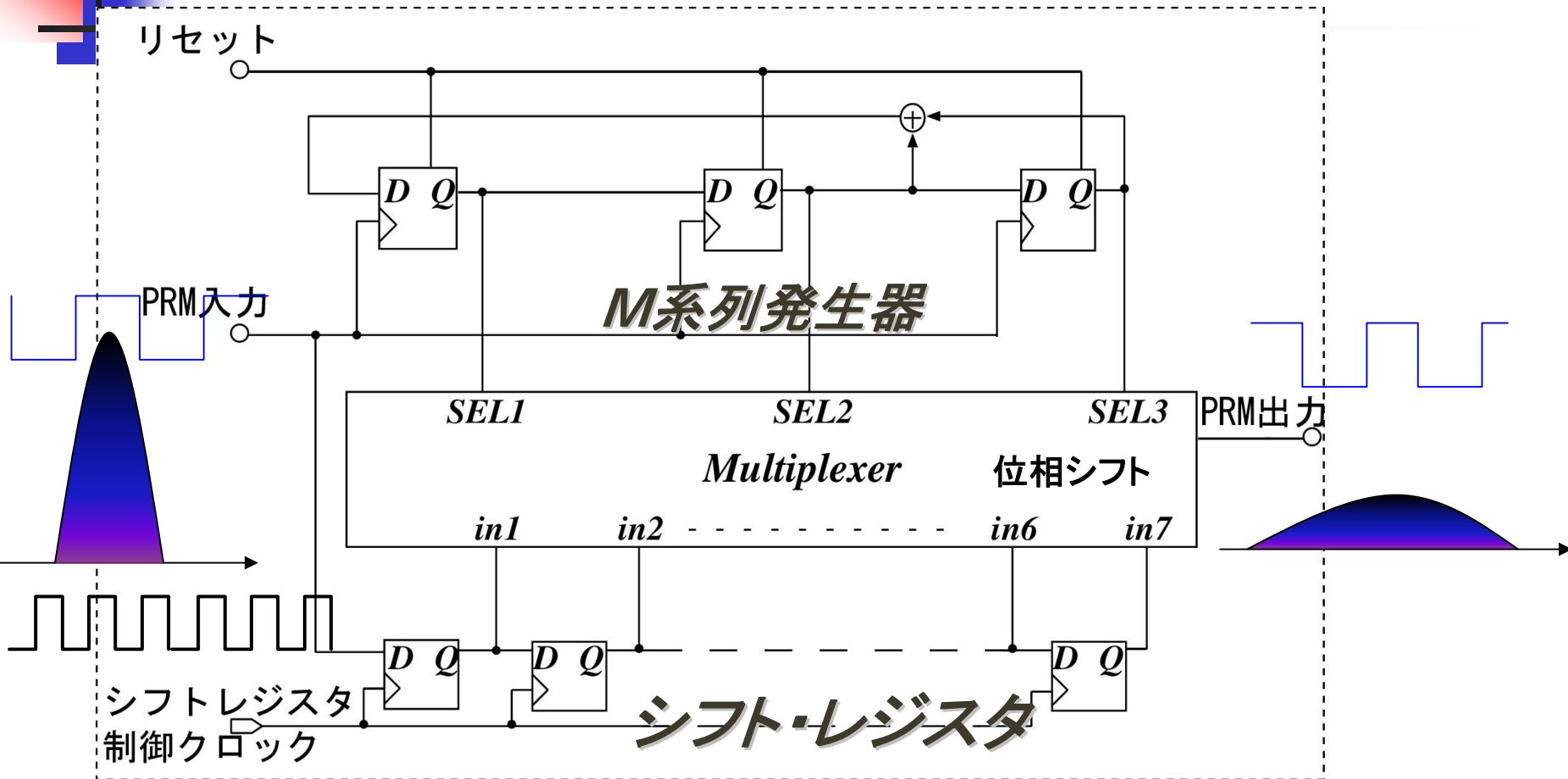


高調波ノイズ大



ノイズパワーを疑似ランダム拡散

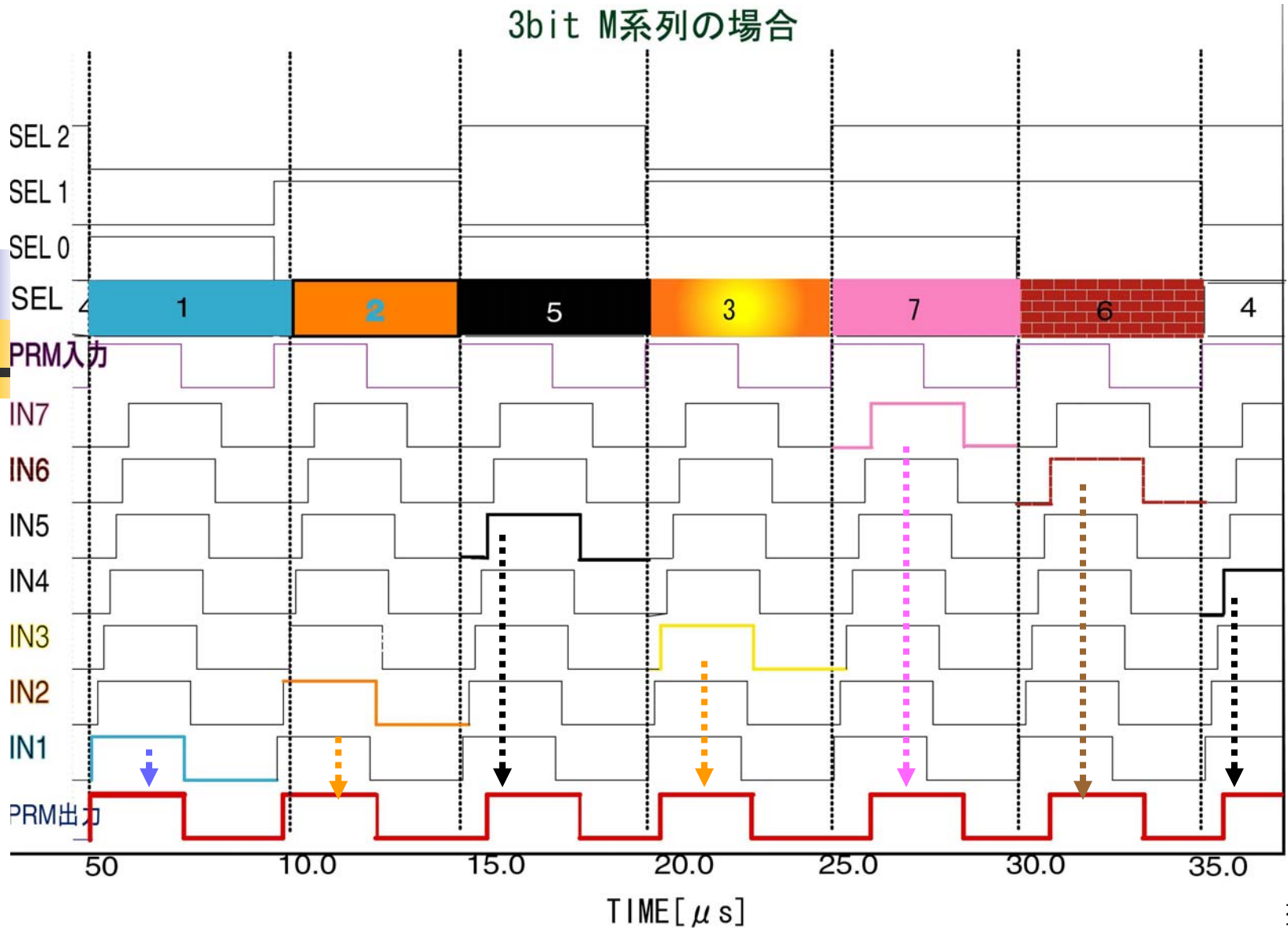
# 疑似ランダム変調PRM回路の提案



3bitのM系列を用いた場合

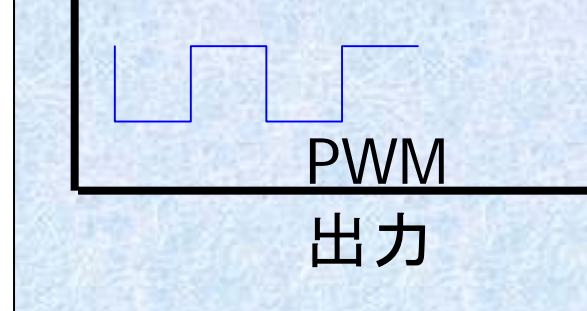
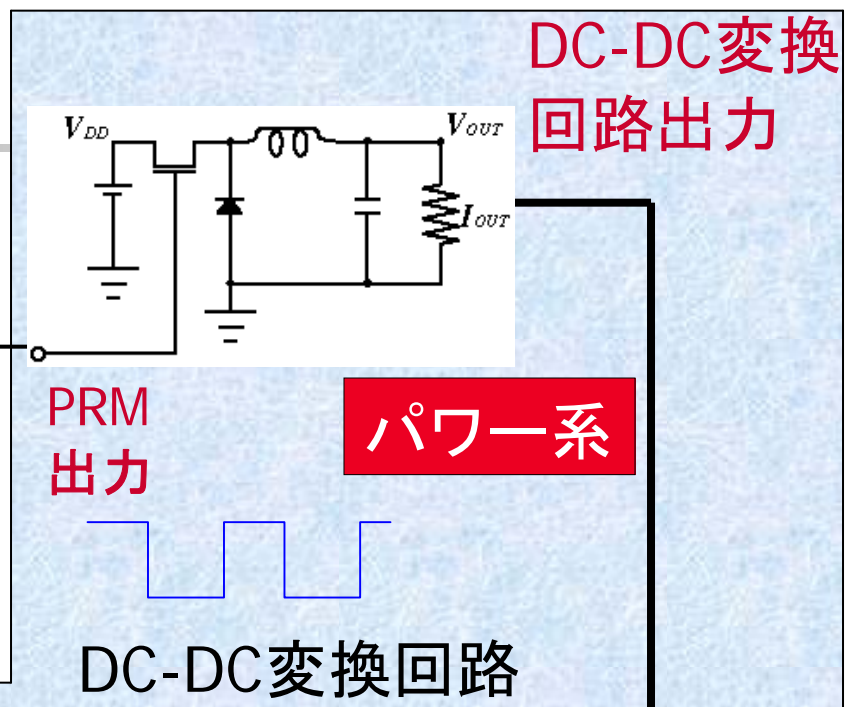
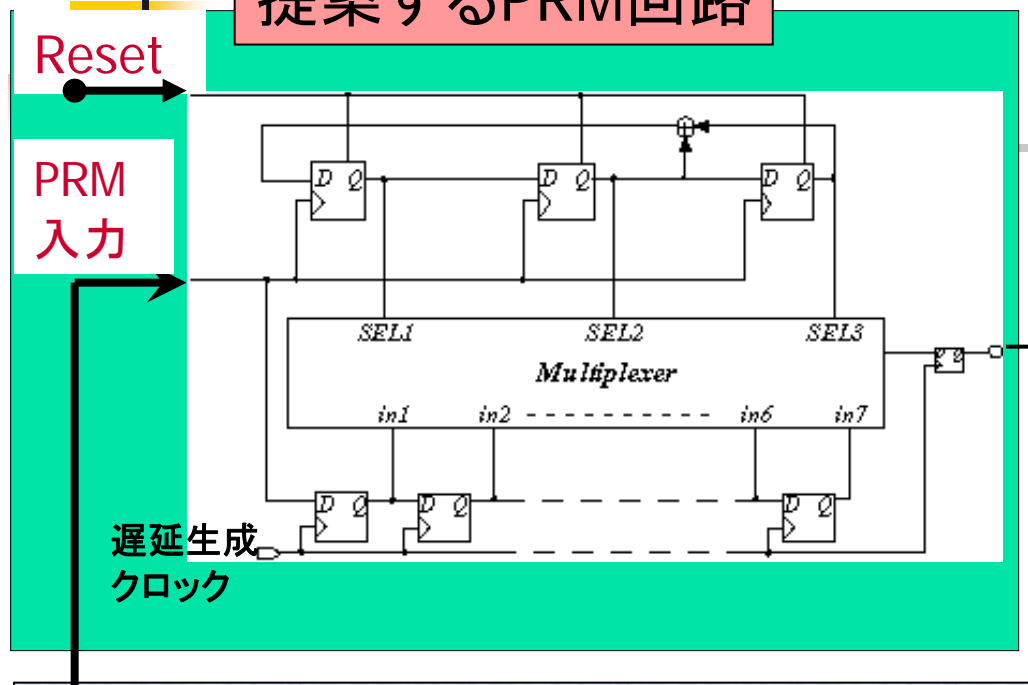
# PRMタイミングチャート

3bit M系列の場合



# PRMを用いたDC-DC変換回路の構成

提案するPRM回路

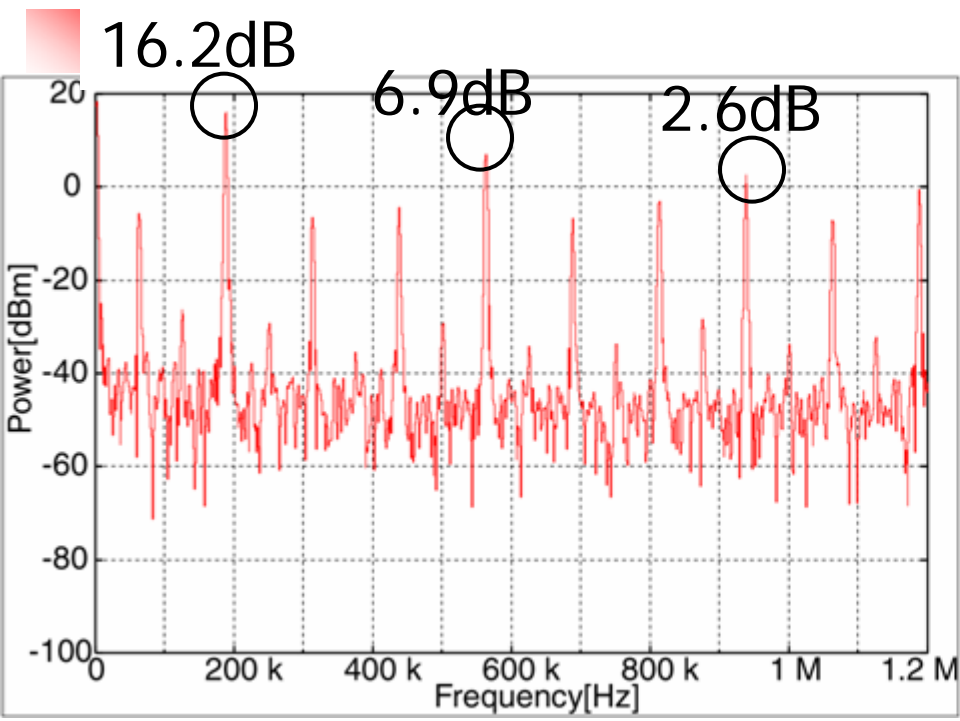


パルス幅変調器 (PWM) 制御系

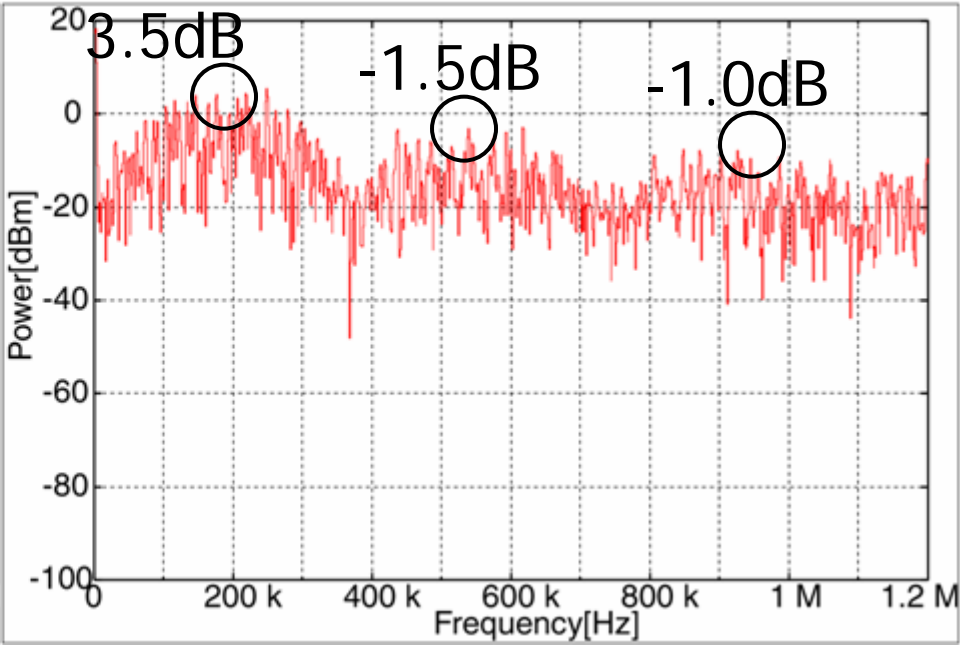
従来回路(変更不要)



# 駆動クロックの実測パワースペクトラム



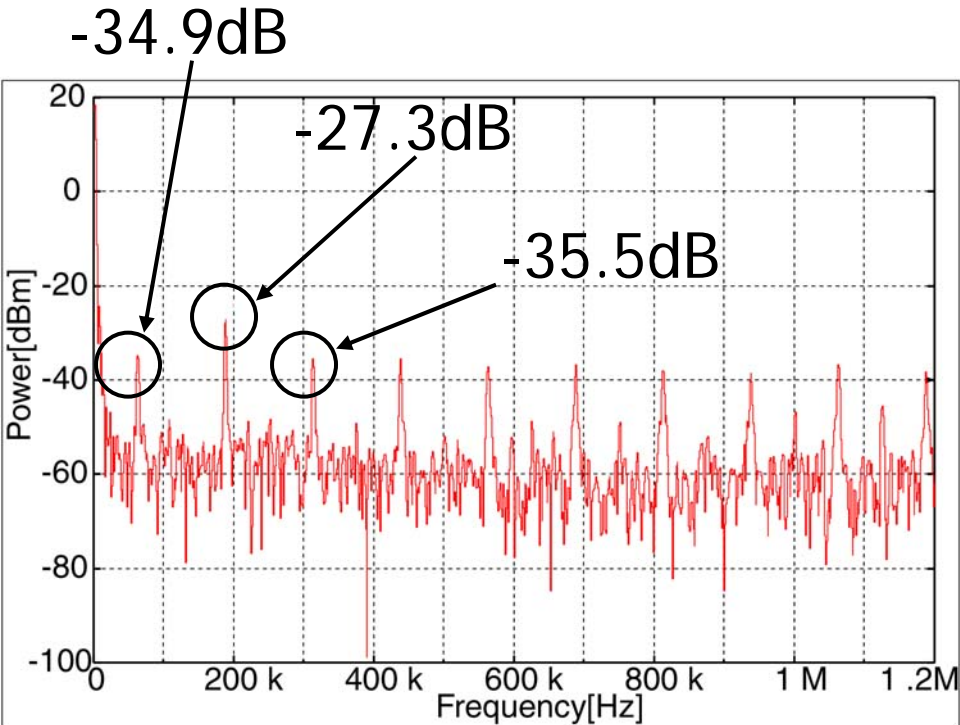
通常のクロックの  
パワースペクトラム  
(従来)



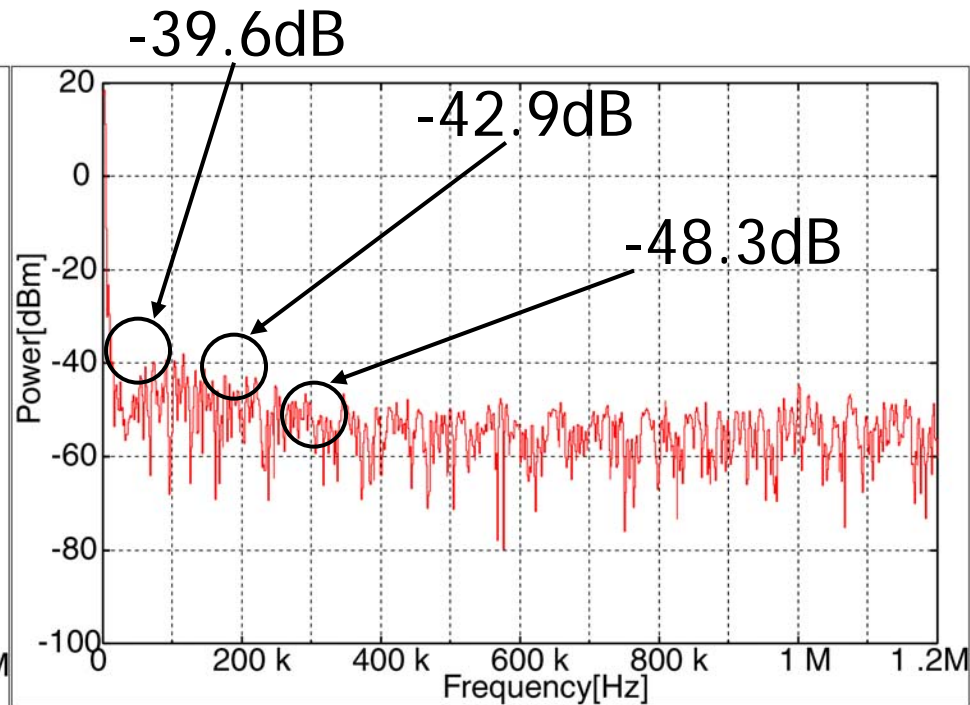
5bitM系列PRM出カクロックの  
パワースペクトラム  
(新手法)

最大ピーク12.7dB減少

# DC-DC変換回路 実測パワースペクトラム



通常のクロックによる  
パワースペクトラム  
(従来)



5bitM系列PRMによる  
パワースペクトラム  
(新手法)

最大ピーク12.3dB低減

# ノイズスペクトラム拡散技術のまとめ

## ■ DC-DC変換回路のノイズパワー・スペクトラム拡散技術を提案

- 簡単なデジタル回路付加でEMI低減を実現
  - ー 低コスト、低消費電力
  - ー 温度変化、経時変化の影響なし
- 従来回路の設計変更不要
- 昇圧型スイッチング電源にも適用可

FPGAで試作し

実測上で動作確認をした

最大ピーク	12.3dB減
基本波	5.7dB 減
2次高調波	15.6dB 減
3次高調波	12.8dB 減

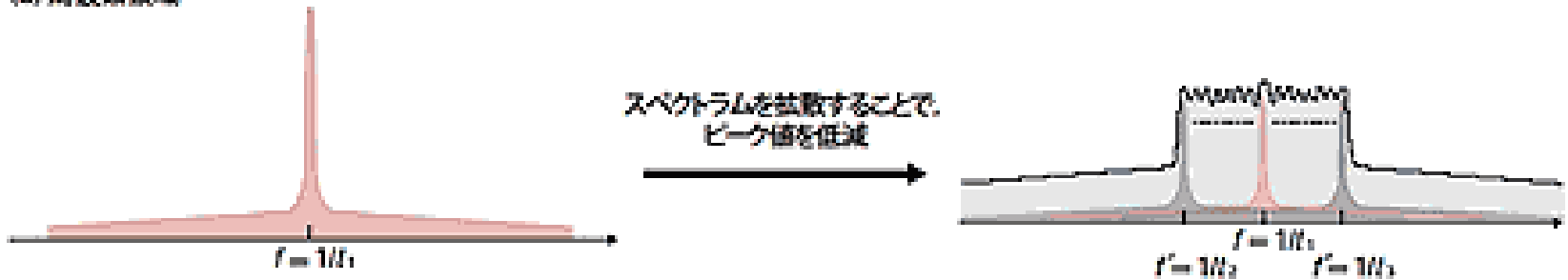
# スペクトル拡散クロック

- Hewlett Packard 社で考案 -

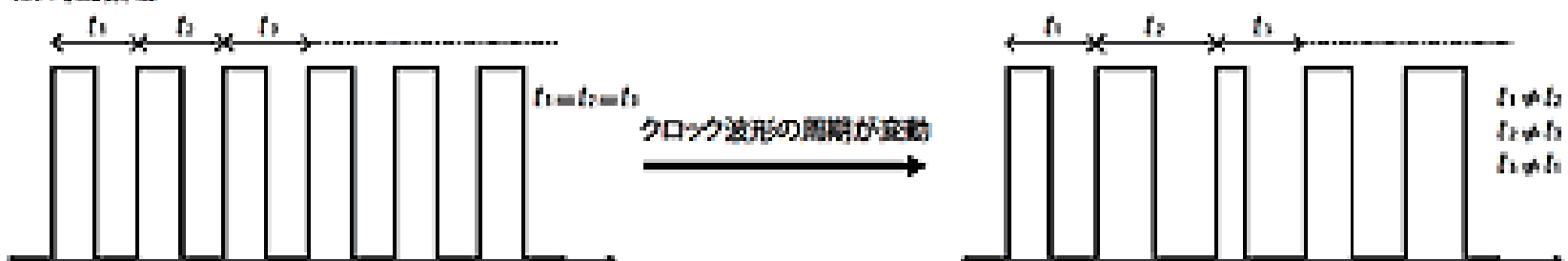
クロック信号の周波数をわずかに変動させ 周波数  
スペクトラムのピーク値を下げる。放射雑音を低減できる。

- マイクロプロセッサ
- スイッチング電源、チャージポンプ電源
- オーディオ用D級アンプ等で使用

(a) 周波数領域



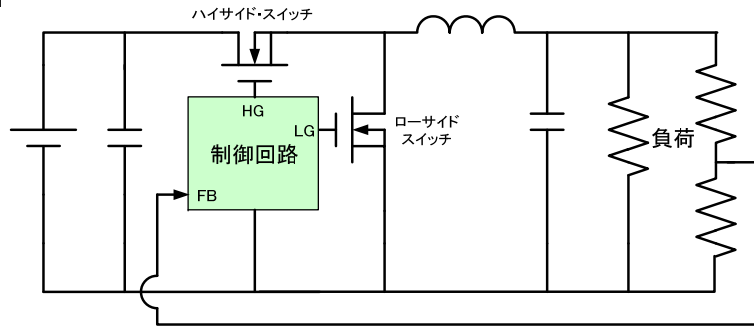
(b) 時間領域



# 電源もデジタル化へ

## - デジタル制御電源 -

デジタルを用いた  
アナログ性能向上

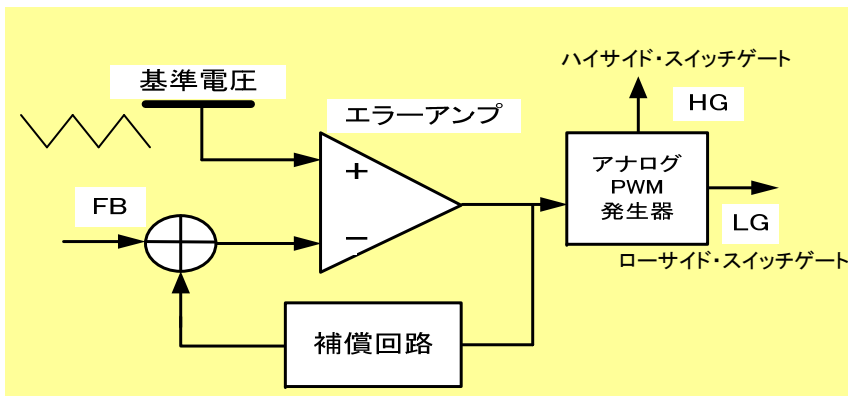


- 出力電圧をAD変換し
- 制御をDSPで行い
- MOSスイッチを

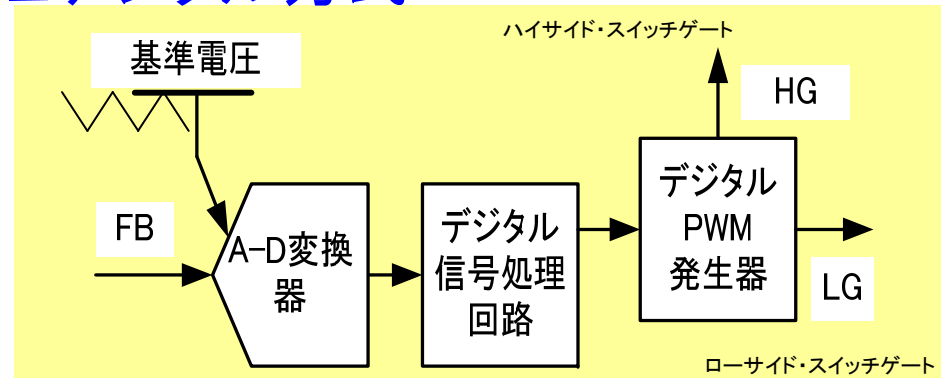
デジタルPWMで駆動

### ■ 制御回路部

#### ■ アナログ方式



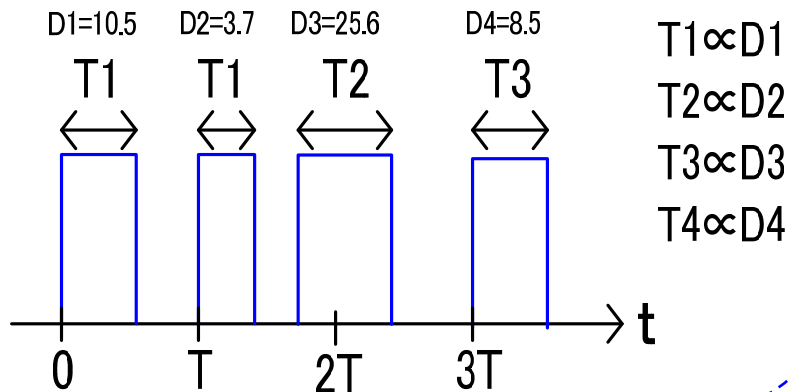
#### ■ デジタル方式



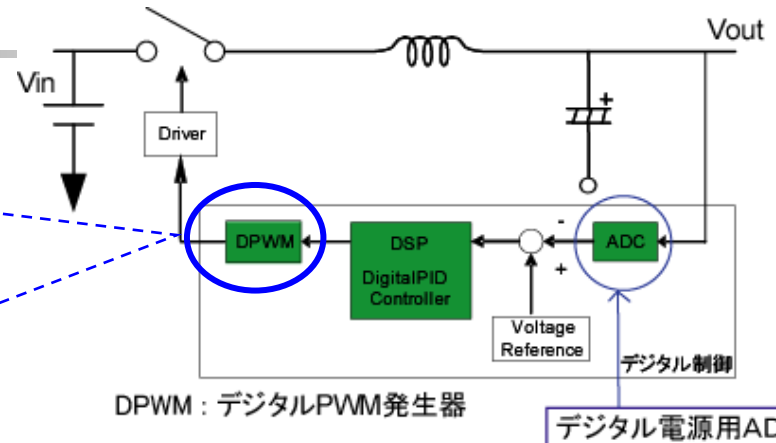
# デジタルPWMと時間分解能

## ■デジタルPWM(DPWM)

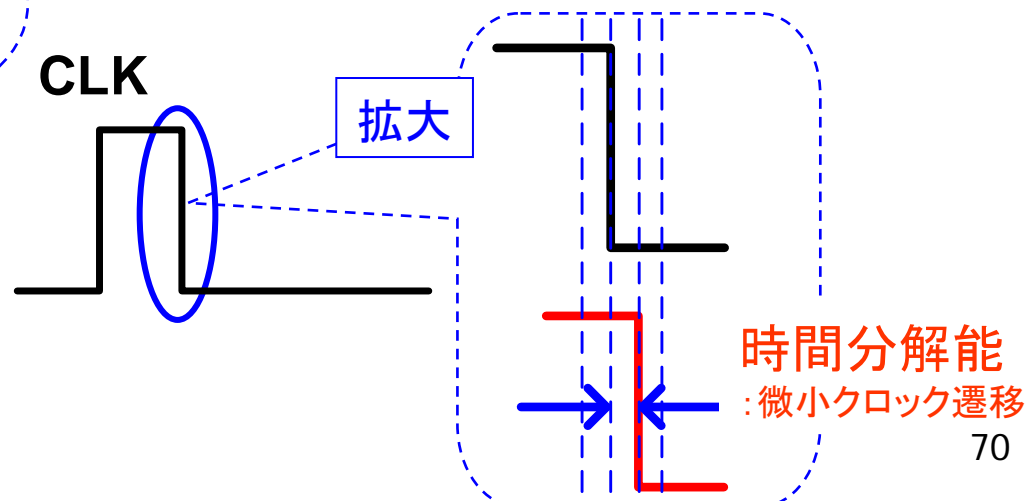
デジタル入力→時間出力:変換回路



デジタル入力と  
PWMデューティ比は比例関係.



■PWM・・・パルス幅変調  
(振幅からスイッチのON時間の長さで波形を生成)



# デジタル制御電源の特徴

## ■ メリット

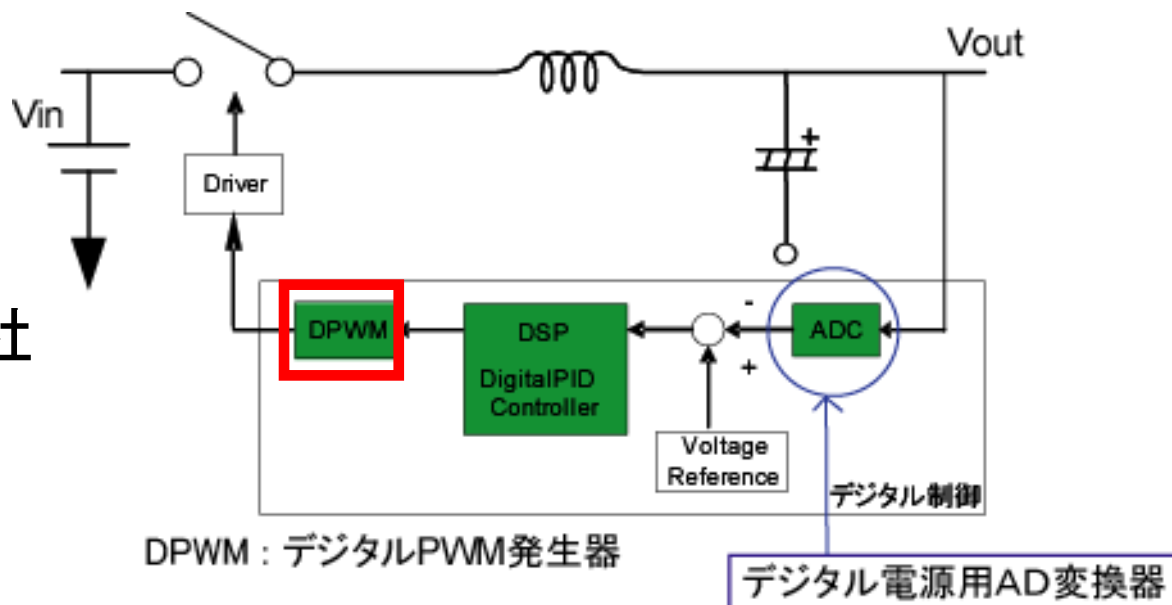
- ・効率・応答・ノイズ性能向上
- ・回路変更・追加のカスタム対応力の向上
- ・設計スピードの向上
- ・小型化・低コスト化・信頼性の向上

## ■ デメリット

- ・消費電力:大
- ・高コスト

● TI社、Silicon Lab 社  
が先行

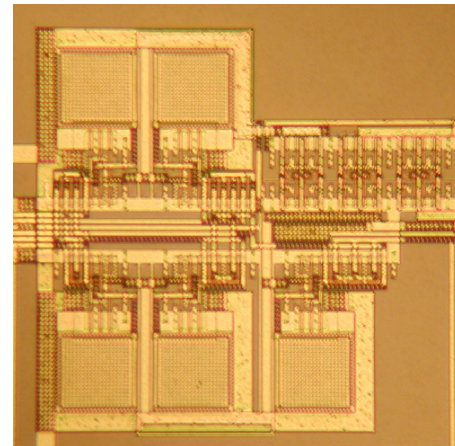
● 普及はこれから



# 容量とスイッチから構成される 電源回路

スイッチドキャパシタ電源回路  
チャージポンプ電源回路

群馬大学で設計し  
東大VDECで試作した  
チャージポンプ電源IC







# スイッチング電源と チャージポンプ電源の比較

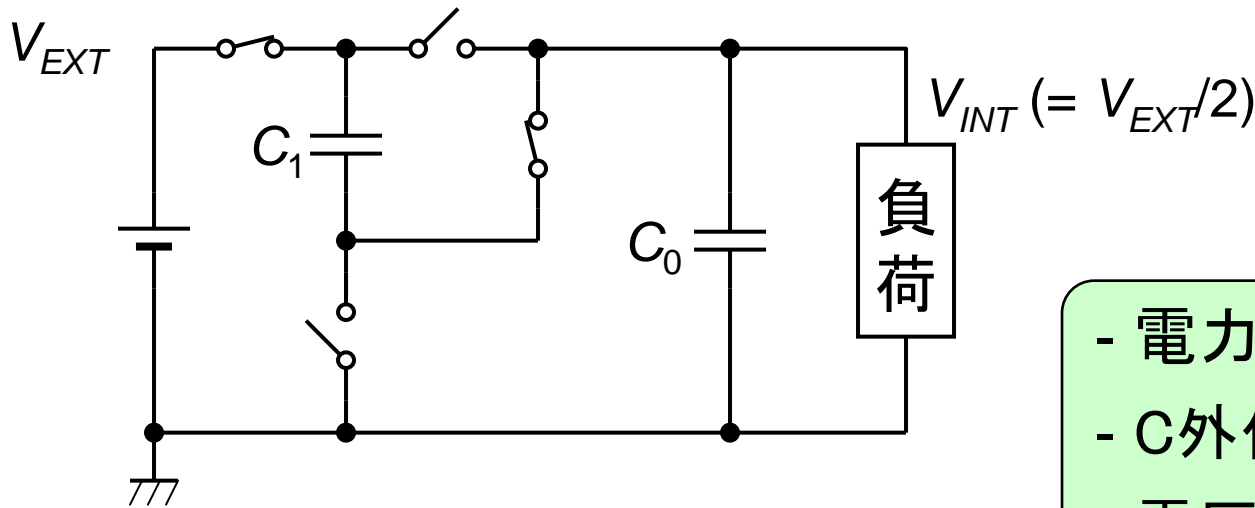
## スイッチング電源回路

- 高効率、大電流出力 ○
- 出力電圧が連続可変 ○
- ノイズが大きい ×
- コイルが必要(コスト大、実装上の厚さ) ×

## チャージポンプ回路

- ノイズが小さい ○
- コイル不要 ○
- 低効率 ×
- 出力電圧が入力電圧の整数倍のみ ×
- 出力が小電流しか流せない ×

# スイッチドキャパシタ降圧回路

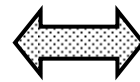
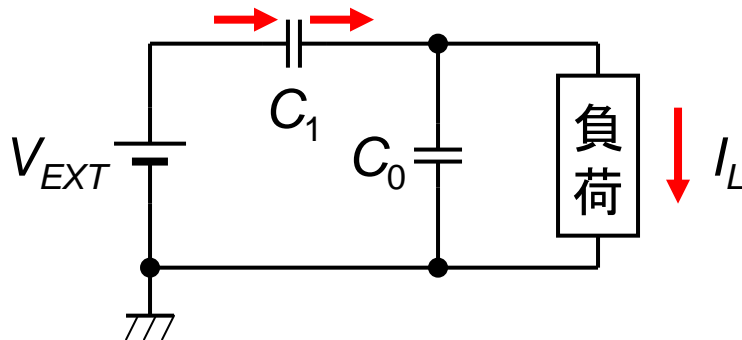


群馬大学  
堀口先生  
作成資料

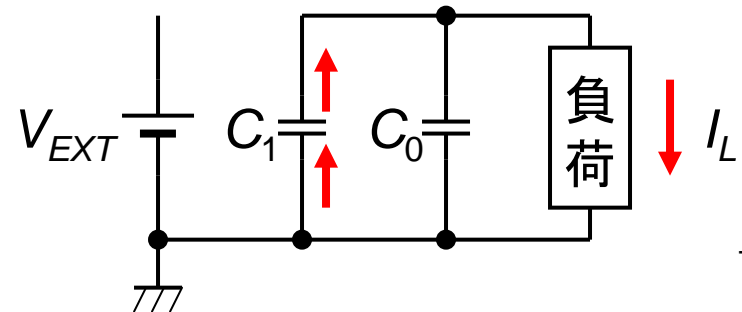
- 電力効率 > 80%
- C外付け必要
- 電圧変換比 = 整数比

等価回路

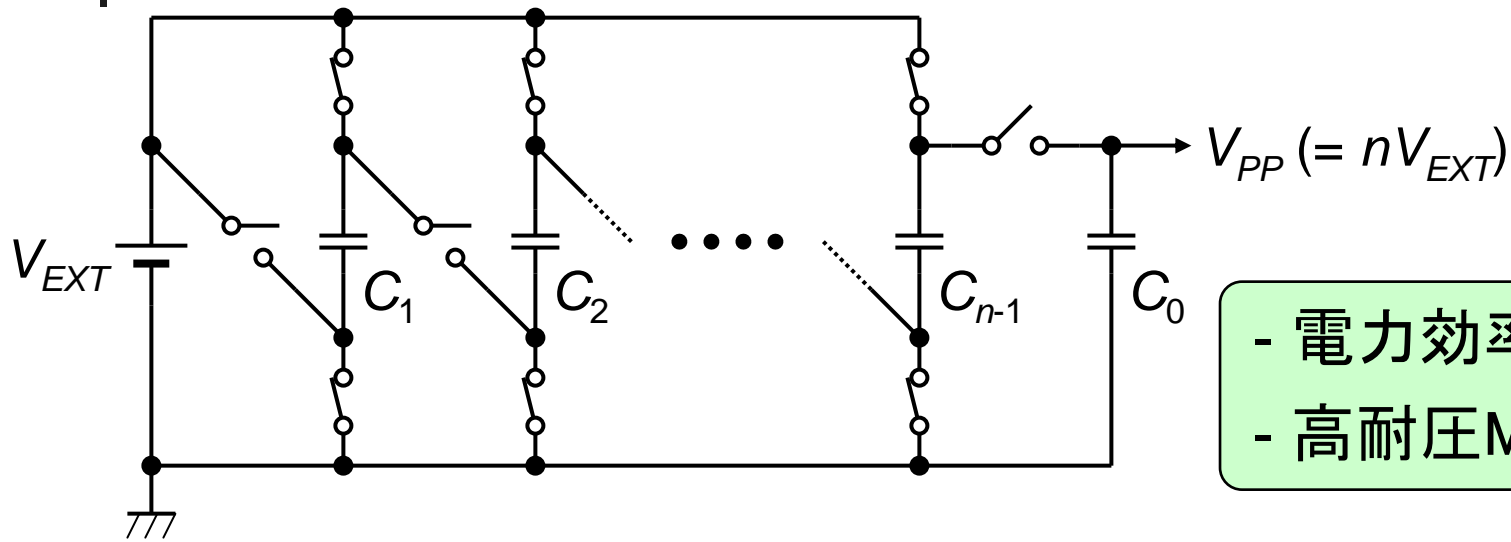
充電



放電



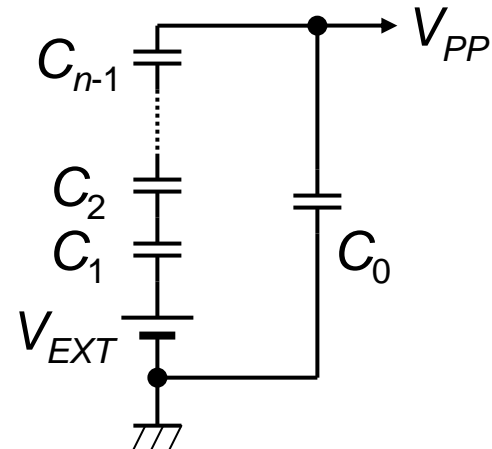
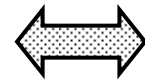
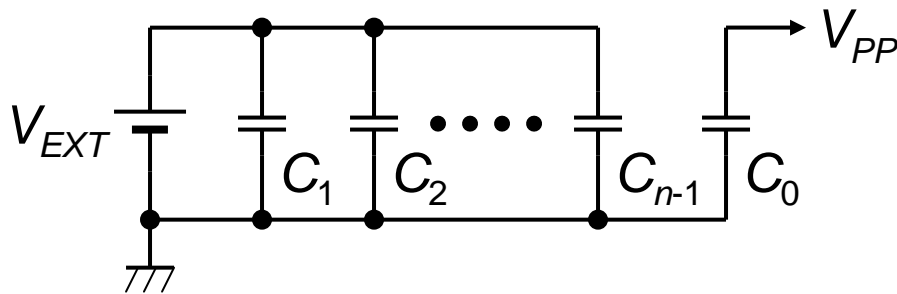
# スイッチドキャパシタ昇圧回路



群馬大学  
堀口先生  
作成資料

- 電力効率 > 80%
- 高耐压MOS必要

等価回路



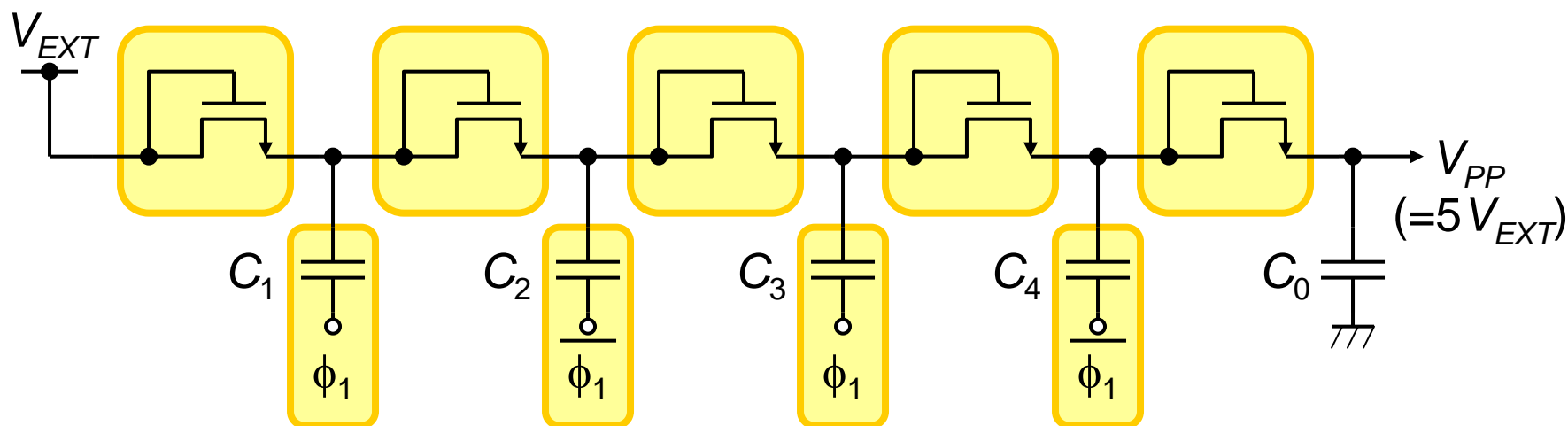
# $n$ 倍昇圧チャージポンプ回路

## Dickson型チャージポンプ

ダイオード接続  
MOS

スイッチドキャパシタ  
に比べ高耐圧MOSが  
不要

群馬大学  
堀口先生  
作成資料



クロック

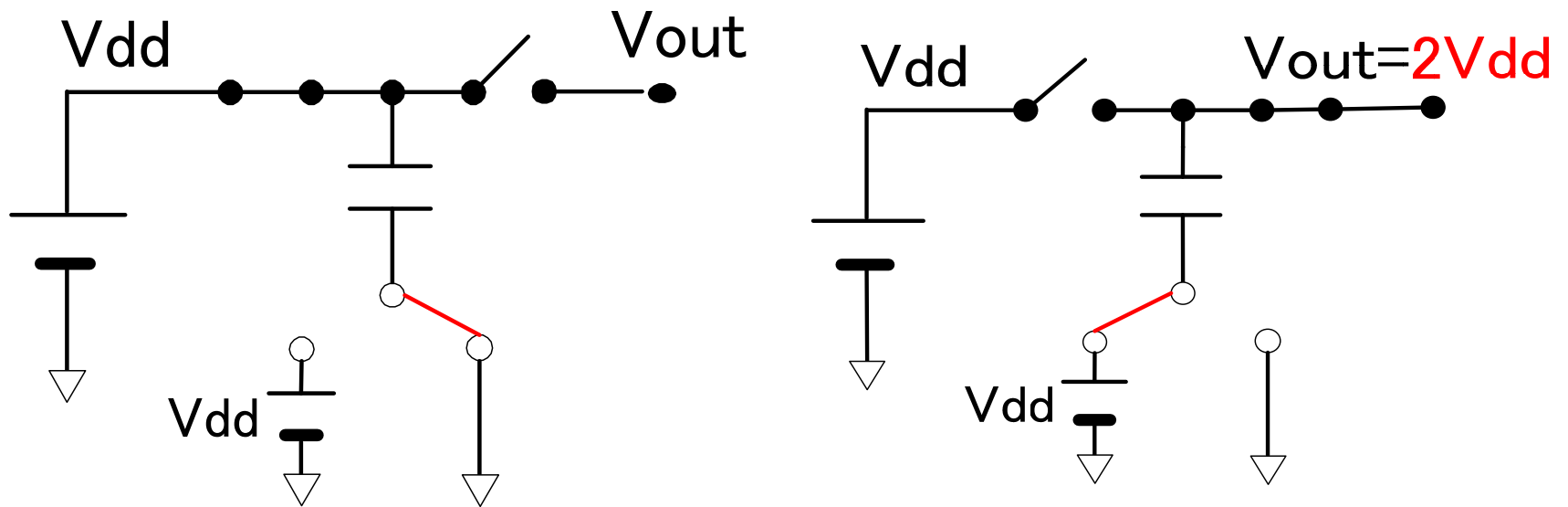
反転  
クロック

クロック

反転  
クロック

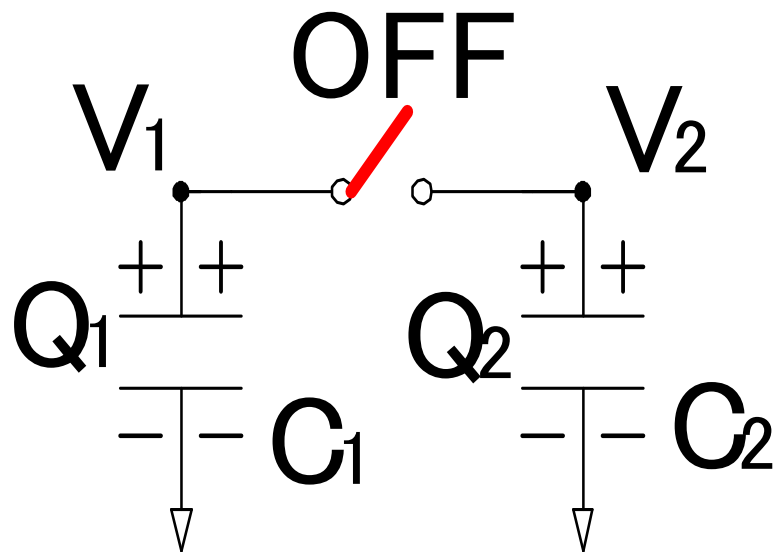
フラッシュメモリ  
等に使用

# チャージポンプ回路の昇圧の原理



# なぜスイッチと容量の回路でエネルギーロスが生じるのか

## ● スイッチ OFF 時



電荷：

$$Q_1 = C_1 \cdot V_1$$

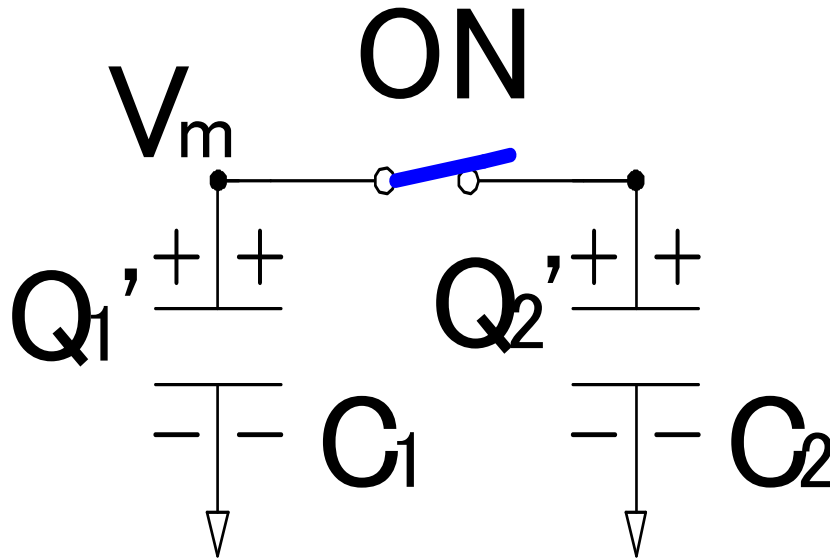
$$Q_2 = C_2 \cdot V_2$$

エネルギー：

$$E = \frac{1}{2} C_1 \cdot V_1^2 + \frac{1}{2} C_2 \cdot V_2^2$$

# スイッチと容量の回路で 電荷は保存される

## ● スイッチ ON 時



電荷：

$$Q_1' = C_1 \cdot V_m$$

$$Q_2' = C_2 \cdot V_m$$

エネルギー：

$$E' = \frac{1}{2} (C_1 + C_2) V_m^2$$

# スイッチと容量の回路で 電荷が流れるとエネルギーロス

- 電荷保存則

SW OFF 時の電荷  $Q_1 + Q_2$

ON 時の電荷  $Q_1' + Q_2'$

$$\therefore V_m = \frac{1}{C_1 + C_2} (C_1 \cdot V_1 + C_2 \cdot V_2)$$

- SW OFF 時と ON 時の蓄積エネルギーは異なる。

SW ON時のスイッチでのエネルギー・ロス

$$\begin{aligned} E_{loss} &= E - E' \\ &= \frac{1}{2} \frac{C_1 \cdot C_2}{C_1 + C_2} (V_1 - V_2)^2 \end{aligned}$$



## 複素アナログ・フィルタ

複素信号を用いると携帯電話  
送受信回路アーキテクチャが理解しやすい。

Complex signal is NOT complex.

複素信号は複雑ではない

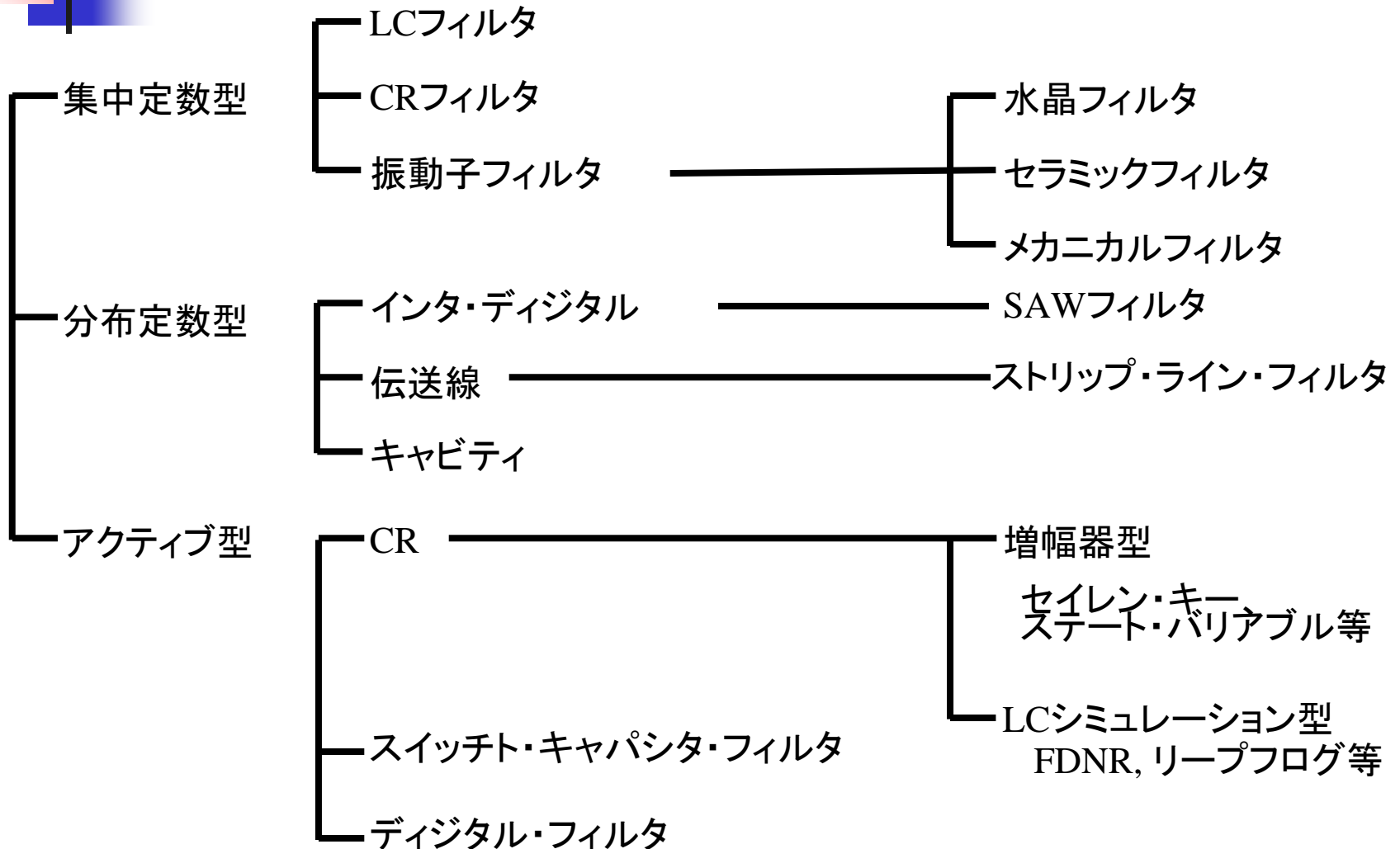
# フィルタの目的

- 空間の多くの電波の中から目的の信号を選ぶ
- 不要信号を除去し、所定の特性に整形する
- インピーダンス整合  
高周波でのトランジスタなどの能動素子の  
入／出力容量をキャンセル(または吸収)する

フィルタ理論は美しい数学  
フィルタは古くて新しい問題

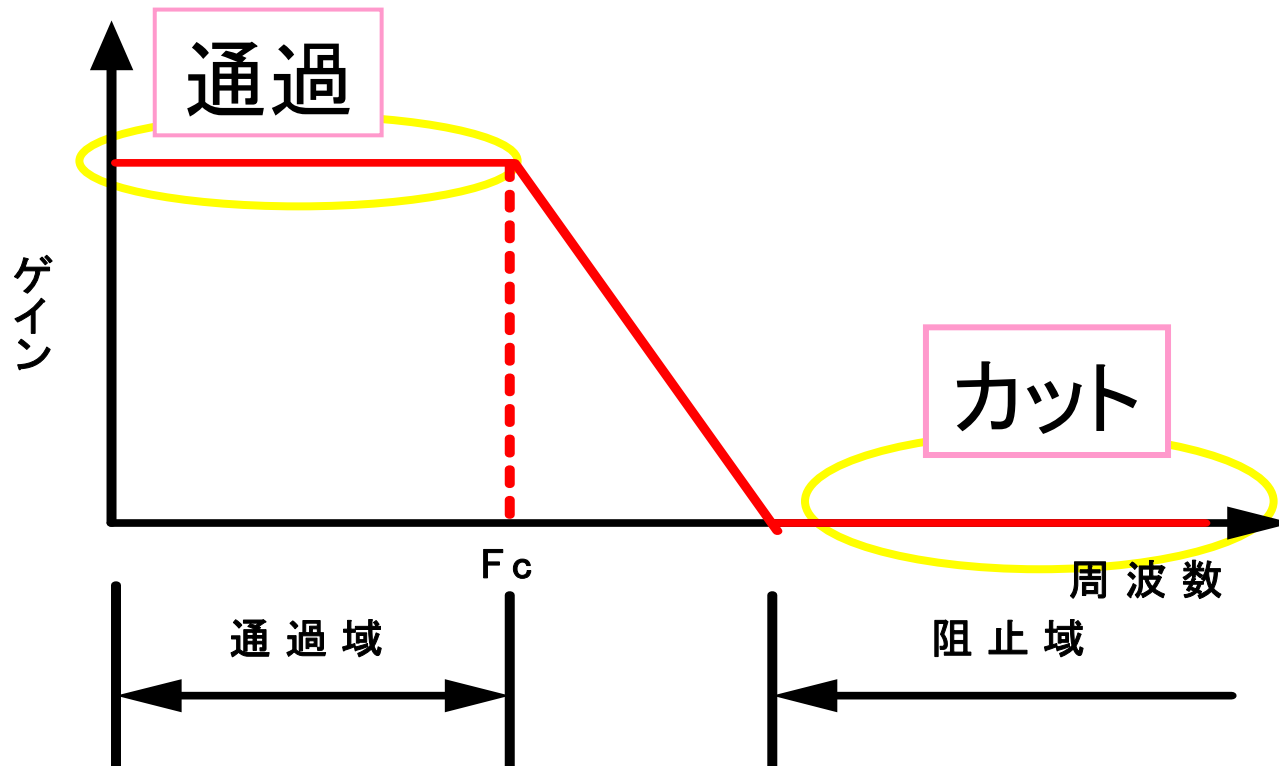
群馬大学  
高井先生  
作成資料

# フィルタの実現法による分類



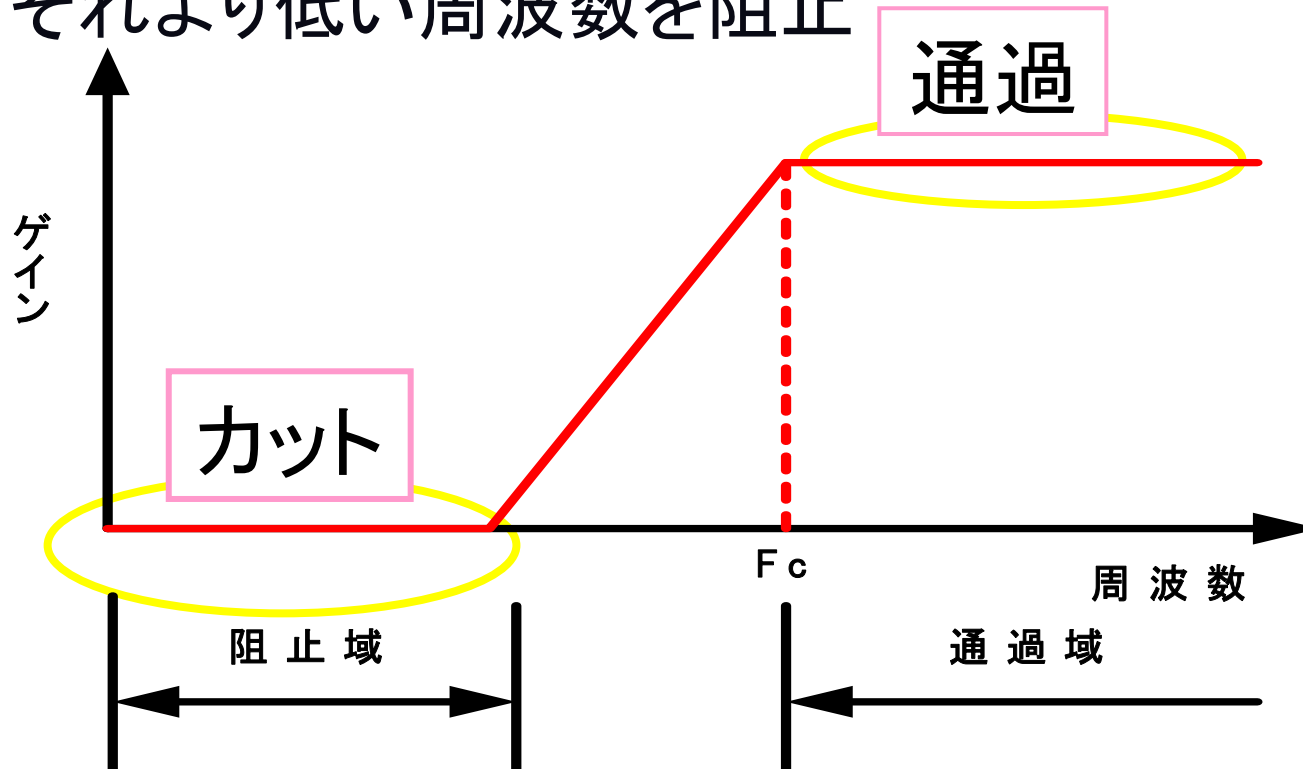
# ローパスフィルタ

- 直流からある目的の周波数までの信号を通過
- 目的以上高い周波数の信号は阻止する



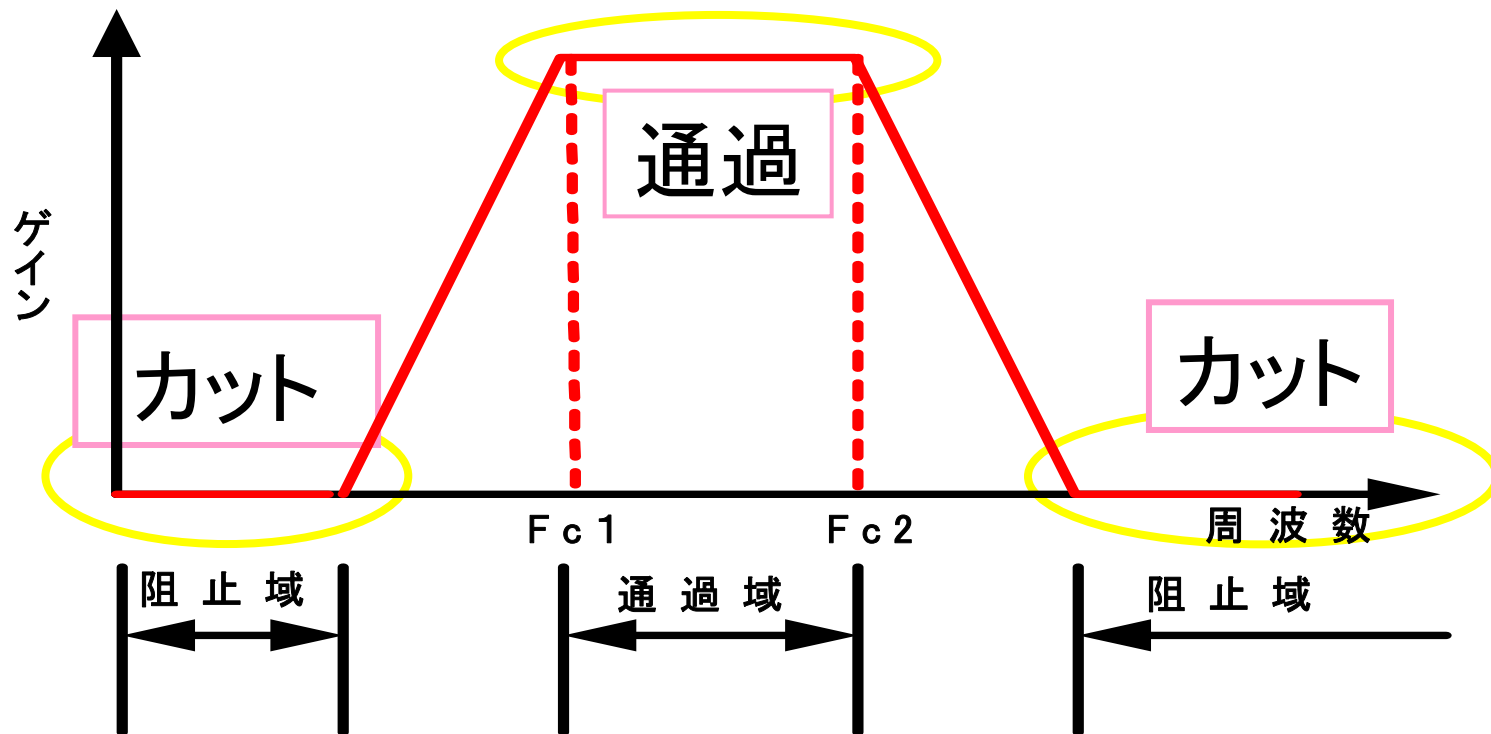
# ハイパスフィルタ

- 目的より高い周波数の信号を通過
- それより低い周波数を阻止



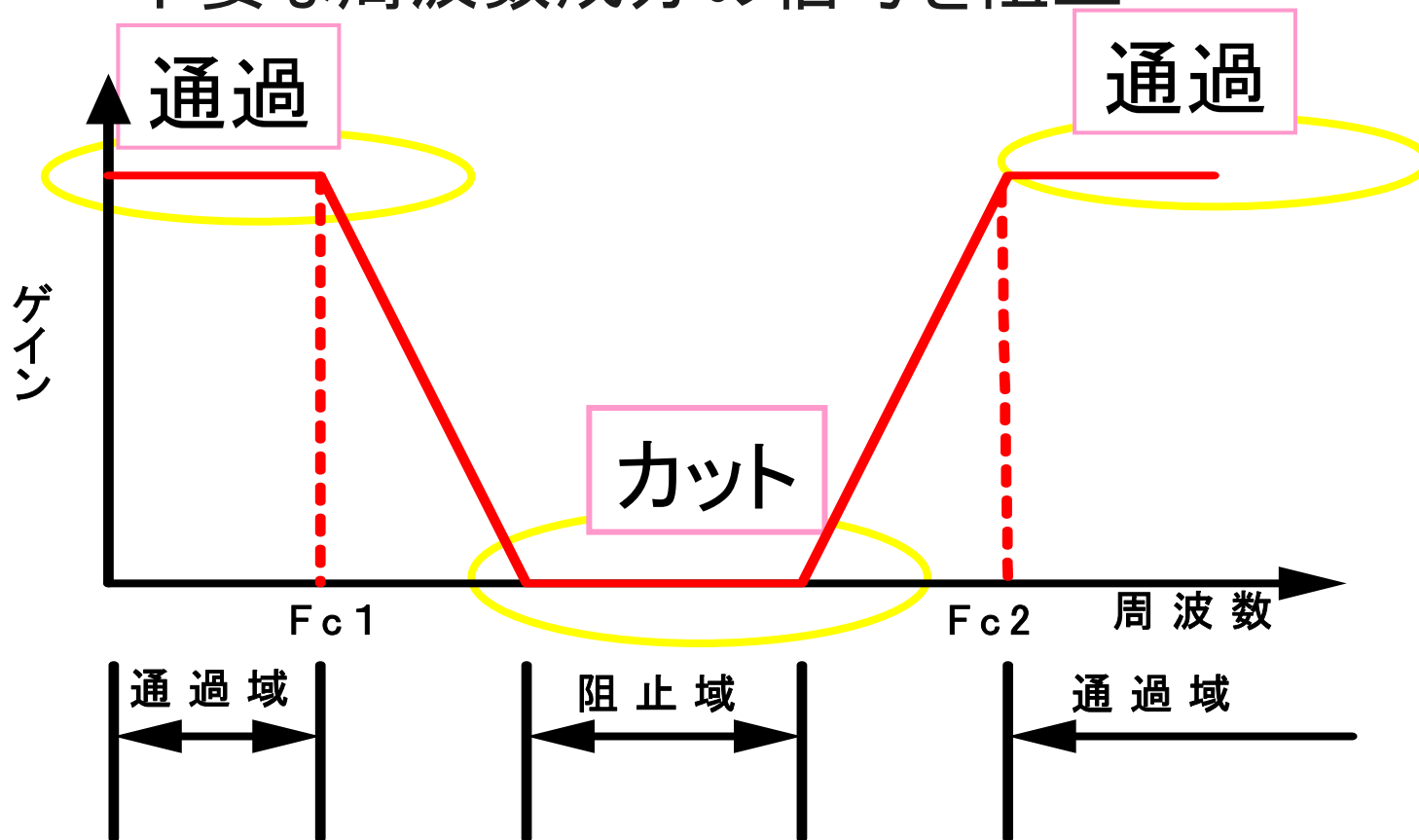
# バンドパスフィルタ

- ある帯域の周波数成分のみ通過
- それ以外の周波数成分を阻止



# バンドストップフィルタ

- 不要な周波数成分の信号を阻止





# 複素信号

---

直交検波での

同相信号  $I$  (In-Phase)

直交位相信号  $Q$  (Quadrature)

複素信号  $V = I + jQ$   $j$ : 虚数単位

イメージ信号  $\bar{V} = I - jQ$  と定義

→  $I = (V + \bar{V})/2, Q = (V - \bar{V})/2j$

物理的に「複素信号」は存在しない。

人間が定義したもの。





# 3つの複素信号処理回路

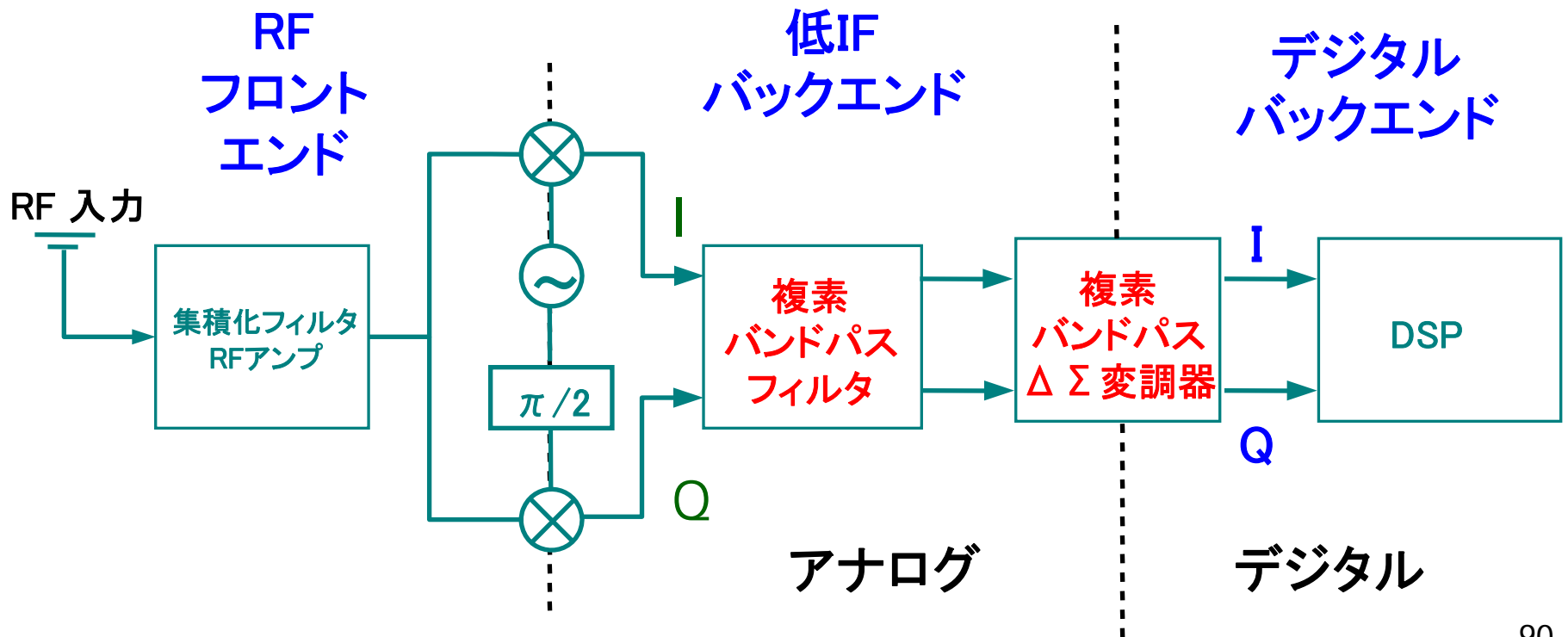
---

- 複素バンドパスフィルタ
- RCポリフェーズフィルタ
- 複素バンドパス $\Delta \Sigma$ AD変調器

# 複素信号のアプリケーション

携帯電話、無線LAN、Bluetooth等

## 低IF受信機

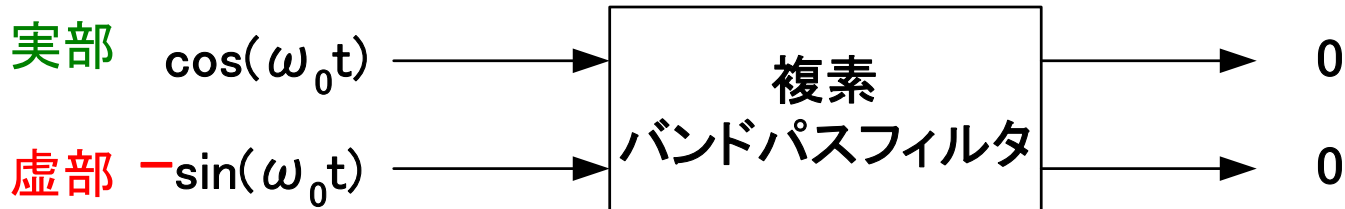


# 複素バンドパスフィルタ

信号成分  $e^{j\omega_0 t} \longrightarrow e^{j\omega_0 t}$

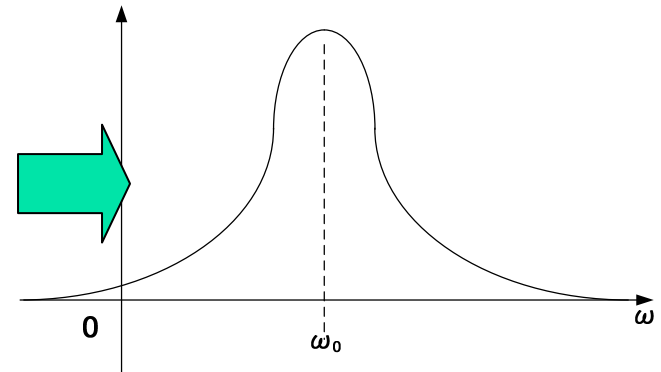


イメージ成分  $e^{-j\omega_0 t} \longrightarrow 0$



複素  
↓  
2入力  
2出力

ゲイン特性:  
 $\omega = 0$  軸に関し  
非対称



# 複素バンドパスフィルタの 2つの構成法

## 能動RCフィルタ

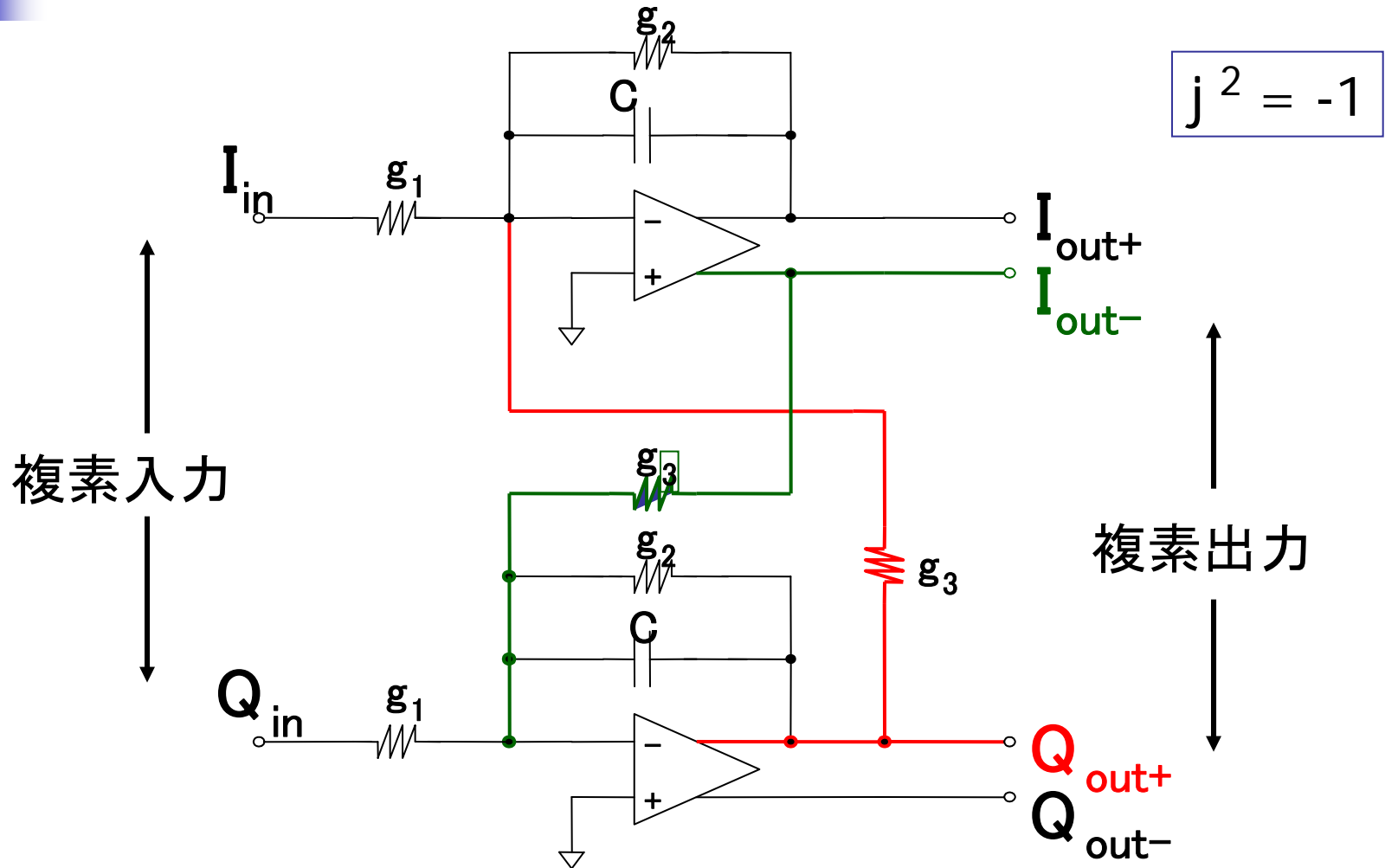
- ダイナミックレンジ大
- オペアンプ→高周波化が難しい
- R,Cを用いる→プロセス変動の影響を受ける

## Gm-C フィルタ

- ダイナミックレンジ小
- 高周波化が比較的容易
- Gmの値を(自動)調整→プロセス変動を吸収可

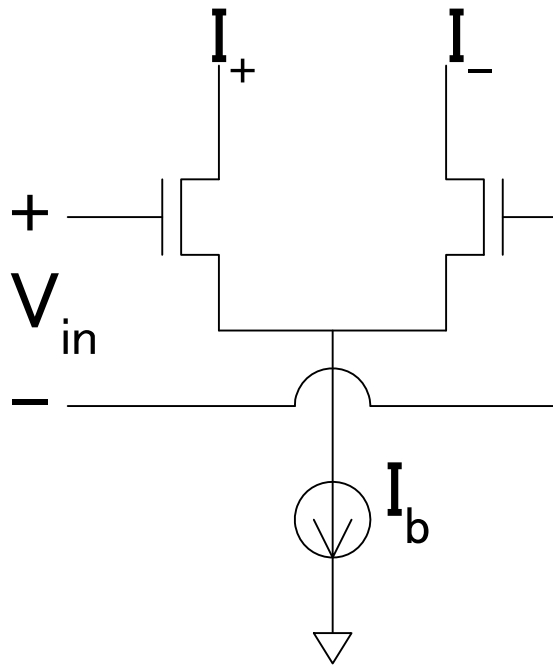
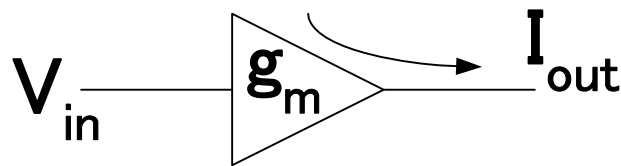
# 複素バンドパス能動RCフィルタ

- オペアンプ、抵抗、容量で構成



# トランスコンダクタンス $g_m$

入力電圧:  $V_{in}$  出力電流:  $I_{out}$   $I_{out} = g_m V_{in}$

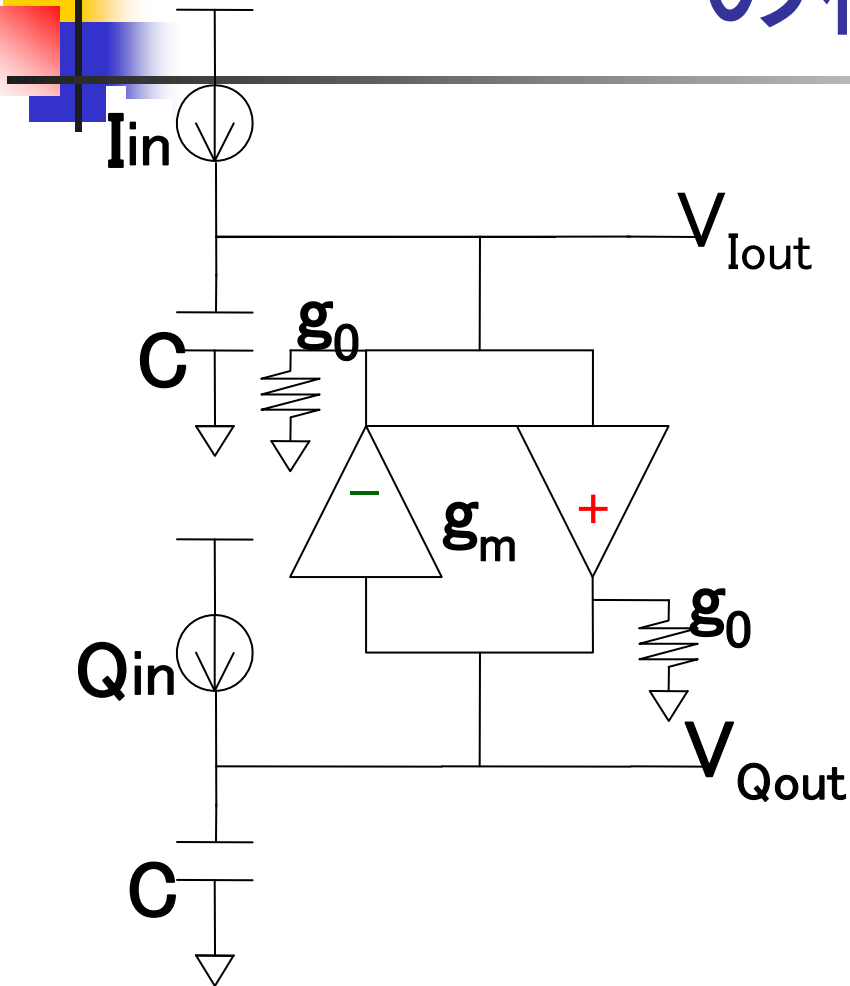


$g_m$ の次元  $\frac{1}{R}$

トランスコンダクタンス(OTA)

$$\begin{aligned} I_{out} &= I_+ - I_- \\ &= g_m V_{in} \end{aligned}$$

# 1次複素バンドパスG<sub>m</sub>-Cフィルタ の構成



複素電流入力:

$$I_{in} + j Q_{in}$$

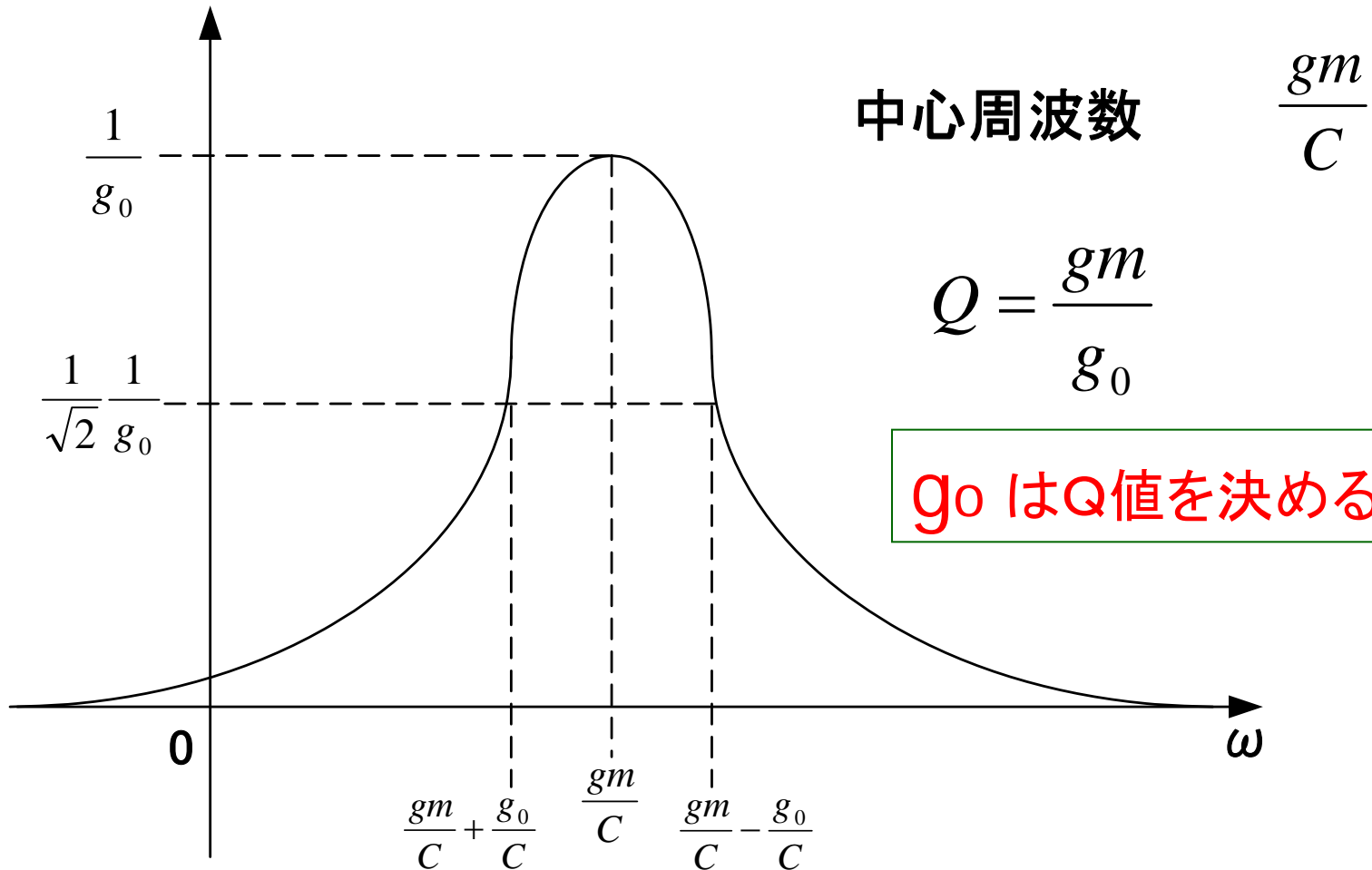
複素電圧出力:

$$V_{Iout} + j V_{Qout}$$

$$\frac{V_{Iout} + j V_{Qout}}{I_{in} + j Q_{in}}$$

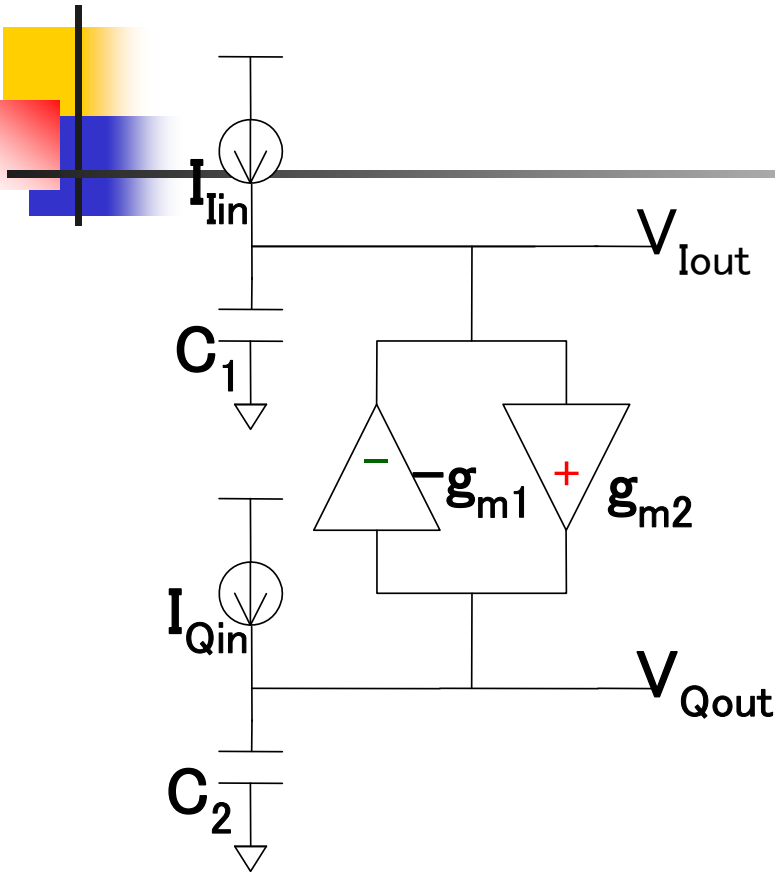
$$= \frac{g_0 + sC - jg_m}{g_0^2 + g_m^2 + s^2 C^2 + 2g_0 s C}$$

# 1次複素バンドパスGm-Cフィルタ ゲイン特性





# 素子間ミスマッチの影響



$$C = \frac{1}{2}(C_1 + C_2)$$

$$\Delta C = \frac{1}{2}(C_1 - C_2)$$

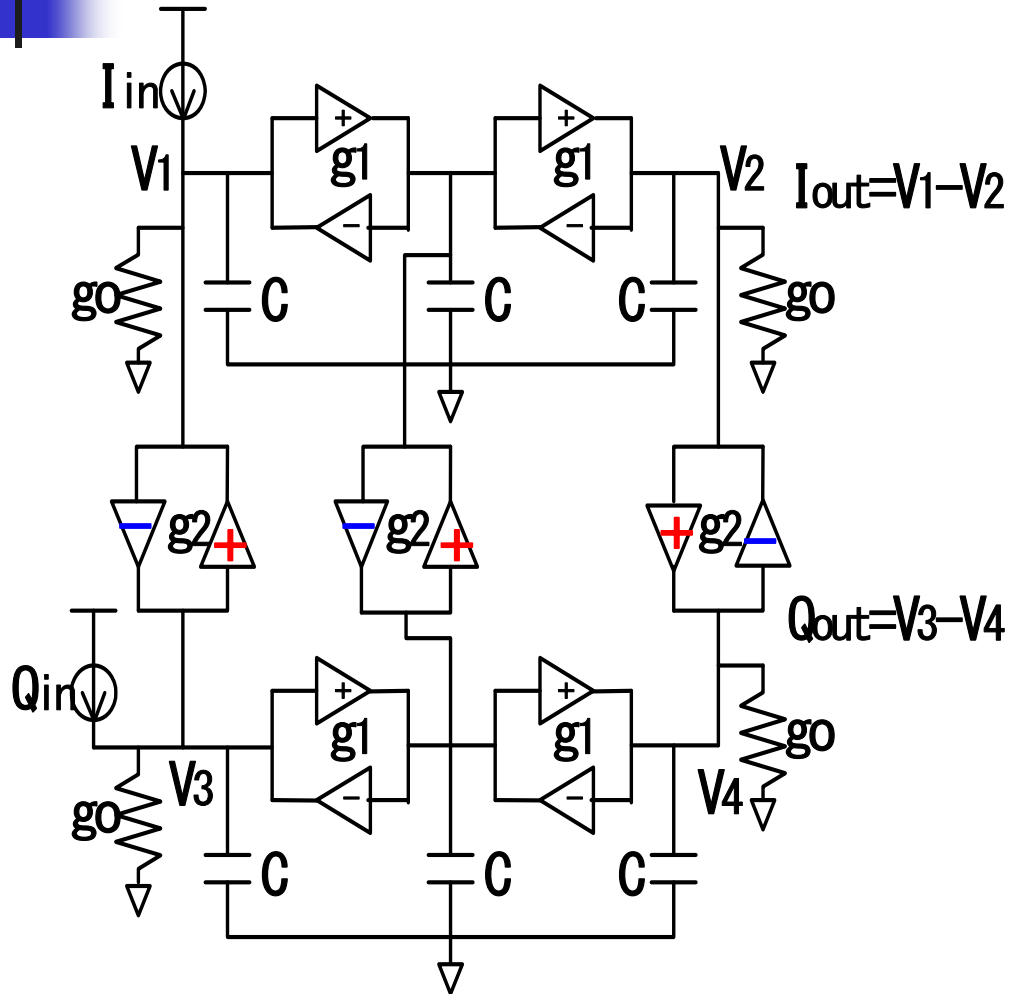
$$g_m = \frac{1}{2}(g_{m1} + g_{m2})$$

$$\Delta g_m = \frac{1}{2}(g_{m1} - g_{m2})$$

$$V_{Iout} + jV_{Qout} = \frac{sC + jg_m}{s^2 C_1 C_2 + g_{m1} g_{m2}} (I_{in} + jQ_{in}) - \frac{s\Delta C + j\Delta g_m}{s^2 C_1 C_2 + g_{m1} g_{m2}} (I_{in} - jQ_{in})$$

ミスマッチにより出力信号がイメージ入力信号の影響を受ける。

# 3次複素バンドパス Gm-Cフィルタの構成



複素電流入力:

$$I_{in} + j Q_{in}$$

複素電圧出力:

$$I_{out} + j Q_{out}$$

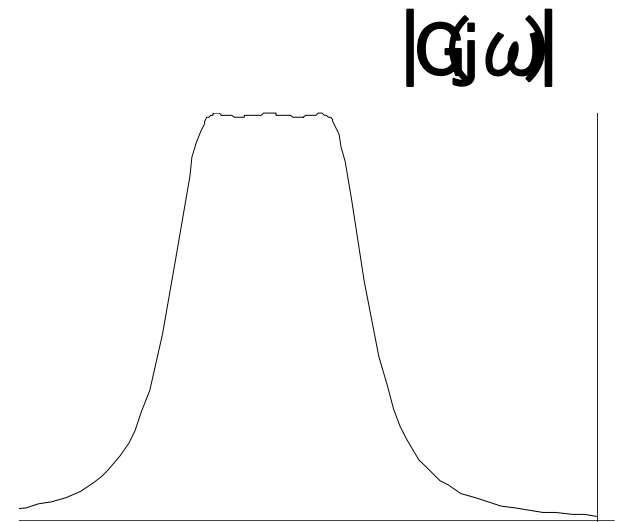
# 3次複素バンドパス Gm-Cフィルタの伝達関数

$$G_3(s) := \frac{(s - z_1)(s - z_2)}{C(s - p_1)(s - p_2)(s - p_3)}$$

ここで  $\omega := \frac{g_2}{C}$ ,  $p_1 := \frac{g_0}{C} - j\omega_c$

$$p_2, p_3 := -\frac{g_0}{2C} + j \left( \pm \frac{\sqrt{8g_1^2 - g_0^2}}{2C} - \omega_c \right)$$

$$z_1, z_2 := -\frac{g_0}{2C} + j \left( \pm \frac{\sqrt{8g_1^2 + 8g_2^2 - g_0^2}}{2C} - \omega_c \right)$$



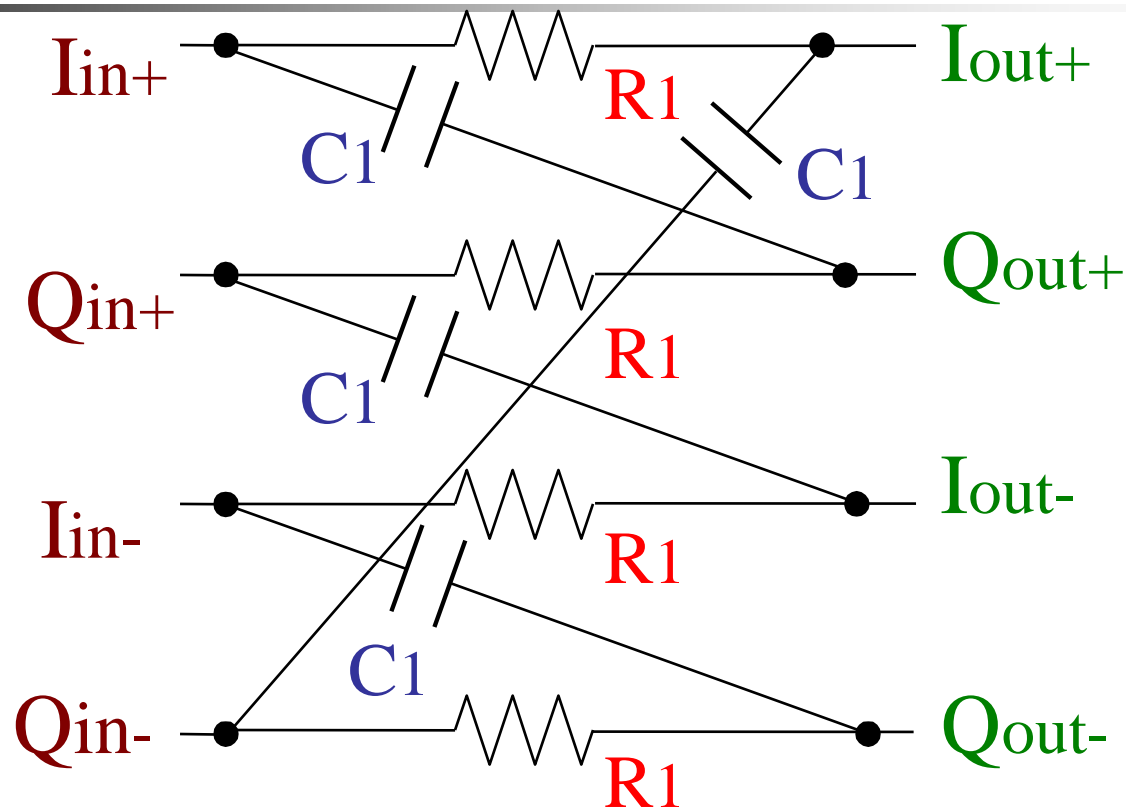


# RCポリフェーズ・フィルタ

---

- 複素入出力信号を扱う、  
複素アナログ・バンドストップ・フィルタ
- 抵抗 $R$ , 容量 $C$  から構成される受動回路
- 携帯電話等の無線トランシーバー・  
アナログ・フロントエンドのキーコンポーネント
  - $I, Q$  信号発生
  - イメージ信号除去に使用。

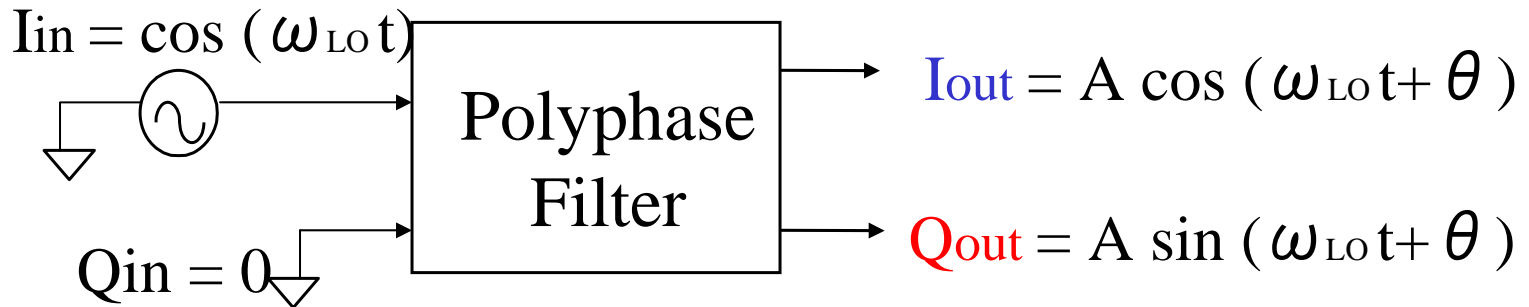
# 1次RCポリフェーズフィルタ回路



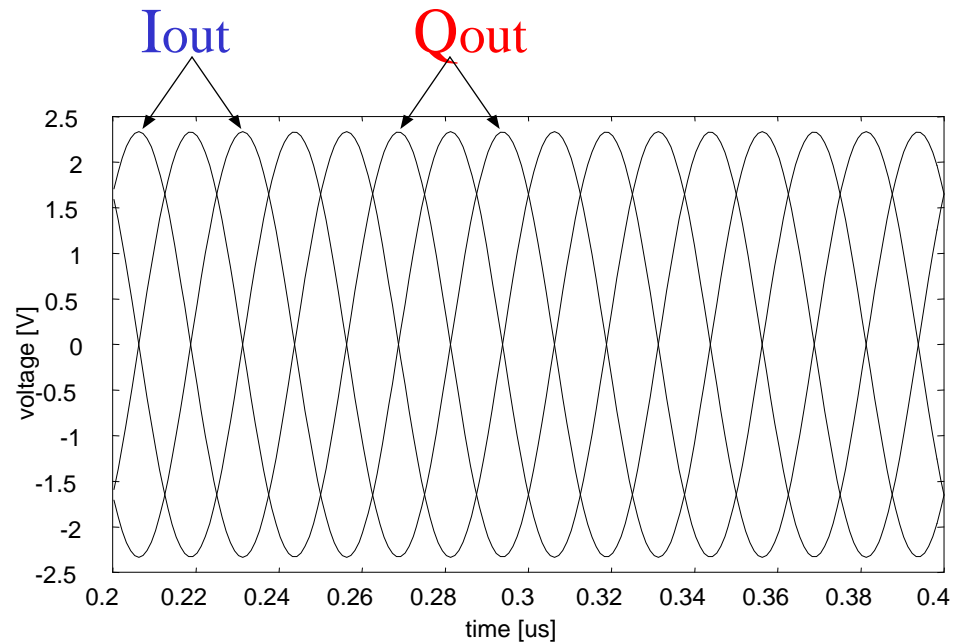
差動複素入力:  $V_{in} = I_{in} + j Q_{in}$

差動複素出力:  $V_{out} = I_{out} + j Q_{out}$

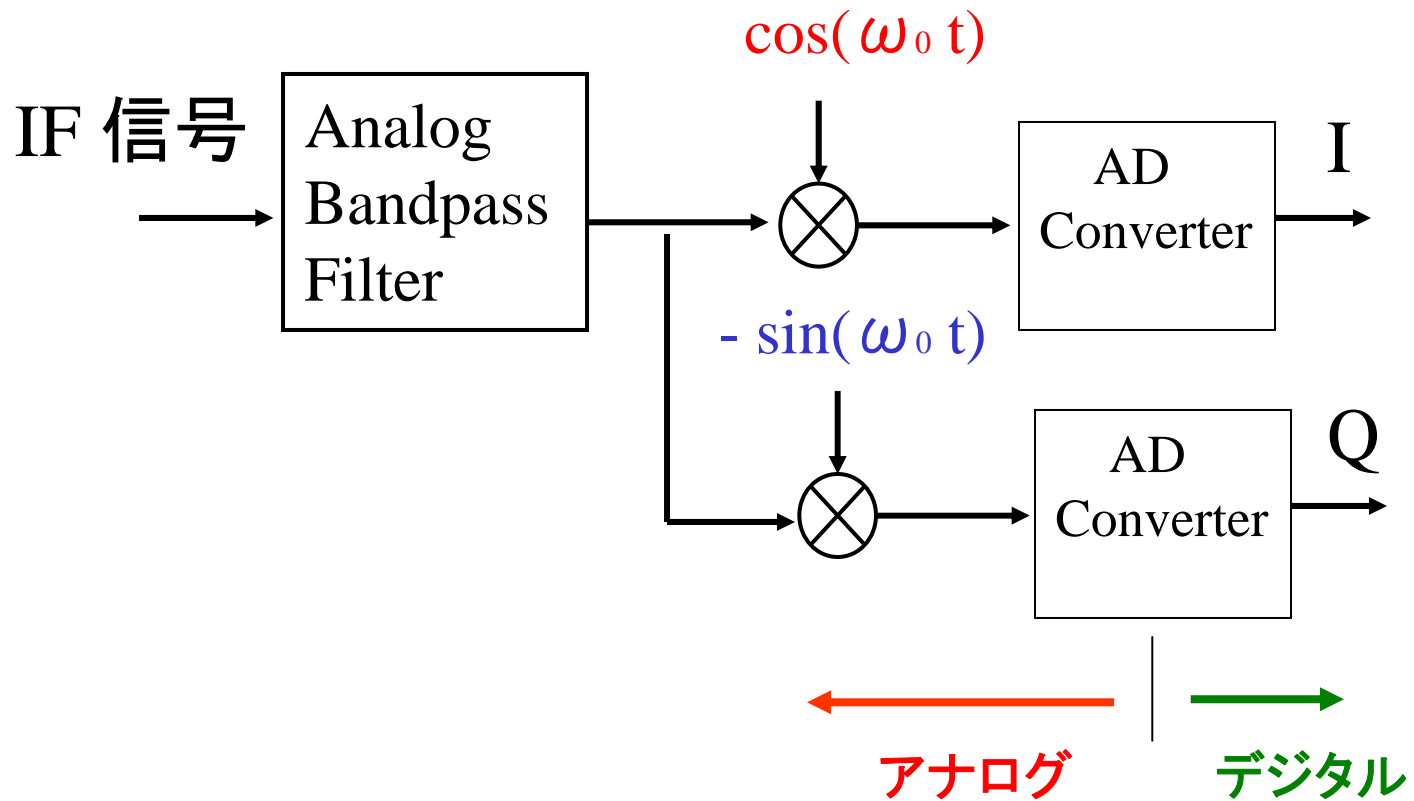
# RCポリフェーズフィルタと I, Q信号発生



$$\omega_{LO} = \frac{1}{R_1 C_1}$$

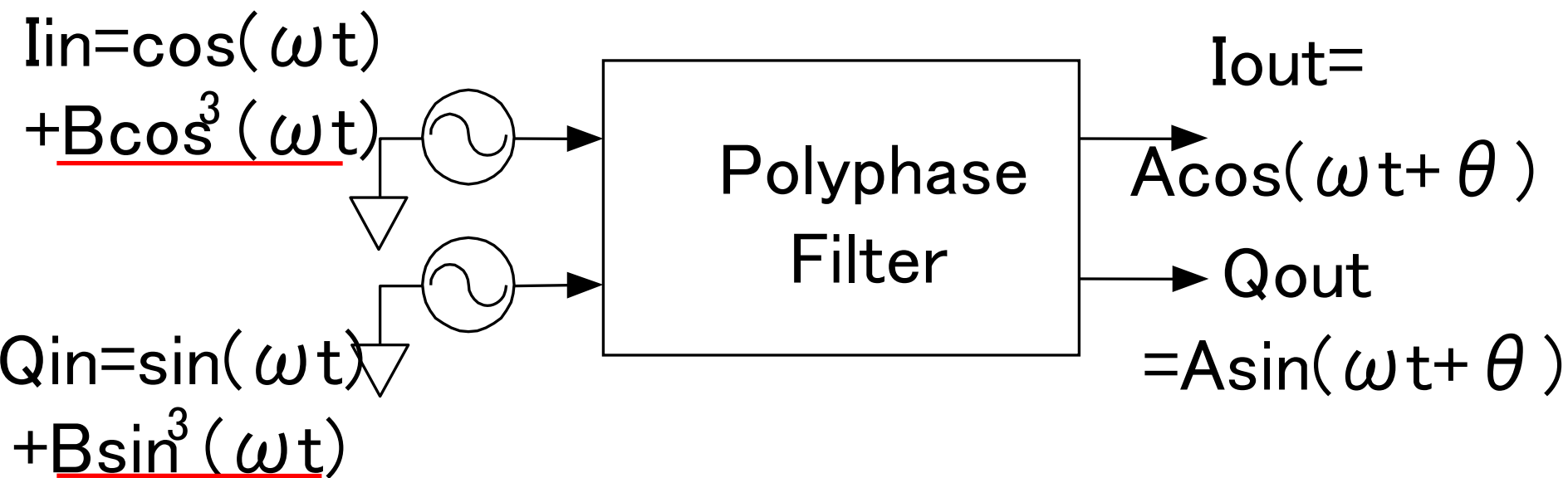


# 直交検波と cosine, sine 信号



# 純粹な I, Q 信号発生

二つの入力信号の三次高調波を除去

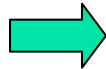




# 3次高調波除去の シミュレーション結果

$$I_{in}(t) = \cos(\omega_{LO}t) + a \cos^3(\omega_{LO}t)$$

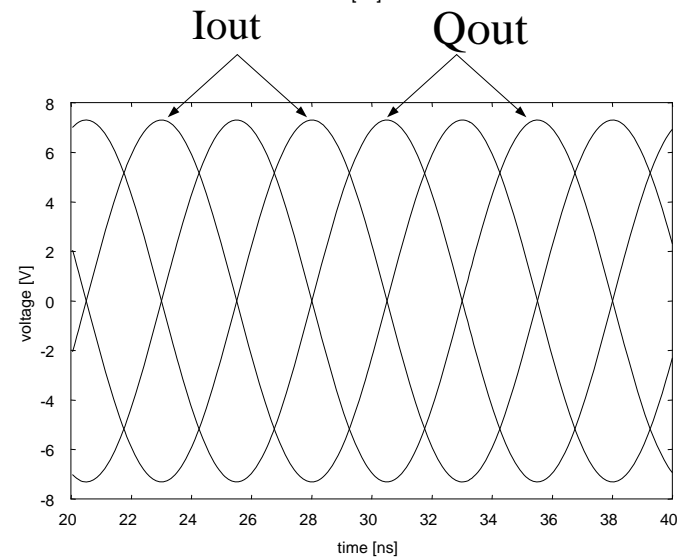
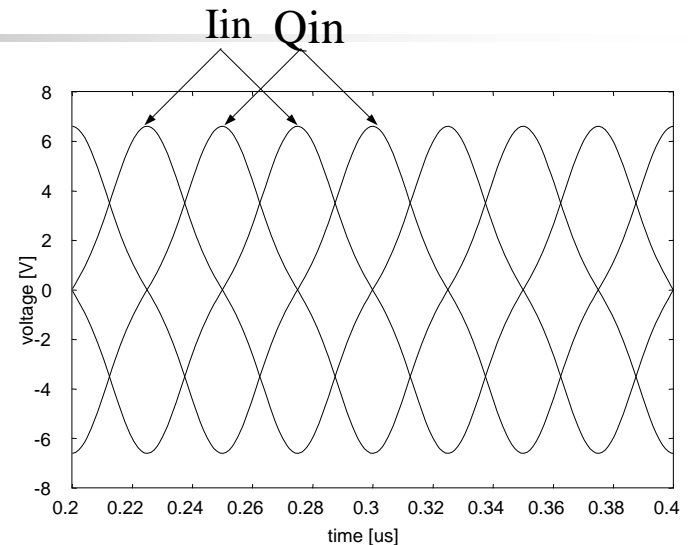
$$Q_{in}(t) = \sin(\omega_{LO}t) + a \sin^3(\omega_{LO}t)$$



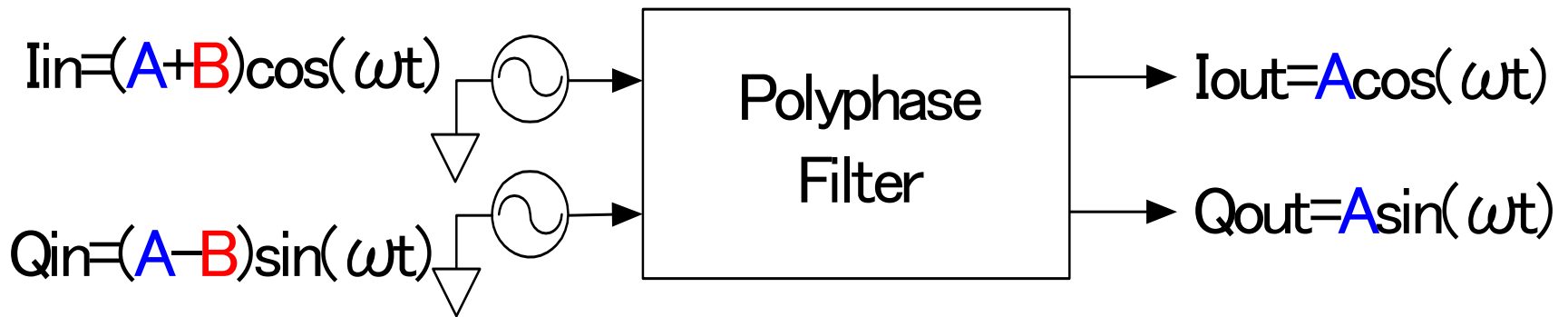
$$3\omega_{LO} = \frac{1}{R_1 C_1}$$

$$I_{out}(t) = A \cos(\omega_{LO}t + \theta)$$

$$Q_{out}(t) = A \sin(\omega_{LO}t + \theta)$$



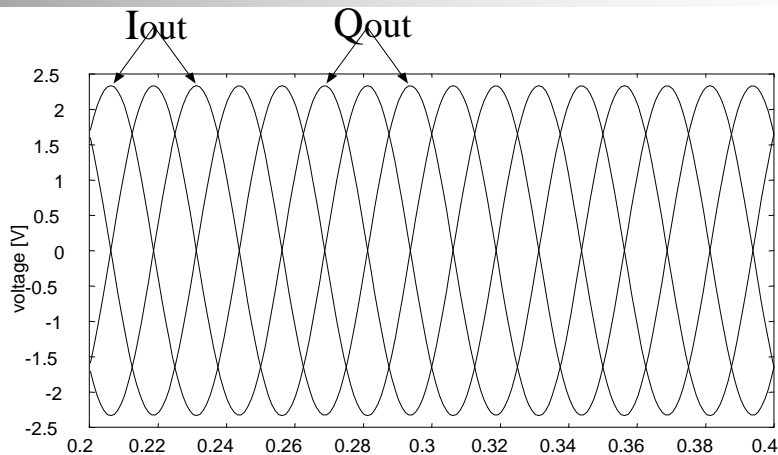
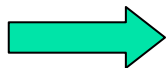
# イメージ信号除去フィルタ



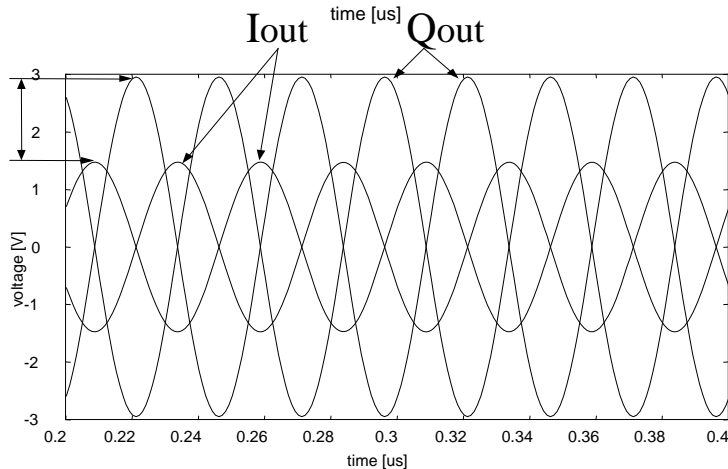
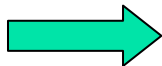
$$\underbrace{Ae^{j\omega t}}_{\text{信号成分}} + \underbrace{Be^{-j\omega t}}_{\text{イメージ成分}} \longrightarrow \underbrace{Ae^{j\omega t}}_{\text{信号成分}}$$

# $\omega_{LO} \neq 1/R_1C_1$ の時の問題

$$\omega_{LO} = \frac{1}{R_1C_1}$$



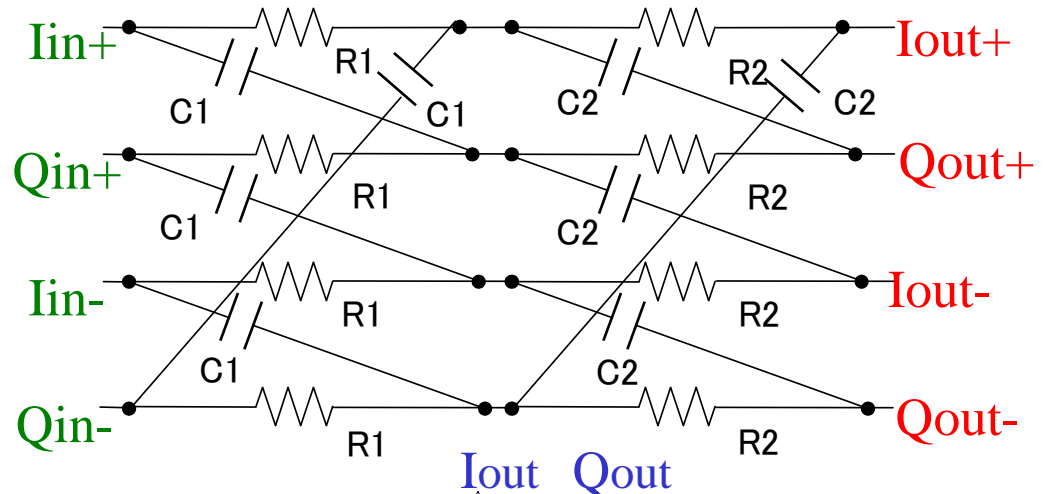
$$\omega_{LO} = \frac{2}{R_1C_1}$$



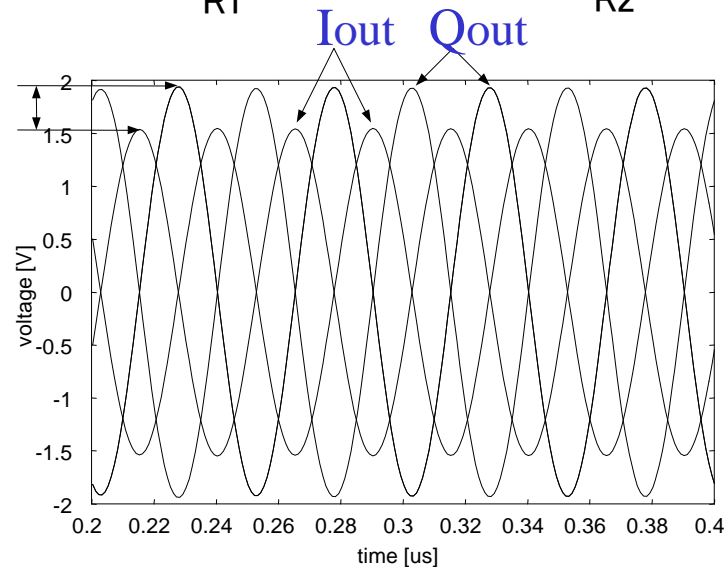
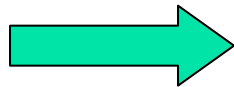
I,Q 信号の振幅が大きく異なる。

# 2次RC ポリフェーズフィルタ

I, Qの振幅差の問題が軽減

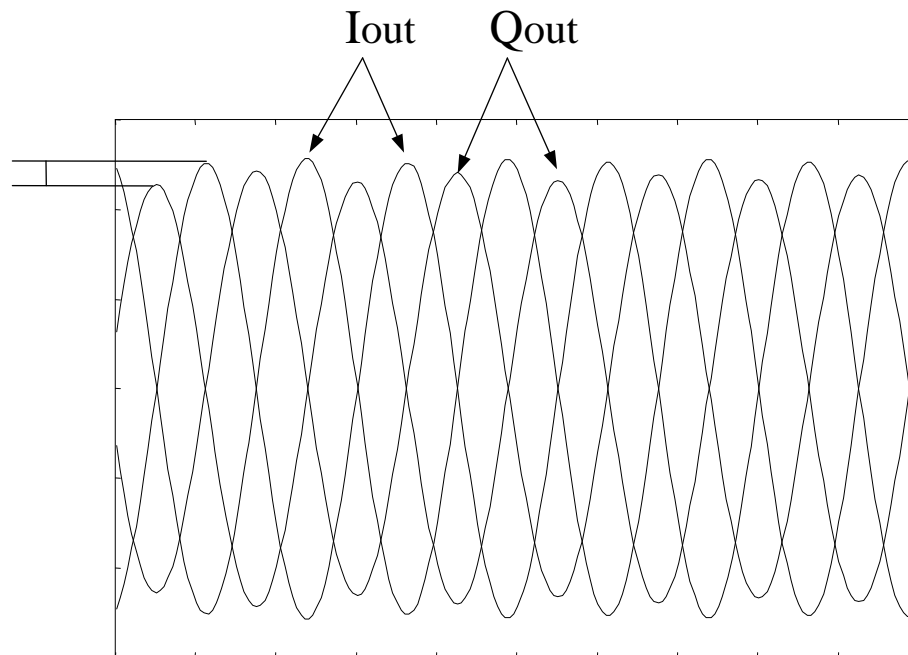
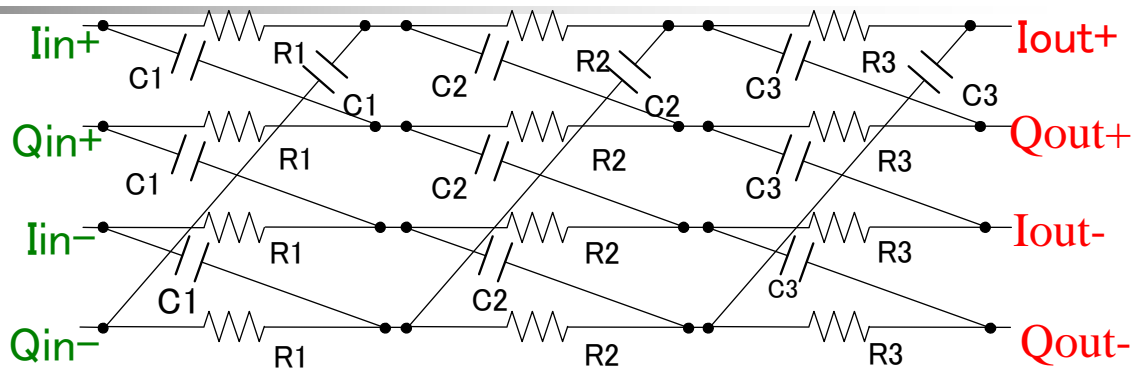


$$\omega_{LO} = \frac{2}{R_1 C_1}$$

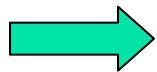


# 3次RC ポリフェーズフィルタ

I, Q の振幅差の  
問題がさらに軽減



$$\omega_{LO} = \frac{2}{R_1 C_1}$$



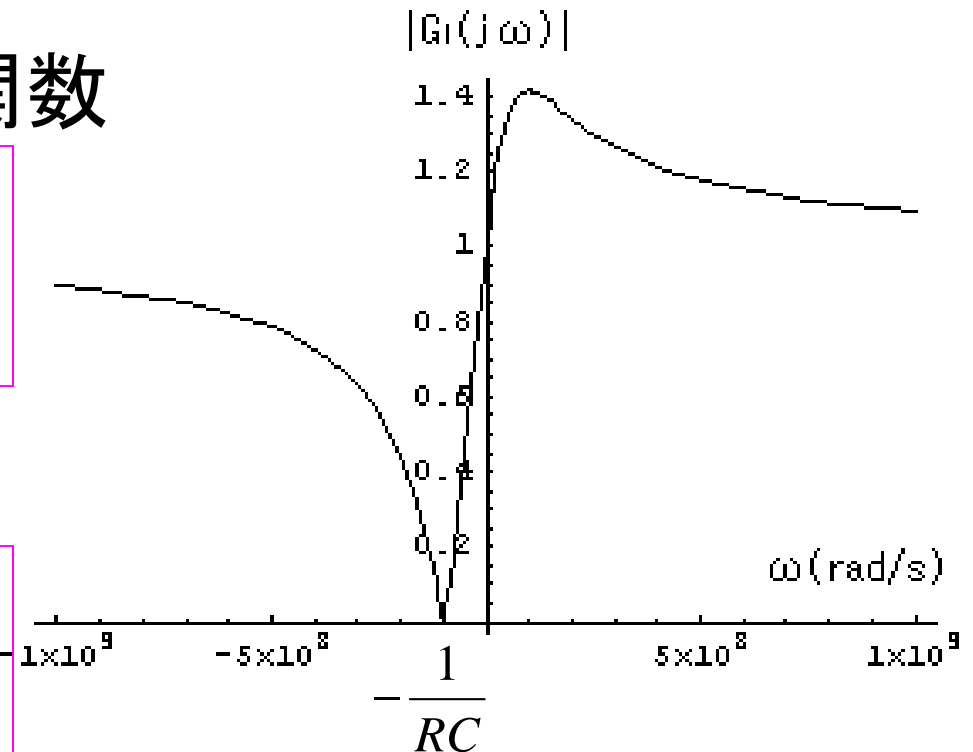
# RCポリフェーズフィルタは 複素バンドストップフィルタ

## 1次フィルタの伝達関数

$$G_1(j\omega) = \frac{1 + \omega RC}{1 + j\omega RC}$$

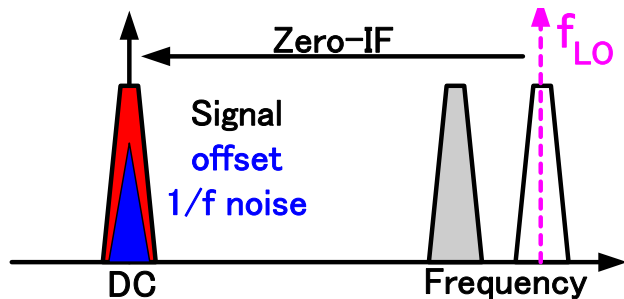
## ゲイン特性

$$|G_1(j\omega)| = \frac{|1 + \omega RC|}{\sqrt{1 + (\omega RC)^2}}$$



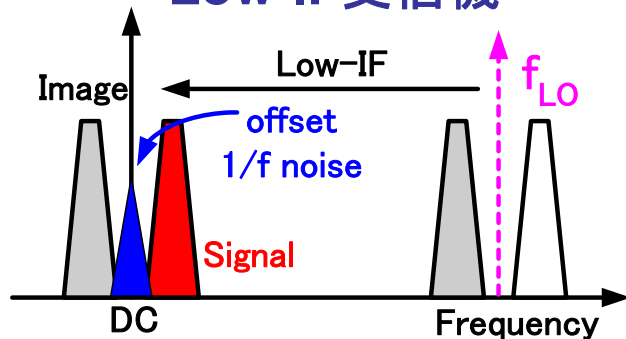
# 従来式受信機回路の問題点

## ダイレクト・コンバージョン受信機

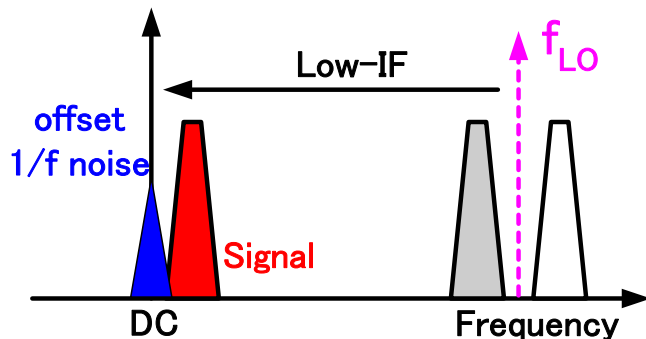


- RF → ベースバンド
- Zero-IF  
⇒ イメージ成分は生じない

## Low-IF受信機

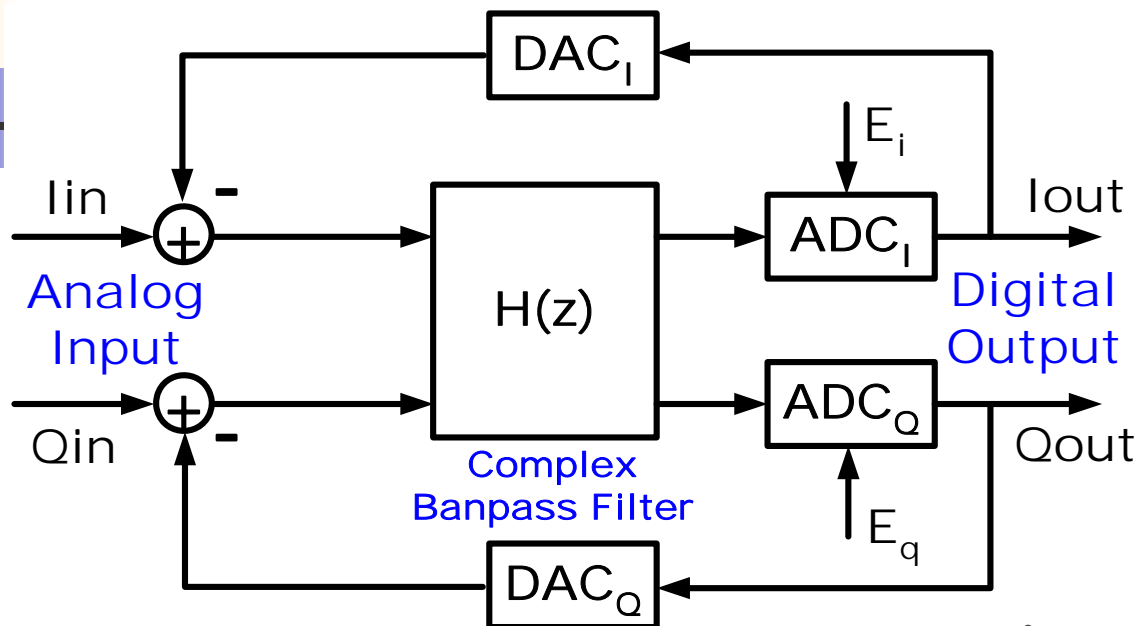


- DCオフセット、1/fノイズの影響が大きい。
- RF → Low-IF
- DCオフセット、1/fノイズの影響が小。
- イメージ成分もAD変換
- 消費電力の無駄



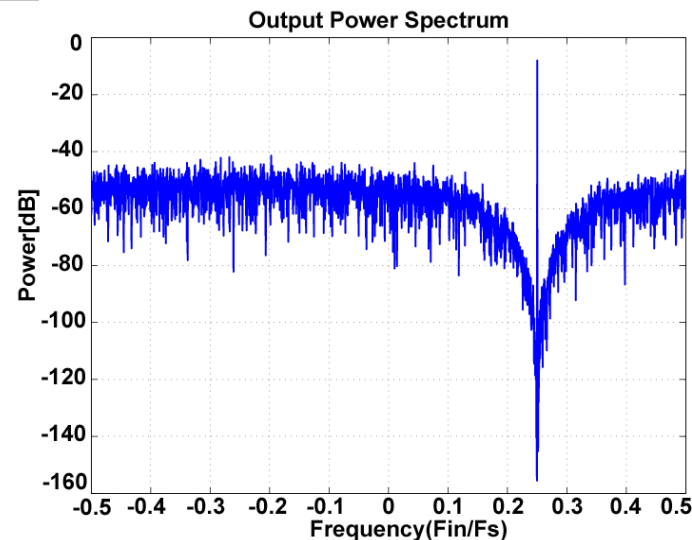
- 複素バンドパス $\Delta\Sigma$ AD変調器  
その問題を解決  
Low-IF受信機に有効

# 複素バンドパス $\Delta\Sigma$ AD変調器の構成



$$I_{out} + jQ_{out} = \frac{H}{1+H} (I_{in} + jQ_{in}) + \frac{1}{1+H} (E_i + jE_q)$$

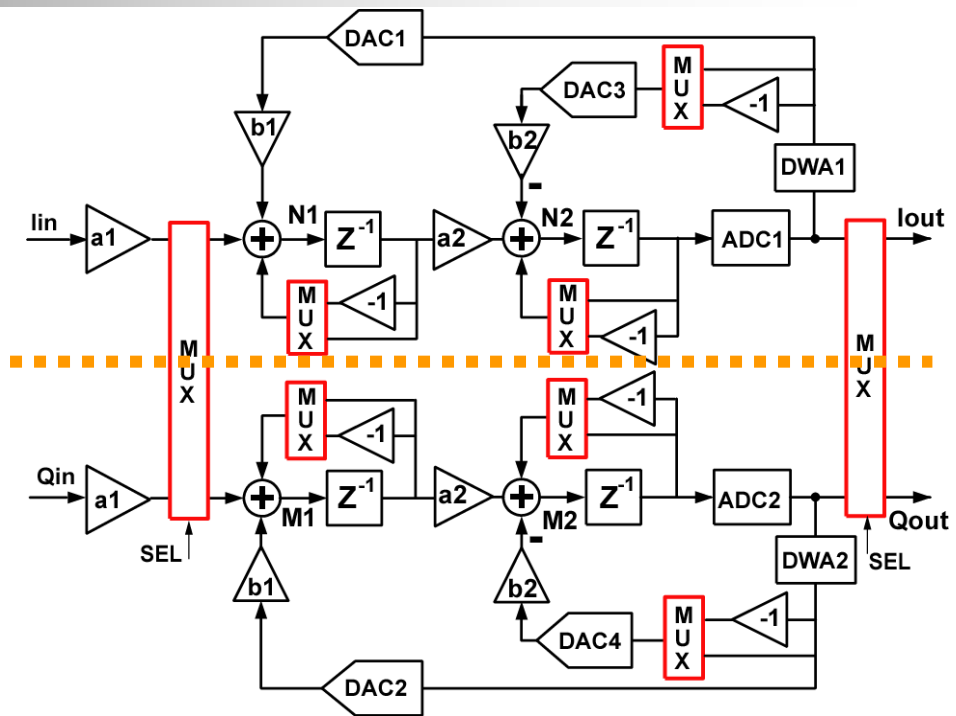
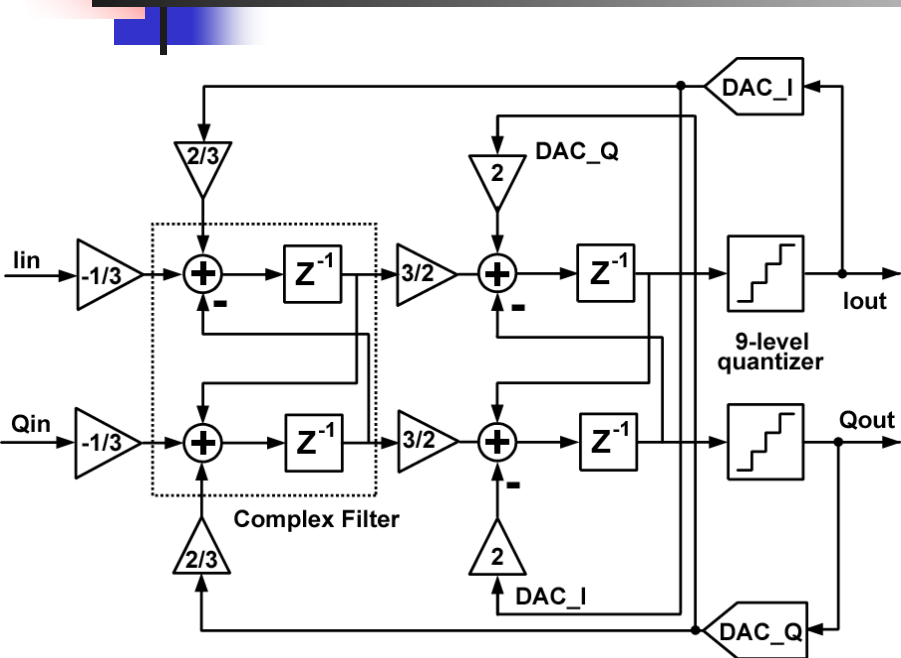
複素バンドパス・ノイズ・シェーブ





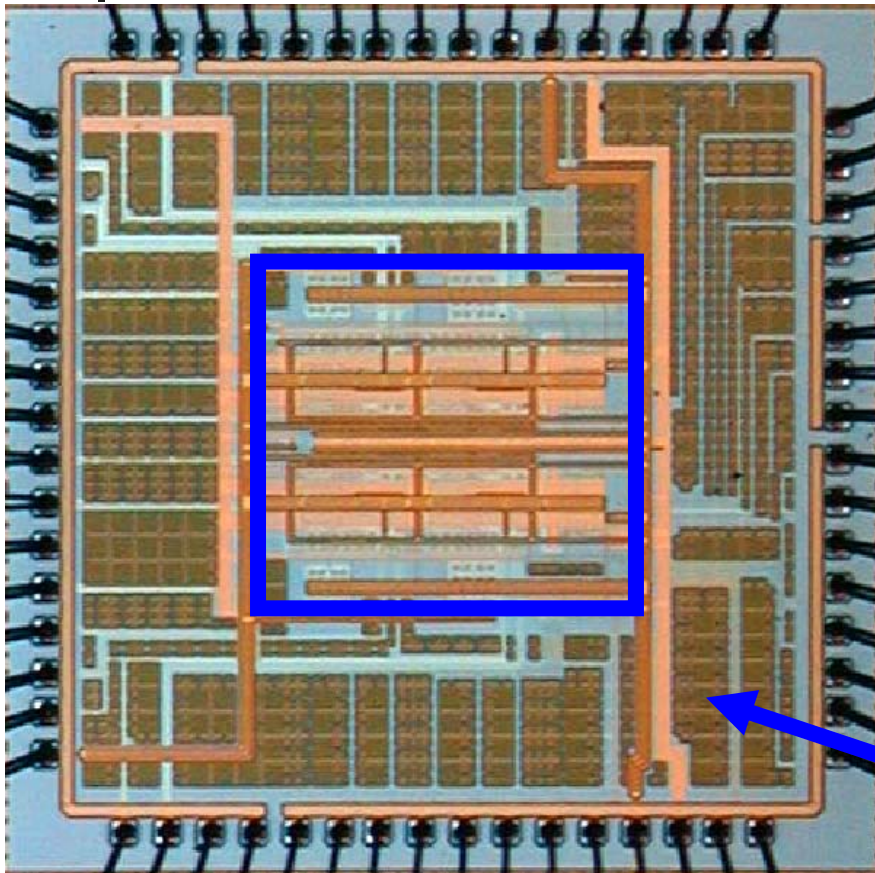
# 複素バンドパス

## $\Delta\Sigma$ AD変調器アーキテクチャの提案



- MUXを用いて、I、Q信号は上下の経路を交互的に使用
- I、Q経路間 mismatchの影響を軽減
- 上下経路間のクロスする部分がなく、レイアウト配線が簡単

# 群馬大学、半導体理工学研究センター、ルネサスとの共同試作チップ



- 複素バンドパス $\Delta\Sigma$ AD変調器  
プロセス 0.18 $\mu$  CMOS 1P5M  
コア面積 1.4mm x 1.3mm  
チップサイズ 5.91mmx6.79mm  
ピン数 64pin
- パッケージ QFP  
ピン数 100 pin  
サイズ 13.20mmx16.00mm

チップの各層の密度を合わせる為にMetal拡散層、酸化膜層のダミーパターンを配置



# 複素アナログフィルタのまとめ

---

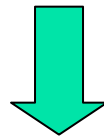
- アナログフィルタは昔も今も重要  
携帯電話等で重要なキーコンポーネント
- 複素信号の考え方は  
携帯電話送受信部アーキテクチャの  
設計・解析に有用
- 3つの複素信号処理回路
  - (1) 複素バンドパスフィルタ
  - (2) RCポリフェーズフィルタ
  - (3) 複素バンドパス $\Delta \Sigma$ AD変調器



# 全体のまとめ

---

- アナログ回路は  
ベースバンド、パワー、高周波回路に  
分類できる。
- それぞれ「言葉」や「手法」が異なる。



これからのアナログ技術者はできるだけ多くを  
カバーする知識・能力が必要

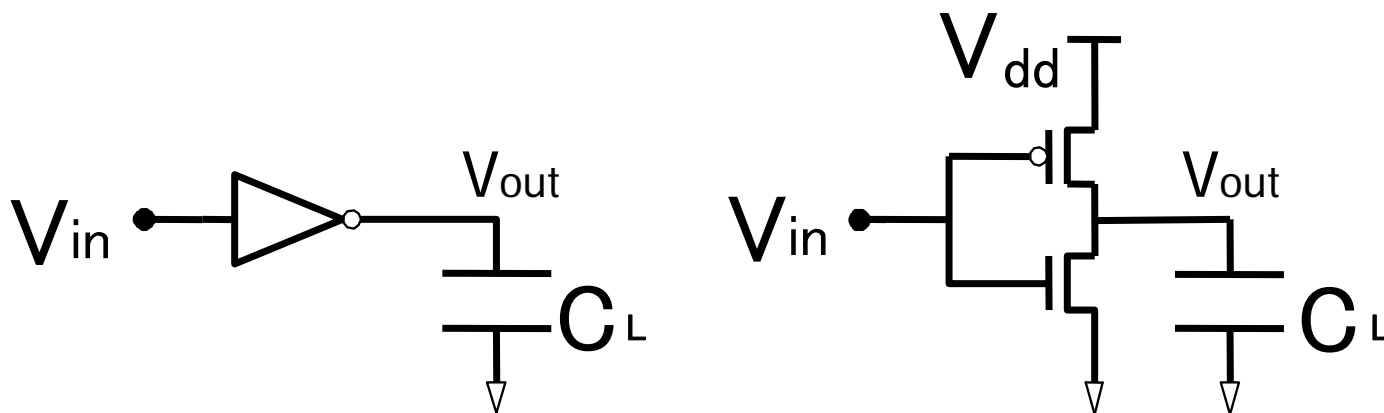
# デジタルCMOS回路の電力消費

## デジタルCMOS回路(インバータ)

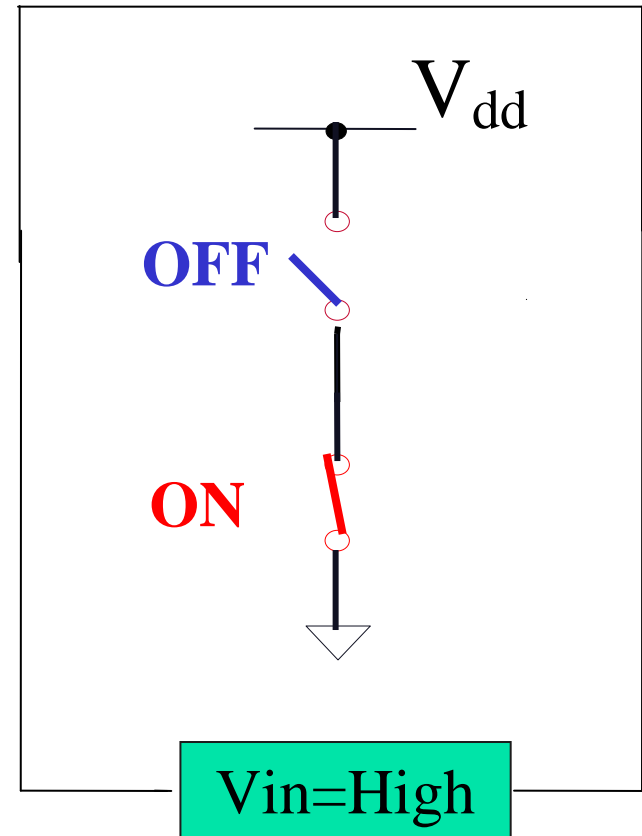
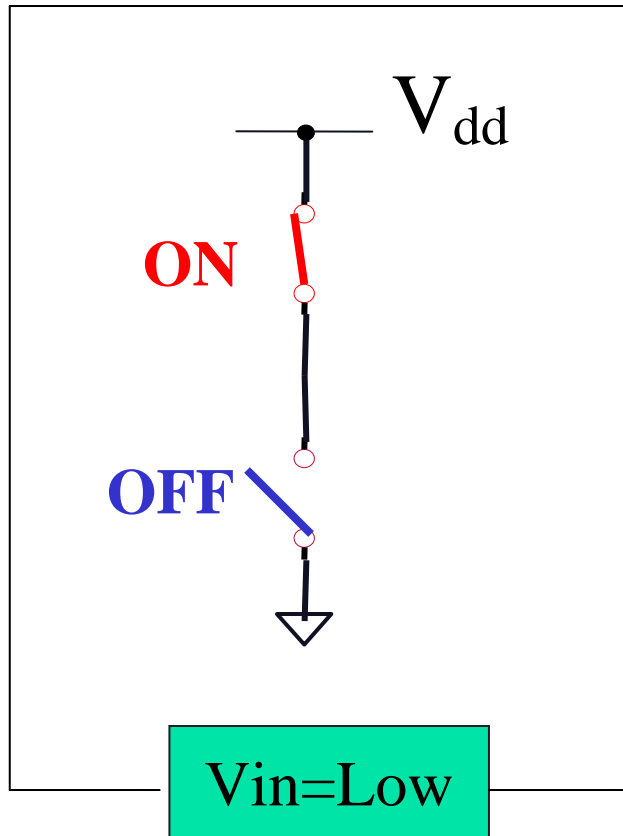
$V_{dd}$ : 電源電圧

$V_{in}$ : 入力、  $V_{out}$ : 出力

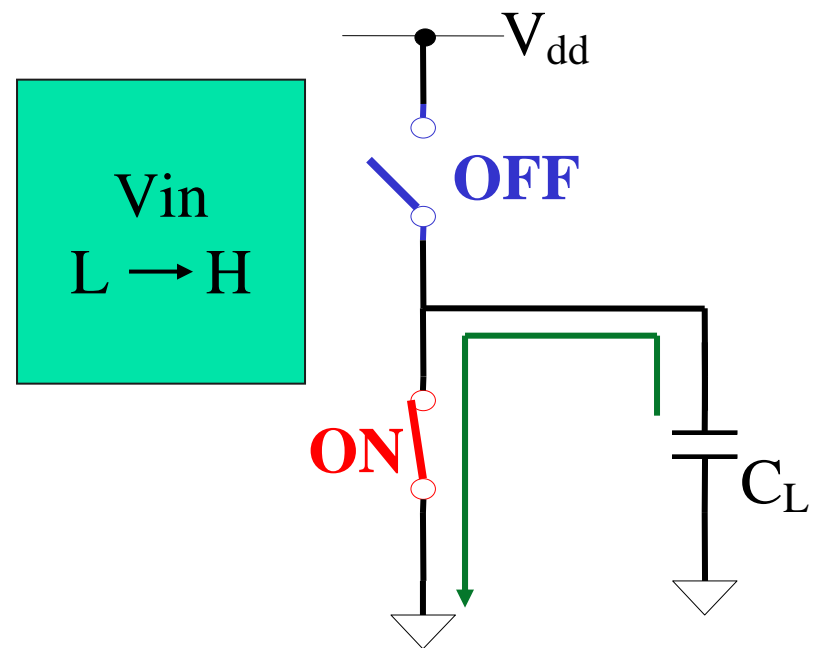
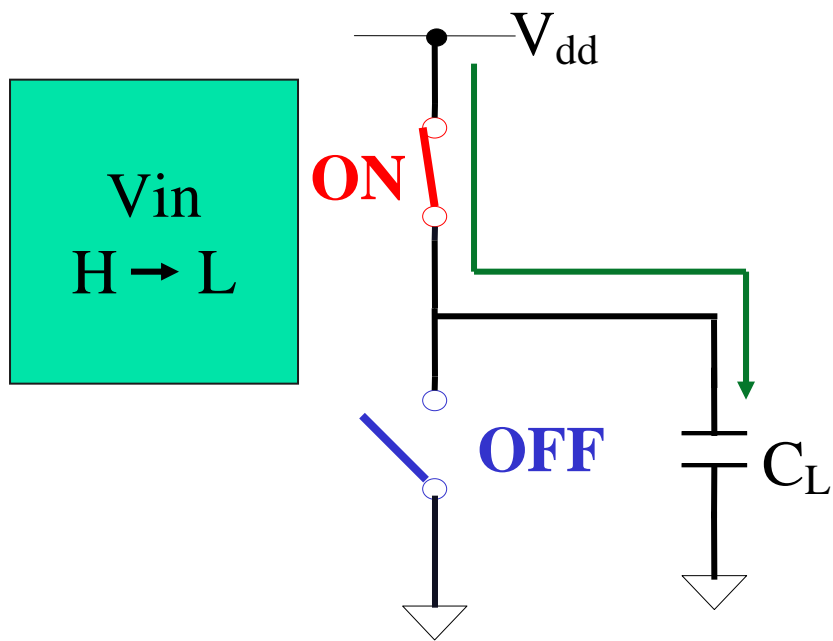
$C_L$ : 負荷容量 (配線容量、次段入力ゲート容量)



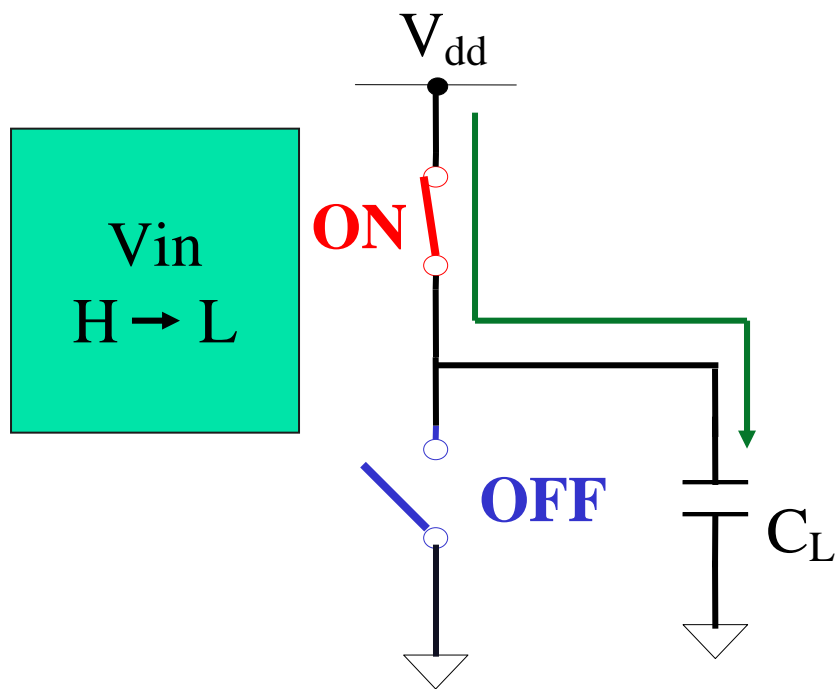
# 静的電力消費はゼロ



# 動的消費電力 (1)



## 動的消費電力 (2)

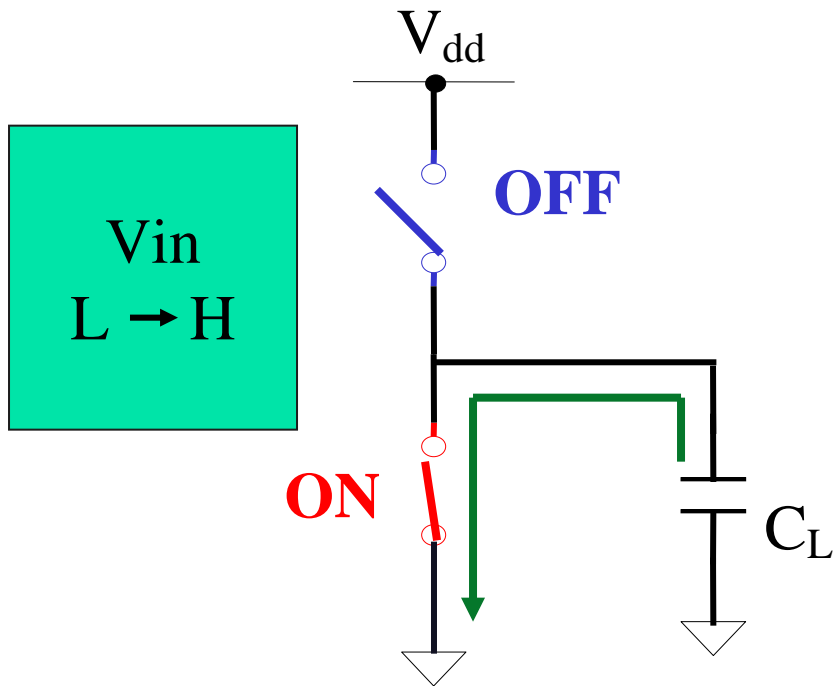


入力  $V_{in}$ :  
High → Low

蓄積電荷  $Q$ :  
0 →  $C_L V_{dd}$

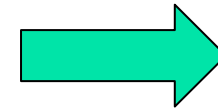


# 動的消費電力 (3)



入力  $V_{in}$ :

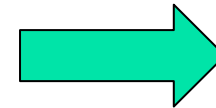
LOW



High

蓄積電荷  $Q$ :

$C_L V_{dd}$



0

## 動的消費電力 (4)

$V_{in} : H \longrightarrow L \longrightarrow H$  のとき

電荷  $Q = C_L V_{dd}$  が電源  $V_{dd}$  から GND へ流れる。

一秒間に出力が  $f$  回のトグルするとき

$V_{dd}$  から GND へ流れるトータルの電荷  $Q_{total} = f C_L V_{dd}$

$$\begin{aligned} \therefore \text{消費電力} \quad P &= V_{dd} \cdot I \\ &= V_{dd} (f \cdot C_L \cdot V_{dd}) \\ &= f \cdot C_L \cdot V_{dd}^2 \end{aligned}$$

$f$  : 出カトグル周波数       $C_L$  : 負荷容量

$V_{dd}$  : 電源電圧

デジタルの低消費電力化のためには  
パワーエレクトロニクスが必要

## デジタルCMOS VLSIの低消費電力化

低消費電力化は大きな技術的課題

例： 携帯電話 → バッテリーが長持ちさせる

低消費電力化技術 →  $f, C_L, V_{dd}$  を小さくする。

技術のトレンド：

周波数  $f$ ： マイクロプロセッサのクロック周波数は  
より高くなる。 X

寄生容量  $C_L$ ： 半導体の微細化により寄生容量は  
小さくなりつつある。 O

電源電圧  $V_{dd}$ ： より低くして用いる。

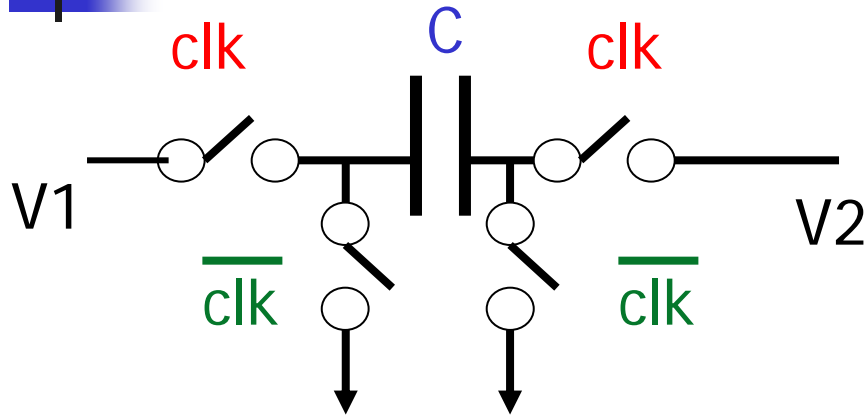
5V → 3.3V → 1.8V → 1V O

電源回路ではなく信号処理回路に  
スイッチドキャパシタ回路を用いる

# サンプリング値系アナログ回路 - スイッチド・キャパシタ 回路 -

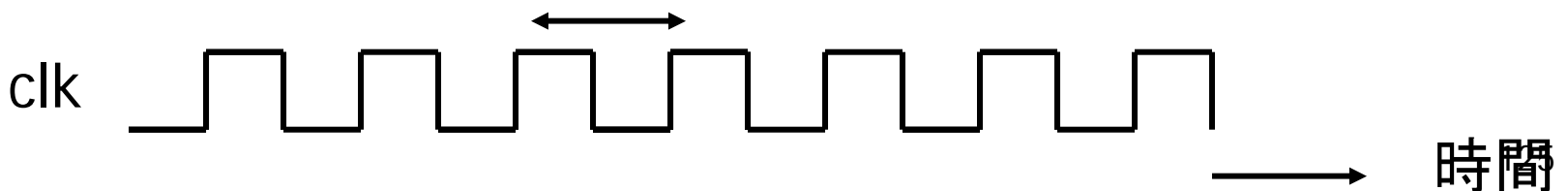
	信号レベル	連続	離散
時間レベル			
連続		アナログ	PWM
離散		スイッチド キャパシタ	デジタル

# スイッチド・キャパシタ回路



$$R = T / C$$

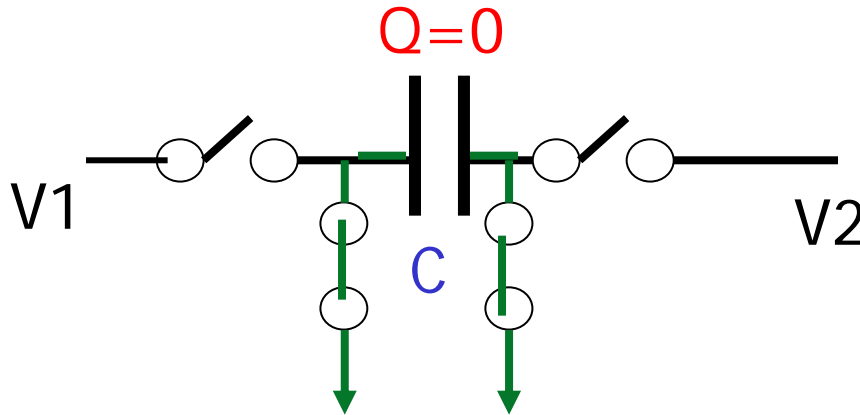
T: clk 周期



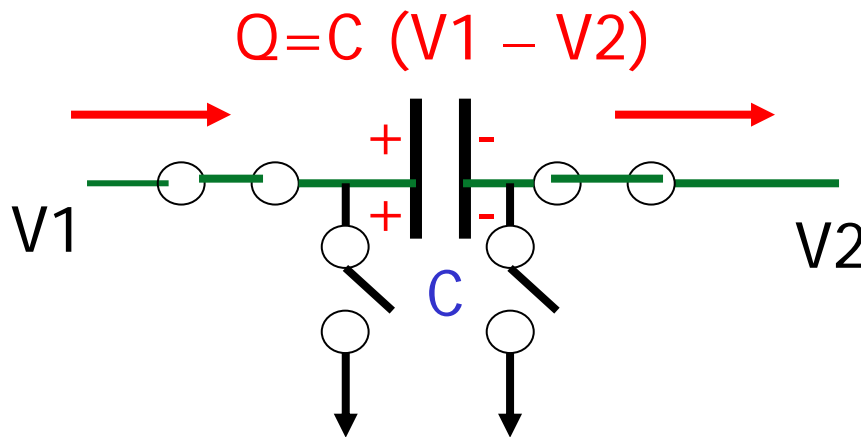
- 容量 C とスイッチで等価的に抵抗 R を実現
- MOSスイッチ使用
- **バイポーラでは実現困難**
- 米国カルフォルニア大学の大学院生が考案
- 多くの製品に使用。

# スイッチド・キャパシタ回路の動作原理

clk=low  
のとき



clk=high  
のとき



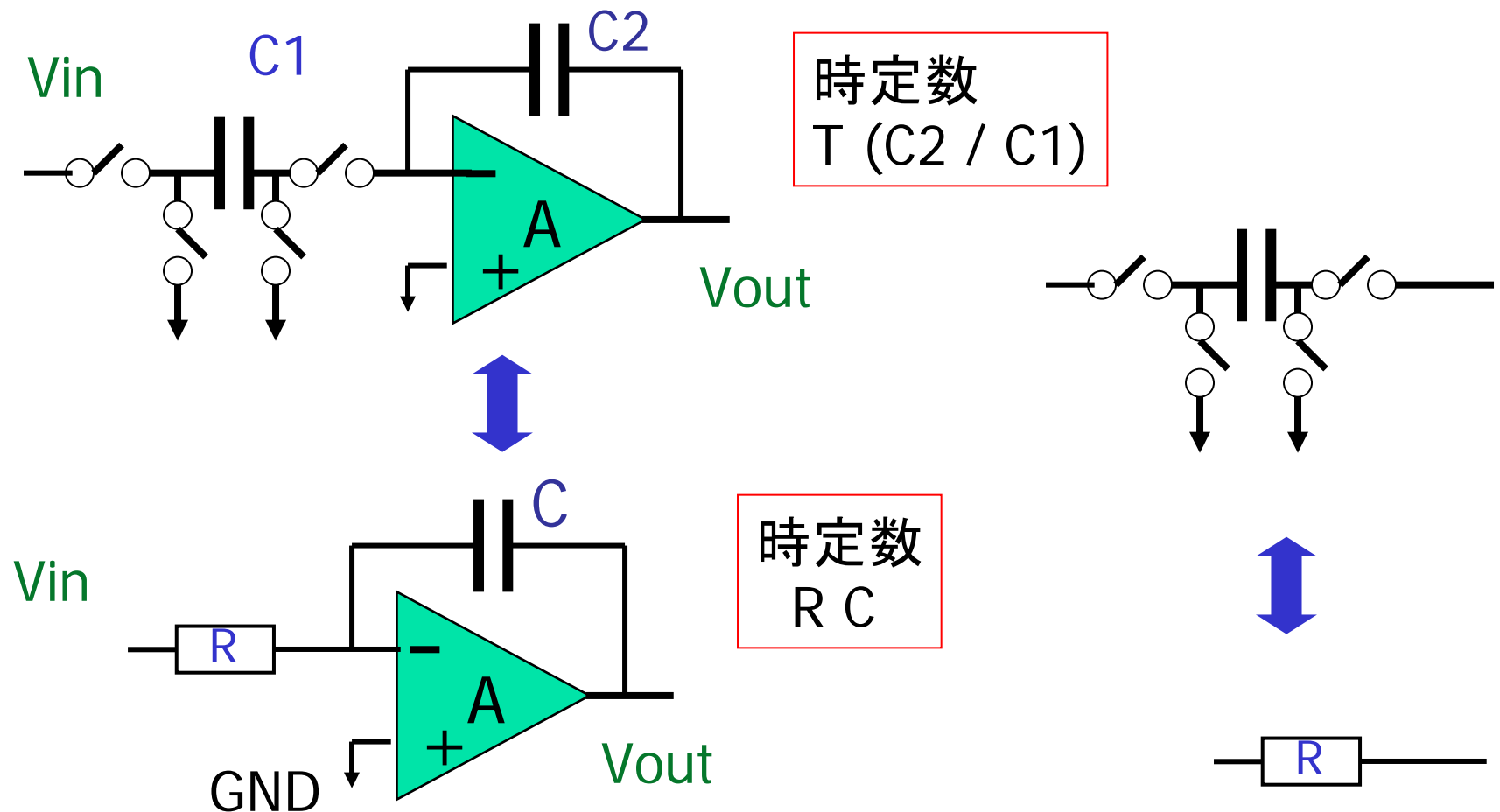
時間Tに電荷  
 $Q=C(V1 - V2)$   
が流れる。



$$I = \frac{C}{T}(V1 - V2)$$
$$= \frac{1}{R}(V1 - V2)$$

$$\therefore R = \frac{T}{C}$$

# スイッチド・キャパシタ回路を用いた積分回路



# なぜスイッチド・キャパシタ回路を用いるのか？

- スイッチド・キャパシタ積分回路 時定数 $T$  ( $C2 / C1$ )
  - クロック周期 $T$ で制御可能
  - 集積回路内では  $C2 / C1$  は高精度に実現可能
  - 集積回路内では 絶対精度は良くないが  
比精度は良い。
  - $C2 / C1$  の値は温度が変化しても一定
- 連続時間積分回路 時定数  $RC$ 
  - 集積回路内で $RC$  の値の高精度な実現が困難
  - $RC$  の値は温度が変化すると変わる。



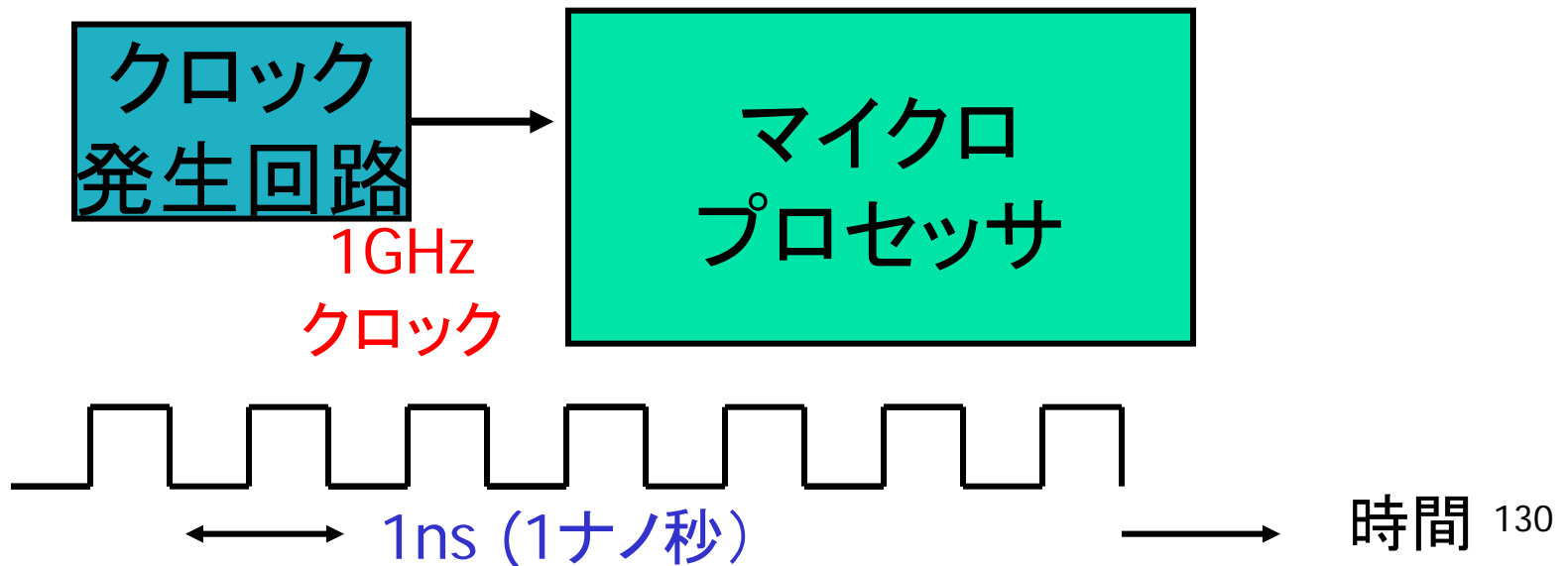
## 発振回路

---

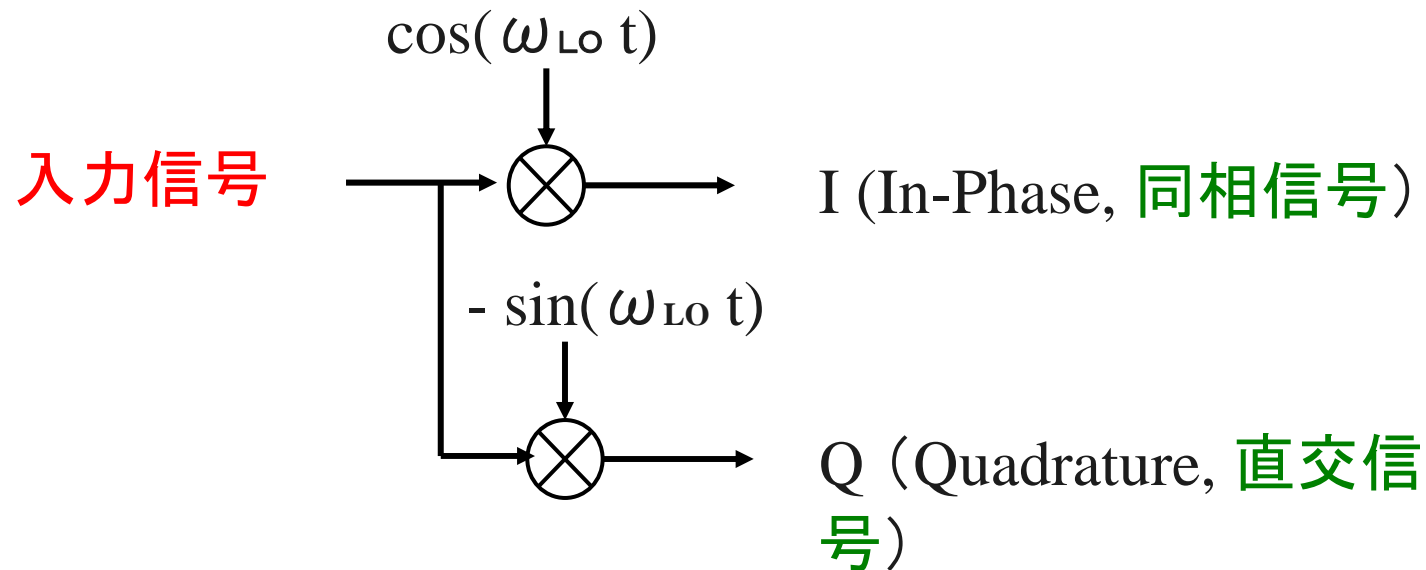
発振回路は自ら信号を発生する。  
アンプは小さな信号を大きな信号に  
増幅する。

# 発振回路出力は何に使うか(1)

- 例: マイクロプロセッサのクロック
- クロックに同期して動作(同期回路)  
クロックの立ち上がりで論理回路はトグル。



# 発振回路出力は何に使うか(2)



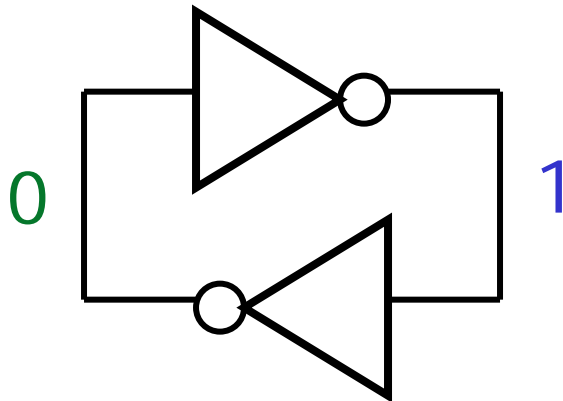
直交検波での cosine, sine 波として使用する

# 2つのインバータのリング接続

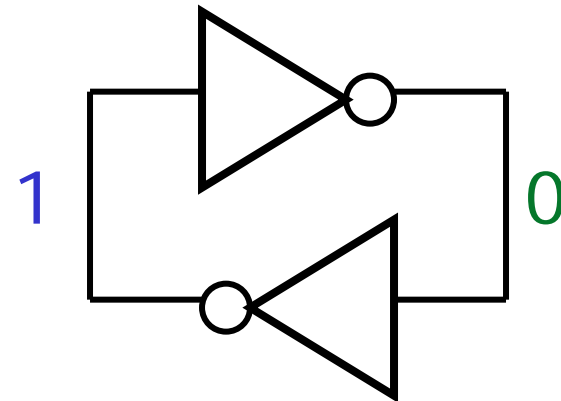
## メモリ回路

2つの安定状態

データ“1”を記憶

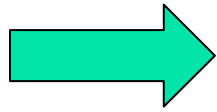


データ“0”を記憶

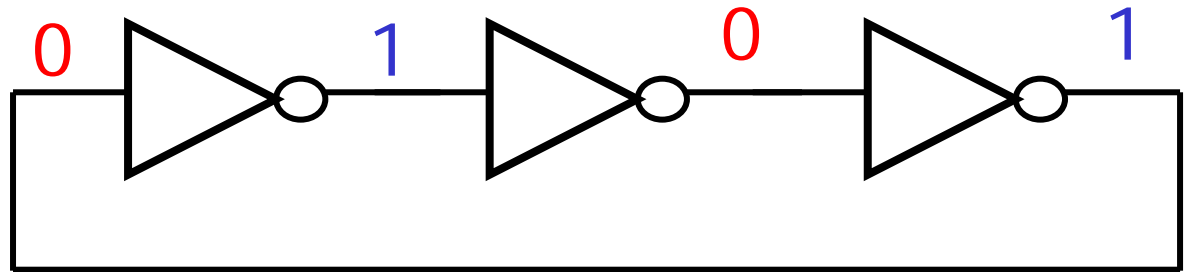
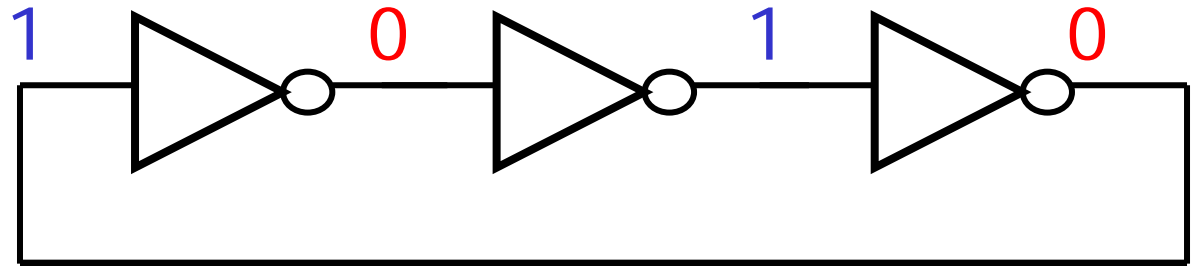


- SRAM (Static ランダム・アクセス・メモリ)  
Latch, Flip-Flop 等のメモリ素子は  
これを利用している。

# 奇数個インバータのリング接続 リング発振器



安定状態  
なし



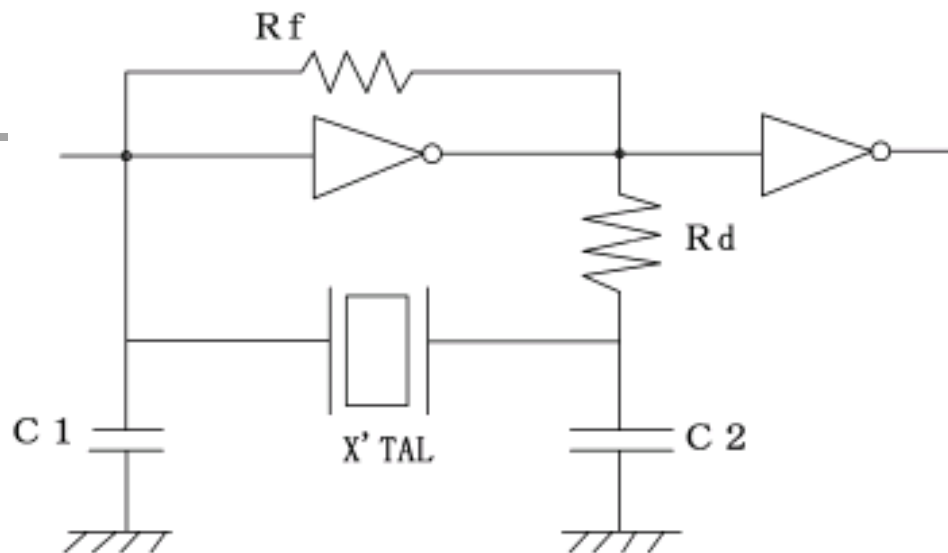
T: インバータ遅延、 $2N+1$  個のインバータリング接続

$$\text{周波数 } f = \frac{1}{2(2N+1)T} \text{ で発振する。}$$

# コルピッツ (Colpitts) 発振回路とは？

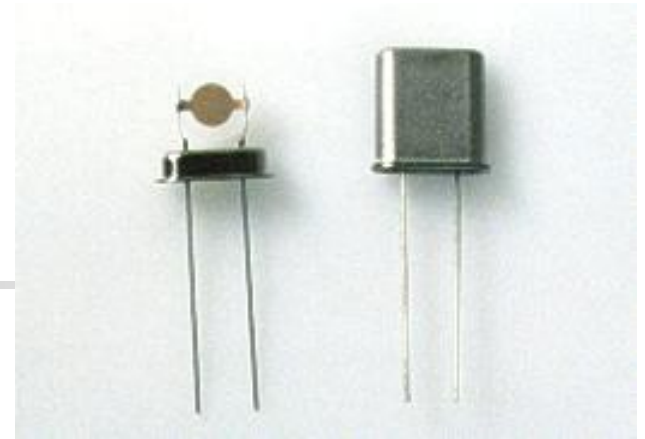
LC同調発振回路

正弦波発振器



C1, C2の充・放電とインバータのON・OFF  
を繰り返すことによって、発振が起こる  
CとLの時定数によって発振周波数が決まる

# 水晶振動子とは？



○厚さ:0.2~0.05mm

○形状:水晶の両面に金電極が取付

○専用の発振器に接続すると、

決まった発振周波数で振動する

☆時計, 無線機, 携帯電話, コンピュータ  
などに必要不可欠



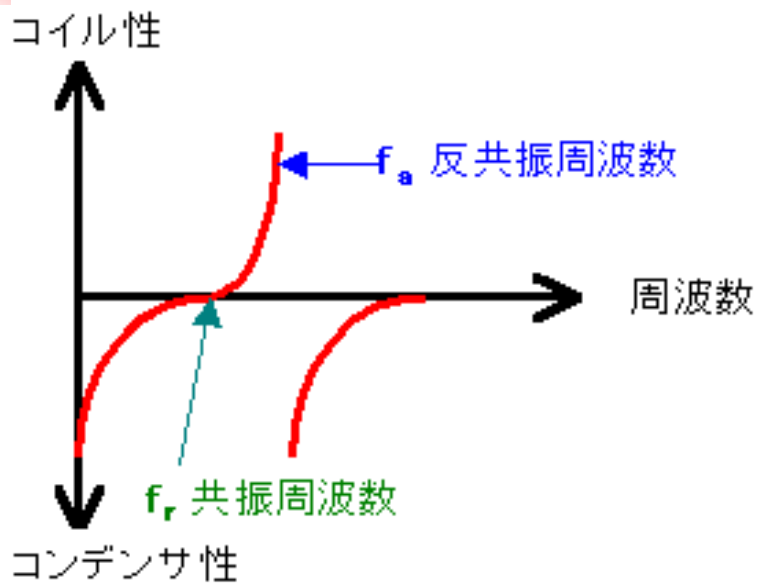
# 水晶振動子

---

その周波数安定度の高さから、  
コンピュータ等の様々なクロック駆動の電子回路  
にクロック信号を供給する高周波デバイスとして、  
また、急速に発展する通信分野等、  
精密な基準周波数を必要とする機器等  
に多く使われている。



# 水晶振動子の電気的理解



$f_r$ : インピーダンス極小

$f_a$ : インピーダンス極大

- 周波数が低い時  
コンデンサとして働く
- $f_r$ と $f_a$ の間は  
コイルとして働く
- 周波数が高い時  
コンデンサとして働く

周波数によって性質を変えるデバイス

# 水晶振動子の周波数範囲

水晶振動子の周波数

一般的に、数百[Hz]~200[MHz]が製造可能。

カットの仕方や振動モードで決まる。

容量比の代表的な値

カット	振動モード	周波数範囲(kHz)	$C_0 / C_1$
XY	屈曲	1 ~ 80	600
NT	屈曲	4 ~ 100	900
5° X棒	伸張	40 ~ 200	130
CT	輪郭すべり	150 ~ 850	350
DT	輪郭すべり	100 ~ 500	400
SL	輪郭すべり	180 ~ 700	400
BT	厚みすべり	3000 ~ 60000	650
AT	(基本波)		
	厚みすべり	800 ~ 5000	300 ~
AT	(基本波)	5000 ~ 40000	450
	(3次オーバートーン)	10000 ~ 120000	220
	(5次オーバートーン)	50000 ~ 200000	$3^2 \times 250$
			$5^2 \times 250$

※最近ではIC技術の発達により、周波数の分周・逡倍が容易になった。

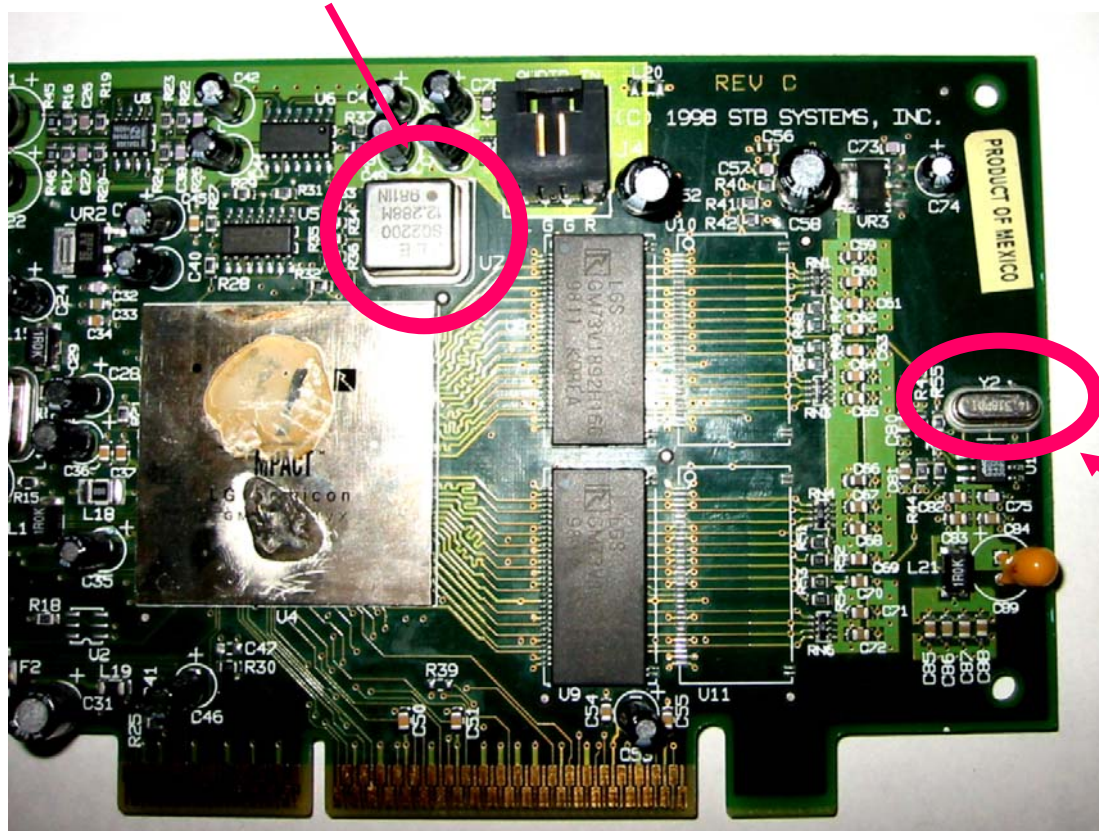
そのため

比較的手入れしやすいATカット水晶片が主流。

# 水晶振動子、水晶発振器を用いた実物の例

水晶発振器: Crystal Oscillator

ビデオカード



水晶振動子:  
Crystal  
Resonator

# 水晶振動子、水晶発振器の 実物の例



水晶振動子:Crystal Resonator



水晶発振器:Crystal Oscillator