

デュアル・デルタシグマ変調方式によるシームレス制御 昇降圧形コンバータの性能改善検討

小堀康功*, 古谷哲也, 光野正志, 小林春夫 (群馬大学)

清水敏彦 (ルネサステクノロジ)

Improvement of Seamless Controlled Buck-Boost Converters with Dual Delta Sigma Modulations

Yasunori Kobori, Tetsuya Furuya, Masashi Kono, Haruo Kobayashi (Gunma University)
 Toshihiko Shimizu (Renesas Technology)

1. まえがき

モバイル機器に使用する二次電池は、その出力電圧範囲や出力容量が改良されつつある。この結果、広範囲な入力電圧に対して中間電圧を出力すべく、連続的に制御可能なシームレス昇降圧形電源の開発が急務となっている。

例えば携帯電話に最新のリチウムイオン電池を使用する場合、電池からの入力電圧が 4.2~2.2V に対して、出力電圧は 2.5V である。したがって降圧形動作と昇圧形動作を自動的にかつ連続的に切替える必要がある。

これまでこのようなシームレス制御が可能な昇降圧形電源を提案し、シミュレーションによる方式改善を報告^{1)~3)}してきた。今回、デュアル・デルタシグマ変調方式の効率を検討し、実験動作を確認したので報告する。

2. フルブリッジ構成の昇降圧形電源

2.1 ミックス昇降圧形制御方式

スイッチング電源における PWM 信号には、通常 時比率 (デューティ) には、例えば 10~90% 程度の制限がある。したがって入力電圧がゆっくり低下し、電源制御方式を降圧形から昇圧形に切替える場合、理論的な切替え点の前後に制御不能となる制御不能な入力電圧帯 (電圧ギャップ) が存在する。この電圧ギャップの期間において、降圧形と昇圧形の制御方式をミックスして、そのミックス比率を変化させる制御方式を提案¹⁾した。

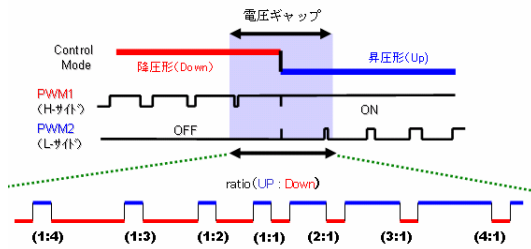


図1 ミックス昇降圧形制御方式

Fig.1 Mix Controlled Buck-Boost Converter

この方式の概念を図1に示す。ここでは入力と出力の電圧差を検出して電圧ギャップを検出する。この電圧ギャップ内においては PWM デューティは固定 (90%あるいは10%) であり、降圧形制御と昇圧形制御を PWM 周期毎に切替えるミックス昇降圧形方式とした。この場合、入出力電位差を検出するとともに、順次ミックス比率 (アップ/ダウン比) を切替える必要がある。

2.2 デルタシグマ変調による昇降圧形制御

(1) シングル・デルタシグマ変調方式

ミックス制御方式を進展させ、まず1ビット・デルタシグマ変調回路をアップ/ダウン切替制御に用いた構成を図2に示す。PWM 電源にデルタシグマ変調を用いた方式は報告[4]されているが、降圧型あるいは昇圧型専用の PWM 電源に関するものであった。ここでは PWM による電圧制御が不能な領域、つまり入力電圧ギャップにおける降圧形/昇圧形高速切替えによる制御方法である。先のアップ/ダウンのミックス比率の切替えを、カウンタや CPU を使うことなく、自動的にデルタシグマ変調で行なう構成である。この方式では、入力電圧が不感帯以外でもデルタシグマ変調回路はわずかに U/D 切替え動作をするが、これによる定常リップルは小さく問題になることは無い。

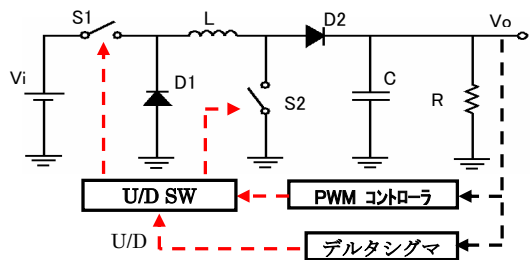


図2 シングル・デルタシグマ変調昇降圧形コンバータ

Fig.2 Up/Down Control with Single Delta-Sigma Modulation

以上の構成において負荷電流をステップ上に変化させた場合の出力電圧リップルを、他方式と比較して表 1 に示す。 $\Delta I_o=1.5A$ で、約 $50mV_{pp}$ である。

(2) デュアル・デルタシグマ変調方式

U/Dコントロールをデルタシグマ変調で実現することにより、従来技術であるデルタシグマ変調によるPWM制御と組み合わせることが可能と考えた。そこで図3のようにSW1（ハイサイドSW）とSW2（ローサイドSW）のそれぞれに、専用のデルタシグマ変調を施す構成とした。ここでは2つの独立した変調回路のクロックを逆位相として、高速応答性を図っている。

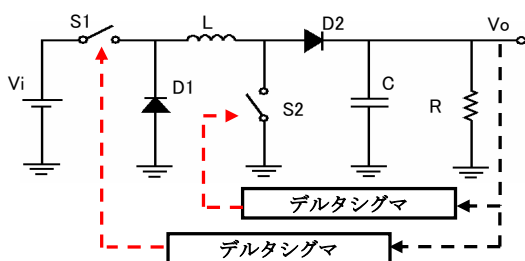


図3 デュアル・デルタシグマ変調昇降圧形コンバータ
Fig.3 Buck-Boost Converter with Dual Delta-Sigma control

図3の構成において、各パラメータを $L=1.6\mu H$ 、 $C=200\mu F$ およびデルタシグマ変調用クロックを $F_{ck}=2MHz$ とし、まずオープンループによる昇降圧形制御の動作をチェックした。各デルタシグマ変調器に同一の正弦波を加え、そのときの出力電圧と各出力パルス（MOS ゲート制御パルス）を図4に示す。ここでパルスが「H」レベルでMOSはONとなる。同図から出力電圧が上昇モードでは両

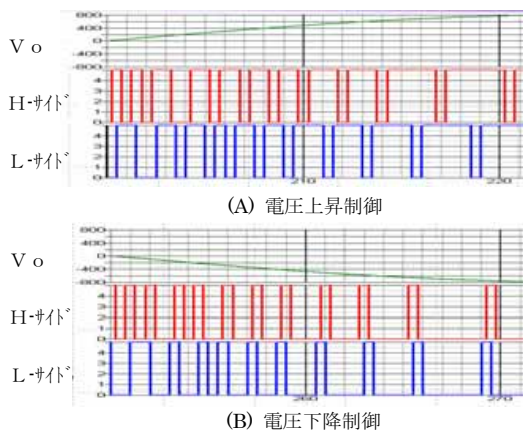


図4 デルタシグマ変調器の出力パルスと出力電圧
Fig.4 Pulses of Dual Delta-Sigma Modulations

MOSのON状態が長く、下降モードでは両MOSのOFF状態が長く続く。なお最小パルス幅は、クロック周期と同じ $0.5\mu s$ である。

3. デュアル・デルタシグマ変調方式昇降圧形コンバータ

3.1 定常動作と各部波形

シミュレーションにより、図3のようにフィードバックを施し、デュアル・デルタシグマ変調昇降圧形コンバータを構成した。このときのダイオードD2を通る電流 i_{d2} と出力電圧 V_o および両MOSのゲートパルスを図5に示す。出力電圧の上昇/下降モードと各MOSのパルス波形は適切に動作している。ここで出力電圧 $V_o=2.5V$ 、負荷電流 $I_o=0.5A$ における定常リップルはわずかに $V_{rip}=3mV_{pp}$ と非常に小さい。

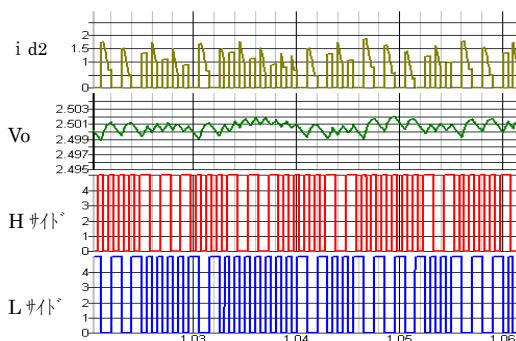


図5 昇降圧形電源の動作波形

Fig.5 Dual Delta-Sigma Converter with Feedback

3.2 負荷変動応答とリップル

同様の構成において、負荷変動に対する応答特性（出力リップル電圧）を確認した。電流の定常値 $I_o=0.5A$ に対して、電流変化量をそれぞれ $\Delta I_o=0.5, 1.0, 1.5A$ とした場合、シミュレーションによる出力リップル波形を図6に示す。当初、リップルは大きく、ポジとネガで大きなアンバランスが発生した。そこで2つのデルタシグマ特性を個々に最適化することにより、図のようにリップル量を $35mV_{pp}$ にできた。

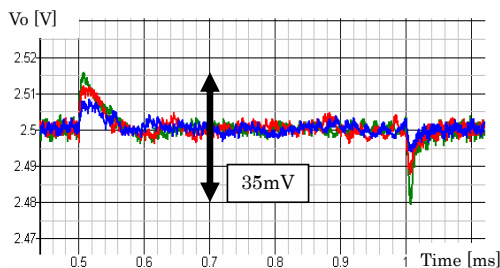


図6 デュアル・デルタシグマ変調におけるリップル
Fig.6 Ripple with Dual Delta-Sigma Modulations

また先述の各制御方式における出力リップル値と比較して、図7に示す。同図において、破線はミックスU/D制御方式、一点破線はシングル・デルタシグマ変調方式、実線はデュアル・デルタシグマ変調方式である。なお、ここで $\Delta I_o=0A$ は定常リップルを示す。

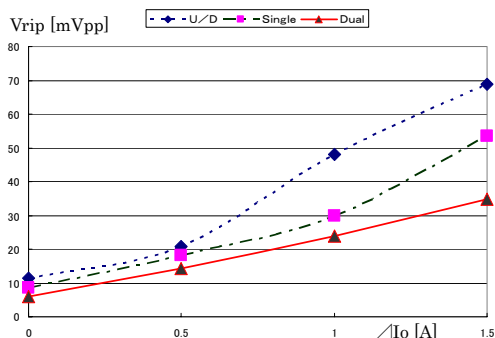


図7 負荷変動に対する出力リップル
Fig.7 Output Ripple for Load Current Step

3.3 効率の検討

電源においてはリップルに加え、効率 η も重要な性能指標である。シミュレーションにより各入力電圧 V_{in} における、負荷電流 I_o 対効率 η を検討した。全体的に右下がりの傾向にあり、 $I_o=0.5A$ あたりで最大効率85%となる。 $V_{in}=2.8V$ 付近においては、先述のU/D比が1:1程度になり、デルタシグマ変調においてもMOSのON/OFFが最も頻繁に切換えられ、スイッチングロスによる効率低下と思われる。また $V_{in}=2.5V$ では主に昇圧形動作であり、出力電流の増加による効率の低下が大きく現れている。なお、シミュレーションに用いたパラメータは、 $L=1.5\mu H$ 、 $C=300\mu F$ 、各SW・Diのオン抵抗を $R_{on}=50m\Omega$ とし、クロック周波数 $f=500kHz$ で実施した。

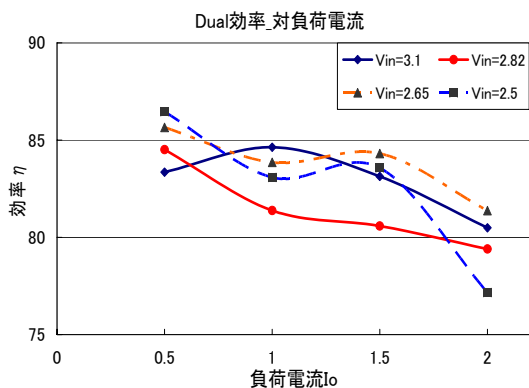


図7 負荷電流変化に対する効率 (Sim)
Fig.7 Efficiency vs Load Current

次に各出力電流における、入力電圧 V_{in} 対効率 η の結果を図8に示す。各点の測定値がかなりばらついているが、全体的な効率はほぼ80~85%に収まっている。傾向としては、負荷電流が大きいと効率はやや低下している。図において、各特性の負荷電流 I_o は、◆実線=0.5A、■実線=1.0A、▲破線=1.5A、●破線=2.0Aである。

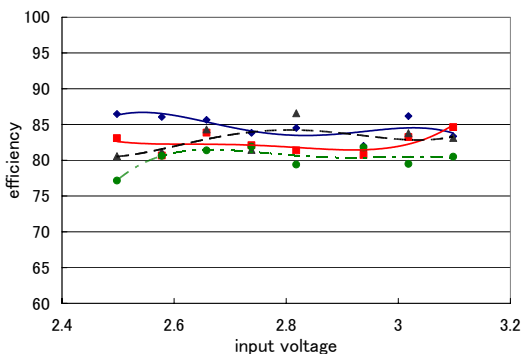


図8 入力電圧変化に対する効率
Fig.8 Efficiency vs Load Current

4. 実験結果と効率改善検討 (デュアル $\Delta\Sigma$ 方式)

4.1 実験回路における効率改善

性能的に最も良いデュアル・デルタシグマ方式に対して、実験により動作確認と効率測定をおこなった。実験当初、小さめのSWやD素子を使用したためオン抵抗によるロスが大きく、また自作のコイルを用いたが線径が細く内部抵抗が大きいためであった。そこでSWの内部抵抗を $10m\Omega$ 、ショットキーダイオードの $V_F=0.3V$ 程度として、コイルは内部抵抗を約半減し $r_L=50m\Omega$ とした。このように各素子を見直し効率を測定したが、平均的に効率は75%前後と低い値であった。

そこで回路素子以外に効率を低下させる要因を検討した。ハイサイドのMOSを大型化したことにより、ゲート容量による損失は確かに増える。しかし、クロック周波数を下げれば効率は上がるはずであるが、実際には大きな効率の変化はなかった。そこでデュアル・デルタシグマ変調特有の動作として、2つのMOS SWには、降圧形や昇圧形動作に無いモードが存在することに気付いた。各変調器は独立に動作することにより、各SW状態で4モードが存在する。しかしSW1=オフ、SW2=オンなるモードは、コイル電流あるいはコイルのエネルギーを維持する状態であり、出力電圧の制御にはほとんど寄与しない状態(アイドルモード)である。このときコイル電流は、 $D1 \Rightarrow L \Rightarrow SW2$ と流れて、各素子の内部抵抗により大きな損失が発生していることが判明した。ロジック的にこのモードを他のモードに強制的に割り当てることにより、平均的に5%以上の効率改善ができた。

4.2 各種効率の実測

以上のようにアイドルモードを除去し、 $V_{in}=2.5V$ 時の負荷電流に対する実測効率を図9に示す。スイッチング損失は負荷電流によらず一定であることより、 $I_o < 0.5A$ では効率は大きく低下している。 $I_o > 0.5A$ では、 $\eta > 80\%$ であり、まずまずの性能であろう。

なお、図中の上部の赤丸は従来の降圧型単体 ($V_{in}=2.5V$) の効率、下の青丸は昇圧型単体 ($V_{in}=2.5V$) の効率であり、不要な SW や D を削除して測定した。従来の昇圧型・降圧形のシリーズ接続電源の効率は2つの効率の掛算となり $\eta = 66\%$ と予想されるが、これと比較するとデュアル・デルタシグマ方式も十分使用可能な効率であることがわかる。

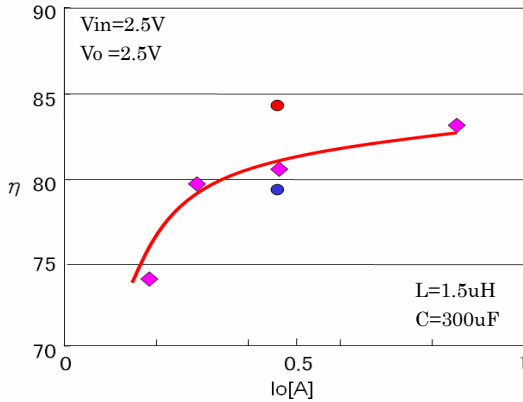


図9 負荷電流変化に対する効率 (実測)
Fig.9 Efficiency vs Load Current

次に負荷電流を一定 ($I_o=0.46A$) としたときの、入力電圧 V_{in} 対効率 η の実測値を図10に示す。デルタシグマ動作が激しい状態で最大効率 $\eta = 81\%$ となっている。 $V_{in} > 3V$ の範囲では降圧形動作がメインであり、これよりも効率が良い原因は不明で、更なる実験と検討が必要である。

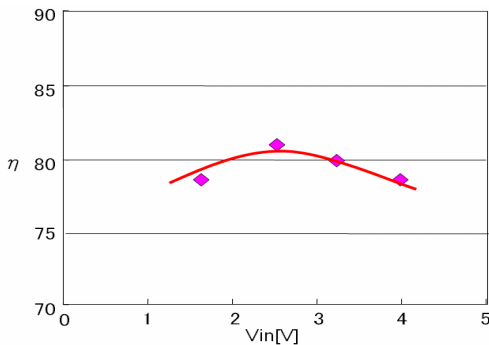


図10 入力電圧に対する効率 (実測)
Fig.10 Efficiency vs Input Voltage

いずれにしても平均効率 80% であり、2つのダイオードの同期整流化などにより、更なる効率改善が見込まれる。

また、負荷電流を一定 ($I_o=0.47A$) とし各入力電圧における、クロック周波数と効率の関係を図11に示す。周波数が高くなるとスイッチング損失が増加し、通常のスイッチング電源と同様に効率はやや低下していく。また、低域ではデルタシグマ変調器の動作が遅くなり、コイル電流のリプル増大による損失が増え、効率は低下している。

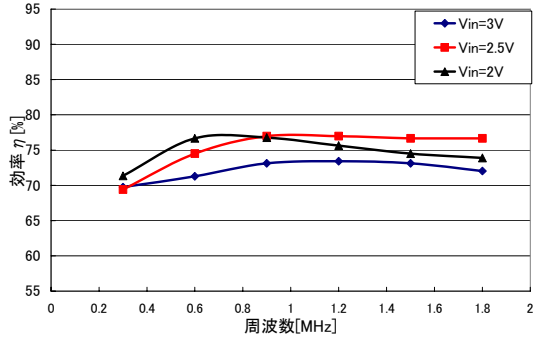


図11 クロック周波数に対する効率 (実測)
Fig.11 Efficiency vs Clock Frequency

4. まとめ

デュアル・デルタシグマ変調を用いたシームレス昇降圧形コンバータを検討し、シミュレーションにてその動作を確立した。また、実際の回路にて動作と効率を実測し、平均的に効率 80% 程度であり、今後の実用化が見込まれると判断した。

参考文献

- [1] 古谷哲也, 小堀康功, 津金民人, 小林春夫, “携帯機器用 DC-DC コンバータの制御切替方式の検討”, 電気学会電子回路研究会資料 ECT-05-53 (2005.7)
- [2] Y.Kobori, T.Furuya, M.Kono, T.Shimizu, H.Kobayashi, “A New Control Method for Switched Buck-Boost DC-DC Converters with Delta-Sigma Modulation for Mobile Equipment”, 2006 International Symposium on Intelligent Signal Processing and Communication Systems ISPACS2006 (2006.12)
- [3] Y.Kobori, T.Furuya, M.Kono, T.Shimizu, H.Kobayashi, “A New Control Method for Buck-Boost DC-DC Converters Using Dual Delta-Sigma Modulations for Mobile Equipment Applications”, IEEJ Analog VLSI Work Shop 2006 (2006.11)
- [4] 今村康秀, 田中哲郎, 吉田宏, “ $\Delta\Sigma$ 変調制御を用いた DC-DC コンバータの特性について”, 信学技報, EE2002-78 (2003.2)