

RF サンプリング連続時間BP $\Delta\Sigma$ 変調器の設計論

Design Methodology of Continuous-Time Bandpass $\Delta\Sigma$ Modulators for RF Sampling

元澤 篤史† 清水 一也† 上森 将文† ロレパスカル†† 高橋 洋介†
飯塚 邦彦†† 小林 春夫† 傘 昊† 高井 伸和†
岡本 直樹†† 西田 修造††
† 群馬大学 工学部 電気電子工学科 †† シャープ株式会社

Atsushi MOTOZAWA† Kazuya SHIMIZU† Masafumi UEMORI† Pascal LO RE††
Yosuke TAKAHASHI† Kunihiko IIZUKA†† Haruo KOBAYASHI† Hao SAN†
Nobukazu TAKAI† Naoki OKAMOTO†† Shuhzoh NISHIDA††
† Electronic Engineering Dept., Gunma University †† Sharp Corporation

要約— この論文では RF 信号を直接サンプリングする連続時間バンドパス $\Delta\Sigma$ AD 変調器の設計論について述べる.

(i) 先に提案した RF DAC を用いたサブサンプリング 2 次連続時間バンドパス $\Delta\Sigma$ AD 変調器を所定の信号伝達関数, ノイズ伝達関数になるための内部パラメータ値の設計法を導出した. (ii) 連続時間 $\Delta\Sigma$ 変調器では内部 ADC の出力と内部 DAC の出力の間のループ遅延により AD 変調器全体の精度が劣化するが, この問題を軽減するためにループ遅延をタイムデジタイザで測定し, その値に基づきパラメータ値を調整する手法を提案した. これらの有効性を MATLAB のよるシミュレーションで確認した.

キーワード: RF サンプリング, ソフトウェア無線, バンドパス, 連続時間 $\Delta\Sigma$ 変調器, RF DAC, サブサンプリング, ループ遅延

1 はじめに

無線 LAN, 携帯電話等の受信機アナログ・フロントエンド部で高周波狭帯域信号を高精度・低消費電力で AD 変換するために, バンドパス (Bandpass: BP) $\Delta\Sigma$ AD 変調器を用いることが検討されている [1]-[4]. 著者らは 従来のベースバンドへの周波数変換回路を無くし, RF 信号を直接 AD 変換しアナログ最小, デジタルリッチな回路構成でのソフトウェア無線システムの実現, (図 1) を目標とした連続時間バンドパス $\Delta\Sigma$ AD 変調器アーキテクチャを提案した [5]. この構成では変調器内部 DAC にジッタの影響が小さい RF DAC (図 2, [6]) を用い, サブサンプリングを行うことで, 低消費電力, 高精度で, 高周波 RF 信号を直接 AD 変換できる. この提案構成の設計論を確立するためこの論文では次のことを行ったので報告する.

(i) 提案サブサンプリング 2 次連続時間 BP $\Delta\Sigma$ AD 変調器 ([5]) で所定の信号伝達関数 (Signal Transfer Function:

STF), ノイズ伝達関数 (Noise Transfer Function: NTF) にするための内部パラメータ値の設計法導出する. STF, NTF と内部パラメータ値の関係式の導出は離散時間変調器では容易であるが, 連続時間変調器ではたとえば DAC 出力波形に依存する等きわめて大変である [7]. RF DAC を用いてサブサンプリングを行う連続時間変調器の場合の導出例はこれまでにない.

(ii) 連続時間 $\Delta\Sigma$ 変調器では内部 ADC の出力と内部 DAC の出力の間のループ遅延 (Excess Loop Delay) により AD 変調器全体の精度が劣化するが, この問題を軽減するためにループ遅延をタイムデジタイザ [8] で測定しその値に基づきパラメータ値を調整する手法を 2 つ提案する.

2 連続時間 $\Delta\Sigma$ 変調器の信号伝達関数とノイズ伝達関数

連続時間変調器では連続時間 (Continuous-Time:CT) と離散時間 (Discrete-Time:DT) の回路・信号が混在しているが (図 3), この節では連続時間変調器の NTF, STF 導出のためその構造の考察を行う. $\Delta\Sigma$ AD 変調器は図 4 のブロック図に置き換えられる [9]. 図中の L_0, L_1 を用いて STF, NTF を表す.

$$STF = \frac{L_0}{1-L_1}, \quad NTF = \frac{1}{1-L_1}. \quad (1)$$

離散時間変調器の場合は図 4 の A のノードにスイッチがあると等価である. したがって STF, NTF とともに離散時間で扱え z 領域で処理できる. 一方, 連続時間変調器の場合は図 4 の B のノードにスイッチがあるのと等価とできる. 両方の変調器で量子化ノイズは離散時間信号である. また連続時間変調器では L_0, L_1 は s 領域の関数であるので, 連続時間変調器の NTF を求める際は L_1 の z 領域への変換が必要となる. 次に連続時間変調器の STF について

て考える。式 (1) より STF は次のようなる。

$$STF = L_0 \cdot NTF. \quad (2)$$

前述した通り NTF は z 領域の関数であり、 L_0 は s 領域の関数である。また連続時間変調器の STF は連続信号にかかる伝達関数なので以下のように $s \rightarrow j\omega, z \rightarrow e^{j\omega T}$ とし以下のように周波数領域 (ω) で扱う。

$$STF = \frac{L_0(s)}{1 - L_1(z)} \xrightarrow{s \rightarrow j\omega, z \rightarrow e^{j\omega T}} \frac{L_0(j\omega)}{1 - L_1(e^{j\omega T})}. \quad (3)$$

3 サブサンプリング連続時間 BP Δ Σ AD 変調器の設計

この節では 2 節と付録 1 の結果を用いて目標の特性を離散時間 BP Δ Σ AD 変調器で設計し、その NTF, STF 特性がそれぞれ一致するように連続時間 BP Δ Σ AD 変調器の内部フィルタ、内部 DAC のフィードバック係数を設計する。すなわち図 7 に示す離散時間変調器と同じ NTF, STF をもつ、内部 DAC に RF DAC を用いた入力帯域中心周波数 $\frac{3}{4}F_s$ のサブサンプリング動作連続時間 BP Δ Σ AD 変調器 (図 8) を設計する。

離散時間および連続時間 $\Delta\Sigma$ AD 変調器を図 5 のように置き換える。同図の破線で囲った部分がそれぞれの L_1 である。式 (1) より両者で NTF が等しくすることはそれぞれの L_1 を等しくすることと等価である。 L_1 の特性を合わせこみ NTF が等しくなるように設計し、次に STF を設計する。STF の設計は式 (3) より目的での信号周波数での利得を求め、それに応じたゲインを付加すればよい。また図 6(a) のゲイン P は図 6(b) と等価である。図 7 の L_1 は次のように得られる。

$$L_1(z) = \frac{2z^2 + 1}{(z^2 + 1)^2}. \quad (4)$$

式 (4) を部分分数分解し次式を得る。

$$\frac{2z^2 + 1}{(z^2 + 1)^2} = \frac{-0.75j}{z - j} + \frac{0.25}{(z - j)^2} + \frac{0.75j}{z + j} + \frac{0.25}{(z + j)^2}. \quad (5)$$

式 (5) の各項について付録で求めた 1 次、2 次の場合の CT \leftrightarrow DT 変換の関係を用いて z 領域から s 領域に変換する。これにより離散時間と連続時間の $\Delta\Sigma$ 変調器の L_1 が等しくでき、すなわち NTF 特性が等しくなる。目的の信号周波数での利得を考慮した連続時間の $\Delta\Sigma$ 変調器のブロック図を図 8 で、図中の H_{c1}, H_{c2} は次のように得られる。

$$H_{c1} = \frac{\omega_c s + 0.06\omega_c^2}{s^2 + \omega_c^2} \quad (6)$$

$$H_{c2} = \frac{0.07\omega_c s - 0.08\omega_c^2}{s^2 + \omega_c^2}. \quad (7)$$

ここで $\omega_c = \frac{3\pi}{2T}$ であり、またこれらの式の導出にはかなりの計算量を必要とする。離散時間変調器 (図 7) とこの

H_{c1}, H_{c2} を用いた連続時間変調器 (図 8) の出力パワースペクトラムと OSR に対する SNDR を図 9, 図 10 に示す。これらの結果から設計した連続時間変調器の特性が離散時間変調器特性にほぼ一致していることが確認できた。

4 連続時間変調器のループ遅延の補償法の提案

連続時間 $\Delta\Sigma$ 変調器では内部 ADC の出力と内部 DAC の出力間の遅延 (ループ遅延) により AD 変調器全体の精度が劣化するという問題がある。この節では「ループ遅延をタイムデジタイザで測定しその値に応じて変調器内パラメータをアナログ的またはデジタル的に調節する」という新たなループ遅延の補償方法を提案する。

4.1 ループ遅延の補償のアルゴリズム

連続時間変調器内ループ遅延をタイムデジタイザで計測し、そのループ遅延がある場合の NTF の極配置を求め、その極が単位圏内に収まるように補償 (パラメータ調整) を行う。ループ遅延がある場合の NTF の極配置をもとめる際に Modified z 変換を用いたのでそれについて付録 2 に示す。また、ループ遅延の補償アルゴリズムの計算は、内部 DAC に Sine-Shaped DAC[6] を用いた入力帯域中心周波数 $\frac{3}{4}F_s$ のサブサンプリング動作の 1 次連続時間 BP Δ Σ 変調器を例にして行った。

4.2 内部 DAC のフィードバック係数の調整によるループ遅延の補償

ループ遅延の補償のために 1 次連続時間 BP Δ Σ 変調器で量子化器の前段に内部 DAC からのフィードバックループを設ける (図 12)。タイムデジタイザによりループ遅延を測定し、図中の P, a の係数を調整することで補償する。

図 13 にループ遅延がサンプリング時間の 30% の場合とその回路でループ遅延補償を行った場合の NTF の極配置とそのゲイン特性を示す。補償がない場合の極は単位円に極めて近く、安定限界に近いことがわかる。また図 14 にループ遅延がサンプリング時間の 30% の場合、それを補償した場合、ループ遅延がない場合の出力パワースペクトラムと OSR に対する SNDR を示す。図 14 から補償による SNDR の改善が見られ、提案する内部 DAC のフィードバック係数調整によるループ遅延補償法の有効性を確認した。

さらに図 15 にループ遅延がサンプリング時間の 90% の場合とその回路でループ遅延補償を行った場合の NTF の極配置とそのゲイン特性を示す。極配置から、補償がない場合不安定になってしまうが、補償により安定化されることがわかる。また図 16 にループ遅延がサンプリング時間の 90% の場合、それを補償した場合、ループ遅延がない場合の出力パワースペクトラムと OSR に対する SNDR を

示す。補償がないと発振してしまっているのに対し、補償を行うと安定化され SNDR が改善している。

4.3 デジタルフィルタによるループ遅延の補償

前述したループ遅延の補償法は内部 DAC のフィードバック係数の調整をアナログ的ながここでは補償をデジタル的に行う方法を示す。内部 ADC と内部 DAC との間にデジタルフィルタを設ける (図 17)。ループ遅延によって単位円の外側となった NTF の極をデジタルフィルタにより補償して単位円内に配置する。

図 18 にループ遅延がサンプリング時間の 90% の場合とその回路でループ遅延のデジタル補償を行った場合の NTF の極配置を示す。不安定だった系がデジタルフィルタ補償により安定化された。このとき用いたデジタルフィルタの伝達関数は

$$\frac{-1.5}{-1.1z^{-1} + 2.1} \quad (8)$$

である。フィルタの係数、次数はタイムデジタイザで計測したループ遅延値に依り自動調整を行う。

図 19 にループ遅延がサンプリング時間の 90% の場合、その回路でデジタルフィルタを用いループ遅延の補償した場合、内部 DAC のフィードバック係数の調整によるループ遅延の補償した場合の出力パワースペクトラムと OSR に対する SNDR を示す。デジタルフィルタによる補償の場合、SNDR の改善は内部 DAC のフィードバック係数の調整による補償にやや劣るもののアナログ的な調整が無い点で大きな優位性がある。

5 まとめと今後の課題

この論文では RF サンプリングのための連続時間 BP $\Delta\Sigma$ 変調器の NTF, STF の設計法を導出した。またループ遅延の補償法を提案しシミュレーションで効果を確認した。現在、トランジスタレベルでの回路設計、ノイズ・消費電力の見積もりを行っており、次にチップとして実現していきたい。

謝辞

有意義な御討論を頂きました宮本雅之氏に感謝いたします。

参考文献

- [1] J. Engelen, R. V. D. Plassche, "Bandpass Sigma Delta Modulators," Kluwer Academic Publishers (1995).
- [2] F. Munoz, et. al., "A 4.7mW 89.5dB DR CT Complex $\Sigma\Delta$ ADC with Built-in LPF," *ISSCC Digest of Technical Papers*, vol.47, pp.500-501 (Feb.2004).
- [3] U. V. Kack, et. al., "Direct RF Sampling Continuous-Time Bandpass $\Sigma\Delta$ AD Converter Design for 3G Wireless Applications," *Proc. of IEEE ISCAS*, Vancouver, Canada, (May 2004).

- [4] R. Schreier, et. al., "A 375-mW Quadrature Bandpass $\Sigma\Delta$ ADC With 8.5-MHz BW and 90-dB DR at 44 MHz," *IEEE Journal of Solid-State Circuits*, vol.41, pp.2632-2639 (Dec. 2006).
- [5] M. Uemori, et. al., "High-Speed Continuous-Time Sub-sampling Bandpass $\Sigma\Delta$ AD Modulator Architecture," *IEICE Trans. Fundamentals*, E89-A, no.4 (April 2006).
- [6] S. Luschs, et. al., "Radio Frequency Digital-to-Analog Converter," *IEEE Journal of Solid-State Circuits*, vol.39, no.9, pp.1462-1467 (Sept. 2004).
- [7] O. Shoaie, "Continuous-Time Delta-Sigma A/D Converters for High Speed Applications", Ph.D. Dissertation, Carleton University (1995).
- [8] 清水一也 他, 「タイムデジタイザを用いた非同期サンプリング AD 変換器と信号処理」, 電子情報通信学会 第 19 回回路とシステム (軽井沢) ワークショップ (2006 年 4 月).
- [9] R. Schreier, G. C. Temes, *Understanding Delta-Sigma Data Converters*. Wiley-IEEE Press (Nov. 2004).
- [10] E.I.Jury, サンプル値制御, 丸善 (1962).
- [11] E. I. Jury "Additions to the Modified z-Transform Method," *I.R.E. Wescom Convention Record*, Part IV, pp. 135-156 (Aug. 1957).

付録 1: サブサンプリング動作解析のための連続時間 (CT) ⇔ 離散時間 (DT) 変換

連続時間変調器では連続時間と離散時間回路・信号とが混在しているため (図 3), 2 つを結ぶインタフェイスである CT ⇔ DT 変換が必要である。(離散時間 $\Delta\Sigma$ AD 変調器は信号及び量子化ノイズが離散的であるので全て z 領域で伝達関数を扱え, システムレベルでは比較的容易に設計できる。) CT ⇔ DT 変換は連続時間 $\Delta\Sigma$ AD 変調器に用いられる内部 DAC の種類や扱う信号の周波数によって変換係数が異なる。以下に内部 DAC に RF DAC を用いたサブサンプリング動作 ($F_{in} = \frac{3}{4}F_s$) のための CT ⇔ DT 変換を述べる。

伝達関数が 1 次の場合

図 3 で量子化ノイズから見たループゲイン $g(nT)$ (離散時間領域, T はサンプリング時間) を考える。離散時間の変調器の場合のループゲインは内部フィルタの伝達関数を $H_c(z)$ とすると次のようになる。

$$g(nT) = Z^{-1}[H_c(z)]. \quad (9)$$

連続時間変調器の場合は内部フィルタの伝達関数を $H_c(s)$, 内部 DAC の伝達関数を $H_{DAC}(s)$ とし次のように計算できる。 $H_c(s)$ が 1 次の場合を考える。

$$H_c(s) = \frac{1}{s - s_k}. \quad (s_k \text{ は極}) \quad (10)$$

ループゲインは $H_c(s)$ と $H_{DAC}(s)$ の積を t 領域であらわし, 時間間隔 T でサンプリングして得られる。

$$g(nT) = \mathcal{L}^{-1}[H_c(s)H_{DAC}(s)]|_{t=nT}. \quad (11)$$

$H_c(s)$ と $H_{DAC}(s)$ のインパルス応答をそれぞれ $h_c(s)$, $h_{DAC}(s)$ とすると式 (11) は $T \leq t$ で次のようになる。

$$g(nT) = (h_{DAC} * h_c)(t)|_{t=nT}. \quad (12)$$

$$= \int_{-\infty}^{\infty} h_{DAC}(\tau) h_c(t - \tau) d\tau|_{t=nT}. \quad (13)$$

式 (13) の計算を行い次式を得る。

$$g(nT) = \frac{8\pi^2(1 - e^{-\frac{1}{2}s_k T})^2 e^{s_k nT}}{s_k(s_k^2 T^2 + 16\pi^2)} \quad (14)$$

さらに式 (14) を z 変換すると次式となる。

$$G(z) = \frac{8\pi^2(1 - e^{-\frac{1}{2}s_k T})^2}{s_k(s_k^2 T^2 + 16\pi^2)} \frac{e^{s_k T} z^{-1}}{1 - e^{s_k T} z^{-1}} \quad (15)$$

上式は変調器の内部 DAC に RF DAC を用いた場合の連続時間 1 次のループゲインの z 変換に対応している。すなわち以下に示すような関係が成り立つ。

$$\frac{z^{-1}}{1 - e^{s_k T} z^{-1}} \Leftrightarrow \frac{s_k(s_k^2 T^2 + 16\pi^2)}{8\pi^2(1 - e^{-\frac{1}{2}s_k T})^2 e^{s_k T}} \frac{1}{s - s_k}. \quad (16)$$

ここで本変調器について、式 (5) の通り、上式においての $e^{s_k T}$ は j もしくは $-j$ の値しかとらない。ここで、 $F_{in} = \frac{3}{4}F_s$ のサブサンプリング動作の場合、 $e^{s_k T}$ が j の場合は式 (17) とし、 $-j$ の場合は式 (18) とする。

$$s_k = -\frac{3\pi}{2T} \quad (17)$$

$$s_k = \frac{3\pi}{2T} \quad (18)$$

伝達関数が 2 次の場合

次の伝達関数の場合を考える。

$$\frac{1}{(z - e^{s_{k1}T})(z - e^{s_{k2}T})} \quad (\text{ただし, } s_{k1} \neq s_{k2}) \quad (19)$$

上式を部分分数分解し次式を得る。

$$\frac{1}{e^{s_{k2}T} z - e^{s_{k1}T}} \left(\frac{-1}{z - e^{s_{k1}T}} + \frac{1}{z - e^{s_{k2}T}} \right) \quad (20)$$

この式に上述の 1 次の場合の CT \Leftrightarrow DT 変換を行い s 領域に変換し 2 次の場合の CT \Leftrightarrow DT 変換が実現できる。

付録 2： Modified z 変換

Modified z 変換は、一部分がサンプル値信号で動作し他が連続信号で動作する混合システムの解析で用いられる。このシステムではサンプリング時刻の中間の時刻での出力が問題となる [10]。図 11 に $g(t)$ と $g(t)$ に t_d のむだ時間を持つ $g(t - t_d)$ の波形を示す。Modified z 変換はむだ時

間を含む関数の z 領域への変換の際に有効である。 t_d を次のように仮定する。

$$t_d = (1 - m)T. \quad (21)$$

上式において T はサンプル時間間隔であり、 $0 \leq m < 1$ である。 $g(t)$ のラプラス変換を $G(s)$ とすると $g(t - t_d)$ のラプラス変換は次式となる。

$$\mathcal{L}[g(t - t_d)] = G(s)e^{-t_d s}. \quad (22)$$

式 (22) の z 領域への変換は Modified z 変換を用いると次式のようになる [11]。

$$G^*(z) = z^{-1} \sum_{G(s) \text{ の極}} G(s) \text{ の留数} \frac{e^{msT}}{1 - e^{sT} z^{-1}}. \quad (23)$$

ここで * は Modified z 変換であることを示す。

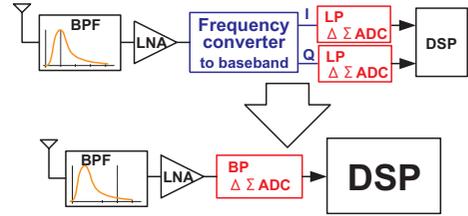


図 1: 目標とするアナログ最小、デジタルリッチな受信機アナログフロントエンド部。

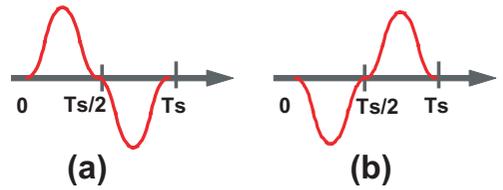


図 2: 1bit RF DAC 出力波形。(a) 入力 "0" のとき。(b) 入力 "1" のとき。

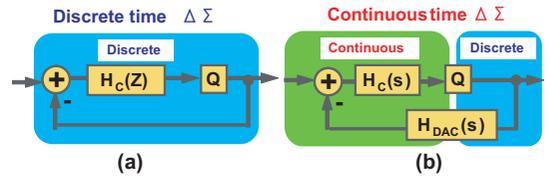


図 3: (a) 離散時間 $\Delta\Sigma$ 変調器。(b) 連続時間 $\Delta\Sigma$ 変調器。Q は量子化器を表す。

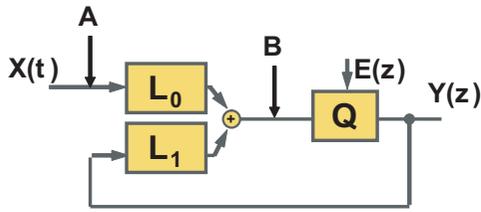


図 4: $\Delta\Sigma$ AD 変調器の L_1 と L_0 .

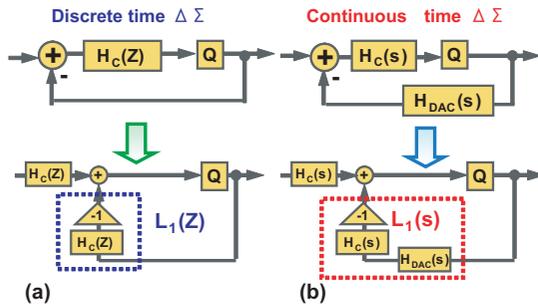


図 5: (a) 離散時間 $\Delta\Sigma$ AD 変調器の L_1 と L_0 (a) 連続時間 $\Delta\Sigma$ AD 変調器の L_1 と L_0 .

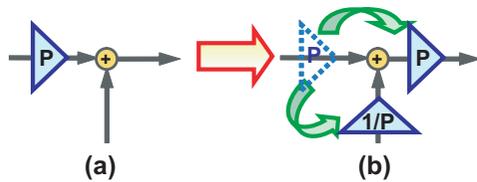


図 6: ゲイン付加時の回路の等価性を示すブロック図.

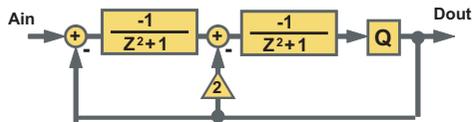


図 7: 2次離散時間 BP $\Delta\Sigma$ 変調器.

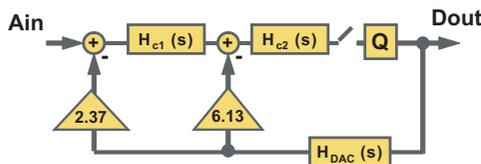


図 8: 2次連続時間 BP $\Delta\Sigma$ 変調器.

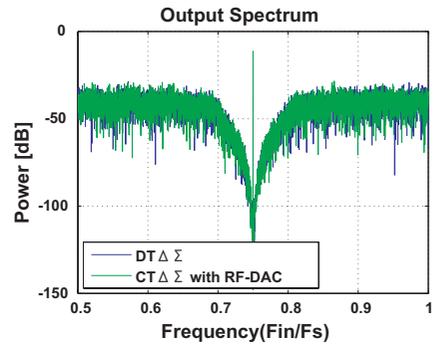


図 9: 2次連続時間 BP $\Delta\Sigma$ 変調器と 2次離散時間 BP $\Delta\Sigma$ 変調器の出力パワースペクトラム.

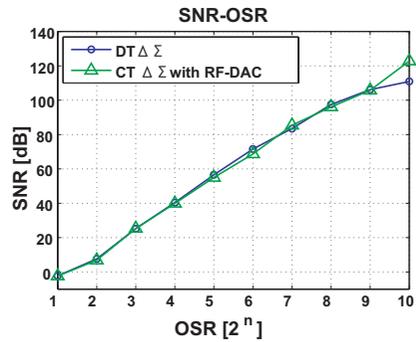


図 10: 2次連続時間 BP $\Delta\Sigma$ 変調器と 2次離散時間 BP $\Delta\Sigma$ 変調器の OSR に対する SNDR.

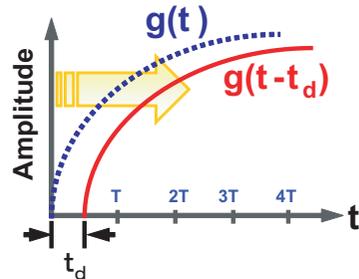


図 11: $g(t)$ と $g(t)$ に t_d のむだ時間を持つ $g(t-t_d)$ の波形.

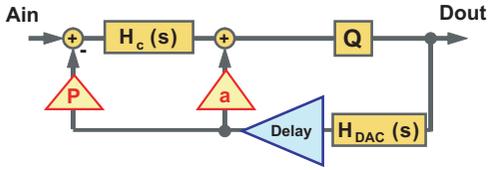


図 12: 内部 DAC のフィードバック係数の調整によりループ遅延を補償する回路のブロック図。

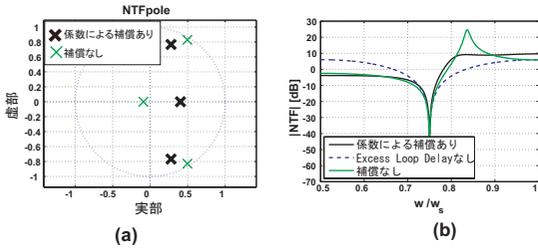


図 13: ループ遅延がサンプリング時間の 30% のとき、その回路で内部 DAC のフィードバック係数の調整によりループ遅延補償を行った場合。(a) NTF の極配置。(b) NTF のゲイン特性。

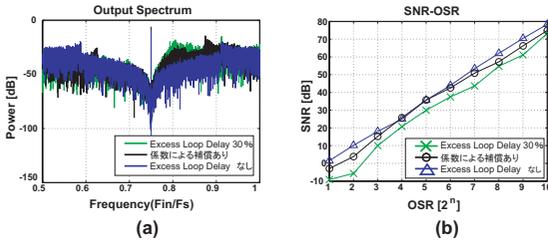


図 14: ループ遅延がサンプリング時間の 30% のとき、その回路で内部 DAC のフィードバック係数の調整によりループ遅延補償を行った場合。(a) 出力パワースペクトラム。(b) OSR に対する SNDR。

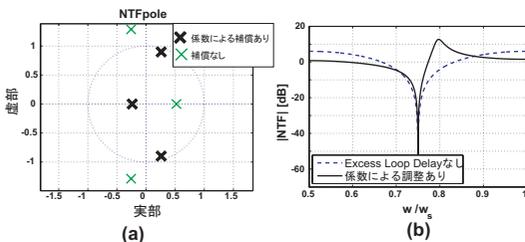


図 15: ループ遅延がサンプリング時間の 90% のとき、その回路で内部 DAC のフィードバック係数の調整によりループ遅延補償を行った場合。(a) NTF の極配置。(b) NTF のゲイン特性。

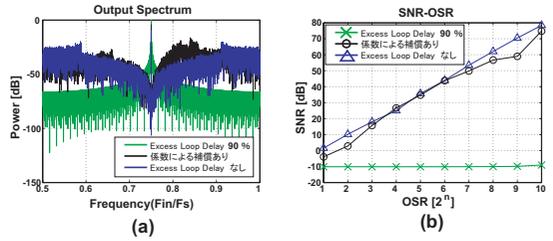


図 16: ループ遅延がサンプリング時間の 90% のとき、その回路で内部 DAC のフィードバック係数の調整によりループ遅延補償を行った場合。(a) 出力パワースペクトラム。(b) OSR に対する SNDR。

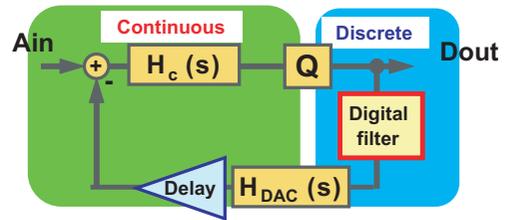


図 17: ループ遅延の補償のため内部 ADC と内部 DAC との間にデジタルフィルタを付加した連続時間 $\Delta\Sigma$ 変調器のブロック図。

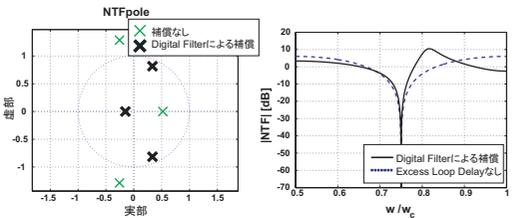


図 18: ループ遅延がサンプリング時間の 90% のとき、その回路で内部 ADC と内部 DAC との間にデジタルフィルタを付加しループ遅延補償を行った場合。(a) NTF の極配置。(b) NTF のゲイン特性。

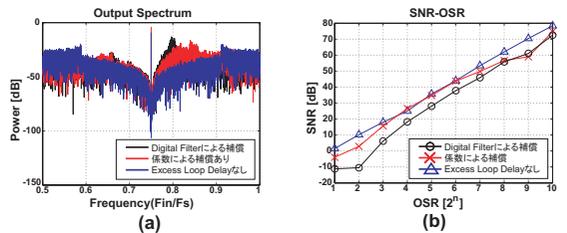


図 19: (a) ループ遅延がサンプリング時間の 90% で内部 DAC のフィードバック係数の調整によりループ遅延補償を行った場合、デジタルフィルタの付加によりループ遅延補償を行った場合、ループ遅延がない場合の出力パワースペクトラム。(b) OSR に対する SNDR。