第16回 回路とシステム (軽井沢)ワークショップ The 16th Workshop on Circuits and Systems in Karuizawa, April 27, 28, 2003

スイッチング電源の EMI 低減化回路と測定による検証

行方 真実 † 定村 宏 †† 光野 正志 †† 小林 春夫 †† 石川 信宣 †† † 群馬県工業試験場 〒 371-0845 群馬県前橋市鳥羽町 190
tel:027-251-4261 fax:027-251-9631 e-mail:namets@tec-lab.pref.gunma.jp
†† 群馬大学工学部電気電子工学科 〒 376-8515 群馬県桐生市天神町 1-5-1 tel:0277-30-1788 fax:0277-30-1707 e-mail:k_haruo@el.gunma-u.ac.jp

EMI Reduction Technique of Switching Regulators and its Measurement Verification

Makoto Namekata †, Hiroshi Sadamura ††, Masashi Kono ††, Haruo Kobayashi ††, Nobuyoshi Ishikawa †† † Gunma Prefectural Industrial Technology Research Laboratory

†† Electronic Engineering Department, Gunma University

Abstract - This paper presents Electro-Magnetic Interference (EMI) reduction and measurement techniques of DC-DC converters (switching regulators). We have already proposed a simple, inexpensive technique for intentionally broadening and flattening the spectrum of a switching regulator to reduce EMI. This noise spectrum broadening technique involves intentionally introducing pseudo-random dithering of control clock timing, which can be achieved by adding simple digital circuitry. In this paper we will report the measured results of switching regulators that this technique can significantly reduce EMI to the DC-DC converter input voltage source, with regards to peak detection, quasi-peak detection and average detection. The measurements were performed using a standard EMI measurement system in an electro-magnetic shield room (anechoic chamber).

キーワード:スイッチング電源,スイッチングノイズ,EMI,EMC,スペクトラム拡散クロック **Keywords:** Switching Regulator, Switching Noise, EMI, EMC, Spread-Sprectrum Clocking

I. 研究背景

スイッチング電源回路は高効率で大電流出力が可能で あり、また出力電圧が連続可変にできるので、多くの 電子機器に用いられている。特に近年の携帯機器の低 消費電力化を実現する上で重要なコンポーネントであ る。しかしながら、スイッチング電源回路はクロック でスイッチをドライブするため非常に大きなスイッチ ングノイズを発生することがデメリットとなっている。 [1] また近年デジタル機器の普及が進むにつれ、電子機 器は以前と比べ非常に大きな電気的ノイズ源と見られ るようになり、そこでこのノイズに対し厳しい規制が 規定されるようになった。[2] これらの電気的ノイズ の性能指標を表すものとして、妨害側は EMI (Electro-Magnetic Interference: 電磁障害) とよばれ、ノイズ 耐性側は EMS (Electro-Magnetic Susceptibility: 電 磁耐性)とよばれる。さらにこれら2つを合わせたも のは EMC (Electro-Magnetic Compatibility: 電磁環 境両立性)とよばれ、市販される電子機器は定められ た EMC 規格に適合させなければならない。[3, 4]

従来のスイッチング電源ではノイズを低減するため にシールドやフィルタを利用した共振型スイッチング 電源が使われる事が多い。この方式はノイズを効率よ く低減できるが、トランスやコイルを利用するため小 型化が難しくまたコスト高になる。そこで著者らは文 献 [5] に示すように制御クロックにわずかなタイミン グ揺らぎ(ジッタ)を意図的に与えてスイッチング・ ノイズのスペクトルを拡散させ、EMC 規格を満たす 方式を提案した。これらの報告で、提案手法によりス イッチング電源出力部(2次側)においてノイズ・パ ワー・スペクトラムが拡散し、ノイズ・スペクトラム のピークが大幅に減衰していることをプロトタイプの スイッチング電源回路の測定により示した。しかしな がら、電源から発生される EMIの問題では、スイッチ ング電源出力部だけではなくスイッチング電源の入力 電源側(1次側)への EMI が重要である。[2,3] 入 力電源側へのノイズはこの入力電源に接続されている

他の電源回路・電子機器へ回り込んでしまうからであ る。そこで今回、群馬県工業試験場の電波暗室・EMI 測定システムを用いてスイッチング電源の入力電源側 への EMIを測定し、提案手法が EMI 低減に有用であ ることを示した。

II. スイッチング電源回路の原理と問題点

スイッチング電源には降圧型、昇圧型、負昇降圧型が 代表的である。図1に入力電源 V_{DD} ,パワー MOS ス イッチ,チョークコイル(L),容量(C),ダイオードか ら構成された降圧型スイッチング電源を示す。スイッ チのオン・オフにより高い入力電圧(V_{DD})が低い出 力電圧(V_{OUT})に高効率で変換され、またLCはロー パスフィルタとして出力電圧を平滑化する。素子が理 想的なものとすると、CLKがオンの時(T_{on})、オフの 時(T_{off})にLに流れる電流の変化量($\Delta I_{Lon}, \Delta I_{Loff}$) はそれぞれ次式のように表される。

$$\Delta I_{LON} = \frac{V_{DD} - V_{OUT}}{L} T_{ON}, \quad \Delta I_{LOff} = \frac{V_{OUT}}{L} T_{Off}$$

Lに流れる電流は連続的に変化するのでこの2つの電流変化量は等しくなり出力電圧は次のようなる。

$$V_{OUT} = \frac{T_{\rm OI}}{T_{\rm OI} + T_{\rm off}} V_{DD}$$

この結果、出力電圧は出力電流に依存せず (大電流出 力可能)、クロック・デューティ $T_{on}/(T_{on} + T_{off})$ の みできまる (出力電圧連続可変可能) ことがわかる。

しかしながらスイッチング電源ではコイル L が使 われているのでスイッチング時のコイルにおける電流 微分 (L dl/dt) による大きなスイッチング ノイズが発生す る。[1] この ノイズはスイッチングの際に発生する事 から、 D C 電源であるにもかかわらずそのスペクトラ ムは特定周波数 (クロック周波数の整数倍) にピーク を持つ。このスイッチング ノイズは接続される電子機 器に対し、伝導 ノイズ・電磁輻射 ノイズとして EMI の問題を引き起こす。

III. スイッチング電源の EMI 低減化回路

著者らは先にスイッチング電源で制御クロックに意図 的にタイミング揺らぎ(ジッタ [6,7])を与えてスイッ チングノイズのスペクトラム拡散を行い、スイッチン グノイズによる EMI を減少させる手法を提案した。 文献 [5] に詳しい内容を記述している。制御クロック にジッタを与える回路をデジタルで構成するので、こ の方式を Pseudo Random digital Modulation (PRM) 方式と呼ぶことにする。プロトタイプ電源回路を試作 してこの PRM 方式を用いた場合と用いない場合の出 力電圧のパワースペクトラムを実測して比較し、PRM 方式を用いた場合の方が大幅にノイズスペクトラムの ピークが減少することを確認した。しかしながら電源 回路の EMI では出力電圧(2次側)と同時に入力電 圧源(1次側)への影響が問題となるので、今回1次 側の EMI 測定を行った。

なお、この PRM 方式は同期型デジタル LSI でク ロックにジッタを与えることでクロックのスペクトラ ムピークを拡散させる「スペクトラム拡散クロック (Spread Spectrum Clock: SSC)」[8,9]をスイッチン グ電源回路に応用したものであり、著者らの以前から のジッタ解析研究 [6,7] の延長でもある。また、鹿児 島大の田中らは先に「ランダム・スイッチング」と呼 ぶ方法を提案し同様にスイッチングノイズのスペクト ラム拡散を実現しているが [10]、田中らの方法は「制 御クロックのランダム周波数変調」であるのに対し筆 者らの方法は「ランダム位相変調」である。

IV. EMCの国際規格と今回の測定環境

電子機器の EMC に対して多くの規格 (VCCI, EN, VDE等) があるが、一般に CISPR(国際無線障害特別 委員会) 勧告に対応している。[2, 3, 4] しかしながら ここで測定する被測定物 (EUT) は電源回路単体であ り、その EMC に対して CISPR 勧告に該当する項目 がない。(CISPR 勧告は"電子機器システム"に対して 規定している。) そこで、今回のスイッチング電源の EMI 測定条件を CISPR 勧告の主旨に沿った形で表1 のように定義した。

スイッチング電源の EMI 測定は電波暗室の中で図 3、図4の構成で行った。CISPRの測定環境の規定に 従い、被測定物 (EUT) は 40cm の高さで疑似電源回 路網との距離を 80cm とした。また他の測定環境条件 (電波暗室のシールド性能と電源フィルタ性能)を表 2に示す。図3、図4はそれぞれ PRM(ノイズスペク トラム拡散)なしのスイッチング電源の1次側でのコ モンモード・ノイズ(図5)、ディファレンシャルモー ド・ノイズ(図6)測定環境である。(これらのノイズ の定義は文献[4]参照。)

表 1: スイッチング電源の EMI 測定条件

項目	定義		
被測定物	情報処理装置		
	・PRM 方式はデジタル変調方式		
	のため情報処理装置と分類した.		
規格条件	CISPR Pub.22 (VCCI クラスB)		
	・検波方式:準尖頭値及び平均値		
	・帯域:150kHz~30MHz に準拠		
	・低減効果を測定するのでクラス		
	に関して通過判定は行わない.		
測定種別	雑音端子電圧 (伝導エミッション規格)		
	・雑音端子電圧は CISPR,VCCI で定義		
	されている電源線雑音端子電圧とする.		

表 2: 電波暗室での測定環境条件

項目	仕様
シールド 性能	MIL STD-285 準拠による.
磁界	10kHz~150kHz:60dB 以上減衰
	150kHz~30MHz:80dB 以上減衰
電界	150kHz~30MHz:100dB 以上減衰
平面波	30MHz~4GHz:100dB 以上減衰
電源フィルター	10kHz~14kHz: 60dB 以上減衰
性能	14kHz~10GHz: 100dB 以上減衰

また、図7にPRM(ノイズスペクトラム拡散制御回路) を用いたスイッチング電源のノイズ測定環境を、表3 に用いたPRMの構成[5]を示す。

表 3:	PRM(ノイズ	えぺり	゚トラ	ム拡散制御回路)の構成

項目	仕様	
スペクトラム拡散方式	直接拡散	
シフトレジスタ制御周波数	6MHz	
PN 符号制御周波数	200kHz	
PN 符号	M系列	
符号長	31	

V. EMI 測定結果

スイッチング電源で提案した PRM (ノイズスペクト ラム拡散制御回路)を設けた場合と設けない場合につ いて、ライン側とグランド側のコモンモード・ノイズ (図5)を、またディファレンシャルモード・ノイズ(図6)を測定した。その結果、いずれのノイズもスペクトラム拡散されてピークのスペクトル値が減衰していることが確認できた。また、EMI測定器(HP8564A)を用いて尖頭値検波(Peak Detection: Peak 検波)、準尖頭値検波(Quasi-Peak Detection: QP 検波)、平均値検波(Average Detection: AVG 検波)[3] に対してEMI低減効果が確認できた。

図 8,9 にそれぞれ PRM を設けない場合、設けた 場合のコモンモード・ノイズの測定スペクトラムを示 す。これらグラフから PRM はノイズスペクトルを減 衰させ、特にスペクトル値が大きな値をもつ 200kHz のスイッチング電源駆動クロックに対する奇数次のノ イズスペクトルに低減効果がある事が分かる。図 8,9 のスペクトラム・データは "Peak Hold"で取得した ものであるので、このデータから Peak 検波に対して の低減効果を知ることができる。

次に図 10 に Peak 検波、QP 検波、AVG 検波を用 いて行った(クロック周波数の)奇数次高調波の EMI 低減効果を EMI 受信機で測定した結果を示す。AVG 検波、QP 検波に対して PRM 方式は EMI 低減効果が さらに大きくなることがわかる。

同様にして図11、12、13にグランド側のコモンモー ド・ノイズの場合の測定データを示し、また図14、15、 16にディファレンシャルモード・ノイズの測定データ を示す。どのノイズ源に対しても広い周波数帯でEMI 低減効果が確認できる。また、コモンモード・ノイズ はインピーダンス・ミスマッチとしてディファレンシャ ルモード・ノイズに変換されて現れるなどのために一 般的に除去が難しい。従来は大きな実装面を必要とす るラインフィルタなどを使用してコモンモードノイズ を除去していたが、提案するPRM方式を用いればラ インフィルタを用いずにコモンモード・ノイズを大き く低減できることを確認できた。

また、PRM 内の M 系列発生回路 [5] のビット数を 変更し 1 次側の EMI 低減効果を調べたが、3 ビット以 上にビット数を増やしても EMI 低減量はほぼ飽和し てしまうことが分かった。(すなわち 3 ビット M 系列 発生回路を使用するのが適切である。)このときの出力 電圧のリップルは 3.3V 入力電源電圧、1.65V 目標出力 電圧に対し PRM を設けないときとほぼ同等 (0.01V_{pp} 程度増加)であった。 謝辞 貴重なコメントをいただいた鹿児島大学の田中 哲郎先生に深く感謝いたします。本研究は経済産業省 平成13年度補正予算 即効型地域新生コンソーシアム 研究開発事業「次世代情報通信ネットワーク用高速・ 低消費電力アナログ集積回路」での群馬大学と群馬県 工業試験場の共同研究として行われた。

参考文献

- S. Sakiyama, J. Kajiwara, M. Kinoshita, K. Satomi, K. Ohtani and A. Matsuzawa, "An On-Chip High-Efficiency and Low-Noise DC/DC Converter Using Divided Switches with Current Control Technique," *ISSCC Digest of Tech. Papers*, pp.156-157 (Feb. 1999).
- [2] International Special Committee on Radio Interference, CISPR16-I: Specification for Radio Disturbance and Immunity Measuring Apparatus and Methods, Part 1, International Electro-technical Commission, Geneva, Switzerland, First edition (1993).
- [3] C. R. Paul, Introduction to Electromagnetic Compatibility, Mimatsu Data System (1996).
- [4] M. Mardiguian, Controlling Radiated Emissions by Design, Maruzen (2000).
- [5] T. Daimon, H. Sadamura, T. Shindou, H. Kobayashi, M. Kono, T. Myono, T. Suzuki, S. Kawai, T. Iijima, "Spread-Spectrum Clocking in Switching Regulators for EMI Reduction, "*IE-ICE Trans. on Fundamentals*, vol. E86-A, no. 2, pp.381-386 (Feb. 2003).
- [6] H. Kobayashi, K. Kobayashi, M. Morimura, Y. Onaya, Y. Takahashi, K. Enomoto, and H. Kogure, "Sampling Jitter and Finite Aperture Time Effects in Wideband Data Acquisition Systems," *IEICE Trans. on Fundamentals*, vol. E85-A, no. 2, pp. 335-346 (Feb. 2002).
- [7] N. Kurosawa, H. Kobayashi, H. Kogure, T. Komuro and H. Sakayori, "Sampling Clock Jitter Effects in Digital-to-Analog Converters", *Measurement*, vol.31, no.3, pp.187-199 (March 2002).
- [8] C. D. Hoekstra, "Frequency Modulation of System Clocks for EMI Reduction," *Hewlett-Packard Journal*, Article 13, pp.101-107 (August 1997).
- [9] Y. Moon, D.-K. Jeong and G. Kim, "Clock Dithering for Electromagnetic Compliance using Spread Spectrum Phase Modulation," *ISSCC Di*gest of Tech. Papers, pp.186-187 (Feb. 1999).
- [10] T. Tanaka, H. Hamasaki and H. Yoshida, "Random-switching Control in DC-to-DC Converters: An Implementation using M-sequence," *INTELEC '97*, pp. 431-437 (Oct. 1997).



図 1: 降圧型スイッチング電源回路.



図 2: スイッチング電源での従来および提案 PRM ク ロック波形. 従来クロックでは立ち上がりが等間隔で あったが、提案クロックでは立ち上がり間隔を疑似ラ ンダムに変動させた.











図 5: コモンモード・ノイズ概念図. ノード A, B は図3に対応し、ノード A の経路がライン側、 ノード B の経路がグランド側になる.



図 6: ディファレンシャルモード・ノイズ概念図. ノード C は図 4 に対応する.



図 7: PRM を用いたスイッチング電源のノイズ測定 環境.



図 8: ライン側のコモンモード・ノイズの測定ス ペクトラム(PRMを設けない場合).



図 9: ライン側のコモンモード・ノイズの測定スペク トラム (PRM を設けた場合).



図 10: ライン側コモンモード・ノイズ奇数次高調波 の各検波方式での PRM 方式による EMI 減衰量.



図 11: グランド側のコモンモード・ノイズの測定 スペクトラム(PRMを設けない場合).



図 12: グランド側のコモンモード・ノイズの測定ス ペクトラム(PRMを設けた場合).



図 13: グランド 側コモンモード・ノイズ奇数次高調 波の各検波方式での PRM 方式による EMI 減衰量.



図 14: ディファレンシャルモード・ノイズの測定 スペクトラム(PRMを設けない場合).



図 15: ディファレンシャルモード・ノイズの測定スペ クトラム (PRM を設けた場合).



図 16: ディファレンシャルモード・ノイズ奇数次高調 波の各検波方式での PRM 方式による EMI 減衰量.