

チャージポンプ電源回路の突入電流とその対策

Inrush Current and its Countermeasure in Charge Pump Circuits

名野 隆夫[†] 女屋 佳隆[†] 柏瀬 賢二^{††} 小林 春夫^{††} 小林 一行[†]
 Takao Myono Yoshitaka Onaya Kenji Kashiwase Haruo Kobayashi Kazuyuki Kobayashi
 鈴木 達也[†] 逸見 和夫[†]
 Tatsuya Suzuki Kazuo Henmi

[†] 三洋電機 セミコンダクターカンパニー
 SANYO Electric Co., Ltd.

^{††} 群馬大学工学部電気電子工学科
 Dept. of Electronic Engineering, Gunma University

あらまし 先に我々は携帯機器応用のための高効率・大電流出力可能なチャージポンプ電源回路を開発した。しかし電源投入時に大きな突入電流が流れる問題点があった。そこでこの論文では突入電流の問題を解析し、またその対策回路を考案しシミュレーションで有効性を確認した。考案した対策回路は実際のチャージポンプ電源回路に組み込む予定である。

キーワード: チャージポンプ回路、突入電流、DC-DC変換器、高電圧発生回路、電源回路

1. はじめに

近年のデジタルビデオカメラ、デジタルスチールカメラ(DSC)、DSCフォーン等の映像機器はその映像取り込みにCCDを用いている。このCCD駆動回路には、プラス、マイナスの高電圧(十数V)大電流(数mA)電源を必要とし、多くの場合はこの高電圧はスイッチングレギュレータを用いて生成している。スイッチングレギュレータは高効率・出力電圧連続可変・大電流出力可能という特長を持つが、コイルが必要でスイッチングノイズが大きという欠点を持つ。[1] 一方もう一つの電源回路であるDicksonチャージポンプ回路は容量とスイッチで構成されコイルが不要で、またノイズが小さいという長所を持つが、効率が低く大きな出力電流が得られないという欠点をもつ。[2, 3]

このような背景のもと先に我々は回路とデバイスの工夫により従来のDicksonチャージポンプ回路を改良し、高効率(90%程度)大電流出力(数mA)のチャージポンプ回路を開発した。[4, 5] しかしその実用化に際し突入電流(Inrush Current)が問題になった。すなわちチャージポンプ回路の動作開始時には各容量に電荷は必要な量だけは充電されていない。入力電源を与えクロックを動作させて、回路を起動させてから各容量に必要な量の電荷が充電される。起動時から回路の定常状態に達するまでに、入力電源およびクロックドライバの電源から比較的大きな電流が流れる。本論文において突入電流の問題を理論的に解析し、またこの問題を解決する回路を考案し、シミュレーションで効果を確認したので報告する。

2. チャージポンプ突入電流の理論解析

本章では理想チャージポンプ回路での突入電流を解析する。図1に3段チャージポンプ回路を示す。入力電圧は $V_{in}(=V_{dd})$ で時刻 n の出力電圧は $V_o(n)$ であり、CLKとCLKBは逆相のクロックである。またスイッチは電圧ドロップのない理想的なものとした出力電流もゼロとする。初期状態($n=0$)において、スイッチは全てオフされており、CLK=CLKB=Lowでまた各容量の電荷はゼロ($Q_1(0)=Q_2(0)=Q_3(0)=Q_4(0)=0$)とする。次にクロックCLK,CLKBがHi($=V_{dd}$), Low($=0$)を周期 $2T$ で繰り返す。すなわち、 $n \geq 1$ で図1(a)と図1(b)の状態を交互に繰り返す。チャージポンプ回路へ供給される電流は、入力電源 V_{in} からの電流とクロック・ドライバーから供給される電流の総和となる。

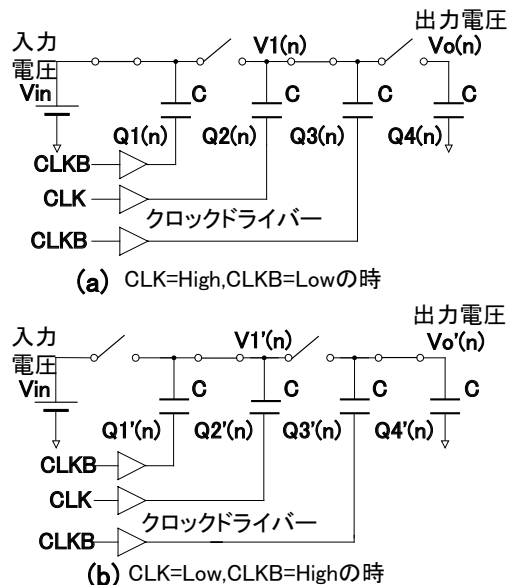


図1. 理想3段チャージポンプの動作
 (a) CLK=Highのとき (b) CLK=Lowのとき

電荷保存則と状態空間法を用いて時刻 n におけるノード電圧 $V_o(n)$, $V_1(n)$ を求めることを考える。[6, 7] 時刻 n における図 1(a)の各電荷は次のようになる。

$$\begin{aligned} Q_1(n) &= C V_{dd}, \\ Q_2(n) &= C [V_1(n) - V_{dd}] \\ Q_3(n) &= C V_1(n) \\ Q_4(n) &= C V_o(n). \end{aligned}$$

同様に図 1(b)の各電荷は次のようになる。

$$\begin{aligned} Q_1'(n) &= C [V_1'(n) - V_{dd}] \\ Q_2'(n) &= C V_1'(n) \\ Q_3'(n) &= C [V_o'(n) - V_{dd}] \\ Q_4'(n) &= C V_o'(n). \end{aligned}$$

$Q_1(n) \sim Q_4(n)$ と $Q_1'(n) \sim Q_4'(n)$ 間の電荷保存則を用いると次の関係が得られる。

$$\begin{aligned} Q_1(n) + Q_2(n) &= Q_1'(n) + Q_2'(n) \\ Q_3(n) + Q_4(n) &= Q_3'(n) + Q_4'(n). \end{aligned}$$

故に

$$\begin{aligned} C V_{dd} + C [V_1(n) - V_{dd}] &= C [V_1'(n) - V_{dd}] + C V_1'(n) \\ C V_1(n) + C V_o(n) &= C [V_o'(n) - V_{dd}] + C V_o'(n). \end{aligned}$$

同様に $Q_1'(n) \sim Q_4'(n)$ と $Q_1(n+1) \sim Q_4(n+1)$ 間の電荷保存則を用いると次の関係が得られる。

$$\begin{aligned} Q_1'(n) + Q_2'(n) &= Q_1(n+1) + Q_2(n+1) \\ Q_3'(n) + Q_4'(n) &= Q_3(n+1) + Q_4(n+1). \end{aligned}$$

故に

$$\begin{aligned} C [V_1(n+1) - V_{dd}] + C V_1(n+1) &= C V_1'(n) + C [V_o'(n) - V_{dd}] \\ C V_o'(n) &= C V_o(n+1). \end{aligned}$$

これらを整理すると次の状態方程式を得る。

$$\begin{aligned} V_o(n+1) &= (1/2) [V_o(n) + V_1(n) + V_{dd}] \\ V_1(n+1) &= (1/4) [V_o(n) + 2V_1(n) + 2V_{dd}]. \end{aligned}$$

この状態方程式を解くと次のような時刻 n におけるノード電圧 $V_o(n)$, $V_1(n)$ を得る。

$$\begin{aligned} V_o(n) &= \left[4 - \frac{2\sqrt{2}+3}{\sqrt{2}} \lambda_1^n - \frac{-2\sqrt{2}+3}{\sqrt{2}} \lambda_2^n \right] V_{dd} \\ V_1(n) &= \left[3 - \frac{2\sqrt{2}+3}{\sqrt{2}} \lambda_1^n + \frac{-2\sqrt{2}+3}{\sqrt{2}} \lambda_2^n \right] V_{dd} \end{aligned}$$

ここで

$$\lambda_1 = \frac{2+\sqrt{2}}{4}, \lambda_2 = \frac{2-\sqrt{2}}{4}$$

となる。

これらから図 1(a)から図 1(b) (CLK が V_{dd} から 0) に状態遷移する際に入力電圧 V_{dd} とクロックドライバ

から回路 (容量) に供給される電荷の総和 $Q_{total}(n)$ は次のようになる。

$$\begin{aligned} Q_{total}(n) &= [Q_1'(n) - Q_1(n)] + [Q_2'(n) - Q_2(n)] \\ &\quad + [Q_3'(n) - Q_3(n)] + [Q_4'(n) - Q_4(n)] \\ &= \frac{C V_{dd}}{4\sqrt{2}} \left[(4\sqrt{2}+6)\lambda_1^n + (4\sqrt{2}-6)\lambda_2^n \right] \end{aligned}$$

CLK の周期が $2T$ (すなわち V_{dd} , 0 である時間がそれぞれ T) であるので供給される平均電流 $I'(n)$ は次のようになる。

$$I'(n) = \frac{C V_{dd}}{4\sqrt{2}T} \left[(4\sqrt{2}+6)\lambda_1^n + (4\sqrt{2}-6)\lambda_2^n \right]$$

同様に図 1(b)から図 1(a) (CLK が 0 から V_{dd}) に状態遷移する際に回路に供給される平均電流 $I''(n)$ はつぎのようになる。

$$\begin{aligned} C V_{dd} T I''(n) &= \\ & [Q_1(n+1) - Q_1'(n)] + [Q_2(n+1) - Q_2'(n)] \\ & + [Q_3(n+1) - Q_3'(n)] + [Q_4(n+1) - Q_4'(n)]. \end{aligned}$$

故に

$$I''(n) = \frac{C V_{dd}}{4\sqrt{2}T} \left[(5\sqrt{2}+7)\lambda_1^n + (5\sqrt{2}-7)\lambda_2^n \right]$$

時刻 n に流れる平均電流を $I(n)$ とすると

$$\begin{aligned} I(n) &= \frac{1}{2} [I'(n) + I''(n)] \\ &= \frac{C V_{dd}}{8\sqrt{2}T} \left[(9\sqrt{2}+13)\lambda_1^n + (9\sqrt{2}-13)\lambda_2^n \right] \end{aligned}$$

となる。 $I(n)$ を n に関してプロットすると図 2 になる。これから n が小さいと $I(n)$ が大きく (すなわちこれが突入電流である)、 n が大きくなるにつれ各容量の電荷が定常状態に近づき $I(n)$ が小さくなっていくことがわかる。ここでは 3 段チャージポンプについての突入電流式を求めたが、同様な手法で任意の N 段チャージポンプの突入電流式を求めることができる。

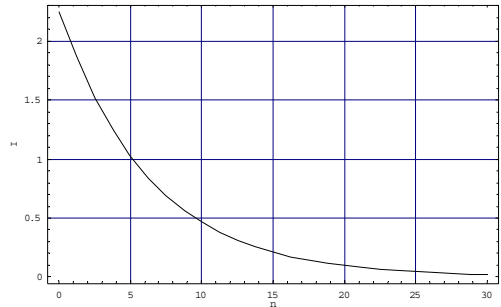


図 2. 3 段チャージポンプ回路のクロックサイクル n に対する平均突入電流の理論計算結果のグラフ表示。縦軸は電流を示し単位は $C V_{dd}/T$ である。

3. チャージポンプ設計回路

本章では、我々が設計したチャージポンプ昇圧回路とその特徴について概要を示す。

図3は我々が設計したチャージポンプ昇圧回路である。回路は3段昇圧でありポンプ部とレギュレータ部とから構成される。ポンプ部においてM1~M4は電荷転送MOSFET、C1~C3はポンプアップコンデンサー、C4は出力電圧平滑コンデンサー、P1~P3はクロックドライバー、Sはレベルシフト回路である。またK1とK2は電荷転送MOSFETのオン、オフを制御するドライバーである。

レギュレータ部は出力電圧を安定化させるためのオペアンプレギュレータである。オペアンプ入力側のVrefは基準電圧でありバンドギャップリファレンス回路で実現している。

チャージポンプ昇圧回路の仕様は ①V_{dd}=3.3±0.3(V) ②V_{out}=10(V) ③I_{out}=5(mA) ④C=0.1(μF)である。回路における主なMOSFETの設計値は以下のとおりである。

- ①電荷転送MOSFET(M1,M2,M3,M4)のサイズ
PMOS : W/L=4000 μm / 1.8 μm
NMOS : W/L=1000 μm / 1.8 μm
- ②クロックドライバーのサイズ
PMOS : W/L=10000 μm / 1.8 μm
NMOS : W/L=5000 μm / 1.8 μm

本回路の最大の特徴は

- ① M1~M4のボディとソースを短絡しており、ゲート-ボディ間に高電圧が加わらない。
- ② レベルシフト回路Sを通してM1~M4に加わるゲート電圧V_{gs}は回路の電源電圧V_{dd}の2倍となる。

これらの特徴よりM1~M4には高電圧が加わらない。その結果低電圧MOSFETを用いることができ、大電流(mAオーダー)に対応することを可能としている。本回路において留意すべき点として、電荷転送MOSFETの寄生ダイオードを通してVinからVoutまで導通することである。しかし、この導通は昇圧が進むと止まる。この導通により各ポンプアップノードに初期電圧が設定され、自動立ち上がりが可能となっている。一方起動時に電源(電池)からポンプアップ容量を充電する過電流、即ち突入電流がこの寄生ダイオードを通して流れ込む危険性がある。

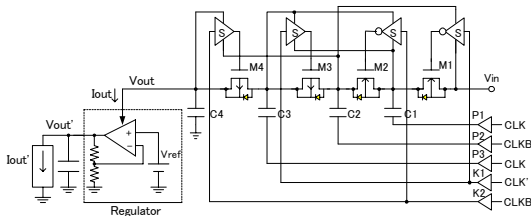


図3. チャージポンプ回路構成

4. 突入電流の実測とSPICEシミュレーション

本章は突入電流の実測とSPICEシミュレーションの結果を示す。そして、SPICEシミュレーションを用いた解析が有効であることも示す。

図3の回路における突入電流の実測波形を図4に示す。突入電流のピーク値は280(mA)である。この突入電流は電源から昇圧段入力部Vinをとおして流れる電流と、クロックドライバーをとおして流れる電流からなる。この結果はDuty 50%の場合ではクロック周波数には依存しない。

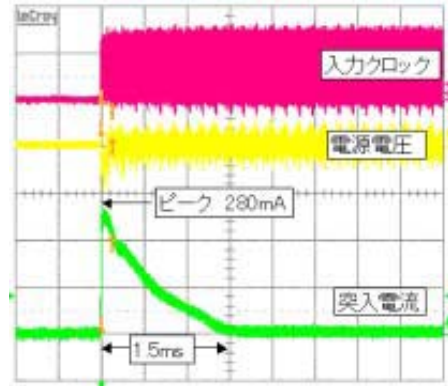


図4. 突入電流実測波形

図3の回路における突入電流のSPICEシミュレーション結果を図5に示す。ピーク電流値は240(mA)である。

突入電流のピーク値は、C1~C4の値と更に電荷転送MOSFETとクロックドライバーMOSFETのオン抵抗値とに依存する。また本回路では寄生ダイオードの面積(電荷転送MOSFETのサイズで決まる)とその寄生抵抗にも依存する。今回のSPICEシミュレーションでは寄生ダイオードを以下のように挿入した。

$$\begin{aligned} \text{MOSFETのソース、ドレイン面積と周辺長} \\ AS=AD=1e-8 \text{ (m}^2\text{)} \\ PS=PD=1e-3 \text{ (m)} \end{aligned}$$

ただし、AS, ADはそれぞれソース、ドレインの面積であり、PS, PDはそれぞれソース、ドレインの周辺長である。また実測値とSPICEシミュレーション値との間には僅かなずれが生じているが、十分に許容範囲内にある。

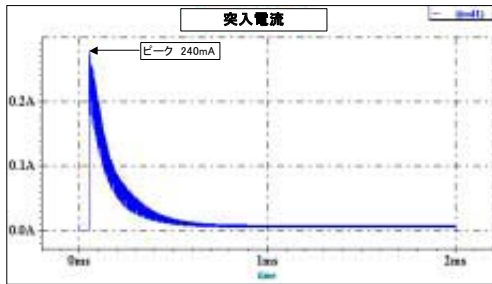


図 5. 突入電流 SPICE シミュレーション波形

5. 突入電流の SPICE シミュレーションによる検証

本章では、突入電流の詳細経路を SPICE シミュレーションにより検証し、その対策案を提案する。

チャージポンプ回路に流れ込む突入電流の電流経路は以下のとおりである。図 6 に具体的な経路を示す。

- ・ CLK=Low / CLKB=High : ①と③の経路を流れる。
- ・ CLK=High / CLKB=Low : ②と④の経路を流れる。

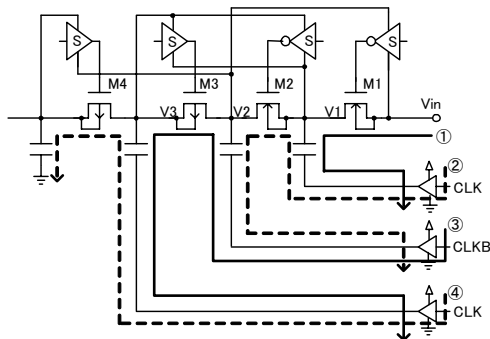


図 6. 突入電流経路

まず、電荷転送 MOSFET に流れる突入電流の詳細経路を確認し、その上で対策を考える。図 6 に示す電荷転送 MOSFET M1 を例に解析する。図 7 において、電荷転送 MOSFET を流れる電流経路は 2 つある。1 つは MOSFET のソース-ドレイン間であり、他の 1 つはソース-ボディ間の順方向寄生ダイオードである。それらの電流の SPICE シミュレーション結果を図 8 に示す。ピーク電流値はそれぞれ、ソース-ドレイン間は 60(mA)、寄生ダイオードは 170(mA) である。SPICE シミュレーション結果より、寄生ダイオードを流れる電流が大きいことがわかる。この寄生ダイオードを流れる突入電流を制御することはできない。従って電荷転送 MOSFET での突入電流対策は不可能である。

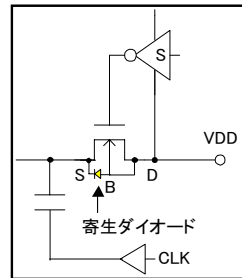


図 7. 寄生ダイオード電流経路

電荷転送 MOSFET には順方向の寄生ダイオードが存在し、これを流れる電流を制御できないことが問題である。一方、クロックドライバーには順方向の寄生ダイオードは存在しない。従って、クロックドライバーによる対策は可能である。その方策は、起動時にはクロックドライバーのインピーダンスを大きくし、安定動作時には小さくすることで対応できる。

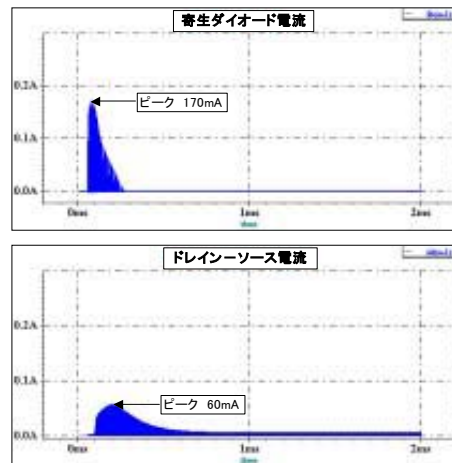


図 8. 寄生ダイオード電流シミュレーション波形

6. 突入電流抑制回路の提案

本章では、突入電流を抑制する回路を提案する。また、提案回路の SPICE シミュレーションにより突入電流波形を検証する。

突入電流を抑制するための提案回路を図 9 に示す。低駆動能力のクロックドライバーと高駆動能力のクロックドライバー（通常動作用）とを並列に接続する。起動時は通常動作用ドライバーは停止し、電流駆動能力の低いドライバーのみを動作させる。このため、起動時はクロックドライバーからポンプアップ容量に充放電する電流が小さくなる。結果として突入電流を抑制できる。

クロックドライバーを構成する MOSFET の設計値は以下のとおりである。

- ①高駆動能力クロックドライバーのサイズ
PMOS : W/L=10000 $\mu\text{m}/1.8 \mu\text{m}$

- NMOS : W/L=5000 $\mu\text{m}/1.8 \mu\text{m}$
- ②低駆動能力クロックドライバのサイズ
- PMOS : W/L=1200 $\mu\text{m}/1.8 \mu\text{m}$
- NMOS : W/L=400 $\mu\text{m}/1.8 \mu\text{m}$

実際の動作では、起動時には低駆動能力のドライバーを動作させる。そしてポンプアップ容量がある程度充電された後に、高駆動能力のドライバー動作に切り替える。ここでは、ドライバーの切り替え信号を発生する回路に、図10のヒステリシスコンパレータを使用する。これはチャージポンプの出力電圧のリプルに対応するためである。

図11に示す突入電流対策回路において、コンパレータは基準電圧 V_{ref} ($=V_{DD}$) とオペアンプレギュレータのA点の電位 V_a を比較する。突入電流発生時では $V_a < V_{ref}$ となり、通常動作時では $V_a > V_{ref}$ となる。コンパレータはこの電圧の大小を比較し、切り替え信号を生成する。尚、チャージポンプ回路の仕様において起動から 10(msec)の間は出力電流を流さないとしている。

図11に示した回路に流れ込む、突入電流の SPICE シミュレーションの結果を図12と図13に示す。これらの図において Time①は低駆動能力のドライバーが動作している時間である。Time②は高駆動能力のドライバーが動作している時間である。図12は Time①を 1.5(msec)とした。この結果は最大突入電流は 60(mA)と低減されたが、コンデンサーC1~C4は十分に充電されていないことが分かる。一方図13は Time①を 2.5(msec)とした。この結果は最大突入電流は 45(mA)となり、コンデンサーC1~C4が十分に充電されていることが分かる。

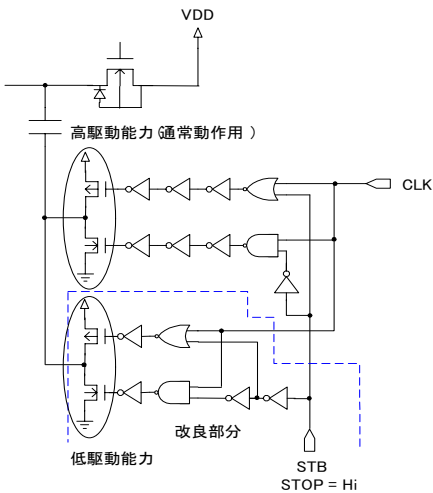


図9. 突入電流対策案

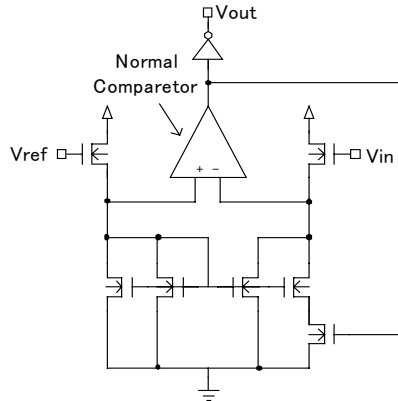


図10. ヒステリシスコンパレータ

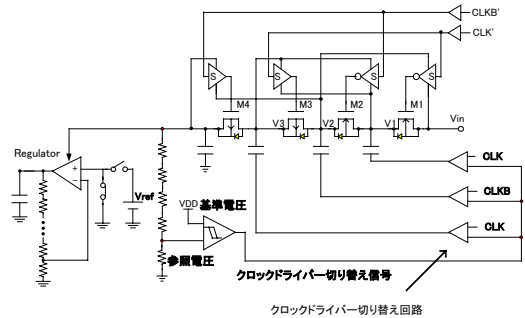


図11. 突入電流対策回路の構成

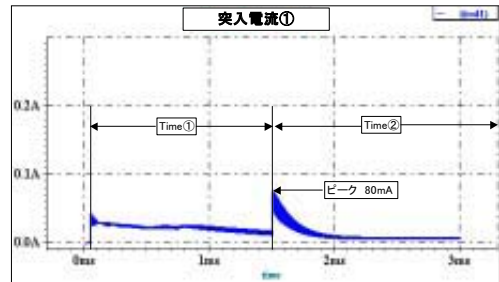


図12. 対策回路 SPICE シミュレーション結果 1

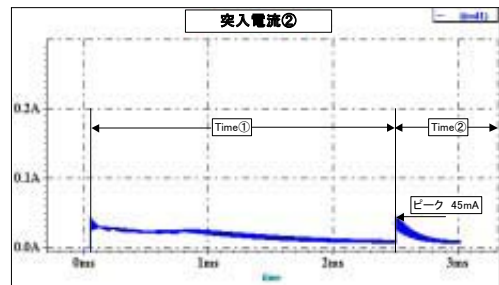


図13. 対策回路 SPICE シミュレーション結果 2

7. まとめ

チャージポンプ回路で電源を投入しクロック動作を開始する際の突入電流の問題を解析しその対策回路を検討した。提案対策回路の有効性をシミュレーションにより確認した。今後この提案回路をチャージポンプ回路に実装していく予定である。

参考文献

- [1] T. Daimon, H. Sadamura, T. Shindou, H. Kobayashi, T. Myono, T. Suzuki, S. Kawai, T. Iijima, "Spread-Spectrum Clocking in Switching Regulators for EMI Reduction," *IEICE Trans. on Fundamentals*, vol. E86-A, no. 2, pp.381-386, Feb. 2003.
- [2] J.F. Dickson, "On-Chip High-Voltage Generation in NMOS Integrated Circuit Using an Improved Voltage Multiplier Technique", *IEEE J. of Solid-State Circuit*, vol. 11, pp. 374-378, June 1976.
- [3] H. San, H. Kobayashi, T. Myono, T. Iijima and N. Kuroiwa, "Highly-Efficient Low-Voltage-Operation Charge Pump Circuits Using Bootstrapped Gate Transfer Switches," 電気学会論文誌 C (電子・情報・システム部門誌), vol.120-C, No.10, pp.1339-1345, 2000年10月.
- [4] T. Myono, T. Suzuki, A. Uemoto, S. Kawai, T. Iizima, N. Kuroiwa, and H. Kobayashi, "High-Efficiency Charge-Pump Circuits which use a 0.5V_{dd}-Step Pumping Method," *IEICE Trans. on Fundamentals*, vol. E86-A, no. 2, pp. 371-380, Feb. 2003.
- [5] T. Myono, A. Uemoto, S. Kawai, E. Nishibe, S. Kikuchi, T. Iijima, H. Kobayashi, "High-Efficiency Charge-Pump Circuits with Large Current Output for Mobile Equipment Applications", *IEICE Trans. on Electronics*, vol. E84-C, no. 10, pp.1602-1611 October 2001.
- [6] K Kashiwase, H. Kobayashi, N. Kuroiawa, N. Hayasaka, T. Myono, T. Suzuki, T. Iizima, and S. Kawai, "Dynamics of Dickson Charge Pump Circuit," *Proc. of the 15th Symposium on Circuits and Systems in Karuizawa*, pp.375-380, April 2002
- [7] K. Kashiwase, H. Kobayashi, N. Kuroiwa, N. Hayasaka, S. Inaba, T. Myono, T. Suzuki, T. Iijima, S. Kawai, "Dynamics of Parallel-Type and Serial-Type Charge Pump Circuits for High Voltage Generation", *2002 IEEJ International Analog VLSI Workshop*, pp.14-19, Singapore (Sept. 2002).