

マルチバンドパス $\Delta\Sigma$ 変調器用 DWA アルゴリズムとその応用

DWA Algorithms for Multi-Band-Pass $\Delta\Sigma$ Modulators and Their Applications

元澤 篤史 萩原 広之 山田 佳央
 小林 春夫 小室 貴紀 傘 昊

群馬大学工学部電気電子工学科 〒376-8515 群馬県桐生市天神町 1-5-1
 Tel: 0277-30-1788 Fax: 0277-30-1707 e-mail:k_haruo@el.gunma-u.ac.jp

Atsushi MOTOZAWA Hiroyuki HAGIWARA Yoshihisa YAMADA
 Haruo KOBAYASHI Takanori KOMURO Hao SAN

Electronic Engineering Department, Faculty of Engineering, Gunma University
 1-5-1 Tenjin-cho Kiryu Gunma Japan 376-8515

要約— この論文ではマルチバンドパス $\Delta\Sigma$ 変調器のフィードフォワード構成及び DWA(Data Weighted Averaging) アルゴリズムとその応用の提案を行なう。 $\Delta\Sigma$ 変調器の内部 ADC/DAC のマルチビット化に伴い DAC の非線形性が問題となるが、マルチバンドパス変調器の場合にその影響を抑えるための DWA アルゴリズムを提案する。またこの提案 DWA アルゴリズムの他の様々な変調器への応用を示し、その有効性を、MATLAB シミュレーションで確認した。

キーワード : $\Delta\Sigma$ 変調器, マルチバンド, マルチビット, DWA アルゴリズム, フィードフォワード

1 はじめに

この論文では、複数帯域に対して高精度 AD 変換を行うマルチバンドパス $\Delta\Sigma$ AD 変調器について次の提案・考察を行なう。

- (i) マルチバンドパス $\Delta\Sigma$ AD 変調器のフィードフォワード $\Delta\Sigma$ での構成を提案し、その有効性を示す。
- (ii) 内部 ADC/DAC をマルチビット化した際に、DAC 非線形性をノイズシェーブするアルゴリズムを提案し、シミュレーションで動作確認を行ない有効性を示す。
- (iii) 信号帯域が一つであるが中心周波数が $f_s/4$ ではないマルチバンドパス $\Delta\Sigma$ AD 変調器および DA 変調器のマルチビット化に対し、マルチバンドパス用 DWA アルゴリズムを適用し有効性を示す。
- (iv) 信号帯域が複数であるが等間隔ではない 2 次バンドパス $\Delta\Sigma$ AD 変調器のマルチビット化に対し、提案 DWA アルゴリズムを適用し有効性を示す。

なお、この論文を通して変調器内部 ADC/DAC のサンプリング周波数を f_s とする。

2 マルチバンドパスフィードフォワード $\Delta\Sigma$ 変調器

(i) フィードバック型 $\Delta\Sigma$ AD 変調器

フィードバック型 $\Delta\Sigma$ AD 変調器は図 1 に示すように、フィルタ、量子化器 (ADC)、DA 変換器 (DAC) をフィードバックループしたものである。入力信号を $X(z)$ 、出力信号を $Y(z)$ 、フィルタの伝達関数を $H(z)$ 、AD 変換器の量子化ノイズを $E_q(z)$ とすると、STF(Signal Transfer Function) と NTF(Noise Transfer Function) は次のように表される。

$$STF = \frac{H(z)}{1 + H(z)}, \quad NTF = \frac{1}{1 + H(z)}.$$

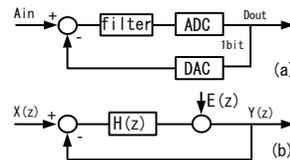


図 1: フィードバック型 $\Delta\Sigma$ AD 変調器の構成。

(ii) フィードフォワード型 $\Delta\Sigma$ AD 変調器

フィードフォワード型 $\Delta\Sigma$ AD 変調器は図 2 に示すように構成される。入力と、積分器出力を内部 ADC の手前でフィードフォワードして、加算している。ADC への入力振幅はフィードバック型と同じであるので、本構成は、入力や初段の積分器出力をフィードフォワードしている分だけ、各積分器出力の振幅の減少につながる。また、もう一つの特徴として、フィルターを直列に繋ぐだけで、2 次の変調器が容易に作れる。STF と NTF はつぎのように表される。

$$STF = 1, \quad NTF = \frac{1}{H^2(z) + H(z) + 1}.$$

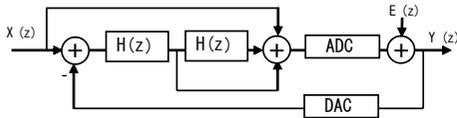


図 2: フィードフォワード型 ΔΣAD 変調器の構成.

ここでは 2 種類の 2 次マルチバンドパス ΔΣAD 変調器を考える.

(1) マルチバンドパス変調器 I

フィルタ伝達関数が次の場合を考える (図 3).

図 3 に示す様に N 次フィルタを用いた場合, 出力信号 $Y(z)$ は次のように表される.

$$Y(z) = X(z) + (1 + Z^{-N})^2 \cdot E(z).$$

この場合の STF と NTF は次のようになる.

$$STF = 1, \quad NTF = (1 + Z^{-N})^2.$$

STF = 1, NTF=0 になる複数の信号帯域中心周波数 f_n は次のように得られる.

$$f_n = \frac{2n+1}{2N} f_s.$$

ここで $n = 0, 1, 2, 3, \dots$, かつ $n < N/2$ である. このように NTF=0 になるところ (NTF のゼロ点) をフィルタに N 個所配置することで, N 個信号帯域を持つことが可能になる. なお, $N = 2$ のときは $f_s/4$ を中心信号帯域とするバンドパスフィルタとなる.

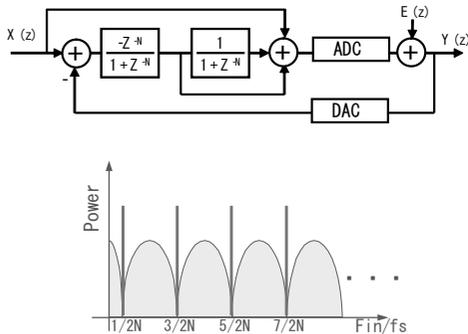


図 3: マルチバンドパス ΔΣAD 変調器 I.

(2) マルチバンドパス変調器 II

図 4 に示す様に N 次フィルタを用いた場合, 出力信号 $Y(z)$ は次のように表される.

$$Y(z) = X(z) + (1 - z^{-N})^2 \cdot E(z).$$

この場合の STF と NTF は次のように表される.

$$STF = 1$$

$$NTF = (1 - z^{-N})^2.$$

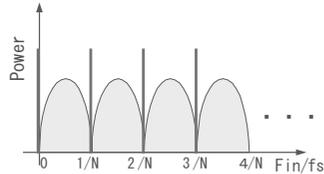
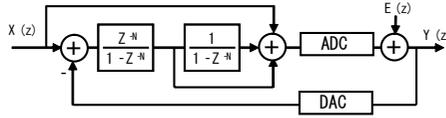


図 4: マルチバンドパス ΔΣAD 変調器 II

STF = 1, NTF=0 になる複数の信号帯域中心周波数 f_n は次のように得られる (図 4).

$$f_n = \frac{n}{N} f_s.$$

ここで $n = 0, 1, 2, 3, \dots$, かつ $n < N/2$ である. このように NTF のゼロ点をフィルタに N 個所配置することで, N 個の信号帯域を持つことが可能になる. 図 3 の構成では DC 近辺は信号帯域に含まれていないが, 図 4 の構成では DC 近辺が信号帯域の一つである.

3 マルチバンドパス・フィードフォワード ΔΣAD 変調器の有効性

フィードフォワード ΔΣ 構成が従来型のフィードバック ΔΣ 構成と比較して積分器出力振幅が減少することは前述した. ここでは, 提案構成と従来構成をシミュレーションにより比較し, 提案構成の有効性を確認したので, 報告する. シミュレーションはマルチバンドパス・タイプ, $N=8$ の場合例にとり行った. それぞれのパワースペクトラム, OSR vs SNDR, アナログ入力の対する SNR により, 同等の精度であることを確認し, また, そのことを比較条件とした.

提案構成により, 1 段目の積分器出力振幅は従来型の 25%, 2 段目は従来型の 70% となり, 提案構成の有効性を確認した.

4 マルチバンドパス ΔΣ 変調器のマルチビット化

ΔΣAD 変調器で高性能化 (高精度・広帯域), 低消費電力化を図るために内部の ADC/DAC を 1 ビットではなくマルチビットのものを用いる手法が広く使用されている. マルチビット ΔΣAD 変調器を用いた場合, 量子化ノイズが減るため, 高い次数のフィルタの必要がないので, 安定性

が良く、低い OSR で高い SNR を実現することができる。しかし原理的に線形な 1 ビット DAC とは対照的に、マルチビット DAC は非線形性を持ってしまう。このことは、マルチビット DAC にスイッチトキャパシタを用いたセグメント型 DAC (図 5) を用いた場合を考えるとキャパシタの製造上のバラツキによる容量値のミスマッチに起因する。この DAC の非線形性を $\delta(z)$ とすると出力信号 $Y(z)$ は次のようになる。

$$Y(z) = \frac{H(z)}{1+H(z)} [X(z) - \delta(z)] + \frac{1}{1+H(z)} E(z).$$

上式より、ADC の量子化ノイズ $E(z)$ はノイズシェーブされるが、DAC の非線形性 $\delta(z)$ は入力信号 $X(z)$ と同等に処理されノイズシェーブされないまま出力される。このため $\Delta\Sigma$ AD 変調器の精度が劣化する。この影響はマルチバンドパス $\Delta\Sigma$ AD 変調器でも同様である。そこで DAC 非線形性 $\delta(z)$ の影響を低減させる手法が必要である。

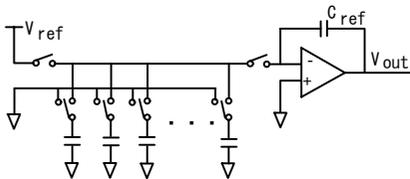


図 5: セグメント型スイッチドキャパシタ DAC.

5 DAC 非線形性ノイズシェーブアルゴリズム

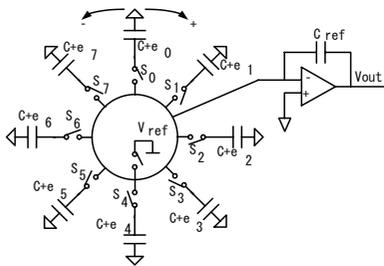


図 6: キャパシタセルをリング状に並べた DAC.

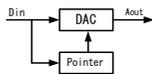


図 7: DWA 実現のための DAC のポインタ.

前述したマルチビット DAC 非線形性による性能劣化を軽減するために、DA 変換器の入力段でデジタル信号処理を行う DWA アルゴリズムが提案されている (図 7)。現

在提案されているものはローパス、ハイパス、実バンドパスに対応し [2], また我々は複素バンドパスに対応したものを開発した [3]. この論文では、マルチバンドパス $\Delta\Sigma$ AD 変調器に対応したものを提案する。

DWA アルゴリズムでは変調器内のセグメント型 DAC に対して以下のことを考える。

- キャパシタセルをリング状配列する (図 6)。
- セル配列に方向性を設ける。
このリング状 DAC では、入力データに対して ON にするセルに正と負の方向性を考える。
- セル配列に Pointer を設ける。

DAC のセルに番号をつけ、さらに ON になるキャパシタセルの位置を記憶する Pointer を設ける。時刻 n での DAC の Pointer を $P_1(n)$ とする。

6 マルチバンドパス DWA アルゴリズム I

図 3 の 2 次マルチバンドパス $\Delta\Sigma$ 変調器の場合を考える。この場合でフィルタの次数を N とすると、「 N 個のポインタをもってハイパス DWA アルゴリズムを N 個でインターリーブする」マルチバンド DWA アルゴリズムを提案する。このとき DAC の非線形性 $\delta(z)$ は $1+z^{-N}$ でノイズシェーブされる。

$N=4$ の場合の例を図 8 に示す。デジタル入力が 4, 3, 2, 2, 5, 3, 4, 6 と逐次与えられたときのポインタの位置と選択されるセルの番号を示す。

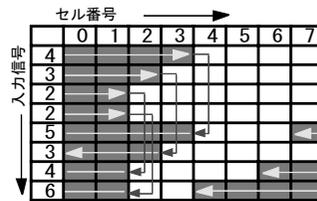


図 8: 4 次の場合の提案マルチバンドパス DWA アルゴリズム I の動作例.

提案アルゴリズムの有効性を確認するため MATLAB でシミュレーションを行った。内部には 3 ビットの ADC と DAC を用い、フィルタ部分には $N=4$ のフィルタを用いたマルチバンドパス $\Delta\Sigma$ AD 変調器を構成した。このとき、DAC の回路部分には以下のように 3 つのケース分けを行った (フィルタと ADC は同一とした)。

- 線形な理想 DAC を用いた場合。
- キャパシタにミスマッチがあるセグメント型 DAC を用いた場合。
- キャパシタにミスマッチがあるセグメント型 DAC に提案する DWA アルゴリズムを用いた場合。

図 9 に上記 3 つの場合の 2 次変調器出力カススペクトラムと SNDR を比較したシミュレーション結果を示す。DAC

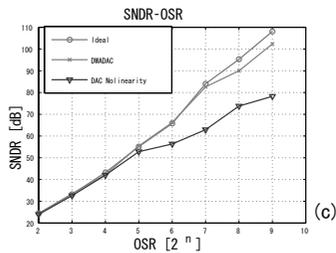
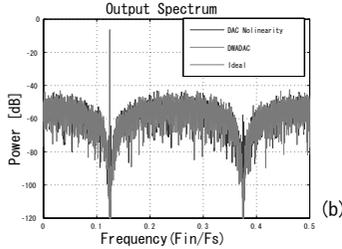
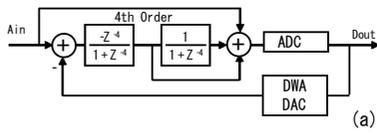


図 9: (a) マルチバンドパス 2 次 $\Delta\Sigma$ AD 変調器 I ($N = 4$). (b) 出力スペクトラム.(c) SNDR vs OSR.

に非線形性がある場合は理想のケースと比べて SNDR の劣化が大きいが、提案アルゴリズムを用いた場合は大幅な SNDR の改善が確認できる。

7 マルチバンドパス DWA アルゴリズム II

次に図 4 の 2 次マルチバンドパス $\Delta\Sigma$ 変調器の場合を考える。この場合にフィルタの次数を N とすると「 N 個のポインタをもってローパス DWA アルゴリズムを N 個でインターリーブする」マルチバンド DWA アルゴリズムを提案する。このとき DAC の非線形性 $\delta(z)$ は $1 - z^{-N}$ でノイズシェーブされる。

$N = 4$ の場合の例を図 10 に示す。デジタル入力が 4, 3, 2, 2, 5, 3, 4, 6 と逐次与えられたときのポインタの位置と選択されるセルの番号を示す。また図 11 にシミュレーション結果を示す。

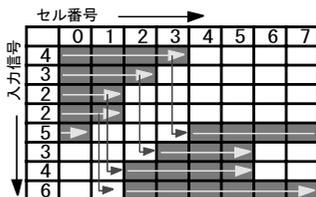


図 10: 4 次の場合の提案マルチバンドパス DWA アルゴリズム II の動作例。

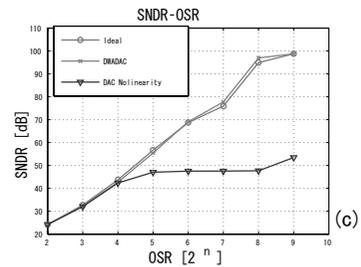
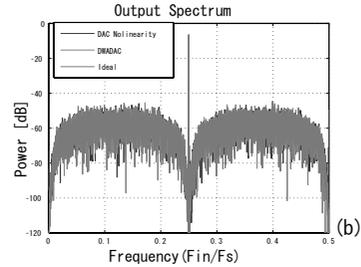
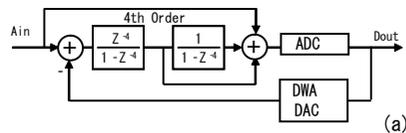


図 11: (a) マルチバンドパス 2 次 $\Delta\Sigma$ AD 変調器 II ($N = 4$). (b) 出力スペクトラム.(c) SNDR vs OSR.

8 マルチバンドパス DWA アルゴリズムの応用

ここでは提案マルチバンドパス DWA アルゴリズムの他の変調器への応用を示す。

8.1 中心周波数が $1/4f_s$ 以外の単一帯域バンドパス 2 次 $\Delta\Sigma$ AD 変調器への応用

従来のバンドパス $\Delta\Sigma$ AD 変調器は、後段のデジタルフィルタの設計の容易性から中心周波数が $f_s/4$ であるものがほとんどであった [1]。この構成は、回路内部の非線形性により信号周波数 f_{in} の 3 次高調波が発生し、それが f_s のサンプリングにより折り返され信号帯域内に入ってしまうため SNDR を劣化させるという問題が生じていた。これを解決するため信号帯域の中心周波数を $f_s/4$ 以外のところにとり、非線形性によるイメージ成分を信号帯域外に出す方式が提案・実現されている [7]。

開発した DWA アルゴリズムはこのような信号帯域が一つで中心周波数が $f_s/4$ 以外のバンドパス $\Delta\Sigma$ AD 変調器に対しても有効である。(従来のバンドパス用 DWA アルゴリズムは中心周波数が $f_s/4$ に対してのもののみである [2].) 具体的に図 12(a) に示すように中心周波数が $f_s/6$ のバンドパス 2 次変調器を考える。このとき $N=3$ の提案マルチバンドパス DWA アルゴリズム I をもちいた。

信号帯域 $f_s/(2N) = f_s/6$ で DAC 非線形性がノイズシェーブされる. この場合のパワースペクトラムは図 12(b) となり, $f_s/6$ の帯域でノイズシェーブされている. 図 12(c) は内部 DAC に非線形性がない場合, 内部 DAC に非線形性がある場合, 内部 DAC に非線形性があり提案 DWA アルゴリズムを用いた場合の SNDR vs OSR であり, 2 次変調器において提案アルゴリズムの有効性が確認できた.

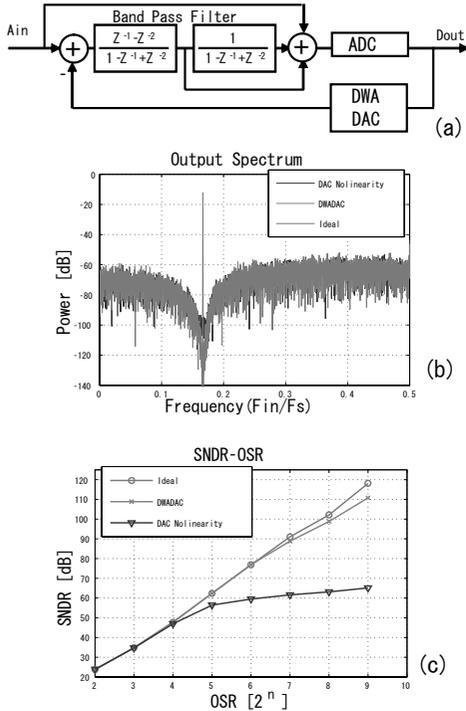


図 12: (a) 帯域中心周波数 $f_s/6$ のバンドパス 2 次 $\Delta\Sigma$ AD 変調器. (b) 出力スペクトラム. (c) SNDR vs OSR.

8.2 不等間隔複数帯域のマルチバンドパス 2 次 $\Delta\Sigma$ 変調器への応用

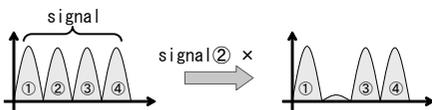


図 13: 等間隔 (左) および不等間隔 (右) 複数信号帯域.

信号帯域が複数ではあるが等間隔ではない 2 次マルチバンドパス $\Delta\Sigma$ 変調器を考える (図 13). 選択される帯域, 及びその数の変更は $\Delta\Sigma$ AD 変調器のフィルタ構成で対応できる. その場合, 選択した周波数に対応する適当なマルチバンドパス DWA アルゴリズムを用いる.

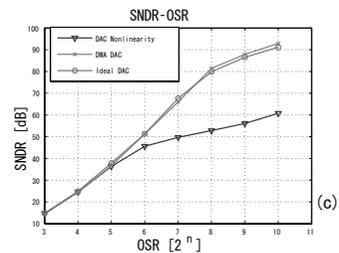
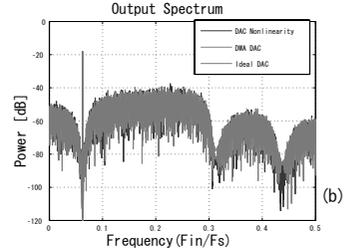
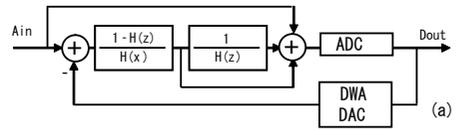


図 14: (a) 信号帯域周波数 $f_s/16, f_s/5/16, f_s/7/16$ の 2 次 $\Delta\Sigma$ AD 変調器. (b) 出力スペクトラム. (c) SNDR vs OSR.

ここでは, 一例として図 14(a) に示すシステムを考える. 図中の $H(z)$ の伝達関数は

$$H(z) = (Z^{-2} - 2(\cos A)Z^{-1} + 1) \cdot (Z^{-2} - 2(\cos B)Z^{-1} + 1) \cdot (Z^{-2} - 2(\cos C)Z^{-1} + 1)$$

となる. ここで

$$A = 1/8\pi, \quad B = 5/8\pi, \quad C = 7/8\pi$$

である. 変調器内部には 3 ビット ADC 及び DAC を用い, DAC には $N = 8$ の提案マルチバンドパス DWA アルゴリズム I を用いた. この場合の出力パワースペクトラムは図 14(b) となり, $f_s/16, f_s/5/16, f_s/7/16$ の 3 つの帯域でノイズシェーブされていることがわかる. 図 14(c) は内部 DAC に非線形性がない場合, 内部 DAC に非線形性がある場合, 内部 DAC に非線形性があり提案 DWA アルゴリズムを用いた場合の SNDR vs OSR であり, 2 次変調器において提案アルゴリズムの有効性が確認できた.

8.3 中心周波数が $1/4f_s$ 以外の単一帯域バンドパス $\Delta\Sigma$ DA 変調器への応用

現在 $\Delta\Sigma$ DA 変調器はハードディスクのサーボ制御信号などの様々な高精度制御信号を生成するため使用されている. そこで我々はマルチバンドパス DWA アルゴリズム

を $\Delta\Sigma$ 変調器に応用し、高精度の制御信号を実現することを提案する。

$\Delta\Sigma$ 変調器は図 15 に示すように、伝達関数 $H(z)$ のデジタル・フィルタ、量子化器から構成される。打ち切り誤差 (truncator error) $-e(z)$ がフィルタを通過し入力にフィードバックされる。入力信号を $X(z)$ とすると出力信号 $Y(z)$ は次のように表わせる。

$$Y(z) = X(z) + [1 - H(z)] \cdot e(z).$$

この場合の STF と NTF は次のようになる。

$$STF = 1, \quad NTF = 1 - H(z).$$

ここで、具体的に中心周波数が $1/6f_s$ のバンドパス $\Delta\Sigma$ DA

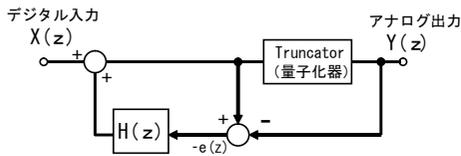


図 15: エラーフィードバック $\Delta\Sigma$ 変調器。

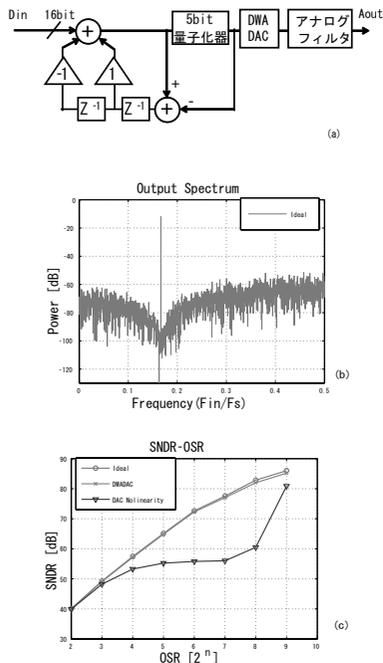


図 16: (a) 提案マルチバンドパス DWA アルゴリズムを用いた中心周波数 $1/6f_s$ の $\Delta\Sigma$ 変調器。(b) 出力スペクトラム。(c) SNDR vs OSR.

変調器を考える。図 16(a) のように構成し、 $N = 3$ のマルチ

バンドパス DWA アルゴリズム I を用いた。また、内部の量子化器、DWA DAC はともに 5 bit とした。MATLAB によりシミュレーションを行ない、出力パワースペクトラム (図 16(b)) から $f_s/6$ の帯域でノイズシェーブされていることが確認できる。図 16(c) は内部 DAC に非線形性がない場合、内部 DAC に非線形性がある場合、内部 DAC に非線形性があり提案 DWA アルゴリズムを用いた場合の SNDR vs OSR であり、提案アルゴリズムの有効性が確認できた。

9 まとめ

マルチバンドパス $\Delta\Sigma$ 変調器のフィードフォワード実現と DWA アルゴリズムを提案し、シミュレーションによりその効果を示した。また提案 DWA アルゴリズムの他の変調器への応用を示した。

謝辞 有益なコメントをいただきました松浦達治氏、宮本雅之氏に謝意を表します。

参考文献

- [1] S. R. Norsworthy, R. Schreier, G. C. Temes (editors), *Delta-Sigma Data Converters, - Theory, Design and Simulation*, IEEE Press, 1997.
- [2] T. Shui, R. Schreier, F. Hudson, "Mismatch shaping for a current-mode multibit delta-sigma DAC," *IEEE Journal of Solid-State Circuits*, vol.34, pp.331-338, March 1999.
- [3] H. San, H. Kobayashi, S. Kawakami, N. Kuroiwa, "A Noise-Shaping Algorithm of Multi-bit DAC Nonlinearities in Complex Bandpass $\Delta\Sigma$ Modulators," *IEICE Trans. on Fundamentals*, vol.E87-A, no.4, 792-800 (2004 April).
- [4] S. Bommalingaihanapallya, R. Bommalingaihanapallya, R. Harjani "Extended Noise-shaping in cascaded N-tone Sigma-Delta Converters," *5th IEEE International Conference on Advanced AD and DA Conversion Techniques and Their Applications*, pp.39-44, Limerick, Ireland (July 2005).
- [5] 小室貴紀, 曾布川慎吾, 小林春夫, 酒寄寛, "Total Harmonic Distortion Measurement System for Electronic Devices up to 100MHz with Remarkable Sensitivity," 電気学会・電子回路研究会, ECT-05-47, 仙台 (2005年6月).
- [6] T. Komuro, S. Sobukawa, H. Kobayashi, H. Sakayori, "THD Measurement and Compensation for Analog Circuits with Fine CMOS Devices", *International Conference on Solid-State Devices and Materials*, Kobe (Sept. 2005).
- [7] F. Ying, F. Maloberti, "A Mirror Image Free Two-Path Bandpass $\Sigma\Delta$ Modulator with 72dB SNR and 86dB SFDR," *Tech. Digest of ISSCC*, pp.84-85, San Francisco (Feb. 2004).
- [8] 萩原広之, 元澤篤史, 小林春夫, 小室貴紀, 傘昊 "DWA Algorithms for Multi-Band-Pass $\Sigma\Delta$ Modulators," 電気学会・電子回路研究会, ECT-05-91, 那須塩原 (2005年12月).