連続時間 BP $\Delta \Sigma AD$ 変調器のQ 値とループ遅延の影響 Study of Q Factor and Loop Delay Effects of Continuous-Time $\Delta \Sigma$ AD Modulators

> 林 海軍[†] 田邊 朋之[†] 元澤 篤史[†] ロレ パスカル[‡] 飯塚 邦彦[‡] 小林 春夫[†] 傘 昊[†] 高井 伸和[†] †群馬大学大学院 工学研究科 電気電子工学専攻 [‡]シャープ株式会社

Haijun LIN[†] Tomoyuki TANABE[†] Atsushi MOTOZAWA[†] Pascal LO RE[‡] Kunihiko IIZUKA[‡] Haruo KOBAYASHI[†] Hao SAN[†] Nobukazu TAKAI[†] †Electronic Engineering Department, Graduate School of Engineering, Gunma University ‡SHARP Corporation

概要 この論文では RF サンプリングの実現のため にサブサンプリング技術を用いたバンドパス高速連 続時間 $\Delta\Sigma$ AD 変調回路に関して次のことを行った. (i) 変調器内の共振回路の有限 Q 値が変調回路全体 の SNDR に対する影響の解析.

(ii) デジタルフィルタを使用しノイズ伝達関数にゼ ロ点を加え全体 SNDR 向上する手法の検討.

(iii) 連続時間 $\Delta \Sigma AD$ 変調回路のループ遅延の影響 に対する検討.

(iii-a) 変調回路のパラメータをループ遅延値により最適化の検討.

(iii-b) フィードフォワード構成でループ遅延の影 響軽減の検討.

(iv) Matlab と SPICE シミュレーションによる検討
方法の有効性を確認.

キーワード: RF サンプリング, 連続時間 $\Delta\Sigma$ AD 変 調器, Q 値, ループ遅延, サブサンプリング

1 はじめに

筆者らは無線LAN・携帯電話等の受信機アナログ・ フロントエンド部で高周波狭帯域信号を高精度・低 消費電力で直接 RF 信号を AD 変換するための, サ ブサンプリングを用いた連続時間バンドパス $\Delta\Sigma$ AD 変調回路を検討してきている [1, 2, 3]. その変調回路 内に用いる共振回路 (resonator, Q 値の高いバンドパ スフィルタ) は LC 型共振回路や Gm-C 型共振回路 で実現できる [7],[5]. この論文では回路面積を最小化 し, システムの全てを CMOS プロセスで構成する為 に Gm-C 型共振回路を用いることを検討する.

この論文では以下のことを記述する.

(i) 提案変調回路 [1, 2, 3] ではクロックジッタの影響
を最小限にしてサブサンプリングを実現するため,変
調器内 DAC に RFDAC[1, 6] を用いるが,共振回路のQ値,変調器のループ遅延 (Excess Loop Delay)
[3] による SNDR の影響を調べる.

(ii) デジタルフィルタを用いてノイズ伝達関数 (NTF)
に新たなゼロ点を追加し、共振回路の Q 値が低くて
も高い SNDR が実現できる手法を検討する.

(iii) 予めループ遅延の値を見積もって,遅延量に応じて共振回路のパラメータを最適化し,さらにフィードフォワード構成を用いてループ遅延による変調回路の精度劣化を補う手法を提案する.

2 連続時間 △∑AD 変調器の伝達関数

2.1 モデルとなる離散時間変調器の伝達関数

図 1(a) に離散時間バンドパス ΔΣAD 変調回路のブ ロック図を示す. z 領域での伝達関数は次のように なる.

$$Y(z) = \frac{H(z)}{1 + H(z)} X(z) + \frac{1}{1 + H(z)} Q(z).$$

ここで X(z) は入力信号, Y(z) は出力信号, Q(z) は 変調回路内部 AD 変換器の量子化ノイズである. 号伝達関数 (STF) とノイズ伝達関数 (NTF) はそれ ぞれ次のようになる.

$$STF = \frac{H(z)}{1 + H(z)}, \quad NTF = \frac{1}{1 + H(z)}.$$

一次離散時間ループ内共振回路の伝達関数は $H(z) = -\frac{z^{-2}}{1+z^{-2}}$ であり、このときのSTF、NTF は次のよう



図 1: (a) 離散時間バンドパス $\Delta \Sigma AD$ 変調器. (b) 連続時間時間バンドパス $\Delta \Sigma AD$ 変調器.

になる.

$$STF = -z^{-2}, \quad NTF = 1 + z^{-2}.$$
 (1)

2.2 連続時間変調器の設計

NTF は $\Delta\Sigma$ AD 変調回路のノイズシェーピング特性 を決める.したがって連続時間 1 次 $\Delta\Sigma$ AD 変調回 路 (図 1(b)) はその NTF を離散時間 1 次 $\Delta\Sigma$ AD 変 調器と同じになるように設計する.ここでは *z* 変換 と Modified *z* 変換を用いる [2],[3]. 変調器内 Gm-C 共振回路の伝達関数を次の式で表す.

$$H_f(s) = \frac{a \cdot \omega_0 s + b \cdot \omega_0^2}{(s - s_1)(s - s_2)}$$

共振回路の伝達関数の極 s_1, s_2 は次のようになる.

$$s_1 = -\frac{\omega_0}{2Q} + j\omega_0\sqrt{1 - 1/4Q^2}$$

$$s_2 = -\frac{\omega_0}{2Q} - j\omega_0\sqrt{1 - 1/4Q^2}.$$

変調回路に用いる内部DACはRF DAC[1]のs 領域
での伝達関数は次のように計算できる [3].

$$H_{RFDAC}(s) = \frac{1}{2} (1 - e^{-\frac{1}{2}sT})^2 \frac{4\omega^2}{s(s^2 + 4\omega^2)}$$

ここで T はサンプリング周期, ω はサンプリング角 周波数である. 連続時間 1 次 $\Delta \Sigma$ AD 変調回路のz 領 域での等価 NTF, STF は次のように計算できる.

$$STF = \frac{H_f(s)}{1 + Z[H_f(s)H_{RFDAC}(s)]}\Big|_{s=j\omega,z=e^{j\omega T}}.$$
 (2)
$$NTF = \frac{1}{1 + Z[H_f(s)H_{RFDAC}(s)]}.$$
 (3)

ここで $Z[H_f(s)H_{RFDAC}(s)]$ はループ伝達関数を z 変換したものである. z 変換の結果を代入し, 次のノ



図 2: 連続時間 1 次 $BP\Delta\Sigma$ AD 変調器の SNDR.

イズ伝達関数を得る.

$$NTF = \frac{1 - 2\cos(\beta\omega_0 T)e^{\alpha\omega_0 T}z^{-1} + e^{2\alpha\omega_0 T}z^{-2}}{d_1 + d_2 z^{-1} + d_3 z^{-2}}.$$

ここで $\alpha = -1/2Q$, $\beta = \sqrt{1 - 1/4Q^2}$ であり, これ らはループ共振回路のQの関数である. d_1, d_2, d_3 は ループ共振回路のパラメータ a,bの関数である, $d_1 = 1, d_2 = 0, d_3 = 0$ になるように a,b の値を設定すると, 連続時間 1 次 $\Delta \Sigma$ AD 変調回路の NTF は次のように なる.

$$NTF = 1 - 2\cos(\beta\omega_0 T)e^{\alpha\omega_0 T}z^{-1} + e^{2\alpha\omega_0 T}z^{-2}.$$
 (4)

3 サブサンプリング技術でのQ値の影響の解析

連続時間変調器に入力信号帯域の中心周波数がサン プリング周波数 f_s の 3/4のサブサンプリング技術を 用いることを考える ([1], $\omega_0 = 3\pi/(2T)$). 共振回路 の Q 値が無限大の場合, $\alpha = 0$, $\beta = 1$ となり,式(4) は $NTF = 1 + z^{-2}$ となり,式(1)で表したモデル とする離散時間変調回路の NTF と同じになる.(離 散時間と連続時間変調回路のノイズシェーピングが 同じ結果が得られる.)

しかし,現実的に共振回路のQ値が有限である. この解析を簡単化するため式(4)を次のように近似 する.

$$NTF = 1 + z^{-2}e^{-\omega_0 T/Q}.$$
 (5)

Q 値が有限であるため, $e^{-\omega_0 T/Q}$ が1より小さくな るので式 (5) のノイズシェーピング特性が劣化する. 入力信号帯域中心周波数= $(1/4) \times$ サンプリング周 波数の場合, 正規化した入力信号帯域中心周波数は



図 3: 連続時間 1 次 $\Delta \Sigma AD$ 変調回路の NTF ポール.

 $\omega_0 = \pi/2T$ である. 式 (4) に代入すると, この場合と サブサンプリングの場合は NTF は次のようになる.

$$NTF_{\text{sampling}} = 1 + z^{-2}e^{-\pi/2Q}.$$
 (6)

$$NTF_{\text{subsampling}} = 1 + z^{-2}e^{-3\pi/2Q}.$$
 (7)

上式から分かるように、同じノイズシェープ特性を 得るためにはサブサンプリングの場合は共振回路の Q値が3倍必要であることがわかる.(同じQ値な らサブサンプリングの場合はノイズシェープ特性が 劣化する.)1/4サンプリング技術を用いたときの図 2に同じQ値の下で(1/4) f_s サンプリングと(3/4) f_s サブサンプリング技術を用いた連続時間1次 $\Delta\Sigma$ AD 変調回路の SNDR のシミュレーション結果を示す. (1/4) f_s サンプリングを用いた場合、Q = 50 で変調 回路の SNDR 劣化がかなり防げるが,(3/4) f_s サブ サンプリングを用いた場合,SNDR 劣化を防ぐのに Q = 200 程度が必要である(Q = 200 は実現困難.)

この原因は、図 3 で示すように NTF の z^{-2} 項が 1 の場合は NTF のセロ点は z 領域の単位円上の $\pm j$ に あるが、 z^{-2} 項が Q 値の影響で 1 より小さい場合は NTF のセロ点が z 領域の単位円内に入ってしまうこ とにある.

4 サブサンプリング技術でのQ値の影響の改善法

この問題を解決するため、図4に示すように変調回 路の出力と内部DACの間にデジタルフィルタを用 いて、NTFに新たなゼロ点を追加してNTF特性を 補償する手法を検討する.図4の開ループ伝達関数 は次のようになる.

$$H_{eq}(z) = H_{df}(z)Z[H_{RFDAC}(s)H_f(s)].$$



図 4: デジタルフィルタを用いた変調回路.



図 5: デジタルフィルタを用いた変調器の NTF ゼ ロ点.

 $H_{df}(z)$ は次のような2次IIR デジタルフィルタの伝 達関数である.

$$H_{df}(z) = \frac{1 - f_{n1}z^{-1} + f_{n2}z^{-2}}{1 - f_{d1}z^{-1} + f_{d2}z^{-2}}.$$

ここでパラメータ $f_{n1}, f_{n2}, f_{d1}, f_{d2}$ は Q の関数である. デジタルフィルタ使用の際の変調器の NTF は次のようになる.

$$NTF = \frac{1}{1 + H_{eq}(z)}$$
$$= \frac{1 + q_1 z^{-1} + q_2 z^{-2} + q_3 z^{-3} + q_4 z^{-4}}{p_0 + p_1 z^{-1} + p_2 z^{-2} + p_3 z^{-3} + p_4 z^{-4}}.$$

NTF のパラメータ $q_1 \cdots p_4$ により共振回路のパラ メータ a,b とデジタルフィルタのパラメータを決め る. 結果として、NTF の伝達関数から z 領域で単位 円の外側に新たなゼロ点作り出し、全体的にNTF の 特性を補正する. デジタルフィルタを追加すること で変調器 STF も影響され次のようになる.

$$STF = \frac{H_f(s)}{1 + H_{eq}(z)}|_{s = j\omega, z = e^{j\omega T}}$$



図 6: デジタルフィルタを用いた変調回路のNTF と STF の周波数特性.



図 7: デジタルフィルタを用いた変調回路の出力スペ クトラム.

デジタルフィルタを用いた1次連続時間 $\Delta \Sigma AD$ 変調 器のNTFとSTFの伝達関数の計算結果を図6で示す (Q = 40の場合). NTF が信号帯域 ($f_{in} = (3/4)f_s$) で減衰するが、STF も入力信号帯域で減衰している (出力信号のパワーが信号帯域で減衰する). STFの減 衰量とNTFの減衰量のトレードオフの関係によって デジタルフィルタのパラメータの最適値を決める. デ ジタルフィルタを用いた変調器の Matlab でのシミュ レーション結果を図7で示す (Q = 40の場合). サ ブサンプリング $(f_{in} = (3/4)f_s)1$ 次連続時間 $\Delta \Sigma AD$ 変調器でデジタルフィルタを使用した場合と使用し てない場合、およびサンプリング $(f_{in} = (1/4)f_s)$ 変 調回路のSNDRの結果比較を図8に示す。図8から 分かるように、サブサンプリングでデジタルフィル タを用いた場合は OSR が小さいときは (STF ゲイ ン減衰により)出力パワーが小さいためSNDR がデ ジタルフィルタを用いてない場合より低いが、OSR



図 8: SNDR の比較.

が大きくなると SNDR がよくなる, (サンプリング $(f_{in} = (1/4)f_s)$ 技術を用いた場合と同様な SNDR が 得られる.) すなわち共振回路の Q 値が有限の変調回 路に対しデジタルフィルタによる精度補正の有効性 が確認できた.

デジタルフィルタが2次IIR型になるため,単純に 設計すると2個の遅延分が生じるが,変調回路の内部 ADC/DACが1ビットであることを利用しオールパ スフィルタ技術等を用いて遅延分をほぼなくすこと ができる.

5 ループ遅延の影響の補正法

連続時間 ΔΣAD 変調回路ではループ内の ADC の出 力と内部 DAC の出力間のループ遅延により, AD 変 調回路全体の精度が劣化する問題がある [4]. ここで はループ遅延の量によって, 変調回路のパラメータを 最適化し精度劣化を補う手法を検討する. また変調回 路にフィードフォワード経路を追加しループ遅延に よる変調回路全体の精度劣化を補正することを示す.

ループ遅延の影響による変調回路の *z* 領域での等 価伝達関数を Modeifed-*z* 変換で計算できる.NTF は次のようになる.

$$NTF \approx \frac{(1 + e^{2\alpha\omega_0 T} z^{-2})(1 - z^{-1})}{1 + g_1 z^{-1} + g_2 z^{-2} + g_3 z^{-3} + g_4 z^{-4}}.$$
 (8)

ここで $g_1 \cdots g_4$ の値は共振回路のパラメータとルー プ遅延によって決める. 式(8)から分かるように, ルー プ遅延量により NTF に新たなゼロ点と極が生じ, 極 が z 領域の単位円内および単位円外に移動し変調回 路が不安定になる(図9). 高次項 (z^{-4})によって生 じたポールの影響を低減するため, 遅延量によって $g_1 = -1, g_2 = 0, g_3 = 0, g_4 = 0$ になるように共振回



図 9: ループ遅延がある場合のNTFのポール.



図 10: フィードフォワード型1次 BP AD 変調 回路.

路のパラメータa,b等を設定し $NTF \approx 1 + e^{2\alpha\omega_0 T} z^{-2}$ とすることで、ループ遅延の影響をを補正することができる.

パラメータの最適化に加えて変調回路にフィード フォワードのパスを追加する構成を検討する (図10). 入力信号からループ内の AD 入力まで直接にパスを 追加した形となる.フィードフォワード経路により 次 BP $\Delta\Sigma$ AD 変調回路の NTF は影響を受けないが, STF は影響を受けて次のようになる.

$$STF = \frac{1 + H_f(s)}{1 + Z[H_{RFDAC}(s)H_f(s)]}|_{s=j\omega, z=e^{j\omega T}}.$$

NTF,STF の計算結果を図 11 に示す.

0.18 μ m CMOS プロセスでは NMOS は $f_T \approx 45GHz$ である.入力帯域中心周波数 $f_{in} = 2.4GHz$ に対するサブサンプリングでのクロック周波数周波数 $f_s = 3.2GHz$ の場合に (内部 ADC と内部 DAC の回路構成によるが) ループ遅延 $ELD \approx 0.5T_s$ ($T_s = 1/f_s$)を想定するれば充分であると考えた.ループ遅延が $0.5T_s$ の場合のフィードフォワード型1次変調回路 (Q 値補正用デジタルフィルタ付き)の出力パワーの解析結果を図 12 で示す.

また、ループ遅延が 0.5T_s のとき変調回路のパラ メータを最適化しない場合、最適化した場合および



図 11: フィードフォワード型1次 BP AD 変調 回路の NTF と STF.



図 12: フィードフォワード型1次 AD 変調回路 の出力パワー.

フィードフォワード型でパラメータを最適化した場合の変調回路の SNDR の比較を図 13 で示す. ルー プ遅延を見積もった上で, 変調回路のパラメータを調 整することで, SNDR をかなり補正することができる. フィードフォワード型変調回路の SNDR が一番 よいことが確認できた. (連続時間フィードフォワー ド型変調回路がループ遅延影響軽減に有効であるこ とが確認できた.)

6 CMOSによる回路構成と解析結果

TSMC0.18 μ mCMOSのプロセスを用いて, 共振回路 を設計し回路解析を行った (内部 ADC と内部 DAC は Verilog-A を用いてモデル化した). 共振回路を図 14 で示す [8], 全てを CMOS インバータ回路で構成 する. この共振回路 (Q = 40)を用いて, 入力周波数 $f_{in} = 2.4GHz$, サンプリング周波数 $f_s = 3.2GHz$ の条件で SPICE シミュレーションを行った (図 15).



図 13: SNDR 比較.



図 14: 変調回路の内部共振回路.

SPICE と Matlab の SNDR 解析結果の比較を図 16 で示す (Q = 40の場合). 両者はほぼ同等であること が確認できた.

7 むすび

本論文ではRFサンプリング用連続時間BP ΔΣAD 変調回路の内部共振回路のQ値の影響の解析とデジ タルフィルタの補正を検討した.またループ遅延に 対する変調回路の精度劣化に関し、変調回路のパラ メータを最適化しフィードフォワード構成を用いる ことを検討した. MatlabとSPICEを用いて提案手 法の有効性を確認した.

参考文献

- [1] M. Uemori, et,al, "High-Speed Continuous-Time Subsampling Bandpass $\Delta\Sigma$ AD Modulator Architecture." IEICE Trans. Fundamentals (April 2006).
- [2] 元澤篤史 他."RF サンプリング連続時間バンドパス 変調器の設計論".電子情報通学会 第20回
 回路とシステム(軽井沢)ワークショップ(2007年4月).



図 15: 出力パワーの SPICE 解析結果.



図 16: SPICE と matlabの SNDR の比較.

- [3] 元澤篤史 他." RF サンプリング連続時間バンドパス 変調器アーキテクチャの検討".電気学会 電子 回路研究会 ECT-08-23 (2008 年 3 月).
- [4] J. Engelen "Stability Analysis and Design of Bandpass Sigma Delta Modulators," (1999).
- [5] J. Cherry, W. Snelgrove. Continuous Time Delta-Sigma Modulators For High Speed A/D Conversion, Kluwer Academic Publishers (2002).
- [6] S. Luschas. "Radio Frequency Digital to Analog Converter", PHD.dissertation Massachusetts Institute of Technology (2003).
- [7] R. Schreier, G.Times, Understanding Delta-Sigma Data Converters, Willy-IEEE Press (2004).
- [8] H.Lin, et,al. "Design and Analysis of Low Power Inverter-Type Gm-C Bandpass Filter", IEEJ International Analog VLSI Workshop (2008).