

タイムデジタイザを用いた非同期サンプリング AD変換器と信号処理

Nonuniform-Sampling ADC Using Time-to-Digital Converter and its Signal Processing

清水 一也 元澤 篤史 小室 貴紀† 林海軍 小林 春夫

群馬大学工学部電気電子工学科

〒 376-8515 群馬県桐生市天神町 1-5-1 Tel: 0277-30-1788 Fax: 0277-30-1707
e-mail: {a2e046,a2e083}@ug.eng.gunma-u.ac.jp, m04e674@gs.eng.gunma-u.ac.jp,

k.haruo@el.gunma-u.ac.jp

† アジレント・テクノロジー・インターナショナル (株)

〒 192-8510 東京都八王子市高倉町 9-1 e-mail: taknori_komuro@agilent.com

Kazuya Shimizu Atushi Motozawa Takanori Komuro† HaiJun Lin Haruo Kobayashi

Electronic Engineering Department, Faculty of Engineering, Gunma University,

† Agilent Technologies International Japan, Ltd.

要約— この論文では、微細 CMOS プロセスでの実現に適した高速 AD 変換方式を提案する。信号レベルを時間領域で測定するタイムデジタイザ回路を用いて非同期サンプリングで AD 変換を行う。入力信号とサンプリング・クロックに同期した基準正弦波信号をコンパレータ回路で比較し、サンプリングクロックエッジからコンパレータ出力の 0 から 1 または 1 から 0 へ遷移するまでの時間をタイムデジタイザ回路を用いて測定する。大部分の回路が低電圧動作可能なデジタル回路で構成できるため微細 CMOS の実現に適しており、タイムデジタイザ回路は数ピコ秒の分解能が実現可能である。また、LSI テスタのアプリケーションの際には信号のパワースペクトラムを高速に求める必要があるため、非同期サンプリングされたデジタルデータからパワースペクトラムの計算アルゴリズムを検討した。

キーワード: ADC, Nonuniform Sampling, Nonuniform DFT, Time-to-Digital Converter, ATE

I. 研究目的

近年のプロセスの微細化、設計ツールの発達・自動化により、LSI の超大規模化・超微細化が進むにつれ、高性能・多機能なシステム LSI が数多く開発されるようになり、システム LSI のテスト開発・評価は、高い技術力が要求されるようになった。また対応するテストシステム、関連装置等の高価格化、テスト開発の長期化等によるテストコストの増大が、顕著化している。その結果、LSI のテストコストが製造コストを超える勢いで増加しており、テストの品質も低下しているため、LSI テストは半導体

産業の発展を阻害する要因になりかねない。この論文では、LSI テスタ (Automatic Test Equipment: ATE) 用の微細 CMOS での実現に適したタイムデジタイザ (Time-to-Digital Converter: TDC) を用いた非同期サンプリング AD 変換器アーキテクチャを提案する。またその非同期サンプリング AD 変換器からのデジタル出力はサンプリング間隔が一樣でない (Nonuniform Sampling) データであるので、パワースペクトラムを求めるため従来の FFT アルゴリズムを用いることはできない。LSI テスタアプリケーションではパワースペクトラムを求める必要があり、その計算時間は“テストコスト” になってしまう。そこで出力パワースペクトラムを高速で計算するアルゴリズムを検討した。

II. CMOS 微細化に伴う従来の AD 変換器の問題点

連続したアナログ信号を離散的なデジタル信号に変換する AD 変換器は図 1 のように構成される。アナログ信号はエイリアス防止用の前置フィルタ (LPF) を通り、サンプルホールド (S/H) 回路で標本化され量子化、符号化という流れでデジタル信号として出力される。しかし図 1 に示す様に、従来の AD 変換器の構成はアナログ回路が多用されている。CMOS 微細化に伴い素子ばらつきが増大し、電源電圧の低下による SNR 劣化などアナログ回路の性能はデジタル回路ほど微細化の恩恵を受けない。一方デジタル回路は微細化が進めばチップ面積を縮小することができ、また高速に低消費電力で動作するので、微細化のトレンドに合っている。さらに、電源電圧の低下によりアナログ信号での電圧分解能を出すことが難しく

なると考えられる。しかし、微細化が進めば MOS トランジスタのスイッチング速度が高速になるため、デジタル信号端遷移による時間分解能を出す方が高精度になると考えられる。

そこで、我々はデジタルリッチ、アナログ最小の AD 変換器としてタイムデジタイザ回路を用いた AD 変換器を提案する (図 2)。アナログ回路部は低電圧動作可能な簡単な回路を用いているだけであるので、CMOS 微細化が進んでもその部分の設計変更が少なく済む。またデジタル回路部はより高速・低消費電力になるので微細化の恩恵を大きく受けることができ、微細 CMOS プロセスに適した方式である。

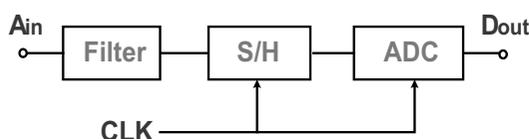


図 1: 従来型 AD 変換器。

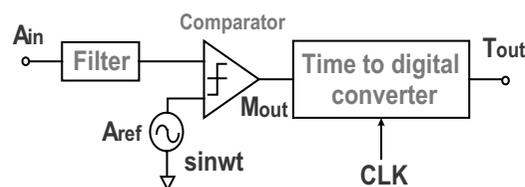


図 2: 提案 AD 変換器。

III. 提案 AD 変換器の構成と動作

A. 提案 AD 変換器の構成

図 2 に示すようにアナログ入力 A_{in} を入力とし、デジタル信号 D_{out} を出力とする。クロック CLK に同期した基準正弦波 V_{ref} 、(クロック同期でない) コンパレータ回路、クロック CLK の立ち上がりエッジからコンパレータ出力が 0 から 1 または 1 から 0 までに遷移するまでの時間を測定しデジタル出力 T_{out} を求める TDC 回路から構成される。

- 高速高精度なサンプルホールド回路が不要である。
- TDC 回路は大部分をデジタル回路で実現でき、CMOS IC 内で現在数十ピコ秒オーダーの分解能のものが実現できている。CMOS 微細化に伴いより高分解能のものが実現できる。また我々は電子計測器研究者・メーカーとしてタイムインターバルアナライザ等時間を計測する技術に取り組んできており、これまでの技術的蓄積を利用できる。

- クロックと同期した基準正弦波の発生回路ははたとえば大部分がデジタル回路であるデルタシグマ DA 変調器と簡単なアナログフィルタとの組み合わせ等で実現できる。

- コンパレータ回路は差動アンプ、オペアンプをオープンループで使用する等、比較的容易に実現でき、クロック不要で低電圧動作可能である。

B. 提案 AD 変換器の動作

AD 変換器の入力レンジを $-A$ から A とする。基準信号の正弦波 $V_{ref}(t)$ の振幅は A で、周期はクロック CLK 周期と同じ T とし、またクロック CLK の立ち上がりエッジで $V_{ref}(t)$ の位相は 0 とする。すなわち

$$V_{ref}(t) = A \sin\left(2\pi \frac{t}{T}\right). \quad (1)$$

入力アナログ信号 $A_{in}(t)$ と基準信号の正弦波 $V_{ref}(t)$ をコンパレータ回路で比較する。コンパレータ回路の出力波形は図 4 のように、high か low の矩形波が得られる。クロック CLK の立ち上がりエッジから (クロック周期 T 内に最初に現れた) この high と low の切り替わる瞬間の時間をタイムデジタイザ回路により測定する。この時間と基準信号である正弦波から、その時間における入力信号の振幅を求めることができる。たとえばアナログ入力 $A_{in}(t)$ が一定値 a ($-A \leq a \leq A$) の場合、

$$A \sin\left(2\pi \frac{nT + t_n}{T}\right) = a, \\ (0 \leq t_n < T, \quad n = 0, 1, 2, 3, \dots). \\ \text{故に } t_n = T \arcsin\left(\frac{a}{A}\right)$$

となり、 $T_{out}(n)$ は t_n のデジタル値となる。 $A_{in}(t)$ が DC 信号の場合は high と low が切り替わる時間は等間隔になり、同期サンプリング (Uniform Sampling) となる。しかし $A_{in}(t)$ が時間的に変化する一般の信号の場合は $T_{out}(n)$ は n 毎に異なる非同期サンプリングとなる。

図 5 のように基準正弦波と入力信号のクロス点までの時間が分かれば基準正弦波の式から入力信号の振幅を求めることができる。すなわち一般的に記述すると、 $nT \leq t < (n+1)T$ において

$$A \sin\left(2\pi \frac{t_n}{T}\right) = A_{in}(t) \\ \text{故に } t_n = T \arcsin\left(\frac{A_{in}(t)}{A}\right)$$

t_n をデジタル化したものが TDC の出力 $T_{out}(n)$ であり、AD 変換器のデジタル出力 $D_{out}(n)$ は

$$D_{out}(n) = A \sin\left(2\pi \frac{T_{out}(n)}{T}\right)$$

となる。ただし $D_{out}(n)$ は $A_{in}(t)$ を (通常の同期型 AD 変換器のように時刻 nT でサンプリングした値ではなく) 時刻 $nT + T_{out}(n)$ でサンプリングしたデジタル値である。

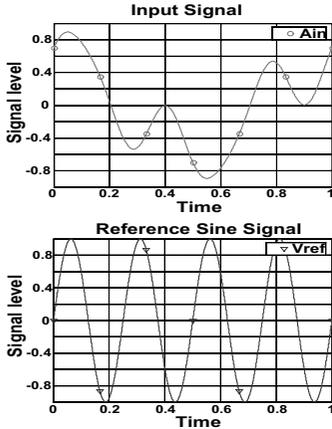


図 3: (上) 入力アナログ信号波形 $A_{in}(t)$. (下) 正弦波の基準信号波形 $V_{ref}(t)$.

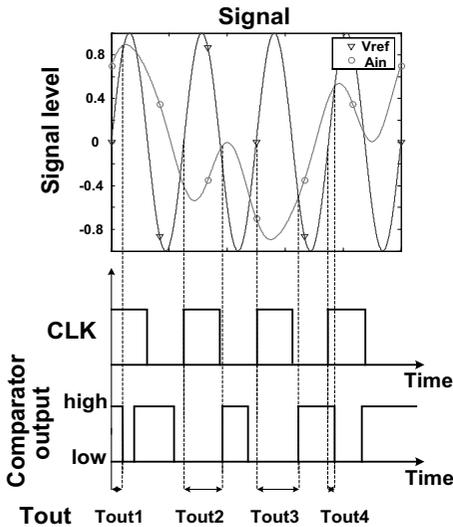


図 4: (上) 入力信号と基準正弦波信号の波形. (下) 基準クロック CLK とタイムデジタイザの出力 T_{out} .

(注) 非同期サンプリングのエイリアシング

非同期サンプリングの場合でも同期サンプリングの場合と同様にエイリアシングの影響を避けるために、少なくとも入力周波数の 2 倍以上でサンプリングしなければならない。(入力周波数 f_{in} はサンプリング周波数 $1/T$ の 2 分の 1 未満に制限しなければならないので提案 ADC でも

前段にアンチ・エイリアシング・フィルタが必要である。)

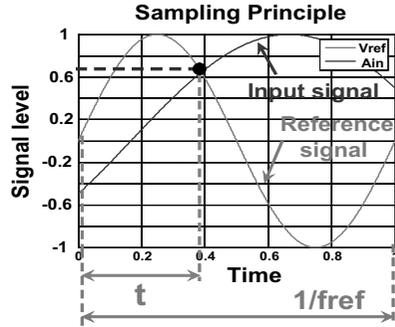


図 5: 提案 AD 変換器のサンプリングの原理.

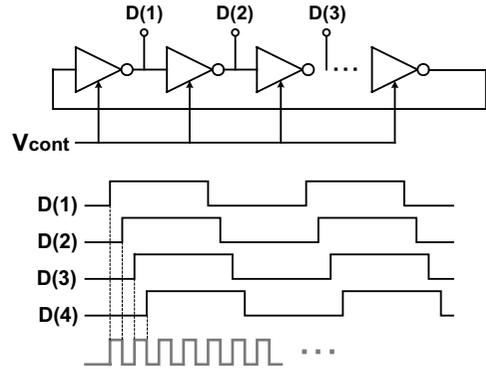


図 6: インバータによるディレイライン.

IV. タイムデジタイザ回路

2つのパルス間の正確な時間間隔を測る方法はたくさんあり、たとえばその専用電子計測器はタイムインターバルアナライザと呼ばれ、また多くのデジタル・オシロスコープでもその機能を有している。これを CMOS IC 内に実現するタイムデジタイザ回路 (TDC) は、カウンタと複数のクロックにディレイを作ることにより時間間隔を測定してデジタル値で出力し、20~30[ps] の分解能・精度のものがすでに実現されている。この非常に高い分解能は、外部の基準クロックサイクルを等しいサイズのディレイラインを持った数百のクロックに分けることによって達成される。ディレイが一定であるディレイラインは時間を連続的に構成する。時間間隔の測定は、タイミングパルスが起こったときにディレイラインの状態をレジスタに書き込み、次の状態との差を計算することによってなされる。[1]

まず基準クロックによって大まかな時間間隔を推定し、図 6 のようにインバータを用い、そのインバータ遅延に

より、非常に分解能の高いディレイラインを構成し、時間間隔を測定する。図7のように、フリップフロップのクロック部にコンパレータ出力を、ディレイラインに基準クロックを入力し、インバータの接続点の中間タップをフリップフロップに入力し、そのフリップフロップ出力によりコンパレータ出力タイミングを高時間分解能で検出する。

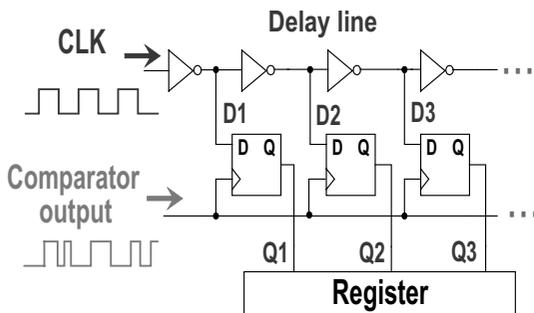


図7: 高時間分解能でコンパレータ出力タイミング検出。

V. 非同期サンプリングデータの信号処理

提案 AD 変換器のデジタル出力データは、アナログ入力を等時間間隔でサンプリングしたものではなく、非同期サンプリング (Nonuniform Sampling) データである。LSI テスタでのアプリケーションではパワースペクトラムを得る必要があるため、この非一様サンプリングデータから **高速** でパワースペクトラムを計算するアルゴリズムが必要である。(計算時間は“LSI のテストコスト”に直結するので、提案 AD 変換器単体で有効であってもそのパワースペクトラムを計算するアルゴリズムが複雑になり計算時間が膨大になってしまえば提案 AD 変換器は LSI テスタに使用することはできない。)

図2のフィルタ部分に LPF を用いることにより、リアルタイムサンプリングまたは、オーバーサンプリングによる信号処理となり、フィルタに BPF を用いると、入力信号の周波数帯域が既知となるために、等価時間サンプリングとして入力信号波形を再構成することができると考えられる。

ここで、非同期サンプリングデータからそのパワースペクトラムを得るのは次の2つの方法が考えられるので、それぞれについて検討した。

1. 非同期サンプリングデータを時間領域で補間を行い、同期サンプリングデータを得る。その後通常の(同期サンプリングデータに対する)FFT アルゴリズムを用いてパワースペクトラムを得る。
2. 非同期サンプリングデータを直接離散フーリエ変換

を行いパワースペクトラムを得る。

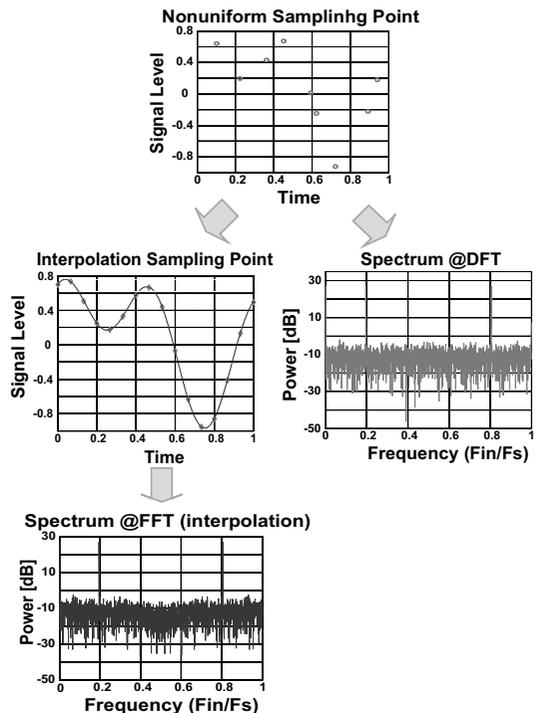


図8: 概念図(左) 非同期データを補間してFFTを行なう方法(右) 非同期データを直接DFTを行なう方法。

VI. 時間領域での同期サンプリングデータへの変換

最初に非同期サンプリングしたデータを時間領域で多項式を用いて補間し、同期サンプリングデータを得るアルゴリズムの考察を行った。(その同期サンプリングデータから通常のFFTによりパワースペクトラムを得ることができる。)

多項式補間

多項式補間は、相異なる n 個の点 x_0, x_1, \dots, x_{n-1} が与えられたときに、 $n-1$ 次の多項式 $P_{n-1}(x)$ が、

$$P_{n-1}(x_i) = f(x_i), i = 0, 1, \dots, n-1. \quad (2)$$

を満たすとき、 $P_{n-1}(x)$ を $f(x)$ の補間多項式といい、 x_0, x_1, \dots, x_{n-1} を補間点という。上式が補間条件となる。この補間多項式の選び方により様々な補間が可能である。我々は線形補間、最近傍点による補間、キュービク補間、キュービクスプライン補間の検討を行い、シミュレーションによりキュービクスプライン補間が最も精度が良いという結果を得た。以下キュービクスプライン補間について記す。

キュービックスプライン補間

キュービックスプライン補間では、各点を結ぶ曲線において、曲げによる変形のポテンシャルエネルギーが最小になるような滑らかな曲線をとる。以下にその補間関数の計算法を簡単に述べる。[7]

与えられた n 個の点列 $(x_i, x_1, \dots, x_{n-1})$ を通り、区間 (x_i, x_{i+1}) ($i = 0, 1, \dots, n-2$) の3次スプライン曲線 (図9) を決定するため次の3つの条件を与える。

(i) 各区間 (x_i, x_{i+1}) で3次スプライン補間関数 $S(x)$ は次式である。

$$S_i(x) = a_i(x - x_i)^3 + b_i(x - x_i)^2 + c_i(x - x_i) + d_i. \quad (3)$$

(ii) 各点 x_i で $S''(x), S'(x), S(x)$ の値は連続であり、 $S(x_i) = f_i$ である。

(iii) 両端 x_0, x_{n-1} では別途与えられる端末条件を満たす。

これより、補間関数の未知係数を求める。そのため式(3)においての導関数 $S''(x), S'(x), S(x)$ を用いて計算する。しかし、このままだと未知数 n 個に対し、式が $n-2$ 個であるので解くためには条件式が2つ不足する。

不足する条件式を補い3次スプライン関数を一意に決めるには、人為的に端末条件を与える。このような条件として一般的に用いられるのは以下の3種類である。

(i) 自然条件

両端点における2次微分係数を0とする。

(ii) 固定条件

両端点における1次微分係数をあたえる。

(ii) 周期条件

両端点における1次と2次の微分係数がそれぞれ等しい。

これらの条件により未知数と式が一致するので補間関数を示すことができる。

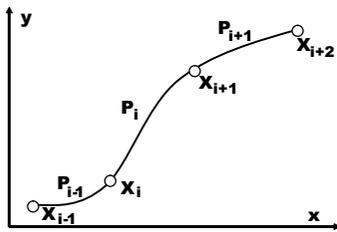


図9: スプライン曲線。

VIII. 非同期サンプリング離散フーリエ変換

次に非同期データを直接フーリエ変換するアルゴリズムを検討した。

離散フーリエ変換の式は、

$$X(k) = \sum_{n=0}^{N-1} x(n) \exp(-j2\pi kn/N). \quad (4)$$

ここで、 $W_N = \exp(-j\frac{N}{2\pi})$ と定義すると、行列では

$$W = \begin{pmatrix} W^0 & W^0 & \dots & W^0 \\ W^0 & W^1 & \dots & W^{N-1} \\ W^0 & W^2 & \dots & W^{2(N-1)} \\ \vdots & \vdots & \vdots & \vdots \\ W^0 & W^{N-1} & \dots & W^{(N-1)(N-1)} \end{pmatrix} \quad (5)$$

となり、離散フーリエ変換の式は、

$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{kn}. \quad (6)$$

とおける。 $W_N^{kn} = \exp(-j2\pi kn/N)$ は複素平面上の単位円の円周上を $2\pi/N$ ごとに動く点を表し、回転因子という。サンプリングが等間隔である同期サンプリングの場合は周期 T が一定であるためこの式でよい。しかし、非同期サンプリングの場合、サンプリング周期が異なるため、回転因子は次式のようにになる。

$$W_N^{kn} = \exp\left(-j2\pi kn \frac{T_n}{T_1 + T_2 + \dots + T_N}\right) \quad (7)$$

つまり、回転角はそれぞれのサンプリング周期で重み付けをする。[2],[3],[4] 非同期にサンプリングされたデータの離散フーリエ変換は以下のようにになる。[6]

$$X_D(f) = \sum_{k=1}^N \exp\left(-j2\pi kn \frac{T_n}{\sum_{k=1}^N T_k}\right) \quad (8)$$

VII. シミュレーション結果

非同期データを信号補間を行って同期データとして従来のFFTする方法と、非同期データを直接DFTする方法について比較した。シミュレーション条件として、基準正弦波の周波数を1.02[kHz]、入力周波数を341[Hz]、最大サンプリング周波数が2.72[kHz]、最小サンプリング周波数が682[Hz]、補間周波数を1.02[kHz]としたときに得られた波形が図10、図11である。信号のパワーを比較すると、信号補間を行った場合が24.38[dB]で、直接DFTを行った場合が23.92[dB]となり、また信号補間をした場合の方がノイズ成分も少ないため補間を行ったほうが良い結果が得られた。

次に、このときの計算時間についても比較を行なった(図13)。直接DFTを行なう方が、補間してFFTを行なうより数十倍時間がかかるという結果が得られた。

VIII. まとめと今後の課題

LSI テスタ用の微細 CMOS での実現に適した AD 変換器の構成を提案した。(別の論文で報告予定であるが、実際のハードウェアとしてプロトタイプを試作し動作を確認している。) 出力は非同期サンプリング・デジタルデータになるのでそのパワースペクトラムを高速で計算するアルゴリズムを検討し、現在さらなる高速・高精度化を図っている。

謝辞 基本コンセプトに関して議論に加わってくれた Agilent Technologies 社の Jochen Rivoir 氏に感謝する。

参考文献

- [1] J. Jansson, A. Mantyniemi, J. Kostamovaara, "A Delay Line Based CMOS Time Digitizer IC with 13 ps Single-shot Precision", *IEEE International Symposium on Circuits and Systems*, pp.4269-4272, Kobe (2005).
- [2] F. Marvasti, "Application of Nonuniform Sampling to Nonlinear Modulation, A/D and D/A Techniques", *Nonuniform Sampling Theory and Practise*, Kluwer Academic/Plenum Publishers, New York, pp.647-687(2001).
- [3] J. J. Benedetto, P. J. S. G. Ferreira, "Modern Sampling Theory: Mathematics and Applications", Birkhauser Boston (2001).
- [4] S.Bagchi,S.K.Mitra, "The Nonuniform Discrete Fourier Transform and its Applications in Signal Processing", Kluwer Academic Publishers (1999).
- [5] <http://www.edi.lv/dasp-web/apl.g/SAMPLING.PDF>
- [6] http://www.eurodasp.com/eurodasp.com/sc_nweb.pdf
- [7] 峰村吉泰、C と Java で学ぶ数値シミュレーション入門、森北出版 (1999).

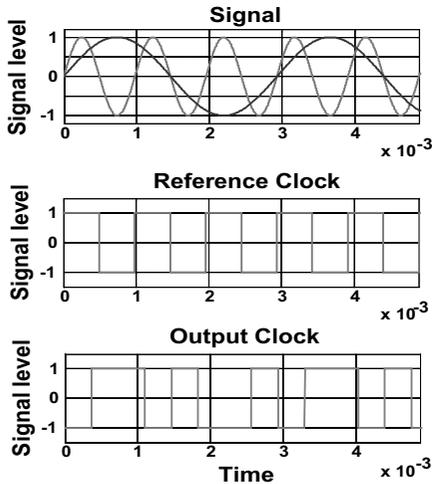


図 10: (上) 基準正弦波と入力信号の波形 (下) 基準クロックとコンパレータ出力の波形 .

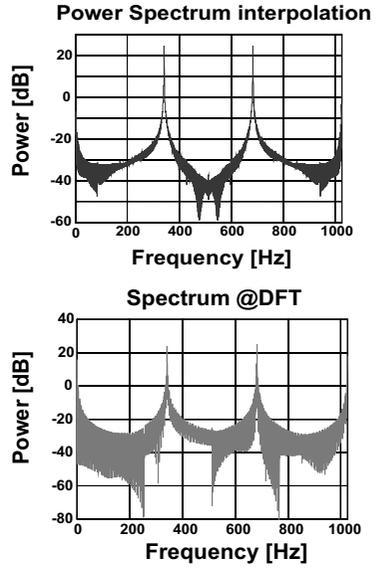


図 11: (上) 非同期データを時間領域で信号補間を行い従来の FFT をしたときの波形 (下) 非同期データを直接 DFT したときの波形 .

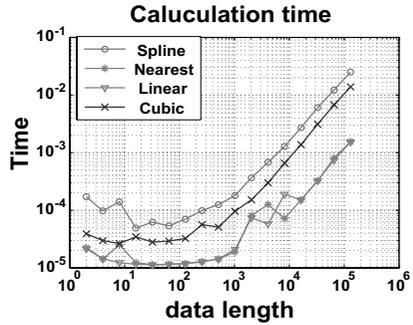


図 12: 補間法におけるデータ点数に対する計算時間 .

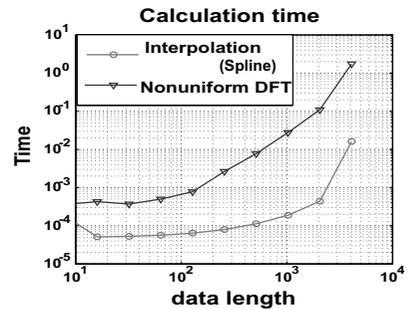


図 13: 非同期データを直接 DFT した場合と補間して FFT した場合の計算時間の比較 .