

# スイッチング電源の負荷変動に対する 高速応答制御方式

張 挺<sup>1)</sup> \* 光野 正志<sup>1)</sup> 小林 春夫<sup>1)</sup> 小堀 康功<sup>2)</sup>

1) 群馬大学工学部 電気電子工学科

2) 群馬大学大学院工学研究科 ルネサステクノロジ・アナログ先端回路工学講座

〒 376-8515 群馬県桐生市天神町 1-5-1

Phone: 0277-30-1788 Fax: 0277-30-1707 e-mail:k\_haruo@el.gunma-u.ac.jp

## High-Speed Response Control System for Load Regulation of Switching Regulators

Zhang TING<sup>1)</sup> Masashi KONO<sup>1)</sup> Haruo KOBAYASHI<sup>1)</sup> Yasunori KOBORI<sup>2)</sup>

1) Electronic Engineering Department, Faculty of Engineering, Gunma University

2) Renesas Technology Advanced Analog Circuit Lab., Graduate School of Engineering, Gunma University

1-5-1 Tenjin-cho Kiryu Gunma Japan 376-8515

**Abstract** - This paper presents one approach for high-performance control systems of DC-DC converters (switching regulators) targeted for microprocessors applications. They demand power supply circuits with low-ripple-voltage (stability) and fast response for large load change. However, since the stability and fast response are, in general, trade-off relationship in control systems, it is difficult to satisfy both simultaneously with conventional approaches. So we propose a completely different method which uses a variable inductor inside the regulator; its value is automatically adjusted to be large at the steady state to make ripple-voltage small, while it is to be small for fast response when the load current change is large. The variable inductor can be realized with two inductors (connected in series or in parallel) and a MOSFET switch. The load regulation detection circuit (which detects load current change) is designed with a transformer, a diode-bridge and an operational amplifier. We have performed SPICE simulation to confirm the effectiveness of the proposed circuit.

キーワード：スイッチング電源、制御、マイクロプロセッサ、負荷変動検出回路

**Keywords:** Switching Regulator, Control, Microprocessor, Load Regulation Detection Circuit

### I. はじめに

近年のマイクロプロセッサは、低消費電力化のため低電圧電源で動作し、高性能化のため負荷電流は増大し、また、負荷電流の変動も大きくなってきている。マイクロプロセッサ用電源としてスイッチング電源回路は広く用いられているがその性能要求はますます厳しくなっている。[1] そのための電源回路技術として、大電流を必要とするマイクロプロセッサに流れる負荷電流の変動に対して適切な電力を供給するスイッチモード生成 DC 電力コンピュータシステム [2] や、ヒステリシスな PWM 制御方式 [3, 4]、マイクロプロセッサ用の電源回路モジュール (VRM: Voltage

Regulator Module) [5, 6, 7] 等が知られている。マイクロプロセッサ用の電源回路には、負荷電流の変動が小さい定常状態の時には低リップル電圧が要求される (安定性)、負荷電流の変動が生じた時にはそれに高速に応答することが要求される (速応性)。しかしながら、この安定性 (低リップル電圧) と速応性 (負荷電流変化に対する高速応答) とは制御システムにおいて相反する性能であり、直接的には同時に解決するのは難しい。

この論文では次世代マイクロプロセッサ用の高速応答・低リップル電源を実現する制御方式として、上記問題を解決するための一方式を提案し原理確認を行う。

スイッチング電源回路内に大きな値のインダクタ  $L$  を用いれば低リップル電圧になるが速応性が劣化する。そこで負荷電流がほぼ一定の場合はインダクタ  $L$  の値を大きくして低リップル化を、大きな負荷電流変動のときはインダクタ  $L$  の値を小さくして速応性を向上させる。この可変インダクタは複数のインダクタをスイッチ接続し直列または並列接続することで実現する。また負荷電流変動検出回路はトランスとダイオード・ブリッジ回路で実現する。すなわち提案手法は動作状態により回路内部の素子値を変更することで定常特性・過渡特性両方の性能向上を図る。

## II. スwitchング電源回路の原理

スイッチング電源回路にはスイッチング素子と転送素子が用いられる。スイッチング素子には低電力で用いる小信号トランジスタではなく、パワー MOS など が用いられる。これはスイッチング電源の大きな供給電力で高効率を実現するためである。

図 1 に入力電圧  $V_{DD}$ 、パワー MOS スイッチ、チョークコイル ( $L$ )、容量 ( $C$ )、ダイオードから構成されたチョッパ型降圧型のスイッチング電源の構成を示す。これは、LC フィルタで平滑化して、入力電圧より低い電圧を出力する。スイッチのオン・オフにより高い入力電圧 ( $V_{DD}$ ) が低い出力電圧 ( $V_{OUT}$ ) に高効率で変換され、また LC はローパスフィルタとして出力電圧を平滑化する。素子が理想的なものとすると、CLK がオンの時 ( $T_{ON}$ )、オフの時 ( $T_{OFF}$ ) に  $L$  に流れる電流の変化量 ( $\Delta I_{Lon}$ ,  $\Delta I_{Loff}$ ) はそれぞれ次式のように表される。

$$\Delta I_{Lon} = \frac{V_{DD} - V_{OUT}}{L} T_{ON}, \quad \Delta I_{Loff} = \frac{V_{OUT}}{L} T_{off}.$$

$L$  に流れる電流は連続的に変化するのでこの 2 つの電流変化量は等しくなり出力電圧は次のようになる。

$$V_{OUT} = \frac{T_{on}}{T_{on} + T_{off}} V_{DD}.$$

出力電圧はクロック・デューティ  $T_{on}/(T_{on} + T_{off})$  で決まる (出力電圧連続可変可能) ことが分かる。出力負荷電流がある場合も PWM を用いたフィードバック制御 [8] により一定出力電圧を保つことができる。

## III. インダクタとスイッチング電源特性

コイル (インダクタ  $L$ ) には、コイルに電流が流れ始

めてからしばらくすると一定の電流が流れ続け、電流を切ってもコイルは電流を流し続けるという性質がある。これは、電流が増えている間にコイルは電気エネルギーを磁気エネルギーとして蓄積し、電流が減った時にこの蓄積したエネルギーを放出するためである。このエネルギーの蓄積量はコイルのインダクタンスに比例しており、インダクタンスが低いものは、高いものに比べ出力変動に対する応答は速くなるが、出力電流も低くなる。この性質から負荷電流に変動が起こった時に応答が遅くなってしまい、高速応答の妨げとなる。更に、電源にはリップル電圧の問題がある。リップル電圧を低く抑えるためには、出力コンデンサに ESR (等価直列抵抗) が小さいコンデンサを用いることで解決出来るが、発振してしまう恐れがあり、回路の安定性に対して問題がある。また大きな値のインダクタ  $L$  を用いると低リップルになることが知られている。

## IV. 提案回路とその原理

図 2 に提案する回路ブロック図を記す。この提案回路は、従来のスイッチング電源回路に、切り替えスイッチ付のインダクタと、そのスイッチのオン・オフを制御するための負荷電流変動検出回路を付加することで実現する。切り替えスイッチを、大きなインダクタンス値を持つ出力側のインダクタ  $L_2$  に並列に接続する。

○ スイッチが OFF の時： 二つのインダクタが直列接続され合成インダクタンスは  $L_1 + L_2$  となり、大きなインダクタンス値が得られる。

○ スイッチが ON の時： スイッチ付きのインダクタが等価的に短絡され、合成インダクタンスは  $L_1$  となり、小さなインダクタンス値が得られる。

負荷電流変動検出回路は出力負荷電流変動の絶対値を検出する。出力負荷電流の変動が小さい (一定) の時にはインダクタンスの値を大きくしリップル電圧を低く抑え、大きい時にはインダクタンスの値を小さくして高速応答を実現する。

なお、図 2 では複数インダクタを直列接続し、それに並列にスイッチをつけているが、複数インダクタを並列接続し、大きい  $L$  に直列にスイッチをつけて可変インダクタを実現することもできる。

## V. シミュレーションによる動作確認

提案回路の動作をスパイスシミュレーションによって確認した。出力負荷に変動を与えた時の過渡応答

の解析を行った。解析で用いた評価対象はリップル電圧、応答時間、振動電圧の3種類について行い、それぞれ以下のように定義した。(図3)

- ・リップル電圧：出力電圧の揺れの最大電圧と最小電圧の差 (=  $V_{\text{peak-to-peak}}$ )
- ・応答時間：変動時間から出力電圧の揺れがリップル電圧の $\pm 3\%$ 以内に収束するまでの時間
- ・オーバーシュート電圧：出力電流変動時と最大振動の中心電圧の差

### 5.1 提案回路の原理確認

負荷変動を与えた時のインダクタの値における応答特性の解析を行った。インダクタ  $L$  の値を  $1\text{mH}$ ,  $100\mu\text{H}$ ,  $50\mu\text{H}$  とした時の、出力負荷電流  $I_{\text{out}}$  を  $0\text{A}$  から  $100\text{mA}$  まで変化させた時の応答特性のシミュレーション結果を図4(左側)に示す。また、出力負荷電流  $I_{\text{out}}$  を  $100\text{A}$  から  $0\text{A}$  まで変化させた時の応答特性のシミュレーション結果を図4(右側)に示す。このシミュレーション結果より、出力インダクタンス  $L$  の値が大きいほどリップル電圧は小さく、オーバーシュート電圧が大きく過渡特性がよくない。予期した通りに動作していることが確認出来た。

### 5.2 理想スイッチ使用による可変インダクタの場合

次に、提案回路でのインダクタ切り替えスイッチに理想スイッチを用いた場合の回路を図5に、シミュレーション結果を図6, 7, 8に示す。 $L$ の値を  $1\text{mH}$ ,  $100\mu\text{H}$  に固定した場合と比較すると、スイッチをOFFした時、即ち合成インダクタンスが  $L_1 + L_2 = 1.1\text{mH}$  (+寄生素子)の時のリップル電圧は、 $0.94\text{mV}$  となり、 $L = 1\text{mH}$  で固定した時のリップル電圧  $0.94\text{mV}$  とほぼ等しくなることが分かった。また、スイッチをONさせた時、即ち合成インダクタンスが  $L_1 = 100\mu\text{H}$  (+寄生素子)の応答時間は、 $1.54\text{ms}$  となり、 $L = 100\mu\text{H}$  で固定した時の応答時間  $1.45\text{ms}$  に近い値であることが確認出来た。即ち低リップルを実現する為にインダクタの値を大きくした時の回路と、高速応答を実現する為にインダクタの値を小さくした時の回路を、提案回路一つで実現することが出来る。

### 5.3 MOSスイッチ使用による可変インダクタの場合

次に提案回路でのインダクタ切り替えスイッチにNMOSスイッチを用いた場合のシミュレーション結果を図7に示す。この結果より、 $L$ の値を  $1\text{mH}$ ,  $100\mu\text{H}$  に固定した場合と比較すると、スイッチをOFFした

時、即ち合成インダクタンスが  $L_1 + L_2$  の時のリップル電圧は  $2.8\text{mV}$  となり、 $L = 1\text{mH}$  で固定した時のリップル電圧  $0.94\text{mV}$ 、理想スイッチを用いた場合のリップル電圧  $0.94\text{mV}$  に比べ、大きくなった。また、スイッチをONさせた時、即ち合成インダクタンスが  $L_1$  の応答時間は、 $1.6\text{ms}$  となり、 $L = 100\mu\text{H}$  で固定した時の応答時間  $1.45\text{ms}$ 、理想スイッチを用いた場合の応答時間  $1.54\text{ms}$  に近い値となっていることが確認出来た。使用するMOSスイッチ、およびその  $W$ ,  $L$  サイズによりこれらの特性は変化するので、設計法を開発する必要がある。

### 5.4 負荷変動検出回路

図13に提案する負荷変動検出回路の回路図を、図14にそのシミュレーション結果を示す。この回路出力は可変インダクタのスイッチに接続され負荷電流変動の絶対値が大きいときは論理1を出力してスイッチをオンにし、小さいときは論理0を出力してスイッチをオフにする。トランス、ダイオードブリッジ、非反転増幅器の三つの構成の回路から構成され、それぞれの役割は次のようになる。

- (1)  $L_3 : L_4$  のトランスで、 $L_3$  を流れる出力負荷電流の変動を検出する。
- (2)  $L_4$  で発生した電流の絶対値を取る。
- (3) ダイオードブリッジによって、発生した  $V_0$  での正電圧を非反転増幅器で電圧を増幅しインダクタと並列に接続されているMOSスイッチのゲート電圧を制御する。

## VI. まとめ

次世代マイクロプロセッサ用のスイッチング電源回路への応用を目的として、出力負荷変動に対しての応答特性の解析を行い、低リップル・高速応答を実現する回路構成を提案した。提案回路は、従来回路に(スイッチ使用)可変インダクタ、負荷変動検出回路を付加することで実現する。スイッチのオン・オフを制御することで、負荷電流が一定のときはインダクタ値を大きくして低リップル化を実現し、大きな負荷電流変動のときにはインダクタ値を小さくして高速応答を実現する。提案回路の動作の原理確認を、SPICEシミュレーションによって確認した。なお、この可変インダクタはMEMS技術により実現できる可能性もある [9]。

今後は、次世代マイクロプロセッサの電源回路の要求仕様を考慮した設計を行っていく。

提案手法のように定常状態・過渡状態の動作状態に応じて動的に内部回路構成（素子値）を変化させる回路方式は、アナログ回路の高性能化のための今後の新しい研究領域と考えている [10]。

謝辞 有意義なご討論をしていただきましたルネサステクノロジ社恩田謙一氏、大分大学鍋島隆先生に謝意を表します。

## 参考文献

- [1] <http://www.intel.com/design/Pentium4/guides/302356.htm>
- [2] 特表 2003-533754, “DC コンピュータ構成要素への電力送達を制御するシステム,” 日本 (2003 年 11 月 11 日).
- [3] T. Nabeshima, T. Sato, S. Yoshida, S. Chiba and K. Onda, “Analysis and Design Considerations of a Buck Converter with a Hysteretic PWM Controller,” *35th Annual IEEE Power Electronics Specialists Conference*, pp.1711-1716, Aachen, Germany (2004).
- [4] J. Zhao, T. Sato, T. Nabeshima, T. Nakano, “Steady-State and Dynamic Analysis of a Buck Converter Using a Hysteretic PWM Control,” *35th Annual IEEE Power Electronics Specialists Conference*, pp.3654-3658, Aachen, Germany (2004).
- [5] X. Zhou, X. Zhang, J. Liu, P-L. Wong, J. Chen, H-P. Wou, L. Amoroso, F. C. Lee and D. Y. Chen, “Investigation of Candidate VRM Topologies for Future Microprocessors,” *Proc. of Applied Power Electronics Conference and Exposition*, pp.145-150, Anaheim, CA (Feb. 1998).
- [6] P-L. Wong, X. Zhou, J. Chen, H-P. Wu, L. Amoroso, J. Liu, F. C. Lee, X. Zhang and D. Y. Chen, “VRM Transience Study and Output Filter Design for Future Processors,” *Proc. of VPEC Seminar*, pp.1-7, Blacksburg, VA (Sept. 1997).
- [7] X. Zhou, P. Xu and F. C. Lee, “A high Power Density, High Efficiency and Fast Transient Voltage Regulator Module with a Novel Current Sharing Control Technique,” *Proceedings of Applied Power Electronics Conference and Exposition*, pp.289-294, Dallas, TX (Mar. 1999).
- [8] T. Daimon, H. Sadamura, T. Shindou, H. Kobayashi, M. Kono, T. Myono, T. Suzuki, S. Kawai, T. Iijima, “Spread-Spectrum Clocking in Switching Regulators for EMI Reduction,” *IEEE Trans. on Fundamentals*, vol. E86-A, no. 2, pp.381-386 (Feb. 2003).
- [9] 光野正志, 木村圭吾, 小室貴紀, 小林春夫, 酒寄寛, 安田祐造, “MEMS 技術を用いた可変インダクタの設計,” 電子情報通信学会 第 18 回 回路とシステム (軽井沢) ワークショップ, pp.413-418 (2005 年 4 月).
- [10] N. Nishimura, C. Mangelsdorf, S. Takagi, N. Fujii. “Low Power Consumption and High Slew Rate Operational Amplifier using Capacitance Multiplier Compensation,” *IEEEJ International Analog VLSI Workshop*, Singapore (Sept. 2002).

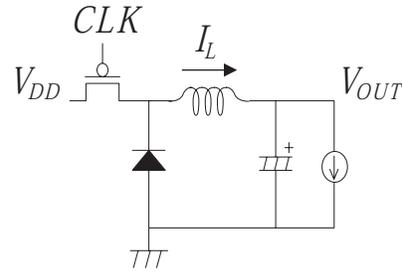


図 1: 降圧型スイッチング電源回路.

Fig.1: A switching regulator circuit (buck convertor).

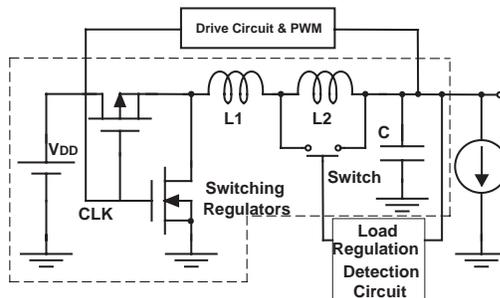


図 2: 提案する回路ブロック図.

Fig.2: Circuit diagram of the proposed circuit.

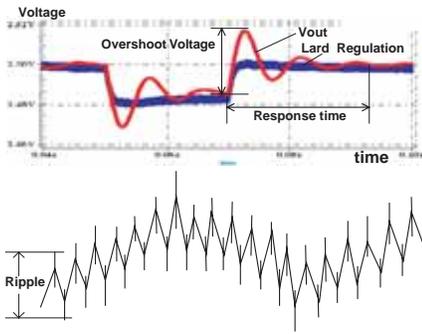


図 3: リプル電圧、応答時間、オーバーシュート電圧の定義.

Fig.3: Definition of ripple voltage, response time, overshoot voltage.

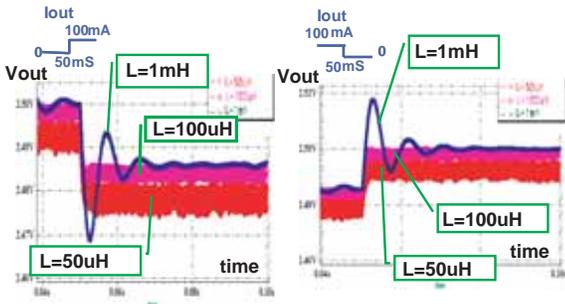


図 4: インダクタンス L 値が 1mH, 100uH, 50uH の時の、負荷電流 Iout の変動に対する出力電圧 Vout の応答特性.

Fig.4: Output voltages in response to load current change for  $L = 1mH, 100uH$  and  $50uH$ .

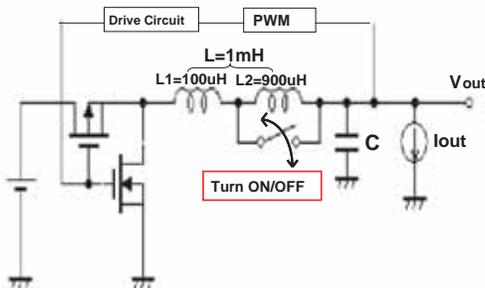


図 5: 理想スイッチを用いた場合の提案回路図.

Fig.5: The proposed circuit with an ideal switch.

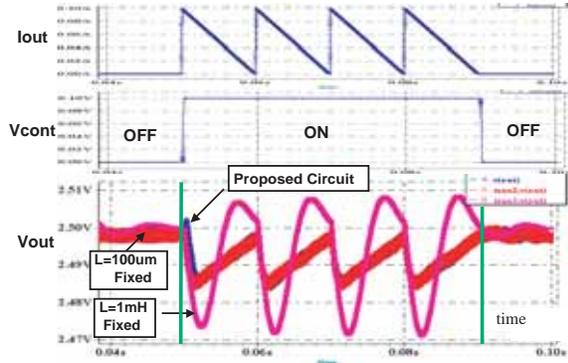


図 6: 理想スイッチを用いた場合の提案回路のシミュレーション結果 (1).

Fig.6: SPICE simulation result of the proposed circuit with an ideal switch (1).

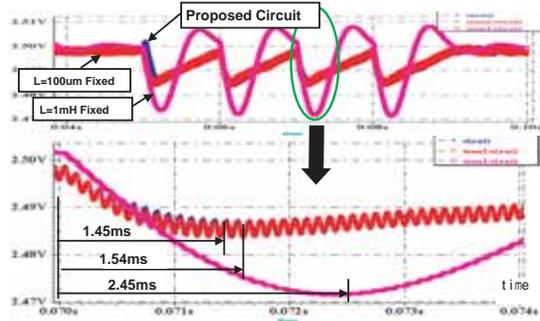


図 7: 理想スイッチを用いた場合のシミュレーション結果 (2).

Fig.7: SPICE simulation result of the proposed circuit with an ideal switch (2).

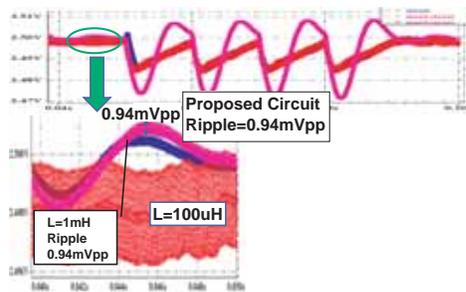


図 8: 理想スイッチを用いた場合のシミュレーション結果 (3).

Fig.8: SPICE simulation result of the proposed circuit with an ideal switch (3).

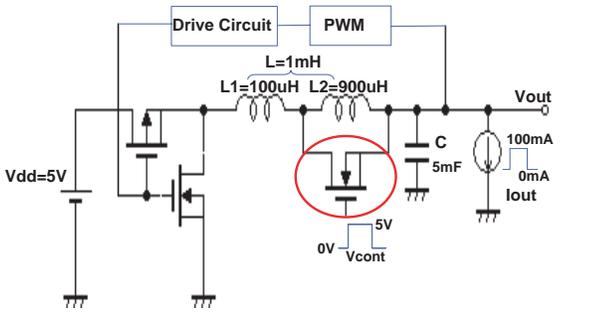


図 9: NMOS スイッチを用いた場合の提案回路.  
Fig.9: The proposed circuit with an NMOS switch.

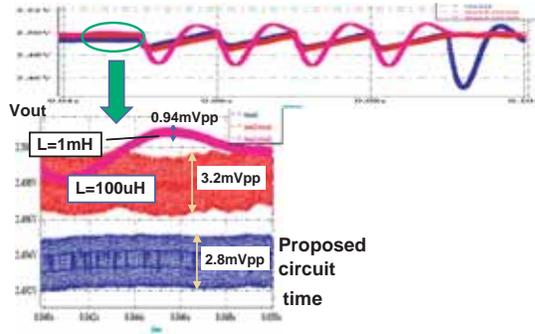


図 12: NMOS スイッチを用いた場合の提案回路のシミュレーション結果 (3).  
Fig.12: SPICE simulation result of the proposed circuit with an NMOS switch (3).

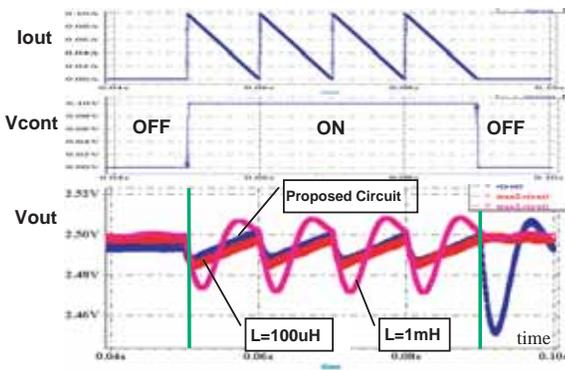


図 10: NMOS スイッチを用いた場合の提案回路のシミュレーション結果 (1).  
Fig.10: SPICE simulation result of the proposed circuit with an NMOS switch (1).

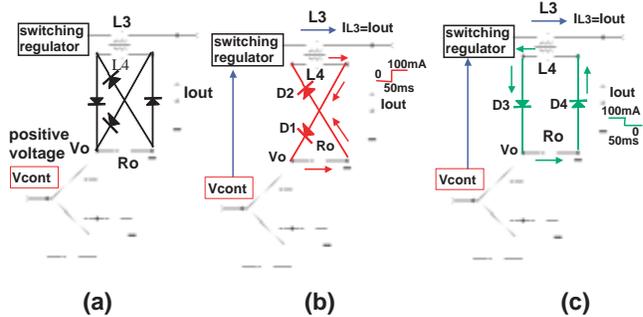


図 13: 負荷電流変動検出回路.  
Fig.13: Load current change detection circuit.

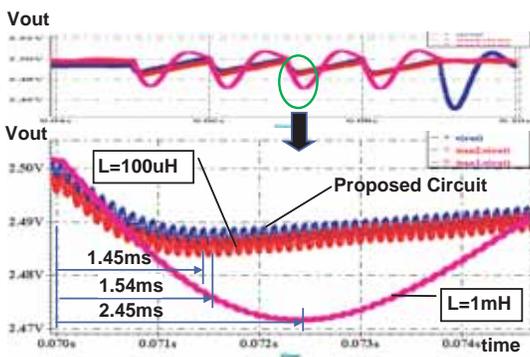


図 11: NMOS スイッチを用いた場合の提案回路のシミュレーション結果 (2).  
Fig.11: SPICE simulation result of the proposed circuit with an NMOS switch (2).

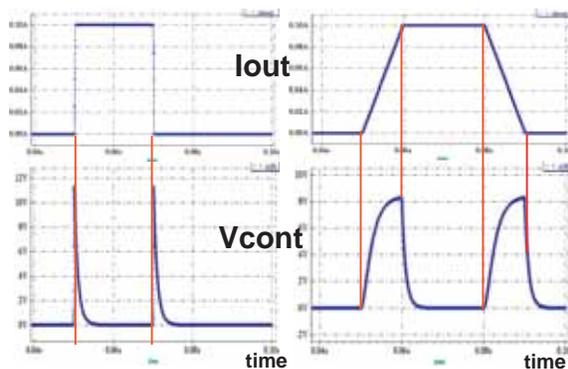


図 14: 負荷電流変動検出回路の SPICE シミュレーションによる動作確認.  
Fig.14: SPICE simulation result of the load current change detection circuit.