



ビジョンチップ(I)

—アナログ画像処理用ニューロチップ—

解説

松本 隆 小林春夫 八木哲也

松本 隆：正員 早稲田大学理工学部電気工学科
 小林春夫：正員 横河電機株式会社エレクトロニクス研究所
 八木哲也：正員 九州工業大学情報工学部制御システム工学科

Vision Chip (I): Analog Image-Processing Neuro Chip. By Takashi MATSUMOTO, Member (School of Science and Engineering, Waseda University, Tokyo, 169 Japan), Haruo KOBAYASHI, Member (Electronics Laboratory, Yokogawa Electric Corp., Musashino-shi, 180 Japan) and Tetsuya YAGI, Member (Faculty of Information Engineering, Kyusyu Institute of Technology, Iizuka-shi, 820 Japan).

ABSTRACT

ビジョンチップは画像入力センサを持ち、エッジ検出等の初期視覚アルゴリズムの超並列処理を行う画像処理用アナログ CMOS VLSI である。Caltech の Mead によって 1980 年後半に提唱されて以来、米国の大学を中心に研究開発が行われ、さまざまなビジョンチップが提案・実現されてきており、近年ベンチャー企業からは本格的な製品も現れている。ここではビジョンチップの原理・アルゴリズム、従来技術に対する特長、新しく導かれた回路網理論上の定理、モデルになっている網膜の生理学的背景、実現のための VLSI 技術の背景、各研究機関での研究活動、開発されたいくつかのチップの紹介を行う。

キーワード：ビジョンチップ、ニューロチップ、画像処理、画像センサ、網膜

1. はじめに

近年、従来のデジタルコンピュータが不得手とした問題に対して有効性が期待されているニューラルネットワークが関心を集めている。また、VLSI 技術の進歩により、このアルゴリズムを高速に実行するニューロチップの研究開発も盛んになされている。この中で Caltech の Mead により提唱・試作された、脊椎動物の網膜をモデルにしたビジョンチップの研究開発を契機として、生体系をモデルとしたアルゴリズムばかりでなく Computer Vision アルゴリズムをアナログ VLSI 上に実現する試みも活発に行われ、実用化に近づいている⁽¹⁾。これらの研究は Caltech, MIT, CMU, UCLA などの米国の大学を中心に行われているが、大学とビジョンチップの共同研究をする企業も現れ、ベンチャー企業からは本格的な製品も発売されてい

る。またこの開発過程でいくつかの理論的側面の問題提起がなされ、その結果回路網理論上の新しい定理も導き出されている。

2. 原 理

2.1 画像認識のための前処理とビジョンチップ

画像認識のための処理の流れは、画像入力、画像の前処理、画像認識からなる。画像の前処理は、平滑化によるノイズ除去、エッジ検出などの基本的な処理で初期視覚問題 (Early Vision Problem) とよばれている⁽²⁾。Caltech の Mead は脊椎動物の網膜の機能の一部 (画像入力と初期視覚に対応する画像処理) を調べ、アナログ CMOS VLSI 上にそれを実現した⁽¹⁾。アルゴリズムの新規性、光センサ埋蔵、MOS トランジスタをいわゆるサブスレッショルド領域で動作させていること等の理由で大きなインパ

クトを与えている。これらの画像センサと初期視覚画像処理機能を持つアナログVLSIはビジョンチップとよばれている。

2.2 画像処理システムの構成

(a) 従来のシステム構成

従来の画像処理システムでは図1に示すように、CCDセンサ内蔵のTVカメラで画像を入力し、A-D変換器で逐次的にデジタル信号に変換し、汎用デジタル画像処理プロセッサで処理を行う。この方式はさまざまなアルゴリズムの画像処理ができるものの、大規模ハードウェアが必要で、逐次的デジタル計算方式は大量データの画像を高速に処理するのに不向きである。

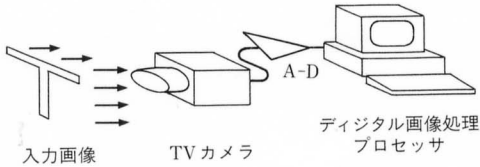


図1 従来の画像処理システム CCDで画像入力しA-D変換を行った後デジタル画像処理する。

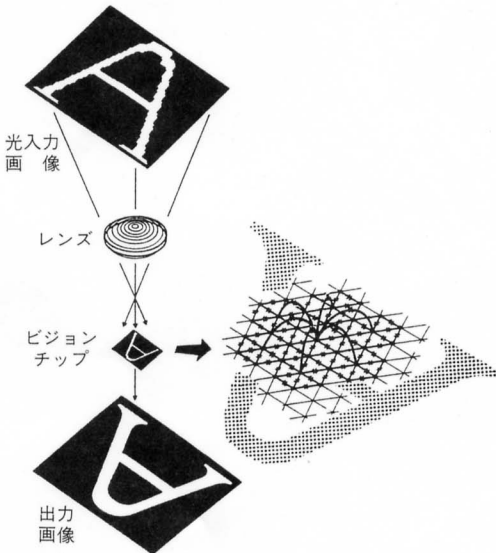


図2 ビジョンチップを用いた画像処理システム 光入力画像がレンズでビジョンチップ上の光センサアレイに集光され、ビジョンチップはその入力信号に対し初期視覚アルゴリズムを高速にアナログ並列処理する。©1990 IEEE.

(b) ビジョンチップを用いた構成

ビジョンチップを用いた画像処理システムは図2に示すようになる。光入力画像をレンズでビジョンチップ上の光センサアレイに集光し、その入力信号に対し初期視覚アルゴリズムを高速にアナログ並列処理する。その出力をA-D変換し汎用デジタル画像処理プロセッサで認識その他の処理を行う。ビジョンチップは画像入力だけでなく画像の前処理を超高速に行うので後段のプロセッサの負荷を軽減する。

2.3 従来技術に対する特長

(a) ビジョンチップの計算基本原理

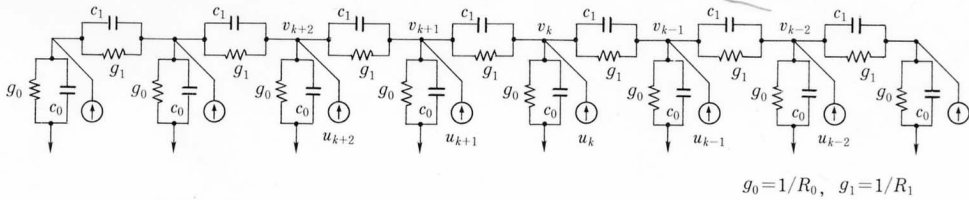
ビジョンチップの計算基本原理はデジタル信号処理の計算原理と本質的に異なる。この解説で紹介するチップはすべてアナログ超並列抵抗回路網[†]をCMOSで実現したものであり、計算は超並列抵抗回路網の物理現象が行う。より具体的には、(i) 和 (addition) はキルヒホッフ電流則が行い、(ii) 計算の実行はダイナミックスが遂行する。入力は各抵抗ノードに加えられた電圧または電流であり、出力はダイナミカルシステムの安定平衡点の電圧分布として与えられる。またダイナミカルシステムが安定平衡点に達するまで全ノードの電圧・電流が並列に動作するので、画像処理が完全に並列に行われる。

(b) ビジョンチップ vs デジタルシステム

ビジョンチップは従来のデジタル画像処理システムに比べ、次のような特長がある。

(i) 小規模ハードウェア より具体的には配線の複雑さが低減される。例えば入力画像に大きな画素数のコンボリューションを施す場合、逐次計算方式のデジタルプロセッサでこれを実行すると極めて計算量が多くなる。一方、並列抵抗回路でコンボリューションをとることは圧倒的に単純である。直感的にいうと、あるノードに入力された電圧または電流の影響は

[†]ここでいう抵抗はオームの法則に従う受動線形素子のみではなく、能動素子、非線形素子を含めた広い意味である。



$$g_0 = 1/R_0, \quad g_1 = 1/R_1$$

図3 1次正則化問題と抵抗回路網 第1近傍への正抵抗結合 R_1 のネットワークで1次正則化問題が解ける。入力はいずれのノードへの電流で、出力は平衡状態に達したときの各ノード電圧である。

“瞬間的に”他のすべてのノードに伝えられるからである。式による説明のほうを好む読者のため図3のような並列抵抗回路を考える。平衡点における各ノード i でのキルヒホッフ電流則は、

$$-(g_0 + 2g_1)v_i + g_1(v_{i+1} + v_{i-1}) + u_i = 0 \quad (1)$$

である。いま式(1)の v_i を中心に考えてみると、そこに現れるのは v_{i+1} , v_{i-1} すなわち最近傍の変数のみである。にもかかわらず大きな画素数のコンボリューションがとれるのは空間変数 i に関して IIR (Infinite Impulse Response) 構造をしているからである。これを FIR (Finite Impulse Response) 型ネットワークで実現しようとすると、膨大なノード間結合が必要となる。式(1)は v_i , v_{i+1} , v_{i-1} の線形結合の計算であるが、キルヒホッフ電流則と抵抗特性の物理現象がそれを自然に遂行していることがわかる。このような構造はここで紹介するビジョンチップ全体に共通していえることである。信号処理チップを実現する際に大きな問題になるのは演算素子間の配線の複雑さであり、それはシリコンでだけでなく生体(網膜はもとより脳の他の部分)においても同様の拘束条件になっており、Mead は、これが “the single most important” な事実であると主張している⁽¹⁾。

(ii) 高速(リアルタイム)処理 ダイナミカルシステムが平衡点に収束する時間が処理時間に当たるが、現在の CMOS 技術での寄生容量は極めて小さいのでせいぜい数マイクロ秒で完了する。

(iii) 低消費電力 例えばサブスレッショルド領域の CMOS 回路を用いれば著しい電力の節約となる。

しかしながら、デジタルシステムは、(i) 高精度、(ii) 柔軟なプログラミングが可能という点が優れている。ビジョンチップは自動走行システム、ロボットビジョン、ファクトリオートメーションでの目視検査などの、上記の長所が発揮しうるところに実用化できよう。

2.4 正則化問題と抵抗回路網

(a) 正則化問題 (Regularization Problem)

MIT 人工知能研究所の Poggio らは、エッジ検出、ステレオ視などの初期視覚問題を “不良設定問題” (Ill-Posed Problem) としてとらえ、それを正則化 (Regularize) することにより、well-posed な問題になると考えた^{(3),(4)}。すなわちノルム空間上の汎関数

$$G_p(v, d) = \|Av - d\|^2 + \sum_{k=1}^p \int \lambda_k(x) \left(\frac{d^k v(x)}{dx^k} \right)^2 dx$$

の最小化問題に帰着させた。但し、 A は考えている正規化問題に固有の作用素、 $\|\cdot\|$ は問題に固有のノルム、そして第2項以後は滑らかさに対するペナルティである。簡単のため1次元の場合を書いたが、2次元の場合は特有の問題も生じる。あるクラスの正規化問題が並列抵抗回路で自然に解けることを示すため、空間変数を離散化し、また A が恒等写像の場合を考えると、 $p=1$ の場合は $v = (v_1, \dots, v_n)$, $d = (d_1, \dots, d_n)$ として

$$G_1(v, d) = \sum_{k=1}^n (v_k - d_k)^2 + \lambda_1 \sum_{k=2}^n (v_k - v_{k-1})^2 \quad (2)$$

の最小化問題になる。これはノイズが含まれたデータ d_k に平滑化を施す問題と考えてよいが、有限次元の2次形式最小化問題なので v_k に関

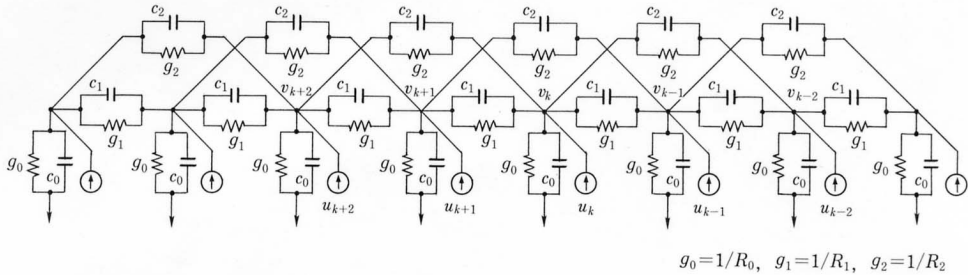


図4 2次正則化問題と抵抗回路網 第1近傍への正抵抗結合 R_1 , 第2近傍への負性抵抗結合 R_2 のネットワークで2次正則化問題が解ける。

して微分し零とおけばよい。

$$\frac{1}{2} \frac{\partial G_1}{\partial v_k} = v_k - d_k - \lambda_1 (v_{k-1} + v_{k+1} - 2v_k) = 0 \quad (3)$$

また $p=2$ で $\lambda_1=0, \lambda_2>0$ のときは、

$$G_2(\mathbf{v}, \mathbf{d}) = \sum_{k=1}^n (v_k - d_k)^2 + \lambda_2 \sum_{k=2}^{n-2} (v_{k+1} - 2v_k + v_{k-1})^2$$

$$\frac{1}{2} \frac{\partial G_2}{\partial v_k} = v_k - d_k - \lambda_2 (-v_{k-2} - v_{k+2} + 4v_{k-1} + 4v_{k+1} - 6v_k) = 0 \quad (4)$$

を得る。

(b) 線形並列抵抗回路網

データ d_k が与えられたとき、上の式 (3) や式 (4) を満たす v_k を何らかの手順で得ることができれば正規化問題の解になっていることに注意し、図3の並列回路の各ノードでキルヒホッフ電流則を書き下すと

$$(c_0 + 2c_1) \frac{dv_k}{dt} - c_1 \left(\frac{dv_{k+1}}{dt} + \frac{dv_{k-1}}{dt} \right) = -g_0 v_k + u_k + g_1 (v_{k-1} + v_{k+1} - 2v_k)$$

を得る。 $g_0, g_1, c_0, c_1 > 0$ ならば明らかにこの回路は安定であり、平衡点

$$-g_0 v_k + u_k + g_1 (v_{k-1} + v_{k+1} - 2v_k) = 0 \quad (5)$$

に収束する。式 (5) は $\lambda_1 = g_1/g_0, d_k = u_k/g_0$ としたときの式 (3) にほかならない。Mead のいわゆる “Silicon Retina” はこのような回路網である^{(1), (9)}。寄生容量 c_0 は数百 fF のオーダーであり、 $1/g_0, 1/g_1$ を数 k Ω のオーダーとすると抵抗回路網が安定平衡点に整定する (すなわち

1次正則化問題を解く) までの時間は数 μs のオーダーである。これをデジタルコンピュータで解く場合は、時間 t を離散化して全ノードに対して収束するまで計算するので、膨大な計算量になることがわかる。

次に $p=2$ の場合を考える。図4の回路の(安定平衡点の)のキルヒホッフ電流則を書き下すと $-R_2=4R_1$ の場合、式 (4) と同じになる。従って図4の抵抗回路網で2次正則化問題が解ける。ここで注意することは図4では図3に比べ二つ隣のノードに対する結合が必要で、しかもその抵抗値 R_2 は負である⁽¹⁰⁾。

(c) 非線形並列抵抗回路網

上に述べた問題は2次形式の最小化問題であって正確には標準正則化問題とよばれている。いま、式 (2) の代りに

$$G(\mathbf{v}, \mathbf{l}, \mathbf{d}) = \sum_{k=1}^n (v_k - d_k)^2 + \lambda_1 \sum_{k=2}^n (v_k - v_{k-1})^2 (1 - l_k) + \lambda_1' \sum_{k=2}^n l_k \quad (6)$$

を考える。 $\mathbf{l} = (l_1, \dots, l_n)$ で、 l_k は0または1しか値をとらず、line variable とよばれる。 $l_k = 0$ とすると式 (6) は式 (2) と同じで、データ d_k に平滑化を行う。一方 $l_k = 1$ とすると第2項は零となり第3項が現れる。これは与えられたデータ d_k を平滑化した電圧分布 v_k に対して、ノード間の差 $(v_k - v_{k-1})^2$ が大きくないときはそのまま平滑化を行うが、 $(v_k - v_{k-1})^2$ が大きいときは $l_k = 1$ とし、 $(v_k - v_{k-1})^2$ の項を零にするかわりに $\lambda_1' l_k$ のペナルティを受けることを意味する。与えられた画像に線形演算を行

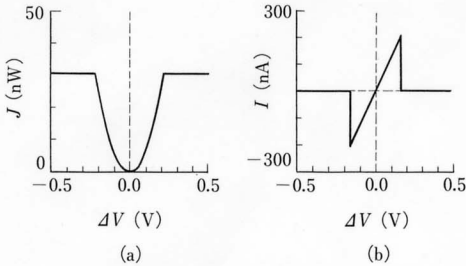


図5 (a) 非標準正則化問題のペナルティ関数 $f(\cdot)$ の特性式 (7) の非線形項 $f(\cdot)$ の特性を表している。
 (b) 抵抗ヒューズ (関数 $g(\cdot)$) の特性 両端の電位差が小さいときは電位差に比例した電流が流れるが、大きいときは電流が流れなくなる。©1991 Harris.

う限り、ノイズが除去されるかわり、エッジは必ずボケてしまいエッジの正確な場所も検出できない。式 (6) は入力データに平滑化を施しながら、内在するエッジを検出する強力なアルゴリズムである。ところで式 (6) は v と d だけでなく I にも依存し、そのままでは並列抵抗回路にならないので、第2, 第3項の I_k について最小値をとると、計算は省略するが

$$G(v, d) = \sum_{k=1}^n (v_k - d_k)^2 + \sum_{k=2}^n f(\lambda_1, \lambda'_1; v_k - v_{k-1}) \quad (7)$$

となる。 $f(\lambda_1, \lambda'_1, v)$ は図5 (a) に示すグラフをもつ。微分を v_k についてとり零とおくと、

$$v_k - d_k + g(\lambda_1, \lambda'_1; v_k - v_{k-1}) + g(\lambda_1, \lambda'_1; v_k - v_{k+1}) = 0$$

を得る。 $g(\lambda_1, \lambda'_1, v)$ は図5 (b) で与えられる。従ってこの $g(\cdot)$ のような特性を持った非線形素子 (抵抗ヒューズ) を作れば並列抵抗回路で式 (6) の最小化問題を解ける。MIT の Harris はこれを実現し、印象的な実験を行った⁽⁵⁾⁻⁽⁸⁾ (後述)。但し、図5 (a) の $f(\cdot)$ は微分可能でない点があるので、理論的正当化には $f(\cdot)$ を1パラメータの関数族で摂動する必要がある。

2.5 抵抗回路網の時間空間安定性

多くのビジョンチップに内蔵される抵抗回路網は一般に、(i) m 個隣りのノードまで抵抗結合、寄生容量をもち、(ii) 抵抗値は負の値をとりえる。このような抵抗回路網が不安定に

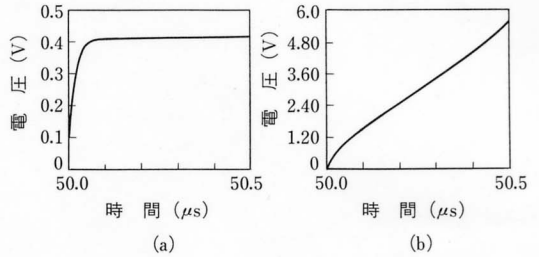


図6 抵抗回路網の時間安定性 図4のネットワークのノード31にステップ入力を与えたときのノード31の時間応答。ネットワークは負性抵抗、寄生容量を含むので時間不安定になりえる。
 (a) $R_0=100\text{ k}\Omega, R_1=5\text{ k}\Omega, R_2=-20\text{ k}\Omega$ の場合 (時間安定)。
 (b) $R_0=100\text{ k}\Omega, R_1=5\text{ k}\Omega, R_2=-17\text{ k}\Omega$ の場合 (時間不安定)。©1990 IEEE.

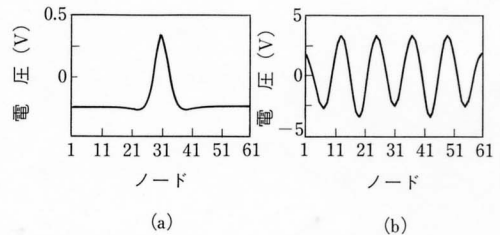


図7 抵抗回路網の空間安定性 図4のネットワークのノード31に一定入力を与えたときの平衡状態での各ノード応答 (空間インパルス応答)。ネットワークは負性抵抗を含むので空間インパルス応答が不安定になりえる。
 (a) $R_0=100\text{ k}\Omega, R_1=5\text{ k}\Omega, R_2=-20\text{ k}\Omega$ の場合 (空間安定)。
 (b) $R_0=100\text{ k}\Omega, R_1=5\text{ k}\Omega, R_2=-17\text{ k}\Omega$ の場合 (空間不安定)。©1990 IEEE.

なり得ることは Poggio 等も指摘しており、次の二つの安定性が問題になる。

(a) 時間安定性 例えば図4の抵抗回路網は負性抵抗と寄生容量を持つので、時間的に不安定になる可能性がある。図6 (a) は負性抵抗値が大きい場合のあるノードの電圧の時間推移で、一定値に収束している (時間安定)。図6 (b) は負性抵抗値が小さい場合で、時間と共に発散している (時間不安定)。

(b) 空間安定性 図4の抵抗回路網は空間フィルタとして使われるが、このコンボリューション核 (空間インパルス応答) は負性抵抗の値が小さくなると空間的に発振する。図7 (a) は負性抵抗値が大きい場合の空間イン

パルス応答である（空間安定）．図7（b）は負性抵抗値が小さい場合で，空間インパルス応答が激しく振動しており，画像処理に使用するのに適していない（空間不安定）．

（c）時間空間安定性の一致 これら二つの安定性は別々の概念であり，先験的には両者は無関係であるが，予想に反し両者の条件は一致することが数値実験で，後に厳密な形で証明された^{(11),(12)}．この負性抵抗を含む抵抗回路網の時間空間安定性一致の定理は，回路網理論における新しい結果となり得よう．

2.6 生理学的背景

脊椎動物の網膜は発生過程からみると脳の一部が突出してできたものであり，脳そのものと考えてよい．この記事で紹介されているビジョンチップのいくつかは網膜神経回路の中のごく一部を再現するものであって，網膜の機能から見ればまだまだ貧弱なものである．これは網膜の多彩な視覚情報処理機能およびそれを実現する神経回路構造に，未知な部分が多いことと，ある程度解明されている部分があってもそれを理解し「カナモノ」にのせる力を持った研究者（群）が余りいないことによる．ここでは網膜に関する生理学的な知見についてスペースが許す範囲で大まかに解説してみたい．詳しい内容に興味のある読者のためには，網膜についての著書⁽¹³⁾がある．

網膜は眼底に位置する厚さ200～300ミクロンの神経組織である．その組織の中には驚くほど緻密に細胞が配列されている（図8（a））．ビジョンチップへの応用を考えたとき，脊椎動物の中でも魚類，両生類等の下等動物の網膜は興味ある対象である．その理由は，下等動物では高次中枢いわゆる脳が高等動物に比べ貧弱なため，視覚の基本的機能がむしろ網膜に存在するからである．実際カエルなどでは，餌となる虫を確認すると思われる細胞が網膜で見つかっている．また下等動物の網膜細胞は比較的大きく，生理学的な実験も容易であることから，ビジョンチップに結びつく重要なヒントが直接得られる．

網膜には大きく分けて5種類の細胞がある．図の下方が眼球の前面すなわちレンズ側であり，光はこの方向から入射する．脊椎動物の場合，光は網膜組織を透過し入射方向から見て一番奥にある視細胞（薄緑色）により吸収され，電気信号へと変換される．視細胞および後述べる水平細胞，双極細胞は光に対しアナログ信号で応答する．驚くべきことに視細胞は **photon 1 個** をとらえて反応することができる．視細胞には，桿体とよばれる細胞と錐体とよばれる細胞がある．細胞の上部が円柱型のものが桿体で光感度が高く，カメ網膜では1 photon 当たり平均130 μV 程度の電位変化により応答する．細胞の上部が円錐型のものが錐体で比較的光感度が低く同じく平均25 μV 程度の電位応答をする．それぞれ暗がり，明るい場所で働き，合わせて5 log 単位以上の光強度の範囲をカバーする広いダイナミックレンジを実現している．更に視細胞の応答特性は，網膜が明るい環境に連続的に置かれた場合，感度が下がる方向にシフトする．光強度変化に対し最も感度の高いレンジで光をとらえる，すなわち受容器レベルでの順応である．

細胞が網膜上のある領域に与えられた光刺激に反応したとき，その領域を受容野とよぶ．視細胞の受容野は，視細胞1個に比べ大きい．これは同じタイプの視細胞同士が電気的に結合し，視細胞間に側方のリークが存在するためである．リークにより空間解像度が落ち一見不都合に思われるが，各細胞に存在する内在的な雑音を平滑化するという意味で重要な構造である．錐体には，異なる光波長に対して最高感度を示す三つのサブタイプが存在し，これらは赤，緑および青錐体とよばれる．色覚における三原色仮説を生理学レベルで証明する重要な事実である．

視細胞は，二次ニューロンである水平細胞（青色）および双極細胞（赤色）と外網状層（図8（b）参照）とよばれる部位で，化学シナプスを介し連絡し合っている．水平細胞も視細胞と同様に近傍同士で電気的に結合している．この

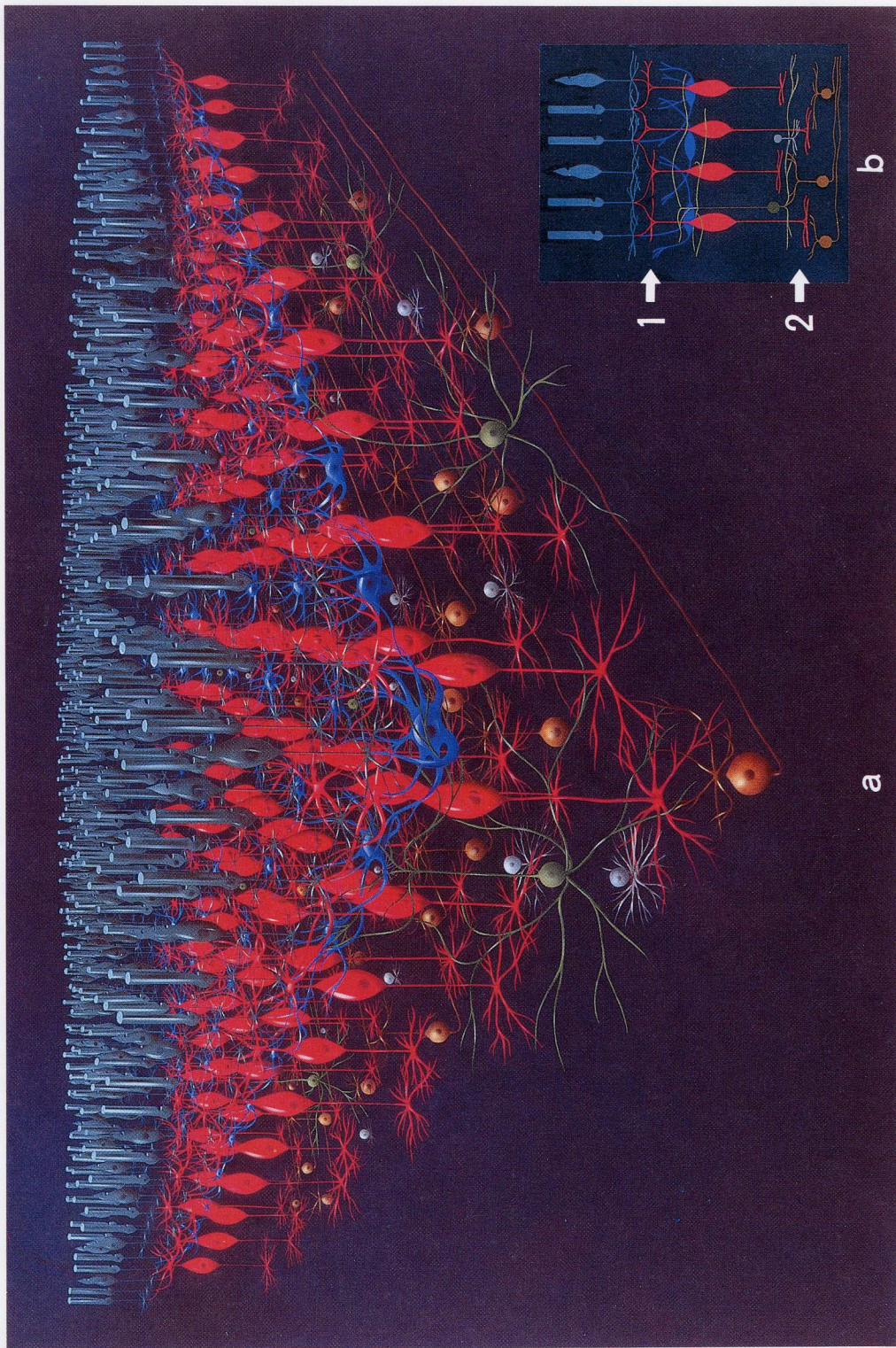


図8 脊椎動物網膜の基本構造
外網状層および内網状層である。
(a) 網膜の全体図(詳細は本文)。(b) 網膜の断面図。細胞の色分けは(a)と対応している。矢印1および2で示した層がそれぞれ

電氣的結合は視細胞に比べはるかに強く、水平細胞の受容野は網膜全体にも及ぶことがある。視細胞と水平細胞の成すネットワークは、二層の抵抗回路網により表現できる⁽¹⁴⁾。この構造は、初期視覚問題における標準正則化理論と深くかかわることが指摘され、ビジョンチップにも応用された(次号)。水平細胞には、桿体から入力を受けるもの、錐体から入力をうけるものがある。また異なる波長感度を持ったいくつかのサブタイプも存在し、色覚発現にも重要な役割を果たしていると考えられる。

双極細胞は外網状層神経回路の出力細胞である。双極細胞では、細胞の直上に照射された光に対する応答と、直上を除いてその周辺部に照射された光に対する応答の符号が反対となる。このような受容野は、中心一周辺拮抗型とよばれ、入力画像に対し平滑化とコントラスト強調を同時に実行するフィルタである。後に紹介する(5.7)いわゆる $\nabla^2 G$ -likeビジョンチップはこの双極細胞の出力にヒントを得ている。双極細胞には、受容野に関しオン型とオフ型とよばれる二つのサブタイプが存在する。オン型は受容野の中心でプラス応答、周辺でマイナス応答をする。オフ型はこの反対である。なぜ二つのミラーイメージのようなサブタイプが存在するのかはよくわかっていない。双極細胞の出力は以下に述べる内網状層の細胞へと送られ、内網状層では、刺激の形状や速度などの特徴抽出が分化した経路(チャンネル)で計算されている。従って双極細胞に至るまでの神経回路は、このように分化した視覚情報処理機能を実現するための共通の前処理フィルタと考えられ、ビジョンチップにおいても基本的な構成部となる。

双極細胞、アマクリン細胞(灰色)および神経節細胞(黄土色)は内網状層(図8(b)参照)において化学シナプスを介して複雑に結合し合う。内網状層の情報処理は生体の種により多少異なり、生体の棲む環境に対する機能の適応が見られる。アマクリン細胞は光刺激が与えられたとき、あるいは光刺激が切られたときに一過性に応答するという特徴がある。この応答特性

は刺激光が細胞の受容野の入ったとき、あるいは受容野から出ていくときをとらえることができるので、視野の中で動いている刺激をとらえると考えられる。アマクリン細胞は、速度検出以外でも何らかの重要な役割を果たしている可能性もある。またこのアマクリン細胞と同じ層に位置する細胞で、インタプレキシフォルム細胞(IP細胞)とよばれる細胞がある。この細胞は内網状層で処理された信号を外網状層にフィードバックする細胞で、最近では網膜の中の6番目の細胞として分類されることもある。IP細胞は、網膜の明るさに対する順応レベルに応じて水平細胞の受容野の大きさを変化させるという報告がある⁽¹⁵⁾。網膜が神経回路網のパラメータを変化させ、入出力特性をシステムレベルで環境に順応させる(これを神経順応とよぶ)のは興味深い。このような順応機能をビジョンチップで応用するためには、更に詳細な生理学的解析が必要であろう。

神経節細胞は網膜の出力細胞で、その神経繊維(軸索)は高次中枢(脳)へと投射される。神経節細胞の高度な情報処理を示す実験結果がカエルから得られている。カエルの神経節細胞の応答は、いくつかのサブタイプに分類されているが、中でも明るいバックグラウンドに小さな動く暗い部分があると良く反応する細胞は、“虫検出ニューロン”とよばれている。残念ながら、内網状層の神経回路構造はまだよくわかっていない。今後のより詳しい研究成果が期待される。

(次号につづく)

文 献

- (1) Mead C.: "Analog VLSI and Neural Systems", Addison-Wesley, Reading, MA (1989).
- (2) Marr D.: "Vision", W.H. Freeman, San Francisco, CA (1982).
- (3) Poggio T., Torre V. and Koch C.: "Computational Vision and Regularization Theory", Nature, 317, pp.314-319 (Sept. 1985).
- (4) Poggio T., Voorhees H. and Yulle A.: "A Regularized Solution to Edge Detection", AI Memo, MIT, Cambridge, MA (May 1985).
- (5) Harris J.: "An Analog VLSI Chip for Thin-Plate Surface Interpolation", IEEE Conf. Neural Info.

- Proc. Systems-Natural and Synthetic (1988).
- (6) Harris J., Koch C., Luo J. and Wyatt J. JR. : "Resistive Fuses : Analog Hardware for Detecting Discontinuities in Early Vision", Analog VLSI Implementation of Neural Systems, Mahowald M. and Mead C. ed., Kluwer Academic (1989).
 - (7) Harris J. : "Analog Models for Early Vision", PhD Thesis, California Institute of Technology (1991).
 - (8) Liu S.C. and Harris J. : "Generalized Smoothing Networks in Early Vision", Proc. IEEE Conf. Computer Vision and Pattern Recognition, pp.184-191 (1989).
 - (9) Mead C. and Mahowald M. : "A Silicon Model of Early Visual Processing", Neural Networks, 1, 1, pp.91-97 (1988).
 - (10) Kobayashi H., White J.L. and Abidi A.A. : "An Active Resistor Network for Gaussian Filtering of Images", IEEE Journal of Solid-State Circuits, 26, 5, pp.738-748 (May 1991).
 - (11) Matsumoto T., Kobayashi H. and Togawa Y. : "Spatial Versus Temporal Stability Issues in Image Processing Neuro Chips", IEEE Trans. on Neural Networks, 3, 4, pp.540-569 (July 1992).
 - (12) White J.L. and Willson A.N. : "On the Equivalence of Spatial and Temporal Stability for Translation Invariant Linear Resistive Networks", IEEE Trans. on Circuits and Systems, 39, pp.734-743 (Sept. 1992).
 - (13) Dowling J.E. : "The Retina : An Approachable Part of the Brain", Belknap Press of Harvard University Press, Cambridge, Massachusetts (1987).
 - (14) Yagi T., Arika F. and Funahashi Y. : "Dynamic Model of Dual Layer Neural Network for Vertebrate Retina", Proc. IJCNN, Washington, 1, pp.787-789 (1989).
 - (15) Shigematsu, T. and Yamada, M. (1988). Effects of Dopamine on Spatial Properties of Horizontal Cells in the Carp Retina. *Neuroscience Receach, Supplement* 8, s69-s80.

Credits

図2, 図6, 図7 : Reprinted with permission from Matsumoto T., Kobayashi H. and Togawa Y. : "Spatial Versus Temporal Stability Issues in Image Processing Neuro Chips", IEEE Trans. on Neural Networks, 3, 4, pp.540-569 (July 1992). © 1990 IEEE.

図5 : Reprinted with permission from Harris J. : "Analog Models for Early Vision", PhD Thesis, California Institute of Technology (1991). ©1991 Harris.



まつもと たかし
松本 隆 (正員)

昭41 早大・理工・電気卒。昭44 ハーバード大大学院・応用数学修士。昭47 工博(早大)。昭52~54 カリフォルニア大バークレー・電気工学・計算機科学研究員。非線形回路の分岐とカオス、ニューラルネットワークの研究に従事。現在、早大・理工・電気工学科教授。平2~3 非線形問題研究専門委員会委員長。Proceedings of IEEE 編集委員。Circuits, Systems and Signal Processing 編集委員。



こばやし はるお
小林 春夫 (正員)

昭55 東大・工・計数卒。昭57 同大学院修士課程了。同年横河電機(株)入社。以来、計測器、ミニスーパーコンピュータの研究開発に従事。昭62 から平元 UCLA・電気・修士課程留学。アナログCMOS IC設計、ニューラルネットワークに関心を持つ。



やぎ てつや
八木 哲也 (正員)

昭54 名大・理・物理卒。昭60 同大学院医学研究科了。学術振興会特別研究員(生理学研究所)・名工大助手を経て、平2 九工大情報工学部助教授。生体の視覚情報処理についての研究に従事。医博。IEEE, 日本生理学会, 神経回路学会, 日本宇宙航空環境医学会各会員。