

2010年度 高速・高周波アナログ CMOS 集積回路設計基礎講座

講師： 石原昇先生（東京工業大学）

GHz以上の動作を可能とする高速・高周波アナログ CMOS 集積回路の設計技術は、これからのアナログ・デジタル混載のシステムチップ/システムモジュールの研究開発には不可欠です。本講座では昨年度に引き続き高速・高周波アナログ CMOS 集積回路設計技術にスポットを当て、回路設計の基本事項、考え方を分かり易く解説します。昨年度は、高速・高周波特性を如何に実現するかについて主眼を置きましたが、今年度は、別の切り口として高速・高周波システムの性能を左右する雑音や歪み、実装を含めた設計の観点から高速・高周波集積回路の設計評価について考えます。これからの集積回路設計に不可欠な高速・高周波回路設計、奮って本講座へご参加ください。

<http://analog.el.gunma-u.ac.jp/>

第1回

「高速・高周波 CMOS 集積回路における低雑音回路の設計評価」

システムのダイナミックレンジは、回路の雑音や歪特性により決定づけられる。第1回は、雑音とは何か？雑音の定義と種類、雑音特性の解析モデルなど、雑音を考慮した高速・高周波 CMOS 集積回路の設計法、評価法を明らかにする。

- (1) 雑音とは何か？
- (2) 雑音の定義と種類
- (3) 雑音特性解析モデル
- (4) 電圧軸雑音と時間軸雑音
- (5) 雑音の解析評価技術
- (6) 高周波無線通信回路・高速デジタル伝送回路における設計評価事例

第2回

「高速・高周波 CMOS 集積回路における歪特性の解析評価」

システムのダイナミックレンジは、回路の雑音や歪特性により決定づけられる。第2回は、回路の歪特性の解析評価についてスポットを当てる。

- (1) 歪みの原因
- (2) 線形解析と不線形解析の関係
- (3) 時間ドメインと周波数ドメインによる設計評価
- (4) 高周波無線通信回路・高速デジタル伝送回路における設計評価事例

第3回

「実装を考慮した高速・高周波 CMOS 集積回路の設計評価：シグナル、パワー&サーマルインテグリティ」

高速・高周波で動作する集積回路は、パッケージやボードのインピーダンスの影響を大きく受けます。第3回は、実装の影響を考慮した回路の設計評価を紹介します。

- (1) チップ実装時のインピーダンス
- (2) シグナルインテグリティ：信号反射と帯域
- (3) パワーインテグリティ：電源供給回路設計の基礎
- (4) サーマルインテグリティ：供給エネルギーはどこへ行く、熱回路設計の基礎
- (5) シグナル、パワー、サーマルの統合インテグリティ設計

第4回

「異種機能デバイスと高速・高周波 CMOS 集積回路の統合設計評価技術」

より高機能なデジタルシステムの実現に向け、システムの五感を司る高速・高周波のアナログフロントエンド回路の小型高集積化が期待されている。第4回は、CMOS 集積回路とアンテナ、光デバイス、MEMS センサや電源回路などの異種機能デバイスを統合する回路設計評価技術について紹介する。

- (1) パッシブ素子、光素子、センサ
- (2) 異種機能デバイスの統合設計評価
- (3) 方程式の相似性を利用した SPICE シミュレータによる統合設計
- (4) MEMS と RF CMOS 回路の統合設計事例