



## LSI テスト技術とシステム高信頼化について 客員教授就任のご挨拶に代えて

奈良先端科学技術大学院大学 畠山 一実

4月より客員教授を務めることになりました、奈良先端科学技術大学院大学 (NAIST) の畠山です。3月まで29年間に亘り企業 (日立製作所、ルネサステクノロジ、半導体理工学研究所 (STARC)) において電子回路の設計自動化技術、とくに LSI テスト技術に関する研究開発に従事してまいりました。以下、客員教授就任のご挨拶に代えて、今までに従事してまいりました研究に関しまして、簡単に紹介させていただきます。

まず、学生時代ですが、フォールトレラントシステムの信頼性解析に関する研究を行ってまいりました。フォールトレラントとは、多少の故障があってもシステムとしてはそれなりに動作するというもので、その中でも冗長システムに関する理論的解析を行ってまいりました。当時論文を読んでいて感銘を受けたのが、フォールトレラントとフォールトイントラントという言葉の対比でした。広い意味ではどちらもシステム高信頼化のための技術ですが、前者が事後対策、つまり故障が発生した場合の対応、を考慮するのに対して、後者は事前対策、即ち故障を発生させない方法、を考慮します。同じ目的でも対照的なアプローチだと感じておりましたが、就職するにあたって前者の研究から後者の研究へと移ることになったのは偶然ではなかったかもしれません。

日立及びルネサスでは論理回路のテスト技術に従事しました。これは、不良品をシステムに組み込まないという点で、フォールトイントラントのキー技術でした。そこで最初に担当したのは ASIC (Application Specific Integrated Circuit) に対するテスト容易化及びテスト生成の自動化技

術です。今となっては LSI 設計の必須ツールとして広く実用化されていますが、当時としては目新しい技術でした。その後、LSI テスト技術の一環として組込み自己テスト (BIST: Built-in Self-Test) 技術、故障診断技術などの研究も担当しました。

STARC での5年間では、次世代テスト技術として、低電力設計に対応した低電力テスト技術、微細化に対応したばらつき考慮テスト技術などに取り組みましたが、重要課題として取り組んだのがテスト品質の向上及びテストコストの削減です。微細化の進展とともに LSI の不良要因が多様化し、従来のテスト手法では十分な LSI 品質の保証が困難になります。しかし、無計画にテストを追加するのはテストコストの爆発につながります。そこで、効率的にテスト品質を向上させるテスト手法が必要となります。これに対応するのが先に挙げた技術です。

4月から NAIST に移り、フィールド高信頼化のための回路・システム機構の研究に従事することになりましたが、学生時代を含めて30数年に亘る研究活動の集大成として、LSI テスト技術を活用したシステム高信頼化を実現したいと思います。また、群馬大学の客員教授として活動させていただける機会を利用して、これまでの経験で得られた論理回路テスト技術に関する知識を多くの方々にお伝えするとともに、アナログ回路のテストを含めた総合的な LSI テスト技術についても取組みたいと考えております。

微力ではありますが、今後とも LSI テスト分野での日本のプレゼンス向上にも取り組む所存ですので、よろしく願いいたします。