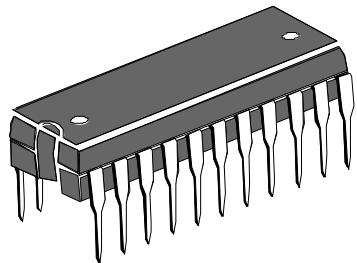
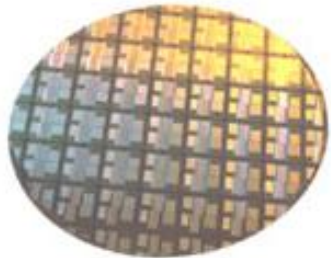


システムLSI設計概論



2012年7月25日

元(社)電子情報技術産業協会(JEITA)

半導体部会・産業委員会委員長

(元ルネサスエレクトロニクス(株))

現立命館大学客員教授

平田雅規



Hirata, Who ?



氏名: 平田 雅規(ひらた まさき)

生年: 1949年、兵庫県姫路生まれ

職歴: 1974年、日本電気(株)中央研究所入社

マイクロプロセッサなどの研究開発

1982年 2002年11月 NEC(半導体) → NECエレクトロニクス(株)
 1985年 2003年4月 日立(半導体) + 三菱(半導体) → ルネサステクノロジ(株)
 宇 2010年4月 ルネサステクノロジ(株) + NECエレクトロニクス(株) →
 2006年 ルネサスエレクトロニクス(株)

産学連携共同研究(認知LSI、無線LSIなど)

2006年、NECエレクトロニクス(株) 経営企画部

2010年、ルネサスエレクトロニクス(株) 技術開発本部

2011年、立命館大学客員教授(集積化MEMSの研究)

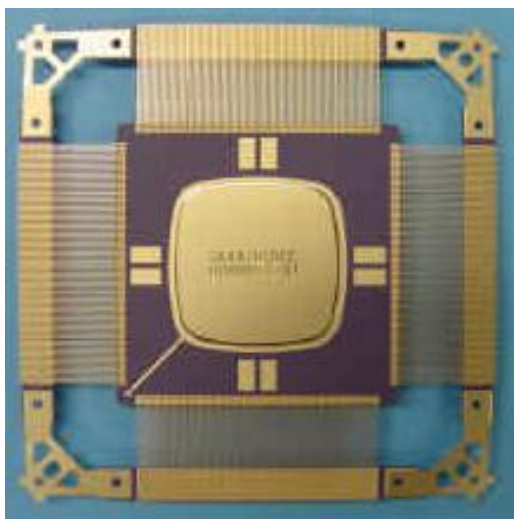
現在: ASSCC(アジア集積回路会議)プログラム委員など

趣味: ([ダイビング](#)、[スキー](#)、[乗馬](#))

宇宙用LSI(集積回路)

世界初の宇宙用64bit MPU (NASDA R4901-IDFPR)を開発

- 超高信頼性
- 放射線耐性(中性子線、高エネルギー重粒子線)



宇宙用200MIPS 級64bitMPU

MPU=Micro Processor Unit

LSI=Large Scale Integration(大規模集積回路)



ISS(国際宇宙ステーション)



HII-A ロケット

ここにも宇宙用LSI(集積回路)が



(小惑星探査機) JAXA
「はやぶさ」

2003年打ち上げ
2010年6月帰還
通信途絶、エンジン故障
60億km/7年
小惑星イトカワ
サンプルリターンPJ125億円

NEC

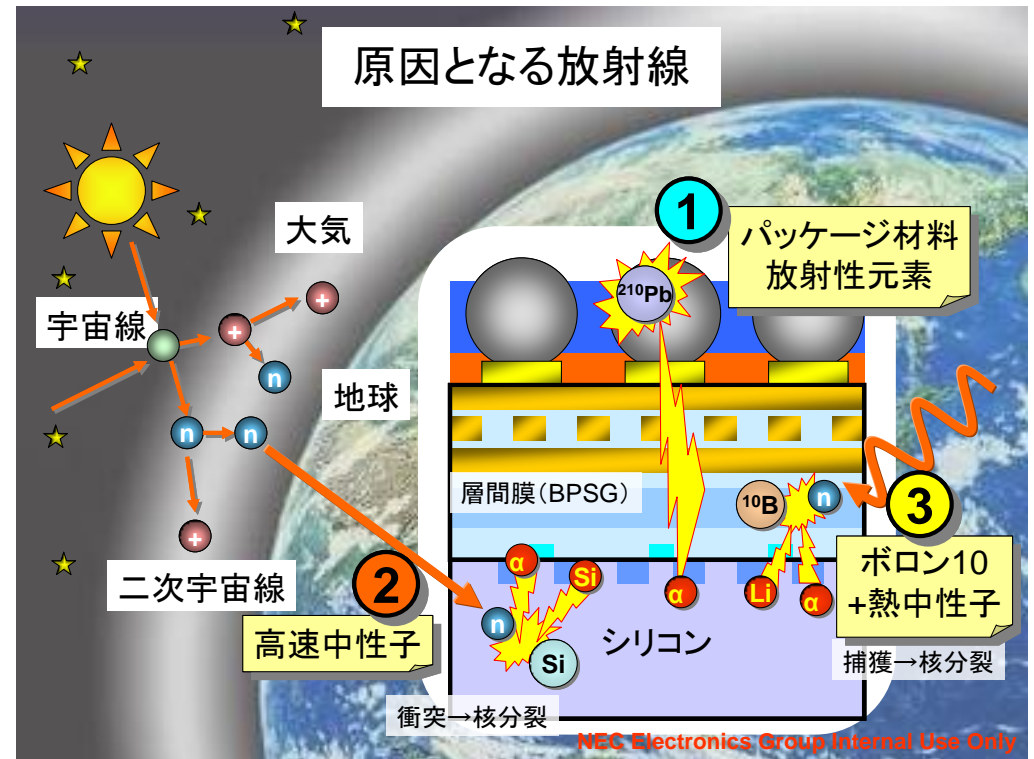
はやぶさ(探査機)想像図と惑星イトカワ
(JAXA宇宙航空研究開発機構

HPより転載)



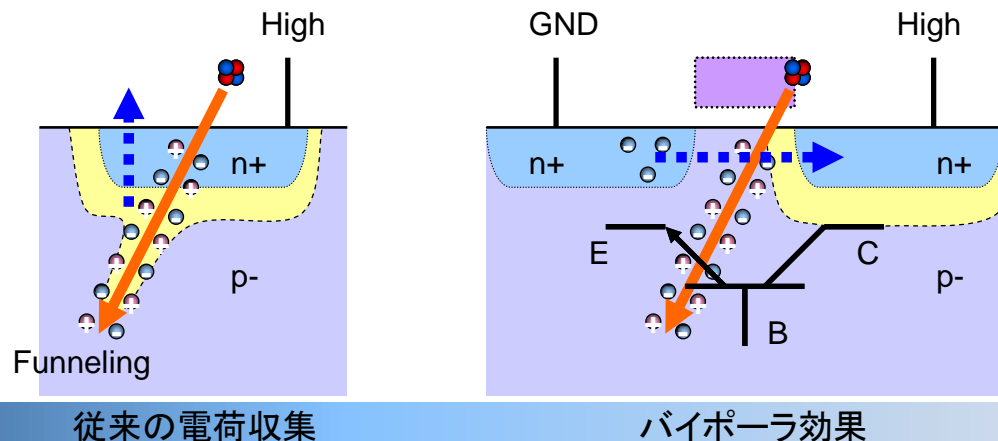
放射線の種類

一般に、生活圏(地球上)で使用されるLSI(集積回路)において、ソフトエラー(誤動作)の原因となりうる放射線は、①α線、②高速中性子線、③熱中性子線の3種類です。



SEU (Single Event Upset)

- 放射線起因ノイズにより、DRAM、SRAMやフリップフロップの保持状態が反転する現象です。
- ソフトエラー(修復可能)はこのSEUによるものです。
- DRAMでは世代が進んでもある程度のセル容量が確保されているのに対して、SRAMでは保持電圧が低くなってきており、一般にはDRAMよりもSRAMの方が弱くなっています。また微細化によりフリップフロップもSRAMとほぼ同程度のソフトエラーレートとなってきています



地球シミュレータ (最速スーパーコンピュータ) 2002年3月完成 2004年に米国IBM社のBlue Gene/Lが開発されるまで1位



NEC Empowered by Innovation

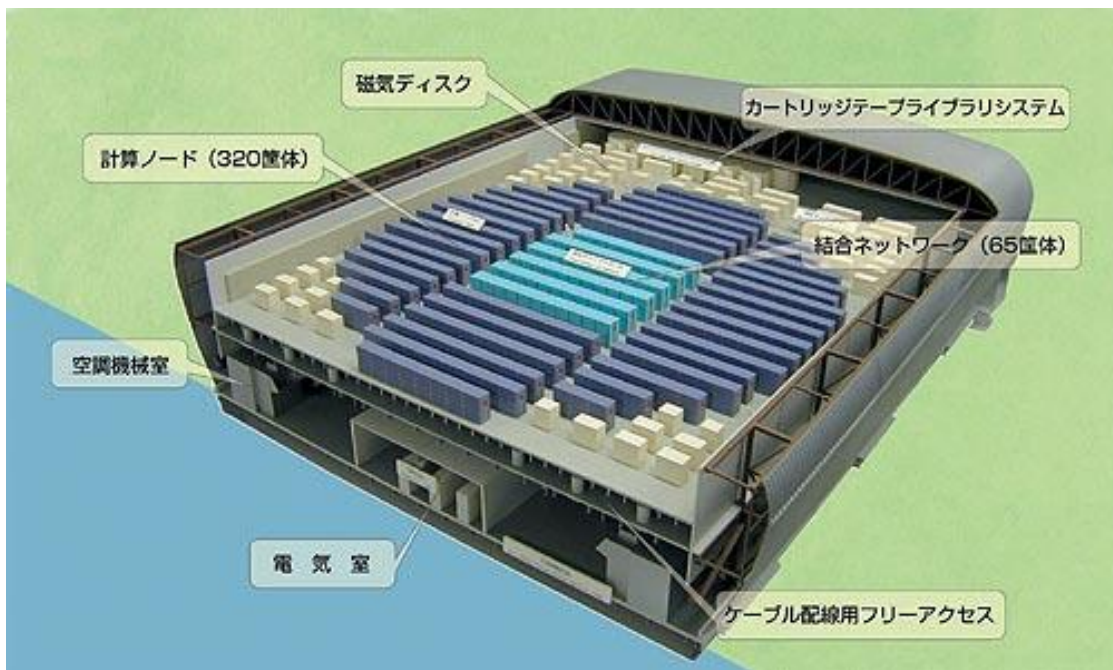
8台のスーパーコンピュータからなる計算ノードを、高速のネットワークで640台つないだもの(総計5120個のスーパーコンピュータから構成)。

www.top500.org参照

32個のベクトルプロセッサを1チップ化

8GFLOPS/MPU

8x10⁹FloatingPoint演算/秒



▶ Japan Reclaims Top Ranking on Latest TOP500 List of World's Supercomputers

Thu, 2011-06-16 19:24

0.8京(10¹⁵) 浮動少数点演算／秒



HAMBURG, Germany—A Japanese supercomputer capable of performing more than 8 quadrillion calculations per second (petaflop/s) is the new number one system in the

world, putting Japan back in the top spot for the first time since the Earth Simulator was dethroned in November 2004, according the latest edition of the TOP500 List of the world's top supercomputers. The system, called the K Computer, is at the RIKEN Advanced Institute for Computational Science (AICS) in Kobe.

講演内容

- 1 はじめに
- 2 半導体産業動向
- 3 半導体技術動向
- 4 システムLSI設計概論
- 5 まとめ

JEITA 社団法人 電子情報技術産業協会

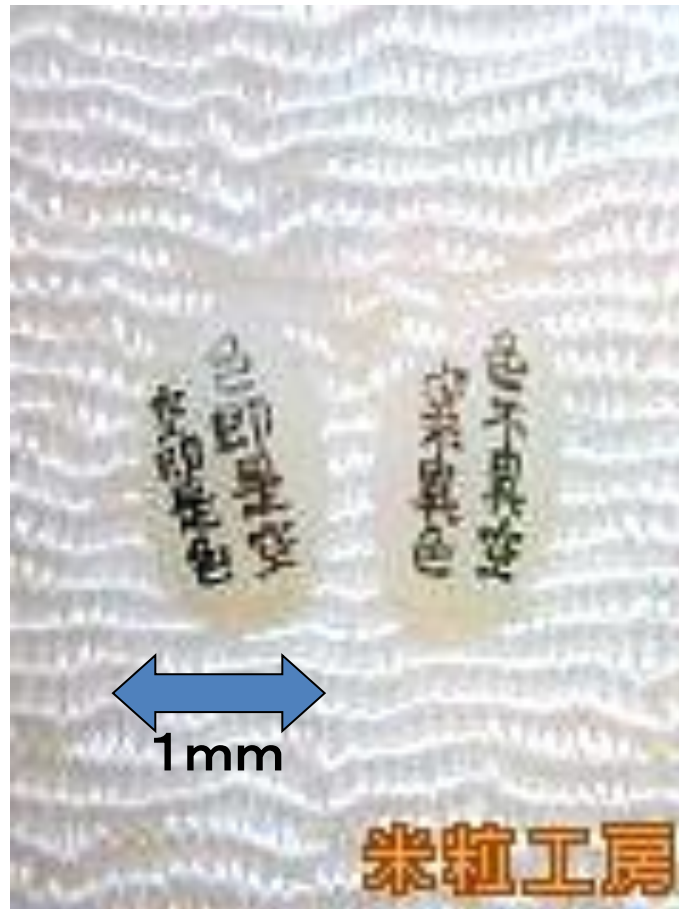
Japan Electronics and Information Technology Industries Association

社団法人 電子情報技術産業協会 (JEITA) は、電子機器、電子部品の健全な生産、貿易を図ることにより、電子情報技術産業の総合的な発展に資し、我が国経済の発展と文化の興隆に寄与することを目的とした業界団体 (正会員465社) です。

このための**政策提言**や技術開発の支援、**技術標準化**、新分野の製品普及、人材育成等の各種事業を展開するとともに、**地球温暖化防止等の環境対策**にも積極的に取り組んでいます。



ミクロの世界 (1μm = 1 / 1000mm)



般若心経の中でも有名な
8文字が書かれています

線幅は約100μmです

『色不異空 空不異色』

しきふういくう くうふういしき

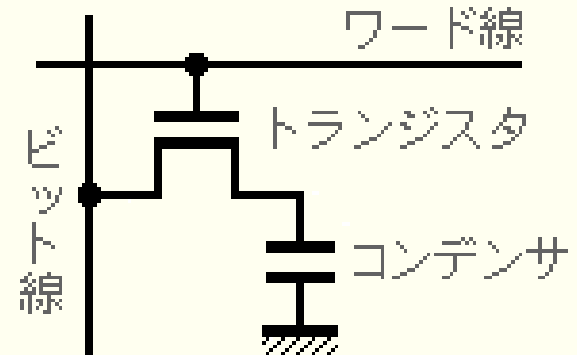
『色即是空 空即是色』

しきそくぜくう くうそくぜしき

4000円／個

ナノの世界 ($1\text{nm} = 1 / 1000\mu\text{m}$)

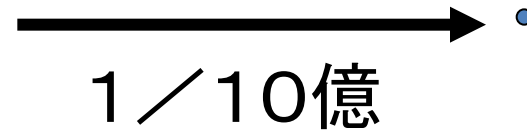
- DRAM (Dynamic Random Access Memory)とは、半導体記憶素子で、読み書きが自由に行なえるメモリです。
- DRAM のメモリセルは、トランジスタ1個とコンデンサ1個でできています。コンデンサには電荷を一時的に蓄える性質があり、これによってデータが記憶されます。しかしコンデンサの電荷は放っておくとすぐに失われるので、記憶を保持するためにつねに再充電を繰り返す (リフレッシュ) 必要があります。このために“Dynamic”の名があります。
- 現在、記憶容量が 512M ビットの DRAM がよく使われています。1個のメモリに、**新聞なら約 2700ページ分** (27ページx100日)の文字データを記憶することができます。価格は約100円/個です。
- 最先端技術では、最小線幅**32nm世代**の製造技術で、記憶容量が2Gビットのモバイル用DRAMが開発されています。



nmナノメートルとは？

$$1\text{nm} = 0.0000000001\text{m}$$

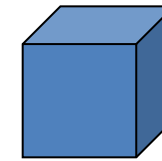
地球の直径(13000km)を1/10000000000にすると約13mmとなり、ビー玉くらいの大きさになります



ナノテクノロジーの世界

LSI線幅

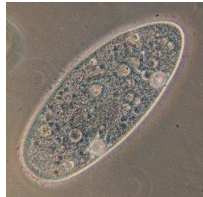
32nm



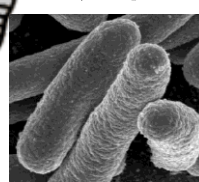
シリコン結晶
格子5.43Å

髪の毛=70~90μm

ゾウリムシ(単細胞生物)
0.3mmx0.05mm



大腸菌



Influenza

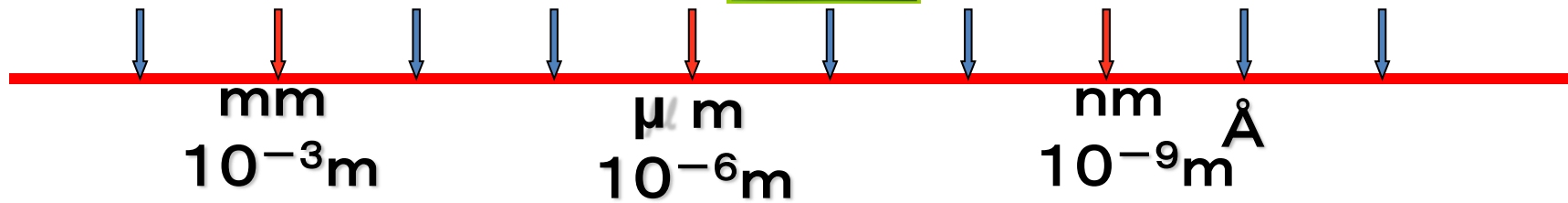
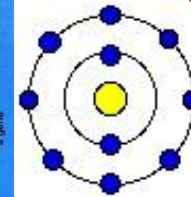
Virus



DNA
直径2nm



原子の
直径1Å



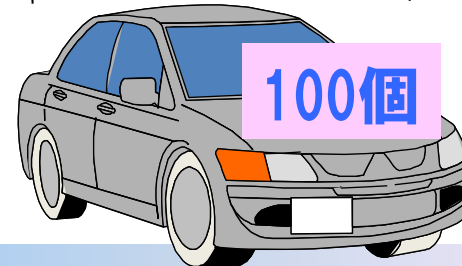
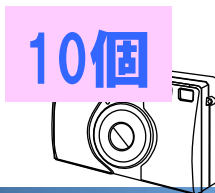
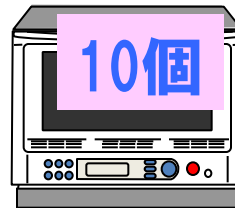
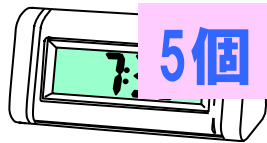
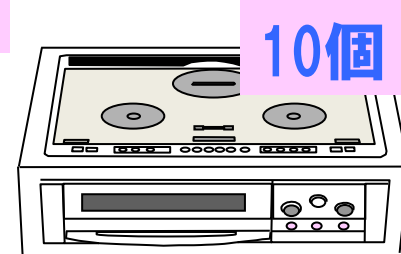
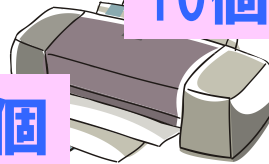
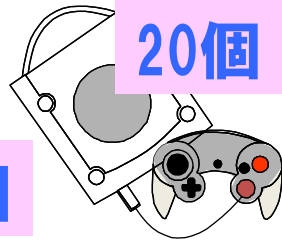
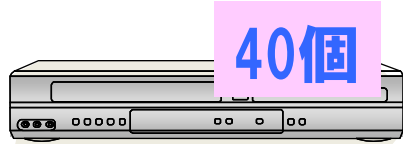
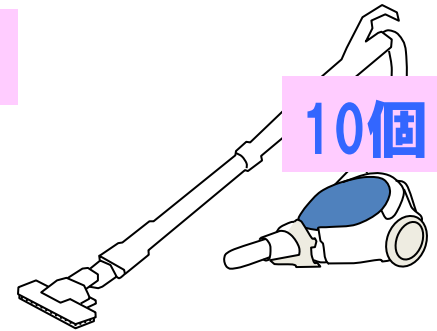
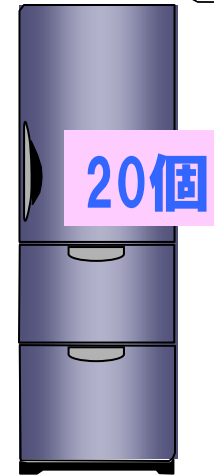
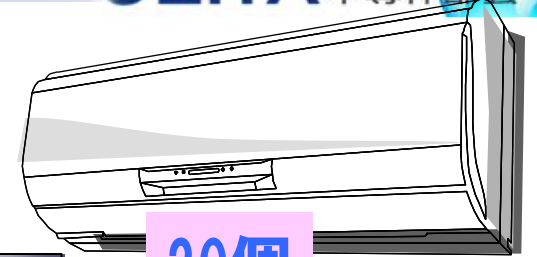
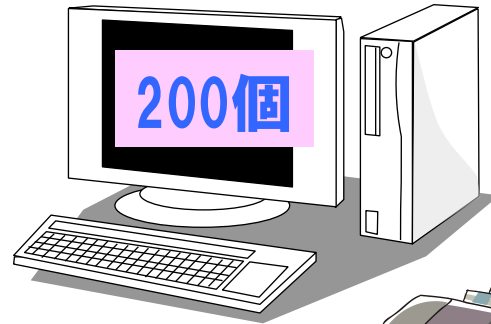
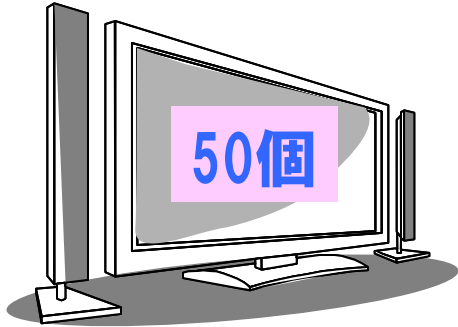
nanoとはイタリア語で極めて小さい

身のまわりの半導体応用製品

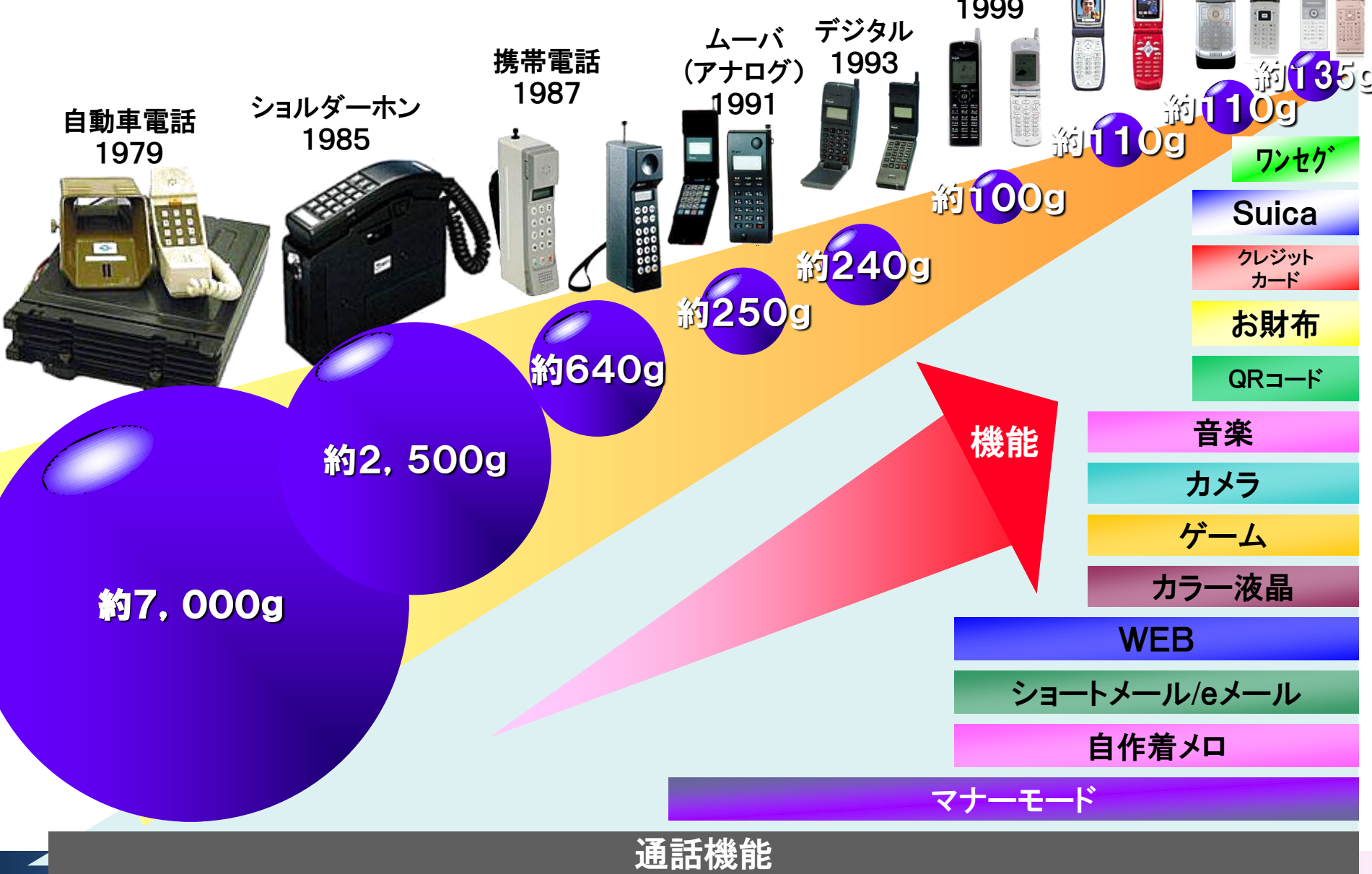


4人家族／世帯あたりで

身の回りの半導体 at home



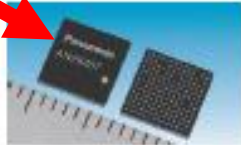
携帯電話の進化を支える半導体



携帯電話の基板



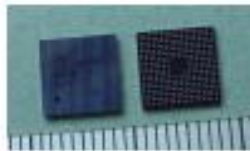
高周波アンプ
約800M~2GHz 高周波電波の増幅を行う回路です



アナログベースバンド処理
高周波信号をデジタル信号に変換する回路です



デジタルベースバンド処理
音声およびデジタル信号を処理するIC。CPUを内蔵しています



システム電源IC



液晶表示コントローラ
カラー液晶ディスプレイに絵や文字を表示するためのコントローラ



カラー液晶ディスプレイ



メモリ
電話番号を登録したり、着メロやカメラで撮影した画像を記憶します。ROM と RAM があり、最近ではフラッシュメモリが活躍しています

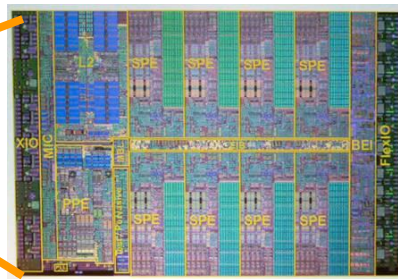


アプリケーションプロセッサ
デジタル信号で写真や動画を作る、音楽を演奏する、テレビを見るときといった信号処理をするICです。CPU と DSP を内蔵しています

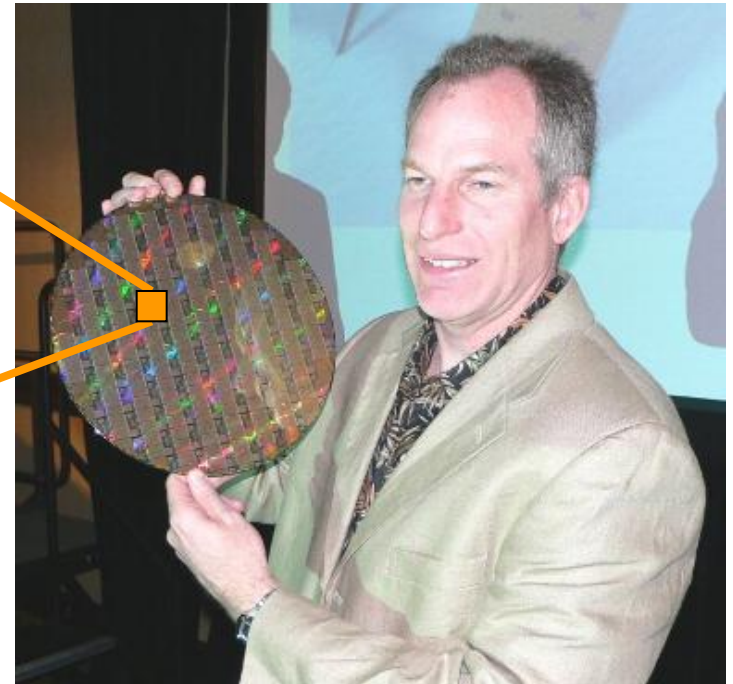
Playstation (SONY) にも使われています
 CELLプロセッサの情報処理速度は258GFLOPSでスーパーコンピュータ並みの性能です
 (GFLOPS=10⁹ 浮動小数点演算/秒)



CELLプロセッサという
 情報処理回路チップが
 入っています



CELLプロセッサ
 12mmx18mm
 トランジスタ数
 =2億3400万個



直径300mmのシリコン
 ウエファー

米軍、スーパーコンピューターを 作るためにPS3を2200台発注 (2009年11月25日)

アメリカ空軍は、研究用のスーパーコンピューターを製作する目的で、2200台ものPS3本体を購入することが明らかになった。

ニューヨークに位置する空軍の研究施設には、既に336台のPS3本体がコンピューター・クラスターとして設置されている。今回新たに買い付ける2200台のPS3もそのシステムの一部として追加される。

米空軍はPS3のCell Broadband Engineの設計を基にした軍内部専用のソフトウェアを開発中で、**特殊なレーダーのイメージ、高度な映像処理、神経形態学的システム、脳をシミュレートするコンピューター**などがクラスターを使ってテストされているということである。

<http://gs.inside-games.jp/news/210/21059.html>



講演内容

- 1 はじめに
- 2 半導体産業動向
- 3 半導体技術動向
- 4 システムLSI設計概論
- 5 まとめ

GDP・電子機器・半導体の世界規模

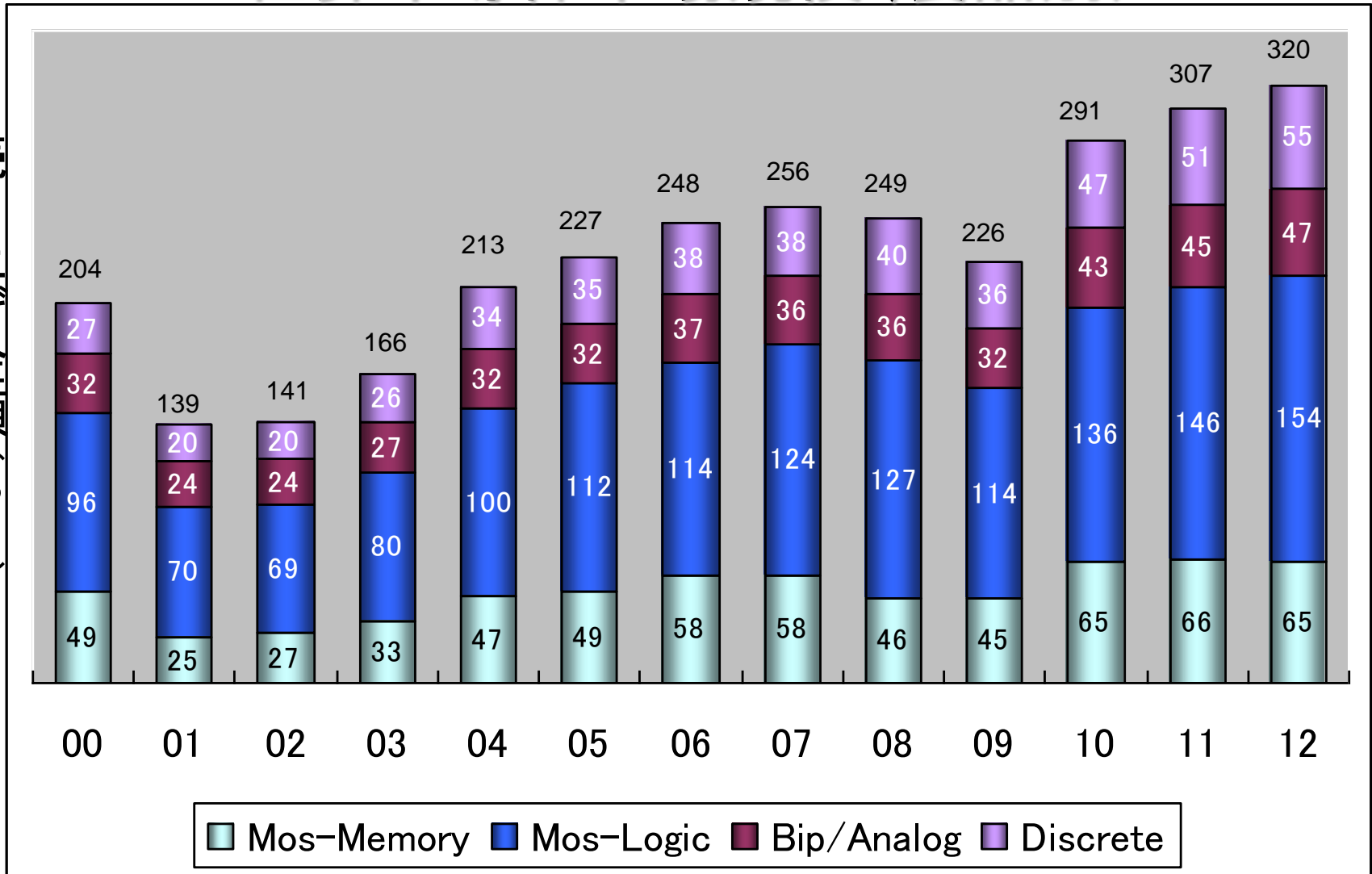
為替レート 93.4円/\$	US\$規模	円換算規模
世界名目GDP 2009年	57兆9375億ドル	5411.4兆円
世界電子機器生産 A 2009年	1兆6000億ドル	149.44兆円
世界半導体市場 B 2009年	2263億ドル	21.14兆円
グロス A/B 半導体投入係数	14.1%	14.1%

1. 世界GDPの約30%が第2次産業(製造業+建設業) → $5411兆 \times 0.30 = 1623兆円$
2. その内、電子機器産業は、9%(= $149兆円 / 1623兆円$)を占める巨大産業。
3. 電子機器の対象は、ハードウェアのみ(ITソフトウェア、ゲームソフト等含まず)
4. 半導体市場は、円換算で、08年は、25.8兆円、09年は、21兆円の実績。



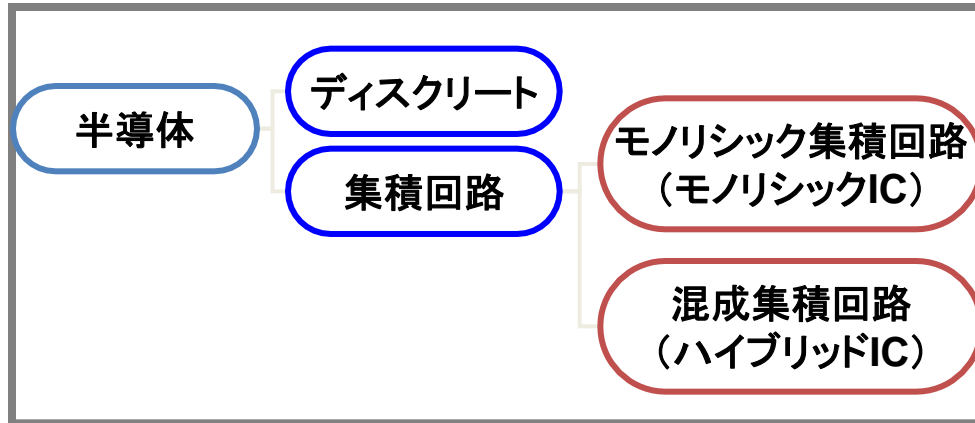
世界半導体市場規模 (製品別)

売上げ金額 (B\$)



出典: WSTS 2010春季予測

半導体の統計分類



ディスクリート(個別半導体素子)



- ダイオード
- 小信号トランジスタ
- パワートランジスタ
- 整流電子
- サイリスタ
- オプトエレクトロニクス
- センサ/アクチュエータ

集積回路(モノリシックIC)

- デジタルバイポーラ
- アナログIC
 - [汎用アナログ
 - 専用アナログ
- MOSマイクロ
 - [MPU (Micro processor unit)
 - MCU (Micro Controller Unit)
 - DSP (Digital Signal Processor)
- MOSロジック
 - [汎用ロジック
 - ゲートアレイ
 - セルベースIC
 - FPL (Field Programmable Logic)
 - ディスプレイ・ドライバ
 - 特定用途向ロジック
- MOSメモリ
 - [DRAM
 - SRAM
 - フラッシュEEPROM
 - その他メモリ (EPROM/MROM, etc.)

半導体産業の特徴

1. 半導体は「産業の米」(必需品)

- ◆ 半導体応用分野の裾野の拡がり



民生用機器、電子計算機、通信用機器、車載用機器、産業用機器の各分野への搭載が浸透

2. 振幅の大きな景気変動

- ◆ 歴史的経緯 「山高ければ谷深し」シリコンサイクル

- ◆ 今後は景気変動幅の収斂が期待される。
平均成長率は、減速傾向にあるが、2ケタ成長を維持。

1985年～2000年 16%の平均成長

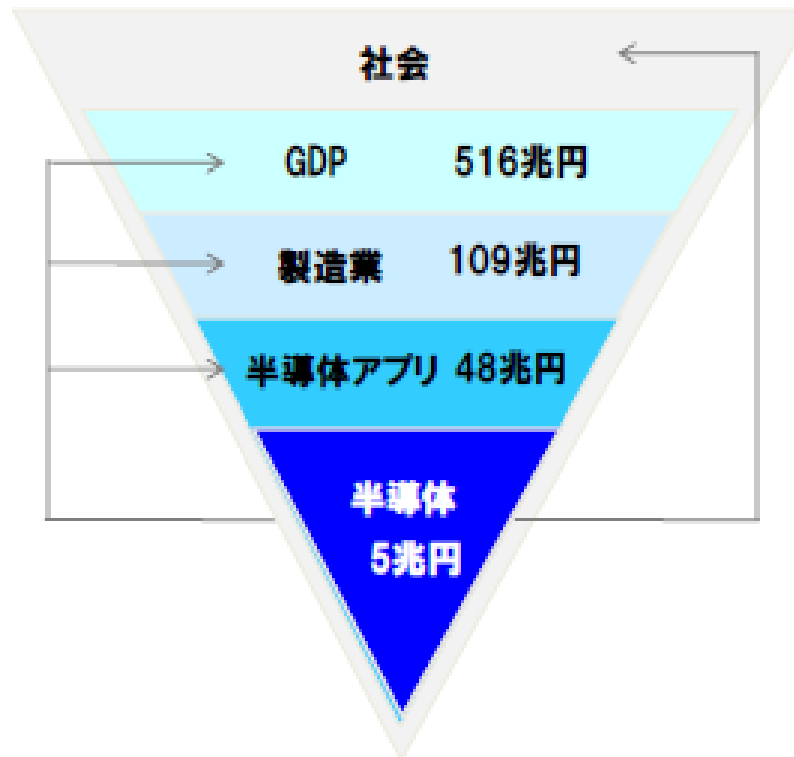
2000年～2010年 12%の平均成長

3. 巨大な半導体設備投資額

- ◆ 各社は半導体売上高で15%～25%レベルの設備投資額
半導体製造ライン新設には3000億円から5000億円必要

日本半導体産業の貢献

- 雇用 20万人
(半導体アプリ:240万人)
- 製造業GDPの44%
(半導体アプリ)
- 貿易収支 37兆円
(半導体アプリ)
- 半導体によるCO2削減
約1,800万t/年
- デバイスの消費電力比
100⇒6
(2000年⇒2007年)
- ナノエレ応用装置市場
40兆円(2035年)



- 産業内波及効果 285兆円
(1970年～2007年)
- 技術波及効果 399兆円
(1970年～2007年)
- 技術波及先産業 24部門
(1990年⇒2007年)
- 半導体のTFP寄与率:23%
(2000年～2007年)
- 半導体イノベーションによる
消費者余剰:6兆6,690億円
(1995年～2005年)
- 時間の制約を考慮した
民生における環境貢献
3百万t-CO2削減/年

* 2007年暦年国内総生産(名目)、半導体の値は売上高
 * 2005年暦年半導体関連GDP:2.2兆円
 * 半導体アプリ産業:電気機械・一般機械・精密機械・輸送用機械

出典:SRU

1. 一貫生産販売メーカー (IDM) Integrated Device Manufacturer
 - 垂直統合型企業 ……日本企業主体で一部欧州企業、米国企業
開発・設計・製造(前工程～後工程)～販売までのすべてを自社で行う企業
2. 開発・設計専門企業
 - ファブレス (Fabless) 企業 ……米国企業の典型的ビジネスモデル
自社に製造ラインを持たず、製造は他社へ依頼し、自社では設計・開発・設計のみを行う企業
 - デザインハウス ……米国企業、台湾企業に多い
半導体の設計のみを請け負う企業
 - IPプロバイダー ……米国企業
半導体の機能回路ブロックを半導体IP (Intellectual Property (知的財産)) として開発し、半導体メーカーにライセンスする企業
3. ファンドリ (Foundry) 企業 ……台湾企業主体、中国企業台頭
 - 前工程 (拡散工程) の製造 Fab を行う企業
4. アセンブリハウス ……台湾企業、シンガポール企業
 - 後工程 (組立て) の製造を請け負う企業 = Subcontractor (受託製造業)

半導体関連産業サプライチェーン

材料産業

シリコンウェハの大口径化・高品質化

材料・部品産業

- シリコン・ウェハ

ShinEtsu

- パッケージ

KYOCERA

- マスク **TOPPAN**

- 化学薬品・レジスト

JSR JSR株式会社

- 特殊ガス

設計関連

cadence
SYNOPSYS
デザインツール

半導体産業は半導体関連産業との共進的發展

RENESAS
Renesas Electronics Corporation

半導体産業

ELPIDA | **TOSHIBA**
Leading Innovation >>>

SHARP
SONY
make.believe

電子機器産業

Panasonic
ideas for life

製造装置産業 **Nikon Canon**

- 製造装置 **TEL** 東京エレクトロン
- ウェハプロセス処理装置 **SCREEN**
- 検査装置 **ADVANTEST**
- 組立用装置
- 環境設備

半導体は産業財(中間財)

半導体製造メーカーから機器メーカーに製品を供給

製造装置の高度化・多様化・高価格化

株式会社ルネサス テクノロジ

NECエレクトロニクス株式会社

RENESAS

Renesas Technology Corp.

日立製作所+三菱電機(2003
年)

NEC

NEC ELECTRONICS

NECから分社(2002年)

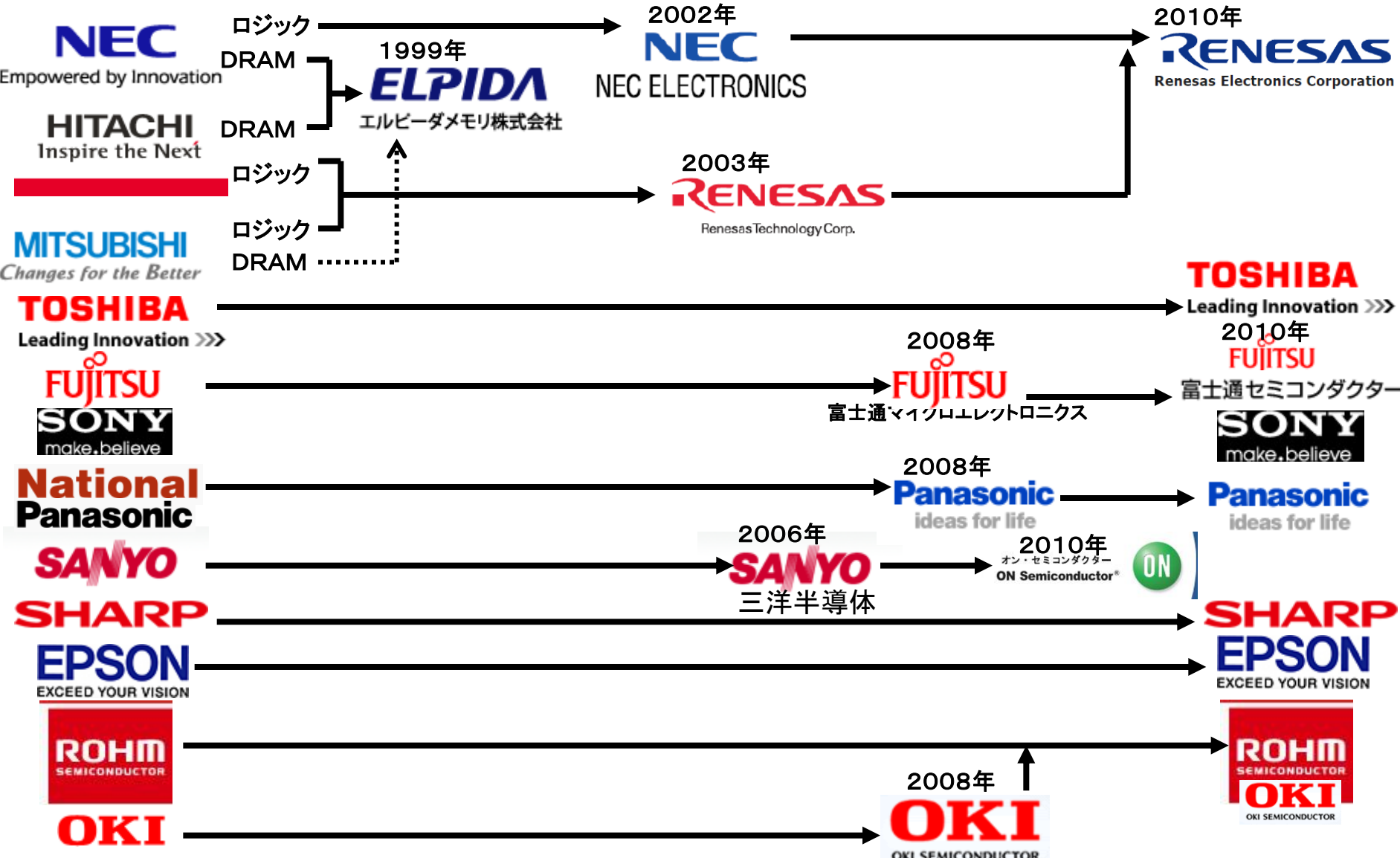
ルネサス エレクトロニクス株式会社

RENESAS

Renesas Electronics Corporation

2010年4月、新しい“ルネサス”誕生
マイコンシェア世界No. 1

日本半導体業界再編経緯



1998年(12社)

2010年(8社)

大手半導体企業の製品展開

～ 広範囲なプロダクトミックスの日本・欧州企業、絞り込みの米国・韓国企業 ～

- インテル PC用MPU、チップセット(コンピュータ周辺)
- 三星 DRAM、フラッシュメモリ、LCDドライバー
- 東芝 フラッシュメモリ、ディスクリート(トランジスタ、ダイオード、整流素子)、MCU, MPU、オプト(LED、フォトカプラ)、アナログ(民生、産業)、ロジック(汎用、民生、通信)、CMOSセンサー、MCU、
- STマイクロ ディスクリート、アナログ(汎用、民生、車載、パワーマネジメント、MOSロジック(通信、車載)、MCU
- インフィニオン 産業用パワートランジスタ、アナログ(電装)、ロジック(通信)
- TI DSP、アナログ(汎用、パワーマネジメント)
- ルネサス MPU、パワーディスクリート、アナログ(車載、電源)、MCU
専用ロジック(AV、PC周辺、ストレージ、モータ、移動体通信)
- Qualcomm 通信用ロジック(携帯電話)
- ハイニックス DRAM、フラッシュメモリ

講演内容

- 1 はじめに
- 2 半導体産業動向
- 3 半導体技術動向**
- 4 システムLSI設計概論
- 5 まとめ

3 半導体技術動向

- 3. 1 コンピュータの進化と半導体技術
- 3. 2 トランジスタと集積回路(IC)の発明
- 3. 3 微細化の歴史
- 3. 4 トランジスタ微細化の効果
- 3. 5 集積回路(IC・LSI)の製造技術

IC=Integrated Circuits(集積回路)



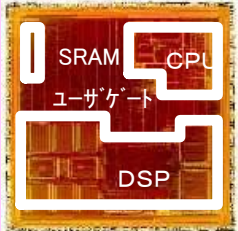

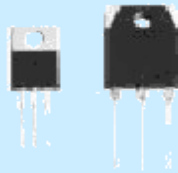

LSI=Large Scale Integration(大規模集積回路)

半導体製品の種類

用途の拡大により多様な製品群に分化

集積回路

個別素子

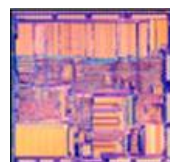
メモリ	マイコン	ロジック	アナログ	ディスクリート	光(オプト)
<p>携帯電話用 マルチチップモジュール (SRAM+Flash)</p> 	<p>VR12000</p> 	<p>携帯電話用LSI</p> 			
<p>プログラムや データを記憶 するLSI</p>	<p>演算・制御を 行うLSI</p>	<p>特定の機能を実 現する汎用/ カスタムLSI</p>	<p>連続に変化 する信号を扱う IC</p>	<p>一般に個別半 導体と呼ばれ る素子</p>	<p>光学を用いて情 報の伝達や処 理を行う素子</p>
<ul style="list-style-type: none"> ・DRAM ・SRAM ・Flash他 	<ul style="list-style-type: none"> ・MPU ・マイクロコントローラ ・DSP 	<ul style="list-style-type: none"> ・ゲートアレイ ・セルベースIC ・FPGA ・表示ドライバ ・その他専用品 	<ul style="list-style-type: none"> ・オペアンプ ・コンパレータ ・コンバータ ・レギュレータ ・その他専用品 	<ul style="list-style-type: none"> ・ダイオード ・小信号トランジスタ ・パワートランジスタ ・センサー ・整流素子他 	<ul style="list-style-type: none"> ・LED ・カップラー ・レーザー ・CCD ・赤外他

電子機器は半導体と共に進展

半導体の高集積化・高性能化により電子機器新製品が出現



半導体はエレクトロニクス製品を支える陰の主役！！



Pentium
1MDRAM

1995

1GDRAM

2000~2010

情報・通信・ネットワーク機器



i386 1990

パソコン・携帯電話

エンターテインメントロボット

1985 家庭用TVゲーム

1980 ビデオカメラ

1975 VTR&ファミリーコンピュータ

1970 オフィスコンピュータ&

1970 ヘッドホンステレオ



i4004 1975

1KDRAM

1970

1965

CTV

1960 IC電卓 (IC採用)

1955 白黒テレビ

トランジスタ
ラジオ



半導体・集積回路の歴史

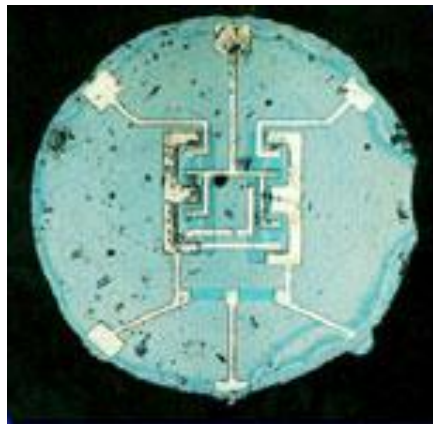
http://semicon.jeita.or.jp/index_i.htmlより



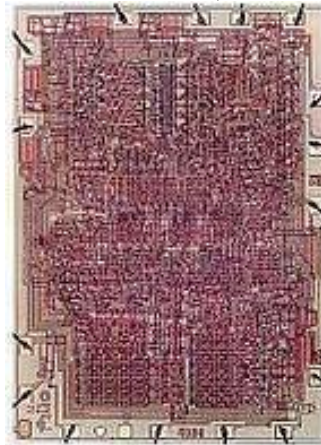
世界初のトランジスタ(1947年)



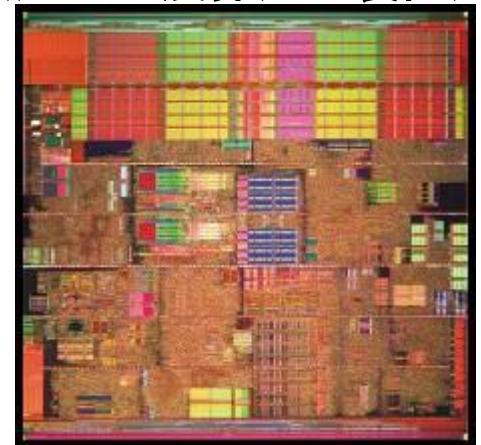
マイクロプロセッサ(超小型演算処理装置)



世界初の集積回路IC(1958年)



Intel4004(1971年)



Pentium® 4(2003年)

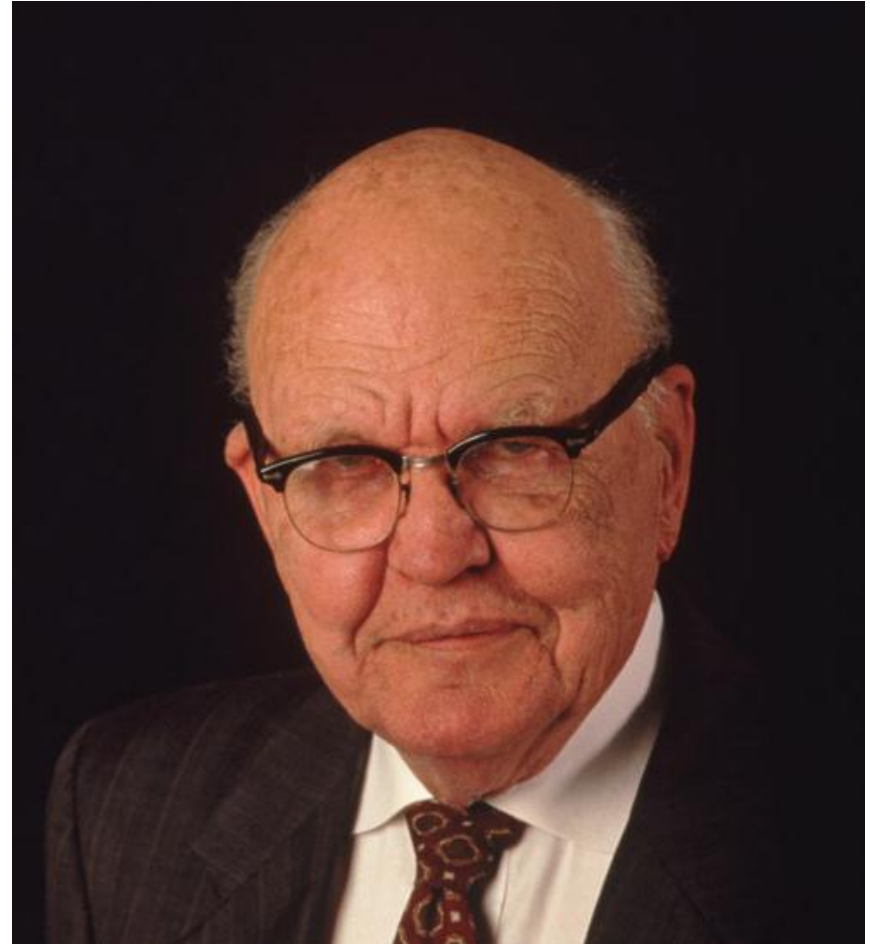
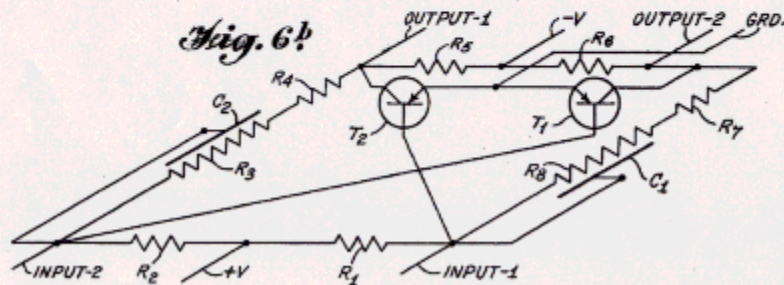
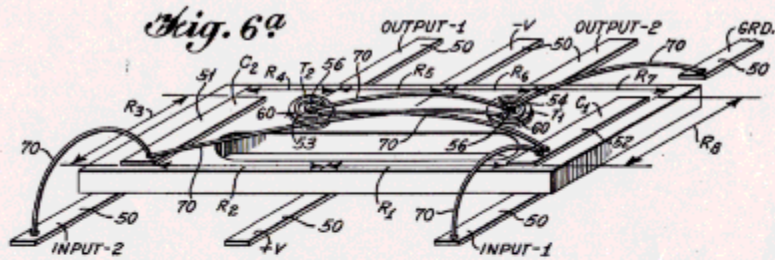
トランジスタの発明

- 1947年に米国AT&Tベル研究所のバーデンとブラッテンが点接触型トランジスタで音声信号を増幅する実験に成功しました。
- 1948年に同じくベル研究所のショックレーがサンドイッチ型トランジスタの発明、接合型トランジスタの原型になりました。
- 1948年にブラッテン、バーディーン、ショックレーがトランジスタの発明を公表しました。
- 1956年にトランジスタの発明により3名がノーベル物理学賞を受賞しました。

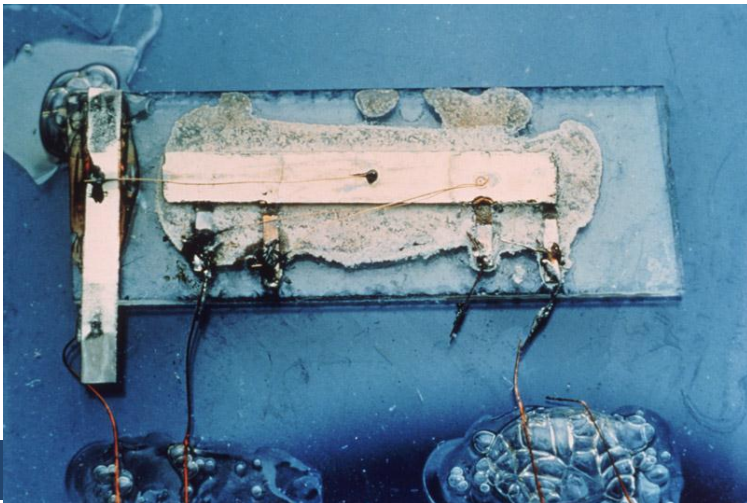


IC(集積回路)発明者のジャック・キルビー

Jack S. Kilby

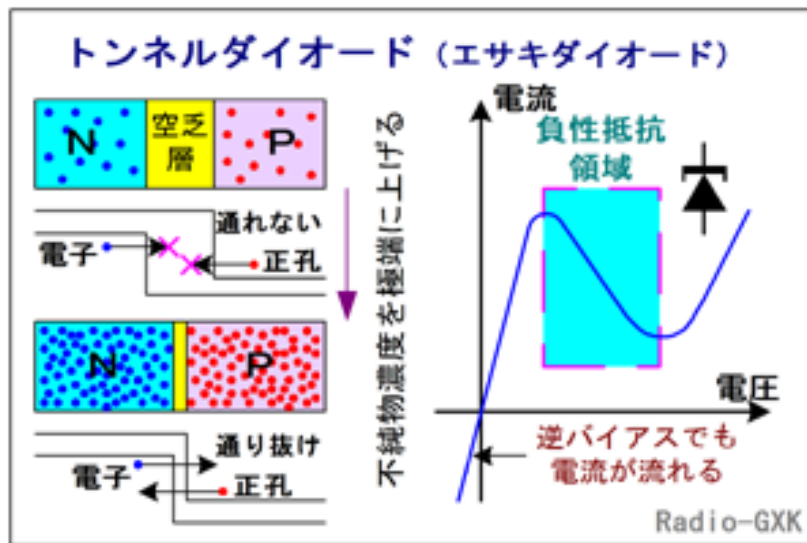


1958年IC(集積回路)の発明
2000年ノーベル物理学賞受賞



エサキダイオードの発明

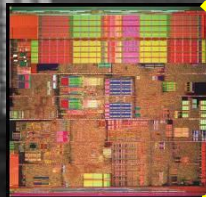
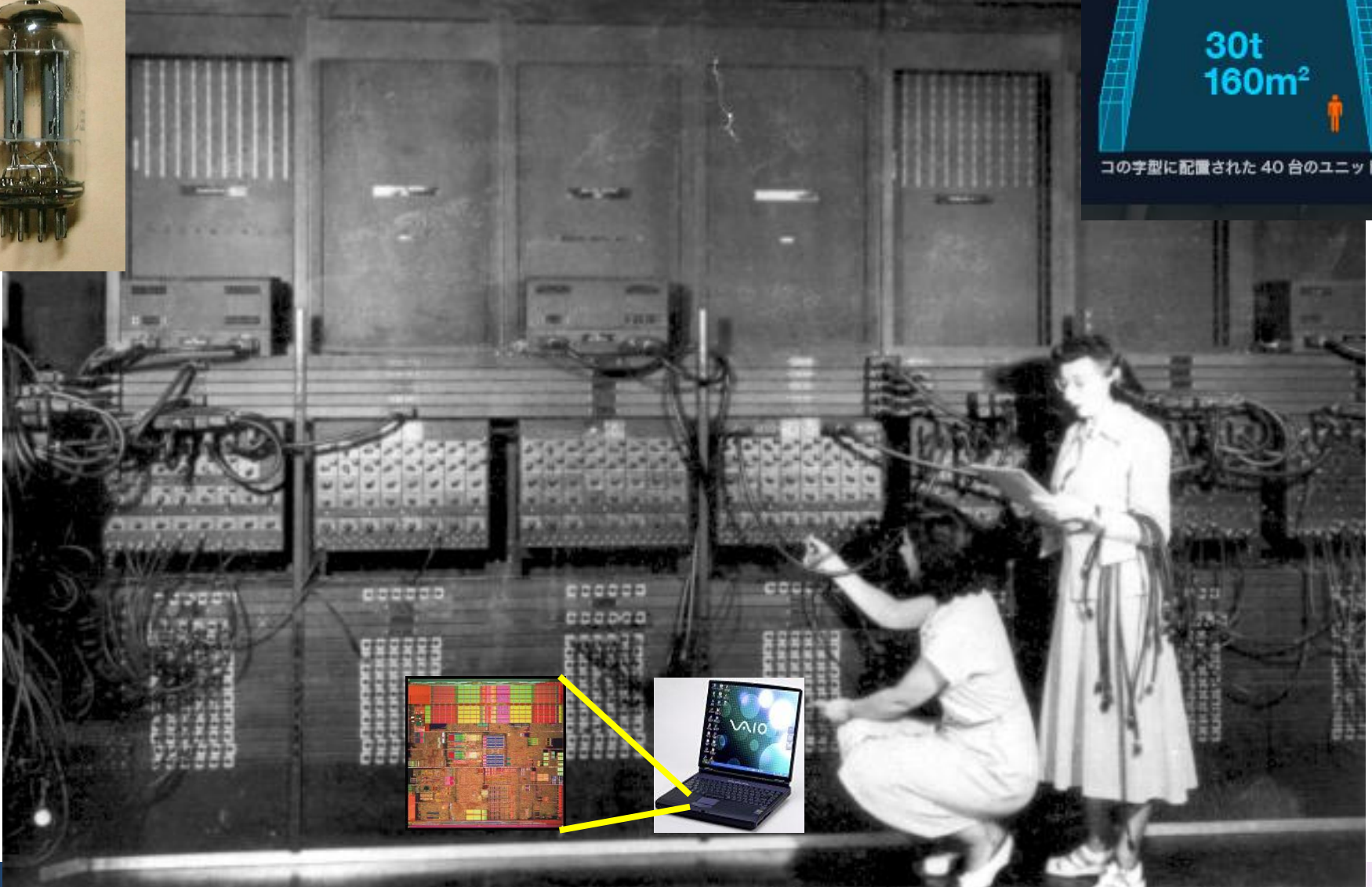
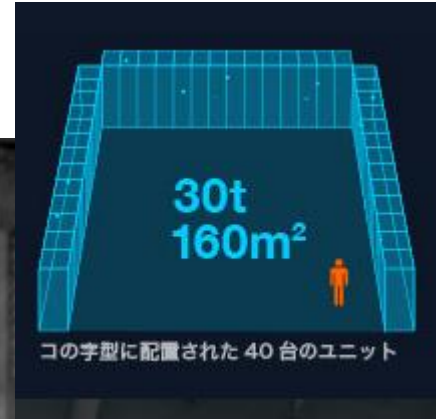
- 1957年SONYの江崎玲於奈が発明した
- 「半導体のPN接合におけるトンネル効果の発見」
- ゲルマニウムのPN接合幅を薄くすると、その電流電圧特性はトンネル効果による影響が支配的となり、逆方向の方が順方向よりも電流が流れやすくなる
- 1973年ノーベル物理学賞を受賞



真空管

コンピュータの進化

ENIAC(1946年) → PC(2000年)



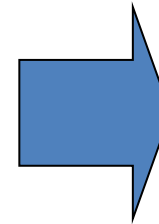
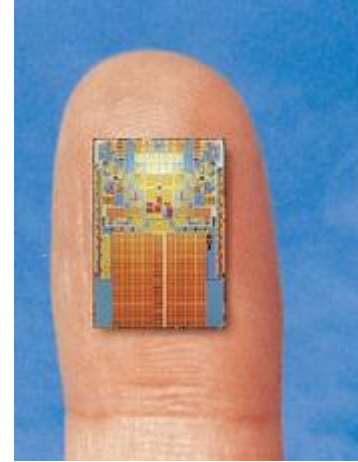
コンピュータの進化の歴史

開発時期	1946年	1966年	2000年
コンピュータ名	ENIAC	N2200 M500(NEC)	PC98NX(NEC) MA73T/C
デバイス	真空管 18000本	トランジスタ	LSI トランジスタ1000 万個
性能MIPS	0.005	0.2	1500
大きさ(m ³)	900(30トン)	3	0.0087
消費電力(W)	140000	17000	57
価格	49万\$ = 17640万円 (360円/\$)	7700万円	40万円

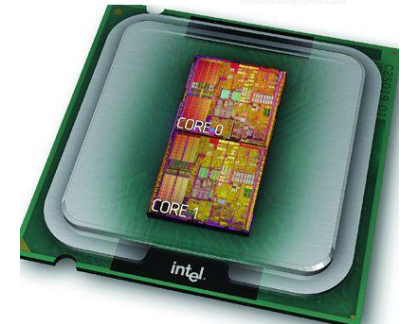
MIPS=Million Instruction Per Second 毎秒百万回命令実行

LSI=Large Scale Integration 大規模集積回路

コンピュータの進化は 半導体技術によるものです

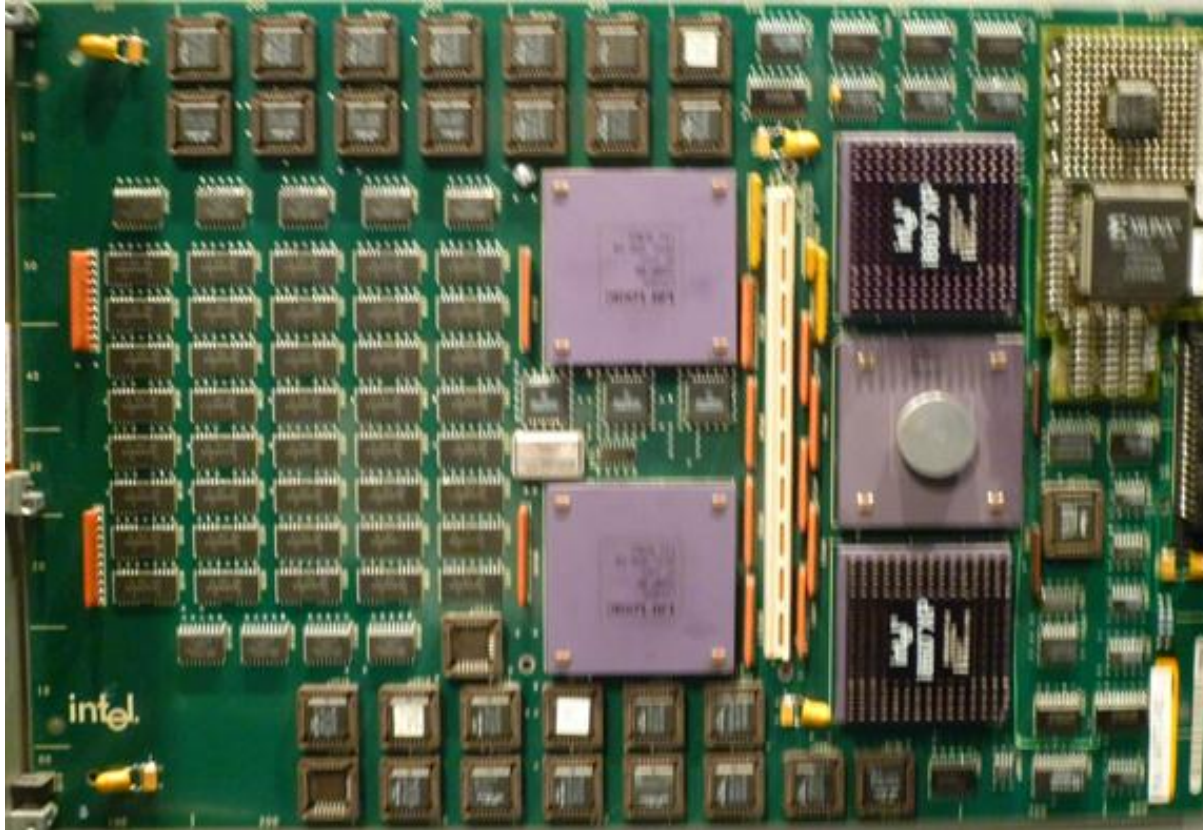


From Computer Desktop Encyclopedia
Reproduced with permission.
© 2000 Intel Corporation

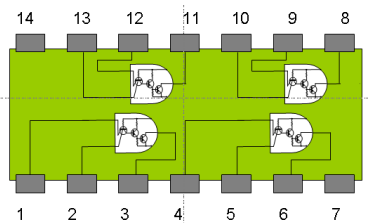
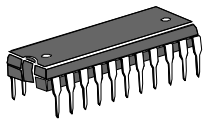


マイクロプロセッサ

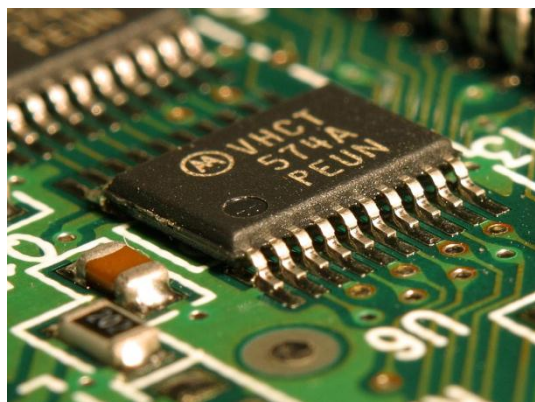
computer-on-a-chip



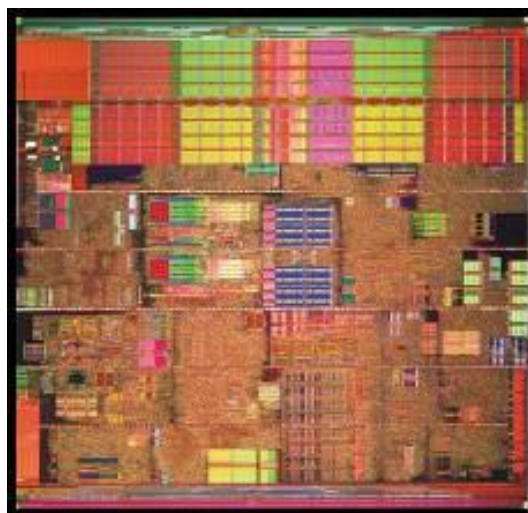
論理回路部品 (IC) の組み合わせ



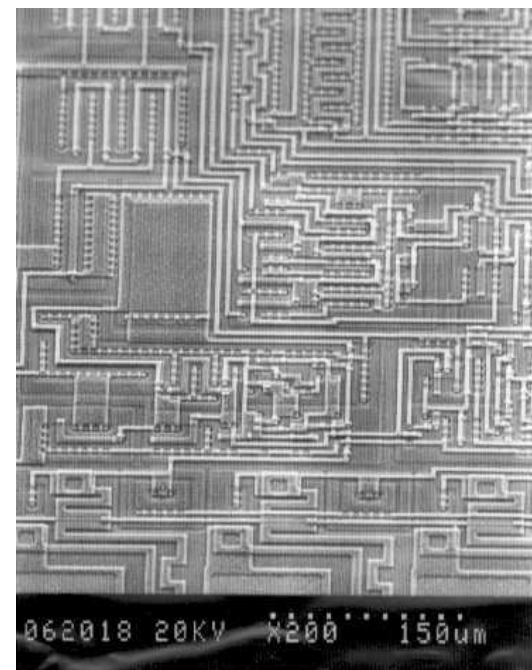
集積回路IC(Integrated Circuits)



パッケージ写真



チップ写真
(光学顕微鏡)
X10倍



チップ写真
(電子顕微鏡)
X1000倍

半導体・集積回路の内部構造

シリコン・チップ

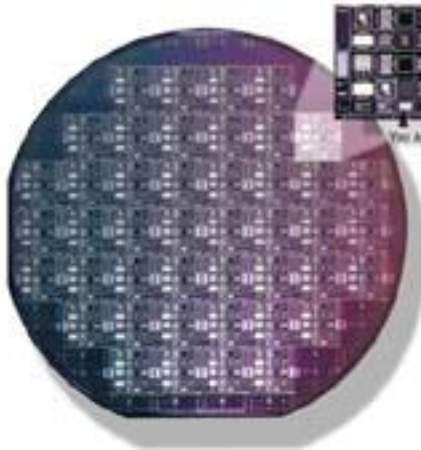
10mmx10mm

論理回路ブロック

100μm x 100μm

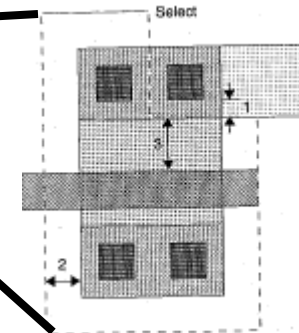
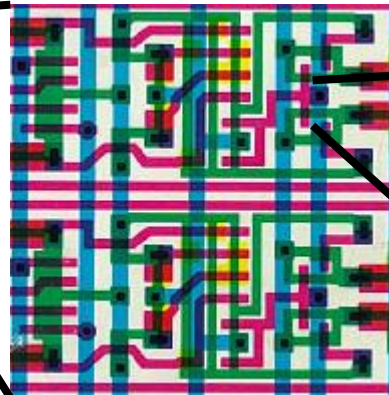
トランジスタ(平面図)

100nm x 100nm

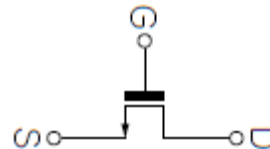


シリコン・ウエファー

φ300mm

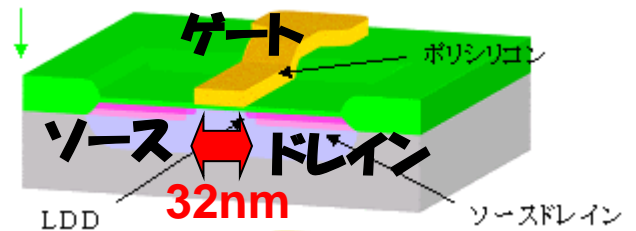


ゲート



ソース ドレイン

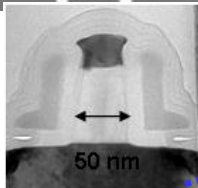
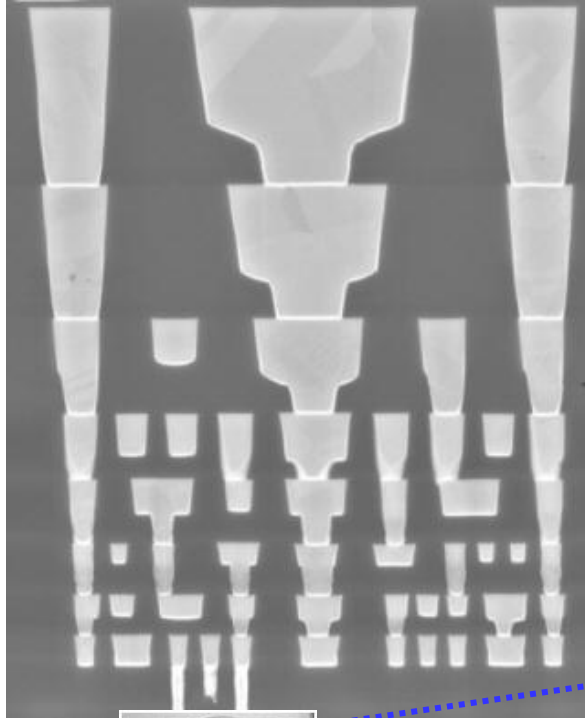
トランジスタ回路記号



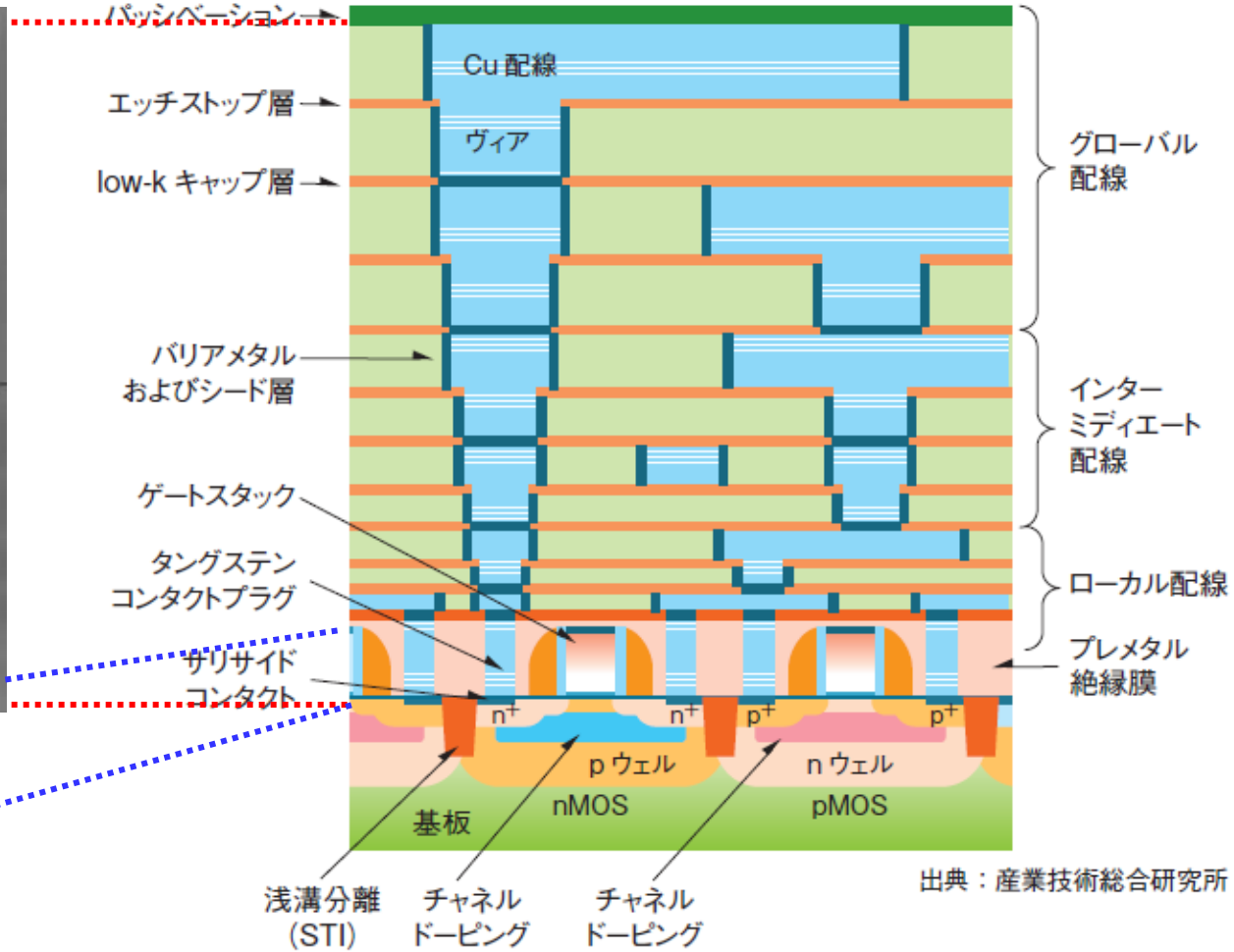
トランジスタ断面構造

LSIの一般的な断面

配線層



トランジスタ



出典：産業技術総合研究所

LSI=large Scale Integration(大規模集積回路)

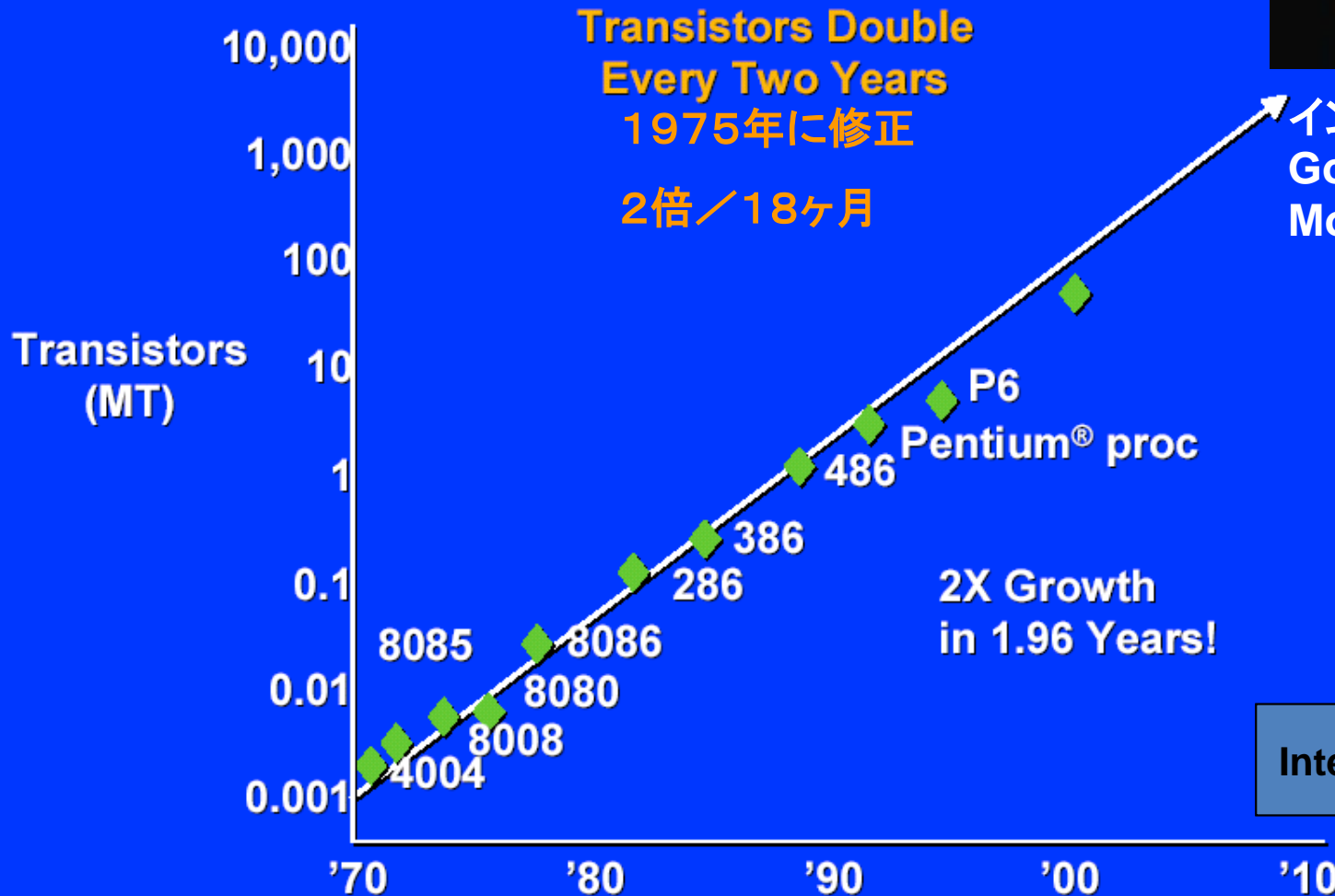
ムーアの法則

Moore's Law

1965年に当時60個くらい
のTr集積度が,1975年ま
でに60万個になる,つまり
2年で2倍になると予想(経
験則)



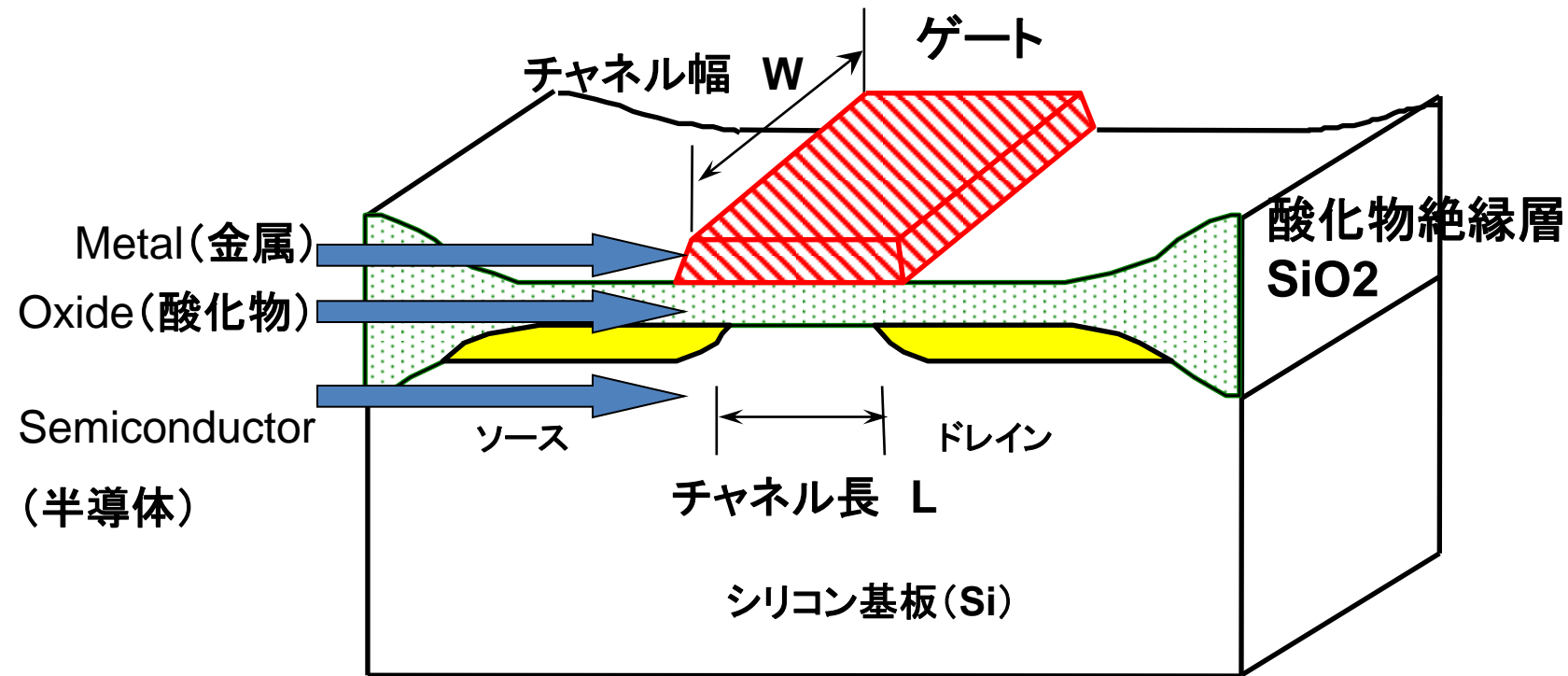
インテル創業者
Gordon
Moore



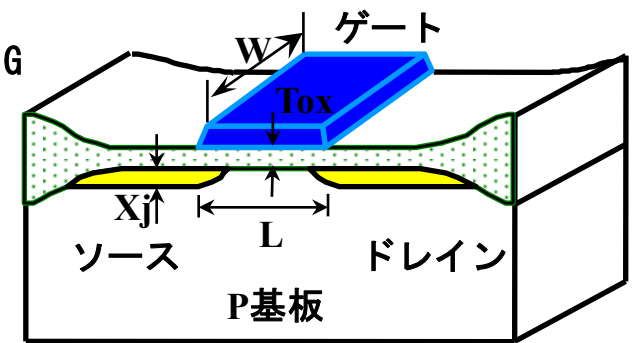
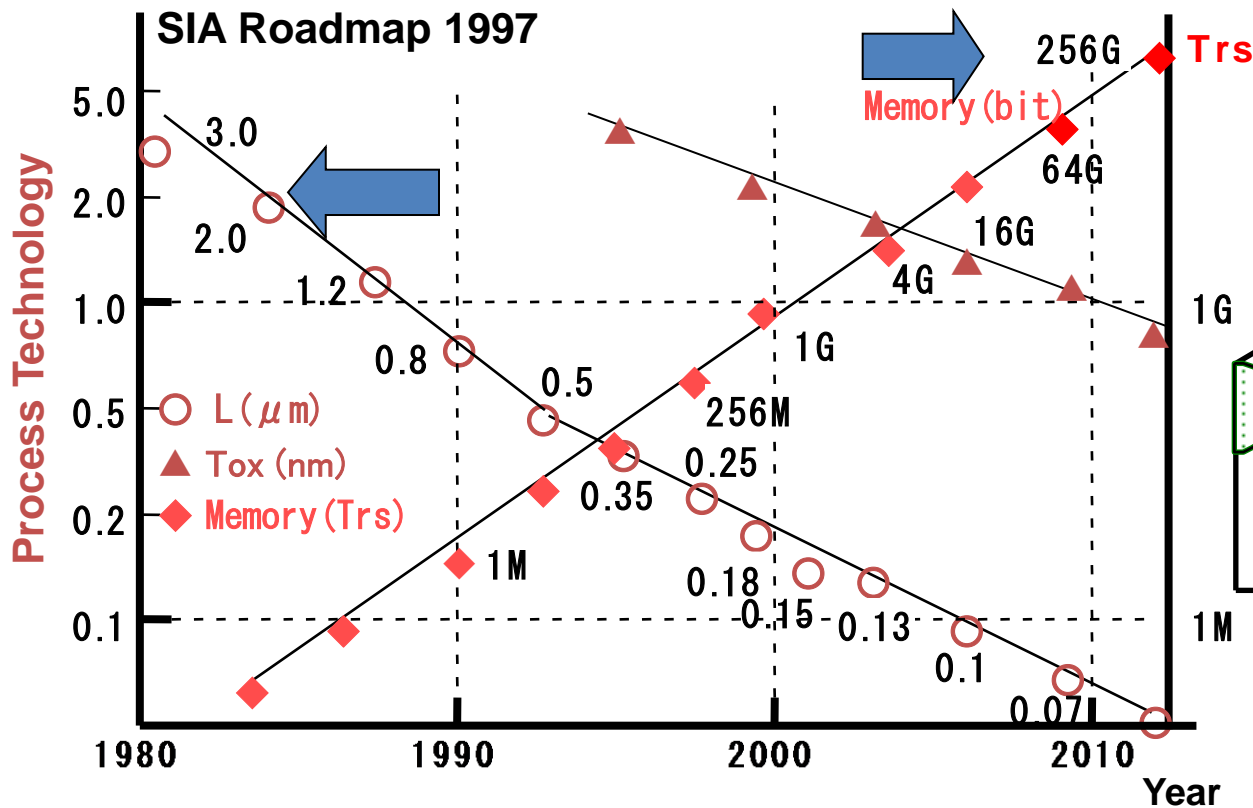
Intel社HPより引用

Source: Intel Corporation

MOS (Metal Oxide Semiconductor) トランジスタ構造



半導体デバイスの微細化と集積度



CMOSの比例縮小則 (電界一定条件)



Dennard
(1974年)
米国IBM



トランジスタの寸法

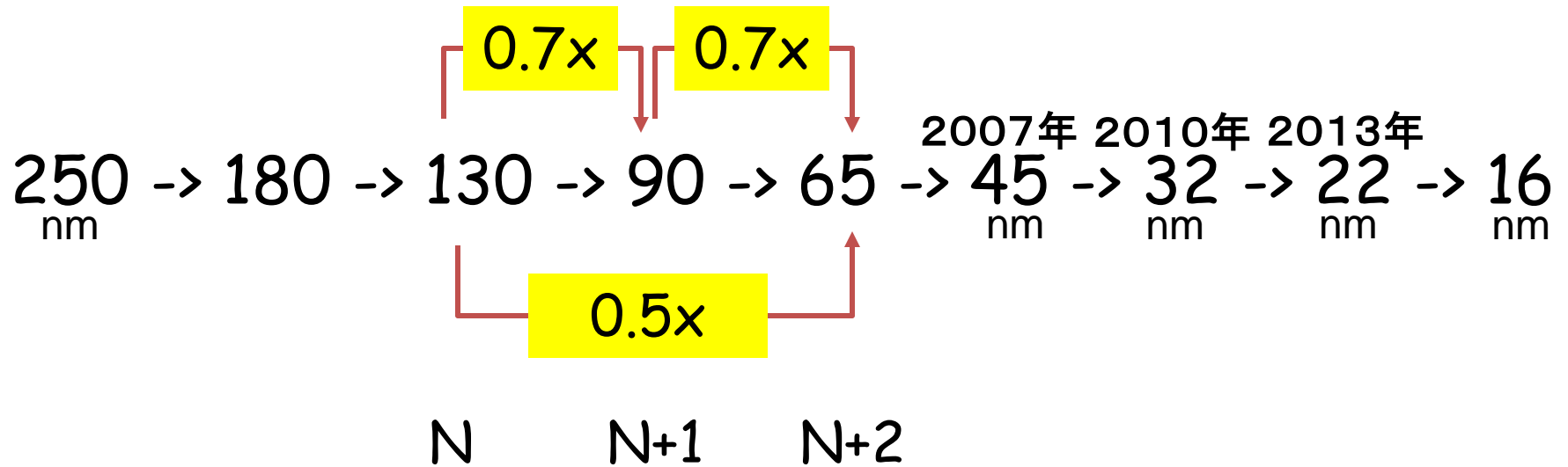
Node	90nm	65nm
チャンネル長	L	0.7L
チャンネル幅	W	0.7W
電圧	V	0.7V

トランジスタの性能

Node	90nm	65nm
面積	mm ²	X 0.5
遅延時間	ps	X 0.7
消費電力	mW	X 0.5

LSI (大規模集積回路)の技術世代


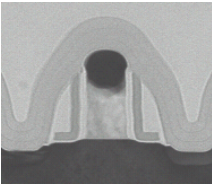

LSI=Large Scale Integration

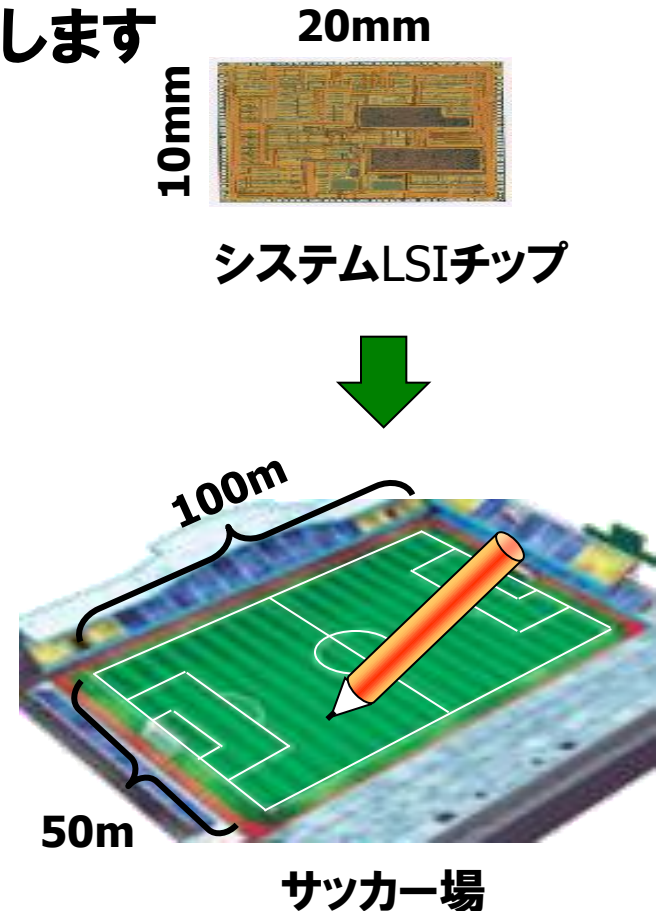


40nm微細加工技術 - ナノメートルの世界 -

- 40nmトランジスタは、髪の毛の約1000分の1

40nmで回路を形成することは、サッカー場一面に0.2mmのペンで絵を描くことに相当します

髪の毛		60μm =0.000060m
40nmトランジスタ		40nm =0.000000040m
水素原子の半径		0.24nm =0.00000000024m



講演内容

- 1 はじめに
- 2 半導体産業動向
- 3 半導体技術動向
- 4 システムLSI設計概論
- 5 まとめ

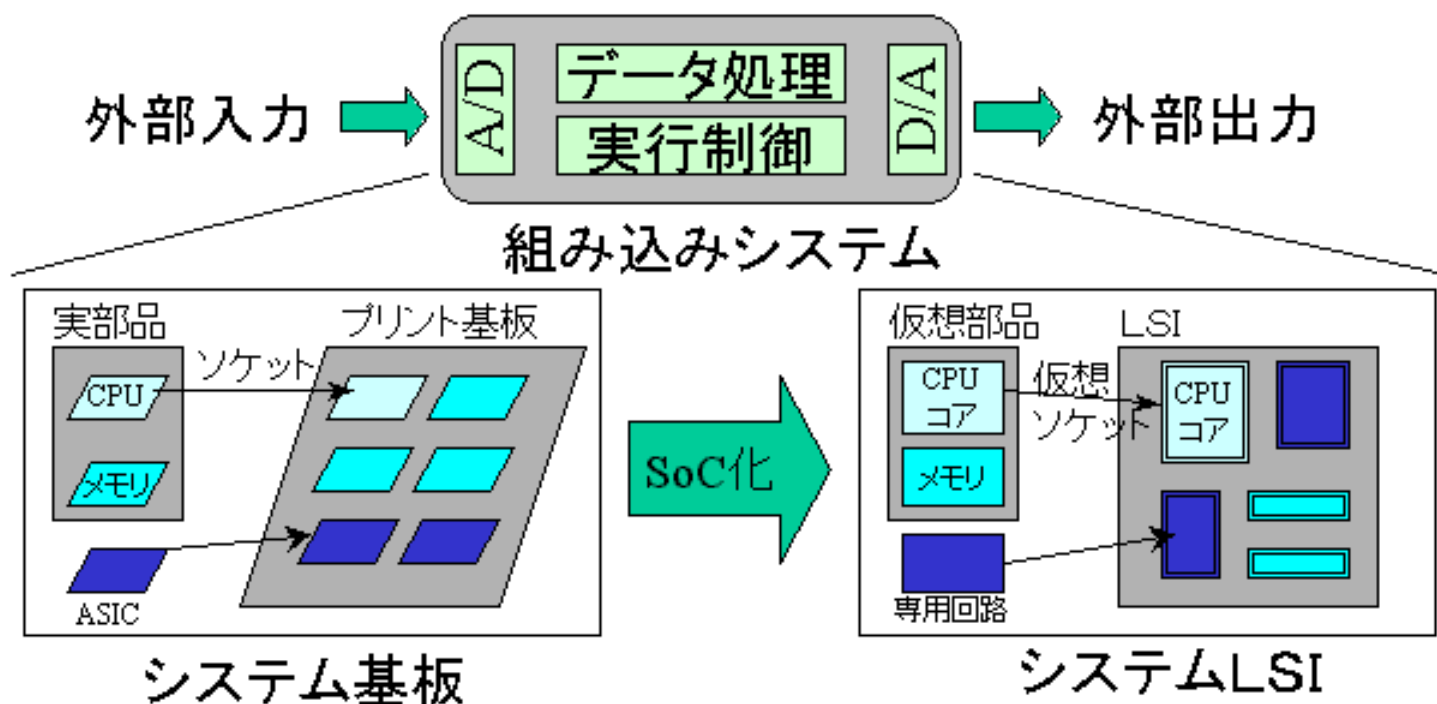
4. システムLSI設計概論

- 4.1 システムLSIとは何か
- 4.2 システムLSIへの変遷
- 4.3 システムLSIの役割
- 4.4 システムLSIの種類
- 4.5 システムLSIの設計フロー
- 4.6 システムLSIの技術動向
- 4.7 実装方式のトレードオフ
- 4.8 システムLSIの市場動向

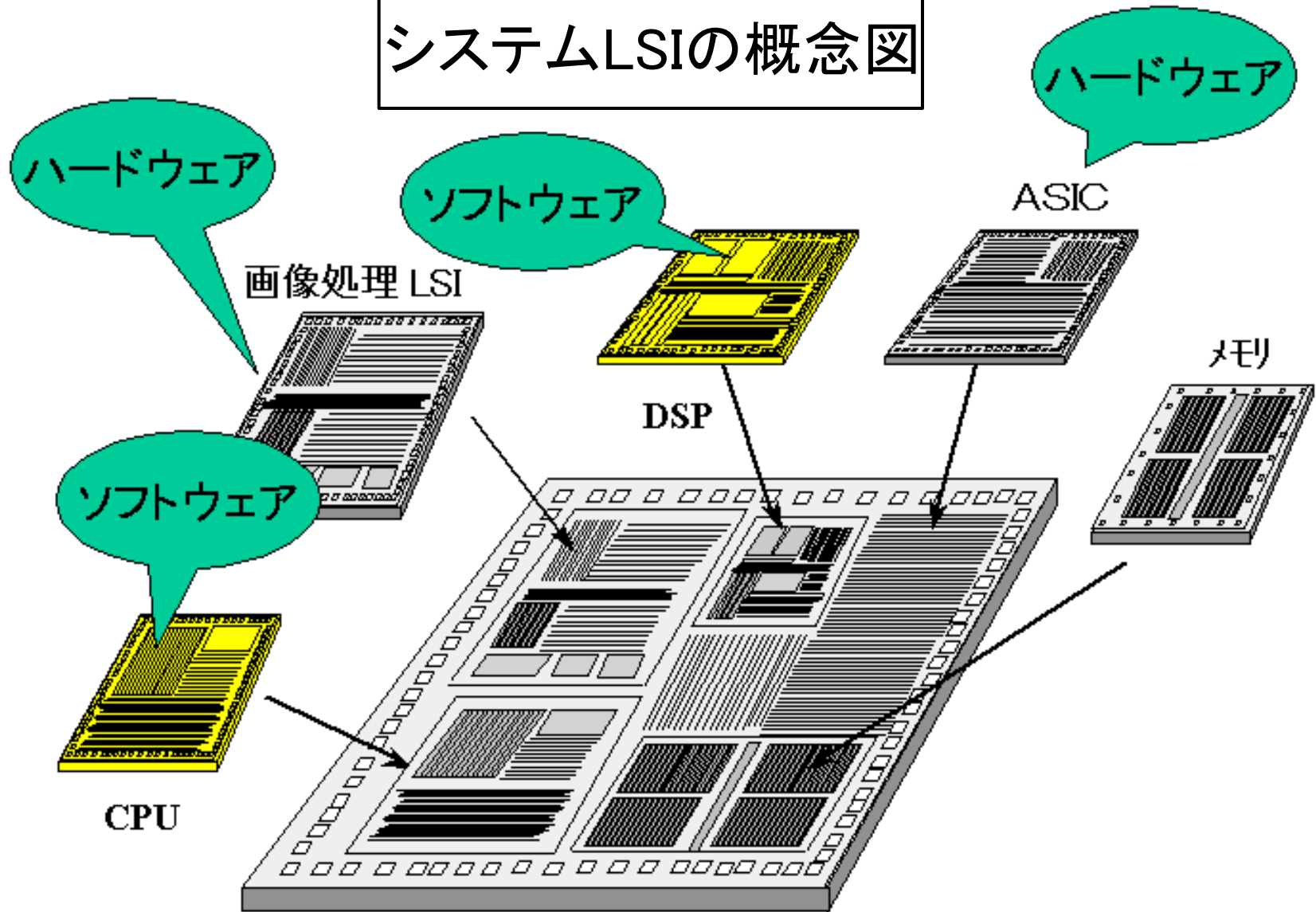
4.1 システムLSIの定義

システムXX: さまざまな機能を持つ構成要素を、相互に関連付け、合理的に系統化した(1式の)XX

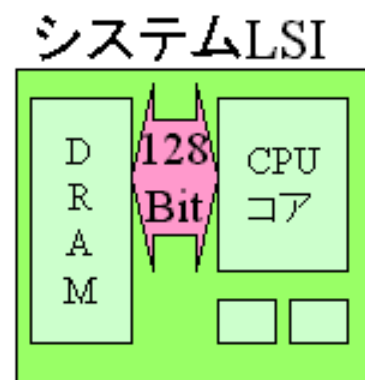
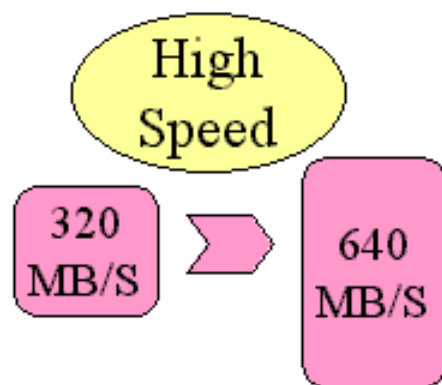
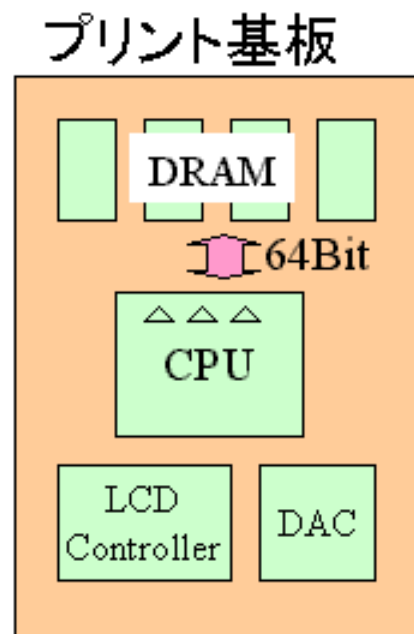
システムLSI: CPU、メモリ、ロジック、ソフトウェアを構成要素として複数の機能をワンチップ上に集積し、応用システム(機器)の主要な機能を実現し制御するLSI。



システムLSIの概念図

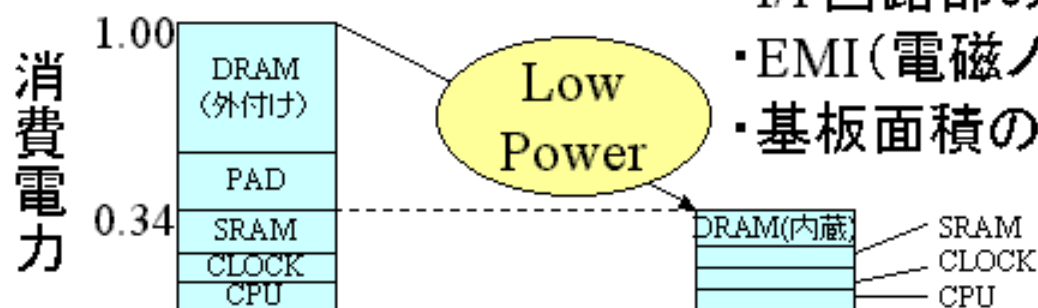


メモリの混載による効果

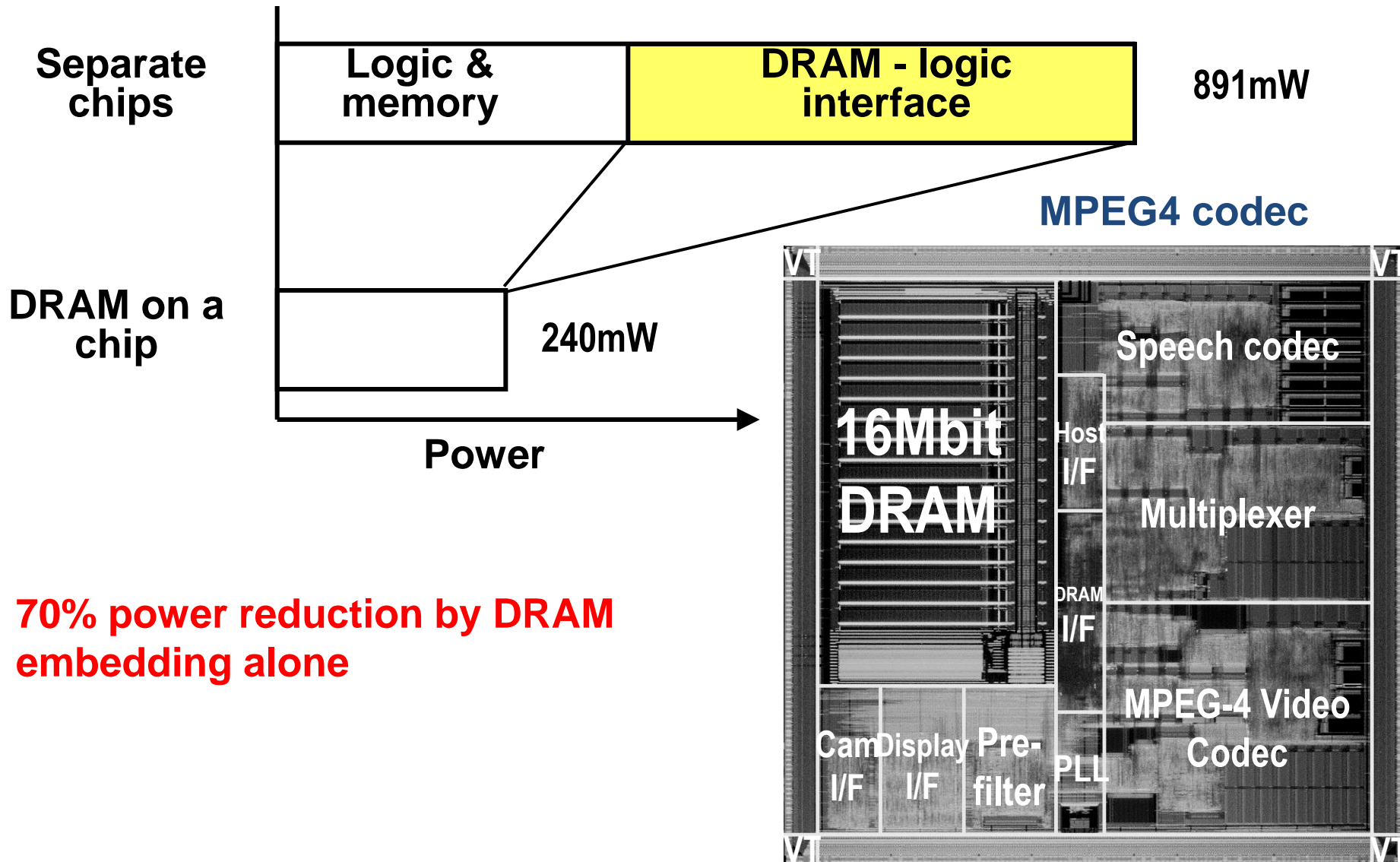


I/F部によるボトルネックの解消

- ・I/F信号のBit幅の拡大
- ・I/F回路部の消費電力低減
- ・EMI(電磁ノイズ)の削減
- ・基板面積の削減



System-on-a-Chip reduces I/O power



70% power reduction by DRAM embedding alone

4.2 システムLSIへの変遷

- 物理的、機能的集積度の向上により、システムレベルの1チップ化が可能となった

1947年 トランジスタの発明

1958年 集積回路の発明

1970年 1KbitDRAMの開発

1971年 4bitマイコンの開発

1981年 16bitマイコンの開発

1992年 64bitマイコンの開発

トランジスタ
レベルの
集積度向上

システムの中核的機能を実現するマイクロプロセッサが完全に1チップ化

+
周辺機能の取り込み

システムLSIの時代(1999年～)

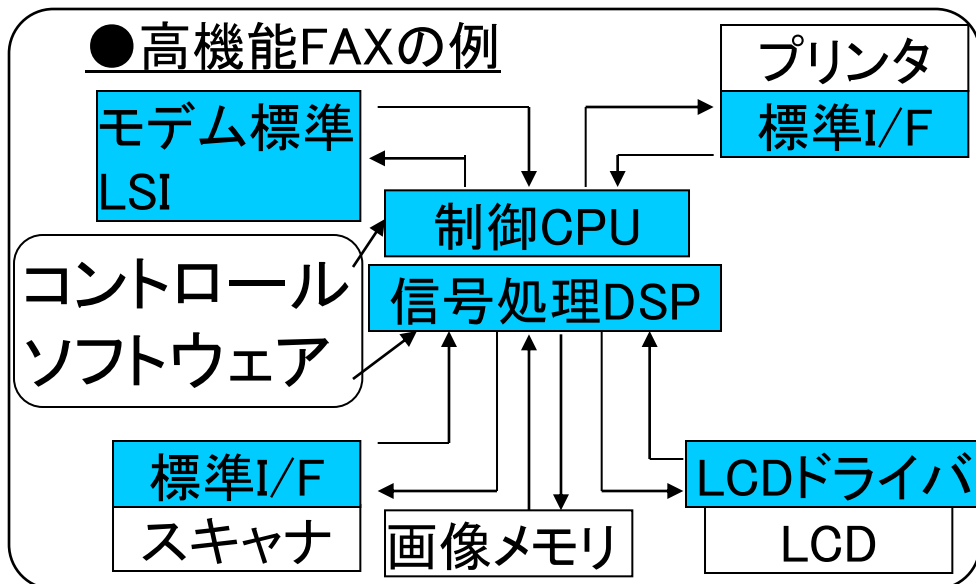
4.3 システムLSIの役割

■ 電子装置(システム)の主要機能実現

●システム機能

- ・システムの制御
- ・データの処理、蓄積
- ・利用者とのインターフェース
- ・外部システムとのインターフェース

●高機能FAXの例



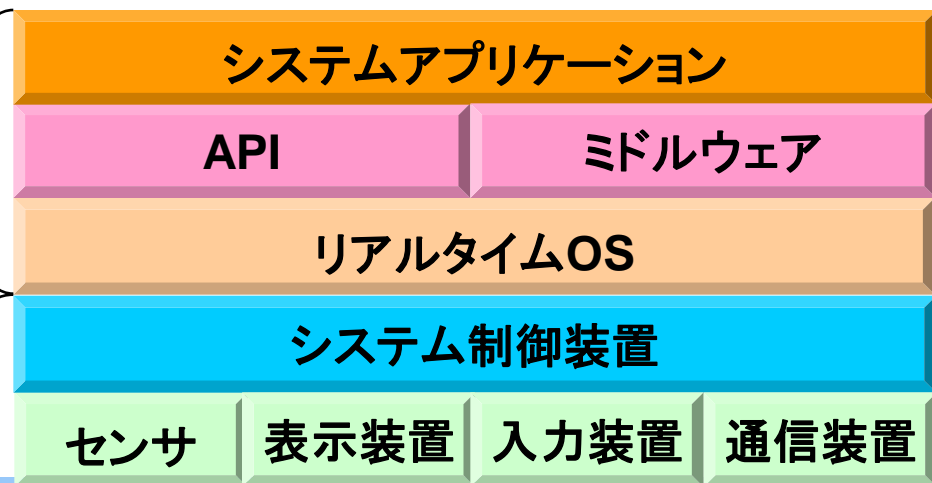
API: Application Program Interface LCD: Liquid Crystal Display

システム機能のソフトウェアによる実現

システム機能のハードウェアによる実現

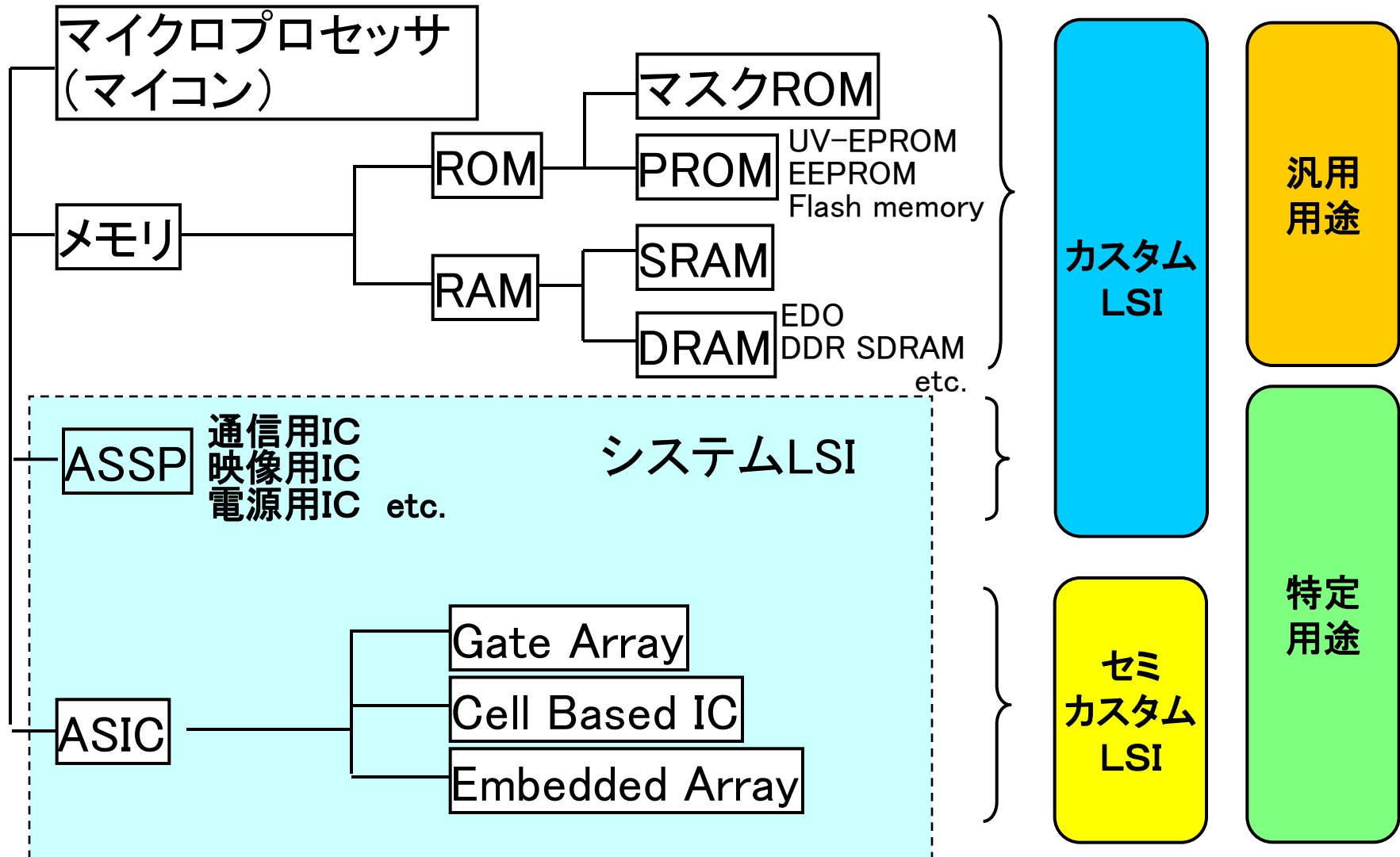
- ・プロセッサ要素
- ・メモリ要素
- ・アナログ要素
- ・カスタム論理要素

→ **システムLSI**



4.4 システムLSIの種類

■ 実装形態としてのLSIの種類



システムを構成するLSIの種類

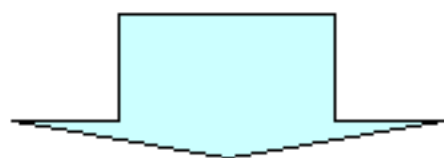
ASIC

■ ASIC (Application Specific IC)

→ システム固有論理機能、システムの制御をLSIで実現

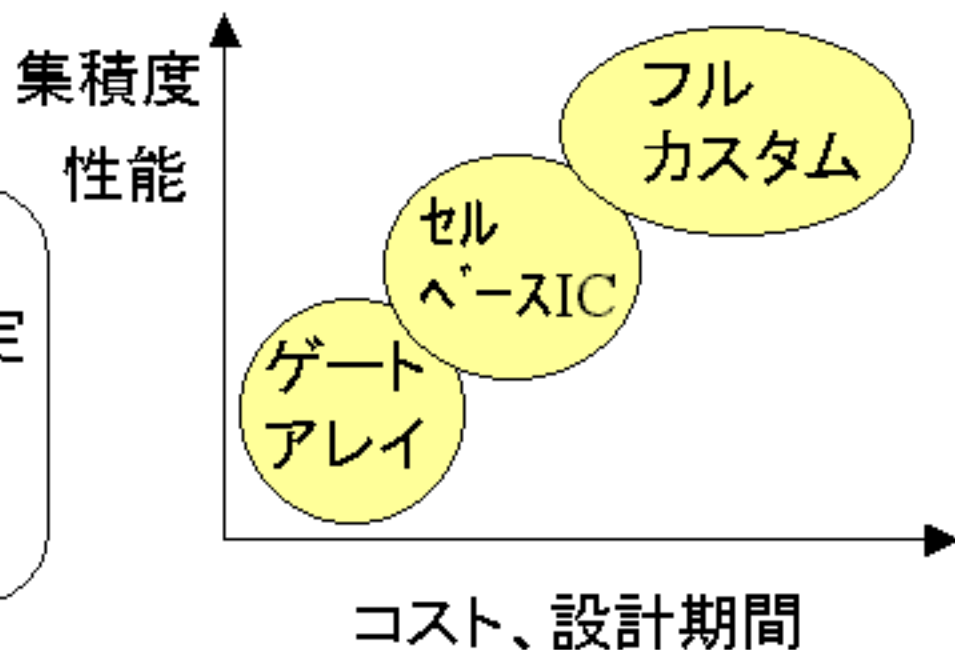
● LSI構造からの分類

- ・ゲートアレイ
- ・セルベースIC(スタンダードセル)
- ・フルカスタム



主に必要性能から種類決定
設計期間、必要個数がコストを決定
標準機能の切り出し製品

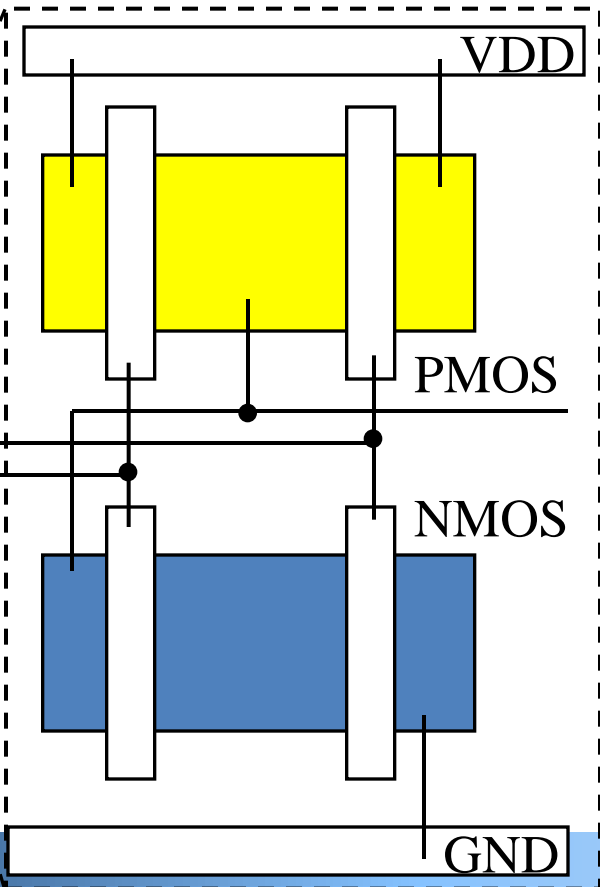
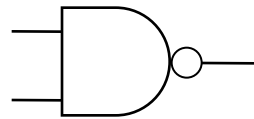
→ ASSP (Application Specific Standard Products)



4.4.1 Gate Array

- アレイ状に並べた汎用的な論理部品を金属配線層にて結線し、任意機能を実現するLSI。配線設計のための製造期間短い。

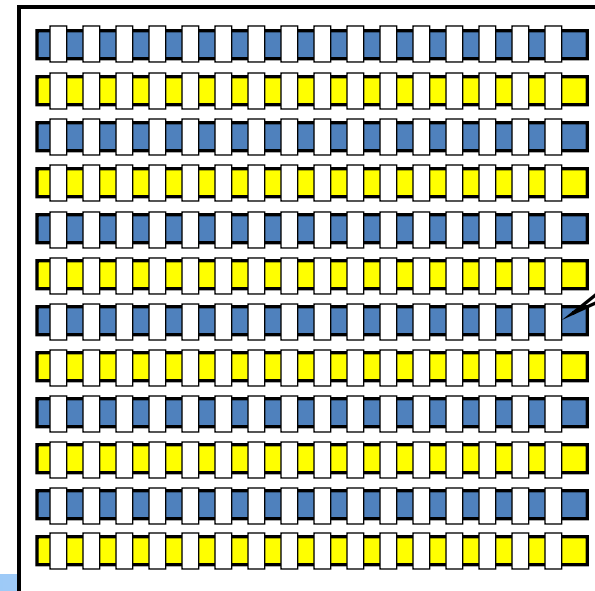
2入力NAND



論理設計



配線パターン生成



トランジスタ列

4.4.2 Cell Based IC

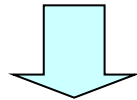
- 論理的な基本部品として予め設計されたCellを用い、その組み合わせによってLSIを形成。

○基本論理セル

NAND, NOR等論理動作の要素部品

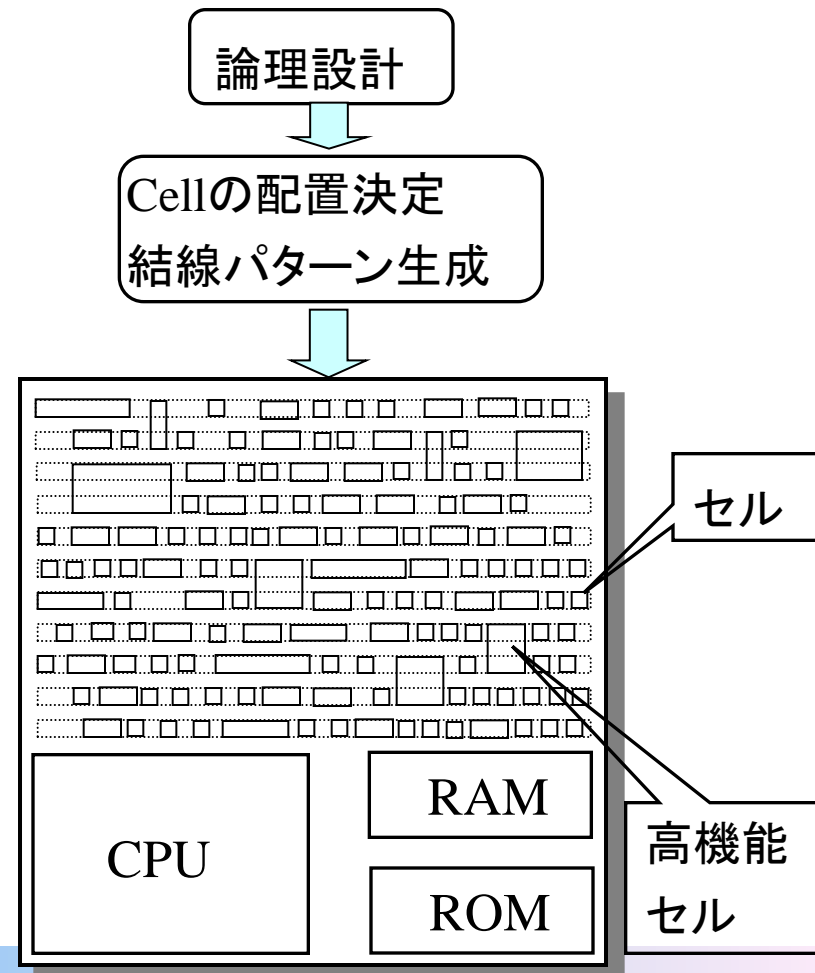
○高機能セル

汎用的に利用可能な機能単位を部品化したセル(マクロセル、メガセル)



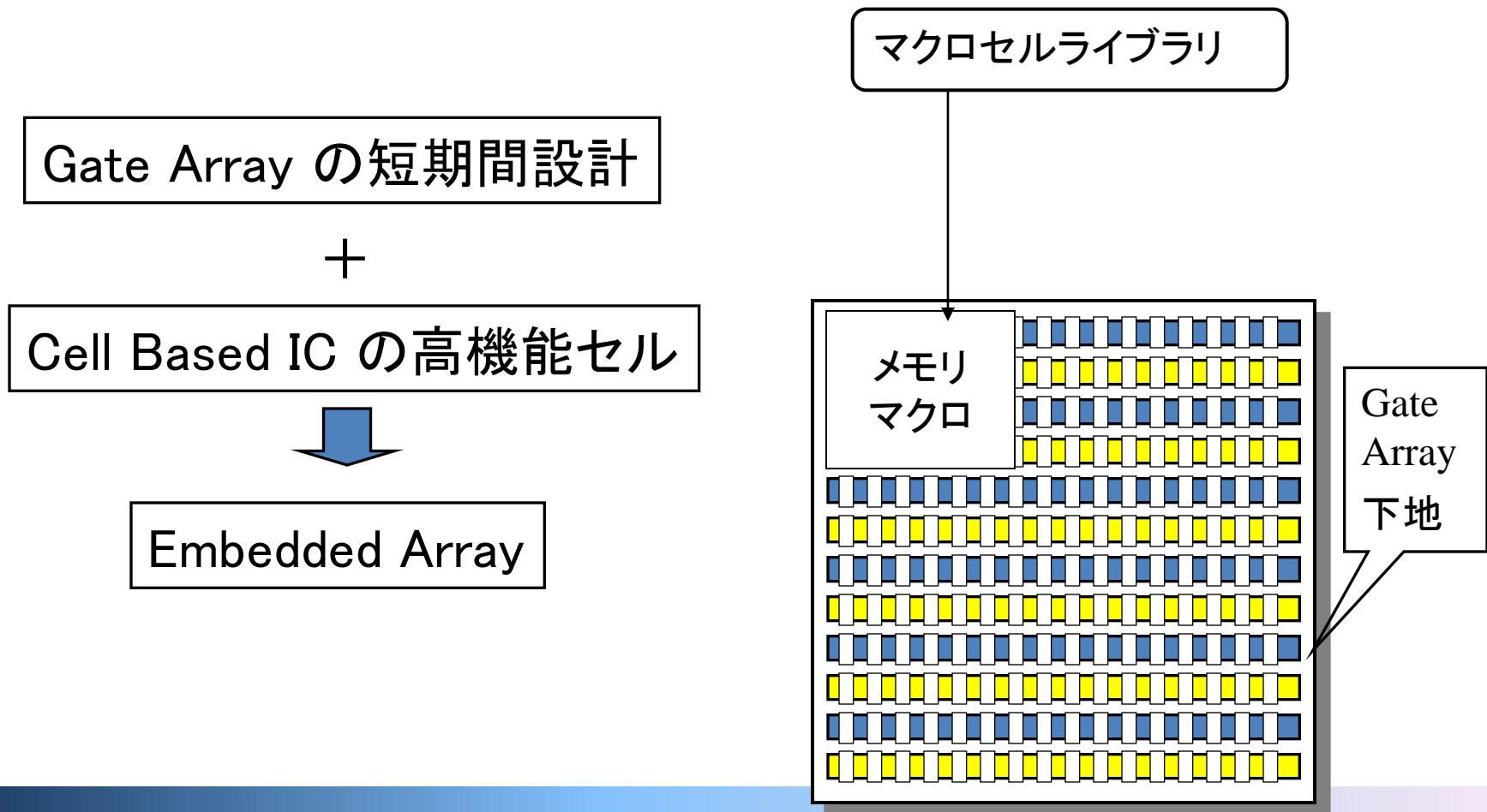
システムLSIへの進展

- ・シリコン上へのシステム集積
SoC (System on a Chip)
- ・部品単位の流通、再利用
IP (Intellectual Property)

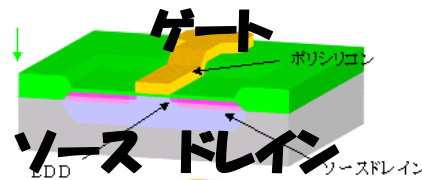
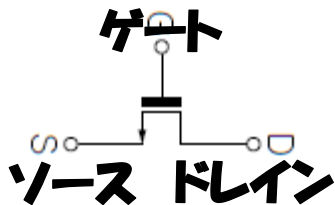
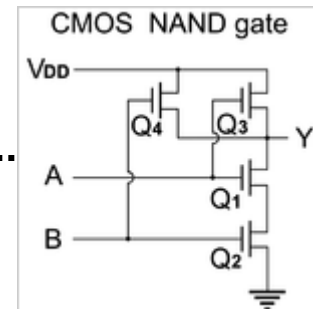
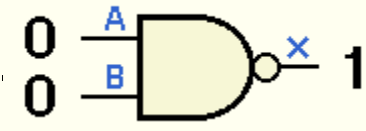
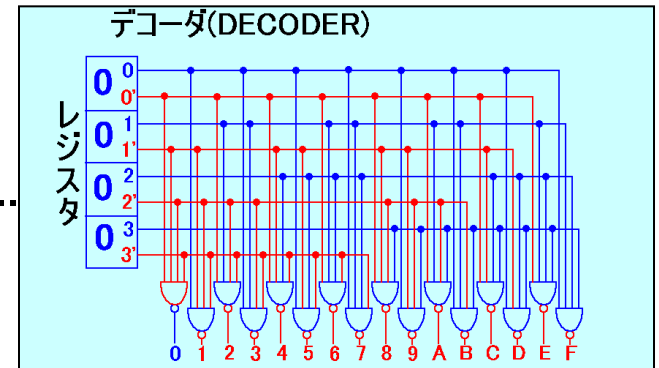
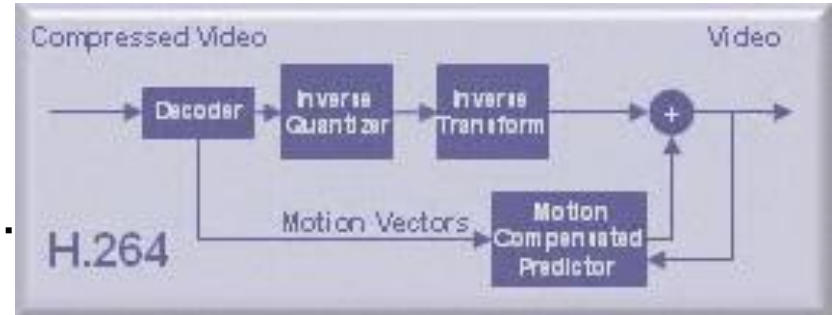
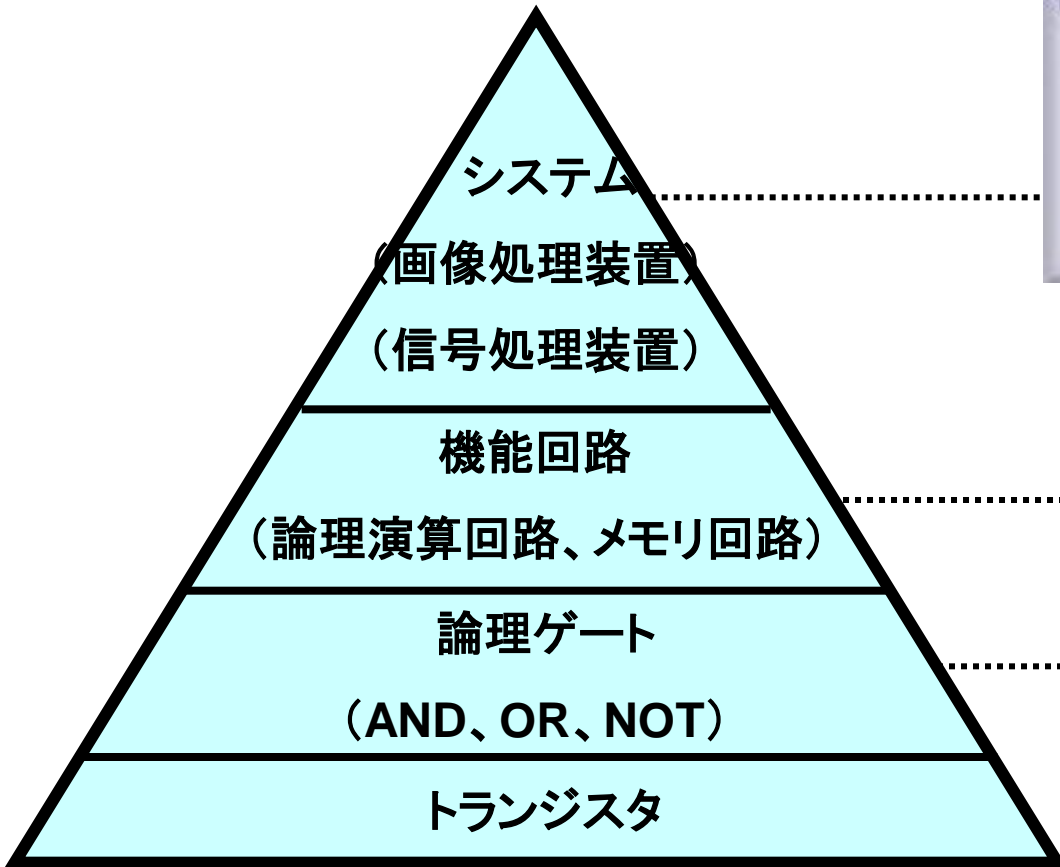


4.4.3 Embedded Array

- Cell Based ICとGate Arrayを合わせた製品。



システムLSIの階層設計構造



4.5 システムLSI設計全体手順

システム設計

システム仕様設計

〔システムへの要求を明確にし、システムとしての仕様を決定する。〕

システムアーキテクチャ設計

〔システムの構成要素を明らかにし、インターフェースと要素仕様を決定する。〕

組込みソフトウェア設計

プログラムコーディング

〔ソフトウェア仕様を満たすプログラムを作成する〕

コンパイル&リンク

〔デバイスドライバ、ミドルウェア等の関連プログラムと連結する。〕

LSI設計

動作レベル設計

〔動作記述と合成等により、機能ブロックを定義。〕

詳細論理設計

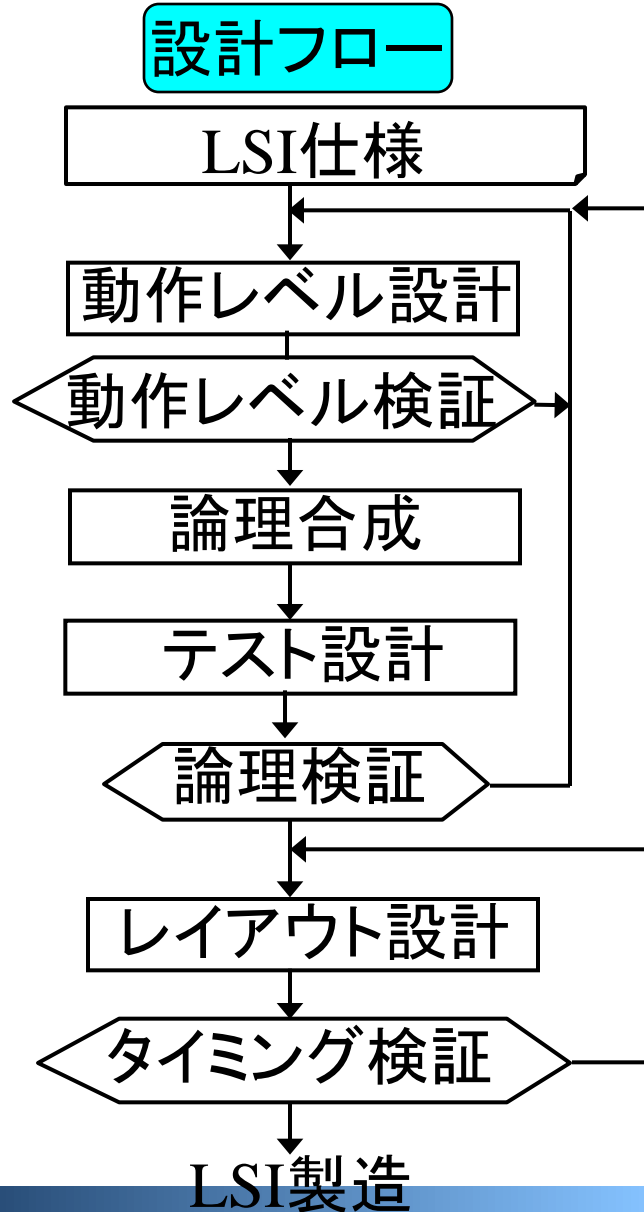
〔機能ブロックをRTL記述、論理合成により作成。〕

レイアウト設計

〔LSIとしての物理的な回路情報を作成する。〕

システムLSI

4.5.1 LSI設計フロー



- 設計フローの重要性
 - ・ 設計工程毎の設計品質管理
 - ・ 全設計期間の短期間化

- 設計と検証
 - ・ 設計事項の決定、データの作成

⇕

 - ・ 設計仕様の確認、検証

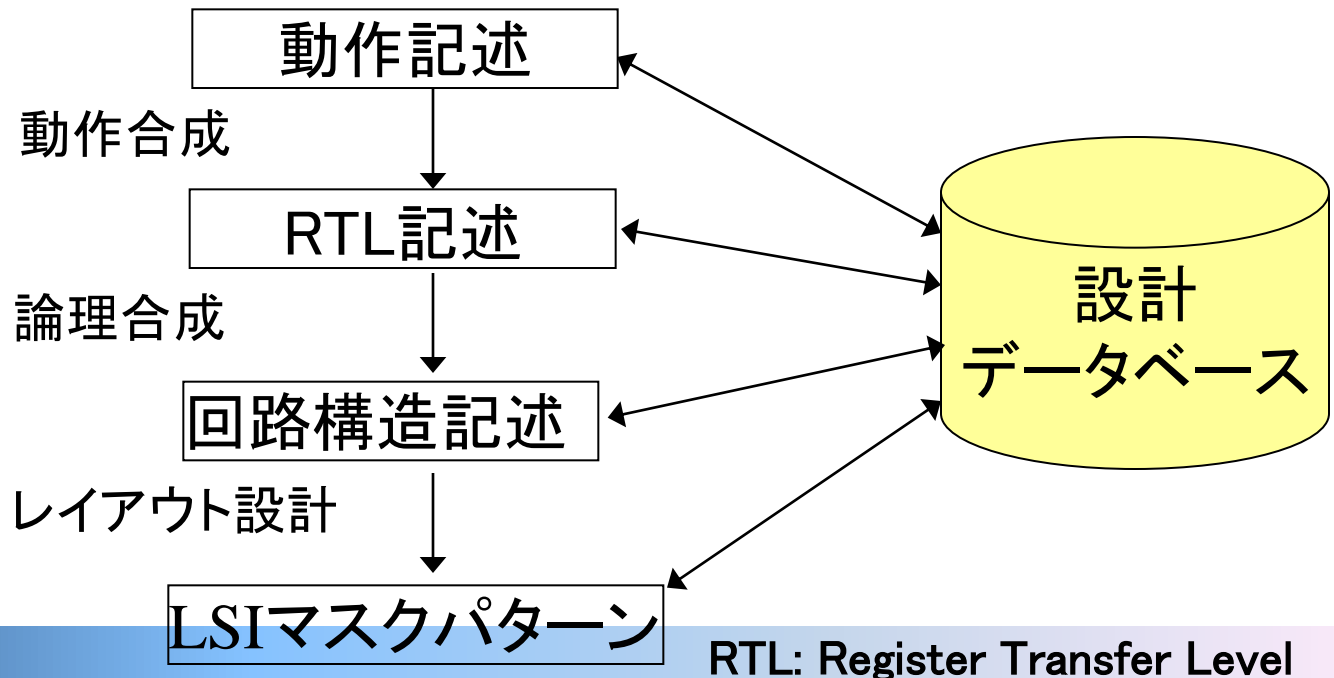
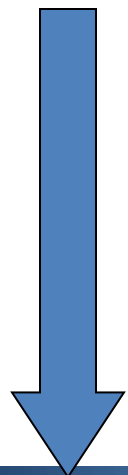
- トレードオフ
 - ・ 性能、コスト、柔軟性、etc...
 - ・ 設計事項と制約条件とのバランス

4.5.1 動作レベル設計

ハードウェア記述言語 (HDL: Hardware Description Language) を用いてLSIの内部動作を定義する

- 目的:
- ・設計仕様の記述 (納入仕様書)
 - ・LSIの内部機能、動作、構造の定義
 - ・人間とCADとの情報交換手段

設計進捗に伴う
情報追加



RTL: Register Transfer Level

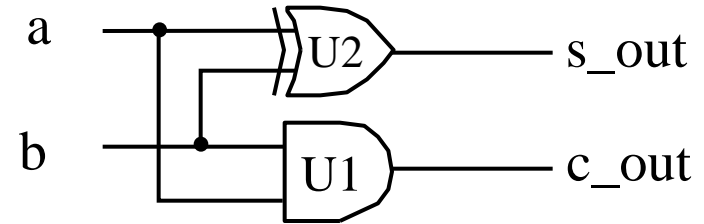
◆HDL例 (Verilog-HDL)

・動作レベル記述

```
module HALF_ADDER (a, b, c_out, s_out);  
    input a, b;  
    output c_out, s_out;  
    assign c_out = a & b;  
    assign s_out = a ^ b;  
endmodule
```

・回路構造記述

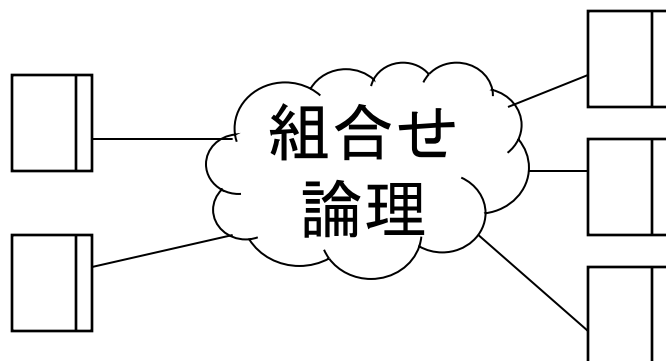
```
module HALF_ADDER (a, b, c_out, s_out);  
    input a, b;  
    output c_out, s_out;  
    and    U1 (c_out, a , b);  
    xor    U2 (s_out, a , b);  
endmodule
```



4.5.2 論理合成

- ◆ 論理ゲートレベル設計
機能的な論理設計の結果を受け、ブロックの詳細な論理を論理ゲートの結線関係として設計する。
- ◆ 自動論理合成ツールの利用
論理合成技術としては、高い抽象度からの自動論理合成も可能。
実用的には、動作レベル、RTLからの論理生成が用いられる。

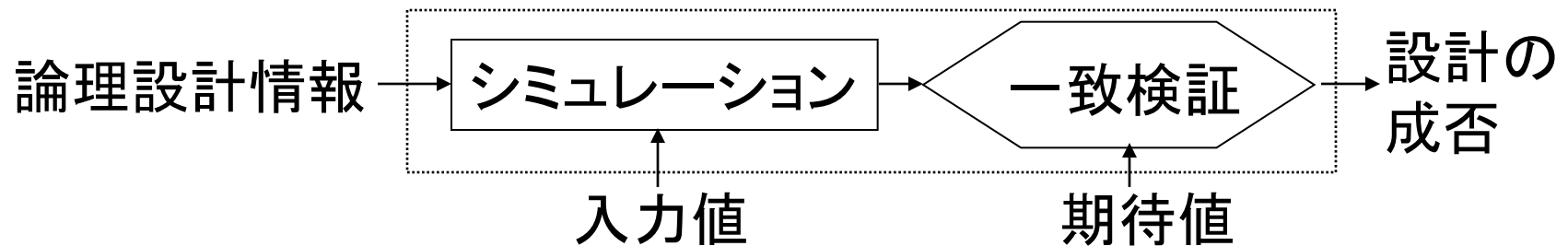
・RTL記述



フリップフロップと、その間に挟まれた組合せ論理として記述

4.5.3 論理検証

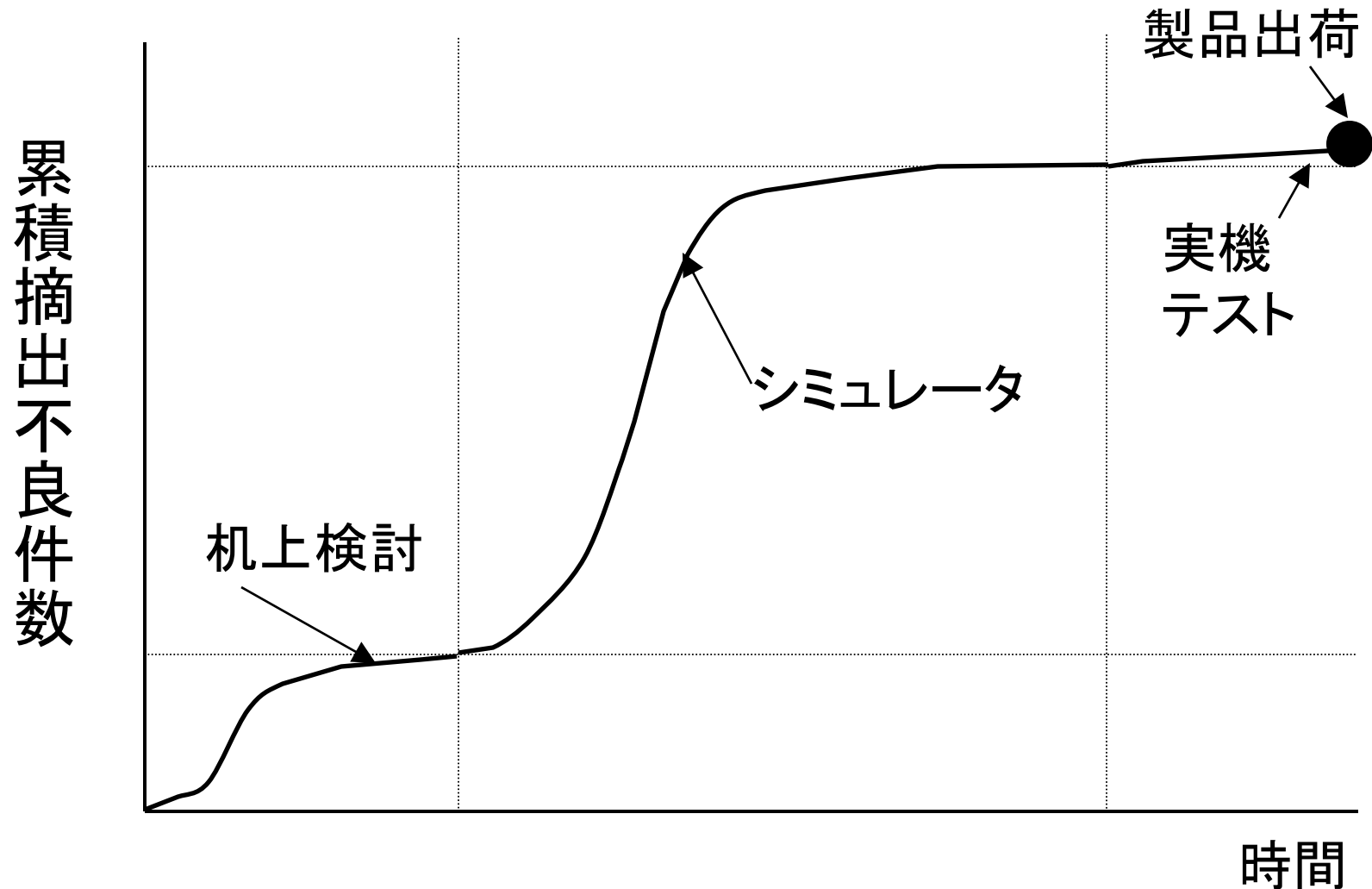
・ 論理シミュレーション



- ・ 論理動作をそのままシミュレーションするため、異常動作を理解しやすい。
- ・ 入力パターンが論理動作の全てを網羅している保証は無い。(カバレッジの問題)
- ・ 長大入力パターンに対してシミュレーション時間が長くなる。
- ・ 大規模システムでは期待値を正確に作成することが困難である。

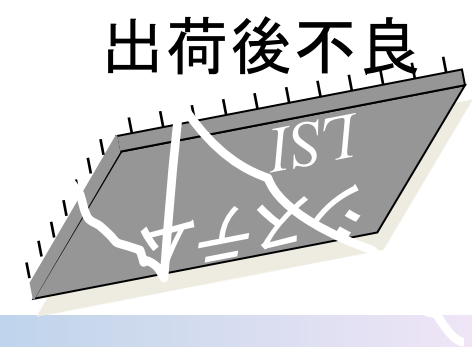
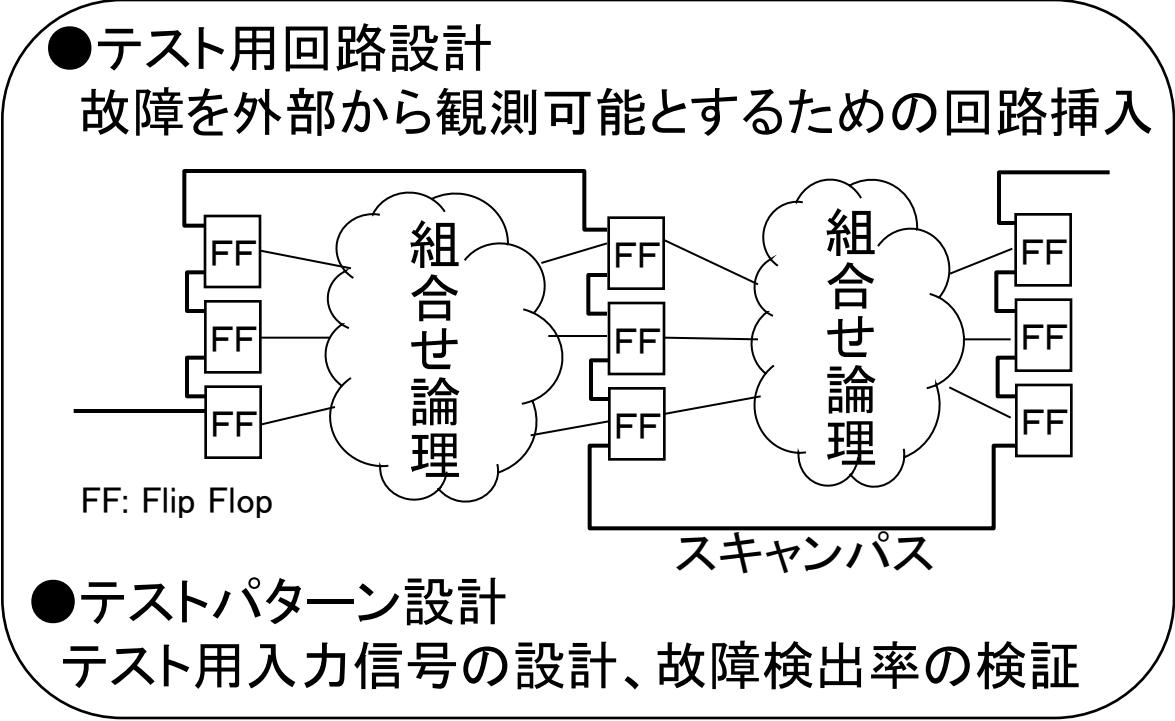
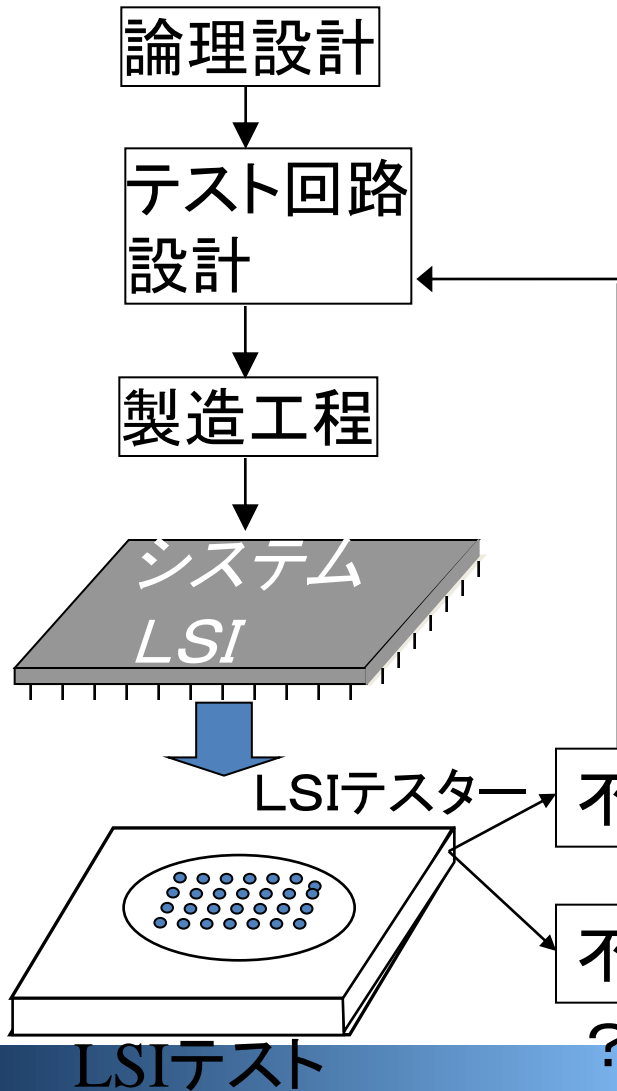
4.5.3 論理検証(続)

- 不良摘出曲線



4.5.4 テスト設計

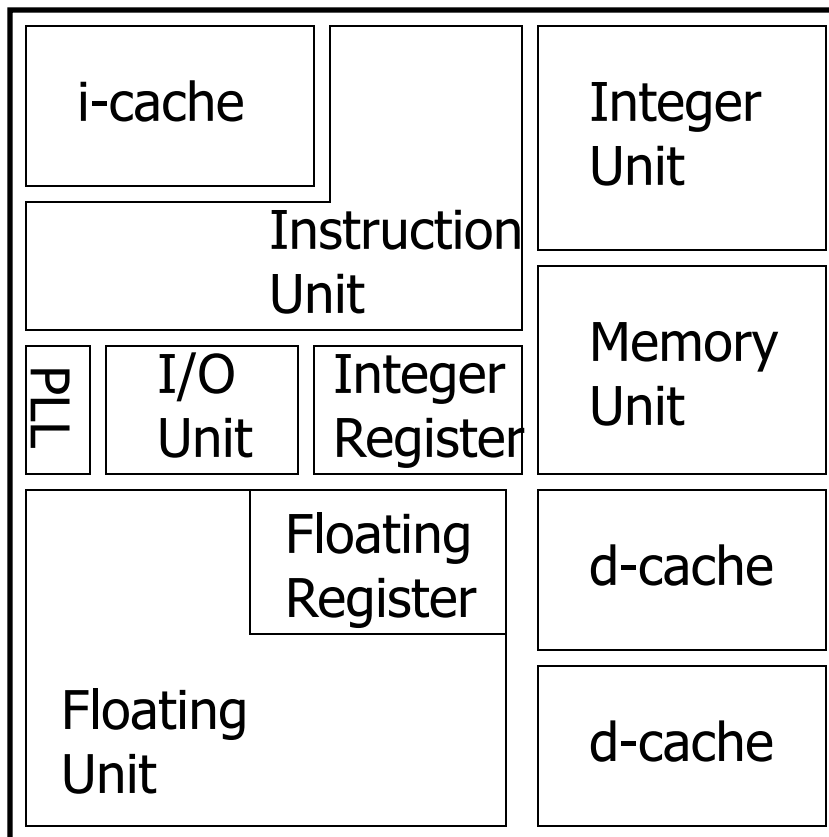
LSIの製造不良、故障に基づく信頼性低下を防止するためにLSIのテスト設計技術が重要



4.5.5 レイアウト設計(1)

●フロアプラン

- ・論理機能のLSI上における位置を決定する
- ・高周波数動作回路設計のためのレイアウト見積もり評価



●フロアプラン設計内容

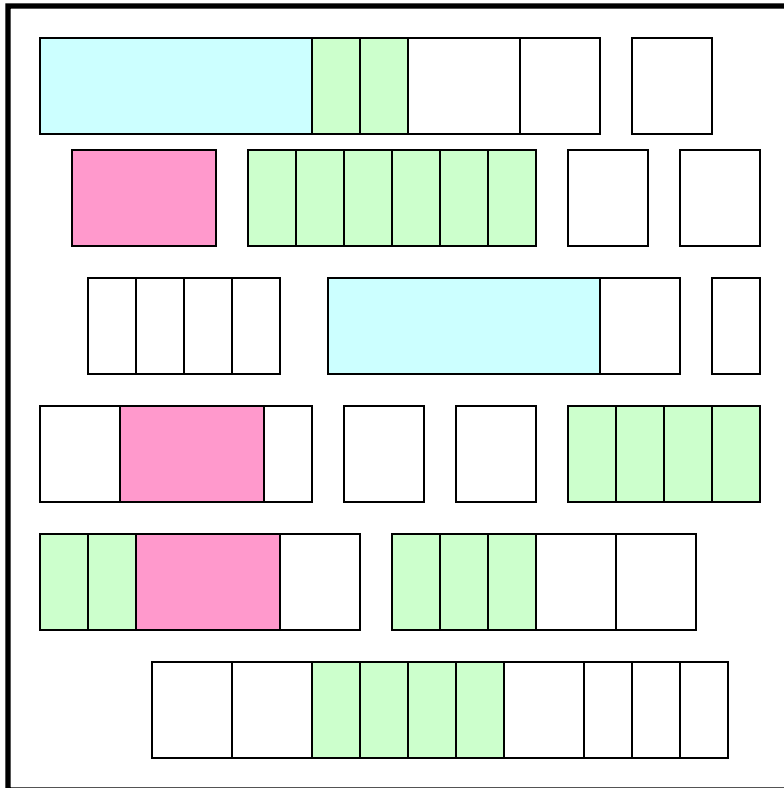
- ・チップ面積の最小化
- ・機能ブロック間の結線最短化
- ・論理規模の最終決定
- ・主要長距離配線経路決定
- ・クロック、電源経路の決定
- ・I/O端子の決定
- ・ブロック毎の端子位置決定
- ・動作周波数の概略見積もり

プロセッサチップのフロアプラン例

4.5.5 レイアウト設計(2)

● 自動配置

論理機能部品(セル)を列状に自動配置する



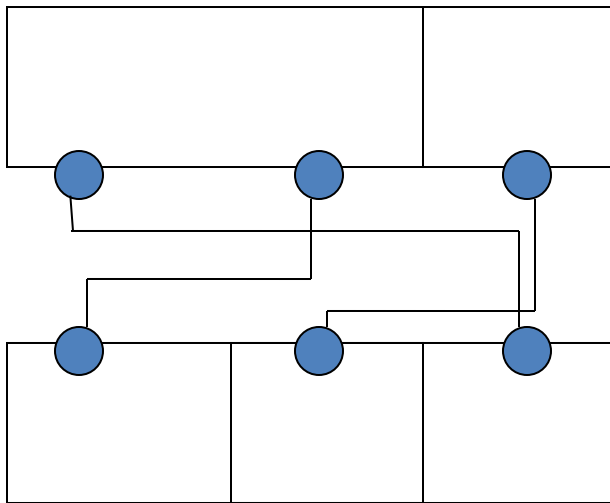
● 自動配置

- ・セル間結線の最短化
 - ・自動配線の完全性確保
- ◆ 基本機能
- ・配置面積の最小化
 - ・配線使用面積の最小化
 - ・配線長の最小化
- ◆ 特性改善考慮
- ・電力消費の均一化
 - ・クロック給電の均一化

4.5.5 レイアウト設計(3)

● 自動配線

◆ セルの端子間を設計データ通りに結線する



● 自動配線

- ・セル間結線の最短化
(迂回配線の回避)
- ・自動配線の完全性確保
(配線順序制御)

数百万もの結線を人手設計するのは不可能
自動化のためのモデル化

- ・配線層毎での配線方向限定
- ・配線に使用可能な格子点を予め決定

4.5.6 タイミング検証

論理回路の信号伝播時間
(パスディレイ)を計算し、
回路の最高動作周波数を
シミュレーション

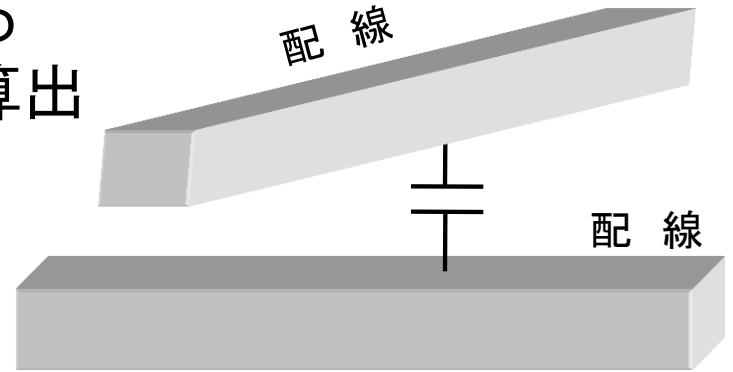
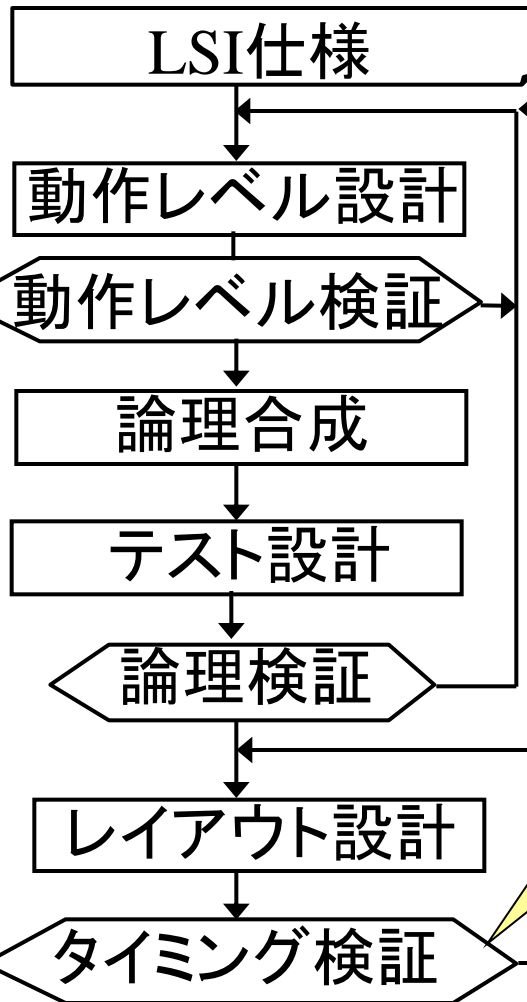


- レイアウト前タイミング検証(1st. Sign Off)
動作周波数を律速する経路(クリティカルパス)上の
論理ゲート段数、論理ゲート種によって発生するディレイの計算
- レイアウト後タイミング検証(2nd. Sign Off)
レイアウト前の要因に加え、配線長負荷の違い、および
配線を伝播するディレイを考慮したディレイ計算

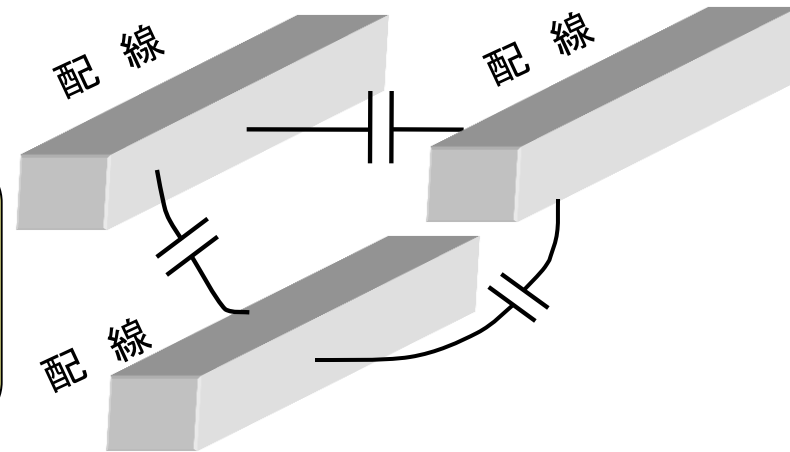
レイアウト後タイミング検証(1)

レイアウト設計による
正確な負荷容量の算出

設計フロー

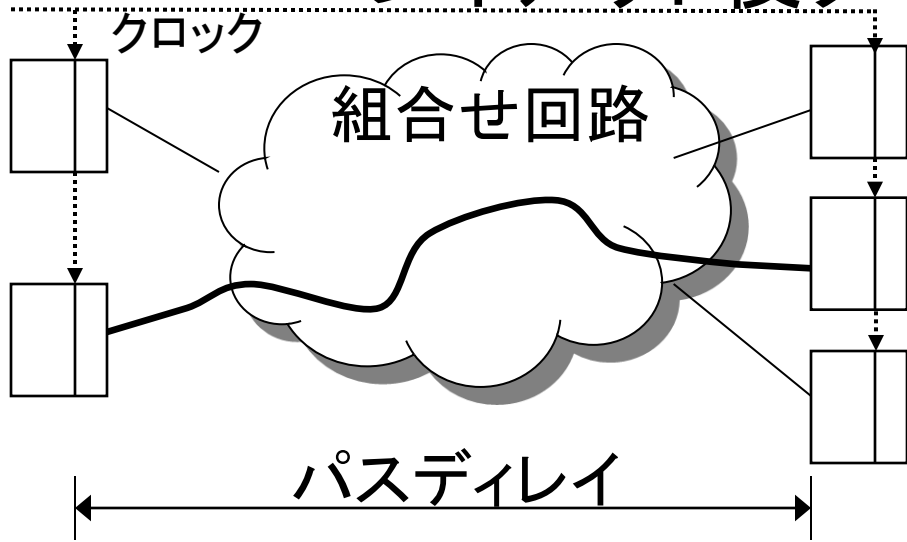


(a) 交差する配線による容量



(b) 並走する配線による容量

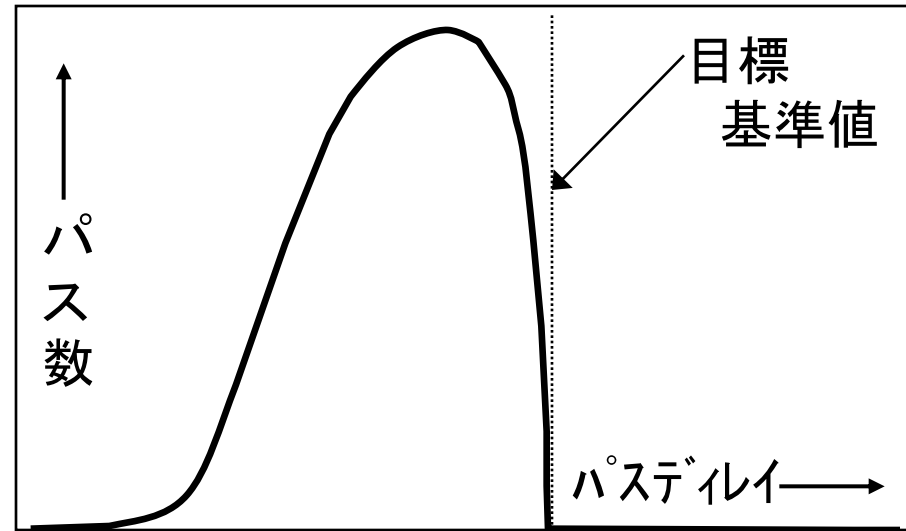
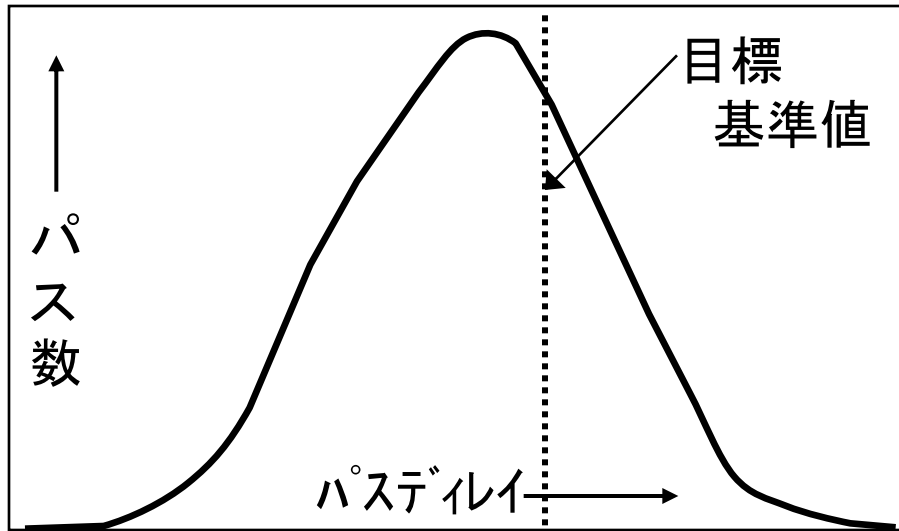
レイアウト後タイミング検証(2)



ばらつき要因まで含めた製造後のタイミングを予測

- トランジスタの製造ばらつき
- 配線の製造ばらつき
- クロックスキュー
- 動作温度ばらつき、電源変動

パスディレイ分布を観測することにより設計収束状態を管理



設計初期段階のパスディレイ分布

設計終了段階のパスディレイ分布

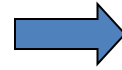
4.6 システムLSIの技術動向

設計規模の増大化



設計生産性向上

微細化による電気特性
面の問題



ノイズ、マイグレーション
ばらつき考慮設計

複数の指標を同時最適化する自動設計技術

自動論理合成

- ・論理ゲート数最小化
- ・パスディレイ最小化

レイアウト結果に基づき
論理の再合成

Forward Annotation



Back Annotation



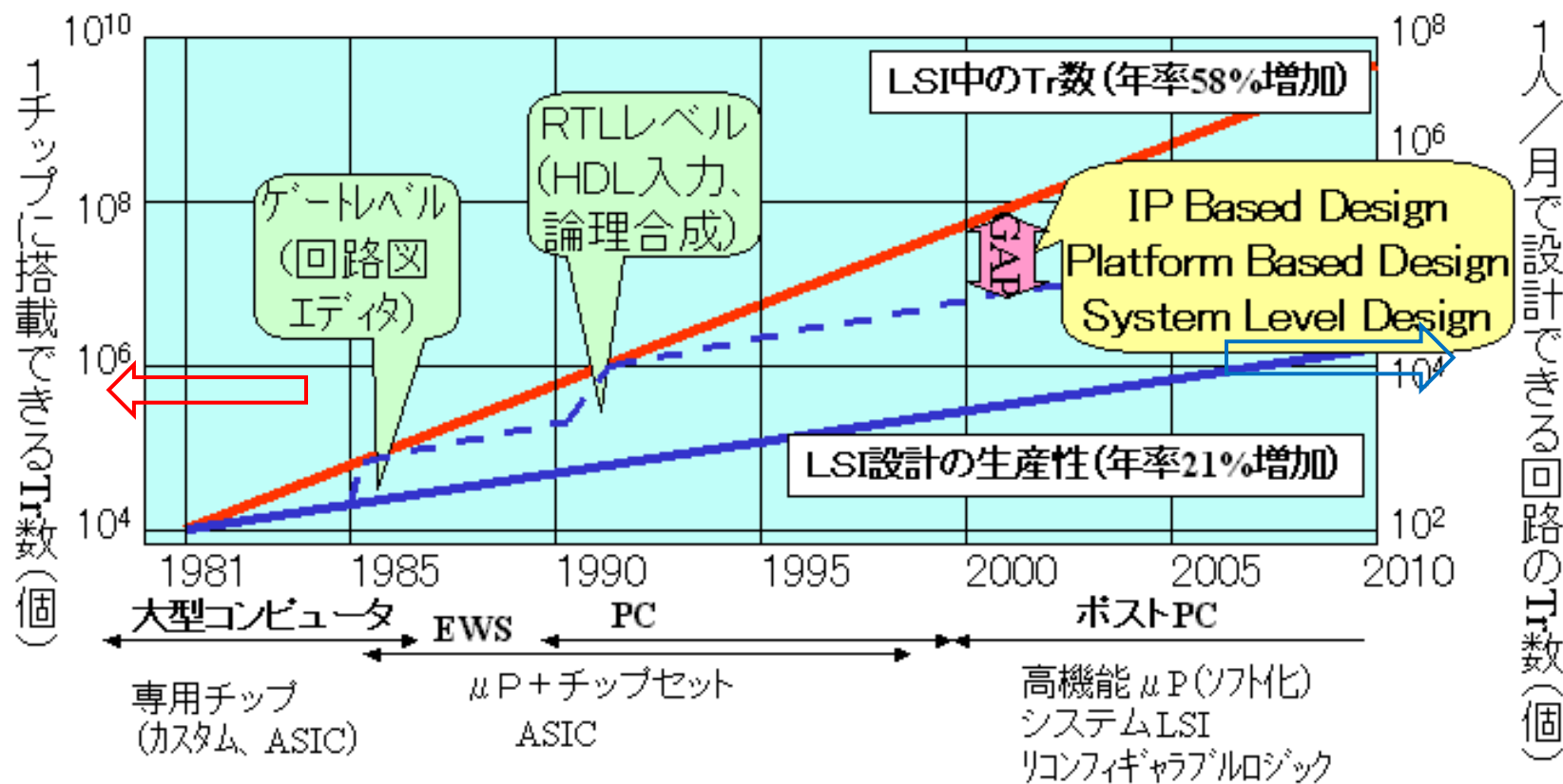
自動レイアウト

- ・配線長最短化
- ・パスディレイ最小化
- ・配線幅自動決定
- ・リピータバッファ自動挿入

自動計算またはAnnotate
された見積りに従って最適化

複数の設計段階にまたがって最適化

4.6.1 設計生産性の危機



年	製造技術(μm)	集積度(MTr)	周波数(MHz)	設計人員(人/3年)
1998	0.25	20	500	270
1999	0.18	32	600	360
2002	0.13	130	800	800

4.6.2 システムLSIの課題

微細化/混載化に伴う課題

- ①消費電力(電力密度)の増大(バッテリー持続時間の減少、冷却)
- ②遅延の拡大(微細化に伴う配線長・配線容量の増加)
- ③異なるプロセスの混載(ロジック+メモリ+アナログ:コストの増大)

規模拡大/要求多様化に伴う課題

- ④トランジスタ規模の拡大と複雑化(設計生産性の危機)
- ⑤応用システム機能の実現に伴うニーズの多様化と早期市場投入
- ⑥上記課題を克服して、トレードオフ設計できる**システムアーキテクト**の育成

消費電力の問題

微細化による電力密度の増大:

微細化により、1回路あたりの消費電力は減るが、それ以上に集積度が向上し、単位面積あたりの消費電力が増加

(CMOSの電力:4倍/3年:170W at 2005(高速プロセッサ:ITRS2000))

CMOSの消費電力(内部回路+入出力バッファ)

$P=f \cdot p \cdot C \cdot V_{DD}^2$ f =クロック周波数、 p =スイッチング確率、
 C =負荷容量、 V_{DD} =電源電圧

対策:(性能・コストとのトレードオフ)

①低電圧化:

- ・多段階変化:負荷に対応して電圧を調整
- ・多電源化:遅くてよい部分は低電圧化

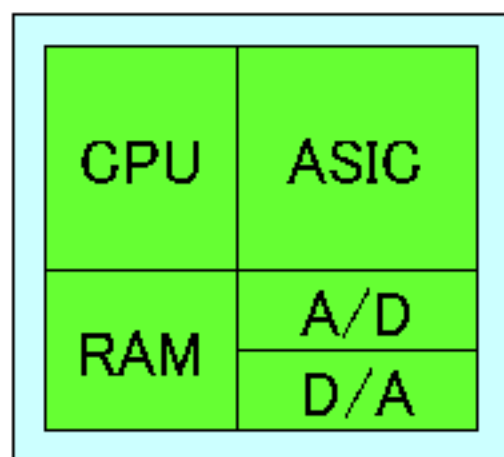
②クロック周波数の低周波化

- ・動的制御:負荷に対応して周波数を調整(スリープ時は停止)
- ・並列処理化:並列処理による高速化分だけ周波数低減

③スイッチング確率の低減

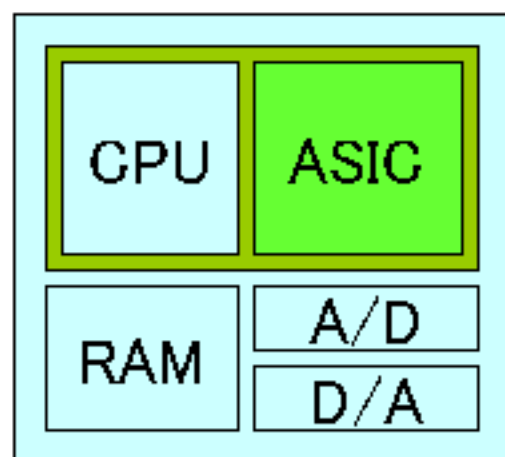
- ・動作しない回路のクロックを抑止 等

4.7 実装方式のトレードオフ



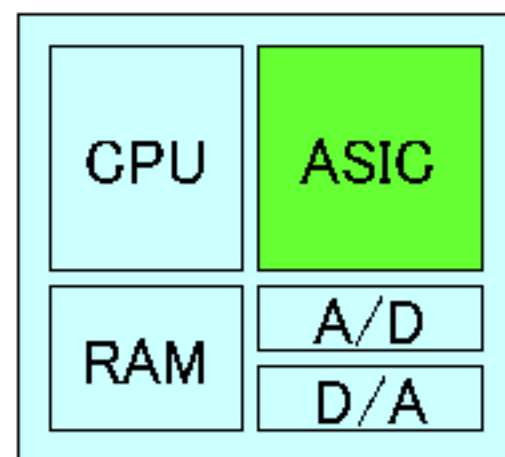
System On Chip

保有コア(IP)の
組み合わせで実現



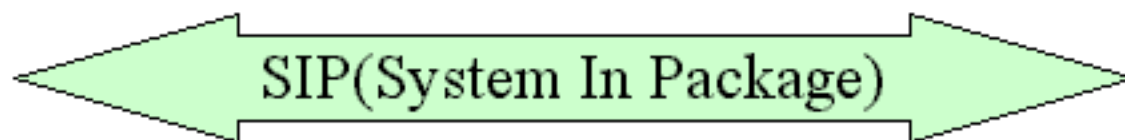
System On Module
(Multi Chip Module)

各社のチップ^o
を組み合わせ実現



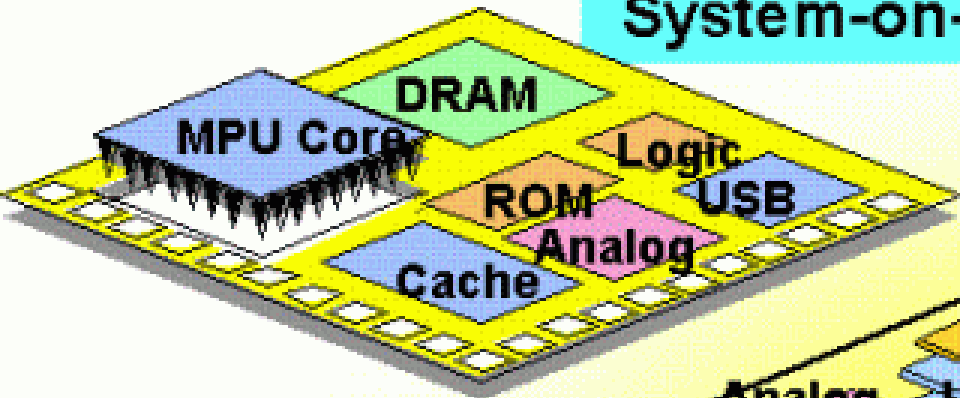
System On Board

各社の実装部品を
組み合わせで実現

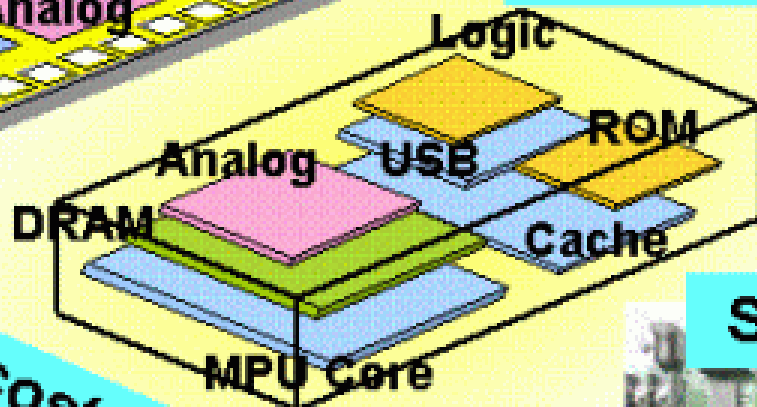


System-in-a-Package (SiP) will be an assembly style suitable for power-aware systems

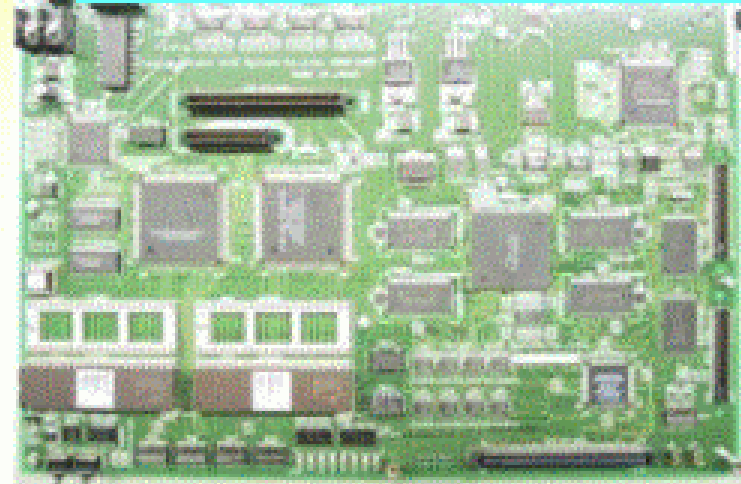
System-on-a-Chip (SoC)



System-in-a-Package (SiP)



System-on-a-Board



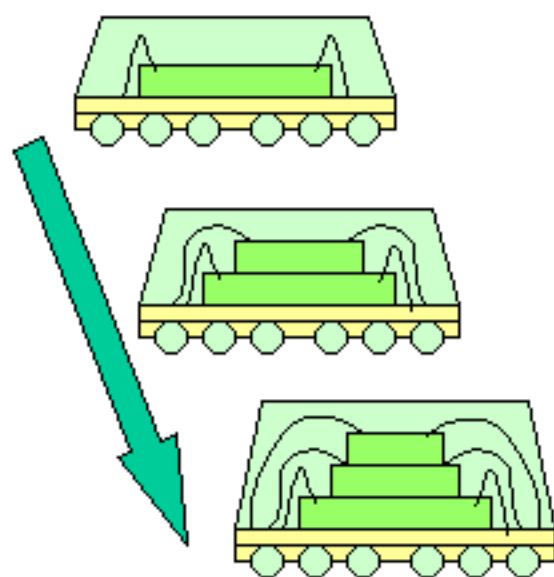
Lower cost, QTAT

Lower power

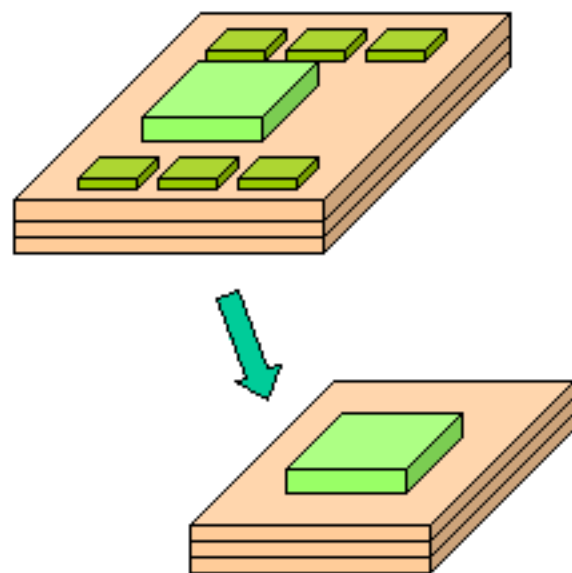
SIP (システム・イン・パッケージ)

3次元積層LSI

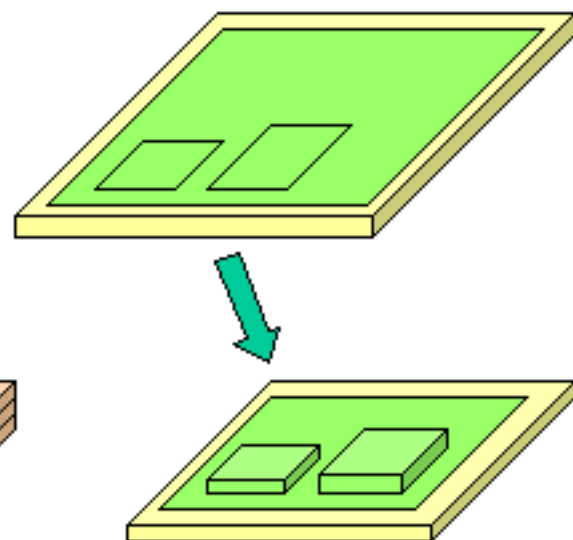
多層基板 受動部品



面積縮小
線長最短



L,C,R,アンテナ
(受動部品)を
内蔵した多層基板



チップの上に複数の
チップを積層
Real Socket
(ローム)

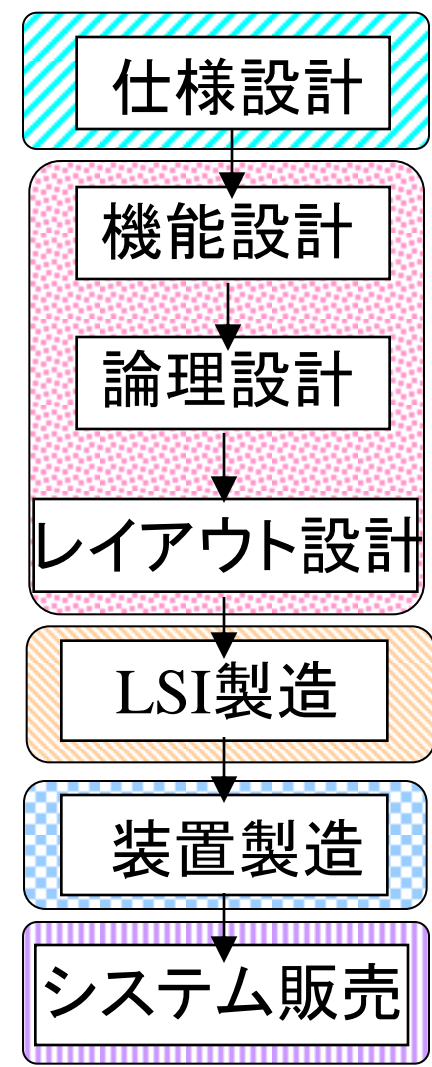
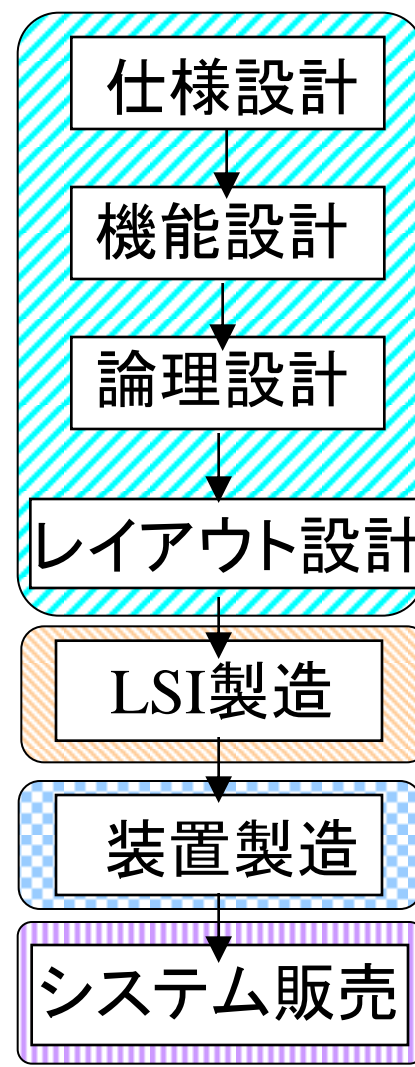
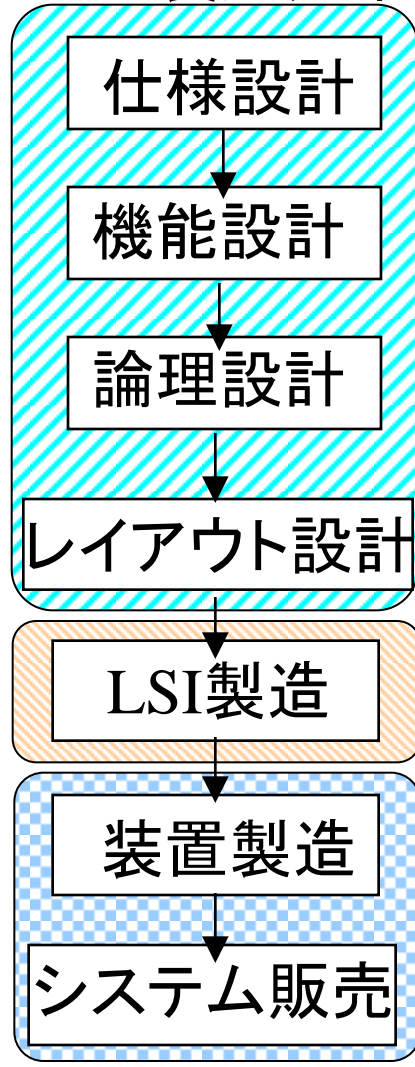
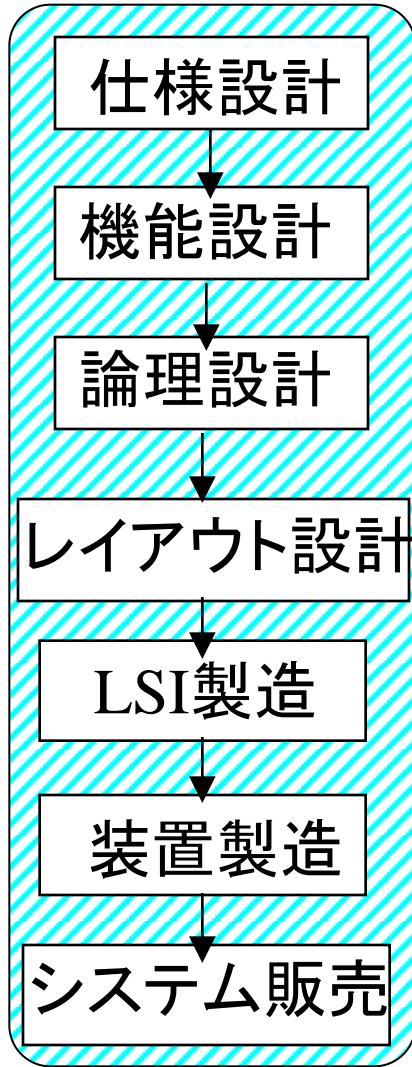
LSI設計製造の分業体制

単一ベンダ →

LSI製造分業 →

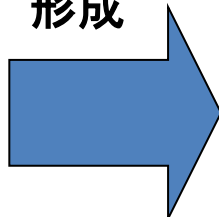
設計製造分業 →

設計分業

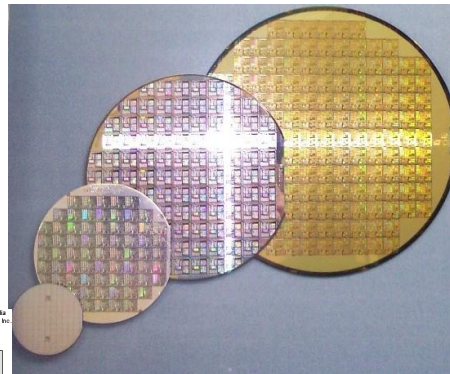
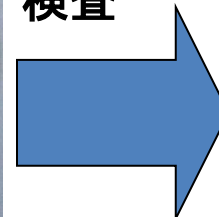


半導体・集積回路の製造工程

電子回路
パターン
形成



切断
組み立て
検査



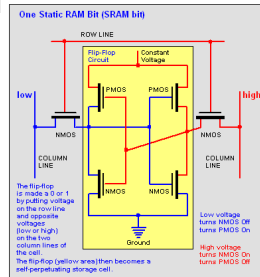
集積回路前工程
(ウエファープロセス)



集積回路後工程
(チップ組み立て)

シリコン単結晶

純度=99.99999999%



メモリ回路

From Computer Outside Encyclopedia ©2005 The Computer Language Co., Inc.

	Area 1+2	Area2 (Half)	Area3
Current Status	Full production	Clean room ready	Clean room not ready
Capacity	54K/mo		



E300 Fab
580 meter long
As long as 8 jumbo jets!

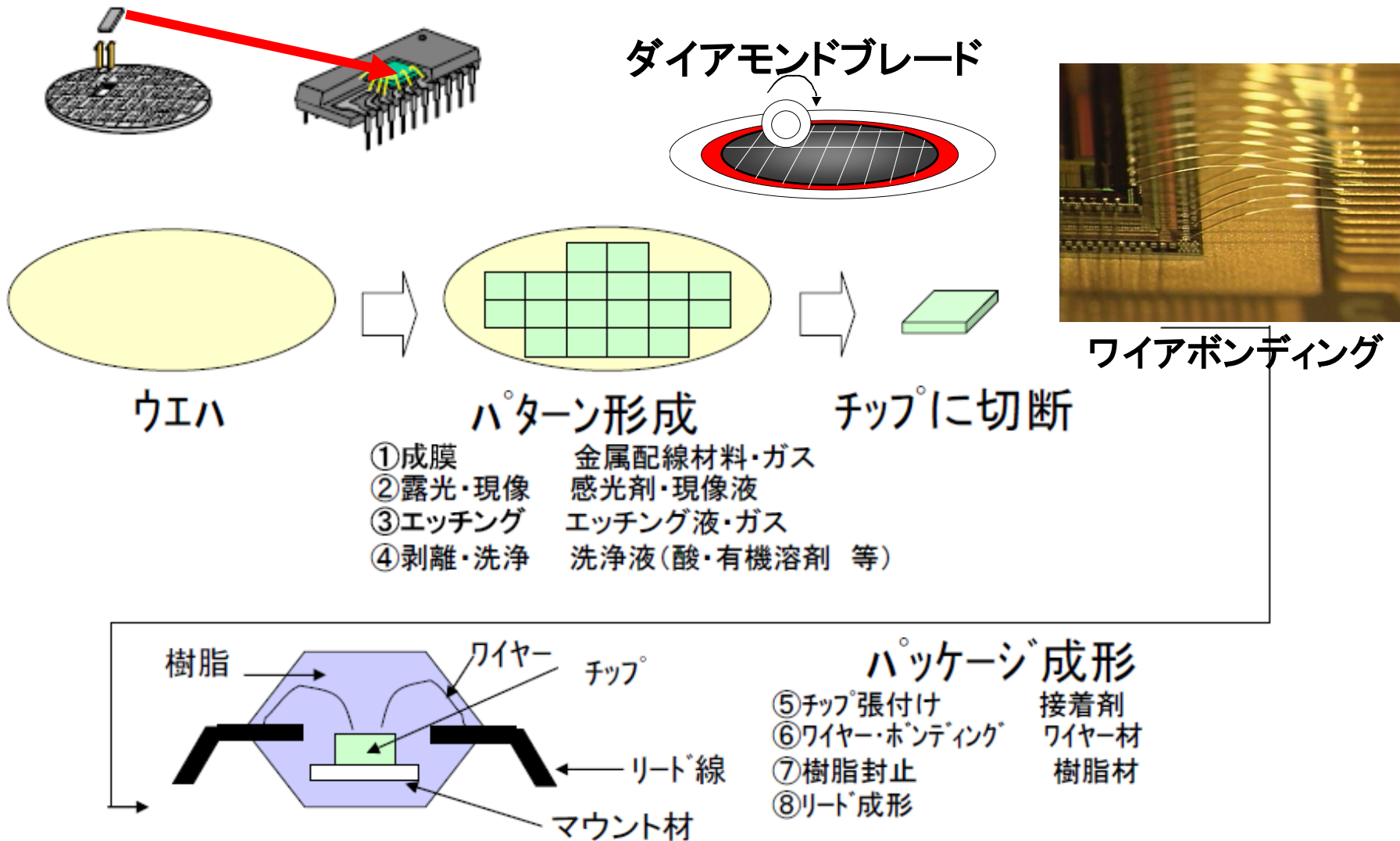
Hiroshima Elpida Memory

半導体工場のクリーンルームCR

1立方フィート(30cm立方)あたりの空気に、粒径 $0.5\mu\text{m}$ [マイクロメートル]以上の塵埃(粒子個数)がいくつあるかの数字で表す。クラス100といえ、100個/立方フィートしかありません。集積回路用CRの場合はクラス1でスーパークリーンルームなどと呼ばれています。



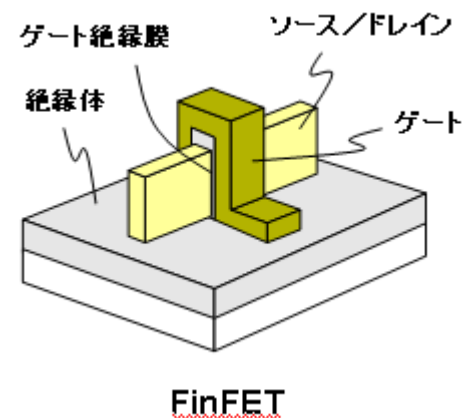
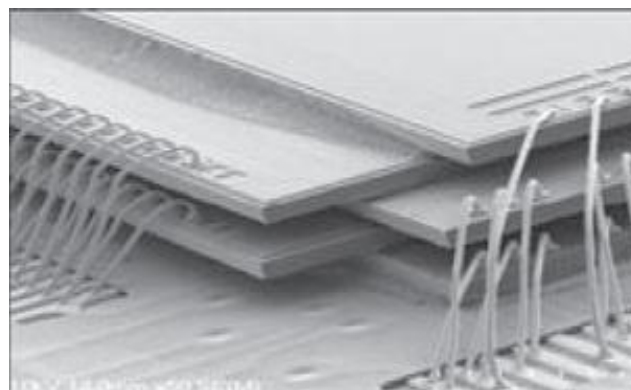
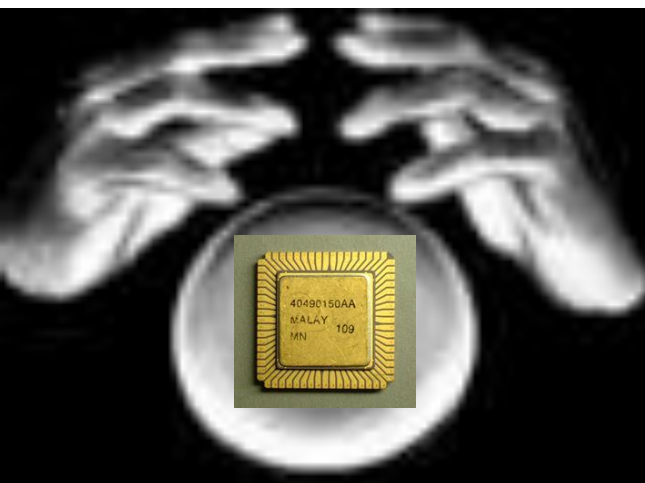
LSIの製造工程（後工程）



LSI=Large Scale Integration (大規模集積回路)

半導体デバイス技術の将来展望

- 微細化技術は限界（～5nm）に近づきつつある
- 技術的限界よりは経済的限界により微細化は停滞する（露光装置～100億円／台）
- 微細化によらない高集積化、高性能化が進む
- 3次元積層、MEMS/バイオ/CMOS融合技術



未来社会を拓く半導体技術1

健康・医療分野

- 介護ロボット
- ヘルスケア機器
- 遠隔医療機器
- 医療情報処理



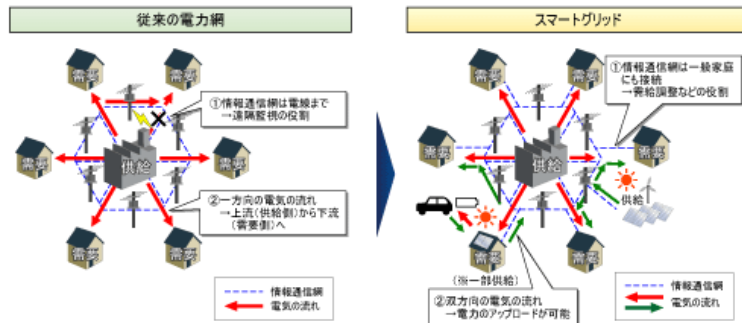
交通・運輸分野

- 電気自動車
- 交通システム制御
- 自動車自動運転



環境・エネルギー分野

- スマートグリッド(Smart Grid)
- 太陽光発電
- 人工衛星による環境監視



資源・食料分野

- 植物工場
- 精密農業
- 農業ロボット



未来社会を拓く半導体技術2

高度情報化社会

高速度情報ネットワーク

双方向通信

ユービキタスUbiquitous



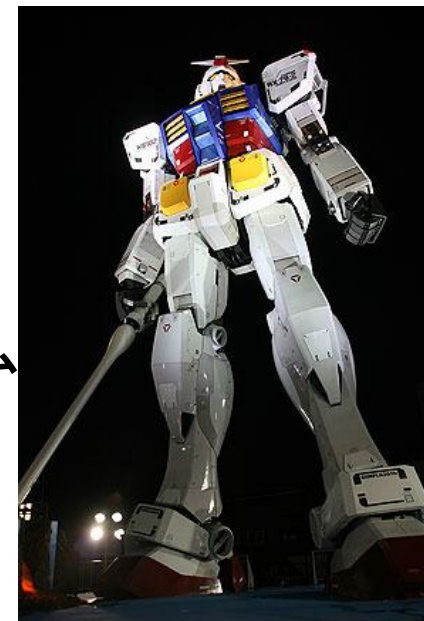
安全・安心な社会

防犯システム

セキュリティ

防災(環境監視システム)

災害救助ロボット



異分野融合

バイオ

MEMS

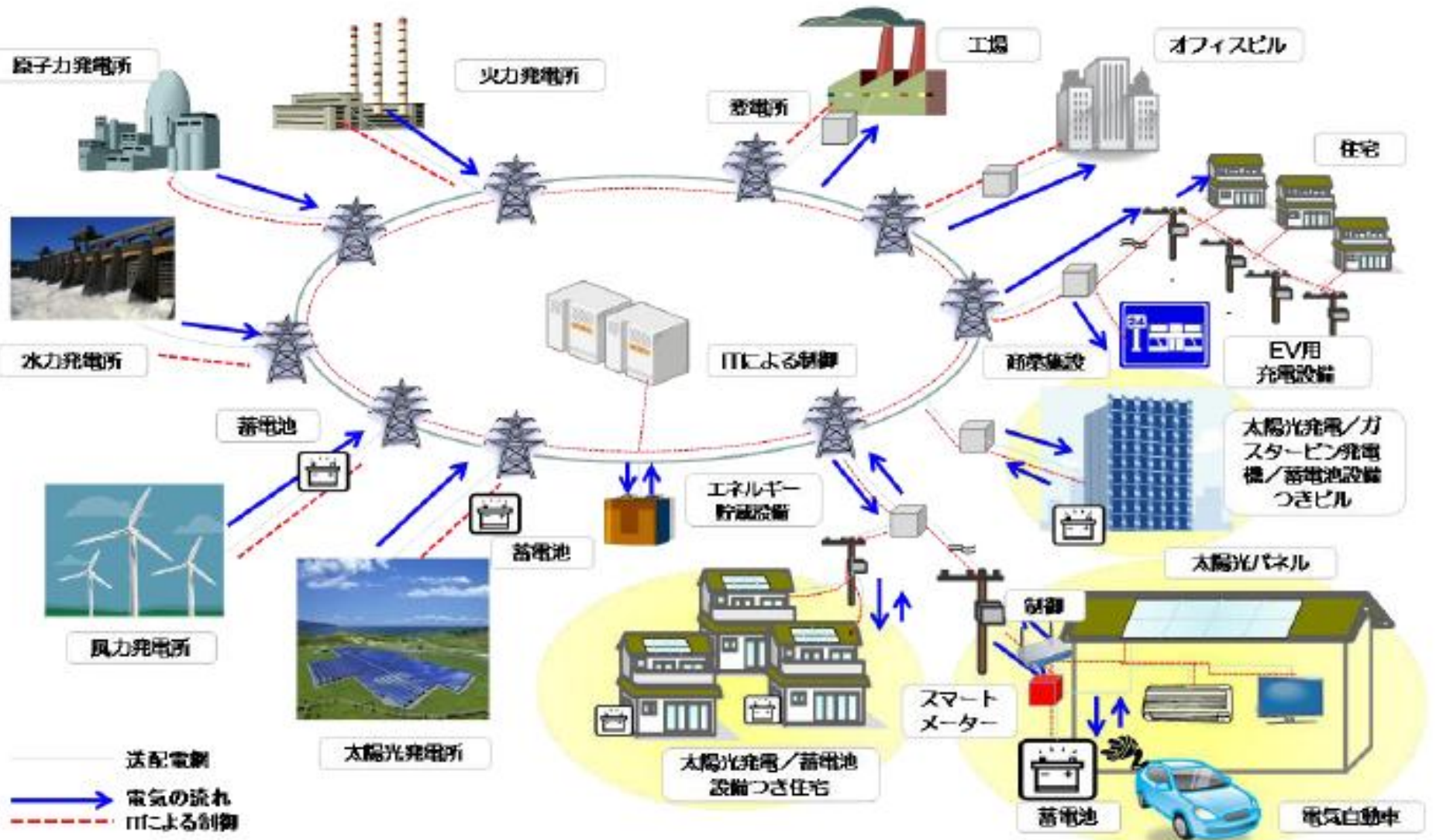
人工網膜チップ

人工聴覚チップ



Smart Grid

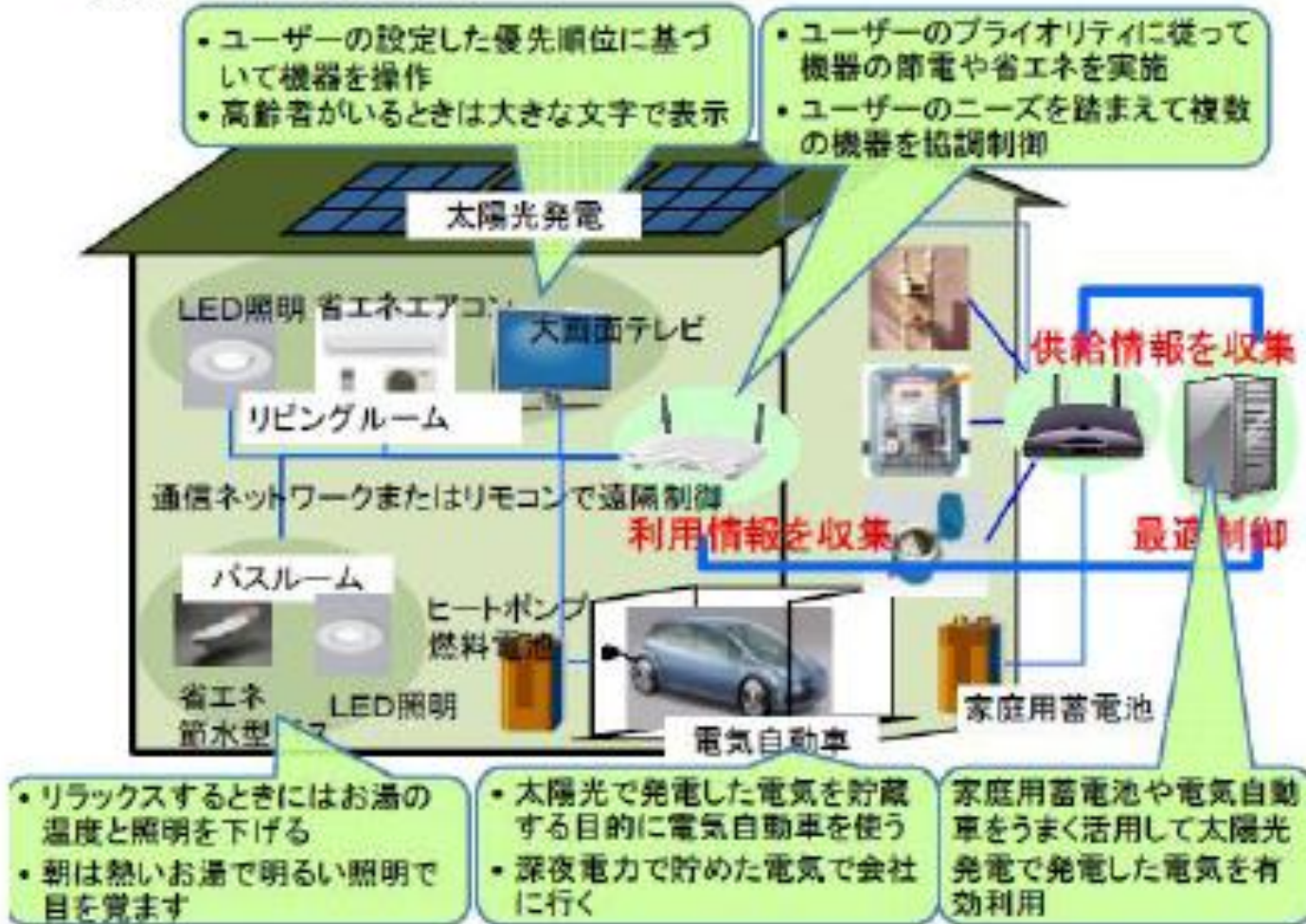
図1 スマートグリッド概念図



Smart House

図表 9.39 スマートハウスのイメージ

◆スマートハウスのイメージ



5 まとめ

- エレクトロニクス産業は我が国の基盤産業です
- 半導体・集積回路は「**産業のコメ**」といわれ、現代社会に不可欠のデバイスです
- 半導体産業は世界規模で**25兆円**です（日本のシェアは約20%）
- 半導体・エレクトロニクス産業は**省エネ・エコ**などで環境保護、社会貢献しています
- 半導体・集積回路は単なる電子部品ではなく、我々の社会を便利に安全に豊かにし、人々の**夢を実現**しています
- 半導体・エレクトロニクス産業のエンジニアは未来を実現できます
- 研究開発、先端技術開発は夢があります

- 「**未来を予測する最善の方法は、それを発明することだ**」（1971年米国パロアルト研究所コンピュータ科学者アラン・ケイAlan Kay「パソコンの生みの親」）
- 私たちと一緒に未来の扉を開けましょう

