

ISSCC2016 参加報告書

群馬大学大学院 理工学府
理工学専攻 電子情報・数理領域
小林研究室 博士後期課程 2 年
築地 伸和

1. 参加学会名称

The 2016 IEEE international Solid-State Circuits Conference

2. 開催場所

Marriott Marquis Hotel, San Francisco, CA, USA

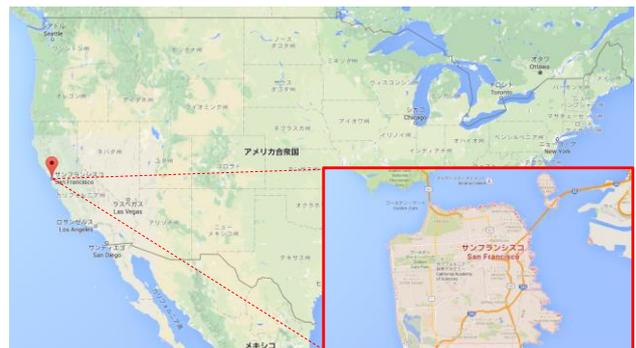
3. 開催期間

2016/1/31(Sun)–2/4(Thr)

4. 報告・感想

この度 ISSCC2016 に参加し、アメリカはカリフォルニア州サンフランシスコに計 7 日間滞在した。成田空港からサンフランシスコ空港への直行便で移動し、フライト時間は計 9 時間半ほどであった。日本との時差は 17 時間である。サンフランシスコはカリフォルニア州の北部に位置する都市であり、アメリカ西海岸を代表する世界都市の一つである。気候としては、地中海性気候に属し、冬は温暖で降水量が多く、夏は気温が低く、乾燥している。滞在間中に一度だけ雨が降ったが、概ね過ごしやすい気候であった。

サンフランシスコ国際空港からは、BART (Bay Area Rapid Transit) という鉄道を利用して宿泊ホテルの最寄り駅まで移動し (\$ 8.95)、その後は徒歩で移動した。宿泊ホテルはユニオンスクエアから西へ 1 ブロックほど離れた場所に立地する。ユニオンスクエア周辺は観光客が多いためか、夜でも人通りが多く、治安はよいように感じた。また、市内は MUNI というサンフランシスコ市営の路線バスやケーブルカーがたくさん走っており、フィッシャーマンズワーフやチャイナタウンなど、有名な観光地へは公共交通機関で簡単にアクセスすることが可能であった。



サンフランシスコの位置



学会会場のマリriottホテル

ISSCC は IEEE の SSCS(Solid-State Circuit Society)が主催する半導体集積回路技術に関して、最先端の研究成果が発表される国際会議である。今回の開催で63回を迎える。本会議のスケジュールは p.8 に掲載した。以下に、参加したセッションで印象的だったことについて記述する。

Plenary Session では、ドコモから第5世代の通信方式に関する発表があったが、「第3世代はCDMA、第4世代はOFDM という技術革新があったが、第5世代は特にない！」と言っていたのが印象的であった。通信技術は十分成熟しており、今後の方向性としてはIoT/IoE やM2M などに利用分野を拡大していくのかもしれないと感じた。

Papar Session においては、Session 5,9,12,21 に参加した。いずれの発表もとてもレベルが高く、自分とは専門が異なる分野の発表も大変興味深く拝聴させて頂いた。個人的には、「Multi Level Power Stage」というテクニックに興味を持った。このテクニックは Paper 5.3 および Paper 12.5 など複数の Paper で応用されていた。このように世界トップレベルの発表をたくさん聞くことにより、「このテクニックは自分の研究にも応用できるのでは？」という発見が可能であることがとてもエキサイティングであり、世界最高峰の国際学会に参加する醍醐味ではないかと実感した。

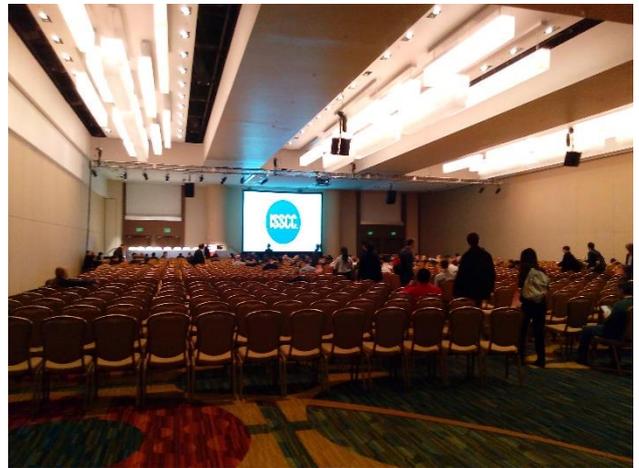
Demo Session では、Paper 20.1 の広島大学による300GHz CMOS Transmitter の Demo が人気があったように思える。共著者から少しお話を聞いたが、プローバーから高周波の計測器等をすべて日本から運んで大変だったとのことである。

今回初めて ISSCC に参加させていただいたが、4日間における各講演発表はどれも大変勉強になり、有意義であった。最後に、このような機会を与えていただいた小林先生、旅のサポートしていただいた石川技官に感謝の意をここに表す。

(p.2~4 に撮影した写真、p.5~8 に会議関連資料を掲載したのでご参照ください。)



Plenary Session 会場



Paper Session 会場



報告者本人 (ISSCC 会場にて)



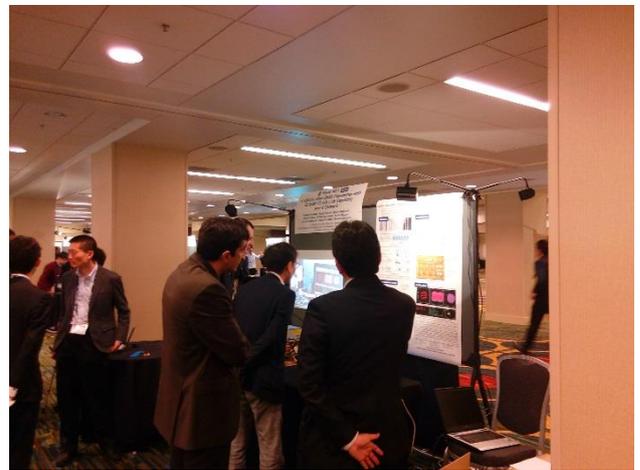
街はスーパーボウルの準備でお祭りモード



レジストレーション



会場外の様子



デモセッションの様子①



大学同窓会イベントの告知
(日本の大学は東工大のみ)



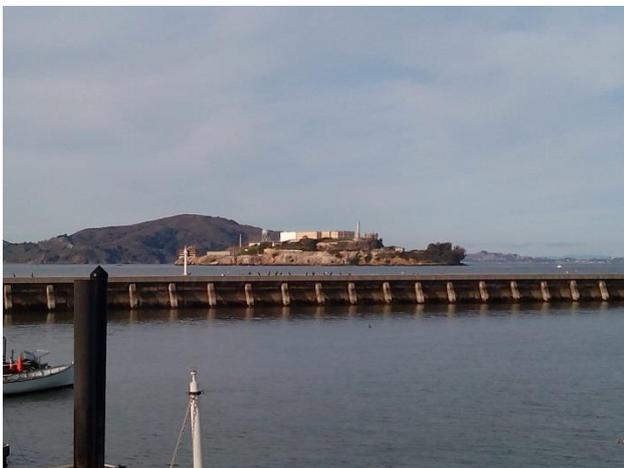
デモセッションの様子②



フィッシャーマンズワーフ



ユニオンスクエア周辺の様子



アルカトラズ島



ケーブルカー乗り場(Powel Station)



ゴールデンゲートブリッジ



ケーブルカーから望むSFの美しい町並み



ISSCC 2016 論文数とその推移



	2011	2012	2013	2014	2015	2016
投稿件数	669	628	629	619	610	595
採択件数	211	202	209	206	206	200*
採択率	31.5%	32.2%	33.2%	33.3%	33.8%	33.6%
プレナリ講演	3	4	4	4	3	4

*Invited Paper 1件を除く

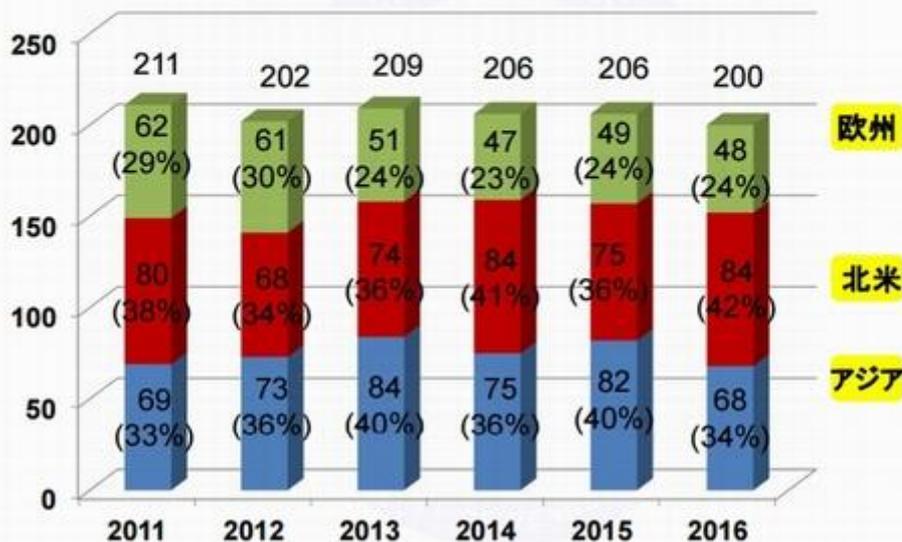
昨年より若干採択数が少ない。



ISSCC 2016 Region of Accepted Papers



各Regionの採択比率ではアジアと北米が昨年とほぼ逆転した。



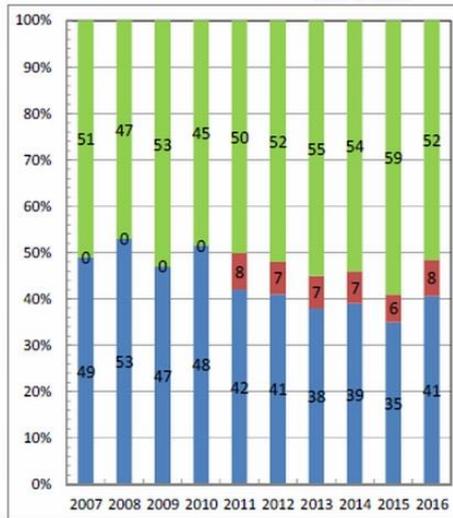


ISSCC 2016 Papers 産学論文数比

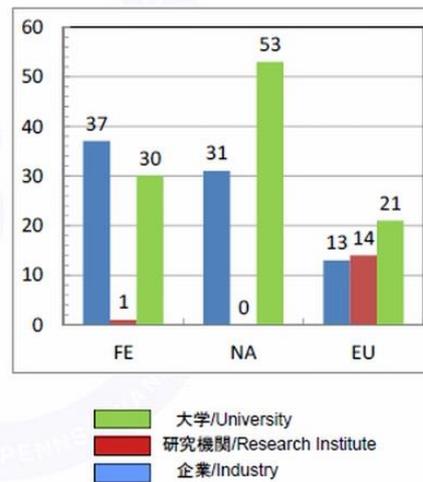


- 企業からの論文が増加し4年前の水準に

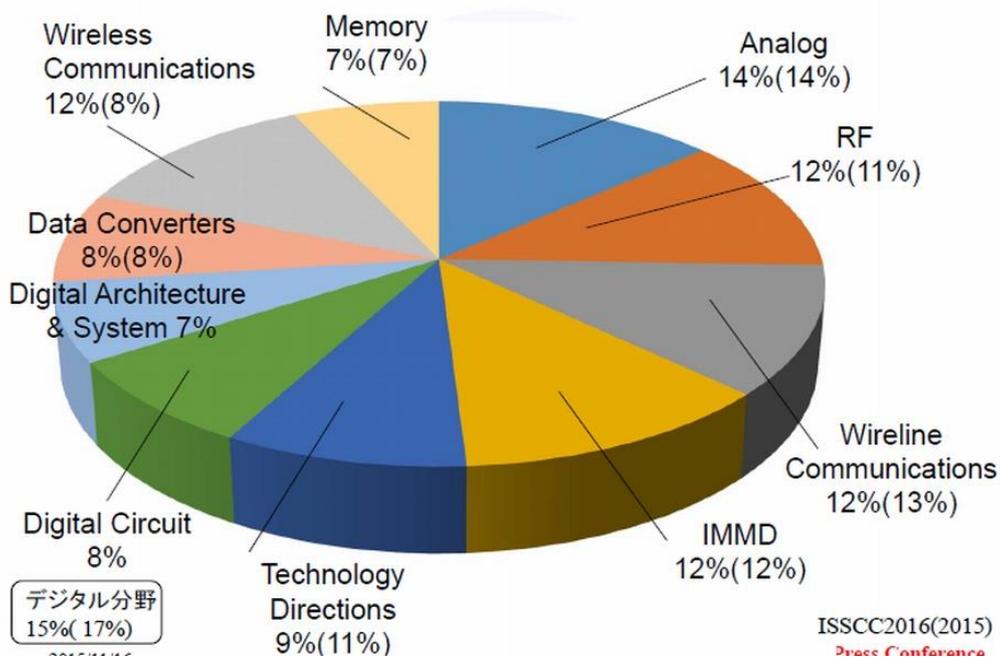
企業/大学比率の推移



地域での産学の件数



ISSCC 2016 分野別採択論文数



ISSCC2016(2015)
Trace Conference



日本の発表機関一覧



	ANA	DC	RF	WLS	WLN	IMMD	DCT	DAS	MEM	TD	全体
東芝	1			1		1	1		1		5
ルネサスエレクトロニクス								2	1		3
パナソニック						3					3
ソニー				1	1						2
東京工業大学				2							2
富士通研究所					1						1
日立					1						1
キャノン						1					1
NHK技研						1					1
シャープ						1					1
マイクロン									1		1
東京大学	1										1
広島大学			1								1
早稲田大学								1			1
合計	2	0	1	4	3	7	1	3	3	0	24

ISSCC2016 のタイムスケジュール

TIMETABLE OF ISSCC 2016 SESSIONS

ISSCC 2016 • SUNDAY JANUARY 31 ST					
Tutorials					
8:30 AM	T1: Understanding Phase Noise in LC VCOs		T2: Basics of Memory Tiers in Compute Systems		T3: High-Voltage Power Devices, Converter Topologies and Applications
10:30 AM	T4: System-Level Power-Management Techniques		T5: Basics of SAR ADCs: Circuits & Architectures		T6: Optical Interconnects: Design and Analysis
1:30 PM	T7: Asynchronous Circuit Design and Methodology for Low-Power IoT		T8: Noise Simulation in Mixed-Signal SoCs		
3:30 PM	T9: Circuit Design for Low-Power Wireless Applications		T10: Circuit Design Considerations for Implantable Devices		
Forums					
8:00 AM	F1: Designing Secure Systems: Manufacturing, Circuits and Architectures			F2: Data Converter Calibration and Dynamic Matching Techniques	
Events Below in Bold Box are Included with your Conference Registration					
Evening Sessions					
7:30 PM	ES1: Student Research Preview: Short Presentations with Poster Session			8:00 PM ES2: Computing Architectures Paving the Path to Power Efficiency	
ISSCC 2016 • MONDAY FEBRUARY 1 ST					
Paper Sessions					
8:30 AM	Session 1: Plenary Session				
1:30 PM	Session 2: RF Frequency Synthesis Techniques	Session 3: Ultra-High-Speed Transceivers	Session 4: Digital Processors	Session 5: Analog Techniques	Session 6: Image Sensors
5:00 PM to 7:00 PM – Demonstration Session • 5:15 PM – Author Interviews • Social Hour					
Evening Events					
8:00 PM	EE1: Class of 2025 – Where Will Be the Best Jobs?			EE2: Do We Need to Downscale Our Radios Below 20nm?	
ISSCC 2016 • TUESDAY FEBRUARY 2 ND					
Paper Sessions					
8:30 AM	Session 7: Nonvolatile Memory Solutions	Session 8: Low-Power Digital Circuits	Session 9: High-Performance Wireless	Session 10: Advanced Wireline Transceivers and PLLs	Session 11: Sensors and Displays
1:30 PM	Session 12: Efficient Power Conversion	Session 13: Wireless Systems	Session 14: Next-Generation Processing	Session 15: Oversampling Data Converters	Session 16: Innovations in Circuits and Systems Enabled by Novel Technologies
5:00 PM to 7:00 PM – Demonstration Session • 5:15 PM – Author Interviews • Social Hour					
Evening Events					
8:00 PM	EE3: Survey Says!			EE4: Eureka! The Best Moments of Solid-State Circuit Design in the 2000s	
ISSCC 2016 • WEDNESDAY FEBRUARY 3 RD					
Paper Sessions					
8:30 AM	Session 17: SRAM Session 18: High-Bandwidth DRAM	Session 19: Digital PLLs	Session 20: RF-to-THz Transceiver Techniques	Session 21: Harvesting and Wireless Power	Session 22: Systems and Instruments for Human-Machine Interfaces
1:30 PM	Session 23: Electrical and Optical Link Innovations	Session 24: Ultra-Efficient Computing Session 25: mm-Wave THz Sensing	Session 26: Wireless for IoT	Session 27: Hybrid and Nyquist Data Converters	Session 28: Biological Sensors for Point of Care
5:15 PM – Author Interviews • Social Hour					
ISSCC 2016 • THURSDAY FEBRUARY 4 TH					
8:00 AM	Short Course: Circuits for the Internet of Everything				
8:00 AM	F3: Radio Architectures and Circuits Towards 5G	F4: Emerging Short-Reach and High-Density Interconnect Solutions for Internet of Everything	F5: Advanced IC Design for Ultra Low-Noise Sensing	F6: Circuit, Systems and Data Processing for Next Generation Wearable and Implantable Medical Devices	