

技術論文

瞬時位相推定法のジッタ測定への応用

An Application of the Instantaneous Phase Estimating Method to Jitter Measurements

山口 隆弘
Takahiro Yamaguchi
石田 雅裕
Masahiro Ishida

あらまし

重要なミックスド信号回路のひとつに、PLL回路がある。PLL回路はマイクロ・コンピュータにおいてクロック発生回路として用いられている。瞬時位相推定に基づくジッタ測定法を提案し、SPICEシミュレーションを用い提案法を検証する。従来のジッタ測定法の概観も与える。

PLL circuits are one of the important mixed-signal circuits. They are used as clock generators in various microprocessors. This paper presents a method based on analytic signal theory to extract both peak-to-peak and RMS jitter from PLL output measurements. The theoretical basis is described and simulated results are compared with existing techniques to demonstrate the performance and utility of this method.

1. はじめに

通信システムでは、受信信号に対し非線形処理をほどこし位相同期ループ (phased-locked loop) 回路へ入力することにより、搬送波の周波数と位相やシンボル・タイミングを再生する。通信システムにおいては、クロック発生器はほかの部品とは別のチップになっている。このクロック発生器は、バイポーラ、GaAsやCMOSデバイス技術を用いてVLSI化されている。

多くのマイクロ・コンピュータにおいては、命令の実行は一定周期のクロック信号により制御される。このクロック周期はマイクロ・コンピュータのサイクル時間 (cycle time) に対応する[1]。クロック周期が短すぎると、同期がとれなくなりシステムはロックしてしまう。マイクロ・コンピュー

タにおいては、クロック発生器はほかの論理回路と同一チップ上に集積される。これらマイクロ・コンピュータはCMOSプロセスを利用して生産される。

通信システムではRMSジッタ (root mean square jitter) が重要である。RMSジッタは信号対雑音比の平均雑音に寄与し、誤り率を増加させる。一方、マイクロ・コンピュータでは、ピーク・ジッタ (peak-to-peak) が、その動作周波数の上限を決めてしまう。

VLSIテストでは、テスト項目当たり100msec程度のテスト時間しか割り当てられない。したがって、従来のジッタ測定手法はVLSI製造ラインでのテストへは適用できない。本研究の第1の目的はVLSI製造ラインでのテストへ適用できるジッタ測定手法を明らかにすることである。さらに、PLLの研究開発では従来のジッタ測定手法が利用されてい

るから、VLSIテスト段階のデータと開発段階のデータの互換性が重要である。したがって、本研究は従来のRMSジッタ測定やピーク・ジッタ測定との互換性を実現できる測定手法を開発することを第2の目的とした。

2. 従来のジッタ測定法

本章は従来のジッタ測定手法を論じる。ピーク・ジッタは、オシロスコープを用い時間領域で測定される。RMSジッタは、スペクトラム・アナライザを用い周波数領域で測定される。各ジッタ測定手法の特徴と限界を明らかにする。

2.1 従来のピーク・ジッタ測定法

クロック信号のピーク・ジッタ J_{pp} は、時間領域において測定される。図1と図2にオシロスコープを用いたピーク・ジッタ測定例と測定系をそれぞれ示す。位相検出器の基準入力へ被試験クロック信号を印加する。ここで、位相検出器と信号発生器は位相同期ループを構成する。信号発生器の信号を被試験クロック信号に同期させ、トリガ信号としてオシロスコープへ供給する。この例では、クロック信号の立ち上がりエッジのジッタを観測している。四角いゾーンを用いて、信号がクロスするレベルを指定する。ジッタは“被試験クロック信号がこの指定レベルをクロスする時間”と“トリガ信号が与える基準時間”の時間差の変動成分として測定される。この方式は測定に時間を要する。このため、被試験クロック信号の周波数ドリフトが測定に影響しないように、トリガ信号を被試験クロック信号に位相同期させる必要がある。

時間領域におけるジッタ測定は、信号があるレベルを横切る時刻の揺らぎを測定することに対応する。本研究では

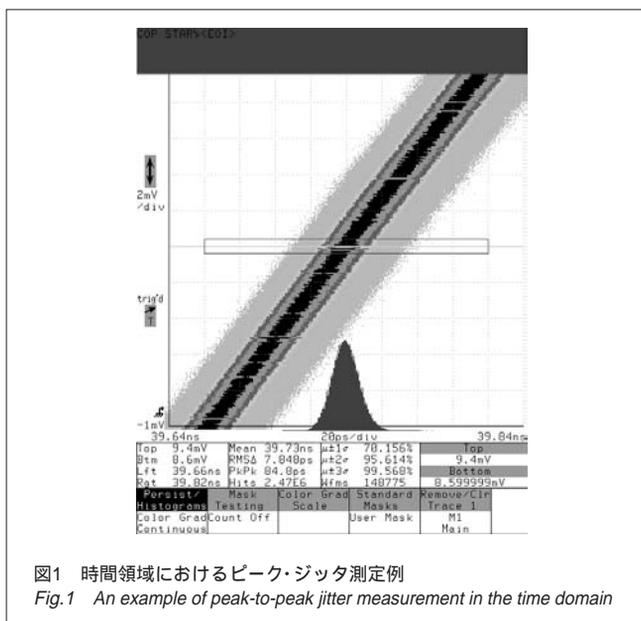


図1 時間領域におけるピーク・ジッタ測定例
Fig.1 An example of peak-to-peak jitter measurement in the time domain

ゼロ・クロス法と呼ぶ。波形変化率はゼロ・クロスにおいて最大となるから、時刻測定のタイミング誤差は最小となる。

$$\Delta t = \left| \frac{\Delta A}{A 2\pi f_0 \sin(2\pi f_0 t)} \right| \geq \frac{\Delta A}{2\pi f_0 A} \quad (1)$$

図3(a)に波形のゼロ・クロスを円で示す。ある立ち上がりエッジのゼロ振幅をクロスする時刻 t_i から、次の立ち上がりエッジのゼロ振幅をクロスする時刻 t_{i+2} までの時間間隔は、このコサイン波の周期を与える。図3(b)はゼロ・クロスから求めた瞬時周期 p_{inst} を示す(隣り合うゼロ・クロスから求めた)。

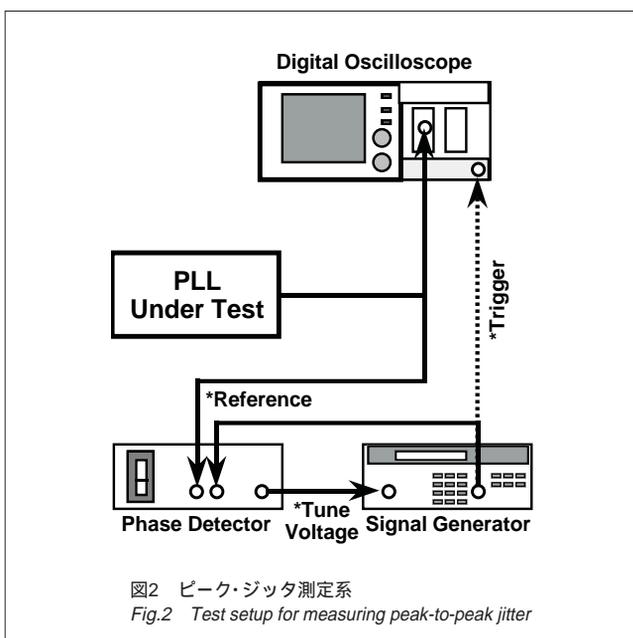


図2 ピーク・ジッタ測定系
Fig.2 Test setup for measuring peak-to-peak jitter

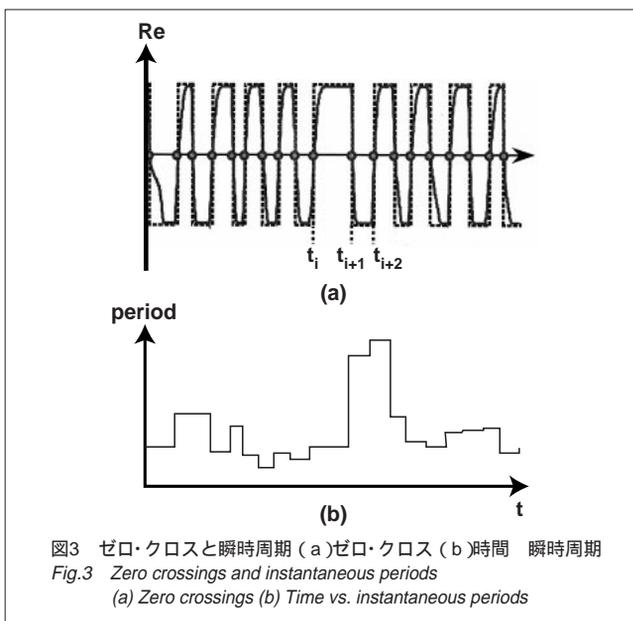


図3 ゼロ・クロスと瞬時周期 (a)ゼロ・クロス (b)時間 瞬時周期
Fig.3 Zero crossings and instantaneous periods
(a) Zero crossings (b) Time vs. instantaneous periods

時間領域におけるジッタ測定の問題点をのべる。オシロスコープを用い被試験クロック信号 $x_c(t)$

$$x_c(t) = A_c \cos(2\pi f_c t + \theta_c + \Delta\phi(t)) \quad (2)$$

をその立ち上がりエッジのゼロ・クロスのタイミングで捕捉する。これは、つぎの位相角の条件

$$2\pi f_c t_{3\pi/2} + \theta_c + \Delta\phi(t_{3\pi/2}) = \pm 2m\pi + \frac{3\pi}{2} \quad (3)$$

を満たす $x_c(t)$ のみが収集されることを意味する。立ち上がりエッジのゼロ・クロスに対応するサンプルの確率密度関数は

$$\frac{1}{2\pi\sqrt{A_c^2 - x_c^2(t)}} \Big|_{x_c(t)=0} \quad (4)$$

であたえられる。したがって、被試験クロック信号をランダムに標本化してNポイントの位相雑音 $\Delta\phi(t_{3\pi/2})$ を集めるのに要する時間は

$$(2\pi A_c)(NT_0) \quad (5)$$

となる。すなわち、ゼロ・クロスのサンプルしかジッタ推定に利用できないため、通常の測定に比べ少なくとも(2 A_c)倍のテスト時間を必要とする。立ち上がりエッジのゼロ・クロスに n_i という番号を与えると、ゼロ・クロス法は

$$n_i(2\pi) \quad (6)$$

となる位相差を測定している。この結果、ゼロ・クロス法で測定した瞬時周期は、ステップ関数を用いた粗い近似になる。

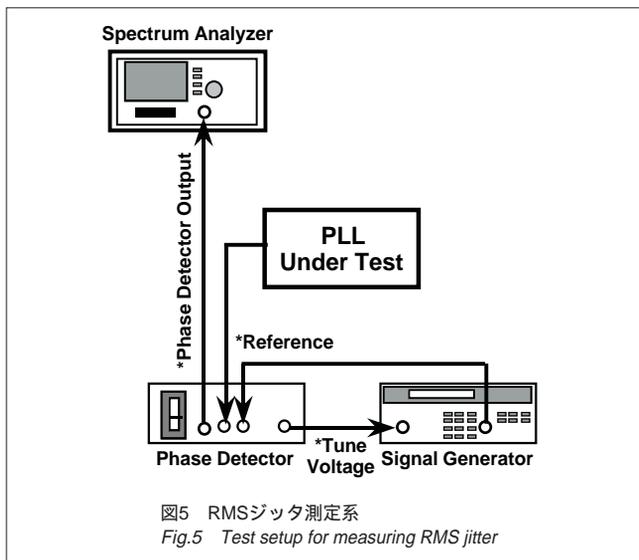
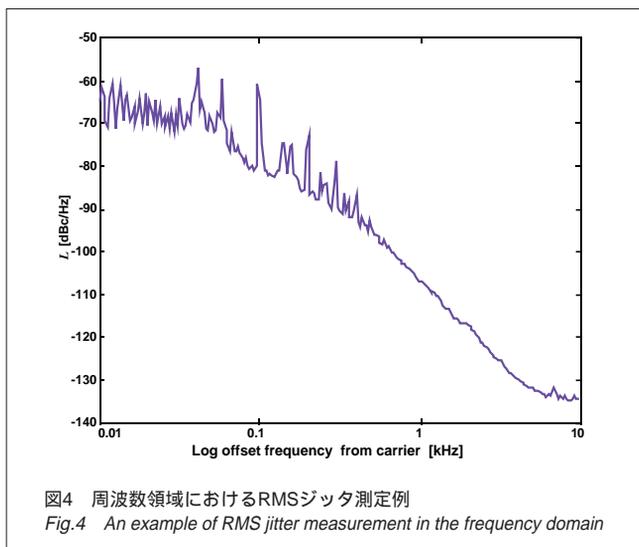
1988年、David Chuはタイム・インターバル・アナライザを発明した[2],[3]。これは、被測定信号のゼロ・クロス $n_i(2\pi)$ の整数値 n_i を計数するとき、経過時間 t も同時に計数するものである。この方法により、経過時間に対しゼロ・クロスの時間変動をプロットすることが可能になった。さらに、(t, n_i)を用いると測定データの間をスプライン関数(spline functions)で滑らかに補間できる。この結果、高い次数で近似された瞬時周期を観測できるようになった。しかし、Chuのタイム・インターバル・アナライザも、被測定信号のゼロ・クロス測定に基づいていることに注意しよう。スプライン関数で補間することにより物理的意味を解釈しやすくしているが、瞬時周期の近似の程度をあげているにすぎない。なぜなら、ゼロ・クロス間に存在するデータは依然、測定されていないのであるから。すなわち、タイム・インターバル・アナライザもゼロ・クロス法の限界を超えるものではない。

2.2 従来のRMSジッタ測定法

クロック信号のRMSジッタ J_{RMS} は、周波数領域において測定される。図4と図5にスペクトラム・アナライザを用いたRMSジッタ測定例と測定系をそれぞれ示す。被試験クロック信号を基準周波数として位相検出器へ入力する。ここで、位相検出器と信号発生器は位相同期ループを構成する。位相検出器で検出した被試験クロック信号と信号発生器からの信号の位相差信号をスペクトラム・アナライザへ入力し、位相雑音スペクトル密度関数を観測する。図4に示す位相雑音スペクトル曲線より下の面積が J_{RMS} に対応する。周波数軸は、クロック周波数からのオフセット周波数を表わしている。すなわち、0Hzはクロック周波数に対応する。

位相検出器から、式(2)の被試験クロック信号 $x_c(t)$ と基準信号

$$x_{ref}(t) = A \cos(2\pi f_c t + \theta_0) \quad (7)$$



の位相差信号 $\Delta\phi(t)$ が出力される。このとき被試験位相同期ループ回路へ印加している基準信号は一定周期であるから、位相差信号 $\Delta\phi(t)$ は位相雑音波形に対応する。 $\Delta\phi(t)$ を有限時間 T の間観測し、周波数領域に変換すると位相雑音パワースペクトル密度関数 $G_{\Delta\phi\Delta\phi}(f)$ を得る。

$$S_{\Delta\phi}(f) = \int_0^T \Delta\phi(t) e^{-2\pi ft} dt \quad (8)$$

$$G_{\Delta\phi\Delta\phi}(f) = \lim_{T \rightarrow \infty} \frac{2}{T} E[|S_{\Delta\phi}(f)|^2] \quad (9)$$

Parsevalの定理から、位相雑音波形の2乗平均値(mean square value)は

$$E[\Delta\phi^2(t)] \equiv \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T \Delta\phi^2(t) dt = \int_0^\infty G_{\Delta\phi\Delta\phi}(f) df \quad (10)$$

となる[4]。すなわち、パワースペクトルの和を測定することにより、位相雑音波形の2乗平均値を推定できるのが分かる。2乗平均値の正の平方根(実効値)をRMSジッタ J_{RMS} と呼ぶ。

$$J_{RMS} = \sqrt{\int_0^{f_{MAX}} G_{\Delta\phi\Delta\phi}(f) df} \quad (11)$$

平均値がゼロのとき、2乗平均値は分散と等価であり、RMSジッタは標準偏差に等しい。

図4に示すように、 J_{RMS} はクロック周波数近傍の $G_{\Delta\phi\Delta\phi}(f)$ の和で正確に近似されうる[4],[5]。周波数領域におけるRMSジッタ測定には、位相検出器と位相雑音小さい信号発生器、スペクトラム・アナライザを必要とする。式(11)や図4からわかるように低い周波数範囲を周波数掃引して位相雑音スペクトルを測定する。このため、10分程度の測定時間を要し、マイクロ・プロセッサのテストには適用できない。さらに、周波数領域におけるRMSジッタ測定では、位相情報が失われてしまっているため、ピーク・ジッタを推定できない。

3. 瞬時位相を用いたジッタ測定手法

本研究の目的は、(i)100msec程度の短いテスト時間でピーク・ジッタを測定できる手法、(ii)従来のRMSジッタ測定やピーク・ジッタ測定との互換性を実現できる測定手法を開発することである。なぜなら、PLLの研究開発では従来のジッタ測定手法が利用されており、テスト段階のデータと開発段階のデータの互換性が重要となるからである。特に、

短期間で設計変更を行ったり、プロセスを改良し歩留まり向上を実現するためには、テスト結果を共有できるテスト手法がキーになる。

3.1 瞬時位相を用いたジッタ測定の理論

式(2)から、位相雑音波形 $\Delta\phi(t)$ はクロック周波数に対応する搬送波の位相をランダムに変化させていると解釈できる。このランダム位相変調の結果、搬送波の周期が揺らぎ、ジッタが生じる。実際に観測可能な量は、ランダム位相変調信号の実数部のみである。しかし、もし虚数部を同時に観測できれば、位相角を簡単にもとめることができる。この概念は、クロック波形を解析信号とみなすことに対応する[6]。PLL内部を考えると、図6のように電圧制御発振器(voltage-controlled oscillator)の発振波形を解析信号として扱えばよい。

$\Delta\phi(t)$ がクロック波形をランダムに位相変調している。したがって、本研究の目的はクロック波形から $\Delta\phi(t)$ を取り出す手法を発見することになる。図7のブロック図は、本研究が提案するジッタ測定手法を表わしている。被試験PLL回路へは一定周期を厳密に維持し続ける基準クロック信号

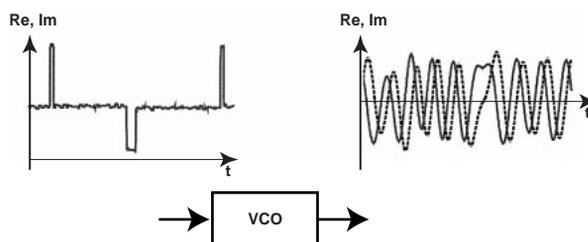


図6 解析信号としてのVCO波形
Fig.6 Analytic signal model for Input and output waveforms of VCO

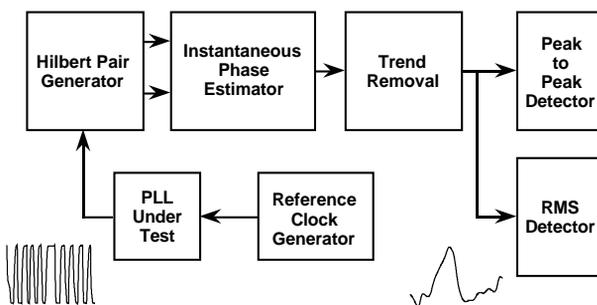


図7 ジッタ測定ブロック
Fig.7 Block diagram of proposed jitter measurement method

が印加される。この結果、被試験PLL回路は内部で位相誤差を生ぜず、VCOに起因するランダム・ジッタのみがクロック波形に現われる。取り込んだクロック波形を解析信号に変換し、その瞬時位相を推定し、線形位相からのばらつきよりジッタを測定する。図7に示す各ブロックの動作を説明する。

Hilbert変換対生成器

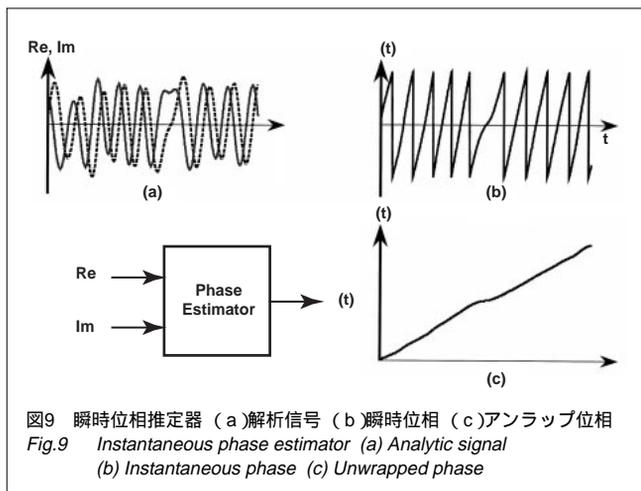
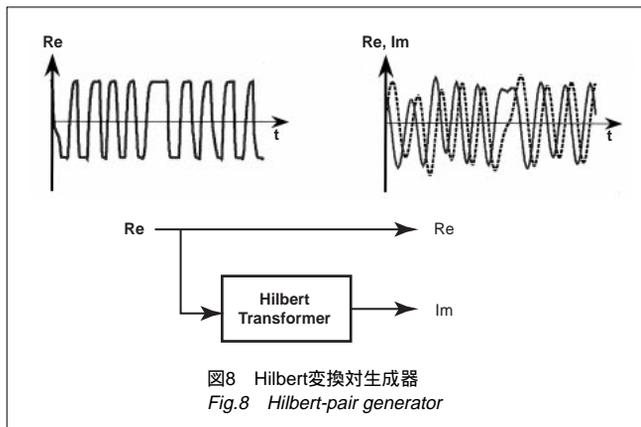
図8に示すHilbert変換対生成器はクロック波形 $x_c(t)$ を解析信号 $z_c(t)$ に変換する。 $x_c(t)$ のHilbert変換は

$$\hat{x}_c(t) = H[x_c(t)] = A_c \sin(2\pi f_c t + \theta_c + \Delta\phi(t)) \tag{12}$$

となる。 $x_c(t)$ と $\hat{x}_c(t)$ を複素数の実数部と虚数部とすると、解析信号

$$\begin{aligned} z_c(t) &= x_c(t) + j\hat{x}_c(t) \\ &= A_c \cos(2\pi f_c t + \theta_c + \Delta\phi(t)) + j A_c \sin(2\pi f_c t + \theta_c + \Delta\phi(t)) \end{aligned} \tag{13}$$

を得る。



瞬時位相推定器

瞬時位相推定器は、 $z_c(t)$ を用いて $x_c(t)$ の瞬時位相を推定する。すなわち

$$\Theta(t) = [2\pi f_c t + \theta_c + \Delta\phi(t)] \bmod 2\pi \tag{14.1}$$

となる。つぎに、位相アンラップ法を (14.1) にほどこす。その結果

$$\theta(t) = 2\pi f_c t + \theta_c + \Delta\phi(t) \tag{14.2}$$

を得る。瞬時位相とアンラップ位相を図9に示す。

リニア位相除去器

さらに、リニア位相除去器は、リニア位相 $[2\pi f_c t + \theta_c]$ を推定する。つぎに、(14.2)からリニア位相を除去すると、瞬時位相の変動項 $\Delta\phi(t)$ 、すなわち位相雑音波形

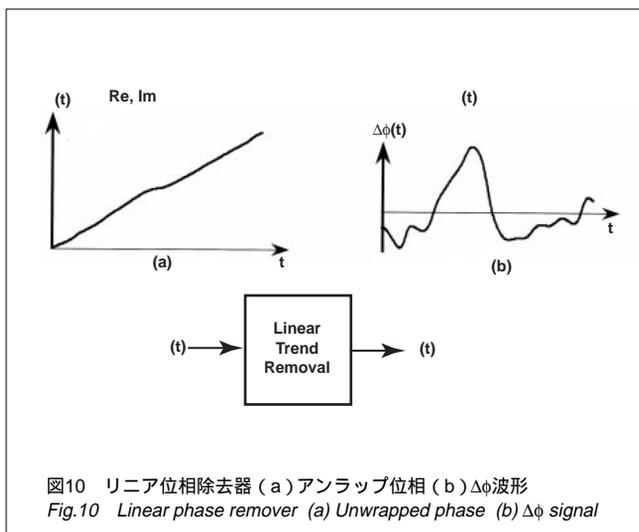
$$\theta(t) = \Delta\phi(t) \tag{14.3}$$

を得る。図10(b)は $\Delta\phi(t)$ を示す。提案するジッタ測定アルゴリズムは、 $\Delta\phi(t)$ からピーク・ジッタ J_{pp} とRMSジッタ J_{RMS} を同時に推定できる。 J_{pp} と J_{RMS} は、それぞれ

$$J_{pp} = \max_k(\Delta\phi(k)) - \min_l(\Delta\phi(l)) \tag{15}$$

$$J_{RMS} = \sqrt{\frac{1}{N} \sum_{k=0}^{N-1} \Delta\phi^2(k)} \tag{16}$$

となる。この後、提案手法を $\Delta\phi(t)$ 法と呼ぶ。



3.2 提案手法とゼロ・クロス法の理論的比較

本節では、ゼロ・クロスに着目すると $\Delta\phi(t)$ 法はゼロ・クロス法に等しいことを証明する。

信号の立ち上がりエッジ(ゼロ・クロスに等しい)のみを標本化するとき、 $\Delta\phi(t)$ 法はゼロ・クロス法と等価になることを証明する。ゼロ・クロスの周期を T_{ZERO} と表わすと、クロック波形 $x_c(t)$ は

$$x_c(t) = A_c \sin\left(\frac{2\pi}{T_{ZERO}}t\right) \quad (17)$$

となる。解析信号

$$\begin{aligned} z_c(t) &= x_c(t) + j\hat{x}_c(t) \\ &= A_c \sin\left(\frac{2\pi}{T_{ZERO}}t\right) - jA_c \cos\left(\frac{2\pi}{T_{ZERO}}t\right) \end{aligned} \quad (18)$$

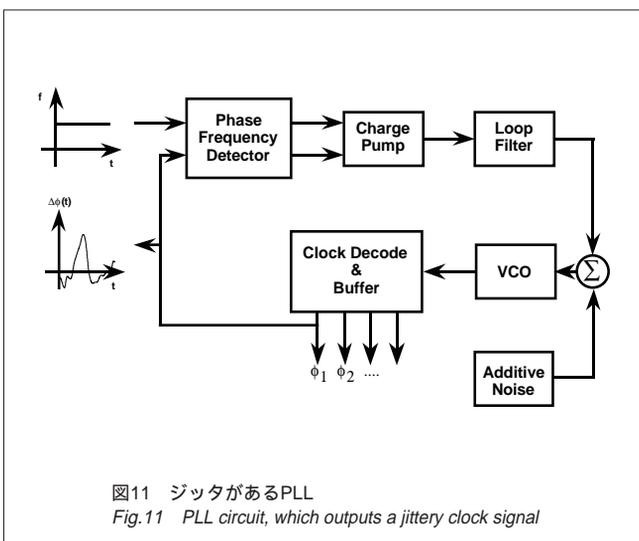
を得る。 $z_c(t)$ の瞬時周波数(instantaneous frequency)は

$$f(t) = \frac{\omega(t)}{2\pi} = \frac{d\Theta(t)}{dt} = \frac{x_c(t)\hat{x}'_c(t) - \hat{x}_c(t)x'_c(t)}{x_c^2(t) + \hat{x}_c^2(t)} \quad (19)$$

で与えられる。よって、

$$f(t) = \frac{1}{T_{ZERO}} \quad (20)$$

となる。すなわち、信号の立ち上がりエッジのみを標本化するとき、 $\Delta\phi(t)$ 法はゼロ・クロス法と等価であることが証明された。



4 . シミュレーション実験

本章は、提案したジッタ測定手法の有効性をシミュレーションにより検証する。提案した $\Delta\phi(t)$ 法をPLL回路へ適用する。ジッタがあるPLL回路を用いて、提案手法の物理的意味を確認する。

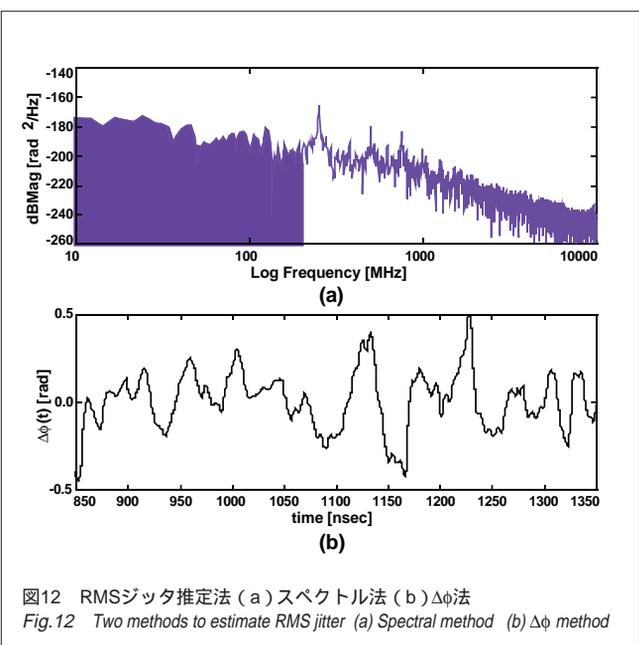
図11に示すPLL回路を0.6 μ m CMOSプロセスで実装するとし、電源電圧5Vとして、SPICEシミュレーションにより各種波形を得た。VCO発振周波数は、128MHzである。分周器(divider)がVCO発振波形を4分周し、32MHzのPLLクロックに変換する。4.2節は、この4分周クロックのジッタ測定結果について検討する。SPICEシミュレーション波形の時間分解能は50psecである。位相雑音波形 $\Delta\phi(t)$ はシミュレーション波形から計算された。 $\Delta\phi(t)$ 推定はMatlabを用いてシミュレーションされた。

実験は、VCO発振回路の入力端に付加雑音を加えることにより、PLL回路のジッタをSPICEシミュレーションした。ガウス雑音はMatlabの関数randr()を用いて発生させた。さらに、図11に示すようにPLL回路のVCO入力端にこのガウス雑音を加えた。

4.1 VCO発生クロックのジッタ測定

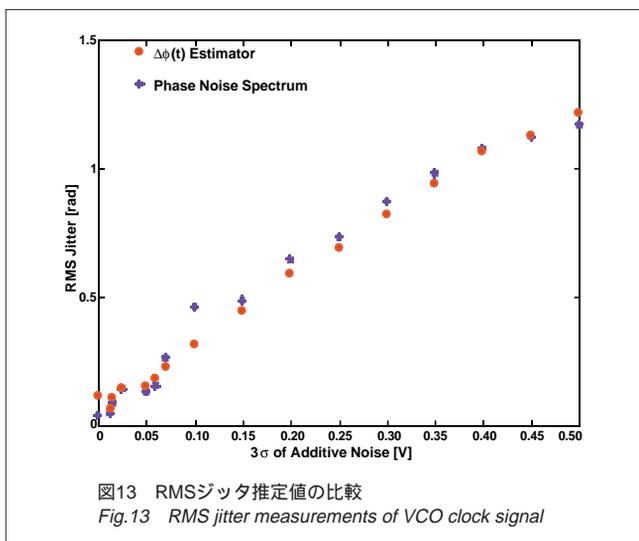
本節はVCO発生クロックを用いて、従来のジッタ推定法と $\Delta\phi(t)$ 法を比較する。RMSジッタ推定については、 $\Delta\phi(t)$ 法とスペクトル法を比較する。ピーク・ジッタ推定については、 $\Delta\phi(t)$ 法とゼロ・クロス法を比較する。

図12は、RMSジッタ推定値を比較するための条件を示している。従来法の位相雑音スペクトルとしては、提案手法のアルゴリズムを用いて推定した $\Delta\phi(t)$ のパワースペクトル密



度関数を用いた。スペクトル法は、2次高調波を含くまない周波数範囲(10MHz--200MHz)の位相雑音パワースペクトルの和を求め、式(11)を用いてRMSジッタ J_{RMS} を推定した。図12(a)の塗りつぶした部分がこの周波数範囲に対応するスペクトルである。一方、 $\Delta\phi(t)$ 法は提案アルゴリズムと式(16)を用いて J_{RMS} を推定した。これは、位相雑音波形 $\Delta\phi(t)$ 法の実効値に対応する。ガウス雑音の 3σ を0Vから0.50Vまで変え、図11に示すPLL回路のVCO入力端に加え、VCO発振波形のRMSジッタ値を推定した。図13に示すように、 $\Delta\phi(t)$ 法とスペクトル法はほぼ互換性のある推定値を与えている。

図14は、ピーク・ジッタ推定値を比較している。三角はピーク値を示している。 $\Delta\phi(t)$ 法とゼロ・クロス法で、三角の位置が異なっている。これは、ピーク・ジッタがゼロ・クロスにおいて発生するとは限らないことを意味している。図15



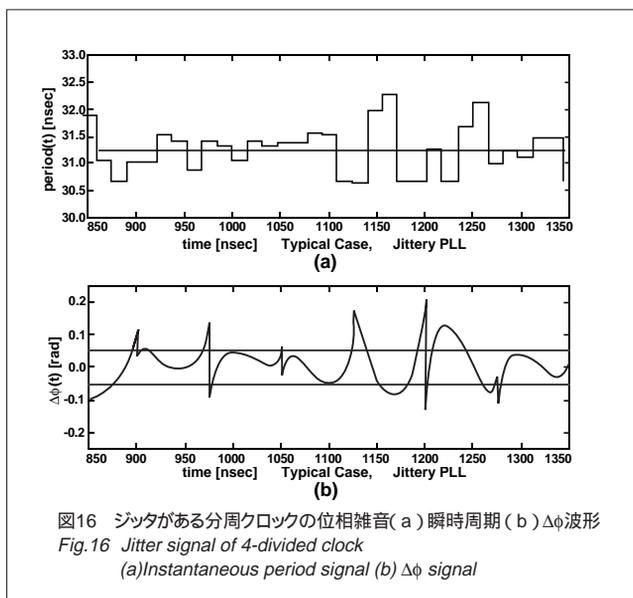
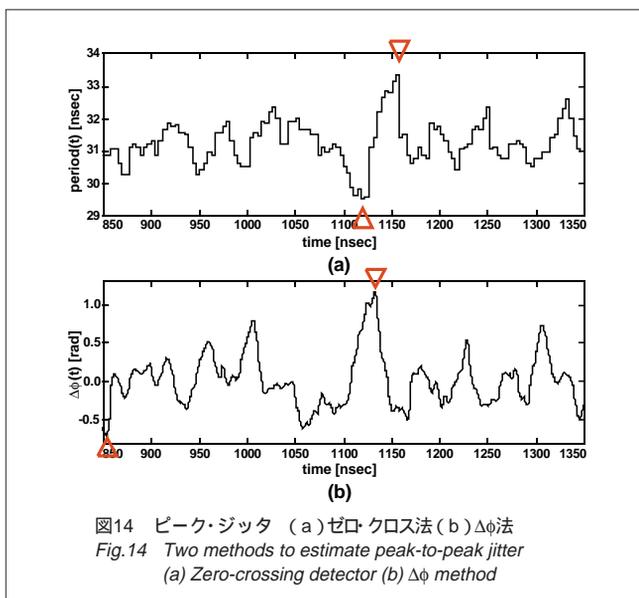
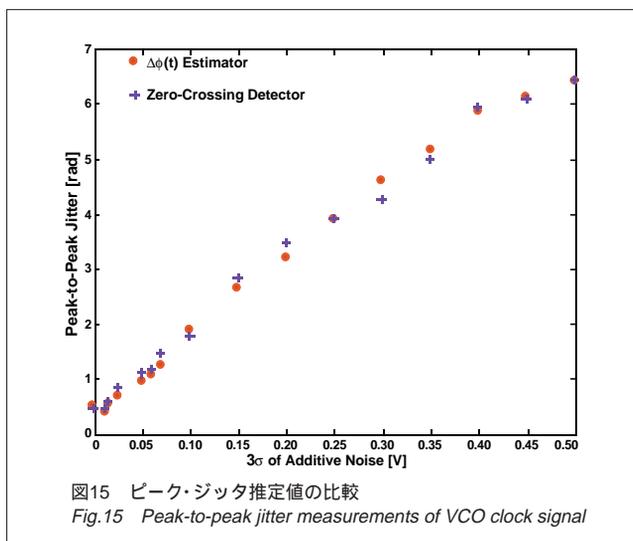
に示すように、 $\Delta\phi(t)$ 法とゼロ・クロス法は互換性のある J_{pp} 推定値を与えている。

本節の実験結果をまとめる。提案した $\Delta\phi(t)$ 法は、RMSジッタ推定については、従来のスペクトル法と互換性のある推定値を与える。ピーク・ジッタ推定についても、 $\Delta\phi(t)$ 法は、ゼロ・クロス法と互換性のある推定値を与える。

4.2 分周されたクロックのジッタ測定

本節は4分周されたPLLクロックを用いて、従来のジッタ推定法と $\Delta\phi(t)$ 法の性能を比較する。実験には図11に示したPLL回路を用いた。その分周器は、VCO発振波形を4分周し32MHzのPLLクロックに変換する。図16(b)に $\Delta\phi(t)$ 波形を示す。また、4.1節の結果と比較するため、付加ガウス雑音の 3σ は0.05Vとした。

図17は、RMSジッタ推定値を比較している。 $\Delta\phi(t)$ 法と



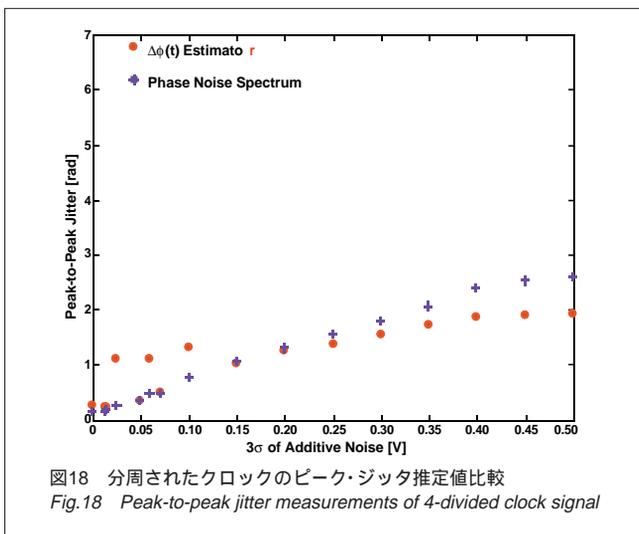
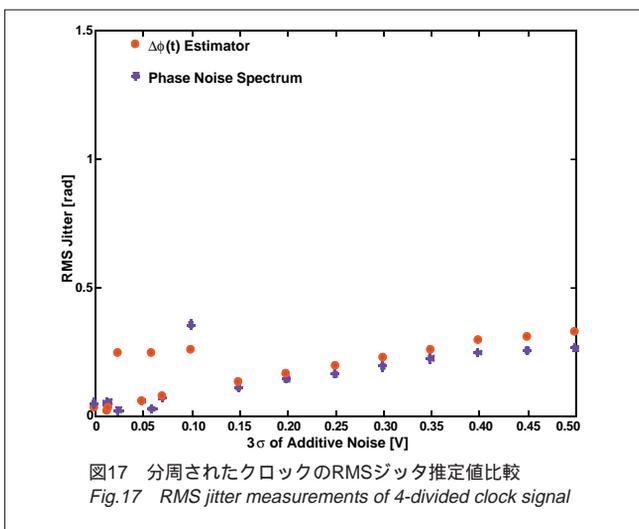
スペクトル法はほぼ互換性のある推定値を与えている。図17と図13を比べると、この実験における4分周は J_{RMS} を $\frac{1}{3.7}$ にしているのが分かる。

図18は、ピーク・ジッタ推定値を比較している。 $\Delta\phi(t)$ 法とゼロ・クロス法はほぼ互換性のある推定値を与えている。

本節の実験結果をまとめる。 $\Delta\phi(t)$ 法は、分周クロックのRMSジッタやピーク・ジッタも推定できることを検証した。その推定値は、従来法と互換性がある。

5. まとめ

本研究は、クロック・ジッタを測定する新しい手法を明らかにした。位相雑音波形 $\Delta\phi(t)$ はクロック波形をランダムに位相変調していると解釈できる。逆に、クロック波形の瞬時位相を推定できれば、瞬時位相の変動項 $\Delta\phi(t)$ が位相雑音波形に対応する。提案手法は、Hilbert変換によりクロック



波形 $x_c(t)$ を解析信号に変換し、瞬時位相の変動項 $\Delta\phi(t)$ を推定するという信号処理から成っている。

提案手法は次の特徴を持つ。(i) $\Delta\phi(t)$ の測定ポイントはゼロ・クロスに限定されない。この結果、100msecオーダのテスト時間でジッタ・テストを行える。(ii)分周されないVCO発振波形または分周されたPLLクロック波形の $\Delta\phi(t)$ から、ピーク・ジッタとRMSジッタを同時に推定できる。(iii) $\Delta\phi(t)$ を用いて推定したピーク・ジッタ値は、従来のゼロ・クロス法による推定値と互換性を持つ。(iv) $\Delta\phi(t)$ を用いて推定したRMSジッタ値は、従来のスペクトル法の推定値と互換性を持つ。これらは、SPICEシミュレーションとMatlabを用いた測定シミュレーションにより検証された。

6. 参考文献

- [1] Mike Johnson, Superscalar Microprocessor Design, Prentice-Hall, Inc., 1991.
- [2] David Chu, "Phase Digitizing Sharpens Timing Measurements," IEEE Spectrum, pp. 28-32, 1988.
- [3] Lee D. Cosart, Luiz Peregrino and Atul Tambe, "Time Domain Analysis and Its Practical Application to the Measurement of Phase Noise and Jitter," IEEE Trans. Instrum. Meas., vol. 46, pp.1016-1019, 1997.
- [4] Jacques Rutman, "Characterization of Phase and Frequency Instabilities in Precision Frequency Sources: Fifteen Years of Progress," Proc. IEEE, vol. 66, pp. 1048-1075, 1977.
- [5] Kamilo Feher, Telecommunications Measurements, Analysis, and Instrumentation, Prentice-Hall, Inc., 1987.
- [6] Athanasios Papoulis, Probability, Random Variables, and Stochastic Processes, 2nd ed., McGraw-Hill Book Company, 1984.

筆者紹介



(株)アドバンテスト研究所
第2研究部門 第1研究部
山口 隆弘 Takahiro Yamaguchi



(株)アドバンテスト研究所
第2研究部門 第1研究部 第1研究室
石田 雅裕 Masahiro Ishida